

|                                                                                                                                                                          |                                                                                                                                                                                                                                                              |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|  <b>(19) 대한민국특허청(KR)</b><br><b>(12) 공개특허공보(A)</b>                                       | <b>(11) 공개번호</b> 10-2012-0124224<br><b>(43) 공개일자</b> 2012년11월13일                                                                                                                                                                                             |
| <b>(51) 국제특허분류(Int. Cl.)</b><br><i>H01L 51/52</i> (2006.01) <i>H05B 33/22</i> (2006.01)<br><b>(21) 출원번호</b> 10-2011-0041991<br><b>(22) 출원일자</b> 2011년05월03일<br>심사청구일자 없음 | <b>(71) 출원인</b><br><b>삼성디스플레이 주식회사</b><br>경기도 용인시 기흥구 삼성2로 95 (농서동)<br><b>(72) 발명자</b><br><b>최준호</b><br>경기도 용인시 기흥구 삼성2로 95 (농서동)<br><b>정진구</b><br>경기도 용인시 기흥구 삼성2로 95 (농서동)<br><b>김건식</b><br>경기도 용인시 기흥구 삼성2로 95 (농서동)<br><b>(74) 대리인</b><br><b>리엔목특허법인</b> |

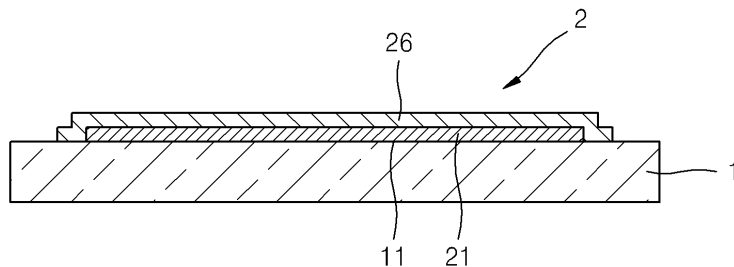
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 **유기 발광 표시 장치**

### (57) 요약

본 발명은 기관, 상기 기관의 제1 면 상에 형성되고, 각각 가시 광선이 발광 되는 제1 영역과 외광이 투과되는 제2 영역을 갖는 복수의 픽셀, 상기 각 픽셀의 제1 영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 픽셀 회로부, 상기 각 픽셀의 제1 영역에 서로 독립되도록 배치되며 상기 각 픽셀 회로부와 전기적으로 연결된 복수의 제1 전극, 상기 제1 전극에 대향되고 상기 모든 픽셀들에 걸쳐 연결되도록 형성된 제2 전극 및 상기 제1 전극과 상기 제2 전극의 사이에 개재되고 유기 발광층을 구비하는 중간층을 포함하고, 상기 복수의 픽셀 중 적어도 제1 방향으로 인접한 두 개의 픽셀에 각각 구비된 제2 영역은 서로 연결되어 일체화된 구조의 제2 영역 군(群)을 형성하고, 상기 일체화된 제2 영역 군은 복수 개 구비되고, 상기 복수의 제2 영역 군은 제1 방향으로 어긋나게 배열되는 유기 발광 표시 장치를 제공한다.

**대표도** - 도4



## 특허청구의 범위

### 청구항 1

기관;

상기 기관의 제1 면 상에 형성되고, 각각 가시 광선이 발광 되는 제1 영역과 외광이 투과되는 제2 영역을 갖는 복수의 픽셀;

상기 각 픽셀의 제1 영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 픽셀 회로부;

상기 각 픽셀의 제1 영역에 서로 독립되도록 배치되며 상기 각 픽셀 회로부와 전기적으로 연결된 복수의 제1 전극;

상기 제1 전극에 대향되고 상기 모든 픽셀들에 걸쳐 연결되도록 형성된 제2 전극; 및

상기 제1 전극과 상기 제2 전극의 사이에 개재되고 유기 발광층을 구비하는 중간층을 포함하고,

상기 복수의 픽셀 중 적어도 제1 방향으로 인접한 두 개의 픽셀에 각각 구비된 제2 영역은 서로 연결되어 일체화된 구조의 제2 영역 군(群)을 형성하고, 상기 일체화된 제2 영역 군은 복수 개 구비되고, 상기 복수의 제2 영역 군은 제1 방향으로 어긋나게 배열되는 유기 발광 표시 장치.

### 청구항 2

제1 항에 있어서,

상기 복수의 제2 영역 군들 중 각각의 제2 영역 군은 상기 제1 방향으로 두 번째로 가깝게 이웃한 제2 영역 군들과 서로 나란하게 배치되는 유기 발광 표시 장치.

### 청구항 3

제1 항에 있어서,

상기 복수의 제2 영역 군들 중 상기 제1 방향과 수직한 제2 방향으로 이웃하는 제2 영역 군들은 서로 나란하게 배치되는 유기 발광 표시장치.

### 청구항 4

제1 항에 있어서,

상기 복수의 제2 영역 군은 상기 제1 방향으로 인접한 세 개의 픽셀에 각각 구비된 제2 영역이 서로 연결되어 일체화되어 형성된 유기 발광 표시 장치.

### 청구항 5

제1 항에 있어서,

상기 복수의 제2 영역 군 중 상기 제1 방향과 수직한 제2 방향으로 인접한 적어도 두 개의 제2 영역 군은 서로 연결되어 일체화된 구조의 제2 영역 군 집합체를 형성하는 유기 발광 표시 장치.

### 청구항 6

제5 항에 있어서,

상기 제2 영역 군 집합체는 복수 개 구비되고, 상기 복수의 제2 영역 군 집합체는 상기 제1 방향으로 어긋나게 배열되는 유기 발광 표시 장치.

### 청구항 7

제6 항에 있어서,

상기 복수의 제2 영역 군 집합체들 중 각각의 제2 영역 군 집합체는 상기 제1 방향으로 두 번째로 가깝게 이

웃한 제2 영역 군 집합체들과 서로 나란하게 배치되는 유기 발광 표시 장치.

#### 청구항 8

제6 항에 있어서,

상기 복수의 제2 영역 군 집합체들 중 상기 제1 방향과 수직한 제2 방향으로 이웃하는 제2영역 군 집합체들은 서로 나란하게 배치되는 유기 발광 표시 장치.

#### 청구항 9

제1 항에 있어서,

상기 제1 전극은 광투과 전극으로 구비된 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 10

제1 항에 있어서,

상기 제1 전극은 광반사 전극으로 구비된 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 11

제1 항에 있어서,

상기 제2 전극은 상기 각 제2 영역에 대응되는 위치에 복수의 제1 투과창을 구비하는 유기 발광 표시 장치.

#### 청구항 12

제11 항에 있어서,

상기 제1 투과창은 상기 제2 영역 군에 대응되도록 형성된 유기 발광 표시 장치.

#### 청구항 13

제12 항에 있어서,

상기 기판과 상기 제2 전극 사이에 형성되는 적어도 하나의 절연막을 더 포함하고,

상기 절연막은 상기 제2 영역 군에 대응하는 복수의 제2 투과창을 구비하는 유기 발광 표시 장치.

#### 청구항 14

제1 항에 있어서,

상기 각 픽셀의 제1 영역은 발광 영역과 회로 영역을 포함하고, 상기 박막 트랜지스터는 상기 회로 영역에 배치되며, 상기 제1 전극은 상기 발광 영역에 배치되고, 상기 각 픽셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치되는 유기 발광 표시 장치.

#### 청구항 15

제1 항에 있어서,

상기 각 픽셀의 제1 영역은 발광 영역과 회로 영역을 포함하고, 상기 픽셀 회로부는 상기 회로 영역에 배치되며, 상기 제1 전극은 상기 발광 영역에 배치되고, 상기 각 픽셀의 상기 발광 영역은 상기 회로 영역을 가릴 수 있도록 상기 회로 영역과 중첩되도록 배치되는 유기 발광 표시 장치.

#### 청구항 16

제15 항에 있어서,

상기 각 픽셀에서 상기 제1 전극의 면적은 상기 제1 영역의 면적과 동일한 유기 발광 표시장치.

**명세서**

## 기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로 더 상세하게는 외광의 투과도를 향상하고 화상의 화질 특성을 향상하는 유기 발광 표시 장치에 관한 것이다.

## 배경 기술

[0002] 근래에 표시 장치는 휴대가 가능한 박형의 평판 표시 장치로 대체되는 추세이다. 평판 표시 장치 중에서도 유기 발광 표시 장치는 자발광형 표시 장치로서 시야각이 넓고 콘트라스트가 우수할 뿐만 아니라 응답속도가 빠르다는 장점을 가져서 다양한 분야에 적용되고 있다.

[0003] 또한 유기 발광 표시 장치의 내부의 구성 요소를 투명하게 형성하여 투명 표시 장치로 사용하려는 연구가 시도되고 있다.

[0004] 그런데 이러한 유기 발광 표시 장치를 투명 표시 장치로 사용하는 경우에, 스위치 오프 상태일 때 반대편에 위치한 사물 또는 이미지가 유기 발광 소자 뿐만 아니라 박막 트랜지스터 및 여러 배선 등의 패턴 및 이들 사이의 공간을 투과해 사용자에게 전달되는 데, 비록 투명 표시 장치라 하더라도 유기 발광 표시 장치 내의 유기 발광 소자, 박막 트랜지스터 및 배선들 자체의 투과율이 그리 높지 않고, 이들 사이 공간도 매우 적어 유기 발광 표시 장치의 투과율은 높지 못하다.

## 발명의 내용

### 해결하려는 과제

[0005] 본 발명은 외광의 투과도를 향상하고 화상의 화질 특성을 향상하는 유기 발광 표시 장치를 제공할 수 있다.

### 과제의 해결 수단

[0006] 본 발명은 기관, 상기 기관의 제1 면 상에 형성되고, 각각 가시 광선이 발광 되는 제1 영역과 외광이 투과되는 제2 영역을 갖는 복수의 픽셀, 상기 각 픽셀의 제1 영역에 배치되고 각각 적어도 하나의 박막 트랜지스터를 포함하는 복수의 픽셀 회로부, 상기 각 픽셀의 제1 영역에 서로 독립되도록 배치되며 상기 각 픽셀 회로부와 전기적으로 연결된 복수의 제1 전극, 상기 제1 전극에 대향되고 상기 모든 픽셀들에 걸쳐 연결되도록 형성된 제2 전극 및 상기 제1 전극과 상기 제2 전극의 사이에 개재되고 유기 발광층을 구비하는 중간층을 포함하고, 상기 복수의 픽셀 중 적어도 제1 방향으로 인접한 두 개의 픽셀에 각각 구비된 제2 영역은 서로 연결되어 일체화된 구조의 제2 영역 군(群)을 형성하고, 상기 일체화된 제2 영역 군은 복수 개 구비되고, 상기 복수의 제2 영역 군은 제1 방향으로 어긋나게 배열되는 유기 발광 표시 장치를 개시한다.

[0007] 본 발명에 있어서 상기 복수의 제2 영역 군들 중 각각의 제2 영역 군은 상기 제1 방향으로 두 번째로 가깝게 이웃한 제2 영역 군들과 서로 나란하게 배치될 수 있다.

[0008] 본 발명에 있어서 상기 복수의 제2 영역 군들 중 상기 제1 방향과 수직한 제2 방향으로 이웃하는 제2 영역 군들은 서로 나란하게 배치될 수 있다.

[0009] 본 발명에 있어서 상기 복수의 제2 영역 군은 상기 제1 방향으로 인접한 세 개의 픽셀에 각각 구비된 제2 영역이 서로 연결되어 일체화되어 형성될 수 있다.

[0010] 본 발명에 있어서 상기 복수의 제2 영역 군 중 상기 제1 방향과 수직한 제2 방향으로 인접한 적어도 두 개의 제2 영역 군은 서로 연결되어 일체화된 구조의 제2 영역 군 집합체를 형성할 수 있다.

[0011] 본 발명에 있어서 상기 제2 영역 군 집합체는 복수 개 구비되고, 상기 복수의 제2 영역 군 집합체는 상기 제1 방향으로 어긋나게 배열될 수 있다.

[0012] 본 발명에 있어서 상기 복수의 제2 영역 군 집합체들 중 각각의 제2 영역 군 집합체는 상기 제1 방향으로 두 번째로 가깝게 이웃한 제2 영역 군 집합체들과 서로 나란하게 배치될 수 있다.

[0013] 본 발명에 있어서 상기 복수의 제2 영역 군 집합체들 중 상기 제1 방향과 수직한 제2 방향으로 이웃하는 제2 영역 군 집합체들은 서로 나란하게 배치될 수 있다.

[0014] 본 발명에 있어서 상기 제1 전극은 광투과 전극으로 구비된 것을 특징으로 할 수 있다.

- [0015] 본 발명에 있어서 상기 제1 전극은 광반사 전극으로 구비된 것을 특징으로 할 수 있다.
- [0016] 본 발명에 있어서 상기 제2 전극은 상기 각 제2 영역에 대응되는 위치에 복수의 제1 투과창을 구비할 수 있다.
- [0017] 본 발명에 있어서 상기 제1 투과창은 상기 제2 영역 군에 대응되도록 형성될 수 있다.
- [0018] 본 발명에 있어서 상기 기관과 상기 제2 전극 사이에 형성되는 적어도 하나의 절연막을 더 포함하고, 상기 절연막은 상기 제2 영역 군에 대응하는 복수의 제2 투과창을 구비할 수 있다.
- [0019] 본 발명에 있어서 상기 각 픽셀의 제1 영역은 발광 영역과 회로 영역을 포함하고, 상기 박막 트랜지스터는 상기 회로 영역에 배치되며, 상기 제1 전극은 상기 발광 영역에 배치되고, 상기 각 픽셀의 상기 발광 영역과 상기 회로 영역은 서로 인접하게 배치될 수 있다.
- [0020] 본 발명에 있어서 상기 각 픽셀의 제1 영역은 발광 영역과 회로 영역을 포함하고, 상기 픽셀 회로부는 상기 회로 영역에 배치되며, 상기 제1 전극은 상기 발광 영역에 배치되고, 상기 각 픽셀의 상기 발광 영역은 상기 회로 영역을 가릴 수 있도록 상기 회로 영역과 중첩되도록 배치될 수 있다.
- [0021] 본 발명에 있어서 상기 각 픽셀에서 상기 제1 전극의 면적은 상기 제1 영역의 면적과 동일할 수 있다.

### 발명의 효과

- [0022] 본 발명에 관한 유기 발광 표시 장치는 외광의 투과도를 향상하고 화상의 화질 특성을 용이하게 향상할 수 있다.

### 도면의 간단한 설명

- [0023] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시 장치의 개략적인 단면도이다.
- 도 2는 본 발명의 바람직한 다른 일 실시예에 따른 유기 발광 표시 장치의 개략적인 단면도이다.
- 도 3은 도 1 또는 도 2의 일 실시예를 보다 상세히 도시한 단면도이다.
- 도 4는 도 1 또는 도 2의 다른 일 실시예를 보다 상세히 도시한 단면도이다.
- 도 5는 도 3 또는 도 4의 유기 발광부의 바람직한 일 실시예의 개략적인 평면도이다.
- 도 6은 도 5의 유기 발광부의 일 픽셀을 도시한 단면도이다.
- 도 7은 도 3 또는 도 4의 유기 발광부의 바람직한 다른 일 실시예의 개략적인 평면도이다.
- 도 8은 도 7의 유기 발광부의 일 픽셀의 예를 도시한 단면도이다.
- 도 9는 도 7의 유기 발광부의 일 픽셀의 다른 예를 도시한 단면도이다.
- 도 10은 도 3 또는 도 4의 유기 발광부의 바람직한 또 다른 일 실시예의 개략적인 평면도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0024] 이하 첨부된 도면들에 도시된 본 발명에 관한 실시예를 참조하여 본 발명의 구성 및 작용을 상세히 설명한다.
- [0025] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다. 도 1을 참조하면, 본 발명의 일 실시예에 관한 유기 발광 표시 장치는 기관(1) 상에 디스플레이부(2)가 구비된다.
- [0026] 이러한 유기 발광 표시 장치에서 외광은 기관(1) 및 디스플레이부(2)를 투과하여 입사된다. 그리고 디스플레이부(2)는 후술하는 바와 같이 외광이 투과 가능하도록 구비된 것으로, 도 1에서 볼 때, 화상이 구현되는 측에 위치한 사용자가 기관(1) 상부 외측의 이미지를 관찰 가능하도록 구비된다.
- [0027] 도 1에 도시된 실시예에서 디스플레이부(2)의 화상이 기관(1)의 방향으로 구현되는 배면 발광형으로 개시되었지만, 본 발명이 반드시 이에 한정되는 것은 아니며, 도 2에서 볼 수 있듯이 디스플레이부(2)의 화상이 기관(1)의 반대 방향으로 구현되는 전면 발광형에도 동일하게 적용 가능함은 물론이다. 이 경우, 사용자는 기관(1) 상부에서 디스플레이부(2)의 화상을 보거나, 하부 외측의 이미지를 관찰할 수 있을 것이다. 본 발명은 또한 반드시 도 1 및 도 2에 따른 실시예들에 한정되는 것은 아니며, 디스플레이부(2)의 화상이 기관(1)의 방향 및 기관(1)의 반대 방향으로 구현되는 양면 발광형에도 동일하게 적용 가능하다.

- [0028] 도 1 및 도 2에서는 설명의 편의를 위하여 본 발명의 유기 발광 표시장치의 서로 인접한 두 개의 픽셀들인 제1 픽셀(P1) 및 제2 픽셀(P2)를 도시하였다.
- [0029] 각 픽셀들(P1)(P2)은 제1 영역(31)과 제2 영역(32)을 구비한다. 제1 영역(31)을 통해서 디스플레이부(2)로부터 화상이 구현되고, 제2 영역(32)을 통해서 외광이 투과된다.
- [0030] 즉, 본 발명은 각 픽셀들(P1)(P2)이 모두 화상을 구현하는 제1 영역(31)과 외광이 투과되는 제2 영역(32)이 구비되어 있어 사용자가 디스플레이부(2)로부터 구현되는 화상을 보지 않을 때에는 외부 이미지를 볼 수 있게 된다.
- [0031] 이 때, 제2 영역(32)에는 박막 트랜지스터, 커패시터, 유기 발광 소자 등의 부재들을 형성하지 않음으로써 제2 영역(32)에서의 외광 투과율을 극대화해 결과적으로 디스플레이부(2) 전체의 외광 투과율을 높일 수 있고, 투과 이미지가 박막 트랜지스터, 커패시터, 유기 발광 소자 등에 의해 간섭을 받아 왜곡이 일어나는 것을 최대한 줄일 수 있다.
- [0032] 도 3은 도 1 또는 도 2의 유기 발광 표시 장치를 보다 구체적으로 나타낸 일 실시예로서, 상기 디스플레이부(2)는 기판(1)의 제1 면(11)에 형성된 유기 발광부(21)와 이 유기 발광부(21)를 밀봉하는 밀봉 기판(23)을 포함한다.
- [0033] 밀봉 기판(23)은 투명한 부재로 형성되어 유기 발광부(21)로부터의 화상이 구현될 수 있도록 하고, 유기 발광부(21)로 외기 및 수분이 침투하는 것을 차단한다.
- [0034] 기판(1)과 밀봉 기판(23)은 그 가장자리가 밀봉재(24)에 의해 결합되어 상기 기판(1)과 밀봉 기판(23)의 사이에 형성된 공간(25)이 밀봉된다. 공간(25)에는 흡습제나 충전제 등이 위치할 수 있다.
- [0035] 밀봉 기판(23) 대신에 도 4에서 볼 수 있듯이 박막의 밀봉 필름(26)을 유기 발광부(21) 상에 형성함으로써 유기 발광부(21)를 외기로부터 보호할 수 있다. 상기 밀봉 필름(26)은 무기물로 이루어진 막과 유기물로 이루어진 막을 교대로 적층하여 형성할 수 있는데, 본 발명은 반드시 이에 한정되는 것은 아니며, 투명한 박막 상의 밀봉 구조이면 어떠한 것이든 밀봉 필름(26)에 적용 가능하다.
- [0036] 도시하지는 않았지만, 유기 발광부(21)에 대한 밀봉 구조로서 도 4의 밀봉 필름(26)을 형성한 위에 다시 도 3의 밀봉 기판(23)을 더 구비할 수도 있다.
- [0037] 또한 기판(1)의 하면과 디스플레이부(2)의 상부 외면에 각각 외광에 대한 반사를 방지하는 반사 방지막(미도시)을 형성할 수도 있다.
- [0038] 다음으로, 본 발명의 유기 발광부(21)의 보다 구체적인 실시예들을 설명한다.
- [0039] 도 5는 도 3 또는 도 4의 유기 발광부의 바람직한 일 실시예의 개략적인 평면도이다. 구체적으로 도 5는 본 발명의 유기 발광부(21)의 서로 인접한 제1 픽셀(P1), 제2 픽셀(P2), 제3 픽셀(P3), 제4 픽셀(P4), 제5 픽셀(P5), 제6 픽셀(P6), 제7 픽셀(P7), 제8 픽셀(P8), 제9 픽셀(P9), 제10 픽셀(P10), 제11 픽셀(P11), 제12 픽셀(P12), 제13 픽셀(P13), 제14 픽셀(P14), 제15 픽셀(P15), 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)을 도시한 평면도이다.
- [0040] 각 픽셀(P1 내지 P18)은 제1 영역(31)에 회로 영역(311)과 발광 영역(312)을 각각 구비한다. 이들 회로 영역(311)과 발광 영역(312)은 서로 인접하게 배치된다.
- [0041] 그리고 제1 영역(31)에 인접하게는 외광을 투과하는 제2 영역이 배치되는데, 제2 영역은 인접한 제2 영역과 연결되어 일체화된 제2 영역 군(群)(32A, 32B, 32C, 32D, 32E, 32F)을 형성한다.
- [0042] 도 1 및 도 2에 도시한 것과 같은 각 픽셀 별 제2 영역(32)은 설명의 편의를 위하여 도 5에는 별도로 참조 부호를 이용하여 도시하지 않고 인접한 제2 영역과 연결되어 일체화된 제2 영역 군(群)(32A, 32B, 32C, 32D, 32E, 32F)으로 도시하였다.
- [0043] 제2 영역 군(群)(32A, 32B, 32C, 32D, 32E, 32F)을 구체적으로 설명하기로 한다.
- [0044] 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)은 제1 방향(도 5의 X 축 방향)으로 서로 인접한다. 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 A(32A)을 형성한다.
- [0045] 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)은 제1 방향으로 서로 인접한다. 제4 픽셀(P4), 제5 픽셀(P5) 및

제6 픽셀(P6)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 B(32B)을 형성한다.

- [0046] 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)은 제1 방향으로 서로 인접한다. 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 C(32C)을 형성한다.
- [0047] 각각 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)과 서로 제2 방향(도 5의 Y축 방향)으로 인접한 제10 픽셀(P10), 제11 픽셀(P11) 및 제12 픽셀(P12)은 제1 방향(도 5의 X축 방향)으로 서로 인접한다. 제10 픽셀(P10), 제11 픽셀(P11) 및 제12 픽셀(P12)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 D(32D)을 형성한다.
- [0048] 각각 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)과 서로 제2 방향으로 인접한 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)은 제1 방향으로 서로 인접한다. 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 E(32E)을 형성한다.
- [0049] 각각 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)과 서로 제2 방향으로 인접한 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)은 제1 방향으로 서로 인접한다. 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 F(32F)을 형성한다.
- [0050] 제2 영역이 인접한 세 개의 픽셀들에 걸쳐 서로 연결되게 형성되므로 외광이 투과되는 영역의 면적이 넓어지는 효과가 있기 때문에 디스플레이부(2) 전체의 투과율을 높일 수 있다.
- [0051] 도 5에는 세 개의 인접한 픽셀들에 걸쳐 제2 영역이 연결되어 형성된 것이 도시되어 있으나 본 발명은 이에 한정되지 않고 적어도 두 개의 인접한 픽셀들에 걸쳐 제2 영역이 연결되어 일체화되어 제2 영역 군을 형성하는 것도 무방하다.
- [0052] 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)은 제1 방향으로 어긋나게 배치된다. 그리고 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 각각은 제1 방향으로 두 번째로 이웃한 제2 영역 군들과 서로 나란하게 배치된다.
- [0053] 구체적으로 설명하면 제2 영역 군A(32A), 제2 영역 군B(32B) 및 제2 영역 군C(32C)은 전체적으로 나란하게 배치되지 않고 어긋나게 배치된다. 그러나 제2 영역 군A(32A)과 두 번째로 가깝게 이웃한 제2 영역 군C(32C)은 서로 나란하게 배치된다. 도 5에 도시하지 않았으나 도 5에 도시한 제2 영역 군A(32A), 제2 영역 군B(32B) 및 제2 영역 군C(32C)의 배열이 연속적으로 반복될 수 있음은 물론이다.
- [0054] 또한 제2 영역 군D(32D), 제2 영역 군E(32E) 및 제2 영역 군F(32F)은 전체적으로 나란하게 배치되지 않고 어긋나게 배치된다. 그러나 제2 영역 군D(32D)과 두 번째로 가깝게 이웃한 제2 영역 군F(32F)은 서로 나란하게 배치된다. 도 5에 도시하지 않았으나 도 5에 도시한 제2 영역 군D(32D), 제2 영역 군E(32E) 및 제2 영역 군F(32F)의 배열이 연속적으로 반복될 수 있음은 물론이다.
- [0055] 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 중 제2 방향으로 인접하게 배치된 제2 영역 군들은 서로 나란하게 배치된다.
- [0056] 즉 제2 영역 군A(32A)과 제2 영역 군D(32D)은 서로 나란하게 배치되고, 제2 영역 군B(32B)과 제2 영역 군E(32E)은 서로 나란하게 배치되고, 제2 영역 군C(32C)과 제2 영역 군F(32F)은 서로 나란하게 배치된다.
- [0057] 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)을 제1 방향으로 모두 나란하게 배치할 경우 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 중 인접한 각각의 제1 방향으로의 간격에 비하여 제2 방향으로의 간격이 지나치게 넓어져 사용자 측면에서 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)을 통한 이미지 시인 시 이미지가 왜곡되는 문제가 발생할 수 있다.
- [0058] 그러나 본 실시예에서는 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)을 제1 방향으로 모두 나란하게 배치하지 않고 어긋나게 배치, 특히 두 번째로 가까운 것들끼리 서로 나란하게 배치하여 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 중 인접한 각각의 제1 방향으로의 간격과 제2 방향으로의 간격의 차이를 줄여 이미지 왜곡을 감소한다.
- [0059] 도 6은 도 5에 도시된 픽셀들(P1 내지 P18) 중 제1 픽셀(P1)의 단면을 도시한 것이다. 도 6에서 볼 수 있듯이, 회로 영역(311)에는 박막 트랜지스터(TR)를 구비하는 픽셀 회로부(PC)가 배치된다. 도 6에는 하나의 박막 트랜지스터(TR)가 도시되어 있으나 본 발명은 이에 한정되지 않고 픽셀 회로부(PC)에는 박막 트랜지스터(TR) 외에 다수의 박막 트랜지스터 및 스토리지 커패시터가 더 포함될 수 있으며, 이들과 연결된 스캔 라인,

데이터 라인 및 Vdd 라인 등의 배선들이 더 구비될 수 있다.

- [0060] 발광 영역(312)에는 발광 소자인 유기 발광 소자(EL)가 배치된다. 이 유기 발광 소자(EL)는 픽셀 회로부(PC)의 박막 트랜지스터(TR)와 전기적으로 연결되어 있다.
- [0061] 기관(1) 상에는 버퍼막(211)이 형성되고, 이 버퍼막(211) 상에 박막 트랜지스터(TR)를 포함한 픽셀 회로부(PC)가 형성된다.
- [0062] 먼저, 버퍼막(211) 상에는 반도체 활성층(212)이 형성된다. 버퍼막(211)은 투명한 절연물로 형성되는 데, 기관(1)방향으로 불순 원소가 침투하는 것을 방지하며 표면을 기관(1)상부의 면을 평탄화한다. 버퍼막(211)은 실리콘 옥사이드, 실리콘 나이트라이드, 실리콘 옥시나이트라이드, 알루미늄옥사이드, 알루미늄나이트라이드, 티타늄옥사이드 또는 티타늄나이트라이드 등의 무기물이나, 폴리이미드, 폴리에스테르, 아크릴 등의 유기물 또는 이들의 적층체로 형성될 수 있다. 버퍼막(211)은 필수 구성요소는 아니며, 필요에 따라서는 구비되지 않을 수도 있다.
- [0063] 반도체 활성층(212)은 다결정 실리콘으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 산화물 반도체로 형성될 수 있다. 예를 들면  $G-I-Z-O$ 층 $[(In_2O_3)_a(Ga_2O_3)_b(ZnO)_c]$ 층 $(a, b, c$ 는 각각  $a \geq 0, b \geq 0, c > 0$ 의 조건을 만족시키는 실수)일 수 있다. 이렇게 반도체 활성층(212)을 산화물 반도체로 형성할 경우에는 제1영역(31)의 회로 영역(311)에서의 외광 투과율이 더욱 높아질 수 있게 되고, 이에 따라 디스플레이부(2) 전체의 외광 투과율을 향상할 수 있다.
- [0064] 반도체 활성층(212)을 덮도록 투명한 절연물로 게이트 절연막(213)이 버퍼막(211) 상에 형성되고, 게이트 절연막(213) 상에 게이트 전극(214)이 형성된다.
- [0065] 게이트 전극(214)을 덮도록 게이트 절연막(213) 상에 투명한 절연물로 층간 절연막(215)이 형성되고, 이 층간 절연막(215) 상에 소스 전극(216)과 드레인 전극(217)이 형성되어 각각 반도체 활성층(212)과 홀을 통해 연결된다.
- [0066] 박막 트랜지스터(TR)의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 형태의 박막 트랜지스터의 구조가 적용 가능함은 물론이다.
- [0067] 박막 트랜지스터(TR)를 포함하는 픽셀 회로부(PC)를 덮도록 패시베이션막(218)이 형성된다. 패시베이션막(218)은 상면이 평탄화된 단일 또는 복수층의 절연막이 될 수 있다. 이 패시베이션막(218)은 투명한 무기 절연물 및/또는 유기 절연물로 형성될 수 있다. 패시베이션막(218)은 모든 픽셀들에 걸쳐 연결되도록 형성될 수 있다.
- [0068] 패시베이션막(218) 상에는 도 6에서 볼 수 있듯이, 박막 트랜지스터(TR)와 전기적으로 연결된 유기 발광 소자(EL)의 제1 전극(221)이 형성된다. 제1 전극(221)은 모든 픽셀들 별로 분리 및 독립된 아일랜드 형태로 형성된다.
- [0069] 패시베이션막(218) 상에는 유기 및/또는 무기 절연물로 구비된 화소 정의막(219)이 형성된다. 화소 정의막(219)은, 제1 전극(221)의 가장자리를 덮고 소정의 영역을 노출시킨다. 이 화소 정의막(219)은 제1 영역(31)을 덮도록 구비될 수 있는 데, 반드시 제1 영역(31) 전체를 덮도록 구비되는 것은 아니며, 적어도 일부, 특히, 제1 전극(221)의 가장자리를 덮도록 하면 충분하다.
- [0070] 제1 전극(221) 상에는 유기 발광층을 구비하는 중간층(223) 및 제2 전극(222)이 순차로 적층된다. 제2 전극(222)은 중간층(223)과 화소 정의막(219)을 상에 형성되고, 모든 픽셀들에 걸쳐 서로 전기적으로 연결되어 있다.
- [0071] 중간층(223)에 구비된 유기 발광층은 저분자 또는 고분자 유기물을 함유할 수 있는데, 저분자 유기물을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이 경우 중간층(223)은 다양한 방법으로 형성될 수 있고, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 색상에 관계없이 모든 픽셀들에 전체적으로 형성할 수 있다.

- [0072] 제1 전극(221)은 애노드 기능을 하고, 제2 전극(222)은 캐소드 기능을 할 수 있는 데, 물론, 이들 제1 전극(221)과 제2 전극(222)의 극성은 서로 반대로 되어도 무방하다.
- [0073] 제1 전극(221)은 투명전극이 될 수 있고, 제2 전극(222)은 반사 전극이 될 수 있다. 제1 전극(221)은 일함수가 높은 ITO, IZO, ZnO, 또는 In<sub>2</sub>O<sub>3</sub> 등을 포함하여 구비될 수 있다. 그리고 제2 전극(222)은 일함수가 작은 금속, 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca 등으로 형성될 수 있다. 따라서, 유기 발광소자(EL)는 제1 전극(221)의 방향으로 화상을 구현하는 배면 발광형(bottom emission type)이 된다.
- [0074] 그러나 본 발명은 반드시 이에 한정되는 것은 아니며, 제2 전극(222)도 투명 전극으로 구비될 수도 있다.
- [0075] 패시베이션막(218), 게이트 절연막(213), 층간 절연막(215) 및 화소 정의막(219)은 전술한 바와 같이 외광에 대한 투과율을 높이기 위해 투명한 절연막으로 형성하는 것이 바람직하다. 제2 전극(222) 상부에는 밀봉 기관(23)이 배치될 수 있다. 이 밀봉 기관(23)은 디스플레이부(2) 외곽에서 도 3에서 볼 수 있듯이 별도의 밀봉재(24)에 의해 기관(1)과 접합되어 디스플레이부(2)를 외기에 대해 밀봉하도록 할 수 있다. 밀봉 기관(23)과 제2 전극(222) 사이 공간에는 별도의 충전재(미도시)가 충전될 수 있고, 흡습제도 개재될 수 있다. 디스플레이부(2)에 대한 밀봉 구조는 반드시 도 6에 도시된 밀봉 기관(23)을 사용하는 것에 한정되는 것은 아니며, 도 3에서 설명한 밀봉 필름 구조도 적용 가능하다.
- [0076] 한편, 본 발명에 있어, 제2 전극(222) 및 화소 정의막(219)에는 각각 제1 투과창(224) 및 제2 투과창(225)이 더 형성될 수 있다. 제1 투과창(224)은 제2 전극(222) 중 제2 영역 군(32A)에 대응되는 위치의 부분을 제거하여 형성할 수 있고, 제2 투과창(225)은 화소 정의막(219) 중 제2 영역 군(32)에 대응되는 위치의 부분을 제거하여 형성할 수 있다. 제1 투과창(224) 및 제2 투과창(225)은 서로 연결되도록 형성될 수 있다.
- [0077] 제1 투과창(224) 및 제2 투과창(225)은 아일랜드 패턴으로 형성될 수 있는 데, 도 5에서 도시한 것과 같이, 서로 인접한 픽셀들에 걸쳐 형성되고 특히 각 제2 영역 군(32A, 32B, 32C, 32D, 332E, 32F)에 대응되도록 형성된다. 도 5에는 제1 투과창(224)만을 도시하고 제2 투과창(225)을 도시하지 않았으나 이는 설명의 편의를 위한 것으로서 제2 투과창(225)도 각 제2 영역 군(32A, 32B, 32C, 32D, 332E, 32F)에 대응하는 패턴으로 형성될 수 있음은 물론이다.
- [0078] 제2 투과창(225)은 패시베이션막(218), 층간 절연막(215), 게이트 절연막(213) 및 버퍼막(211) 중 적어도 하나에 더 형성될 수도 있다. 본 발명은 또한 반드시 상기 제1 투과창(224)과 제2 투과창(225)이 함께 존재해야만 하는 것은 아니며, 둘 중 어느 하나만 존재하도록 할 수도 있다. 물론 이 경우에는 외광에 대한 투과율을 높이기 위해 제1 투과창(224)만을 형성하는 것이 바람직할 것이다.
- [0079] 또한 본 발명은 이에 한정되지 않고 제1 투과창(224) 및 제2 투과창(225) 형성 시 제2 영역(32)에 대응되는 제2 전극(222) 및 화소 정의막(219)의 영역을 완전히 제거하지 않고 소정의 두께만 제거하여 형성할 수도 있다.
- [0080] 도 7은 도 3 또는 도 4의 유기 발광부의 바람직한 다른 일 실시예의 개략적인 평면도이다. 구체적으로 도 7은 본 발명의 유기 발광부(21)의 서로 인접한 제1 픽셀(P1), 제2 픽셀(P2), 제3 픽셀(P3), 제4 픽셀(P4), 제5 픽셀(P5), 제6 픽셀(P6), 제7 픽셀(P7), 제8 픽셀(P8), 제9 픽셀(P9), 제10 픽셀(P10), 제11 픽셀(P11), 제12 픽셀(P12), 제13 픽셀(P13), 제14 픽셀(P14), 제15 픽셀(P15), 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)을 도시한 평면도이다.
- [0081] 각 픽셀(P1 내지 P18)은 제1 영역(31)에 회로 영역(311)과 발광 영역(312)을 각각 구비한다. 이들 회로 영역(311)과 발광 영역(312)은 서로 중첩되도록 배치된다.
- [0082] 그리고 제1 영역(31)에 인접하게는 외광을 투과하는 제2 영역이 배치되는데, 제2 영역은 인접한 제2 영역과 연결되어 일체화된 제2 영역 군(群)(32A, 32B, 32C, 32D, 32E, 32F)을 형성한다.
- [0083] 각 픽셀(P1 내지 P18)은 각각 제1 전극(221)을 구비하고, 각 제1 전극(221)은 제1 영역(31)에 대응되도록 형성된다.
- [0084] 스캔 라인(S)은 제1 방향(도 7의 X 축 방향)으로 연장되어 각 픽셀들에 연결된다. 제1 데이터 라인(D1) 내지 제3 데이터 라인(D3)은 제1 내지 제3 픽셀(P1 내지 P3)의 제1 전극(221)에 전기적으로 연결된다. 그리고 제1 Vdd라인(V1)은 제1 픽셀(P1)의 제1 전극(221) 및 제2 픽셀(P1)의 제1 전극(221)에 전기적으로 연결되고, 제2 Vdd라인(V2)은 제3 픽셀(P3)의 제1 전극(221)에 전기적으로 연결된다. 설명의 편의를 위하여 도시하지 않았으나 제4 내지 제18 픽셀(P4 내지 P18)의 데이터 라인 및 제1, 2 VDD 라인 연결도 제1 내지 3 픽셀(P1 내지 P

3)과 유사하다.

- [0085] 제2 영역 군(群)(32A, 32B, 32C, 32D, 32E, 32F)을 구체적으로 설명하기로 한다.
- [0086] 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)은 제1 방향(도 7의 X 축 방향)으로 서로 인접한다. 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 A(32A)을 형성한다.
- [0087] 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)은 제1 방향으로 서로 인접한다. 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 B(32B)을 형성한다.
- [0088] 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)은 제1 방향으로 서로 인접한다. 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 C(32C)을 형성한다.
- [0089] 각각 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)과 서로 제2 방향(도 7의 Y축 방향)으로 인접한 제10 픽셀(P10), 제11 픽셀(P11) 및 제12 픽셀(P12)은 제1 방향(도 5의 X 축 방향)으로 서로 인접한다. 제10 픽셀(P10), 제11 픽셀(P11) 및 제12 픽셀(P12)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 D(32D)을 형성한다.
- [0090] 각각 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)과 서로 제2 방향으로 인접한 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)은 제1 방향으로 서로 인접한다. 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 E(32E)을 형성한다.
- [0091] 각각 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)과 서로 제2 방향으로 인접한 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)은 제1 방향으로 서로 인접한다. 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군 F(32F)을 형성한다.
- [0092] 제2 영역이 인접한 세 개의 픽셀들에 걸쳐 서로 연결되게 형성되므로 외광이 투과되는 영역의 면적이 넓어지는 효과가 있기 때문에 디스플레이부(2) 전체의 투과율을 높일 수 있다.
- [0093] 도 7에는 세 개의 인접한 픽셀들에 걸쳐 제2 영역이 연결되어 제2 영역 군이 형성된 것이 도시되어 있으나 본 발명은 이에 한정되지 않고 적어도 두 개의 인접한 픽셀들에 걸쳐 제2 영역이 연결되어 일체화되어 제2 영역 군을 형성하는 것도 무방하다.
- [0094] 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)은 제1 방향으로 어긋나게 배치된다. 그리고 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 각각은 제1 방향으로 두 번째로 이웃한 제2 영역 군들과 서로 나란하게 배치된다.
- [0095] 구체적으로 설명하면 제2 영역 군A(32A), 제2 영역 군B(32B) 및 제2 영역 군C(32C)은 전체적으로 나란하게 배치되지 않고 어긋나게 배치된다. 그러나 제2 영역 군A(32A)과 두 번째로 가깝게 이웃한 제2 영역 군C(32C)은 서로 나란하게 배치된다. 도 7에 도시하지 않았으나 도 7에 도시한 제2 영역 군A(32A), 제2 영역 군B(32B) 및 제2 영역 군C(32C)의 배열이 연속적으로 반복될 수 있음은 물론이다.
- [0096] 또한 제2 영역 군D(32D), 제2 영역 군E(32E) 및 제2 영역 군F(32F)은 전체적으로 나란하게 배치되지 않고 어긋나게 배치된다. 그러나 제2 영역 군D(32D)과 두 번째로 가깝게 이웃한 제2 영역 군F(32F)은 서로 나란하게 배치된다. 도 7에 도시하지 않았으나 도 7에 도시한 제2 영역 군D(32D), 제2 영역 군E(32E) 및 제2 영역 군F(32F)의 배열이 연속적으로 반복될 수 있음은 물론이다.
- [0097] 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 중 제2 방향으로 인접하게 배치된 제2 영역 군들은 서로 나란하게 배치된다.
- [0098] 즉 제2 영역 군A(32A)과 제2 영역 군D(32D)은 서로 나란하게 배치되고, 제2 영역 군B(32B)과 제2 영역 군E(32E)은 서로 나란하게 배치되고, 제2 영역 군C(32C)과 제2 영역 군F(32F)은 서로 나란하게 배치된다.
- [0099] 본 실시예에서는 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)을 제1 방향으로 모두 나란하게 배치하지 않고 어긋나게 배치, 특히 두 번째로 가까운 것들끼리 서로 나란하게 배치하여 복수의 제2 영역 군(32A, 32B, 32C, 32D, 32E, 32F)들 중 인접한 각각의 제1 방향으로의 간격과 제2 방향으로의 간격의 차이를 줄여 이미지 왜곡을 감소한다.
- [0100] 도 8은 도 7에 도시된 픽셀들(P1 내지 P18) 중 제1 픽셀(P1)의 단면을 도시한 것이다. 도 8에서 볼 수 있듯이, 회로 영역(311)에는 박막 트랜지스터(TR1, TR2)를 구비하는 픽셀 회로부가 배치된다. 도 8에 도시하

지 않았으나 스캔 라인, 데이터 라인 및 Vdd 라인 등의 배선들이 더 구비될 수 있음은 물론이다.

- [0101] 도 8을 참조하면 기판(1)의 제1 면(11)상에 버퍼막(211)이 형성되고, 이 버퍼막(211) 상에 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2 박막 트랜지스터(TR2)가 형성된다.
- [0102] 먼저, 버퍼막(211) 상에는 제1 반도체 활성층(212a) 및 제2 반도체 활성층(212b)이 형성된다.
- [0103] 제1 반도체 활성층(212a) 및 제2 반도체 활성층(212b)은 다결정 실리콘으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 산화물 반도체로 형성될 수 있다. 예를 들면  $G-I-Z-O$ 층[(In2O3) $a$ (Ga2O3) $b$ (ZnO) $c$ 층]( $a$ ,  $b$ ,  $c$ 는 각각  $a \geq 0$ ,  $b \geq 0$ ,  $c > 0$ 의 조건을 만족시키는 실수)일 수 있다.
- [0104] 제1 반도체 활성층(212a) 및 제2 반도체 활성층(212b)을 덮도록 게이트 절연막(213)이 버퍼막(211) 상에 형성되고, 게이트 절연막(213) 상에 제1 게이트 전극(214a) 및 제2 게이트 전극(214b)이 형성된다.
- [0105] 제1 게이트 전극(214a) 및 제2 게이트 전극(214b)을 덮도록 게이트 절연막(213) 상에 층간 절연막(215)이 형성되고, 이 층간 절연막(215) 상에 제1 소스 전극(216a)과 제1 드레인 전극(217a) 및 제2 소스 전극(216b)과 제2 드레인 전극(217b)이 형성되어 각각 제1 반도체 활성층(212a) 및 제2 반도체 활성층(212b)과 홀을 통해 연결된다.
- [0106] 스캔 라인(S)은 제1 게이트 전극(214a) 및 제2 게이트 전극(214b)의 형성과 동시에 형성될 수 있다. 그리고, 제1 데이터 라인(D1)은 제1 소스 전극(216a)과 동시에 제1 소스 전극(216a)과 연결되도록 형성되며, 제1 Vdd 라인(V)은 제2소스 전극(216b)과 동시에 제2소스 전극(216b)과 연결되도록 형성될 수 있다.
- [0107] 커패시터(Cst)의 하부 전극(220a)은 제1 게이트 전극(214a) 및 제2 게이트 전극(214b)의 형성과 동시에 형성되고, 커패시터(Cst)의 상부 전극(220b)은 제1 드레인 전극(217a)과 동시에 형성된다.
- [0108] 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 형태의 박막 트랜지스터 및 커패시터의 구조가 적용 가능함은 물론이다. 예컨대, 상기 제1박막 트랜지스터(TR1) 및 제2박막 트랜지스터(TR2)는 탑 게이트 구조로 형성된 것이나, 제1 게이트 전극(214a) 및 제2 게이트 전극(214b)이 각각 제1 반도체 활성층(212a) 및 제2 반도체 활성층(212b) 하부에 배치된 바텀 게이트 구조로 형성될 수도 있다. 물론 이 밖에도 적용 가능한 모든 박막 트랜지스터의 구조가 적용될 수 있음은 물론이다.
- [0109] 이러한 제1 박막 트랜지스터(TR1), 커패시터(Cst) 및 제2 박막 트랜지스터(TR2)를 덮도록 패시베이션막(218)이 형성된다. 패시베이션막(218)은 상면이 평탄화된 단일 또는 복수층의 절연막이 될 수 있다. 이 패시베이션막(218)은 무기물 및/또는 유기물로 형성될 수 있다.
- [0110] 패시베이션막(218) 상에는 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)를 가리도록 제1전극(221)이 형성되고, 이 제1 전극(221)은 제2 박막 트랜지스터(TR2)의 제2 드레인 전극(217b)에 연결된다. 각 제1 전극(221)은 도 7에서 볼 수 있듯이 각 픽셀마다 서로 독립된 아일랜드 형태로 형성된다.
- [0111] 패시베이션막(218) 상에는 제1 전극(221)의 가장자리를 덮도록 화소 정의막(219)이 형성되며, 제1 전극(221) 상에는 유기 발광층을 구비하는 중간층(223)과 제2 전극(222)이 순차로 적층된다. 제2 전극(222)은 전체 제1 영역(31)들과 제2 영역(32)에 걸쳐 형성된다.
- [0112] 제1 전극(221)은 애노드 전극의 기능을 하고, 제2 전극(222)은 캐소드 전극의 기능을 할 수 있는 데, 물론, 이들 제1 전극(221)과 제2 전극(222)의 극성은 서로 반대로 되어도 무방하다.
- [0113] 제1 전극(221)은 각 픽셀마다 제1 영역(31)에 대응되는 크기로 형성된다. 제2 전극(222)은 모든 픽셀들을 덮도록 공통 전극으로 형성될 수 있다.
- [0114] 본 실시예에 따르면, 제1 전극(221)은 반사 전극이 될 수 있고, 제2 전극(222)은 투명 전극이 될 수 있다. 따라서, 유기 발광부(21)는 제2 전극(222)의 방향으로 화상을 구현하는 전면 발광형(top emission type)이 된다.
- [0115] 이를 위해, 제1 전극(221)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등으로 형성된 반사막과, 일함수가 높은 ITO, IZO, ZnO, 또는 In2O3 등으로 구비될 수 있다. 그리고 제2 전극(222)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, 또는 이들의 합금 등으로 형성될 수 있다. 제2 전극(222)은 투과율이 높도록 박막으로 형성하는 것이 바람직하다.
- [0116] 이렇게 제1 전극(221)이 반사 전극으로 구비될 경우, 그 하부에 배치된 픽셀 회로부는 제1 전극(221)에 의해

가리워진 상태가 되며, 이에 따라 제2 전극(222)의 상부 외측에서 사용자는 제1 전극(221) 하부의 제1 박막 트랜지스터(TR1), 커패시터(Cst) 및 제2 박막 트랜지스터(TR2)의 각 패턴과 스캔 라인(S), 제1 데이터 라인(D) 및 제1 Vdd 라인(V1)의 일부를 관찰할 수 없게 된다.

[0117] 이렇게 제1 전극(221)이 반사전극으로 구비됨에 따라 발광된 광이 관찰자 쪽, 즉, 상부로만 발산되므로 관찰자의 반대방향으로 소실되는 광량을 줄일 수 있다. 또, 전술한 바와 같이 제1 전극(221)이 그 하부의 픽셀 회로의 다양한 패턴을 가리는 역할을 하므로 관찰자가 보다 선명한 투과 이미지를 볼 수 있게 된다.

[0118] 패시베이션막(218), 게이트 절연막(213), 층간 절연막(215) 및 화소 정의막(219)은 투명한 절연막으로 형성하는 것이 바람직하다.

[0119] 한편, 제2 영역 군 A(32A)의 제2 전극(222)의 부분에 별도의 제1 투과창(224)을 형성할 수 있다. 도 9는 본 발명의 또 다른 일 실시예를 도시한 것으로, 화소 정의막(219)에 제2 투과창(225)을 더 형성한 것이다. 제2 투과창(225)은 화소 정의막(219) 중 상기 제2 영역 군 A(32A)에 대응되는 위치의 부분을 제거하여 형성할 수 있다. 제2 투과창(225)은 제1 투과창(224)과 연결되도록 형성될 수 있다.

[0120] 도 7에는 제1 투과창(224)만을 도시하였으나, 제2 투과창(225)도 동일한 패턴으로 형성될 수 있음은 물론이다.

[0121] 제2 투과창(225)은 패시베이션막(218), 층간 절연막(215), 게이트 절연막(213) 및 버퍼막(211) 중 적어도 하나에 더 형성될 수도 있다.

[0122] 본 발명은 또한 반드시 상기 제1 투과창(224)과 제2 투과창(225)이 함께 존재해야만 하는 것은 아니며, 둘 중 어느 하나만 존재하도록 할 수도 있다. 물론 이 경우에는 외광에 대한 투과율을 높이기 위해 제1 투과창(224)만을 형성하는 것이 바람직할 것이다.

[0123] 또한 본 발명은 이에 한정되지 않고 제1 투과창(224) 및 제2 투과창(225)을 형성하지 않고 제2 영역(32)에 대응되는 제2 전극(222) 및 화소 정의막(219)의 영역을 소정의 두께만 제거할 수도 있다.

[0124] 도 10은 도 3 또는 도 4의 유기 발광부의 바람직한 또 다른 일 실시예의 개략적인 평면도이다.

[0125] 구체적으로 도 5는 본 발명의 유기 발광부(21)의 서로 인접한 제1 픽셀(P1), 제2 픽셀(P2), 제3 픽셀(P3), 제4 픽셀(P4), 제5 픽셀(P5), 제6 픽셀(P6), 제7 픽셀(P7), 제8 픽셀(P8), 제9 픽셀(P9), 제10 픽셀(P10), 제11 픽셀(P11), 제12 픽셀(P12), 제13 픽셀(P13), 제14 픽셀(P14), 제15 픽셀(P15), 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)을 도시한 평면도이다.

[0126] 각 픽셀(P1 내지 P18)은 제1 영역(31)에 회로 영역(311)과 발광 영역(312)을 각각 구비한다. 이들 회로 영역(311)과 발광 영역(312)은 서로 인접하게 배치된다.

[0127] 그리고 제1 영역(31)에 인접하게는 외광을 투과하는 제2 영역이 배치되는데, 제2 영역은 인접한 제2 영역과 연결되어 일체화된 제2 영역 군(群)을 복수 개 형성하고, 이러한 복수 개의 제2 영역 군은 서로 연결되어 일체화된 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)을 형성한다.

[0128] 제2 영역 군(群) 집합체(32AA, 32BB, 32CC)을 구체적으로 설명하기로 한다.

[0129] 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)은 제1 방향(도 10의 X 축 방향)으로 서로 인접한다. 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 또한 각각 제1 픽셀(P1), 제2 픽셀(P2) 및 제3 픽셀(P3)과 제2 방향(도 10의 Y축 방향)으로 인접한 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)은 제1 방향으로 서로 인접한다. 제4 픽셀(P4), 제5 픽셀(P5) 및 제6 픽셀(P6)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 그리고 이러한 인접한 제1, 2, 3, 4, 5, 6 픽셀(P1, P2, P3, P4, P5, P6)의 제2 영역은 서로 연결되어 일체화된 제2 영역 군 집합체 AA(32AA)를 형성한다.

[0130] 제2 영역 군 집합체 AA(32AA)의 중심선(L1)은 제1 픽셀(P1)과 제4 픽셀(P4)의 경계, 제2 픽셀(P2)과 제5 픽셀(P5)의 경계, 제3 픽셀(P3)과 제6 픽셀(P6)의 경계일 수 있다.

[0131] 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)은 제1 방향(도 10의 X 축 방향)으로 서로 인접한다. 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 또한 각각 제7 픽셀(P7), 제8 픽셀(P8) 및 제9 픽셀(P9)과 제2 방향(도 10의 Y축 방향)으로 인접한 제10 픽셀(P10), 제11 픽셀(P11) 및 제12 픽셀(P12)은 제1 방향으로 서로 인접한다. 제10 픽셀(P10), 제11 픽셀

(P11) 및 제12 픽셀(P12)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 그리고 이러한 인접한 제7, 8, 9, 10, 11, 12 픽셀(P7, P8, P9, P10, P11, P12)의 제2 영역은 서로 연결되어 일체화된 제2 영역 군 집합체 BB(32BB)를 형성한다.

[0132] 제2 영역 군 집합체 BB(32BB)의 중심선(L1)은 제7 픽셀(P7)과 제10 픽셀(P10)의 경계, 제8 픽셀(P8)과 제11 픽셀(P11)의 경계, 제9 픽셀(P9)과 제12 픽셀(P12)의 경계일 수 있다.

[0133] 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)은 제1 방향(도 10의 X 축 방향)으로 서로 인접한다. 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 또한 각각 제13 픽셀(P13), 제14 픽셀(P14) 및 제15 픽셀(P15)과 제2 방향(도 10의 Y 축 방향)으로 인접한 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)은 제1 방향으로 서로 인접한다. 제16 픽셀(P16), 제17 픽셀(P17) 및 제18 픽셀(P18)에 각각 구비된 제2 영역은 서로 연결되어 일체화된 제2 영역 군을 형성한다. 그리고 이러한 인접한 제13, 14, 15, 16, 17, 18 픽셀(P13, P14, P15, P16, P17, P18)의 제2 영역은 서로 연결되어 일체화된 제2 영역 군 집합체 CC(32CC)를 형성한다.

[0134] 제2 영역 군 집합체 CC (32CC)의 중심선(L1)은 제13 픽셀(P13)과 제16 픽셀(P16)의 경계, 제14 픽셀(P14)과 제17 픽셀(P17)의 경계, 제15 픽셀(P15)과 제18 픽셀(P18)의 경계일 수 있다.

[0135] 본 실시예에서는 제2 영역이 인접한 여섯 개의 픽셀들에 걸쳐 서로 연결되어 일체로 형성된 제2 영역 군 집합체(32AA, 32BB, 32CC)가 형성되므로 외광이 투과되는 영역의 면적이 넓어지는 효과가 있기 때문에 디스플레이 부(2) 전체의 투과율을 높일 수 있다.

[0136] 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)는 제1 방향으로 어긋나게 배치된다. 그리고 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)들 각각은 제1 방향으로 두 번째로 이웃한 제2 영역 군 집합체들과 서로 나란하게 배치된다.

[0137] 구체적으로 설명하면 제2 영역 군 집합체 AA(32AA), 제2 영역 군 집합체 BB(32BB) 및 제2 영역 군 집합체 CC(32CC)은 전체적으로 나란하게 배치되지 않고 어긋나게 배치된다. 그러나 제2 영역 군 집합체 AA(32AA)와 두 번째로 가깝게 이웃한 제2 영역 군 집합체 CC(32C)은 서로 나란하게 배치된다. 도 10에 도시하지 않았으나 도 10에 도시한 제2 영역 군 집합체 AA(32AA), 제2 영역 군BB(32BB) 및 제2 영역 군 집합체 CC(32C)의 배열이 연속적으로 반복될 수 있음은 물론이다.

[0138] 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)와 제2 방향으로 인접하게 배치된 제2 영역 군 집합체들은 각각 제2 영역 군 집합체(32AA, 32BB, 32CC)와 나란하게 배치된다.

[0139] 본 실시예에서는 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)을 제1 방향으로 모두 나란하게 배치하지 않고 어긋나게 배치, 특히 두 번째로 가까운 것들끼리 서로 나란하게 배치하여 복수의 제2 영역 군 집합체(32AA, 32BB, 32CC)들 중 인접한 각각의 제1 방향으로의 간격과 제2 방향으로의 간격의 차이를 줄여 이미지 왜곡을 감소한다.

[0140] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

## 부호의 설명

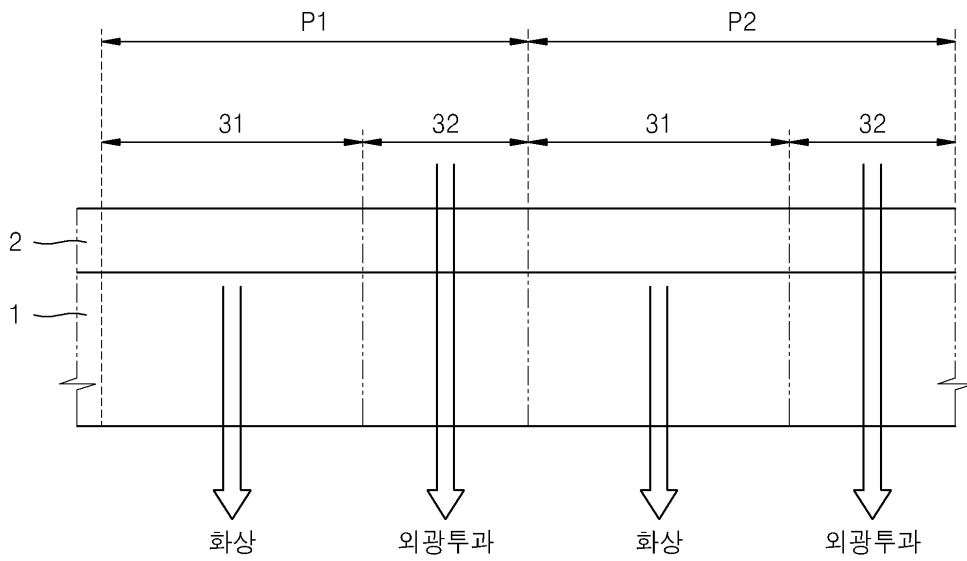
[0141]

|             |             |
|-------------|-------------|
| 1: 기관       | 2: 디스플레이부   |
| 11: 제1면     | 21: 유기 발광부  |
| 23: 밀봉 기관   | 24: 밀봉재     |
| 31: 제1 영역   | 32: 제2 영역   |
| 211: 버퍼막    | 221: 제1 전극  |
| 222: 제2 전극  | 223: 중간층    |
| 224: 제1 투과창 | 225: 제2 투과창 |

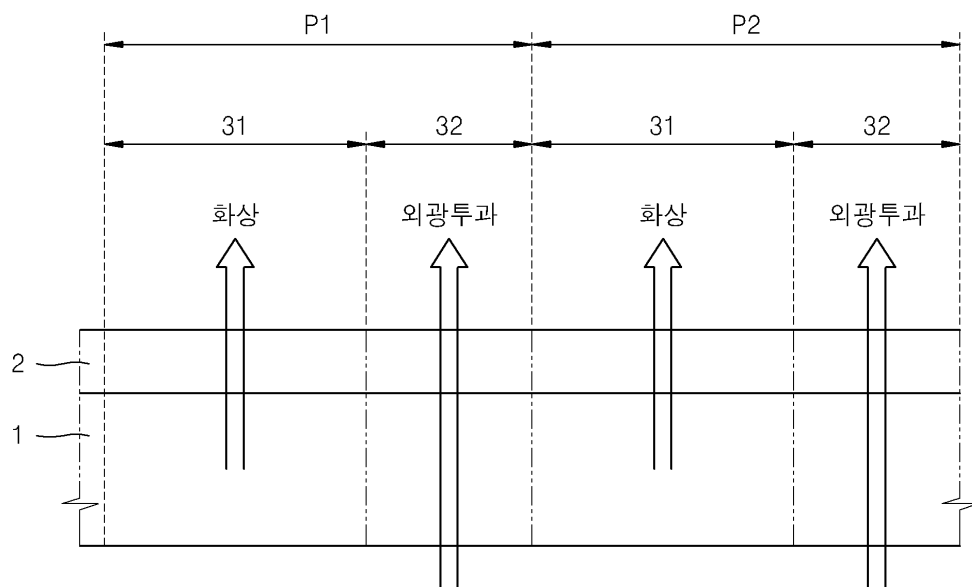
311: 회로 영역                      312: 발광 영역  
 TR1,2: 제1,2박막 트랜지스터      PC: 픽셀 회로부  
 S: 스캔 라인                      Cst: 커패시터  
 32A, 32B, 32C, 32D, 32E, 32F: 제2 영역 군  
 32AA, 32BB, 32CC: 제2 영역 군 집합체

## 도면

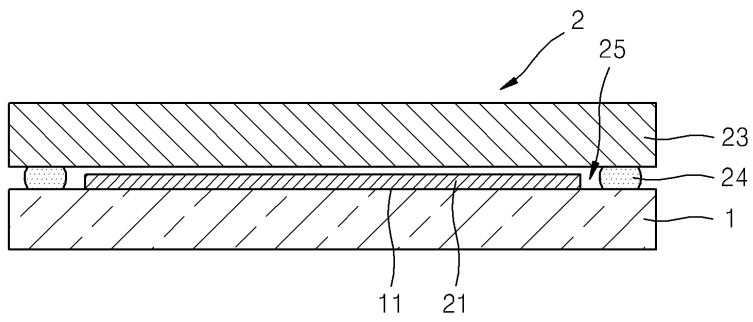
### 도면1



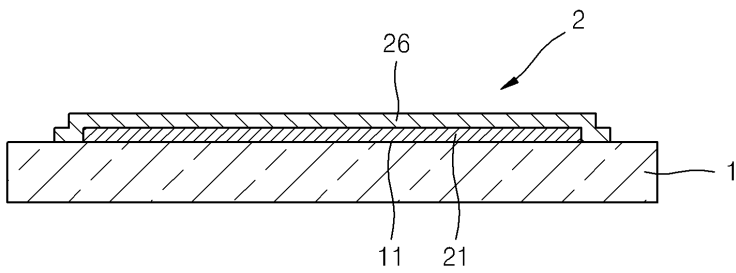
### 도면2



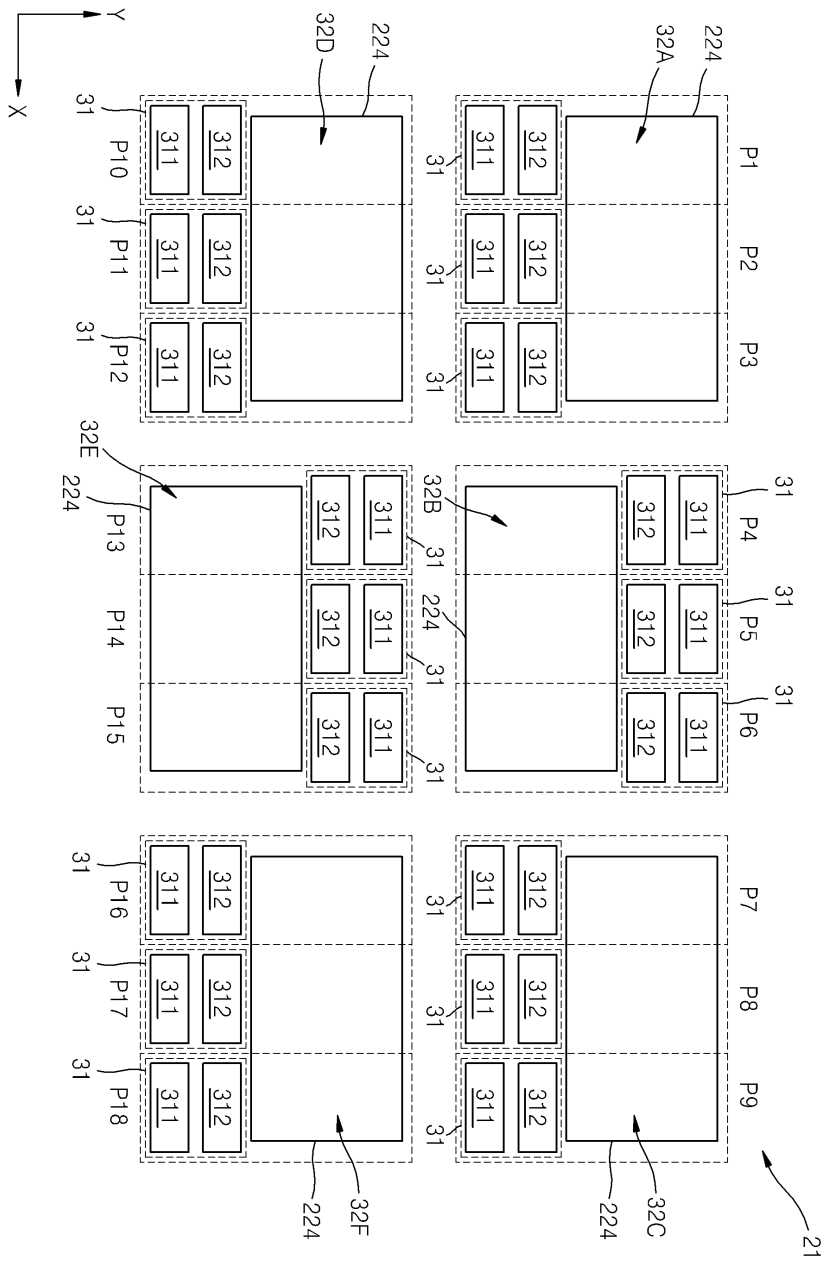
도면3



도면4

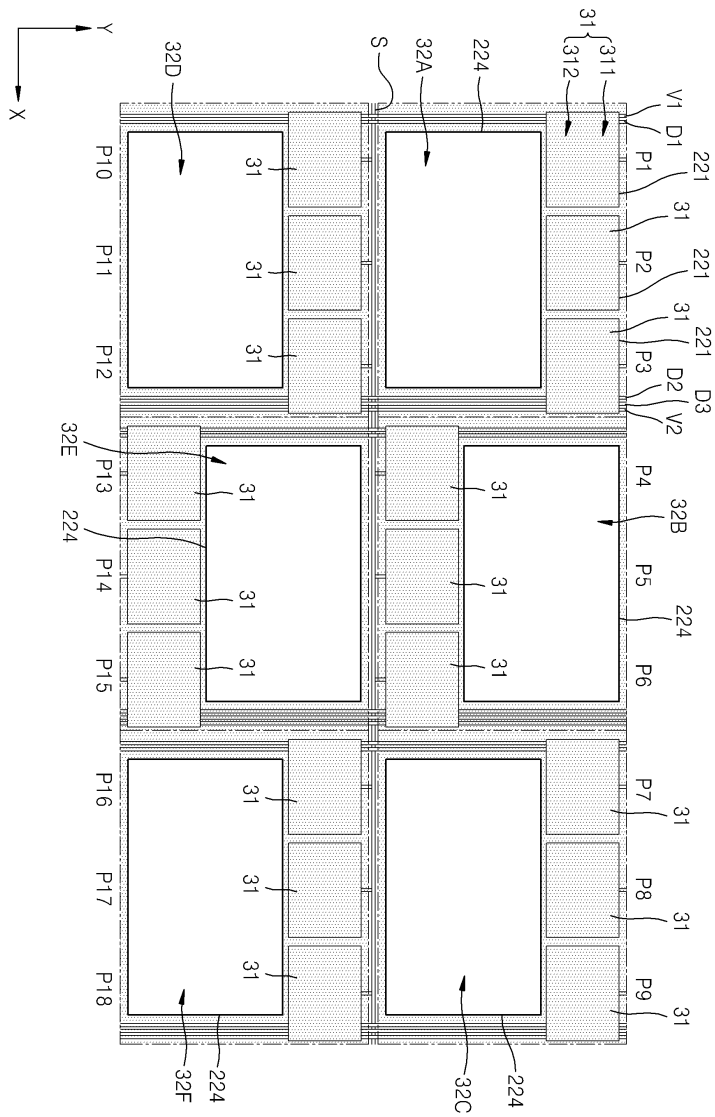


도면5

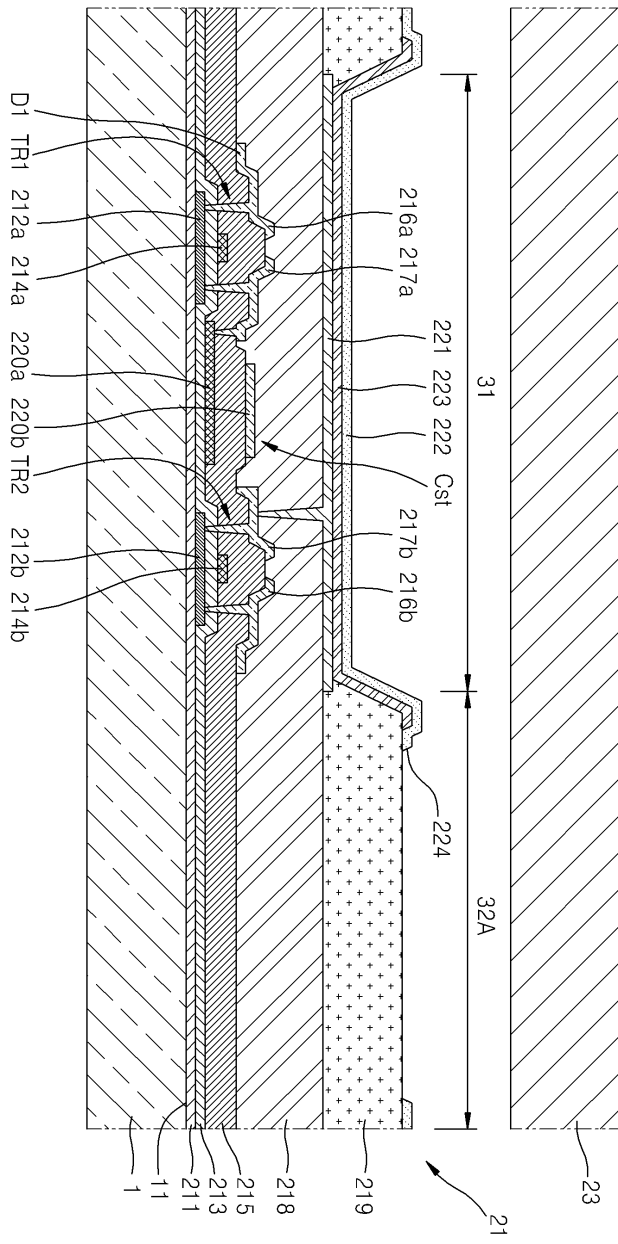




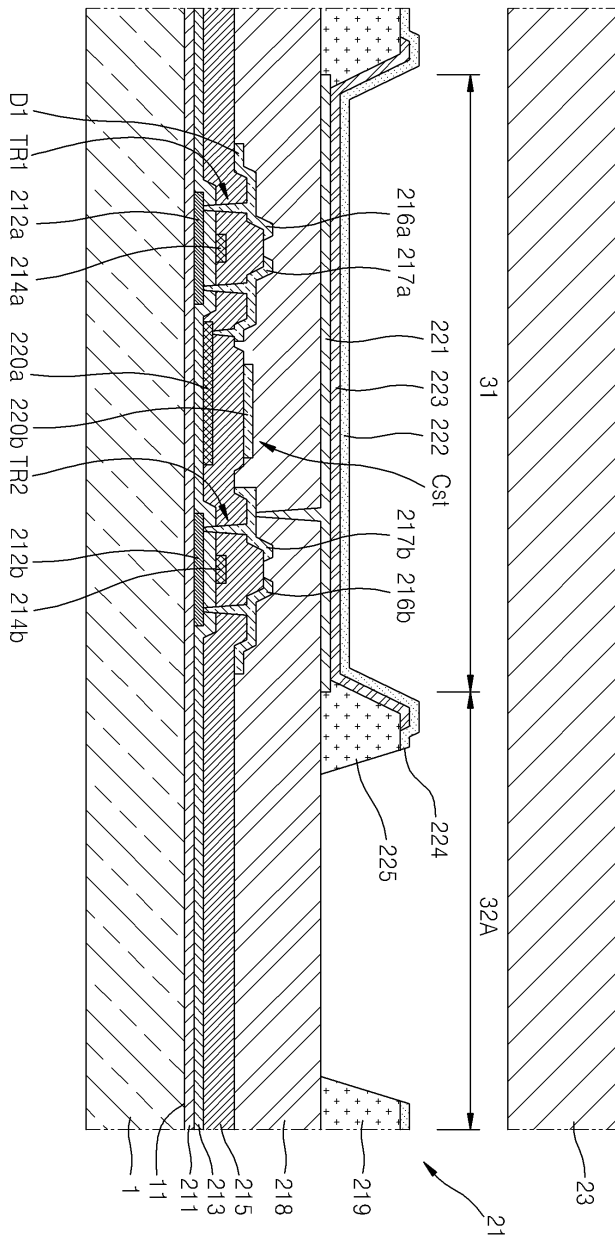
도면7



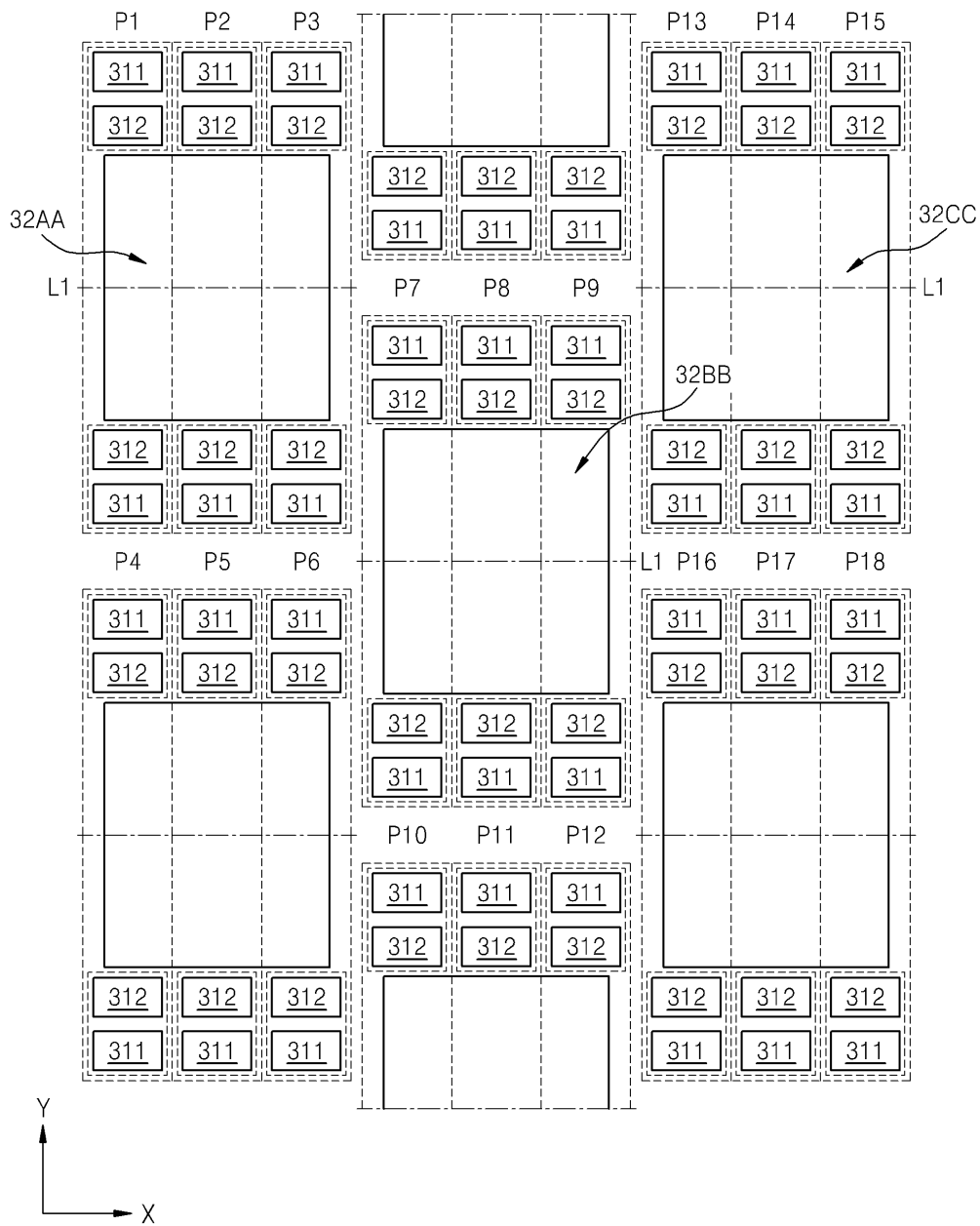
도면8



도면9



도면10



|                |                                                                      |         |            |
|----------------|----------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 相关技术的描述                                                              |         |            |
| 公开(公告)号        | <a href="#">KR1020120124224A</a>                                     | 公开(公告)日 | 2012-11-13 |
| 申请号            | KR1020110041991                                                      | 申请日     | 2011-05-03 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                             |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                            |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                            |         |            |
| [标]发明人         | CHOI JUN HO<br>최준호<br>CHUNG JIN KOO<br>정진구<br>KIM GUN SHIK<br>김건식    |         |            |
| 发明人            | 최준호<br>정진구<br>김건식                                                    |         |            |
| IPC分类号         | H01L51/52 H05B33/22                                                  |         |            |
| CPC分类号         | H01L27/326 H01L51/5262 H01L27/3216 H01L51/5203 H01L51/5237 H05B33/22 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                            |         |            |

#### 摘要(译)

形成在基板的第一表面上的多个像素，每个像素具有发射可见光的第一区域和透射外部光的第二区域；多个像素电路，其中，所述布置使得在相互独立的第一区域，以及多个第一电极，所述第一和相反的第二电极，其中所有与所述电相关联的像素和每个像素电路部分包括至少一个薄膜晶体管的每个像素包括中间层，其被形成穿过要被连接并且所述第一电极和具有有机发光层，所述两个像素中的至少所述多个像素中的一个在所述第一方向上相邻的第二电极之间插置的第二电极其中，第二区域彼此连接以形成具有集成结构的第二区域组，提供多个集成的第二区域组，以及多个第二区域逆组提供被移布置在第一方向上的OLED显示器。

