



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년01월09일
(11) 등록번호 10-2050381
(24) 등록일자 2019년11월25일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H05B 33/10 (2006.01)
(21) 출원번호 10-2013-0142442
(22) 출원일자 2013년11월21일
심사청구일자 2018년07월30일
(65) 공개번호 10-2015-0059220
(43) 공개일자 2015년06월01일
(56) 선행기술조사문헌
KR1020100047505 A*
KR1020130024744 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김세영
경기도 파주시 월롱면 엘씨디로 201 103동 1220호 (덕은리, 정다운마을)
(74) 대리인
특허법인로얄

전체 청구항 수 : 총 6 항

심사관 : 이승민

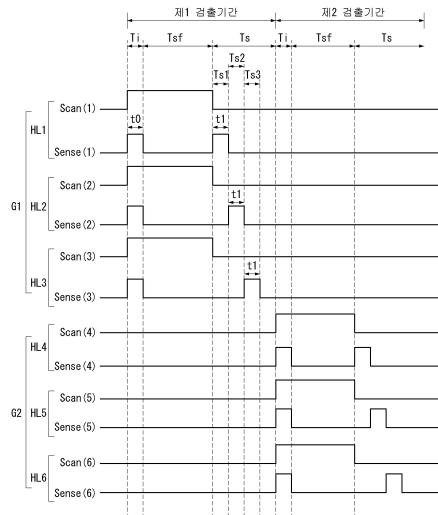
(54) 발명의 명칭 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법

(57) 요약

본 발명은 유기발광다이오드의 표시장치의 구동트랜지스터 특성 검출방법에 관한 것이다.

본 발명에 의한 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법은 복수의 수평라인을 선택하고, 선택된 상기 수평라인들의 화소에 형성되는 상기 구동트랜지스터들의 게이트-소스 전위를 동시에 초기화하는 제1 단계; 선택된 상기 복수의 수평라인에 형성된 상기 구동트랜지스터들의 소스 전극을 플로팅시킨 상태에서, 상기 구동트랜지스터들의 소스전극의 전위를 동시에 상승시키는 제2 단계; 및 선택된 상기 복수의 수평라인에서 각각의 수평라인을 순차적으로 선택하고, 상기 선택된 수평라인에 대해서 상기 구동트랜지스터들의 소스 전압을 방전하고, 방전되는 상기 구동트랜지스터의 소스 전압을 센싱하는 제3 단계;를 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

유기발광다이오드에 전류를 공급하는 구동트랜지스터 특성 검출방법에 있어서,

표시패널에서 복수의 수평라인들을 동시에 선택하고, 선택된 상기 복수의 수평라인들에 배열된 각 화소의 상기 구동트랜지스터들의 게이트 전극에 동시에 데이터전압을 인가하고 상기 구동트랜지스터들의 소스 전극에 동시에 초기화전압을 인가함으로써, 상기 복수의 수평라인들에 형성된 상기 구동트랜지스터들의 게이트-소스 간의 전위를 동시에 일정전압으로 초기화하는 제1 단계;

상기 초기화전압을 차단하고 상기 구동트랜지스터들의 드레인 전극에서 소스 전극으로 흐르는 구동전류를 이용하여, 상기 복수의 수평라인들에 형성된 상기 구동트랜지스터들의 소스전극의 전위를 동시에 상승시키는 제2 단계; 및

상기 복수의 수평라인에서 각 수평라인을 순차적으로 선택하되, 선택된 수평라인에 형성된 상기 구동트랜지스터들의 소스 전압을 방전하고 방전되는 상기 구동트랜지스터의 소스 전압을 순차적으로 센싱하여, 상기 복수의 수평라인들의 상기 구동트랜지스터들의 소스 전압을 각 수평라인 별로 순차적으로 센싱하는 제3 단계;를 포함하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

청구항 2

제 1 항에 있어서,

상기 제1 단계는,

상기 구동트랜지스터의 게이트 전극과 데이터라인의 전류 경로를 스위칭하는 제1 트랜지스터의 턴-온에 의해서, 상기 구동트랜지스터의 게이트 전극이 상기 데이터라인으로부터 데이터전압을 제공받는 단계; 및

상기 구동트랜지스터의 소스 전극과 초기화라인의 전류 경로를 스위칭하는 제2 트랜지스터의 턴-온에 의해서, 상기 구동트랜지스터의 소스 전극이 상기 초기화라인으로부터 초기화전압을 제공받는 단계;를 포함함으로써, 상기 구동트랜지스터의 게이트-소스 전위를 초기화하면서 상기 구동트랜지스터를 동작시키는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

청구항 3

제 2 항에 있어서,

상기 제2 단계는,

상기 데이터라인으로부터 데이터전압을 제공받는 과정을 유지하는 단계;

상기 제2 트랜지스터를 턴-오프하여 상기 구동트랜지스터의 소스전극을 플로팅시키는 단계; 및

상기 구동트랜지스터의 드레인전극으로부터 제공받는 구동전압을 상기 소스전극에 축적하는 단계;를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

청구항 4

제 2 항에 있어서,

상기 제1 단계는

선택된 상기 복수의 수평라인에 스캔신호를 동시에 인가하여 상기 제1 트랜지스터를 턴-온시키는 단계; 및
 선택된 상기 복수의 수평라인에 센스신호를 동시에 인가하여 상기 제2 트랜지스터를 턴-온시키는 단계;를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

청구항 5

제 3 항에 있어서,
 상기 제2 단계는,
 상기 제1 트랜지스터의 턴-온 상태를 유지하는 단계;
 선택된 상기 복수의 수평라인에 센스신호를 동시에 차단하여 상기 제2 트랜지스터를 턴-오프시키는 단계;를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

청구항 6

제 2 항에 있어서,
 상기 제3 단계는
 상기 제2 트랜지스터를 턴-온하여, 상기 구동트랜지스터의 전위를 상기 초기화라인을 통해서 센싱데이터를 획득하기 위한 아날로그-디지털-변환기로 제공하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법에 관한 것이다.

배경 기술

[0002] 평판 표시장치(FPD; Flat Panel Display)는 소형화 및 경량화에 유리한 장점으로 인해서 데스크탑 컴퓨터의 모니터 뿐만 아니라, 노트북컴퓨터, PDA 등의 휴대용 컴퓨터나 휴대 전화 단말기 등에 폭넓게 이용되고 있다. 이러한 평판 표시장치는 액정표시장치(Liquid Crystal Display; LCD), 플라즈마 표시장치(Plasma Display Panel; PDP), 전계 방출표시장치(Field Emission Display; FED) 및 유기발광다이오드 표시장치(Organic Light Emitting diode Display; 이하, OLED) 등이 있다.

[0003] 이 중에서 유기발광다이오드 표시장치는 응답속도가 빠르고, 발광효율이 높은 휘도를 표현할 수 있으며 시야각이 큰 장점이 있다. 일반적으로 유기발광다이오드 표시장치는 스캔신호에 의해서 턴-온 되는 스위치 트랜지스터를 이용하여 데이터전압을 구동트랜지스터의 게이트 전극에 인가하고, 이처럼 구동트랜지스터에 공급되는 데이터전압을 이용하여 유기발광다이오드를 발광시킨다. 즉, 유기발광다이오드에 공급되는 전류는 구동트랜지스터의 게이트전극에 인가되는 데이터전압에 의해서 조절된다. 그런데, 제조공정의 특성상 화소들에 형성되는 각각의 구동트랜지스터는 문턱전압(Vth)에 대한 편차가 발생한다. 구동트랜지스터의 문턱전압의 편차에 의해서 유기발광다이오드에 공급되는 전류는 설계된 값과 다른 값이 제공될 수 있고, 이에 따라서 발광하는 휘도가 원하는 값과 달라질 수 있다.

[0004] 구동트랜지스터의 문턱전압의 편차에 의한 열화 편차를 보상하기 위한 방법으로 외부보상방법과 내부보상방법을 이용하고 있다.

[0005] 국내공개특허 제10-2013-0036659호(명칭:유기발광 표시장치의 트랜지스터 특성 측정방법)에 개시된 바와 같은 외부보상방법은 화소 바깥에 전류원을 위치시키고, 이 전류원을 통해 유기발광다이오드에 일정한 전류를 인가한 후 그에 따른 전압을 측정하여 유기발광다이오드의 열화 편차를 보상한다. 외부보상방법은 전류원과 유기발광

다이오드 사이의 데이터라인에 전류를 흘려 데이터라인의 기생 커패시터를 모두 충전해야 유기발광다이오드의 애노드 전압을 센싱할 수 있기 때문에 센싱 속도가 매우 느리고 센싱에 소요되는 시간이 길어진다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 센싱 시간을 줄일 수 있는 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법을 제공하기 위한 것이다.

과제의 해결 수단

[0007] 본 발명에 의한 유기발광다이오드 표시장치의 구동트랜지스터 특성 검출방법은 복수의 수평라인을 선택하고, 선택된 상기 수평라인들의 화소에 형성되는 상기 구동트랜지스터들의 게이트-소스 전위를 동시에 초기화하는 제1 단계; 선택된 상기 복수의 수평라인에 형성된 상기 구동트랜지스터들의 소스 전극을 플로팅시킨 상태에서, 상기 구동트랜지스터들의 소스전극의 전위를 동시에 상승시키는 제2 단계; 및 선택된 상기 복수의 수평라인에서 각각의 수평라인을 순차적으로 선택하고, 상기 선택된 수평라인에 대해서 상기 구동트랜지스터들의 소스 전압을 방전하고, 방전되는 상기 구동트랜지스터의 소스 전압을 센싱하는 제3 단계;를 포함한다.

발명의 효과

[0008] 본 발명에 의한 유기발광다이오드 표시장치의 구동방법은 복수 개의 수평라인에 대해서 초기화동작 및 소스팔로잉동작을 동시에 수행하기 때문에, 센싱시간을 줄일 수 있다.

도면의 간단한 설명

- [0009] 도 1은 본 발명에 의한 유기발광다이오드 표시장치를 나타내는 도면.
- 도 2는 유기발광다이오드 화소 구조를 나타내는 도면.
- 도 3은 본 발명에 의한 센싱동작을 수행하기 위한 타이밍도.
- 도 4는 센싱동작 타이밍에 따른 구동트랜지스터의 게이트-소스 전위 변화를 나타내는 도면.
- 도 5a 내지 도 5c는 도 3의 타이밍도에 따른 화소의 동작 상태를 나타내는 도면들.

발명을 실시하기 위한 구체적인 내용

[0010] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

- [0011] 도 1은 본 발명에 의한 유기발광다이오드 표시장치를 보여준다.
- [0012] 도 1을 참조하면, 본 발명에 의한 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10), 데이터 구동부(12), 게이트 구동부(13) 및 타이밍 컨트롤러(11)를 구비한다.
- [0013] 표시패널(10)은 복수 개의 화소(P)를 포함하고, 각각의 화소(P)들이 표시하는 계조를 기반으로 영상을 표시하기 위한 것이다. 화소(P)들은 제1 내지 제 m 수평라인들 각각에 복수 개가 일정한 간격으로 배열됨으로써 표시패널(10) 내에서 매트릭스 형태로 배치된다.
- [0014] 각각의 화소(P)들은 서로 직교하는 데이터라인부(14)와 게이트라인부(15)가 교차되는 영역에 배치된다. 각 화소(P)에 접속하는 데이터라인부(14)는 데이터라인(14a) 및 초기화라인(14b)을 포함하고, 게이트라인부(15)는 스

캔라인(15) 및 센스라인(15b)을 포함한다. 화소(P)들 각각은 유기발광다이오드(OLED), 구동트랜지스터(DT) 및 제1 및 제2 트랜지스터(T1, T2) 및 스토리지 커패시터(Cs)를 포함한다. 구동트랜지스터(DT), 제1 및 제2 트랜지스터(T1, T2)는 산화물 반도체층을 포함한 산화물 박막트랜지스터(Thin Film Transistor; 이하, TFT)로 구현될 수 있다. 산화물 TFT는 전자 이동도, 공정 편차 등을 모두 고려할 때 표시패널(10)의 대면적화에 유리하다. 다만, 본 발명은 이에 한정되지 않고 TFT의 반도체층을 아몰포스 실리콘 또는, 폴리 실리콘 등으로 형성할 수도 있다.

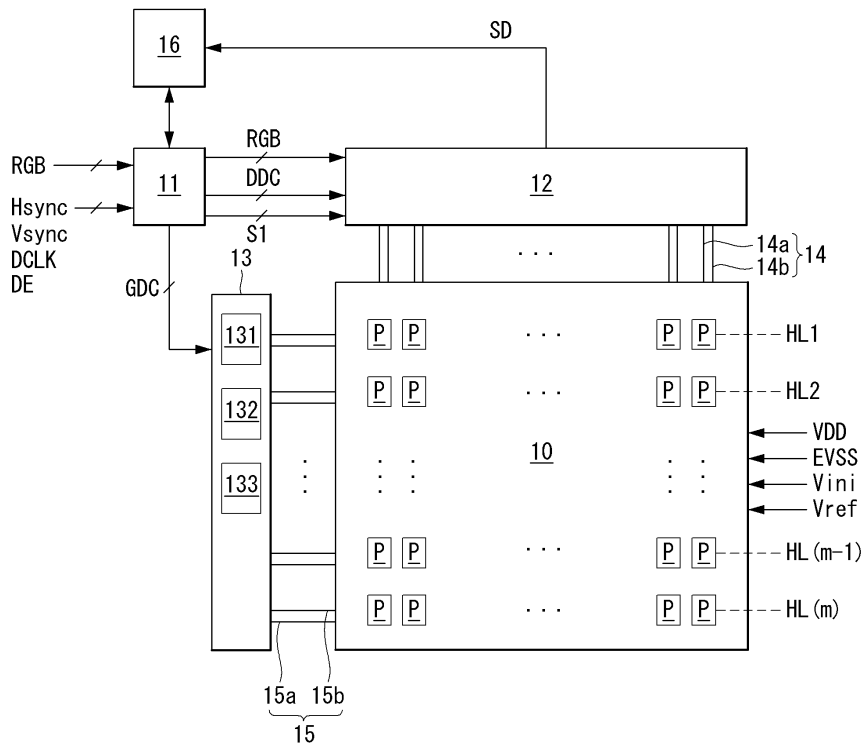
- [0015] 타이밍 콘트롤러(11)는 데이터 구동부(12) 및 게이트 구동부(13)의 구동 타이밍을 제어하기 위한 것이다. 이를 위해서 타이밍 콘트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동부(12)에 공급한다. 그리고 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0016] 또한, 타이밍 콘트롤러(11)는 메모리(16)에 저장된 센싱데이터(SD)를 참조하여 유기발광다이오드의 열화 편차를 보상하기 위한 보상값을 결정하고, 보상값을 바탕으로 디지털비디오데이터(RGB)를 변조한다.
- [0017] 데이터 구동부(12)는 데이터라인부(14)를 구동하기 위한 것이다. 이를 위해서 데이터 구동부(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환하여 데이터라인(14)들에 공급한다. 또한 데이터 구동부(12)는 각 화소(P)로부터 피드백되는 센싱전압을 센싱데이터(SD)로 변환하기 위한 아날로그-디지털-변환기(Analog-Digital-Converter; 이하, ADC)를 포함한다. ADC는 변환한 센싱데이터(SD)를 메모리(16)에 제공한다.
- [0018] 게이트 구동부(13)는 게이트라인부(15)를 구동하기 위한 것으로, 타이밍 콘트롤러(11)로부터 제공받는 게이트 제어신호(GDC)를 이용하여 제1 내지 제3 게이트신호를 생성한다. 게이트 제어신호(GDC)는 스캔이 시작되는 시작 스캔라인을 지시하는 게이트 스타트 펄스(Gate Start Pulse;GSP), 게이트 스타트 펄스(GSP)를 순차적으로 쉬프트시키기 위한 게이트 쉬프트 클럭(Gate Shift Clock;GSC) 및 게이트 구동부의 출력을 지시하는 게이트 출력 인에이블(Gate Output Enable;GOE)를 포함한다.
- [0019] 게이트 구동부(13)는 제1 내지 제3 쉬프트레지스터(131,132,133)를 포함하고, 제1 내지 제3 쉬프트레지스터(131,132,133)는 각각 제1 내지 제3 게이트신호를 출력한다. 제1 게이트신호는 스캔신호(Scan)이고, 제2 및 제3 게이트신호는 각각 'T1' 및 'T2'의 폭을 갖는 하이레벨(High Level)의 센스신호(Sense)이다.
- [0020] 메모리(16)는 데이터 구동부(12)로부터 제공받는 화소(P)들의 센싱데이터(SD)를 저장하기 위한 것이다.
- [0021] 도 2는 도 1에 도시된 화소(P)의 일 예를 나타내는 것이다. 도 2를 참조하면, 본 발명의 일 실시 예에 따른 화소(P)는 유기발광다이오드(OLED), 구동트랜지스터(DT), 제1 및 제3 트랜지스터(ST1, ST2), 스토리지 커패시터(Cs)를 구비한다.
- [0022] 유기발광다이오드(OLED)는 구동트랜지스터(DT)로부터 공급되는 구동 전류에 의해 발광한다. 유기발광다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 유기발광다이오드(OLED)의 애노드전극은 구동트랜지스터(DT)의 소스전극에 연결되고, 캐소드전극은 저전위구동전압(VSS)에 연결된다.
- [0023] 구동트랜지스터(DT)는 자신의 게이트-소스 간의 전압으로 유기발광다이오드(OLED)에 인가되는 구동전류를 제어한다. 이를 위해서 구동트랜지스터(DT)의 게이트전극은 데이터전압(Vdata)의 입력단에 연결되고, 드레인전극은 구동전압(VDD)의 입력단에 연결되며, 소스전극은 저전압구동전압(VSS)과 연결된다.
- [0024] 제1 트랜지스터(ST1)는 스캔신호(Scan)에 응답하여, 데이터라인(14a)과 구동트랜지스터(DT) 간의 전류 경로를 제어한다. 이를 위해서 제1 트랜지스터(ST1)의 게이트 전극은 스캔라인(15a)에, 드레인전극은 데이터라인(14a)에, 소스전극은 구동트랜지스터(DT)에 연결된다.
- [0025] 제2 트랜지스터(T2)는 센스신호(Sense)에 응답하여, 초기화라인(14b)으로부터 제공받는 초기화전압(Vini)을 구동트랜지스터(DT)의 소스전극에 제공하거나, 구동트랜지스터의 문턱전압(Vth)을 ADC로 제공한다.
- [0026] 스토리지 커패시터(Cs)는 데이터라인(14a)으로부터 제공받는 데이터전압(Vdata)을 한 프레임동안 유지하여 구동

트랜지스터(DT)가 일정한 전압을 유지하도록 한다. 이를 위해서 스토리지 커패시터(Cs)는 구동트랜지스터(DT)의 게이트 전극과 소스 전극에 연결된다.

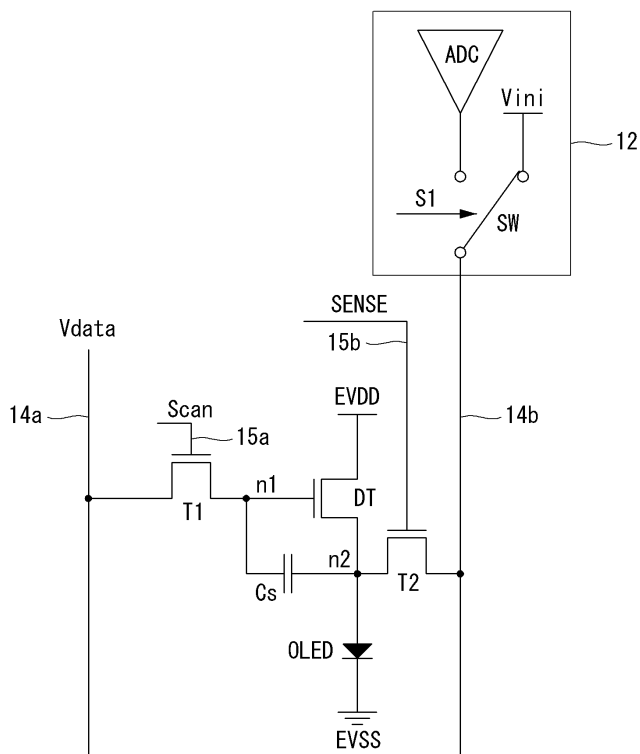
- [0027] 상술한 바와 같은 구조를 갖는 화소(P)에 형성되는 구동트랜지스터(DT)의 특성 검출방법을 살펴보면 다음과 같다.
- [0028] 도 3은 도 2의 화소(P)에 인가되는 신호들(SCAN, SENSE)의 타이밍을 나타내는 도면이고, 도 4는 도 3의 신호들에 따른 구동트랜지스터(DT)의 게이트전극과 소스전극의 전위변화를 나타내는 파형도이다. 그리고, 도 5a 내지 5c는 각각 초기화기간(Ti), 소스팔로잉기간(Tsf) 및 센싱기간(Ts)에서의 화소(P)의 등가회로를 보여준다. 이때, 도 5a 내지 도 5c는 소자들이 활성화된 것을 실선으로, 반대로 소자들이 비활성화된 것을 점선으로 표시하고 있다.
- [0029] 실시 예로서, 도 3은 제1 내지 제6 수평라인(HL1~HL6)에 대한 외부보상 동작을 나타내고 있다. 제1 내지 제3 수평라인(HL1~HL3)은 제1 그룹(G1)으로 제4 내지 제6 수평라인(HL4~HL6)은 제2 그룹(G2)으로 그룹화된다. 각각의 그룹은 순차적으로 외부보상을 수행하기 위해 그룹화된 것으로, 제1 그룹(G1)은 제1 검출기간에 외부보상이 수행되고 제2 그룹(G2)은 제2 검출기간에 외부보상이 수행된다. 이때, 제1 그룹(G1)의 제1 내지 제3 수평라인(HL1~HL3)들의 초기화동작 및 소스팔로잉동작은 동일한 기간에 수행되고, 센싱동작은 순차적으로 수행된다. 마찬가지로, 제2 그룹(G2)의 제4 내지 제6 수평라인(HL4~HL6)들의 초기화동작 및 소스팔로잉동작은 동일한 기간에 수행되고, 센싱동작은 순차적으로 수행된다.
- [0030] 그리고 각 그룹에 포함되는 수평라인의 개수는 3개로 한정될 필요는 없고, 둘 이상으로 임의로 정해질 수도 있다.
- [0031] 이하, 도 3 및 도 4를 결부하여, 도 5a 내지 도 5c를 참조하여, 제1 검출기간(T1)에 수행되는 제1 그룹(G1)의 외부보상 동작을 살펴보면 다음과 같다.
- [0032] 도 3을 참조하면, 본 발명에 따른 화소(P)의 외부보상 동작은 초기화기간(Ti), 소스팔로잉기간(Tsf) 및 센싱기간(Ts)을 포함한다.
- [0033] 도 3, 도 4 및 도 5a를 참조하면, 제1 검출기간의 초기화기간(Ti) 동안에 제1 내지 제3 수평라인(HL1~HL3)의 제1 트랜지스터(T1)들에는 각각 하이레벨(High Level)의 제1 내지 제3 스캔신호(Scan1, Scan2, Scan3)가 동시에 제공된다. 제1 내지 제3 스캔신호(Scan1, Scan2, Scan3)는 제1 슈프트레지스터(131)에 의해서 출력된다. 이처럼 하이레벨(High Level)의 제1 내지 제3 스캔신호(Scan1, Scan2, Scan3)에 의해서 제1 내지 제3 수평라인(HL1~HL3)에 배열된 화소(P)들의 제1 트랜지스터(T1)들은 턴-온된다. 그리고 제1 트랜지스터(T1)들은 데이터라인(14a)으로부터 제공받는 데이터전압(Vdata)을 제1 노드(n1)에 공급한다. 이에 따라서 구동트랜지스터(DT)의 게이트전압(Vg)은 데이터전압(Vdata)의 전위를 갖는다.
- [0034] 이와 동시에 제1 내지 제3 수평라인(HL1~HL3)의 제2 트랜지스터(T2)들에는 't1' 폭을 갖는 하이레벨(High Level)의 제1 내지 제3 센스신호(Sense1, Sense2, Sense3)가 동시에 제공된다. 't1'폭을 갖는 제1 내지 제3 센스신호(Sense1, Sense2, Sense3)는 제2 슈프트레지스터(132)에 의해서 출력된다. 이처럼 't1'폭을 갖는 제1 내지 제3 센스신호(Sense1, Sense2, Sns3)에 의해서 제1 내지 제3 수평라인(HL1~HL3)에 배열된 화소(P)들의 제2 트랜지스터(T2)들은 턴-온된다.
- [0035] 이와 동시에 데이터 구동부(12)의 스위치(SW)는 스위치신호(s1)에 의해서 초기화전압(Vini) 입력단과 연결된다. 따라서, 초기화기간(Ti) 동안에 제2 트랜지스터(T2)는 초기화라인(14b)으로부터 제공받는 초기화전압(Vini)을 제2 노드(n2)에 제공하고, 제2 노드(n2)의 전압인 구동트랜지스터(DT)의 소스전압(Vs)은 초기화전압(Vini)의 전위를 갖는다. 이때 초기화전압(Vini)의 크기는 유기발광다이오드(OLED)가 발광하지 않도록 유기발광다이오드(OLED)의 동작전압의 크기보다 작은 전압값으로 설정된다.
- [0036] 이러한 초기화기간(Ti)에 의해서 제1 노드(n1)와 제2 노드(n2)의 전위차는 일정 수준으로 초기화되면서, 구동트랜지스터(DT)는 동작한다.
- [0037] 도 3, 도 4 및 도 5b를 참조하면, 제1 검출기간의 소스팔로잉기간(Tsf)에서 제1 내지 제3 수평라인(HL1~HL3)의 제1 트랜지스터(T1)들에는 초기화기간(Vini)에 제공된 제1 내지 제3 스캔신호(Scan1, Scan2, Scan3)의 공급이 유지된다. 그리고 제1 내지 제3 수평라인(HL1~HL3)의 제2 트랜지스터(T2)들에는 로우레벨(Low Level)의 센스신호가 제공되어서 제2 트랜지스터(T2)는 턴-오프된다.
- [0038] 이에 따라 제2 노드(n2)는 플로팅(floating) 상태가 되고, 구동전압(VDD) 입력단으로부터 구동트랜지스터(DT)의

도면

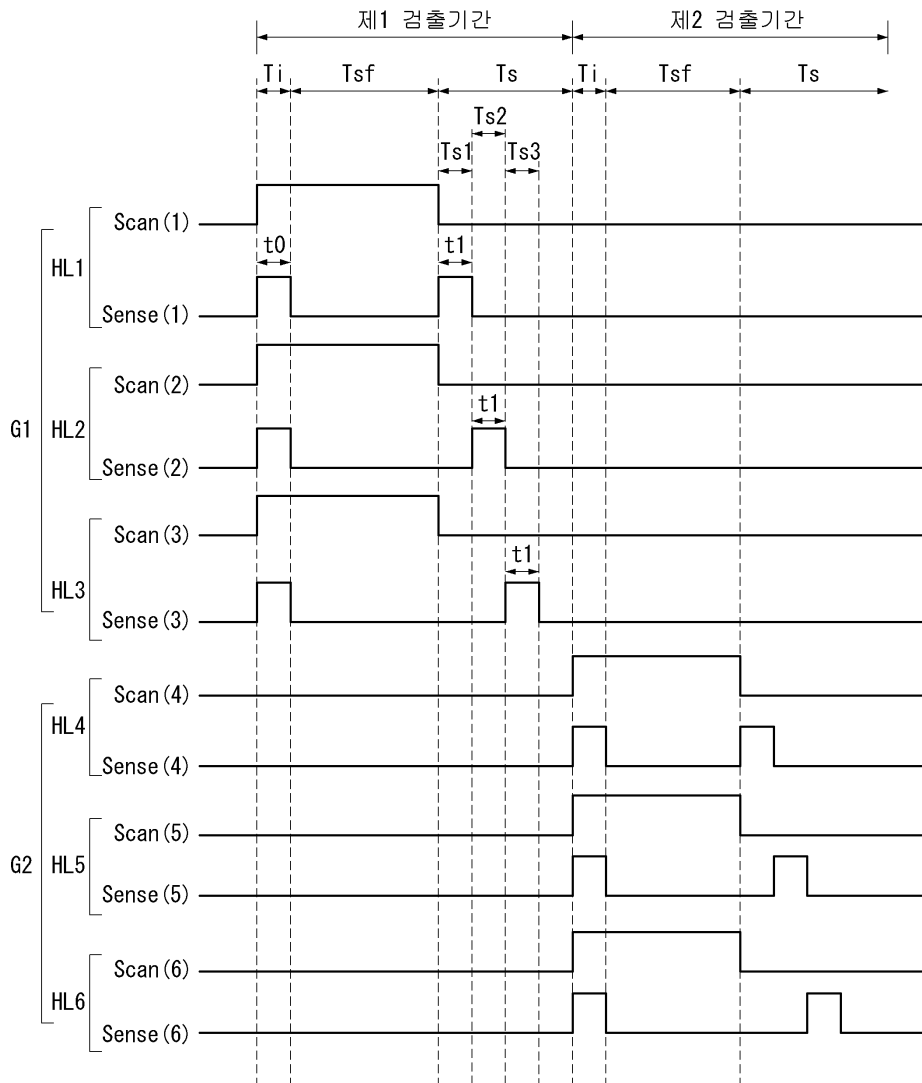
도면1



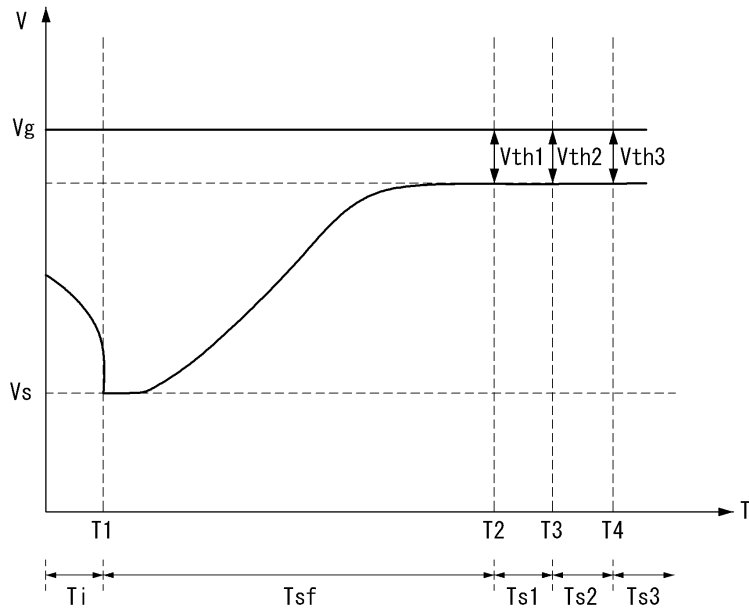
도면2



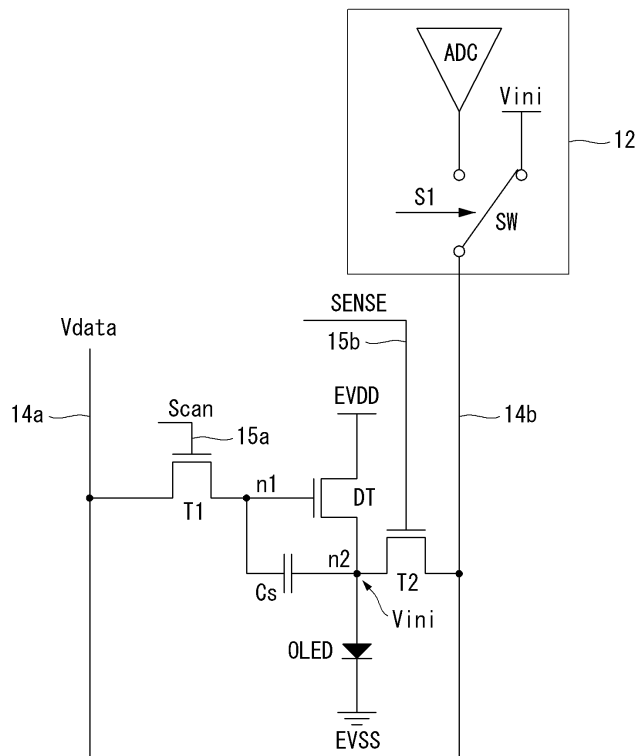
도면3



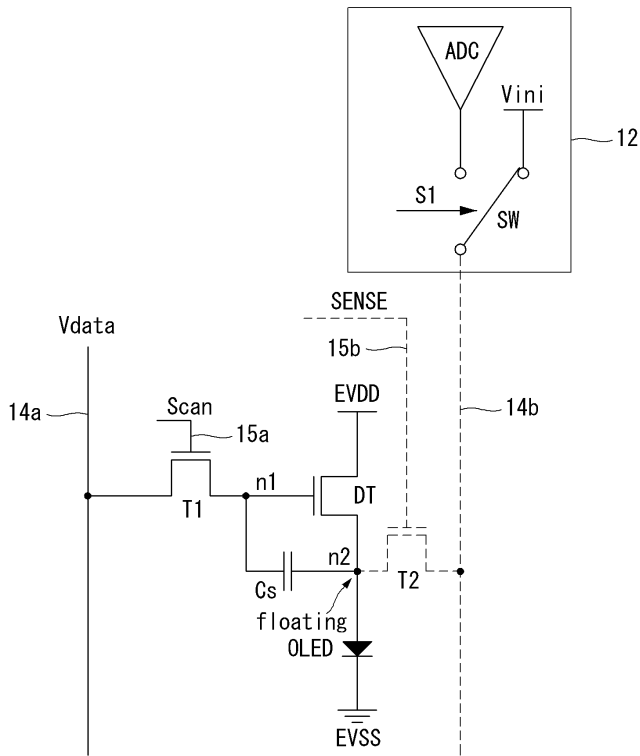
도면4



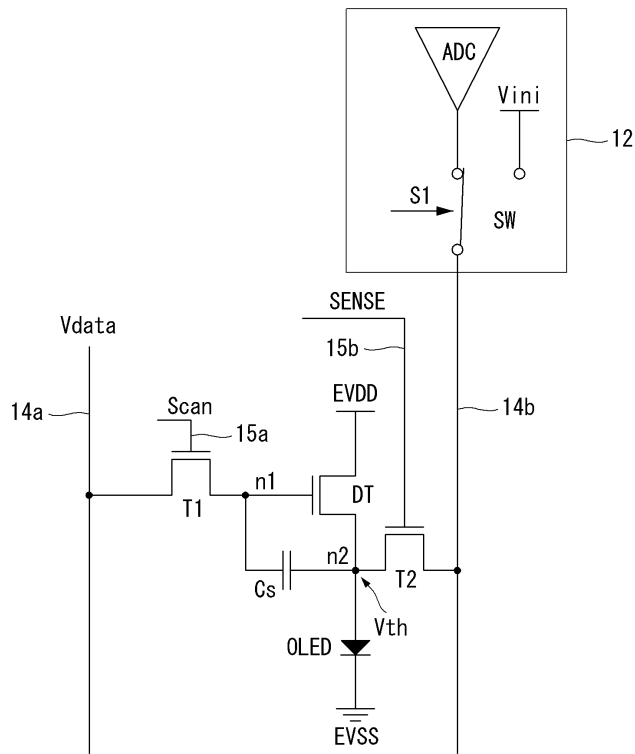
도면5a



도면5b



도면5c



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1의 14번째 줄

【변경전】

구동트랜지스트들의

【변경후】

구동트랜지스터들의

专利名称(译)	有机发光二极管显示器的驱动晶体管特性的检测方法		
公开(公告)号	KR102050381B1	公开(公告)日	2020-01-09
申请号	KR1020130142442	申请日	2013-11-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김세영		
发明人	김세영		
IPC分类号	G09G3/32 H05B33/10		
CPC分类号	G09G3/006 G09G3/3208 G09G3/3233 G09G2330/12 H01L27/3244		
审查员(译)	李升 - 最小		
其他公开文献	KR1020150059220A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于检测有机发光二极管显示装置的驱动晶体管的特性的方法。根据本发明的用于检测有机发光二极管显示装置的驱动晶体管的特性的方法包括：第一步，选择多条水平线并且同时初始化在像素处形成的驱动晶体管的栅极-源极电势。所选水平线中的哪条；第二步骤，在使形成于所选择的水平线上的驱动晶体管的源极浮置的状态下，同时使驱动晶体管的源极的电位上升。第三步骤，依次选择所选择的水平线上的每个水平线，使所选择的水平线上的驱动晶体管的源极电压放电，并感测所驱动的晶体管的放电源极电压。

