



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0057528
(43) 공개일자 2020년05월26일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0426 (2013.01)
(21) 출원번호 10-2018-0142037
(22) 출원일자 2018년11월16일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김형식
경기도 파주시 월롱면 엘지로 245
(74) 대리인
이승찬

전체 청구항 수 : 총 11 항

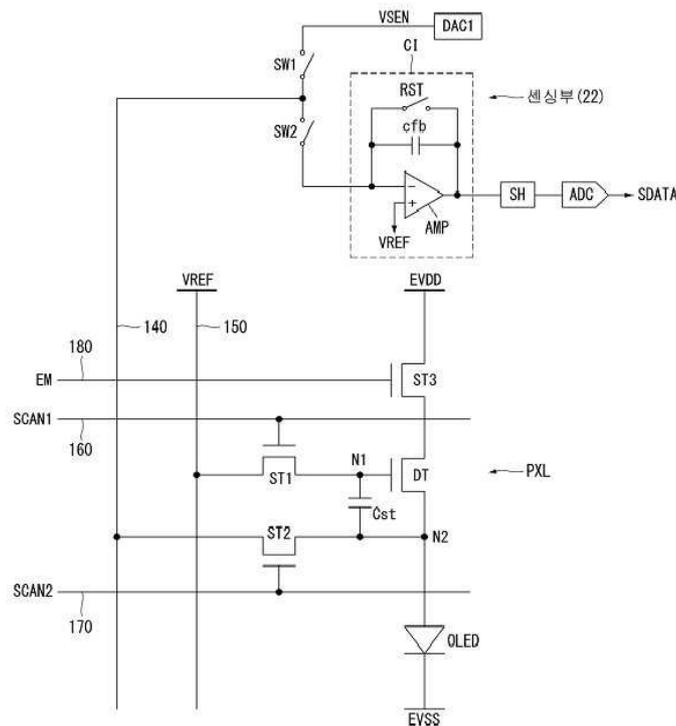
(54) 발명의 명칭 유기발광 표시장치와 그 구동방법

(57) 요약

본 발명의 실시예에 따른 유기발광 표시장치는 표시패널과, 구동전압 생성부와, 전류 적분기와, 제1 및 제2 연결 스위치들을 포함한다. 표시패널에는 다수의 픽셀들이 구비되고, 각 픽셀은 제1 노드에 게이트전극이 접속되고 제2 노드에 소스전극이 접속된 구동 소자와, 기준전압 공급된 기준전압 라인과 상기 제1 노드 사이에 접속된 제1

(뒷면에 계속)

대표도 - 도5



스위치 소자와, 상기 제2 노드와 데이터라인 사이에 접속된 제2 스위치 소자와, 상기 제1 노드와 상기 제2 노드 사이에 접속된 스토리지 커패시터를 갖는다. 구동전압 생성부는 센싱용 데이터전압을 생성하여 상기 데이터라인에 공급한다. 제1 연결 스위치는 상기 구동전압 생성부와 상기 데이터라인 사이에 접속된다. 전류 적분기는 상기 제1 노드에 인가된 상기 기준전압과 상기 제2 노드에 인가된 상기 센싱용 데이터전압에 따라 상기 구동 소자에 흐르는 픽셀 전류를 상기 데이터라인을 통해 센싱한다. 그리고, 제2 연결 스위치는 상기 전류 적분기와 상기 데이터라인 사이에 접속된다.

(52) CPC특허분류

G09G 2310/061 (2013.01)

G09G 2320/0233 (2013.01)

G09G 2320/029 (2013.01)

G09G 2330/028 (2013.01)

명세서

청구범위

청구항 1

다수의 픽셀들이 구비되고, 각 픽셀은 제1 노드에 게이트전극이 접속되고 제2 노드에 소스전극이 접속된 구동 소자와, 기준전압 공급된 기준전압 라인과 상기 제1 노드 사이에 접속된 제1 스위치 소자와, 상기 제2 노드와 데이터라인 사이에 접속된 제2 스위치 소자와, 상기 제1 노드와 상기 제2 노드 사이에 접속된 스토리지 커패시터를 갖는 표시패널;

센싱용 데이터전압을 생성하여 상기 데이터라인에 공급하는 구동전압 생성부;

상기 구동전압 생성부와 상기 데이터라인 사이에 접속된 제1 연결 스위치;

상기 제1 노드에 인가된 상기 기준전압과 상기 제2 노드에 인가된 상기 센싱용 데이터전압에 따라 상기 구동 소자에 흐르는 픽셀 전류를 상기 데이터라인을 통해 센싱하는 전류 적분기; 및

상기 전류 적분기와 상기 데이터라인 사이에 접속된 제2 연결 스위치를 포함한 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 전류 적분기는,

상기 제2 연결 스위치에 접속된 (-) 단자와 상기 기준전압의 입력단에 접속된 (+) 단자와 센싱 결과가 출력되는 출력단자를 갖는 오피 앰프;

상기 (-) 단자와 상기 출력단자 사이에 접속된 피드백 커패시터; 및

상기 (-) 단자와 상기 출력단자 사이에 접속된 리셋 스위치를 포함하고,

상기 (-) 단자는 상기 제2 연결 스위치를 통해 상기 데이터라인에 연결된 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

프로그래밍 기간에서 상기 제1 연결 스위치와 상기 제1 스위치 소자와 상기 제2 스위치 소자는 턴 온 되고 상기 제2 연결 스위치와 상기 리셋 스위치는 턴 오프 되며,

상기 프로그래밍 기간에 이은 차지 펄스 기간에서 상기 제2 연결 스위치와 상기 제2 스위치 소자와 상기 리셋 스위치는 턴 온 되고 상기 제1 연결 스위치와 상기 제1 스위치 소자는 턴 오프 되며,

상기 차지 펄스 기간에 이은 센싱 기간에서 상기 제2 연결 스위치와 상기 제2 스위치 소자는 턴 온 되고 상기 제1 연결 스위치와 상기 제1 스위치 소자와 상기 리셋 스위치는 턴 오프 되는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 프로그래밍 기간에서 상기 센싱용 데이터전압이 상기 제1 연결 스위치와 상기 데이터라인과 상기 제2 스위치 소자를 통해 상기 제2 노드에 충전됨과 아울러, 상기 기준전압이 상기 기준전압 라인과 상기 제1 스위치 소자를 통해 상기 제1 노드에 충전되어 상기 구동 소자의 게이트-소스 간 전압이 셋팅되고,

상기 차지 펄스 기간에서 상기 기준전압이 상기 리셋 스위치와 상기 제2 연결 스위치를 통해 상기 데이터라인에 충전되며,

상기 센싱 기간에서 상기 구동 소자의 게이트-소스 간 전압에 대응하여 상기 구동 소자에 흐르는 픽셀 전류가 상기 제2 스위치 소자와 상기 데이터라인과 상기 제2 연결 스위치를 통해 상기 피드백 커패시터에 축적되는 유

기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 센싱용 데이터전압은 상기 기준전압보다 낮은 전압 범위 내에서 결정되고,

상기 차지 펄프 기간 내에서 상기 데이터라인의 전압은 상기 센싱용 데이터전압에서 상기 기준전압으로 높아지는 유기발광 표시장치.

청구항 6

제 4 항에 있어서,

상기 센싱 기간에서 상기 오피 앰프의 출력은 상기 피드백 커패시터에 상기 픽셀 전류가 축적됨에 따라 상기 기준전압으로부터 점점 낮아지는 유기발광 표시장치.

청구항 7

제 3 항에 있어서,

상기 각 픽셀은 상기 구동 소자의 드레인전극과 고전위 픽셀 전압의 입력단 사이에 접속된 제3 스위치 소자를 더 포함하고,

상기 제3 스위치 소자는 상기 프로그래밍 기간과 상기 차지 펄프 기간에서 턴 오프 되고, 상기 센싱 기간에서 턴 온 되는 유기발광 표시장치.

청구항 8

다수의 픽셀들이 구비되고, 각 픽셀은 제1 노드에 게이트전극이 접속되고 제2 노드에 소스전극이 접속된 구동 소자와, 기준전압 공급된 기준전압 라인과 상기 제1 노드 사이에 접속된 제1 스위치 소자와, 상기 제2 노드와 데이터라인 사이에 접속된 제2 스위치 소자와, 상기 제1 노드와 상기 제2 노드 사이에 접속된 스토리지 커패시터를 갖는 표시패널; 센싱용 데이터전압을 생성하여 상기 데이터라인에 공급하는 구동전압 생성부; 및 오피 앰프의 (-) 단자와 출력단자 사이에 병렬 접속된 피드백 커패시터와 리셋 커패시터를 갖는 전류 적분기를 포함한 유기발광 표시장치의 구동방법에 있어서,

상기 구동전압 생성부와 상기 데이터라인 사이에 접속된 제1 연결 스위치와 상기 제1 스위치 소자와 상기 제2 스위치 소자를 턴 온 시킴과 아울러, 상기 전류 적분기와 상기 데이터라인 사이에 접속된 제2 연결 스위치와 상기 리셋 스위치를 턴 오프 시켜, 상기 구동 소자의 게이트-소스 간 전압을 상기 기준 전압과 상기 센싱용 데이터전압의 차로 프로그래밍하는 단계;

상기 제2 연결 스위치와 상기 제2 스위치 소자와 상기 리셋 스위치를 턴 온 시킴과 아울러, 상기 제1 연결 스위치와 상기 제1 스위치 소자를 턴 오프 시켜, 상기 데이터라인의 전압을 상기 센싱용 데이터전압에서 상기 기준 전압으로 높이는 차지 펄프 단계; 및

상기 제2 연결 스위치와 상기 제2 스위치 소자를 턴 온 시킴과 아울러, 상기 제1 연결 스위치와 상기 제1 스위치 소자와 상기 리셋 스위치를 턴 오프 시켜, 상기 구동 소자의 게이트-소스 간 전압에 따라 상기 구동 소자에 흐르는 픽셀 전류를 상기 데이터라인을 통해 센싱하는 단계를 포함한 유기발광 표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 프로그래밍 단계에서 상기 센싱용 데이터전압이 상기 제1 연결 스위치와 상기 데이터라인과 상기 제2 스위치 소자를 통해 상기 제2 노드에 충전됨과 아울러, 상기 기준전압이 상기 기준전압 라인과 상기 제1 스위치 소자를 통해 상기 제1 노드에 충전되어 상기 구동 소자의 게이트-소스 간 전압이 셋팅되고,

상기 차지 펄프 단계에서 상기 기준전압이 상기 리셋 스위치와 상기 제2 연결 스위치를 통해 상기 데이터라인에 충전되며,

상기 센싱 단계에서 상기 구동 소자의 게이트-소스 간 전압에 대응하여 상기 구동 소자에 흐르는 픽셀 전류가

상기 제2 스위치 소자와 상기 데이터라인과 상기 제2 연결 스위치를 통해 상기 피드백 커패시터에 축적되는 유기발광 표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 센싱 단계에서 상기 오피 앰프의 출력은 상기 피드백 커패시터에 상기 픽셀 전류가 축적됨에 따라 상기 기준전압으로부터 점점 낮아지는 유기발광 표시장치의 구동방법.

청구항 11

제 8 항에 있어서,

상기 센싱용 데이터전압은 상기 기준전압보다 낮은 전압 범위 내에서 결정되는 유기발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 픽셀들에서 구현되는 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 픽셀전류를 제어한다. 픽셀전류에 따라 OLED의 발광량과 화면의 휘도가 결정된다.

[0003] 구동 TFT의 문턱 전압과 전자 이동도 등은 픽셀의 구동 특성을 결정하므로 모든 픽셀들에서 동일해야 한다. 하지만, 공정 특성, 시변 특성 등 다양한 원인에 의해 픽셀들 간에 구동 특성이 달라질 수 있다. 이러한 구동 특성 차이는 휘도 편차를 초래하여 원하는 화상을 구현하는 데 제약이 된다. 픽셀들 간의 휘도 편차를 보상하기 위해, 픽셀들의 구동 특성을 센싱하고 그 센싱 결과를 기초로 입력 영상의 데이터를 보정하는 외부 보상 기술이 알려져 있다.

발명의 내용

해결하려는 과제

[0004] 종래의 외부 보상 기술은 픽셀들의 구동 특성을 센싱하기 위해 전류 센싱 방식을 채용하고 있다. 전류 센싱 방식은 오피 앰프를 전류 적분기로 구성하고 연산을 통해 픽셀 전류값을 도출한다.

[0005] 전류 센싱 방식에서, 센싱을 위해서는 오피 앰프의 (+) 단자와 (-) 단자가 동일한 전압을 유지해야 한다. 그런데, 데이터라인을 센싱 라인으로 활용하는 경우, 오피 앰프의 (-) 단자는 데이터라인에 연결되고, 오피 앰프의 (+) 단자는 기준 전압원에 연결되기 때문에, 오피 앰프의 (+) 단자와 (-) 단자를 동일 전압으로 셋팅하기 어렵다. 고정 레벨의 기준 전압과 달리 센싱용 데이터전압은 원하는 픽셀 전류의 크기에 따라 변할 수 있기 때문이다.

[0006] 따라서, 본 발명은 전류 센싱 방식에서의 센싱 구현시 오피 앰프의 (+) 단자와 (-) 단자가 동일한 기준 전압을 유지하도록 하여, 전류 적분기의 출력이 기준 전압으로부터 변화되도록 한 유기발광 표시장치와 그 구동방법을 제공한다.

과제의 해결 수단

[0007] 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널과, 구동전압 생성부와, 전류 적분기와, 제1 및 제2 연결 스위치들을 포함한다. 표시패널에는 다수의 픽셀들이 구비되고, 각 픽셀은 제1 노드에 게이트전극이 접속되고 제2 노드에 소스전극이 접속된 구동 소자와, 기준전압 공급된 기준전압 라인과 상기 제1 노드 사이에 접속된 제1 스위치 소자와, 상기 제2 노드와 데이터라인 사이에 접속된 제2 스위치 소자와, 상기 제1 노드와 상기 제2

노드 사이에 접속된 스토리지 커패시터를 갖는다. 구동전압 생성부는 센싱용 데이터전압을 생성하여 상기 데이터라인에 공급한다. 제1 연결 스위치는 상기 구동전압 생성부와 상기 데이터라인 사이에 접속된다. 전류 적분기는 상기 제1 노드에 인가된 상기 기준전압과 상기 제2 노드에 인가된 상기 센싱용 데이터전압에 따라 상기 구동소자에 흐르는 픽셀 전류를 상기 데이터라인을 통해 센싱한다. 그리고, 제2 연결 스위치는 상기 전류 적분기와 상기 데이터라인 사이에 접속된다.

발명의 효과

- [0008] 본 발명은 데이터라인을 센싱 라인으로 활용함으로써, 데이터 출력 채널과 센싱 채널을 일원화할 수 있어 드라이버 IC의 패드 수 절감에 유리하다.
- [0009] 본 발명은 데이터라인을 센싱 라인으로 활용한 전류 센싱 방식에서, 데이터전압의 변화와 무관하게 차지 펌프 구간을 통해 센싱 패스의 전압을 기준전압으로 변화시킨다. 이에 따라, 본 발명은 센싱시 오피 앰프의 (+) 단자와 (-) 단자가 동일한 기준 전압을 유지하도록 하고, 전류 적분기의 출력이 기준 전압으로부터 변화되도록 함으로써, 센싱의 정확도를 높일 수 있음은 물론이거니와 센싱과 관련된 하드웨어적인 구성을 간소화할 수 있다.
- [0010] 본 발명은 센싱용 데이터전압에서 기준전압으로 차지 펌프시 적분기에 구비된 오피 앰프의 출력을 이용하기 때문에, 보다 정확한 기준전압을 생성할 수 있다.
- [0011] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면이다.
- 도 2는 도 1의 표시패널에 구비된 픽셀 어레이의 일 예들을 보여주는 도면이다.
- 도 3은 도 2의 픽셀 어레이에 연결된 데이터 구동부의 일 구성을 보여주는 도면이다.
- 도 4는 도 2 및 도 3에 도시된 픽셀의 일 등가 회로도이다.
- 도 5는 도 3의 데이터 구동부와 도 4의 픽셀 간의 구체적 회로 구성을 보여주는 도면이다.
- 도 6은 도 5의 회로를 구동하기 위한 구동 파형도이다.
- 도 7은 도 6의 프로그래밍 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위한 도면이다.
- 도 8은 도 6의 차지 펌프 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위한 도면이다.
- 도 9는 도 6의 센싱 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 본 명세서의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 명세서는 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 명세서의 개시가 완전하도록 하며, 본 명세서가 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 명세서는 청구항의 범주에 의해 정의될 뿐이다.
- [0014] 본 명세서의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 명세서가 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0015] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0016] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

- [0017] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 명세서의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0018] 본 명세서에서 표시패널의 기관 상에 형성되는 픽셀 회로는 n 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현되거나 또는 p 타입 MOSFET 구조의 TFT로 구현될 수도 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT (NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. 이에 반해, p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.
- [0019] 한편, 본 명세서에서 TFT의 반도체층은 옥사이드 소자, 아몰포스 실리콘 소자, 폴리 실리콘 소자 중 적어도 어느 하나로 구현될 수 있다.
- [0020] 이하, 첨부된 도면을 참조하여 본 명세서의 실시예를 상세히 설명한다. 이하의 실시예에서, 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다.
- [0021] 이하의 설명에서, 본 명세서와 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 명세서의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0022] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면이다. 그리고, 도 2는 도 1의 표시패널에 구비된 픽셀 어레이의 일 예를 보여주는 도면이다.
- [0023] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기발광 표시장치는 표시패널(10), 드라이버 IC(D-IC)(20), 보상 IC(30), 호스트 시스템(40), 및 저장 메모리(50)를 포함할 수 있다. 본 발명의 패널 구동부는 표시패널(10)에 구비된 게이트 구동부(15)와, 드라이버 IC(D-IC)(20)에 내장된 데이터 구동부(25)를 포함한다.
- [0024] 표시패널(10)에는 다수의 픽셀 라인들(PNL1-PNL4)이 구비되고, 각 픽셀라인에는 다수의 픽셀들(PXL)과 복수의 신호라인들이 구비된다. 신호라인들은 픽셀들(PXL)에 디스플레이용 데이터전압(VDIS)과 센싱용 데이터전압(VSEN)을 공급하기 위한 데이터라인들(140), 픽셀들(PXL)에 기준전압(VREF)을 공급하기 위한 기준전압 라인들(150), 픽셀들(PXL)에 게이트신호를 공급하는 게이트라인들(160,170,180), 및 픽셀들(PXL)에 고전위 픽셀 전압을 공급하기 위한 고전위 전원 라인들(PWL)을 포함할 수 있다.
- [0025] 표시패널(10)의 픽셀들(PXL)은 매트릭스 형태로 배치되어 픽셀 어레이(Pixel array)를 구성한다. 도 2의 픽셀 어레이에 포함된 각 픽셀(PXL)은 데이터라인들(140) 중 어느 하나에, 기준전압 라인들(150) 중 어느 하나에, 고전위 전원 라인들(PWL) 중 어느 하나에 연결될 수 있다. 도 2의 픽셀 어레이에 포함된 각 픽셀(PXL)은 3개의 게이트라인들(160,170,180)에 연결될 수 있다. 그리고, 도 2의 픽셀 어레이 포함된 각 픽셀(PXL)은 전원 생성부로부터 저전위 픽셀 전압을 더 공급받을 수 있다. 전원생성부는 저전위 전원 라인 또는 패드부를 통해서 저전위 픽셀 전압을 픽셀(PXL)에 공급할 수 있다.
- [0026] 표시패널(10)에는 게이트 구동부(15)가 내장될 수 있다.
- [0027] 게이트 구동부(15)는 도 2의 픽셀 어레이에 포함된 제1 게이트라인들(160)과 제2 게이트라인들(170)과 제3 게이트라인들(180)에 연결될 수 있다. 이 경우, 게이트 구동부는 픽셀들(PXL)의 제1 스위치 소자들을 제어하기 위한 제1 게이트신호(SCAN1)를 생성하여 제1 게이트라인들(160)에 순차적으로 공급하고, 픽셀들(PXL)의 제2 스위치 소자들을 제어하기 위한 제2 게이트신호(SCAN2)를 생성하여 제2 게이트라인들(170)에 순차적으로 공급하고, 픽셀들(PXL)의 제3 스위치 소자들을 제어하기 위한 제3 게이트신호(EM)를 생성하여 제3 게이트라인들(180)에 순차적으로 공급할 수 있다.
- [0028] 각 픽셀(PXL)에서, 제3 스위치 소자는 생략될 수 있다. 이 경우, 픽셀 어레이에서 제3 게이트라인들(180)은 생략될 수 있으며, 게이트 구동부(15)는 제3 게이트신호(EM)를 생성하지 않을 수 있다.
- [0029] 드라이버 IC(D-IC)(20)는 타이밍 제어부(21)와 데이터 구동부(25)를 포함한다. 데이터 구동부(25)는 센싱부(2

2)와 구동전압 생성부(23)를 포함할 수 있으나, 이에 한정되지 않는다.

- [0030] 타이밍 제어부(21)는 호스트 시스템(40)으로부터 입력되는 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 참조로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(25)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0031] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 구동전압 생성부(23)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 구동전압 생성부(23)의 출력 타이밍을 제어한다.
- [0032] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 게이트 출력을 생성하는 스테이지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 쉬프트 클럭은 스테이지들에 공통으로 입력되는 것으로서 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.
- [0033] 타이밍 제어부(21)는 패널 구동부의 동작 타이밍을 제어함으로써, 파워 온 기간, 각 프레임의 수직 액티브 기간, 각 프레임의 수직 블랭크 기간, 파워 오프 기간 중 적어도 어느 하나에서 픽셀들(PXL)의 구동 특성을 센싱할 수 있다. 여기서, 파워 온 기간은 시스템 전원이 인가된 후부터 화면이 켜지기 전까지의 기간이고, 파워 오프 기간은 화면이 꺼진 후부터 시스템 전원이 해제되기 전까지의 기간이다. 수직 액티브 기간은 화면 재생을 위해 영상 데이터가 표시패널(10)에 기입되는 기간이고, 수직 블랭크 기간은 이웃한 수직 액티브 기간들 사이에 위치하며 영상 데이터의 기입이 중지되는 기간이다. 픽셀들(PXL)의 구동 특성은 픽셀들(PXL)에 포함된 구동 소자들의 문턱전압과 전자 이동도를 포함한다.
- [0034] 타이밍 제어부(21)는 표시패널(10)의 픽셀 라인들(PNL1~PNL4)에 대한 센싱 구동 타이밍과 디스플레이 구동 타이밍을 정해진 시퀀스에 따라 제어함으로써, 디스플레이 구동과 센싱 구동을 구현할 수 있다. 본 발명에서 설명되는 “픽셀 라인”은 물리적인 신호라인이 아니라, 게이트라인의 연장 방향을 따라 서로 이웃한 픽셀들(PXL)의 집합체를 의미한다.
- [0035] 타이밍 제어부(21)는 디스플레이 구동을 위한 타이밍 제어신호들(GDC, DDC)과 센싱 구동을 위한 타이밍 제어신호들(GDC, DDC)을 서로 다르게 생성할 수 있다. 센싱 구동은 센싱 대상 픽셀 라인에 포함된 픽셀들(PXL)에 센싱용 데이터전압(VSEN)을 기입하여 해당 픽셀들(PXL)의 구동 특성을 센싱하고, 센싱 결과 데이터(SDATA)를 기초로 해당 픽셀들(PXL)의 구동 특성 변화를 보상하기 위한 보상값을 업데이트하는 것을 의미한다. 그리고, 디스플레이 구동은 업데이트된 보상값을 기반으로 하여, 해당 픽셀들(PXL)에 입력될 디지털 영상 데이터를 보정하고, 보정된 영상 데이터(CDATA)에 대응되는 디스플레이용 데이터전압(VDIS)을 해당 픽셀들(PXL)에 인가하여 입력 영상을 표시하는 것을 의미한다.
- [0036] 센싱 구동시에는 센싱 대상 픽셀 라인에 포함된 픽셀들(PXL)의 발광이 중지된다. 이는 센싱의 정확도를 높이기 위함이다. 센싱 구동이 파워 온 기간이나 파워 오프 기간에서 수행되는 경우에는 화면이 꺼진 상태에서 픽셀 라인들이 센싱되기 때문에, 센싱되는 픽셀 라인들이 눈에 띄지 않는다. 하지만, 센싱 구동이 수직 액티브 기간이나 수직 블랭크 기간에서 수행되는 경우에는 화면이 켜진 상태에서 픽셀 라인들이 센싱되기 때문에, 센싱되는 픽셀 라인들이 눈에 띌 수 있다. 이 경우, 센싱되는 픽셀 라인의 발광 시간은 비 센싱되는 픽셀 라인의 발광 시간에 비해 짧을 수밖에 없다. 발광 시간 차이로 인한 라인 덤의 시인성을 경감하기 위해, 센싱되는 픽셀 라인의 위치는 매 프레임마다 바뀌되, 영상 스캔 순서와 무관하게(즉, 랜덤하게) 바뀐다. 각 프레임 내에서 센싱되는 픽셀 라인의 개수는 단수 개 또는 복수 개일 수 있다.
- [0037] 구동전압 생성부(23)는 디지털 신호를 아날로그 신호로 변환하는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)로 구현된다. 구동전압 생성부(23)는 센싱 구동에 필요한 센싱용 데이터전압(VSEN)과 디스플레이 구동에 필요한 디스플레이용 데이터전압(VDIS)을 생성하여 데이터라인들(140)에 공급한다. 구동전압 생성부(23)는 센싱 구동과 디스플레이 구동에 더 필요한 기준 전압(VREF)을 생성하여 기준전압 라인들(150)에 공급한다.
- [0038] 디스플레이용 데이터전압(VDIS)은 보상 IC(30)에서 보정된 디지털 영상 데이터(CDATA)에 대한 디지털-아날로그 변환 결과로서, 계조값 및 보상값에 따라 픽셀 단위로 그 크기가 달라질 수 있다. 센싱용 데이터전압(VSEN)은

컬러 별로 구동소자의 구동 특성이 다름을 고려하여 R(적색),G(녹색),B(청색),W(백색) 픽셀들 단위로 다르게 설정될 수 있다.

- [0039] 센싱부(22)는 센싱 구동을 위해, 픽셀들(PXL)의 구동 특성, 예컨대, 구동 소자의 문턱전압과 전자 이동도를 센싱 라인들을 통해 센싱할 수 있다. 센싱 라인들은 기준전압 라인들(150)이 아닌 데이터라인들(140)로 구현된다. 데이터라인들(140)을 센싱 라인으로 활용하면 데이터 출력 채널과 센싱 채널을 일원화할 수 있어 드라이버 IC(D-IC)(20)의 패드 수 절감에 유리하다. 센싱부(22)는 각 픽셀(PXL)의 구동 소자에 흐르는 픽셀 전류를 직접 센싱하는 전류 센싱형으로 구현될 수 있다.
- [0040] 센싱부(22)는 복수의 아날로그 센싱값들을 복수개의 ADC(Aanlog-Digital Conveter)들을 이용하여 동시에 병렬 처리할 수도 있고, 복수의 아날로그 센싱값들을 1개의 ADC를 이용하여 순차적으로 직렬 처리할 수도 있다. ADC의 샘플링 속도와 센싱의 정확도는 트레이드 오프(Trade-off) 관계에 있다. 병렬 처리 방식의 ADC는 직렬 처리 방식의 ADC에 비해 샘플링 속도를 늦출 수 있어 센싱의 정확도를 높이는 데 유리하다. ADC는 플래시 타입의 ADC, 트래킹(tracking) 기법을 이용한 ADC, 연속 근사 레지스터 타입(Successive Approximation Register type)의 ADC 등으로 구현될 수 있다. ADC는 센싱 구동시 아날로그 센싱값들을 디지털 센싱 데이터(SDATA)로 변환한 후, 저장 메모리(50)에 공급한다.
- [0041] 저장 메모리(50)는 센싱 구동시 센싱부(22)로부터 입력되는 디지털 센싱 데이터(SDATA)를 저장한다. 저장 메모리(50)는 플래시 메모리로 구현될 수 있으나, 이에 한정되지 않는다.
- [0042] 보상 IC(30)는 보상부(31)와 보상 메모리(32)를 포함할 수 있다. 보상 메모리(32)는 저장 메모리(50)로부터 읽어들이는 디지털 센싱 데이터(SDATA)를 보상부(31)에 전달한다. 보상 메모리(32)는 RAM(Random Access Memory), 예컨대 DDR SDRAM(Double Date Rate Synchronous Dynamic RAM)일 수 있으나, 이에 한정되지 않는다. 보상부(31)는 저장 메모리(50)로부터 읽어들이는 디지털 센싱 데이터(SDATA)를 기반으로 각 픽셀 별로 보상 오프셋(Offset)과 보상 게인(Gain)을 연산하고, 연산된 보상 오프셋과 보상 게인에 따라 호스트 시스템(40)으로부터 입력 받은 영상 데이터를 보정하고, 보정된 영상 데이터(CDATA)를 드라이버 IC(20)에 공급한다.
- [0043] 도 3은 도 2의 픽셀 어레이에 연결된 데이터 구동부(25)의 구성을 보여주는 도면이다. 도 3의 데이터 구동부(25)는 픽셀들(PXL)의 구동 특성을 데이터라인들(140)을 통해 센싱하기 위한 것이다.
- [0044] 도 3을 참조하면, 데이터 구동부(25)는 데이터라인(140)을 통해 픽셀(PXL)의 제2 노드(구동 소자의 소스전극에 연결됨)에 접속되고, 기준 전압라인(150)을 통해 픽셀(PXL)의 제1 노드(구동 소자의 게이트전극에 연결됨)에 접속될 수 있다. 픽셀(PXL)의 제2 노드에는 픽셀 전류(IPIX)가 흐르기 때문에, 제2 스위치 소자를 통해 제2 노드에 접속된 데이터라인(140)이 센싱 라인으로 활용될 수 있다.
- [0045] 데이터라인(140)은 제1 및 제2 연결 스위치들(SW1,SW2)을 통해 구동전압 생성부(23)와 센싱부(22)에 선택적으로 연결될 수 있다. 구동전압 생성부(23)는 센싱용 데이터전압(VSEN)과 디스플레이용 데이터전압(VDIS)을 생성하는 제1 구동전압 생성부(DAC1)와 기준전압(VREF)을 생성하는 제2 구동전압 생성부(DAC2)를 포함한다.
- [0046] 도 4는 도 2 및 도 3에 도시된 픽셀의 일 등가 회로도이다.
- [0047] 도 4를 참조하면, 데이터라인(140)을 센싱 라인으로 활용하는 일 픽셀(PXL)은 OLED, 구동 TFT(DT), 제1 및 제2 스위치 TFT들(ST1,ST2), 및 스토리지 커패시터(Cst)를 포함한다. 구동 TFT(DT)와 제1 및 제2 스위치 TFT들(ST1,ST2)은 NMOS로 구현될 수 있으나, 이에 한정되지 않는다.
- [0048] OLED는 구동 TFT(DT)로부터 인입되는 픽셀 전류에 대응되는 세기로 발광하는 발광 소자이다. OLED의 애노드 전극은 제2 노드에 접속되고, 캐소드 전극은 저전위 픽셀 전압(EVSS)의 입력단에 접속된다.
- [0049] 구동 TFT(DT)는 게이트-소스 간 전압에 대응하여 픽셀 전류를 생성하는 구동 소자이다. 구동 TFT(DT)의 게이트 전극은 제1 노드(N1)에 접속되고, 드레인 전극은 고전위 전원 라인(PWL) 상의 제3 노드(N3)를 통해 고전위 픽셀 전압(EVDD)의 입력단에 접속되며, 소스 전극은 제2 노드(N2)에 접속된다.
- [0050] 제1 및 제2 스위치 TFT들(ST1,ST2)은 구동 TFT(DT)의 게이트-소스 간 전압을 설정하고, 구동 TFT(DT)와 데이터라인(140) 및 구동 TFT(DT)와 기준전압 라인(150)을 연결하는 스위치 소자들이다.
- [0051] 제1 스위치 TFT(ST1)는 기준전압 라인(150)과 제1 노드(N1) 사이에 접속되어 제1 게이트라인(160)으로부터의 제1 게이트신호(SCAN1)에 따라 턴 온 된다. 제1 스위치 TFT(ST1)는 디스플레이 프로그래밍시 및 센싱 프로그래밍시에 턴 온 된다. 제1 스위치 TFT(ST1)가 턴 온 될 때, 기준 전압(VREF)이 제1 노드(N1)에 인가된다. 제1 스위

치 TFT(ST1)의 게이트전극은 제1 게이트라인(160)에 접속되고, 드레인 전극은 기준전압 라인(150)에 접속되며, 소스 전극은 제1 노드(N1)에 접속된다.

- [0052] 제2 스위치 TFT(ST2)는 데이터라인(140)과 제2 노드(N2) 사이에 접속되어 제2 게이트라인(170)으로부터의 제2 게이트신호(SCAN2)에 따라 턴 온 된다. 제2 스위치 TFT(ST2)는 디스플레이 프로그래밍시 및 센싱 프로그래밍시에 턴 온 되어, 각가 디스플레이용 데이터전압(VDIS) 및 센싱용 데이터전압(VSEN)을 제2 노드(N2)에 인가한다. 또한, 제2 스위치 TFT(ST2)는 센싱시에도 턴 온 되어 구동 TFT(DT)에 흐르는 픽셀 전류를 데이터라인(140)에 인가한다. 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트라인(170)에 접속되고, 드레인 전극은 데이터라인(140)에 접속되며, 소스 전극은 제2 노드(N2)에 접속된다.
- [0053] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어 구동 TFT(DT)의 게이트-소스 간 전압을 디스플레이 구동시의 발광 기간, 또는 센싱 구동시의 센싱 기간 동안 유지한다.
- [0054] 한편, 도 4를 참조하면, 본 발명의 실시예에 따른 일 픽셀(PXL)은 제3 스위치 TFT(ST3)를 더 포함할 수 있다. 제3 스위치 TFT(ST3)는 고전위 픽셀 전압(EVDD)의 입력단과 제3 노드(N3) 사이에 연결되어 제3 게이트라인(180)으로부터의 제3 게이트신호(EM)에 따라 턴 온 되는 스위치 소자이다. 제3 스위치 TFT(ST3)는 디스플레이 구동시의 PWM(Pulse Width Modulation) 구동을 위한 것이다. 디스플레이 구동시 OLED는 픽셀 전류에 의해 발광한다. 1 프레임 내에서 발광 기간의 길이는 제3 스위치 TFT(ST3)의 턴 오프 시점에 의해 결정된다. 제3 스위치 TFT(ST3)가 턴 오프 되면, 구동 TFT(DT)에 고전위 픽셀 전압(EVDD)이 인가되지 못하기 때문에 픽셀 전류는 흐르지 못하고, OLED 발광은 멈춘다. 동영상 재생시 화면 클립이 방지될 수 있도록 PWM 구동이 이뤄질 수 있다. PWM 구동은 제3 스위치 TFT(ST3)의 턴 오프 시점을 앞당겨 발광 기간(TE)의 길이를 줄이는 것이다. 제3 스위치 TFT(ST3)의 게이트전극은 제3 게이트라인(180)에 접속되고, 드레인 전극은 고전위 픽셀 전압(EVDD)의 입력단에 접속되며, 소스 전극은 제3 노드(N3)에 접속된다.
- [0055] 도 5는 도 3의 데이터 구동부와 도 4의 픽셀 간의 구체적 회로 구성을 보여주는 도면이다.
- [0056] 도 5를 참조하면, 데이터 구동부는 제1 구동전압 생성부(DAC1)와 센싱부(22)를 포함한다. 제1 구동전압 생성부(DAC1)는 센싱 구동시 센싱용 데이터전압(VSEN)을 생성한다.
- [0057] 센싱부(22)는 센싱 구동시 픽셀(PXL)의 구동 TFT(DT)에 흐르는 픽셀 전류를 직접 센싱하는 전류 센싱형으로 구현된다. 전류 센싱형은 픽셀(PXL)의 특정 노드 전압을 센싱하는 전압 센싱형에 비해 센싱 속도가 빠른 장점이 있다. 전류 센싱형 센싱부(22)는 전류 적분기(CI)와 샘플 앤 홀드 회로(SH)와 아날로그-디지털 컨버터(ADC)를 포함하여, 센싱 대상 픽셀(PXL)의 구동 TFT(DT)에 흐르는 픽셀 전류를 데이터라인(140)을 통해 직접 센싱한다.
- [0058] 전류 적분기(CI)는 소정 기간 내에서 데이터라인(140)을 통해 유입되는 픽셀 전류를 적분하여 센싱 결과값들을 출력한다. 센싱 결과값들은 전압값이다. 전류 적분기(CI)는 오피 앰프(AMP)와 적분 커패시터(Cfb)와 리셋 스위치(RST)를 포함한다. 오피 앰프(AMP)는 데이터라인(140)으로부터 구동 TFT(DT)의 픽셀 전류(IPIX)를 입력받는 반전 입력단자(-), 기준 전압(VREF)의 입력단에 연결된 비 반전 입력단자(+), 및 센싱 결과값이 출력되는 출력단자를 포함한다. 적분 커패시터(Cfb)는 오피 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 접속된다. 오피 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에는 적분 커패시터(Cfb)와 병렬로 리셋 스위치(RST)가 더 연결된다.
- [0059] 샘플 앤 홀드 회로(SH)는 전류 적분기(CI)로부터의 센싱 결과값들을 샘플링 및 누적하여 픽셀 전류 누적값을 출력한다. 아날로그-디지털 컨버터(ADC)는 샘플 앤 홀드 회로(SH)에서 샘플링된 픽셀 전류 누적값을 아날로그-디지털 변환 동작을 통해 디지털 센싱 데이터(SDATA)로 변환한다.
- [0060] 데이터 구동부는 데이터라인(140)이 센싱 라인으로 활용될 수 있도록 제1 연결 스위치(SW1)와 제2 연결 스위치(SW2)를 더 포함한다. 제1 연결 스위치(SW1)는 데이터라인(140)과 제1 구동전압 생성부(DAC1) 사이에 접속되고, 제2 연결 스위치(SW2)는 데이터라인(140)과 센싱부(22) 사이에 접속된다. 제1 연결 스위치(SW1)와 제2 연결 스위치(SW2)는 선택적으로 턴 온 된다. 센싱용 데이터전압(VSEN)이 픽셀(PXL)에 기입되는 타이밍에 동기하여 제1 연결 스위치(SW1)만이 턴 온 되고, 구동 TFT(DT)에 흐르는 픽셀 전류(IPIX)를 센싱하는 타이밍에 동기하여 제2 연결 스위치(SW2)만이 턴 온 된다. 따라서, 데이터라인(140)은 제1 및 제2 연결 스위치들(SW1, SW2)를 통해 제1 구동전압 생성부(DAC1)와 센싱부(22)에 선택적으로 연결된다.
- [0061] 도 6은 도 5의 회로를 구동하기 위한 구동 파형도이다. 도 7은 도 6의 프로그래밍 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위한 도면이다. 도 8은 도 6의 차지 펌프 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위한 도면이다. 그리고, 도 9는 도 6의 센싱 기간 동안 픽셀 및 데이터 구동부의 동작을 설명하기 위

한 도면이다.

- [0062] 도 6을 참조하면, 본 발명의 센싱 구동은 프로그래밍 기간(Tpg), 차지 펌프 기간(Tcp), 및 센싱 기간(Tsen)을 포함하여 구현된다.
- [0063] 도 6 및 도 7을 참조하면, 프로그래밍 기간(Tpg)에서, 제1 연결 스위치(SW1)와 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)는 턴 온 되고, 제2 연결 스위치(SW2)와 리셋 스위치(RST)는 턴 오프 된다. 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)는 각각 게이트 온 전압의 제1 게이트신호(SCAN1)와 제2 게이트신호(SCAN2)에 따라 턴 온 된다.
- [0064] 이에 따라, 프로그래밍 기간(Tpg)에서 센싱용 데이터전압(VSEN)이 제1 연결 스위치(SW1)와 데이터라인(140)과 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에 충전됨과 아울러, 기준전압(VREF)이 기준전압 라인(150)과 제1 스위치 TFT(ST1)를 통해 제1 노드(N1)에 충전되어 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)이 "VREF-VSEN"으로 셋팅된다. 한편, 센싱용 데이터전압(VSEN)은 이 픽셀(PXL) 구조를 고려하여 기준전압(VREF)보다 낮은 전압 범위 내에서 결정된다.
- [0065] 도 6 및 도 8을 참조하면, 프로그래밍 기간(Tpg)에 이은 차지 펌프 기간(Tcp)에서, 제2 연결 스위치(SW2)와 제2 스위치 TFT(ST2)와 리셋 스위치(RST)는 턴 온 되고, 제1 연결 스위치(SW1)와 제1 스위치 TFT(ST1)는 턴 오프 된다. 제1 스위치 TFT(ST1)는 게이트 오프 전압의 제1 게이트신호(SCAN1)에 따라 턴 오프 되고, 제2 스위치 TFT(ST2)는 게이트 온 전압의 제2 게이트신호(SCAN2)에 따라 턴 온 상태를 유지한다.
- [0066] 차지 펌프 기간(Tcp)에서, 리셋 스위치(RST)의 턴 온에 의해 오피 앰프(AMP)의 비 반전 입력단자(+), 반전 입력단자(-), 및 출력단자는 기준 전압(VREF)으로 등전위가 된다. 이에 따라, 오피 앰프(AMP)의 기준전압(VREF)이 리셋 스위치(RST)와 제2 연결 스위치(SW2)를 통해 데이터라인(140)에 충전된다. 차지 펌프 기간(Tcp) 기간 내에서 데이터라인(140)의 전압은 센싱용 데이터전압(VSEN)에서 기준전압(VREF)으로 높아진다. 이러한 차지 펌프 기간(Tcp)에서의 동작을 통해 센싱시 오피 앰프(AMP)의 비 반전 입력단자(+)와 반전 입력단자(-)가 동일한 기준 전압(VREF)을 유지할 수 있고, 오피 앰프(AMP)의 출력이 항상 기준 전압(VREF)으로부터 변하기 때문에, 센싱의 정확도가 향상될 수 있고, 하드웨어적인 구성이 간소해질 수 있다.
- [0067] 한편, 차지 펌프 기간(Tcp)에서, 기준전압(VREF)이 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에도 반영된다. 그런데, 이때 제1 노드(N1)는 제1 스위치 TFT(ST1)의 턴 오프에 의해 플로팅(floating)되고 스토리지 커패시터(Cst)를 통해 제2 노드(N2)에 커플링 되어 있다. 따라서, 제2 노드(N2)가 센싱용 데이터전압(VSEN)에서 기준 전압(VREF)로 부스팅될 때 제1 노드(N1)의 전압도 커패시터 커플링 효과에 의해 부스팅되므로, 구동 TFT(DT)의 게이트-소스 간 전압은 프로그래밍 기간(Tpg)에서 셋팅된 값으로 유지된다.
- [0068] 도 6 및 도 9를 참조하면, 차지 펌프 기간(Tcp)에 이은 센싱 기간(Tsen)에서, 제2 연결 스위치(SW2)와 제2 스위치 TFT(ST2)는 턴 온 되고, 제1 연결 스위치(SW1)와 제1 스위치 TFT(ST1)와 리셋 스위치(RST)는 턴 오프 된다. 제1 스위치 TFT(ST1)는 게이트 오프 전압의 제1 게이트신호(SCAN1)에 따라 턴 오프 상태를 유지하고, 제2 스위치 TFT(ST2)는 게이트 온 전압의 제2 게이트신호(SCAN2)에 따라 턴 온 상태를 유지한다.
- [0069] 센싱 기간(Tsen)에서, 구동 TFT(DT)에는 픽셀 전류(IPIX)가 흐른다. 이 픽셀 전류(IPIX)는 프로그래밍 기간(Tpg)에서 셋팅된 게이트-소스 간 전압(Vgs)에 대응된다. 픽셀 전류(IPIX)는 데이터라인(140)과 제2 연결 스위치(SW2)를 통해 전류 적분기(CI)에 인가되어 피드백 커패시터(Cfb)에 축적된다. 오피 앰프(AMP)의 출력은 피드백 커패시터(Cfb)에 픽셀 전류(IPIX)가 축적됨에 따라 센싱 시간에 비례하여 기준전압(VREF)으로부터 점차 낮아진다.
- [0070] 전류 적분기(CI)에서는, 오피 앰프(AMP)의 비 반전 입력단자(+)가 기준 전압(VREF)으로 고정하고, 반전 입력단자(-)와 출력단자가 네거티브 피드백(Negative Feedback)으로 연결된다. 픽셀 전류(IPIX)는 오피 앰프(AMP)의 반전 입력단자(-)로 인가되어 적분 커패시터(Cfb)에서 시간에 따라 적분된다. 오피 앰프(AMP)의 출력단자에서 출력되는 센싱 결과값은 $V_{out} = VREF - (IPIX * T) / Cfb$ 이 된다. 여기서, "T" 는 센싱 시간이다.
- [0071] 한편, 제3 스위치 TFT(ST3) 프로그래밍 기간(Tpg)과 차지 펌프 기간(Tcp)에서 게이트 오프 전압의 제3 게이트신호(EM)에 따라 턴 오프 되고, 센싱 기간(Tsen)에서 게이트 온 전압의 제3 게이트신호(EM)에 따라 턴 온 된다. 제3 스위치 TFT(ST3)는 고전위 픽셀 전원과 구동 TFT(DT)를 연결하는 스위치 소자이므로, 제3 스위치 TFT(ST3)가 턴 온 되는 센싱 기간(Tsen)에서만 픽셀 전류(IPIX)가 흐를 수 있다.
- [0072] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이

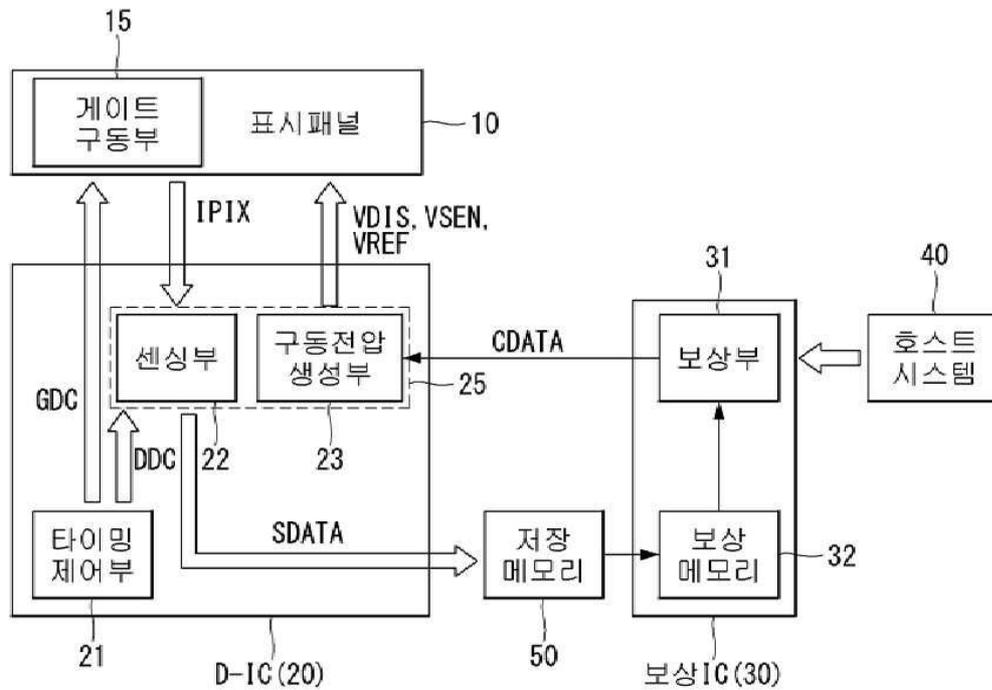
가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

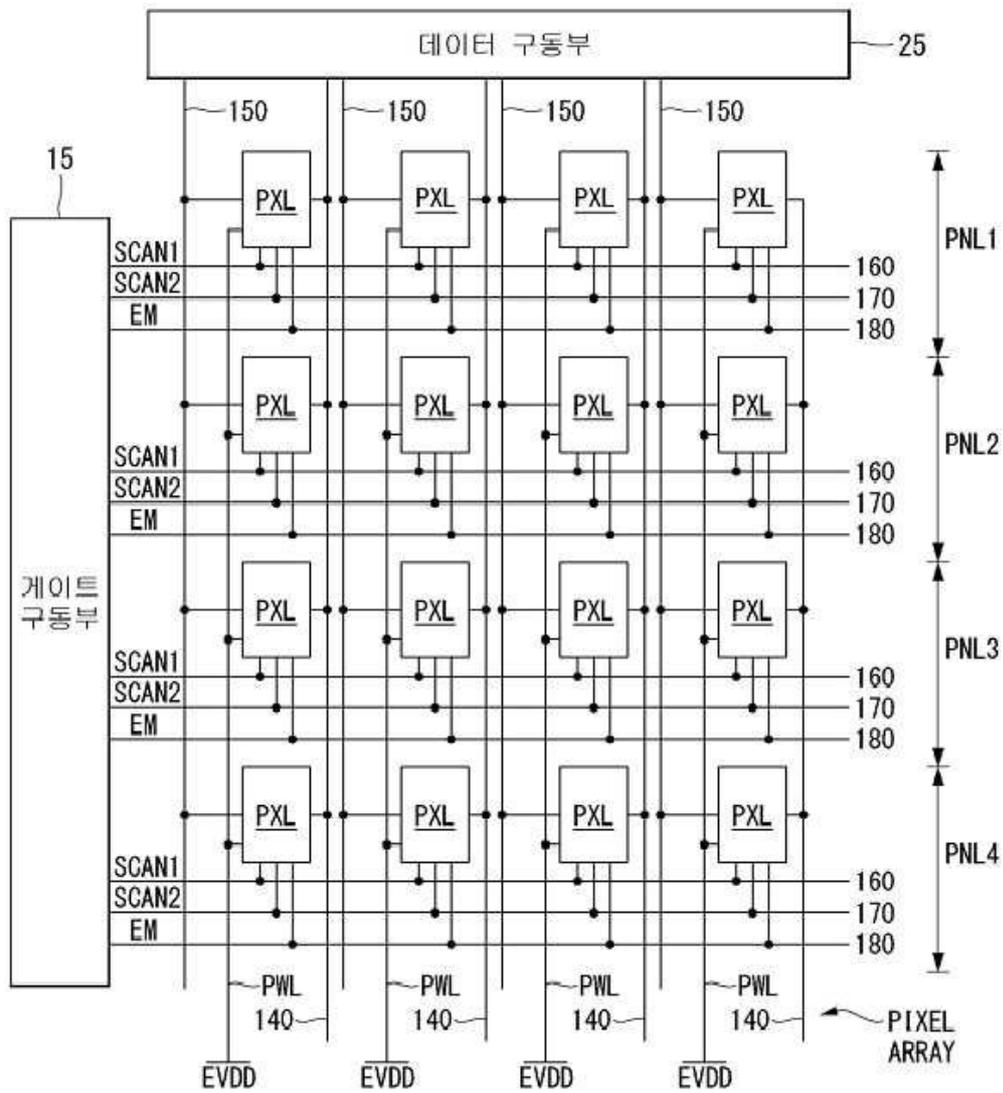
- 10: 표시패널 15: 게이트 구동부
- 20: 드라이버 IC 21: 타이밍 제어부
- 22: 센싱부 23: 구동전압 생성부
- DAC1: 제1 구동전압 생성부 DAC2: 제2 구동전압 생성부
- 25: 데이터 구동부 30: 보상 IC
- 31: 보상부 32: 보상 메모리
- 40: 호스트 시스템 50: 저장 메모리

도면

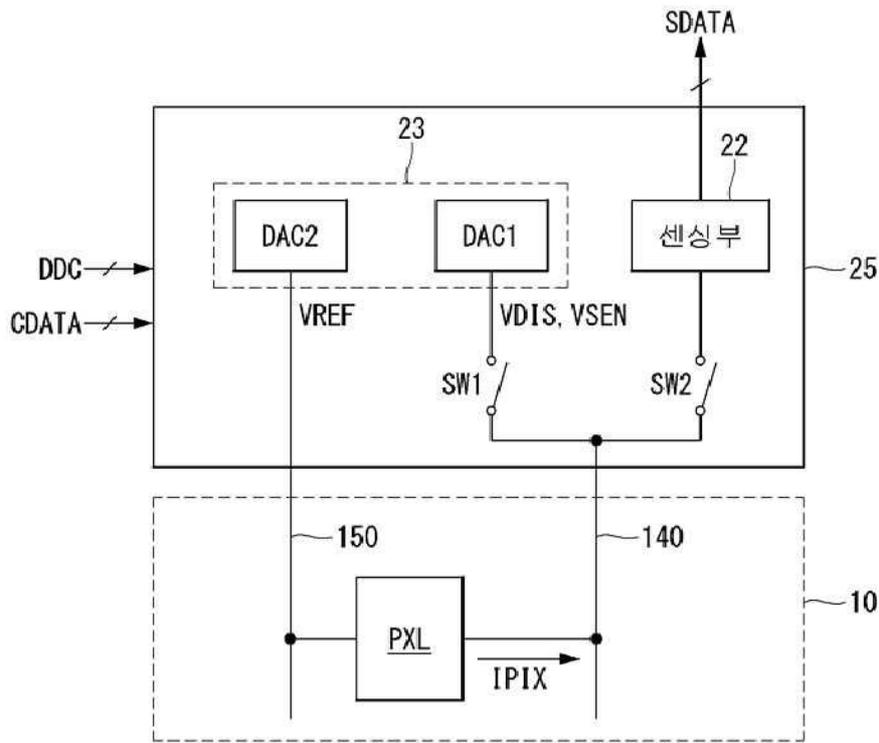
도면1



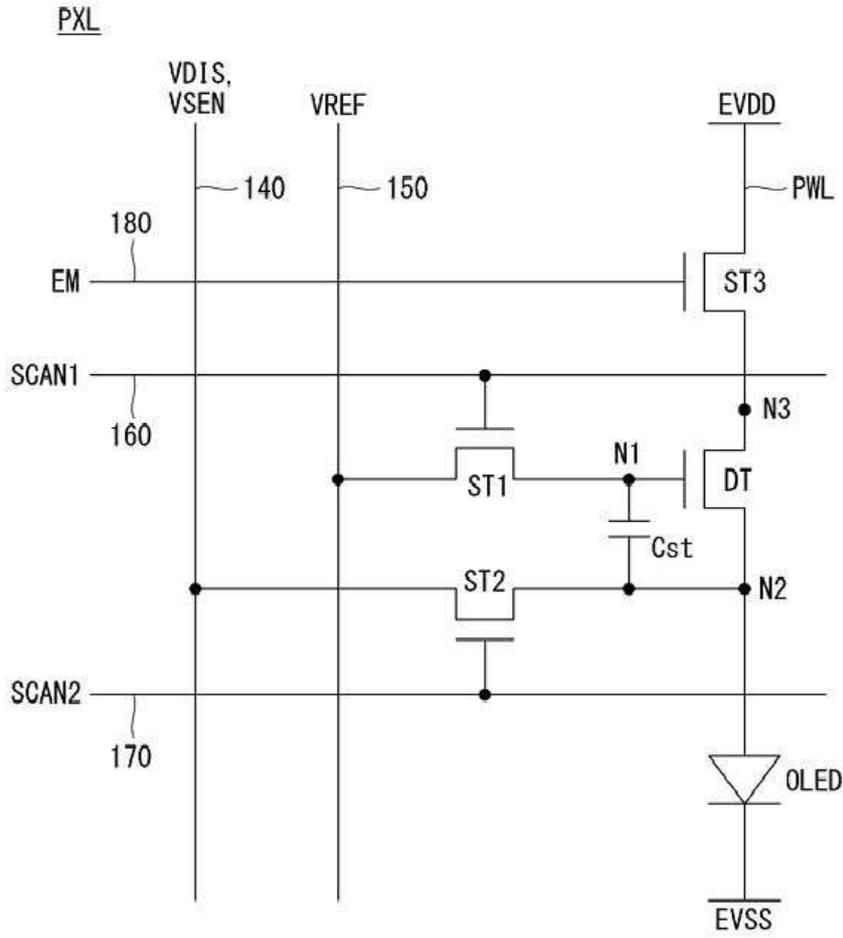
도면2



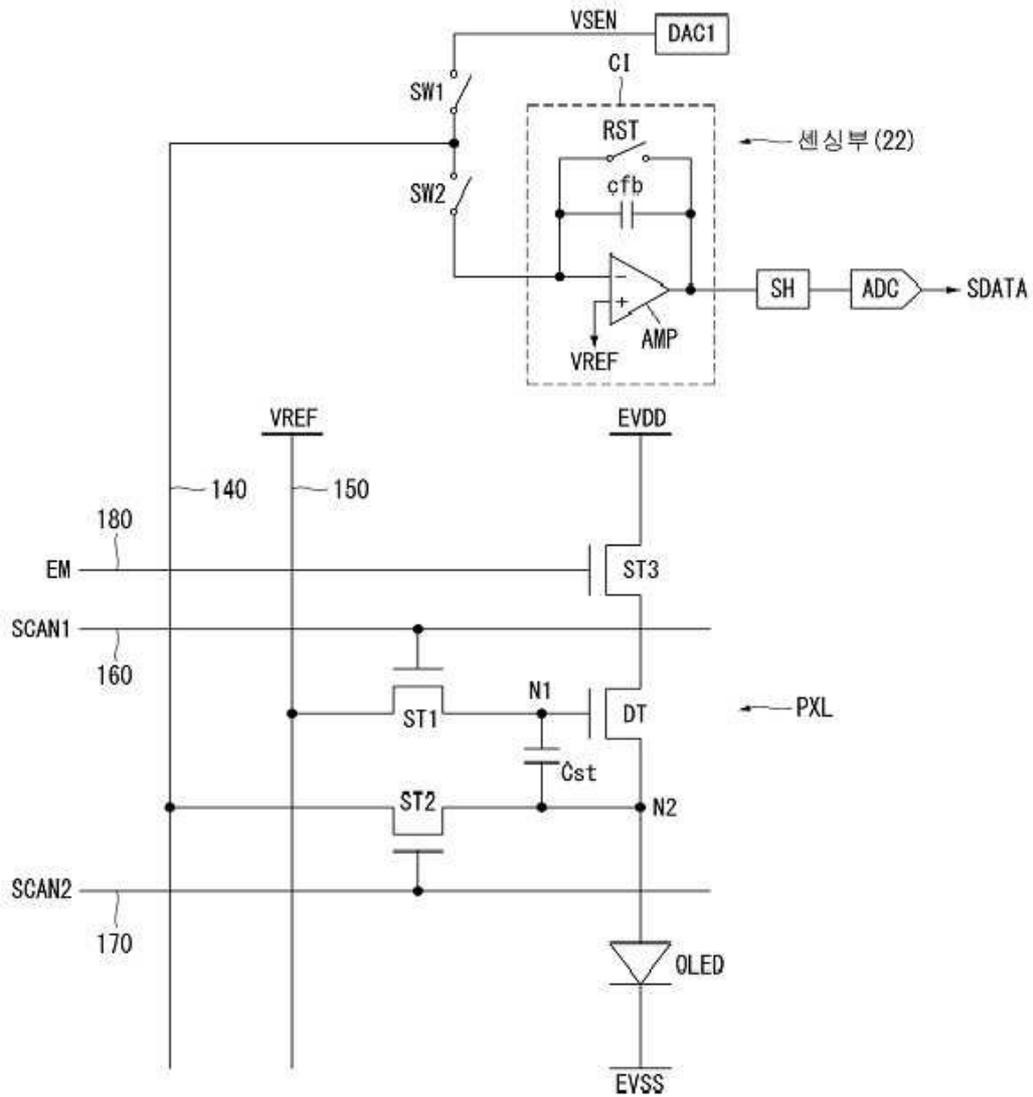
도면3



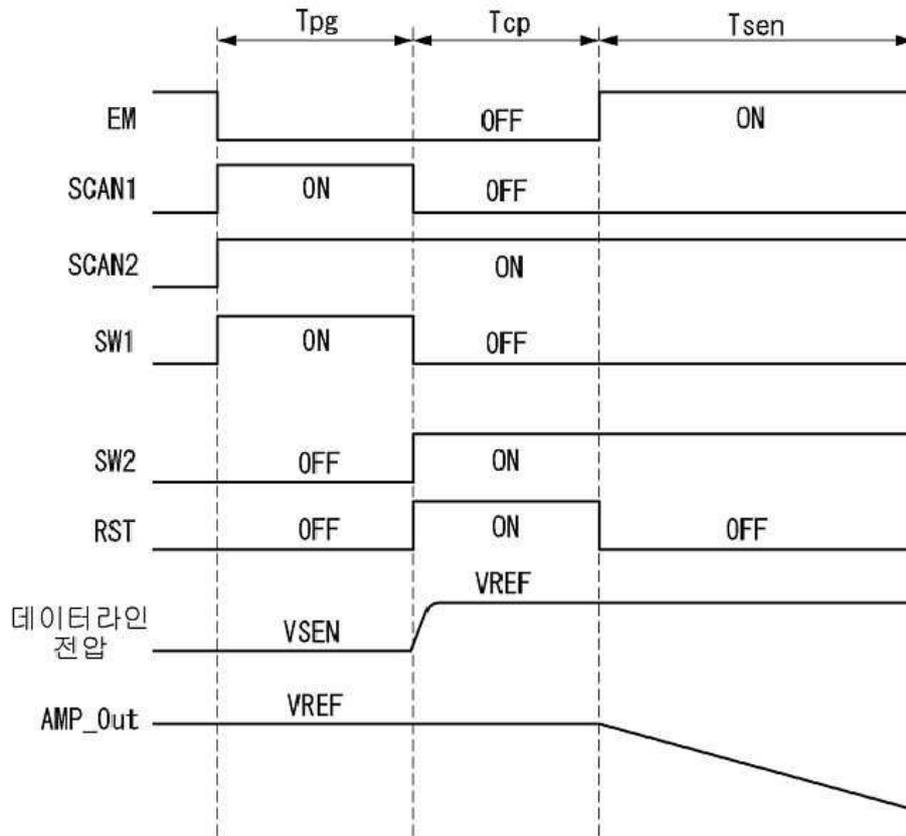
도면4



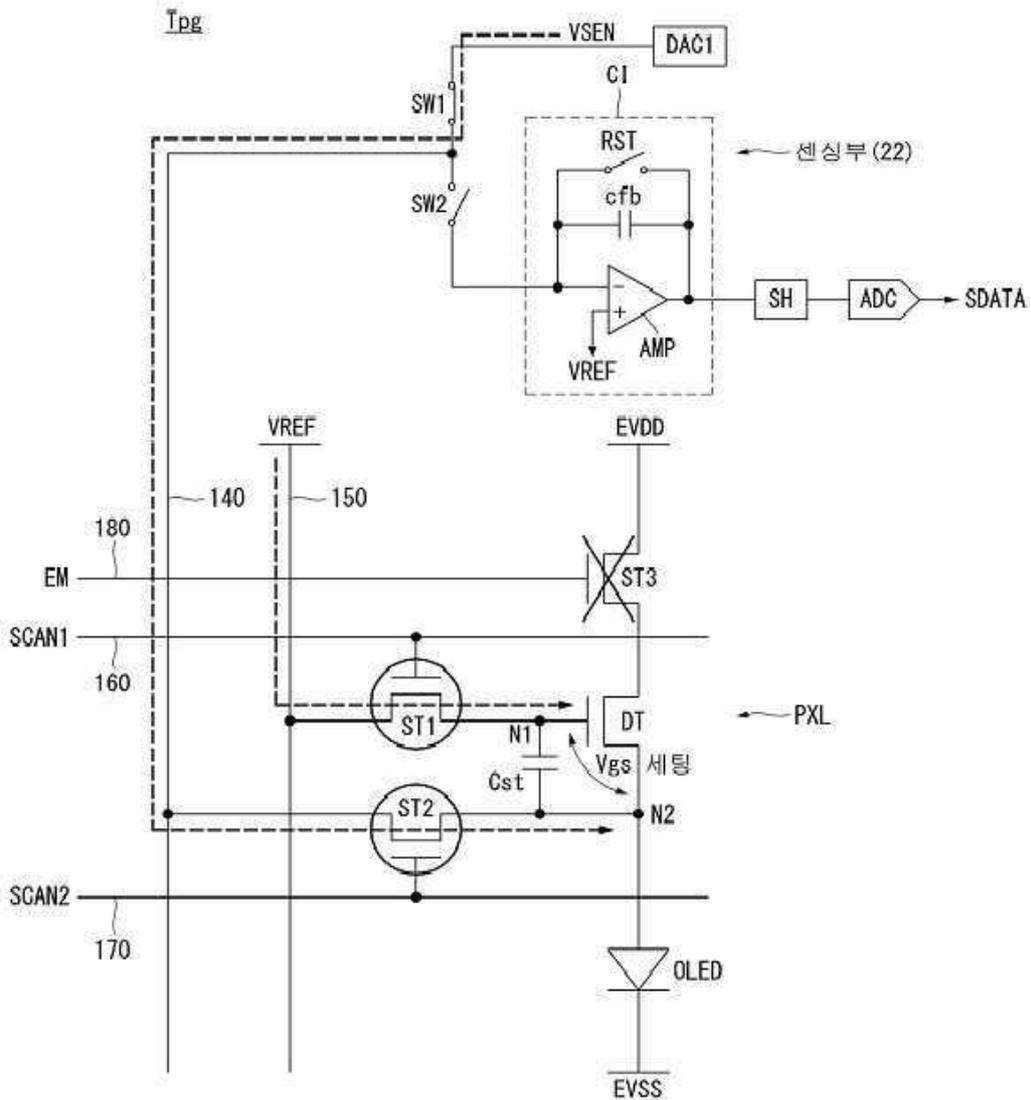
도면5



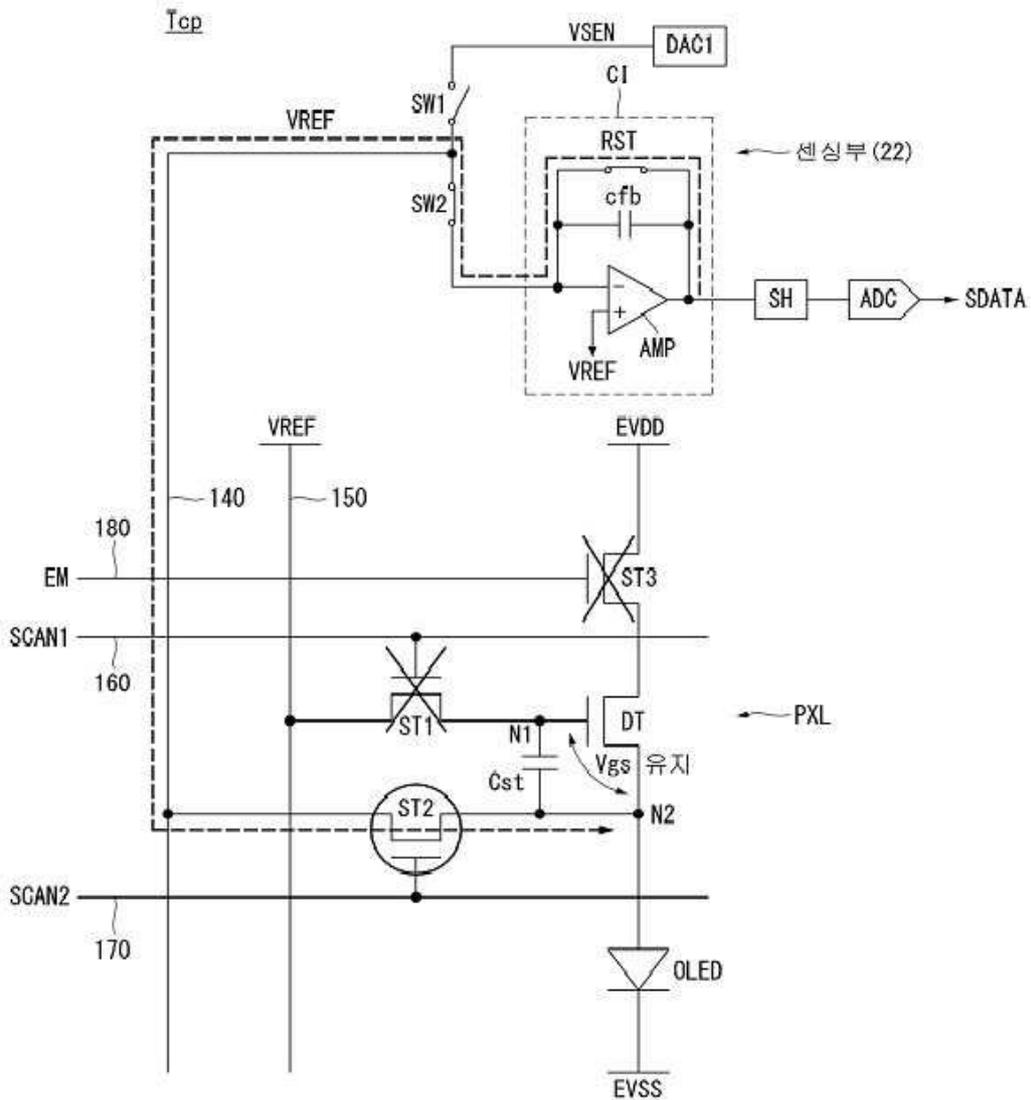
도면6



도면7



도면8



도면9

