(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0041428
(43) 공개일자 2020년04월22일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *G06F 3/041* (2006.01)
H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 27/323 (2013.01)
G06F 3/0412 (2019.05)
(21) 출원번호 10-2018-0121396
(22) 출원일자 2018년10월11일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
박상진
경기도 용인시 기흥구 삼성로 1 (농서동)
정민재
경기도 용인시 기흥구 삼성로 1 (농서동)
(뒷면에 계속)
(74) 대리인
김두식, 문용호, 오종한

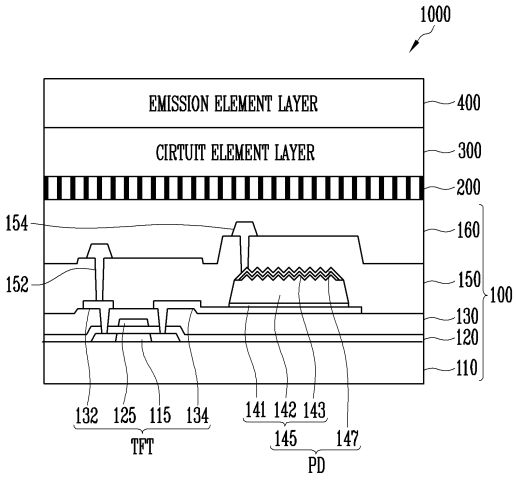
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **유기 발광 표시 장치**

(57) 요 약

유기 발광 표시 장치는 광을 방출하여 영상을 표시하는 발광 소자층; 요철을 갖는 수광부를 포함하며, 광 감지 방식으로 지문을 감지하는 지문 센서; 및 상기 발광 소자층과 상기 지문 센서 사이에 배치되어 상기 발광 소자층을 제어하는 회로 소자층을 포함한다.

대 표 도 - 도2



(52) CPC특허분류
H01L 27/3213 (2013.01)
H01L 27/3227 (2013.01)
H01L 27/3244 (2013.01)
H01L 51/5203 (2013.01)
H01L 51/5281 (2013.01)
(72) 발명자
김히나
경기도 용인시 기흥구 삼성로 1 (농서동)
백영석
경기도 용인시 기흥구 삼성로 1 (농서동)
양동현
경기도 용인시 기흥구 삼성로 1 (농서동)

명 세 서

청구범위

청구항 1

광을 방출하여 영상을 표시하는 발광 소자층;

요철을 갖는 수광부를 포함하며, 광 감지 방식으로 지문을 감지하는 지문 센서; 및

상기 발광 소자층과 상기 지문 센서 사이에 배치되어 상기 발광 소자층을 제어하는 회로 소자층을 포함하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 지문 센서와 상기 회로 소자층 사이에 배치되며, 상기 지문 센서로 향하는 상기 광을 집광하여 광 경로를 제공하는 슬릿 패턴층을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서, 상기 슬릿 패턴층은 무기 물질을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제 1 항에 있어서, 상기 지문 센서는

상기 수광부를 포함하고, 상기 발광 소자층으로부터 방출되어 지문에서 반사된 반사 광을 감지하는 포토 다이오드; 및

상기 포토 다이오드에 연결되는 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서, 상기 포토 다이오드는

기판 상에 제공되고, 상면이 요철을 갖는 반도체층;

상기 반도체층 상에 제공되고, 상기 반도체층의 상면에 대응하여 상기 요철을 갖는 도전층; 및

상기 기판 상에 제공되고, 상기 반도체층과 상기 도전층을 커버하는 보호층을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제 5 항에 있어서, 상기 포토 다이오드는

상기 보호층 상에 제공되고, 상기 보호층을 관통하여 상기 도전층에 연결되는 바이어스 전극을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 7

제 5 항에 있어서, 상기 요철은 복수의 각뿔들이 배열되는 형태인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제 5 항에 있어서, 상기 도전층은 투명 도전 물질을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제 5 항에 있어서, 상기 포토 다이오드는

상기 도전층 상에 제공되는 반사 방지층을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제 9 항에 있어서, 상기 반사 방지층은 상기 도전층의 상기 요철을 따라 배치되는 적어도 하나의 무기층을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 11

제 9 항에 있어서, 상기 반사 방지층은

상기 도전층 상에 상기 요철을 따라 배치되는 실리콘 질화물층; 및

상기 실리콘 질화물층 상에 상기 요철을 따라 배치되는 실리콘 산화물층을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 12

제 5 항에 있어서, 상기 트랜지스터는

상기 기판 상에 제공되는 액티브 패턴;

상기 액티브 패턴 상에 제공되는 게이트 절연층;

상기 게이트 절연층 상에 제공되는 게이트 전극;

상기 게이트 전극 상에 제공되는 층간 절연층; 및

상기 층간 절연층 상에 제공되며, 상기 게이트 절연층 및 상기 층간 절연층을 관통하여 상기 액티브 패턴에 연결되는 소스 전극 및 드레인 전극을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 13

제 12 항에 있어서, 상기 반도체층은 상기 트랜지스터의 상기 드레인 전극 상에 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 14

제 12 항에 있어서, 상기 포토 다이오드의 상기 반도체층은 아몰퍼스 실리콘(amorphous silicon) 반도체를 포함하고,

상기 트랜지스터의 상기 액티브 패턴은 폴리실리콘(polysilicon) 반도체를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 15

제 1 항에 있어서, 상기 발광 소자층은

상기 회로 소자층에 전기적으로 연결되는 제1 전극;

상기 제1 전극 상에 제공되는 발광층; 및

상기 발광층 상에 배치되는 제2 전극을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 16

제 1 항에 있어서,

상기 발광 소자층 상에 제공되어 터치를 감지하는 터치 센서를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 17

요철 형태의 상면을 갖는 수광부를 포함하고, 지문에서 반사된 반사 광을 감지하는 포토 다이오드;

상기 포토 다이오드에 연결되는 트랜지스터;

상기 포토 다이오드 및 상기 트랜지스터 상에 배치되고, 상기 포토 다이오드로 향하는 상기 광을 집광하여 광 경로를 제공하는 슬릿 패턴층;

상기 슬릿 패턴층 상에 배치되는 회로 소자층; 및

상기 회로 소자층 상에 배치되며, 상기 회로 소자층의 제어에 의해 영상을 표시하는 발광 소자층을 포함하는 유기 발광 표시 장치.

청구항 18

제 17 항에 있어서, 상기 포토 다이오드는

기판 상에 제공되고, 상기 요철 형태의 상면을 갖는 반도체층;

상기 반도체층 상에 제공되고, 상기 반도체층의 상면을 따라 상기 요철을 갖는 도전층; 및

상기 기판 상에 제공되고, 상기 반도체층과 상기 도전층을 커버하는 보호층을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 19

제 18 항에 있어서, 상기 반도체층의 상기 요철은 알칼리 에칭(Alkaline etching) 또는 플라즈마(plasma) 에칭으로 형성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 20

제 18 항에 있어서, 상기 포토 다이오드는

상기 도전층 상에 상기 도전층의 요철을 따라 배치되는 적어도 하나의 무기층을 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 표시 장치에 관한 것으로서, 더욱 상세하게는 생체 정보 인식 센서를 포함하는 유기 발광 표시 장치에 관한 것이다.

배 경 기 술

[0003] 스마트 단말기, 휴대폰, 모니터, TV 등 여러 전자 장치의 터치 패널에 사용하는 센서에는 여러 가지 종류가 있으며, 최근에는 빛을 발생하는 발광부와 빛을 감지하는 수광부를 포함하는 광센서를 이용하여 여러 기능을 구현하고 있다.

[0004] 특히 포토 다이오드의 경우, 빛에너지를 수신하면 이를 전기에너지로 변환하게 되어, 전기에너지를 빛에너지로 전환하는 발광 다이오드와 반대의 기능을 수행한다. 포토 다이오드는 응답 속도가 빠르고, 감도 파장이 넓으며, 광전류의 직진성이 양호하다는 특징이 있어, 전자 제품 소자에 폭넓게 사용하려는 연구가 꾸준하게 진행되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 일 목적은 요철 구조의 수광부를 갖는 지문 센서를 포함하는 유기 발광 표시 장치를 제공하는

것이다.

[0007] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0009] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 유기 발광 표시 장치는 광을 방출하여 영상을 표시하는 발광 소자층; 요철을 갖는 수광부를 포함하며, 광 감지 방식으로 지문을 감지하는 지문 센서; 및 상기 발광 소자층과 상기 지문 센서 사이에 배치되어 상기 발광 소자층을 제어하는 회로 소자층을 포함할 수 있다.

[0010] 일 실시예에 의하면, 상기 유기 발광 표시 장치는 상기 지문 센서와 상기 회로 소자층 사이에 배치되며, 상기 지문 센서로 향하는 상기 광을 집광하여 광 경로를 제공하는 슬릿 패턴층을 더 포함할 수 있다.

[0011] 일 실시예에 의하면, 상기 슬릿 패턴층은 무기 물질을 포함할 수 있다.

[0012] 일 실시예에 의하면, 상기 지문 센서는 상기 수광부를 포함하고, 상기 발광 소자층으로부터 방출되어 지문에서 반사된 반사 광을 감지하는 포토 다이오드; 및 상기 포토 다이오드에 연결되는 트랜지스터를 포함할 수 있다.

[0013] 일 실시예에 의하면, 상기 포토 다이오드는 기판 상에 제공되고, 상면이 요철을 갖는 반도체층; 상기 반도체층 상에 제공되고, 상기 반도체층의 상면에 대응하여 상기 요철을 갖는 도전층; 및 상기 기판 상에 제공되고, 상기 반도체층과 상기 도전층을 커버하는 보호층을 포함할 수 있다.

[0014] 일 실시예에 의하면, 상기 포토 다이오드는 상기 보호층 상에 제공되고, 상기 보호층을 관통하여 상기 도전층에 연결되는 바이어스 전극을 더 포함할 수 있다.

[0015] 일 실시예에 의하면, 상기 요철은 복수의 각뿔들이 배열되는 형태일 수 있다.

[0016] 일 실시예에 의하면, 상기 도전층은 투명 도전 물질을 포함할 수 있다.

[0017] 일 실시예에 의하면, 상기 포토 다이오드는 상기 도전층 상에 제공되는 반사 방지층을 더 포함할 수 있다.

[0018] 일 실시예에 의하면, 상기 반사 방지층은 상기 도전층의 상기 요철을 따라 배치되는 적어도 하나의 무기층을 포함할 수 있다.

[0019] 일 실시예에 의하면, 상기 반사 방지층은 상기 도전층 상에 상기 요철을 따라 배치되는 실리콘 질화물층; 및 상기 실리콘 질화물층 상에 상기 요철을 따라 배치되는 실리콘 산화물층을 포함할 수 있다.

[0020] 일 실시예에 의하면, 상기 트랜지스터는 상기 기판 상에 제공되는 액티브 패턴; 상기 액티브 패턴 상에 제공되는 게이트 절연층; 상기 게이트 절연층 상에 제공되는 게이트 전극; 상기 게이트 전극 상에 제공되는 층간 절연층; 및 상기 층간 절연층 상에 제공되며, 상기 게이트 절연층 및 상기 층간 절연층을 관통하여 상기 액티브 패턴에 연결되는 소스 전극 및 드레인 전극을 포함할 수 있다.

[0021] 일 실시예에 의하면, 상기 반도체층은 상기 트랜지스터의 상기 드레인 전극 상에 배치될 수 있다.

[0022] 일 실시예에 의하면, 상기 포토 다이오드의 상기 반도체층은 아몰퍼스 실리콘(amorphous silicon) 반도체를 포함하고, 상기 트랜지스터의 상기 액티브 패턴은 폴리실리콘(polysilicon) 반도체를 포함할 수 있다.

[0023] 일 실시예에 의하면, 상기 발광 소자층은 상기 회로 소자층에 전기적으로 연결되는 제1 전극;

[0024] 상기 제1 전극 상에 제공되는 발광층; 및 상기 발광층 상에 배치되는 제2 전극을 포함할 수 있다.

[0025] 일 실시예에 의하면, 상기 유기 발광 표시 장치는 상기 발광 소자층 상에 제공되어 터치를 감지하는 터치 센서를 더 포함할 수 있다.

[0026] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 유기 발광 표시 장치는 요철 형태의 상면을 갖는 수광부를 포함하고, 지문에서 반사된 반사 광을 감지하는 포토 다이오드; 상기 포토 다이오드에 연결되는 트랜지스터; 상기 포토 다이오드 및 상기 트랜지스터 상에 배치되고, 상기 포토 다이오드로 향하는 상기 광을 집광하여 광 경로를 제공하는 슬릿 패턴층; 상기 슬릿 패턴층 상에 배치되는 회로 소자층; 및 상기 회로 소자층 상에 배치되며, 상기 회로 소자층의 제어에 의해 영상을 표시하는 발광 소자층을 포함할 수 있다.

[0027] 일 실시예에 의하면, 상기 포토 다이오드는 기판 상에 제공되고, 상기 요철 형태의 상면을 갖는 반도체층; 상기 반도체층 상에 제공되고, 상기 반도체층의 상면을 따라 상기 요철을 갖는 도전층; 및 상기 기판 상에 제공되고, 상기 반도체층과 상기 도전층을 커버하는 보호층을 포함할 수 있다.

[0028] 일 실시예에 의하면, 상기 반도체층의 상기 요철은 알칼리 에칭(Alkaline etching) 또는 플라즈마(plasma) 에칭으로 형성될 수 있다.

[0029] 일 실시예에 의하면, 상기 포토 다이오드는 상기 도전층 상에 상기 도전층의 요철을 따라 배치되는 적어도 하나의 무기층을 더 포함할 수 있다.

발명의 효과

[0031] 본 발명의 실시예들에 따른 유기 발광 표시 장치에 있어서, 발광 소자층으로부터 방출된 광이 지문에 반사되어 지문 센서로 입사될 수 있다. 슬릿 패턴층, 요철 구조의 수광부, 수광부 상에 추가적으로 형성되는 반사 방지층에 의해 수광부에서의 반사율이 감소되어 수광량이 증가될 수 있다. 따라서, 유기 발광 표시 장치에 포함되는 지문 센서의 센싱 감도가 향상될 수 있다.

[0032] 다만, 본 발명의 효과는 상술한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0034] 도 1은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 도면이다.

도 2는 도 1의 유기 발광 표시 장치의 지문 센서의 일 예를 나타내는 도면이다.

도 3a 및 도 3b들은 도 2의 지문 센서에 포함되는 수광부의 일부의 일 예들을 나타내는 사시도들이다.

도 4a 및 도 4b들은 도 2의 지문 센서에 포함되는 수광부의 일부의 일 예들을 나타내는 사시도들이다.

도 5는 도 1의 유기 발광 표시 장치에 포함되는 발광 소자층 및 회로 소자층의 일 예를 나타내는 단면도이다.

도 6은 도 1의 유기 발광 표시 장치에 포함되는 화소의 일 예를 나타내는 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0035] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0036] 도 1은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 도면이다.

[0037] 도 1을 참조하면, 유기 발광 표시 장치(1000)는 지문 센서(100), 슬릿 패턴층(200), 회로 소자층(300), 및 발광 소자층(400)을 포함할 수 있다.

[0038] 일 실시예에서, 지문 센서(100)는 광 감지 방식으로 지문을 감지하는 광학식 센서일 수 있다. 다만, 이는 예시적인 것으로서, 이러한 광학식 센서가 지문 센서(100)에 한정되는 것은 아니다. 예를 들어, 광 감지 방식의 지문 센서(100)는 홍채 인식 센서, 동맥 센서 등의 생체 정보 센서로 다양화될 수 있다.

[0039] 지문 센서(100)는 발광 소자층(400)으로부터 방출되어 지문에 의해 반사된 광을 감지할 수 있다. 지문 센서(100)는 요철을 갖는 수광부를 포함할 수 있다. 수광부는 지문에 의해 반사된 광을 수광할 수 있다. 이에 따라, 수광부로 입사되는 광의 반사율이 감소되고, 광흡수 경로가 확장됨으로써 수광량이 증가될 수 있다.

[0040] 일 실시예에서, 지문 센서(100)는 수광부를 포함하는 포토 다이오드와 포토 다이오드에 연결된 스위칭 소자(예를 들어, 박막 트랜지스터)를 포함할 수 있다. 다만, 이는 예시적인 것으로서, 지문 센서(100)의 구성이 이에 한정되는 것은 아니다. 예를 들어, 지문 센서(100)의 수광부는 포토트랜지스터(phototransistor), 광 전자 증배관 등으로 구현될 수도 있다.

[0041] 일 실시예에서, 지문 센서(100) 상에 슬릿 패턴층(200)이 배치될 수 있다. 슬릿 패턴층(200)은 지문 센서(100)

와 회로 소자층(300) 사이에 배치될 수 있다. 슬릿 패턴층(200)은 회로 소자층(300)으로부터 지문 센서(100)로 향하는 광을 집광하여 광 경로를 제공할 수 있다. 슬릿 패턴층(200)의 슬릿들의 폭은 센싱 정밀도와 광 변환 효율을 고려하여 결정될 수 있다. 슬릿 패턴층(200)에 의해 지문 센서(200)의 수광부로 입사되는 광의 집광률이 향상될 수 있다.

[0042] 일 실시예에서, 슬릿 패턴층(200)은 무기 물질로 형성될 수 있다. 예를 들어, 슬릿 패턴층(200)은 실리콘, 광섬유(fiber optic) 등으로 형성될 수 있다.

[0043] 일 실시예에서, 슬릿 패턴층(200)은 지문 센서(100) 상에 직접 증착될 수 있다. 다른 실시예에서, 슬릿 패턴층(200)과 지문 센서(100)는 투명 접착 물질에 의해 서로 접착될 수 있다.

[0044] 슬릿 패턴층(200) 상에 회로 소자층(300)이 배치될 수 있다. 회로 소자층(300)은 발광 소자층을 제어할 수 있다. 일 실시예에서, 회로 소자층(300)은 적어도 하나의 트랜지스터와 커패시터를 포함할 수 있다.

[0045] 회로 소자층(300) 상에 발광 소자층(400)이 배치될 수 있다. 발광 소자층(400)은 광을 방출하여 영상을 표시할 수 있다. 일 실시예에서, 발광 소자층(400)은 자발광 소자인 유기 발광 다이오드를 구성할 수 있다. 예를 들어, 발광 소자층(400)은 애노드 전극, 캐소드 전극, 및 애노드 전극과 캐소드 전극 사이의 유기 발광층을 포함할 수 있다.

[0046] 발광 소자층(400)으로부터 방출된 광이 지문에 반사되어 지문 센서(100)로 입사될 수 있다. 지문 센서(100)의 수광부가 이러한 반사광을 감지하므로, 지문 센서(100)의 감도 향상을 위해 수광부의 수광률을 최대화하는 것이 중요하다.

[0047] 도 2는 도 1의 유기 발광 표시 장치의 지문 센서의 일 예를 나타내는 도면이다.

[0048] 도 2를 참조하면, 유기 발광 표시 장치(1000)는 지문 센서(100), 슬릿 패턴층(200), 회로 소자층(300), 및 발광 소자층(400)을 포함할 수 있다.

[0049] 일 실시예에서, 지문 센서(100)는 복수의 포토 다이오드(PD)들 및 포토 다이오드(PD)들 각각에 연결되는 트랜지스터(TFT)들을 포함할 수 있다.

[0050] 포토 다이오드(PD)는 수광부를 포함하고, 상기 발광 소자층으로부터 방출되어 지문에서 반사된 반사 광을 감지할 수 있다.

[0051] 도 2에서는 설명의 편의를 위해 하나의 트랜지스터와 포토 다이오드를 도시하였으나, 이에 한정되는 것은 아니며, 하나의 포토 다이오드에 둘 이상의 트랜지스터를 구비할 수 있다. 또한, 포토 다이오드(PD) 및 트랜지스터(TFT)를 포함하는 지문 센서(100)는 기판(110) 상에 제공될 수 있다.

[0052] 기판(110)은 유리, 수지(resin) 등과 같은 절연성 재료로 이루어질 수 있다. 또한, 기판(110)은 휘거나 접힘이 가능하도록 가요성(flexibility)을 갖는 재료로 이루어질 수 있고, 단층 구조 또는 다층 구조를 가질 수 있다.

[0053] 기판(110)은 상에는 버퍼층이 형성될 수 있다. 버퍼층은 스위칭 및 구동 트랜지스터들에 불순물이 확산되는 것을 방지할 수 있다. 버퍼층은 기판(110)의 재료 및 공정 조건에 따라 생략될 수도 있다.

[0054] 버퍼층 상에는 액티브 패턴(115)이 제공된다. 액티브 패턴(115)은 반도체 소재로 형성된다. 액티브 패턴(115)은 각각 소스 영역, 드레인 영역, 및 소스 영역과 드레인 영역 사이에 제공된 채널 영역을 포함할 수 있다.

[0055] 액티브 패턴(115) 상에는 게이트 절연층(120)이 제공된다. 게이트 절연층(120)은 무기 재료로 이루어진 무기 절연층일 수 있다.

[0056] 게이트 절연층(120) 상에는 게이트 전극(125)이 제공된다. 게이트 전극(125)은 액티브 패턴(115)의 채널 영역에 대응되는 영역을 커버하도록 형성된다. 게이트 전극(125)은 금속으로 이루어질 수 있다. 예를 들어, 게이트 전극(GE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다. 또한, 게이트 전극(125)은 단일층 또는 금속들 및 합금들 중 2 이상 물질이 적층된 다중층으로 형성될 수 있다.

[0057] 게이트 전극(125) 상에는 층간 절연층(130)이 제공된다. 층간 절연층(130)은 무기 재료로 이루어진 무기 절연층일 수 있다. 무기 재료로는 폴리실록산, 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등이 이용될 수 있다.

[0058] 층간 절연층(130) 상에는 소스 전극(132)과 드레인 전극(134)이 제공된다. 소스 전극(132)과 드레인 전극(134)은 층간 절연층(130) 및 게이트 절연층(120)에 형성된 컨택홀을 통해 액티브 패턴(115)의 소스 영역과 드레인

영역에 각각 접촉한다.

[0059] 소스 전극(132)과 드레인 전극(134)은 금속으로 이루어질 수 있다. 예를 들어, 커패시터 상부 전극(UE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다.

[0060] 소스 전극(132)과 드레인 전극(134) 상에는 보호층(150)이 제공될 수 있다. 보호층(150)은 무기 재료로 이루어진 무기 절연층일 수 있다. 무기 재료로는 폴리실록산, 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등이 이용될 수 있다.

[0061] 이와 같이, 액티브 패턴(115), 게이트 전극(125), 소스 전극(132), 및 드레인 전극(134)은 하나의 트랜지스터(TFT)를 구성할 수 있다.

[0062] 일 실시예에서, 포토 다이오드(PD)는 반도체층(145), 도전층(147), 및 보호층(150)을 포함할 수 있다.

[0063] 반도체층(145)은 기판(110) 상에 제공될 수 있다. 일 실시예에서, 반도체층(145)은 트랜지스터(TFT)의 드레인 전극(134) 상에 배치될 수 있다. 일 실시예에서, 반도체층(145)은 아몰퍼스 실리콘(amorphous silicon) 반도체를 포함할 수 있다. 이 경우, 트랜지스터(TFT)의 액티브 패턴(115)은 폴리실리콘(polysilicon) 반도체를 포함할 수 있다. 이에 따라, 높은 응답 속도를 갖는 트랜지스터(TFT)가 구현될 수 있다.

[0064] 다만, 이는 예시적인 것으로서, 반도체층들의 구성이 이에 한정되는 것은 아니다.

[0065] 반도체층(145)은 도핑 영역들(141, 143)과 도핑 영역들(141, 143) 사이의 채널 영역(142)을 포함할 수 있다. 예를 들어, 하부 도핑 영역(141)은 n-도핑 영역이고, 상부 도핑 영역(143)은 p-도핑 영역일 수 있다. 다만, 이는 예시적인 것으로서, 도핑 영역들의 성질은 반전될 수 있다.

[0066] 반도체층(145)의 상면은 요철 구조를 가질 수 있다. 일 실시예에서, 요철은 복수의 각뿔들이 배열되는 형태일 수 있다. 다만, 이는 예시적인 것으로서, 요철의 형상이 이에 한정되는 것은 아니다. 예를 들어, 요철은 복수의 오목부들 및/또는 볼록부들의 배열로 형성될 수 있다.

[0067] 일 실시예에서, 채널 영역(142) 및 상부 도핑 영역(143)이 요철을 가질 수 있다. 다른 실시예에서, 상부 도핑 영역(143)만이 요철 형상일 수 있다.

[0068] 일 실시예에서, 반도체층(145)의 요철은 알칼리 에칭(Alkaline etching)으로 형성될 수 있다. 즉, 반도체층(145)의 요철은 화학적 에칭으로 형성될 수 있다. 예를 들어, 아몰퍼스 실리콘의 상면이 수산화나트륨(NaOH), 수산화칼륨(KOH) 등의 알칼리성 용액에 의해 선택적으로 에칭될 수 있다.

[0069] 일 실시예에서, 반도체층(145)의 요철은 플라즈마 에칭(plasma etching)으로 형성될 수 있다. 예를 들어, 반응성 이온 에칭(reactive ion etching; RIE), 마이크로파 플라즈마 에칭 등에 의해 요철이 형성될 수 있다.

[0070] 반도체층(145)(예를 들어, 아몰퍼스 실리콘) 자체의 원자 밀도가 균일하지 않고, 이에 따라 영역 별로 식각률(etch-rate)이 다르기 때문에, 각뿔 형태 또는 볼록한 형태의 요철이 형성될 수 있다.

[0071] 도전층(147)은 반도체층(145) 상에 배치될 수 있다. 도전층(147)은 반도체층(145)의 상면을 따라 요철을 가질 수 있다. 일 실시예에서, 도전층(147)은 투명 도전 물질을 포함할 수 있다. 예를 들어, 도전층(147)은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등으로 이루어질 수 있다.

[0072] 보호층(150)은 반도체층(145)과 도전층(147)을 커버할 수 있다. 예를 들어, 보호층(150)은 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등을 포함함으로써, 포토 다이오드(PD)의 광전 변환에는 크게 영향을 주지 않으며, 포토 다이오드(PD)의 안정성을 저하시킬 수 있는 자외선 등을 차단, 흡수, 또는 필터링할 수 있다.

[0073] 일 실시예에서, 포토 다이오드(PD)는 바이어스 전극(154)을 더 포함할 수 있다. 바이어스 전극(154)은 보호층(150)을 관통하는 컨택홀을 통해 도전층(147)에 연결될 수 있다.

[0074] 포토 다이오드(PD)의 구동을 위한 소정의 전압이 바이어스 전극(154)을 통해 포토 다이오드(PD)로 공급될 수 있다. 바이어스 전극(154)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다.

[0075] 보호층(150) 상에 트랜지스터(TFT)의 소스 전극(132)에 연결되는 연결 전극(152)이 더 배치될 수 있다. 연결 전극(152)은 보호층(150)을 관통하는 컨택홀을 통해 소스 전극(132)에 연결될 수 있다. 연결 전극(152)은 지문 센

서(100)를 구동하기 위한 구동 드라이버 등에 전기적으로 연결될 수 있다.

[0076] 보호층(150) 상에 바이어스 전극(154) 및 연결 전극(152)을 커버하는 평탄화층(160)이 배치될 수 있다. 평탄화층(160)은 유기 재료로 이루어진 유기 절연층일 수 있다. 유기 재료로는 폴리아크릴계 화합물, 폴리이미드계 화합물, 테프론과 같은 불소계 탄소 화합물, 벤조시클로부텐 화합물 등과 같은 유기 절연 물질이 이용될 수 있다.

[0077] 일 실시예에서, 평탄화층(160) 상에 무기 물질로 구성되는 슬릿 패턴층(200)이 배치될 수 있다.

[0078] 이와 같이, 포토 다이오드(PD)의 수광부, 즉, 반도체층(145) 및 반도체층(145) 상의 도전층(147)의 상면이 요철 구조를 가짐으로써, 수광부로 입사되는 광의 반사율이 감소되고, 광흡수 경로가 확장됨으로써 수광량이 증가될 수 있다.

[0079] 도 3a 및 도 3b들은 도 2의 지문 센서에 포함되는 수광부의 일부의 일 예들을 나타내는 사시도들이다.

[0080] 도 2 내지 도 3b를 참조하면, 지문 센서(100)의 수광부(LRP1, LRP2)는 포토 다이오드(PD)의 상면에 형성될 수 있다.

[0081] 수광부(LRP1, LRP2)는 요철 구조를 가짐으로써 포토 다이오드(PD)에서의 광 반사를 최소화할 수 있다. 예를 들어, 포토 다이오드(PD)의 반도체층(145)의 상면이 요철 구조로 형성될 수 있다.

[0082] 일 실시예에서, 도 3a에 도시된 바와 같이, 포토 다이오드(PD)의 반도체층(145)의 상면은 복수의 각뿔들이 배열된 형상을 가질 수 있다. 각뿔들의 크기, 높이, 면적은 균일하지 않을 수도 있다. 이에 따라, 수광부(LRP1)에 입사되는 광이 각뿔 형태의 요철 내에서 반사되어 광흡수 경로가 연장되고, 최종적으로 수광부(LRP1) 외부로 반사되는 광이 감소될 수 있다.

[0083] 일 실시예에서, 도 3b에 도시된 바와 같이, 반도체층(145)의 수광부(LRP2)는 뒤집어진 각뿔(예를 들어, 역 피라미드 구조)들이 배열된 구조를 가질 수 있다. 이 경우, 광흡수 경로가 더욱 연장되어 수광률이 증가될 수 있다.

[0084] 일 실시예에서, 요철 구조의 수광부(LRP1, LRP2)는 알칼리 에칭, 플라즈마 에칭 등으로 형성될 수 있다. 즉, 아몰퍼스 실리콘의 불균일한 원자 밀도에 의한 불균일한 식각률(etch-rate)을 이용하여 각뿔 형상 등의 요철이 형성될 수 있다.

[0085] 도 4a 및 도 4b들은 도 2의 지문 센서에 포함되는 수광부의 일부의 일 예들을 나타내는 사시도들이다.

[0086] 도 2 내지 도 4b를 참조하면, 지문 센서(100)의 수광부(LRP)는 포토 다이오드(PD)의 상면에 형성될 수 있다. 포토 다이오드(PD)는 반도체층(145), 도전층(147), 및 반사 방지층(148)을 포함할 수 있다.

[0087] 반도체층(145)의 상면은 요철 구조로 형성될 수 있다. 도전층(147)은 반도체층(145) 상에 배치되며, 요철 구조를 따라 형성될 수 있다.

[0088] 반사 방지층(148)은 도전층(147)의 요철을 따라 배치될 수 있다. 반사 방지층(148)은 무기 물질로 형성될 수 있다. 예를 들어, 반사 방지층(148)은 실리콘 질화물, 실리콘 산화물 등을 포함할 수 있다. 반사 방지층(148)은 두께에 따라 포토 다이오드(PD)로 입사되는 특정 파장에 대한 상쇄 간섭을 일으킬 수 있다. 따라서, 특정 파장 영역의 광 흡수가 극대화되고, 포토 다이오드(PD)의 반사율이 더욱 감소될 수 있다.

[0089] 일 실시예에서, 도 4b에 도시된 바와 같이, 반사 방지층(148)은 복수의 반사 방지층들(148A, 148B)을 포함할 수 있다. 제1 반사 방지층(148A)은 도전층(147) 상에 요철을 따라 배치될 수 있다. 제1 반사 방지층(148A)은 실리콘 질화물층일 수 있다. 제2 반사 방지층(148B)은 제1 반사 방지층(148A) 상에 요철을 따라 배치될 수 있다. 예를 들어, 제2 반사 방지층(148B)은 실리콘 산화물층일 수 있다. 다만, 이는 예시적인 것으로서, 제1 및 제2 반사 방지층들(148A, 148B)의 구성이 이에 한정되는 것은 아니다. 또한, 반사 방지층(148)에 포함되는 무기층들의 개수가 이에 한정되는 것은 아니다.

[0090] 반사 방지층(148)이 복수의 무기층들로 구성되는 경우, 복수의 파장 영역들에 대한 흡수율이 증가됨으로써, 수광부의 광 반사율이 더욱 감소되고 광흡수율이 개선될 수 있다. 따라서, 지문 센서(100)의 센싱 감도가 향상될 수 있다.

[0091] 도 5는 도 1의 유기 발광 표시 장치에 포함되는 발광 소자층 및 회로 소자층의 일 예를 나타내는 단면도이다.

[0092] 도 1 및 도 5를 참조하면, 회로 소자층(300) 및 발광 소자층(400)은 영상을 표시하기 위한 화소를 구성할 수 있

다.

[0093] 유기 발광 표시 장치(1000)는 발광 소자와 화소 회로를 각각 포함하는 복수의 화소들을 포함할 수 있다

[0094] 화소는 소정의 도전 라인에 연결된 트랜지스터, 트랜지스터에 연결된 발광 소자, 및 커패시터(Cst)를 포함한다.

[0095] 일 실시예에서, 회로 소자층(300)에 트랜지스터 및 커패시터(Cst)가 형성되고, 발광 소자층(400)에 발광 소자가 형성될 수 있다. 트랜지스터는 발광 소자를 제어하기 위한 구동 트랜지스터와, 구동 트랜지스터를 스위칭 하는 스위칭 트랜지스터를 포함할 수 있다.

[0096] 도 5에서는 설명의 편의를 위해 한 화소에 대해 하나의 트랜지스터와 커패시터를 도시하였으나, 이에 한정되는 것은 아니며, 하나의 화소에 둘 이상의 트랜지스터와 적어도 하나 이상의 커패시터, 또는 하나의 화소에 셋 이상의 트랜지스터와 둘 이상의 커패시터를 구비할 수 있다. 또한, 화소는 베이스층(BL) 상에 제공될 수 있다.

[0097] 베이스층(BL)은 유리, 수지(resin) 등과 같은 절연성 재료로 이루어질 수 있다. 또한, 베이스층(BL)은 휘거나 접힘이 가능하도록 가요성(flexibility)을 갖는 재료로 이루어질 수 있고, 단층 구조 또는 다층 구조를 가질 수 있다.

[0098] 일 실시예에서, 베이스층(BL)은 슬릿 패턴층(200) 상에 배치될 수 있다. 예를 들어, 베이스층(BL)은 슬릿 패턴층(200) 상에 직접 배치되거나, 투명 접착 물질에 의해 서로 접착될 수 있다.

[0099] 일 실시예에서, 베이스층(BL)은 생략될 수도 있으며, 슬릿 패턴층(200)이 베이스층(BL)을 대체할 수도 있다.

[0100] 베이스층(BL) 상에는 버퍼층(BF)이 형성될 수 있다. 버퍼층(BF)은 스위칭 및 구동 트랜지스터들에 불순물이 확산되는 것을 방지할 수 있다. 버퍼층(BF)은 무기 재료로 이루어진 무기 절연층일 수 있다. 예를 들어, 버퍼층(BF)은 실리콘 질화물, 실리콘 산화물, 실리콘 산질화물 등으로 형성될 수 있으며, 베이스층(BL)의 재료 및 공정 조건에 따라 생략될 수도 있다.

[0101] 버퍼층(BF) 상에는 액티브 패턴(ACT)이 제공된다. 액티브 패턴(ACT)은 반도체 소재로 형성된다. 액티브 패턴(ACT)은 각각 소스 영역, 드레인 영역, 및 소스 영역과 드레인 영역 사이에 제공된 채널 영역을 포함할 수 있다. 액티브 패턴(ACT)은 폴리 실리콘, 아몰퍼스 실리콘, 산화물 반도체 등으로 이루어진 반도체 패턴일 수 있다.

[0102] 액티브 패턴(ACT) 상에는 게이트 절연층(GI)이 제공된다. 게이트 절연층(GI)은 무기 재료로 이루어진 무기 절연층일 수 있다.

[0103] 게이트 절연층(GI) 상에는 게이트 전극(GE)과 커패시터 하부 전극(LE)이 제공된다. 게이트 전극(GE)은 액티브 패턴(ACT)의 채널 영역에 대응되는 영역을 커버하도록 형성된다.

[0104] 게이트 전극(GE) 및 커패시터 하부 전극(LE)은 금속으로 이루어질 수 있다. 예를 들어, 게이트 전극(GE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다. 또한, 게이트 전극(GE)은 단일층 또는 금속들 및 합금들 중 2 이상 물질이 적층된 다중층으로 형성될 수 있다.

[0105] 게이트 전극(GE) 및 커패시터 하부 전극(LE) 상에는 층간 절연층(IL)이 제공된다. 층간 절연층(IL)은 무기 재료로 이루어진 무기 절연층일 수 있다. 무기 재료로는 폴리실록산, 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등이 이용될 수 있다.

[0106] 층간 절연층(IL) 상에는 커패시터 상부 전극(UE)이 제공된다. 커패시터 상부 전극(UE)은 금속으로 이루어질 수 있다. 예를 들어, 커패시터 상부 전극(UE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다. 또한, 커패시터 상부 전극(UE)은 단일층으로 형성될 수 있으나, 이에 한정되는 것은 아니며, 금속들 및 합금들 중 2 이상 물질이 적층된 다중층으로 형성될 수 있다.

[0107] 커패시터 하부 전극(LE)과 커패시터 상부 전극(UE)은 층간 절연층(IL)을 사이에 두고 커패시터(Cst)를 구성한다.

[0108] 커패시터 상부 전극(UE) 상에는 제1 절연층(INS1)이 제공된다. 제1 절연층(INS1)은 무기 재료로 이루어진 무기 절연층일 수 있다. 무기 재료로는 폴리실록산, 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등이 이용될 수 있다.

[0109] 제1 절연층(INS1) 상에는 소스 전극(SE)과 드레인 전극(DE)이 제공된다. 소스 전극(SE)과 드레인 전극(DE)은 제1 절연층(INS1), 층간 절연층(IL) 및 게이트 절연층(GI)에 형성된 컨택홀을 통해 액티브 패턴(ACT)의 소스 영역과 드레인 영역에 각각 접촉한다.

[0110] 소스 전극(SE)과 드레인 전극(DE)은 금속으로 이루어질 수 있다. 예를 들어, 소스 전극(SE)과 드레인 전극(DE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다.

[0111] 소스 전극(SE)과 드레인 전극(DE) 상에는 패시베이션층(PSV)이 제공될 수 있다. 패시베이션층(PSV)은 무기 재료로 이루어진 무기 절연층일 수 있다. 무기 재료로는 폴리실록산, 실리콘 질화물, 실리콘 산화물, 실리콘산질화물 등이 이용될 수 있다.

[0112] 패시베이션층(PSV) 상에는 제3 절연층(INS3)이 제공될 수 있다. 제3 절연층(INS3)은 유기 재료로 이루어진 유기 절연층일 수 있다. 유기 재료로는 폴리아크릴계 화합물, 폴리이미드계 화합물, 테프론과 같은 불소계 탄소 화합물, 벤조시클로부텐 화합물 등과 같은 유기 절연 물질이 이용될 수 있다.

[0113] 제3 절연층(INS3) 상에는 연결 패턴(CNP)이 제공될 수 있다. 연결 패턴(CNP)은 제3 절연층(INS3) 및 패시베이션층(PSV)을 관통하는 컨택홀을 통해 트랜지스터의 드레인 전극(DE)에 연결된다. 연결 패턴(CNP)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu)와 같은 금속 중 적어도 하나, 또는 금속들의 합금으로 이루어질 수 있다.

[0114] 연결 패턴(CNP) 상에는 제4 절연층(INS4)이 제공될 수 있다. 제4 절연층(INS4)은 유기 재료로 이루어진 유기 절연층일 수 있다. 유기 재료로는 폴리아크릴계 화합물, 폴리이미드계 화합물, 테프론과 같은 불소계 탄소 화합물, 벤조시클로부텐 화합물 등과 같은 유기 절연 물질이 이용될 수 있다.

[0115] 제4 절연층(INS4) 상에는 제1 전극(EL1)이 제공될 수 있다. 제1 전극(EL1)은 제4 절연층(INS4)을 관통하는 컨택홀을 통해 연결 패턴(CNP)에 연결될 수 있다. 여기서, 제1 전극(EL1)은 실시예에 따라 애노드 전극이나 캐소드 전극 중 하나로 사용될 수 있다.

[0116] 도 5에는, 드레인 전극(DE) 상에 패시베이션층(PSV)과, 제3 절연층(INS3), 및 제4 절연층(INS4)이 제공되었으나, 절연층의 배치는 달라질 수 있다. 예를 들어, 일 실시예에서, 드레인 전극(DE) 상에 패시베이션층(PSV)만 제공되고 패시베이션층(PSV) 상에 제1 전극(EL1)이 제공될 수 있다. 또한 일 실시예에서, 패시베이션층(PSV)과 제3 절연층(INS3)만 제공되고 제3 절연층(INS3) 상에 제1 전극(EL1)이 제공될 수 있다. 이 경우에는 연결 패턴(CNP)이 생략되고 제1 전극(EL1)이 곧바로 드레인 전극(DE)에 연결될 수 있다.

[0117] 제1 전극(EL1)은, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 이들의 합금 등의 금속층 및/또는 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등으로 이루어질 수 있다.

[0118] 제1 전극(EL1) 등이 형성된 베이스층(BL) 상에는 각 화소에 대응하도록 화소 영역을 구획하는 화소 정의막(PDL)이 제공된다. 화소 정의막(PDL)은 유기 재료로 이루어진 유기 절연층일 수 있다. 유기 재료로는 폴리아크릴계 화합물, 폴리이미드계 화합물, 테프론과 같은 불소계 탄소 화합물, 벤조시클로부텐 화합물 등과 같은 유기 절연 물질이 이용될 수 있다.

[0119] 화소 정의막(PDL)은 제1 전극(EL1)의 상면을 노출하며 화소의 둘레를 따라 베이스층(BL)으로부터 돌출된다.

[0120] 화소 정의막(PDL)에 의해 둘러싸인 화소 영역에는 발광층(OL)이 제공될 수 있다. 발광층(OL)은 단일층으로 제공될 수 있으나, 다양한 기능층을 포함하는 다중층으로 제공될 수 있다. 일 실시예에서, 발광층(OL)은 유기 발광층으로 구성될 수 있다. 발광층(OL)이 다중층으로 제공되는 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층된 구조를 가질 수 있다.

[0121] 발광층(OL) 상에는 제2 전극(EL2)이 제공된다. 제2 전극(EL2)은 화소마다 제공될 수도 있으나, 복수 개의 화소들에 의해 공유될 수 있다.

[0122] 제2 전극(EL2)은 실시예에 따라 애노드 전극이나 캐소드 전극 중 하나로 사용될 수 있으며, 제1 전극(EL1)이 애노드 전극인 경우 제2 전극(EL2)은 캐소드 전극으로, 제1 전극(EL1)이 캐소드 전극인 경우 제2 전극(EL2)은 애노드 전극으로 사용될 수 있다.

[0123] 제2 전극(EL2)은, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 등의 금속층 및/또는 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등의 투명 도전성층으로 이루어질 수 있다. 일 실시예에서, 제2 전극(EL2)은 금속 박층을 포함하는 이중층 이상의 다중층으로 이루어질 수 있으며, 예를 들어, ITO/Ag/ITO의 삼중층으로 이루어질 수 있다.

[0124] 제2 전극(EL2) 상에는 봉지층(TFE)이 제공된다. 봉지층(TFE)은 단일층으로 이루어질 수 있으나, 다중층으로 이루어질 수 있다. 일 실시예에서, 봉지층(TFE)은 제1 봉지층(EC1) 내지 제3 봉지층(EC3)으로 이루어질 수 있다. 제1 봉지층(EC1) 내지 제3 봉지층(EC3)은 유기 재료 및/또는 무기 재료로 이루어질 수 있다. 최외곽에 위치한 봉지층(예를 들어, EC3)은 무기 재료로 이루어질 수 있다. 본 발명의 일 실시예에 있어서, 제1 봉지층(EC1)은 무기 재료, 제2 봉지층(EC2)은 유기 재료, 및 제3 봉지층(EC3)은 무기 재료로 이루어질 수 있다.

[0125] 이와 같이, 유기 발광 표시 장치(1000)에 포함되는 회로 소자층(300) 및 영상을 표시하는 발광 소자층(400)은 지문 센서(100) 상에 배치될 수 있다. 또한, 발광 소자층(400)으로부터 방출된 광이 지문에 반사되어 지문 센서(100)에 입사될 수 있다.

[0126] 지문으로부터 반사된 반사광은 슬릿 패턴층(200), 요철 구조의 수광부, 수광부 상에 추가적으로 형성되는 반사 방지층에 의해 지문 센서(100)의 포토 다이오드로 입사될 수 있다. 또한, 슬릿 패턴층(200), 요철 구조의 수광부, 및 반사 방지층에 의해 수광부의 반사율이 감소되어 수광량이 증가될 수 있다. 따라서, 유기 발광 표시 장치(1000)에 포함되는 지문 센서(100)의 센싱 감도가 향상될 수 있다.

[0127] 도 6은 도 1의 유기 발광 표시 장치에 포함되는 화소의 일 예를 나타내는 회로도이다.

[0128] 도 6에서는 설명의 편의를 위해 j번째 데이터 라인(Dj), i번째 스캔 라인(SLi), 및 i번째 발광 제어 라인(ELi)에 접속된 화소(즉, (j, i) 화소)를 도시하기로 한다(단, i, j는 자연수).

[0129] 도 1 내지 도 6을 참조하면, 화소(PX)는 유기 발광 다이오드(OLED), 제1 내지 제7 트랜지스터들(T1 내지 T7), 및 스토리지 커패시터(Cst)를 포함할 수 있다.

[0130] 유기 발광 다이오드(OLED)의 애노드 전극은 제6 및 제7 트랜지스터들(T6, T7)과 접속되고, 캐소드 전극은 제2 전원 전압(ELVSS)에 접속될 수 있다. 유기 발광 다이오드(OLED)는 구동 트랜지스터(즉, 제1 트랜지스터(T1))로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성할 수 있다.

[0131] 제7 트랜지스터(T7)는 제3 전원 전압(VINT)과 유기 발광 다이오드(OLED)의 애노드 전극 사이에 접속될 수 있다. 제7 트랜지스터(T7)의 게이트 전극은 이전 스캔 신호(i-1번째 스캔 신호)를 수신할 수 있다. 제7 트랜지스터(T7)는 i-1번째 스캔 신호에 의해 턴-온되어 제3 전원 전압(VINT)을 유기 발광 다이오드(OLED)의 애노드 전극으로 공급할 수 있다.

[0132] 제6 트랜지스터(T6)는 제1 트랜지스터(T1)와 유기 발광 다이오드(OLED) 사이에 접속될 수 있다. 제6 트랜지스터(T6)의 게이트 전극은 i번째 발광 제어 신호를 수신할 수 있다.

[0133] 제5 트랜지스터(T5)는 제1 전원 전압(ELVDD)과 제1 트랜지스터(T1) 사이에 접속될 수 있다. 제5 트랜지스터(T5)의 게이트 전극은 i번째 발광 제어 신호를 수신할 수 있다.

[0134] 제1 트랜지스터(T1; 구동 트랜지스터)의 제1 전극은 제5 트랜지스터(T5)를 경유하여 제1 전원 전압(ELVDD)에 접속되고, 제2 전극은 제6 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드 전극에 접속될 수 있다. 제1 트랜지스터(T1)의 게이트 전극은 제1 노드(N1)에 접속될 수 있다. 제1 트랜지스터(T1)는 제1 노드(N1)의 전압에 대응하여 제1 전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제2 전원(ELVSS)으로 흐르는 전류량을 제어할 수 있다.

[0135] 제3 트랜지스터(T3)는 제1 트랜지스터(T1)의 제2 전극과 제1 노드(N1) 사이에 접속될 수 있다. 제3 트랜지스터(T3)의 게이트 전극은 i번째 스캔 신호(현재 스캔 신호)를 수신할 수 있다. 제3 트랜지스터(T3)가 턴-온 될 때 제1 트랜지스터(T1)는 다이오드 형태로 접속될 수 있다. 이 때, 제1 트랜지스터(T1)의 문턱 전압 보상 동작이 수행될 수 있다.

[0136] 제4 트랜지스터(T4)는 제1 노드(N1)와 제3 전원 전압(VINT) 사이에 접속될 수 있다. 제4 트랜지스터(T4)의 게이트 전극은 i-1번째 스캔 신호를 수신할 수 있다. 제4 트랜지스터(T4)는 i-1번째 스캔 신호에 응답하여 턴-온되어 제1 노드(N1)로 제3 전원 전압(VINT)을 공급할 수 있다.

[0137] 제2 트랜지스터(T2)는 데이터 라인(Dj)과 제1 트랜지스터(T1)의 제1 전극 사이에 접속될 수 있다. 제2 트랜지스

터(T2)의 게이트 i번째 스캔 신호를 수신할 수 있다. 제2 트랜지스터(T2)는 i번째 스캔 신호에 응답하여 데이터 라인(Dj)과 제1 트랜지스터(T1)의 제1 전극을 전기적으로 접속시킬 수 있다.

[0138] 스토리지 커패시터(Cst)는 제1 전원(ELVDD)과 제1 노드(N1) 사이에 접속될 수 있다. 스토리지 커패시터(Cst)는 데이터 신호 및 제1 트랜지스터(T1)의 문턱 전압에 대응하는 전압을 저장할 수 있다.

[0139] 다만, 화소(PX)의 구성이 이에 한정되는 것은 아니다. 예를 들어, 제7 트랜지스터(T7)의 게이트 전극은 i번째 스캔 신호 또는 i+1번째 스캔 신호를 수신할 수도 있다.

[0140] 이와 같은 화소(PX) 구조 및 동작으로부터 광이 방출되며, 상기 광은 지문으로부터 반사되어 지문 센서(100)로 입사될 수 있다.

[0141] 상술한 바와 같이, 본 발명의 실시예들에 따른 유기 발광 표시 장치(1000)에 있어서, 발광 소자층(400)으로부터 방출된 광이 지문에 반사되어 지문 센서(100)에 입사될 수 있다.

[0142] 지문으로부터 반사된 반사광은 슬릿 패턴층(200), 요철 구조의 수광부(RLP), 수광부(RLP) 상에 추가적으로 형성되는 반사 방지층(148)에 의해 지문 센서(100)의 포토 다이오드(PD)로 입사될 수 있다. 또한, 슬릿 패턴층(200), 요철 구조의 수광부(RLP), 및 반사 방지층(148)에 의해 수광부(RLP)의 반사율이 감소되어 수광량이 증가될 수 있다. 따라서, 유기 발광 표시 장치(1000)에 포함되는 지문 센서(100)의 센싱 감도가 향상될 수 있다.

[0143] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0145] 100: 지문 센서 145: 반도체층

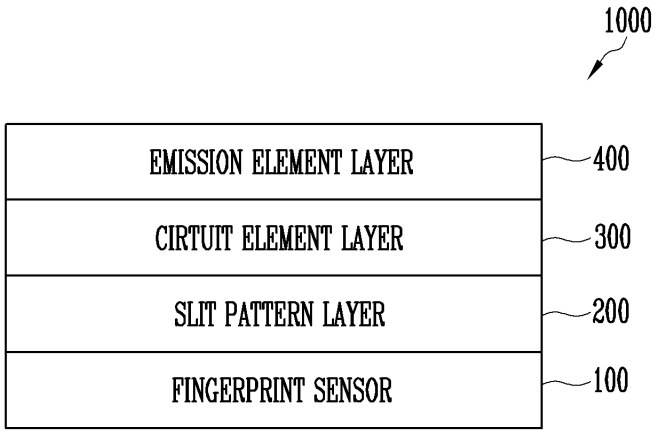
147: 도전층 148: 반사 방지층

200: 슬릿 패턴층 300: 회로 소자층

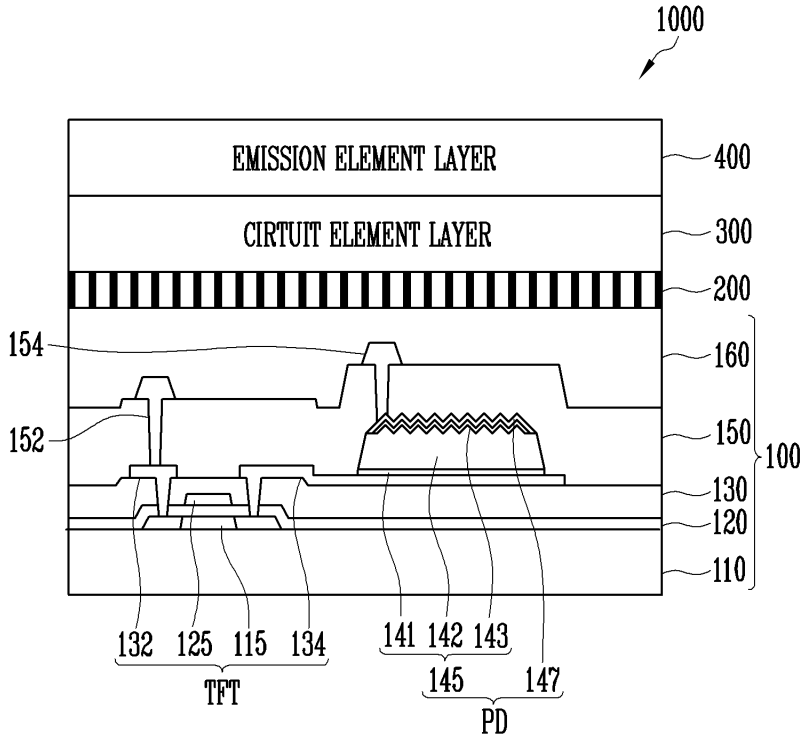
400: 발광 소자층 1000: 유기 발광 표시 장치

도면

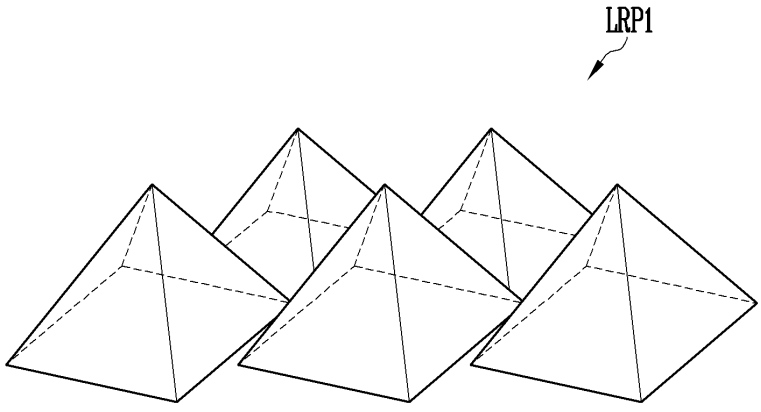
도면1



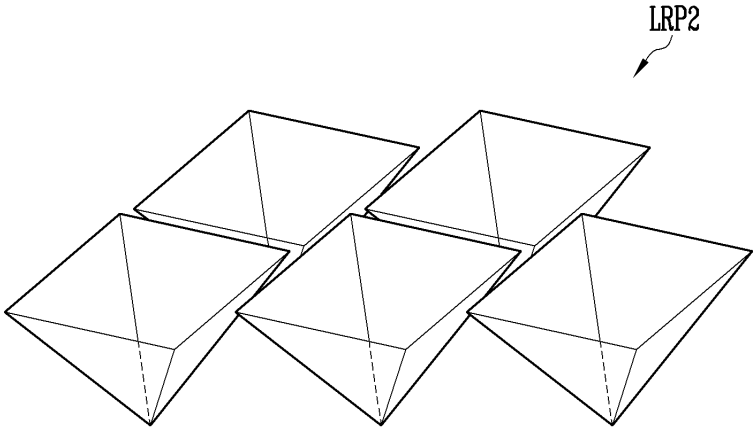
도면2


1000
EMISSION ELEMENT LAYER
400
CIRTUIT ELEMENT LAYER
300
200
154
160
152
150
100
130
120
110
132
125
115
134
141
142
143
145
147
TFT
PD

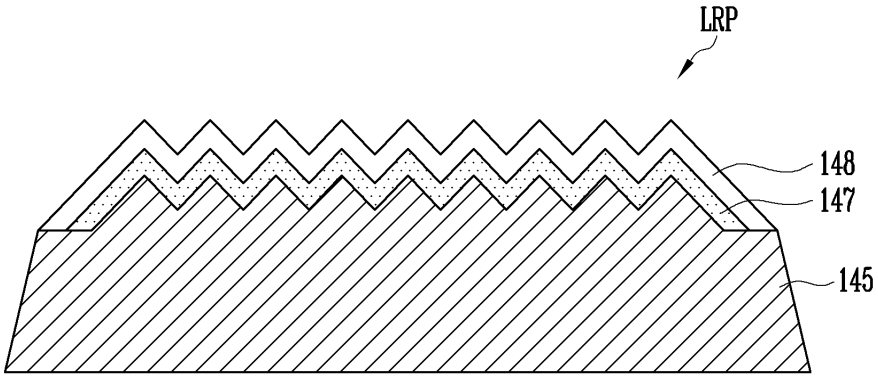
도면3a


LRP1

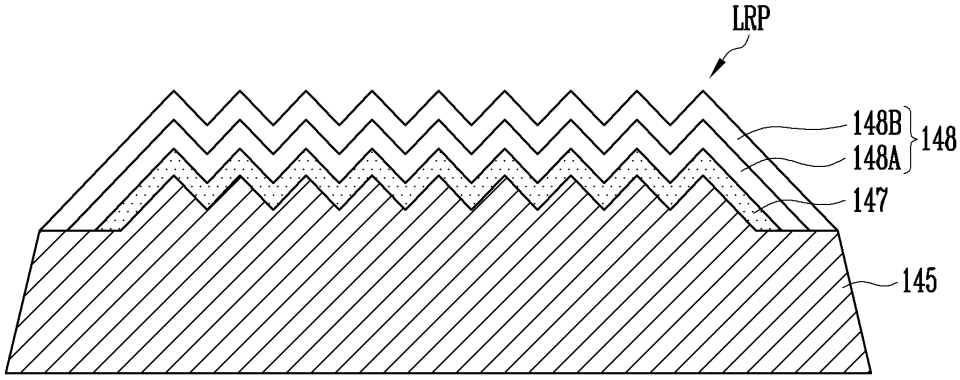
도면3b



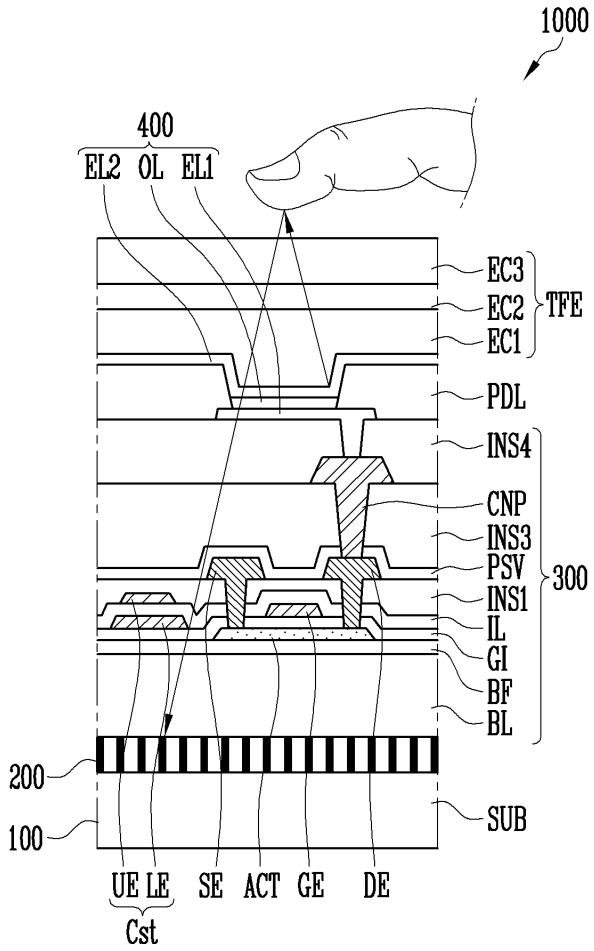
도면4a



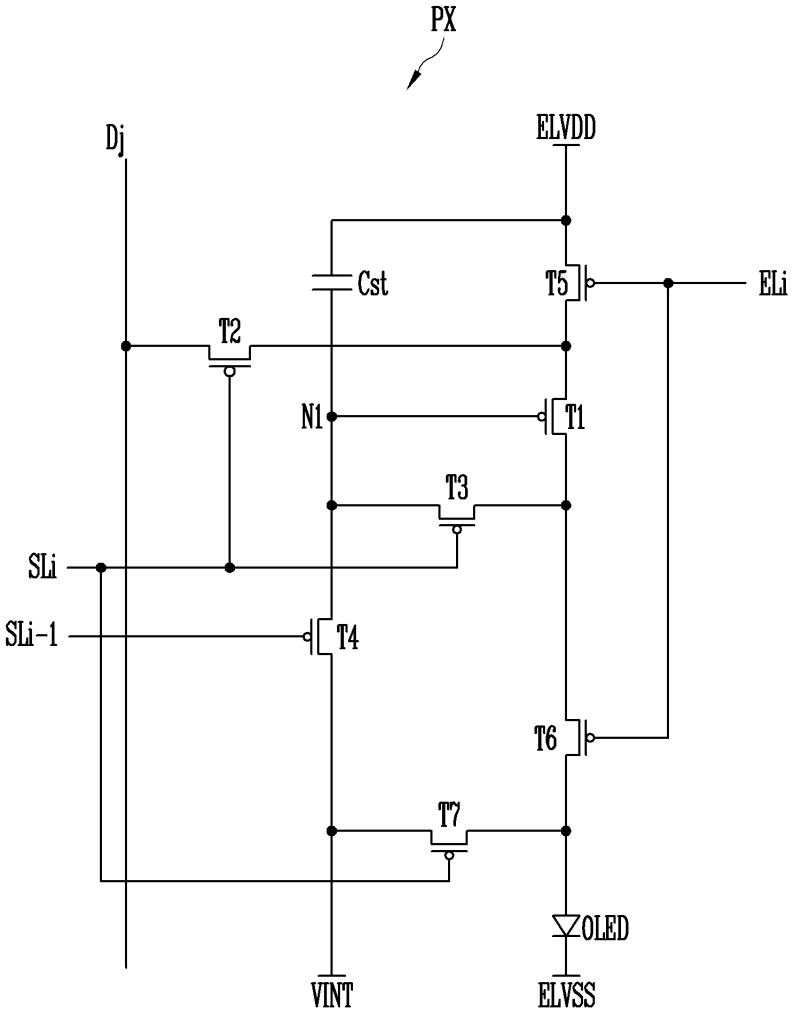
도면4b



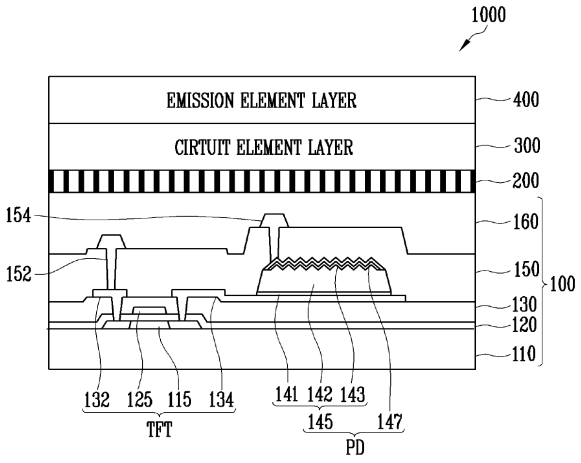
도면5


1000
400
EL2
OL
EL1
EC3
EC2
EC1
TFE
PDL
INS4
CNP
INS3
PSV
INS1
IL
GI
BF
BL
300
200
100
SUB
UE
LE
SE
ACT
GE
DE
Cst

도면6


PX
Dj
ELVDD
Cst
T5
ELi
T2
N1
T1
T3
SLi
SLi-1
T4
T6
T7
OLED
VINT
ELVSS

专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200041428A	公开(公告)日	2020-04-22
申请号	KR1020180121396	申请日	2018-10-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	박상진 정민재 김히나 백영석 양동현		
发明人	박상진 정민재 김히나 백영석 양동현		
IPC分类号	H01L27/32 G06F3/041 H01L51/52		
CPC分类号	H01L27/323 G06F3/0412 H01L27/3213 H01L27/3227 H01L27/3244 H01L51/5203 H01L51/5281 H01L27/3225 H01L51/5012 H01L27/3234 G06K9/0004 H01L2227/323		
代理人(译)	Gimdusik Munyongho Ohjonghan		
外部链接	Espacenet		

摘要(译)

有机发光显示装置包括：发光层，用于发光并且用于显示图像；指纹传感器，用于检测指纹；以及电路元件层，电路元件层设置在发光层和指纹传感器之间并且被配置为控制发光 层。 指纹传感器包括光接收器。受光器与发光层重叠并且具有不平坦的表面。