



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0080269
(43) 공개일자 2019년07월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0182632
(22) 출원일자 2017년12월28일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
이철원
경기도 파주시 월롱면 엘지로 245
이상훈
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인로얄

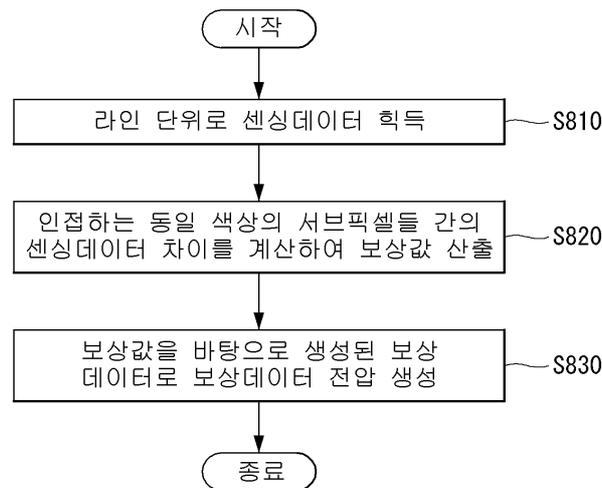
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 유기발광 표시장치 및 이의 구동방법

(57) 요약

본 발명의 유기발광 표시장치는 제1 픽셀에 포함된 제1 서브픽셀, 제1 픽셀과 인접한 제2 픽셀에 포함되고 제1 서브픽셀과 동일한 색상을 표현하는 제2 서브픽셀과, 센싱부 및 보상부를 포함한다. 센싱부는 제1 서브픽셀과 제2 서브픽셀들 각각의 센싱전압을 획득하고, 센싱전압을 디지털 형태의 센싱 데이터로 변환한다. 보상부는 센싱부가 획득한 제1 서브픽셀의 센싱 데이터 및 제2 서브픽셀의 센싱 데이터들 간의 차이에 해당하는 센싱 편차를 계산하고, 센싱 편차를 보상하기 위한 보상값을 산출한다.

대표도 - 도8



(52) CPC특허분류

G09G 2300/0452 (2013.01)

G09G 2300/0828 (2013.01)

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

제1 픽셀에 포함된 제1 서브픽셀;

상기 제1 픽셀과 인접한 제2 픽셀에 포함되고, 상기 제1 서브픽셀과 동일한 색상을 표현하는 제2 서브픽셀;

상기 제1 서브픽셀과 상기 제2 서브픽셀들 각각의 센싱전압을 획득하고, 상기 센싱전압을 디지털 형태의 센싱 데이터로 변환하는 센싱부; 및

상기 센싱부가 획득한 상기 제1 서브픽셀의 센싱 데이터 및 상기 제2 서브픽셀의 센싱 데이터들 간의 차이에 해당하는 센싱 편차를 계산하고, 상기 센싱 편차를 보상하기 위한 보상값을 산출하는 보상부를 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2 서브픽셀들 각각은

유기발광 다이오드; 및

평면상에서 상기 유기발광 다이오드의 상부에 배치되고, 소스전극이 상기 유기발광 다이오드의 애노드전극에 연결되는 구동 트랜지스터를 포함하고,

상기 센싱부는

상기 구동 트랜지스터의 게이트전극의 전압을 센싱 전압으로 획득하고, 상기 센싱 전압을 디지털 형태의 센싱 데이터로 변환하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 및 제2 서브픽셀들 각각은

상기 유기발광 다이오드의 하부에 배치되고, 스캔신호에 응답하여 상기 구동 트랜지스터의 게이트전극에 데이터 전압을 기입하는 스캔 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 제1 서브픽셀의 상기 스캔 트랜지스터는 오드 스캔라인에 연결되고,

상기 제2 서브픽셀의 상기 스캔 트랜지스터는 평면상에서 상기 오드 스캔라인의 하부에 위치한 이븐 스캔라인에 연결된 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 및 제2 서브픽셀은 동일한 행 방향에 배치되고,

상기 제1 및 제2 서브픽셀은 서로 중첩되지 않는 기간에 출력되는 데이터전압을 공급받는 유기발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 보상부가 산출한 보상 데이터를 기반으로 보상 데이터전압을 생성하고, 상기 보상 데이터전압을 상기 제1 및 제2 서브픽셀에 공급하는 데이터 구동부를 더 포함하는 유기발광 표시장치.

청구항 7

제1 픽셀에 포함되고, 각각이 제1 내지 제3 색상을 표현하는 제1 내지 제3 서브픽셀;

상기 제1 픽셀과 인접하는 제2 픽셀에 포함되고, 각각이 상기 제1 내지 제3 색상을 표현하는 제4 내지 제6 서브픽셀;

서로 인접하는 기수 번째 서브픽셀 및 우수 번째 서브픽셀들에 연결된 복수의 데이터라인;

상기 제1 색상을 표현하는 상기 제1 및 제4 서브픽셀과 연결된 오드 스캔라인; 및

상기 제2 색상을 표현하는 상기 제2 및 제5 서브픽셀과 연결되고, 상기 오드 스캔라인의 하부에 배치된 이븐 스캔라인을 포함하고,

상기 제3 색상을 표현하는 상기 제3 서브픽셀은 상기 이븐 스캔라인에 연결되고, 상기 제3 색상을 표현하는 상기 제6 서브픽셀은 상기 오드 스캔라인에 연결되는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

평면상에서 상기 오드 스캔라인의 상부에 배치되는 고전위전압라인을 더 포함하고,

상기 제1 내지 제6 서브픽셀들 각각은

유기발광 다이오드;

제1 노드에 연결된 게이트전극, 상기 고전위전압라인에 연결된 드레인전극, 상기 유기발광 다이오드의 애노드전극에 연결된 소스전극으로 이루어지는 구동 트랜지스터; 및

상기 오드 스캔라인 또는 이븐 스캔라인에 연결된 게이트전극, 상기 데이터라인에 연결된 드레인전극, 및 제1 노드에 연결된 소스전극으로 이루어지는 스캔 트랜지스터를 포함하고,

상기 오드 스캔라인은 평면상에서 상기 제1 노드 및 상기 이븐 스캔라인 사이에 배치된 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제1 내지 제6 서브픽셀들 각각은

그 자신의 스캔 트랜지스터와 동일한 스캔라인에 연결된 게이트전극, 상기 기준전압라인에 연결된 드레인전극, 및 상기 유기발광 다이오드의 애노드전극에 연결된 소스전극으로 이루어지는 센스 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 10

제 7 항에 있어서,

상기 제3 서브픽셀과 상기 제6 서브픽셀들 각각의 센싱 전압을 획득하고, 상기 센싱전압을 디지털 형태의 센싱 데이터로 변환하는 센싱부; 및

상기 센싱부가 획득한 상기 제3 서브픽셀의 센싱 데이터 및 상기 제6 서브픽셀의 센싱 데이터들 간의 차이에 해당하는 센싱 편차를 계산하고, 상기 센싱 편차를 보상하기 위한 보상값을 산출하는 보상부를 더 포함하는 유기발광 표시장치.

청구항 11

제1 픽셀에 포함된 제1 서브픽셀의 제1 센싱 전압을 획득하는 단계;

상기 제1 픽셀과 인접한 제2 픽셀에 포함되고, 상기 제1 서브픽셀과 동일한 색상을 표현하는 제2 서브픽셀의 제

2 센싱 전압을 획득하는 단계;

상기 제1 센싱 전압을 제1 센싱 데이터로 변환하고, 상기 제2 센싱 전압을 제2 센싱 데이터로 변환하는 단계;

상기 제1 센싱 데이터 및 상기 제2 센싱 데이터들 간의 차이를 계산하고, 상기 제1 및 제2 센싱 데이터들 간의 편차를 보상하기 위한 보상값을 산출하는 단계; 및

상기 제1 서브픽셀 또는 상기 제2 서브픽셀에 입력되는 영상데이터에 상기 보상값을 반영한 보상 데이터를 생성하는 단계를 포함하는 유기발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치 및 이의 구동방법에 관한 것이다.

배경 기술

[0002] 평판 표시장치(FPD; Flat Panel Display)는 소형화 및 경량화에 유리한 장점으로 인해서 데스크탑 컴퓨터의 모니터뿐만 아니라, 노트북컴퓨터, PDA 등의 휴대용 컴퓨터나 휴대 전화 단말기 등에 폭넓게 이용되고 있다. 이러한 평판 표시장치는 액정표시장치(Liquid Crystal Display; LCD), 플라즈마 표시장치(Plasma Display Panel; PDP), 전계 방출표시장치(Field Emission Display; FED) 및 유기발광 다이오드 표시장치(Organic Light Emitting diode Display; 이하, OLED) 등이 있다.

[0003] 자발광 소자인 유기발광 다이오드(OLED)는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 및 전자수송층(Electron transport layer, ETL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다. 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광 다이오드(Organic Light Emitting Diode; OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점으로 인해서 다양하게 이용되고 있다.

[0004] 유기발광 표시장치는 유기발광 다이오드를 각각 포함한 서브픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 서브픽셀들의 휘도를 조절한다. 서브픽셀들 각각은 게이트-소스 간 전압에 따라 유기발광 다이오드에 흐르는 구동전류를 제어하는 구동 트랜지스터, 및 구동 트랜지스터의 게이트-소스 간 전압을 프로그래밍하는 적어도 하나 이상의 스위치 트랜지스터를 포함한다.

[0005] 근래에는 유기발광 표시장치의 구동회로부 및 표시패널에 배치되는 신호배선들의 개수를 줄이기 위한 방안들이 제안되고 있다.

[0006] 또한 이와 동시에, 새로운 구조로 인한 문제점들을 해결하기 위한 방안도 필요하다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 데이터라인 및 스캔라인의 개수를 줄일 수 있는 유기발광 표시장치 및 이의 구동방법을 제공하기 위한 것이다.

[0008] 또한, 본 발명은 새로운 구조의 유기발광 표시장치에서 대두될 수 있는 휘도 편차를 개선할 수 있는 유기발광 표시장치 및 이의 구동방법을 제공하기 위한 것이다.

과제의 해결 수단

[0009] 본 발명의 유기발광 표시장치는 제1 픽셀에 포함된 제1 서브픽셀, 제1 픽셀과 인접한 제2 픽셀에 포함되고 제1 서브픽셀과 동일한 색상을 표현하는 제2 서브픽셀과, 센싱부 및 보상부를 포함한다. 센싱부는 제1 서브픽셀과 제2 서브픽셀들 각각의 센싱전압을 획득하고, 센싱전압을 디지털 형태의 센싱 데이터로 변환한다. 보상부는 센싱부가 획득한 제1 서브픽셀의 센싱 데이터 및 제2 서브픽셀의 센싱 데이터들 간의 차이에 해당하는 센싱 편차를 계산하고, 센싱 편차를 보상하기 위한 보상값을 산출한다.

발명의 효과

- [0010] 본 발명은 데이터라인을 공유하여 데이터라인의 개수를 줄일 뿐만 아니라, 서브픽셀들 각각에 배치된 스캔 트랜지스터 및 센스 트랜지스터들을 동일한 스캔신호를 이용하여 제어하기 때문에 스캔라인의 개수도 줄일 수 있다.
- [0011] 또한, 본 발명은 픽셀 어레이 구조에서 기생 커패시터의 편차가 발생하는 것에 대비하여, 센싱 전압의 편차를 보상하기 때문에 휘도 편차가 발생하는 현상을 개선할 수 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명에 의한 유기발광 표시장치를 보여주는 도면이다..
- 도 2는 본 발명에 의한 의한 서브픽셀의 등가 회로도이다.
- 도 3은 본 발명에 의한 유기발광 표시장치의 표시시간과 비표시시간을 나타내는 도면이다.
- 도 4는 센싱 기간에서의 구동신호를 나타내는 도면이다.
- 도 5는 디스플레이 기간에서의 구동신호의 타이밍을 나타내는 도면이다.
- 도 6은 본 발명에 의한 픽셀 어레이 구조를 나타내는 도면이다.
- 도 7은 본 발명에 의한 스캔신호들 및 데이터전압의 타이밍을 나타내는 도면이다.
- 도 8은 본 발명에 의한 표시장치의 구동방법을 나타내는 도면이다.
- 도 9 내지 도 11은 보상부의 동작을 설명하는 도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0014] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0015] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 나타내는 도면이다.
- [0016] 도 1을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 서브픽셀들(SP)이 형성된 표시패널(10)과, 타이밍 콘트롤러(11), 데이터 구동부(12) 및 게이트 구동부(13)를 구비한다.
- [0017] 표시패널(10)에는 다수의 서브픽셀(SP)들이 매트릭스 형태로 배치된다. 각각의 서브픽셀(SP)들은 데이터라인부(14) 및 게이트라인부(15)와 연결된다. 데이터라인부(14)는 데이터라인(DL) 및 기준전압라인(VRL)을 포함한다. 게이트라인부(15)는 오드 스캔라인 및 이븐 스캔라인을 포함한다. 제1 내지 제n 픽셀라인(HL1~HLn)들에는 복수의 서브픽셀(SP)들이 배치된다. 동일한 픽셀라인에 배치된 서브픽셀들은 오드 스캔라인 또는 이븐 스캔라인과 연결된다. 픽셀라인에 배치된 서브픽셀들의 어레이 구조는 후술하기로 한다.
- [0018] 서브픽셀(SP)을 구성하는 트랜지스터들의 반도체층은 산화물 반도체층, 비정질 실리콘(amorphous silicon, a-Si), 다결정 실리콘(polycrystalline silicon, poly-Si) 또는 유기물(organic) 반도체 등이 될 수 있다.
- [0019] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0020] 타이밍 콘트롤러(11)의 보상부(100)는 데이터 구동부(12)로부터 공급되는 센싱 데이터(SD)를 바탕으로 보상값을 산출하고, 보상값을 이용하여 입력 영상데이터(DATA)를 변조한다. 보상부(100)의 자세한 동작은 후술하기로 한다

다.

- [0021] 데이터 구동부(12)는 센싱 구동 기간 동안, 센싱용 데이터를 입력받아서, 센싱용 데이터전압을 생성한다. 센싱용 데이터전압은 미리 설정된다. 데이터 구동부(12)는 디스플레이 구동 기간 동안, 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(11)로부터 입력되는 보상 데이터(MDATA)를 아날로그 형태의 보상 데이터전압으로 변환한 후, 보상 데이터전압을 서브픽셀들에 공급한다.
- [0022] 게이트 구동부(13)는 타이밍 컨트롤러(11)로부터의 게이트 제어신호(GDC)를 기반으로 스캔신호를 발생한다. 게이트 구동부(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.
- [0023] 도 2는 본 발명에 의한 서브픽셀 및 데이터 구동부를 나타내는 도면이다.
- [0024] 도 1 및 도 2를 참조하면, 서브픽셀(SP)들 각각은 데이터라인(DL) 기준전압라인(VRL)을 통해서 데이터 구동부(12)와 연결된다. 기준전압라인(VRL)에는 제2 노드(N2)의 소스전압을 센싱 전압(Vsen)으로 저장하기 위한 센싱 커패시터(Cx)가 형성될 수 있다.
- [0025] 데이터 구동부(12)는 디지털-아날로그 변환기(DAC)(이하, DAC), 아날로그-디지털 변환기(ADC)(이하, ADC)로 구현되는 센싱부, 초기화 스위치(SW1) 및 샘플링 스위치(SW2)를 포함한다.
- [0026] DAC는 타이밍 컨트롤러(11)의 제어하에 데이터전압(Vdata)을 생성하여 데이터라인(DL)에 출력한다. 센싱 구동 기간에 출력되는 데이터전압(Vdata)은 센싱용 데이터전압이고, 디스플레이 구동 기간에 출력되는 데이터전압(Vdata)은 보상 데이터전압 또는 영상 데이터전압이다.
- [0027] 초기화 스위치(SW1)는 초기화 제어신호(SPRE)에 응답하여, 초기화전압(Vref)의 입력단과 기준전압라인(VRL)을 연결시킨다. 샘플링 스위치(SW2)는 샘플링 제어신호(SSAM)에 응답하여, 기준전압라인(VRL)과 ADC를 연결시킨다. 센싱 구동시에 샘플링 스위치(SW2)가 턴-온 되면, 센싱 커패시터(Cx)에 저장된 센싱전압(Vsen)이 ADC에 공급된다. ADC는 센싱 커패시터(Cx)에 저장된 아날로그 센싱전압을 디지털 값(Vsen)으로 변환하여 타이밍 컨트롤러(11)에 공급한다. 샘플링 스위치(SW2)는 디스플레이 구동시 샘플링 제어신호(SSAM)에 응답하여 계속해서 턴 오프 상태를 유지한다.
- [0028] 서브픽셀(SP)들 각각은 유기발광 다이오드(OLED) 구동 트랜지스터(DT), 스캔 트랜지스터(Tsc), 센스 트랜지스터(Tsen), 및 커패시터(Cst)를 포함한다.
- [0029] 유기발광 다이오드(OLED)는 구동 트랜지스터(DT)로부터 공급되는 구동 전류에 의해 발광한다. 유기발광 다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 적어도 하나의 정공전달층 및 전자전달층과, 발광층(Emission layer, EML)을 포함할 수 있다. 유기발광 다이오드(OLED)의 애노드전극은 제2 노드(N2)에 접속되고, 유기발광 다이오드의 캐소드전극은 저전위 구동전압(EVSS)의 입력단에 접속된다.
- [0030] 구동 트랜지스터(DT)는 게이트-소스 간 전압(Vgs)에 따라 유기발광 다이오드(OLED)에 흐르는 구동전류(Ioled)를 제어한다. 구동 트랜지스터(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 포함한다.
- [0031] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.
- [0032] 스캔 트랜지스터(Tsc)는 스캔신호(SCAN)를 공급하는 입력단에 연결되는 게이트전극, 데이터라인(DL)에 연결되는 드레인전극, 및 제1 노드(N1)에 연결되는 소스전극을 포함한다.
- [0033] 센스 트랜지스터(Tsen)는 센스신호(SEN)를 공급하는 입력단에 연결되는 게이트전극, 제2 노드(N2)에 연결되는 드레인전극, 및 기준전압라인(VRL)에 연결되는 소스전극을 포함한다.
- [0034] 기준전압라인(VRL)을 통해서 인가되는 기준전압(Vref)은 프로그래밍 기간 동안에 유기발광 다이오드(OLED)가 발광하지 않도록 유기발광 다이오드(OLED)의 동작전압보다 충분히 낮은 전압 범위 내에서 선택될 수 있다. 즉, 기준전압(Vref)은 저전위 구동전압(EVSS)과 같거나 저전위 구동전압(EVSS)보다 낮게 설정될 수 있다.
- [0035] 도 3은 본 발명에 의한 유기발광 표시장치의 구동기간을 나타내는 도면이다.
- [0036] 도 3을 참조하면, 본 발명에 의한 유기발광 표시장치의 구동 기간은 제1 및 제2 비표시 구간(X1, X2)과 화상 표시 구간(X0)을 포함한다.
- [0037] 제1 비표시 구간(X1)은 파워 온(PON)이 된 이후부터 수십~수백 프레임 경과할 때까지의 구간으로 정의되며, 제2

비표시 구간(X2)은 파워 오프(POFF)가 된 이후부터 수십~수백 프레임 경과할 때까지의 구간으로 정의될 수 있다.

- [0038] 화상 표시 구간(X0)은 서브픽셀(SP)들에 데이터전압이 기입되는 디스플레이 기간(DF) 및 영상데이터가 기입되지 않는 수직 블랭크 기간(VB)을 포함한다.
- [0039] 보상기간은 디스플레이 기간(DF) 이외에 위치한다. 보상기간은 제1 및 제2 비표시기간(X1,X2) 또는 수직 블랭크 기간(VB)에 속할 수 있다. 보상기간 동안, 데이터 구동부(12)는 구동 트랜지스터(DT)의 문턱전압(Vth)을 추출하고, 이를 바탕으로 문턱전압(Vth)의 변화량을 산출하여 보상 데이터전압을 생성한다.
- [0040] 보상기간은 각각 프로그래밍 기간(Tpg), 센싱 기간(Tsen), 샘플링 기간(Tsam)을 포함한다.
- [0041] 도 4는 보상기간에서의 구동신호들의 타이밍을 나타내는 도면이다. 도 2 및 도 4를 참조하여 구동 트랜지스터의 문턱전압을 보상하기 위한 보상기간의 동작을 살펴보면 다음과 같다.
- [0042] 프로그래밍 기간(Tpg) 동안, 구동 트랜지스터(DT)를 턴 온 시키기 위해 구동 트랜지스터(DT)의 게이트-소스 간 전압을 세팅한다. 이를 위해, 스캔신호(SCAN) 및 초기화 제어신호(SPRE)는 게이트 온 레벨로 입력되고, 샘플링 제어신호(SSAM)는 게이트 오프 레벨로 입력된다. 이에 따라, 스캔 트랜지스터(Tsc)는 턴-온 되어 데이터 구동부(12)의 DAC가 출력하는 센싱용 데이터전압(Vdata)을 제1 노드(N1)에 공급하고, 초기화 스위치(SW1)와 센스 트랜지스터(Tsen)는 온 되어 기준전압(Vref)을 제2 노드(N2)에 공급한다. 이때, 샘플링 스위치(SW2)는 오프된 상태이다.
- [0043] 센싱 기간(Tsen) 동안, 구동 트랜지스터(DT)에 흐르는 전류(Ids)에 의해 상승하는 구동 트랜지스터(DT)의 소스 전압이 포화(saturation)된 상태의 전압을 센싱전압(Vsen)으로 검출한다. 센싱 기간(Tsen)에서, 스캔신호(SCAN)는 게이트 온 레벨로 입력되고, 초기화 제어신호(SPRE) 및 샘플링 제어신호(SSAM)도 게이트 오프 레벨로 입력된다. 그 결과 제2 노드(N2)는 플로팅 상태가 되고, 구동 트랜지스터(DT)를 통해 흐르는 전류(Ids)에 의해 제2 노드(N2)의 전압은 증가한다.
- [0044] 샘플링 기간(Tsam)에서는 일정 시간 동안 센싱 커패시터(Cx)에 저장된 구동 트랜지스터(DT)의 소스전압을 센싱 전압(Vsen)으로써 ADC에 공급한다. 이를 위해, 스캔신호(SCAN) 및 샘플링 제어신호(SSAM)는 게이트 온 레벨로 입력되며, 초기화 제어신호(SPRE)는 오프 레벨로 입력된다.
- [0045] 도 5는 디스플레이 구동을 위한 게이트신호의 타이밍을 나타내는 도면이다.
- [0046] 도 2 및 도 5를 참조하여, 디스플레이 기간에서 하나의 서브픽셀을 구동하는 동작을 살펴보면 다음과 같다.
- [0047] 본 발명의 화상 표시 구동은 ① 기간 및 ② 기간을 포함한다.
- [0048] ① 기간에서, 초기화 스위치(SW1)는 초기화 제어신호(SPRE)에 응답하여 턴-온되고, 센스 트랜지스터(Tsen)는 스캔신호(SCAN)에 응답하여 턴-온 된다. 그 결과, 제2 노드(N2)는 기준전압(Vref)으로 초기화된다. 스캔 트랜지스터(Tsc)는 스캔신호(SCAN)에 응답하여 데이터전압(Vdata)을 제1 노드(N1)에 공급한다. 이때, 제2 노드(N2)는 기준전압(Vref)을 유지하고 있다. 그 결과, 구동 트랜지스터(DT)의 게이트-소스 간 전압(Vgs)은 데이터전압(Vdata)이 반영된 원하는 전압레벨로 프로그래밍된다.
- [0049] ② 기간에서, 스캔 트랜지스터(Tsc) 및 센스 트랜지스터(Tsen)가 오프 되고, 구동 트랜지스터(DT)는 프로그래밍된 레벨로 구동전류(Ioled)를 발생하여 유기발광 다이오드(OLED)에 인가한다. 유기발광 다이오드(OLED)는 구동 전류(Ioled)에 대응되는 밝기로 발광하여 계조를 표시한다.
- [0050] 디스플레이 구동에서, 본 발명은 1 수평기간(1H) 동안 하나의 데이터라인(DL)을 통해서 두 개의 서브픽셀이 시분할로 데이터전압을 공급받는다. 1 수평기간(1H)은 하나의 픽셀라인(HL)에 배치된 픽셀(P)들에 데이터전압을 기입하는 구간으로 정의될 수 있다. 본 명세서에서 스캔라인부(15)를 공유하는 픽셀들이 배열된 방향을 행 방향이라고 지칭하고, 행 방향과 수직 방향을 열 방향이라고 지칭하기로 한다. 그리고, 열 방향에서의 위치 관계를 상부/하부로 구분하기로 한다.
- [0051] 이하, 본 발명에 의한 서브픽셀 어레이 및 이의 구동방법을 살펴보면 다음과 같다.
- [0052] 도 6은 본 발명에 의한 서브픽셀 어레이의 일부를 나타내는 도면이다. 도 7은 스캔신호 및 데이터전압의 타이밍을 나타내는 도면이다. 도 5는 동일한 픽셀라인에 배치된 제1 및 제2 픽셀을 도시하고 있다.
- [0053] 도 6 및 도 7을 참조하면, 하나의 픽셀(P)은 순차적으로 배치된 R,G,B 서브픽셀(SP)들을 포함한다. 제1 픽셀

(P1)은 제1 내지 제3 서브픽셀들(SP1~SP3)을 포함하고, 제2 픽셀(P2)은 제4 내지 제6 서브픽셀들(SP4~SP6)을 포함한다.

- [0054] 인접하는 서브픽셀(SP)들은 데이터라인(DL)을 공유한다. 예컨대, 제1 데이터라인(DL1)은 제1 서브픽셀(SP1) 및 제2 서브픽셀(SP2)과 연결된다. 제2 데이터라인(DL2)은 제3 서브픽셀(SP3) 및 제4 서브픽셀(SP4)과 연결되고, 제3 데이터라인(DL3)은 제5 서브픽셀(SP5) 및 제6 서브픽셀(SP6)과 연결된다.
- [0055] 고전위전압라인(VDDL)은 데이터라인(DL)과 평행하게 열 방향으로 배치되고, 수평 고전위전압라인(VDDLH)은 열 방향으로 배치된 고전위전압라인(VDDL)으로부터 픽셀라인(HL) 마다 수평방향으로 분기된다. 수평 고전위전압라인(VDDLH)은 픽셀회로(PC)의 상부에서 행 방향으로 배치되어, 복수의 서브픽셀(SP)들과 연결된다. 본 발명은 수평 고전위전압라인(VDDLH)에서 6개의 서브픽셀(SP)들이 연결되는 실시 예를 도시하고 있다.
- [0056] 기준전압라인(VRL)은 데이터라인(DL)과 평행하게 열 방향으로 배치되고, 수평 기준전압라인(VRL)은 픽셀라인(HL) 마다 행 방향으로 분기되어 복수의 서브픽셀(SP)들과 연결된다. 본 발명은 하나의 수평 기준전압라인(VRL)에서 6개의 서브픽셀(SP)들이 연결되는 실시 예를 도시하고 있다.
- [0057] 오드 스캔라인(SL₀) 및 이븐 스캔라인(SL_E)은 행 방향으로 서로 나란히 배치된다. 하나의 픽셀라인(HL)에 배치된 오드 스캔라인(SL₀) 및 이븐 스캔라인(SL_E)은 1 수평기간(1H) 내에서 서로 중첩되지 않도록 시분할로 인가되는 오드 스캔신호(SCAN₀) 및 이븐 스캔신호(SCAN_E)를 공급받는다.
- [0058] 각각의 서브픽셀(SP)들은 픽셀회로(PC), 구동 트랜지스터(DT), 스캔 트랜지스터(Tsc) 및 센스 트랜지스터(Tsen)를 포함한다. 픽셀회로(PC)들 각각은 유기발광 다이오드(OLDE) 및 스토리지 커패시터(Cst)를 포함한다.
- [0059] 서브픽셀(SP)들 각각의 구동 트랜지스터(DT)는 제1 노드(n1)에 연결되는 게이트전극, 고전위전압라인(VDDL)에 연결된 드레인전극, 및 제2 노드(N2)에 연결된 소스전극을 포함한다.
- [0060] 스캔 트랜지스터(Tsc)는 스캔라인에 연결된 게이트전극, 데이터라인에 연결된 드레인전극, 및 제1 노드(n1)에 연결된 소스전극을 포함한다. R 서브픽셀들(SP1, SP4)의 스캔 트랜지스터(Tsc)는 오드 스캔라인(SL₀)과 연결되고, G 서브픽셀들(SP2, SP5)의 스캔 트랜지스터(Tsc)는 이븐 스캔라인(SL_E)과 연결된다. 그리고 B 서브픽셀들(SP3, SP6)의 스캔 트랜지스터(Tsc)는 다른 스캔라인에 연결된다. 즉, 제3 서브픽셀(SP3)의 스캔 트랜지스터(Tsc)는 이븐 스캔라인(SL_E)과 연결되고, 제6 서브픽셀(SP6)의 스캔 트랜지스터(Tsc)는 오드 스캔라인(SL₀)과 연결된다.
- [0061] 센스 트랜지스터(Tsen)는 센스라인에 연결된 게이트전극, 제2 노드(N2)에 연결된 소스전극을 포함한다. R 서브픽셀들(SP1, SP4)의 센스 트랜지스터(Tsen)는 오드 스캔라인(SL₀)과 연결되고, G 서브픽셀들(SP2, SP5)의 센스 트랜지스터(Tsen)는 이븐 스캔라인(SL_E)과 연결된다. 그리고 B 서브픽셀들(SP3, SP6)의 센스 트랜지스터(Tsen)는 다른 스캔라인에 연결된다. 즉, 제3 서브픽셀(SP3)의 센스 트랜지스터(Tsen)는 이븐 스캔라인(SL_E)과 연결되고, 제6 서브픽셀(SP6)의 센스 트랜지스터(Tsen)는 오드 스캔라인(SL₀)과 연결된다.
- [0062] 오드 스캔라인(SL₀)은 1수평기간의 1/2 수평기간에 해당하는 제1 기간(t1) 동안 오드 스캔신호(SCAN₀)를 제공받는다. 이븐 스캔라인(SL_E)은 제1 기간(t1)에 이어지는 1/2 수평기간에 해당하는 제2 기간(t2) 동안 이븐 스캔신호(SCAN_E)를 제공받는다.
- [0063] 오드 스캔신호(SCAN₀)가 턴-온 전압인 동안, 제1 데이터라인(DL1)은 제1 서브픽셀(SP1)에 데이터전압을 공급하고, 제2 데이터라인(DL2)은 제4 서브픽셀(SP4)에 데이터전압을 공급하며, 제3 데이터라인(DL3)은 제6 서브픽셀(SP6)에 데이터전압을 공급한다.
- [0064] 이븐 스캔신호(SCAN_E)가 턴-온 전압인 동안, 제1 데이터라인(DL1)은 제2 서브픽셀(SP2)에 데이터전압을 공급하고, 제2 데이터라인(DL2)은 제3 서브픽셀(SP3)에 데이터전압을 공급하며, 제3 데이터라인(DL3)은 제5 서브픽셀(SP5)에 데이터전압을 공급한다.
- [0065] 본 발명은 인접하는 서브픽셀(SP)들이 데이터라인(DL)을 공유하기 때문에, 데이터라인(DL)의 개수를 줄일 수 있다. 즉, 데이터전압을 출력하는 데이터 구동부(12)의 사이즈를 줄일 수 있다. 본 명세서는 오드 스캔신호(SCAN₀) 및 이븐 스캔신호(SCAN_E)들이 각각 1/2 수평기간 동안 턴-온 전압인 실시 예를 도시하고 있지만, 오드 스캔신호(SCAN₀) 및 이븐 스캔신호(SCAN_E)들 각각의 턴-온 전압은 1/2 수평기간 이상으로 설정되어 오버랩 구동을 할 수 있다.
- [0066] 또한, 본 발명은 도 2에 도시된 서브픽셀(SP)들 각각은 스캔 트랜지스터(Tsc)와 센스 트랜지스터(Tsen)들이 동

일한 스캔신호에 응답하여 동작한다. 따라서, 스캔 트랜지스터(Tsc) 및 센스 트랜지스터(Tsen)들을 개별적으로 제어하는 구조에 대비하여 스캔라인의 개수를 절반으로 줄일 수 있다.

- [0067] 서브픽셀(SP)들에서 제1 노드(n1)는 구동 트랜지스터(DT)의 게이트전극과 스캔 트랜지스터(Tsc)의 소스 전극이 접속하는 영역에 해당한다. 이본 스캔라인(SL_E)과 구동 트랜지스터(DT)가 배치된 영역 사이에는 오프 스캔라인(SL_0)이 존재하기 때문에, 오프 스캔라인(SL_0)과 연결되는 서브픽셀(SP)들의 제1 노드(n1)는 이본 스캔라인(SL_E)으로 인한 기생 커패시터가 발생한다. 그 결과, 동일한 데이터전압이 인가될지라도 제1 노드(n1)에서의 전압 편차가 발생하기 때문에 휘도 편차가 발생한다.
- [0068] 다른 색상을 표시하는 서브픽셀(SP)들은 다른 크기의 데이터전압을 공급받는 것이 일반적이기 때문에, 제1 노드(n1) 전압의 편차가 발생한다고 할지라도 색상을 표현하는 데에는 큰 영향이 없고 시인성에 문제가 발생하지 않는다.
- [0069] 하지만, 인접하는 서브픽셀(SP)들 중에서 동일한 색상을 표현하는 서브픽셀(SP)들의 제1 노드(n1) 전압이 달라지면, 휘도 편차로 인한 영상이 왜곡된다.
- [0070] R 서브픽셀들(SP1,SP4) 및 G 서브픽셀들(SP2,SP5)의 스캔 트랜지스터(Tsc) 및 센스 트랜지스터(Tsen)들은 동일한 스캔라인에 연결된다. 따라서, R 서브픽셀들(SP1,SP4) 및 G 서브픽셀들(SP2,SP5)의 제1 노드(n1)는 동일하게 기생 커패시터의 영향을 받지 않거나, 동일하게 기생 커패시터의 영향을 받는다.
- [0071] 이에 반해서, B 색상을 표현하는 제3 서브픽셀(SP3)과 제6 서브픽셀(SP6)은 서로 다른 스캔라인에 연결된다. 제3 서브픽셀(SP3)은 구동 트랜지스터(DT)의 게이트전극과 스캔 트랜지스터(Tsc)의 소스전극 사이에 오프 스캔라인(SL_0)이 배치되기 때문에 제1 노드(n1)의 전압은 기생 커패시터의 영향을 받는다. 이에 반해서, 제6 서브픽셀(SP6)은 구동 트랜지스터(DT)의 게이트전극과 스캔 트랜지스터(Tsc)의 소스전극 사이에 스캔라인이 배치되지 않아서 기생 커패시터의 영향을 받지 않는다.
- [0072] 따라서, 인접하는 B 서브픽셀들인 제3 서브픽셀(SP3)과 제6 서브픽셀(SP6)들 간에는 제1 노드(n1)의 전압 편차가 발생하고, 이로 인해서 휘도 편차가 발생할 수 있다.
- [0073] 본 발명은 서로 인접하는 픽셀들 중에서 동일 색상을 표시하는 서브픽셀들 간의 센싱 데이터 편차를 산출하고, 센싱 데이터 편차를 보상한다.
- [0074] 도 8은 본 발명에 의한 센싱 방법을 나타내는 순서도이다.
- [0075] 도 8을 참조하면, 제1 단계(S810)에서, 라인 단위로 센싱 데이터를 획득한다. 센싱 데이터를 획득하기 위해서, 각 서브픽셀들의 센싱 전압(Vsen)을 획득한다. 센싱부가 획득하는 센싱 전압은 일반적인 구동 트랜지스터(DT)의 문턱전압(Vth)을 보상하기 위한 제2 노드(N2)의 센싱 전압이 아니라, 제1 노드(N1)의 센싱 전압을 지칭한다.
- [0076] 센싱부는 센싱 전압을 디지털 형태의 센싱 데이터(SD)로 변환한다. 결과적으로 센싱부는 도 9에서와 같이 라인 단위로 센싱 데이터(SD)를 획득한다. 도 9에 도시된 한 개 라인의 센싱 데이터(SD)는 한 개 픽셀라인(HL)의 센싱 데이터를 의미한다. 도 9에 도시된 6개의 센싱 데이터(SD)는 각각 제1 내지 제6 서브픽셀들(SP1~SP6)의 센싱 데이터를 의미한다.
- [0077] 제2 단계(S820)에서, 보상부(100)는 인접하는 색상들 간의 센싱 데이터의 차이를 계산하여 보상값을 산출한다.
- [0078] 보상부(100)는 센싱부로부터 제공받은 라인 단위의 센싱 데이터(SD)들 중에서 동일 색상의 센싱 데이터(SD)들의 편차를 계산한다.
- [0079] 도 10은 보상부(100)가 센싱 데이터(SD)들의 편차를 계산하는 방법을 설명하는 도면이다. 특히, 보상부(100)는 도 10에서와 같이, 오프 스캔라인(SL_0)에 연결된 서브픽셀(SP)의 센싱 데이터와 이본 스캔라인(SL_E)들에 연결된 서브픽셀(SP)의 센싱 데이터들의 차이를 계산한다. 예컨대, 보상부(100)는 오프 스캔라인(SL_0)에 연결된 제3 서브픽셀(SP3)의 센싱 데이터(SD)에서 이본 스캔라인(SL_E)에 연결된 제6 서브픽셀(SP6)의 센싱 데이터(SD)들 간의 차이를 계산할 수 있다.
- [0080] 제3 단계(S830)에서, 보상부(100)는 보상값을 영상 데이터에 반영하여 보상 데이터(MDATA)를 생성한다. 데이터 구동부(12)는 보상 데이터(MDATA)를 바탕으로 보상 데이터전압을 생성하여 서브픽셀(SP)들을 구동한다.
- [0081] 도 11은 보상부가 산출하는 보상값을 설명하는 도면이다. 도 11에서 제1 및 제2 그래프들(gr1,gr2)은 데이터전압(Vdata)에 따른 유기발광 다이오드(OLED)의 구동 전류를 나타내는 도면이다. 제1 그래프(gr1)는 제1 노드

(n1)에서 기생 커패시터가 없는 제3 서브픽셀(SP3)의 데이터전압 대 구동전류를 나타내는 도면이고, 제2 그래프 (gr2)는 제1 노드(n1)에서 기생 커패시터가 발생하는 제6 서브픽셀(SP6)의 데이터전압 대 구동전류를 나타내는 도면이다.

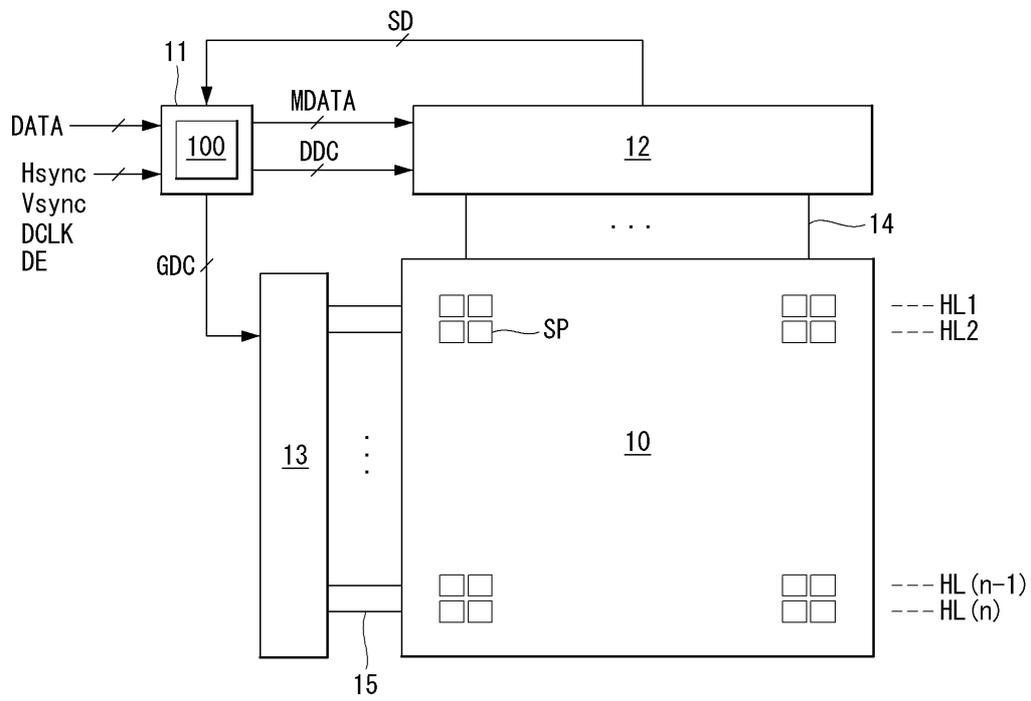
- [0082] 도 11을 참조하여, 도 8에 도시된 제2 단계 및 제3 단계를 살펴보면 다음과 같다.
- [0083] 도 11을 참조하면, 제3 서브픽셀(SP3) 및 제6 서브픽셀(SP6)에 동일한 데이터전압을 공급하더라도 보상값을 적용하지 않으면, 제1 노드(n1)에서 기생 커패시터가 발생하는 제6 서브픽셀은 기생 커패시터에 의한 킥백 전압으로 구동전류가 낮아진다. 따라서, 제1 구동전류(I1)를 생성하기 위해서 제1 전압(V1)을 제3 서브픽셀(SP3) 및 제6 서브픽셀(SP6)에 인가할지라도, 제6 서브픽셀(SP6)의 유기발광 다이오드(OLDE)에는 제2 구동전류(I2)가 흐른다. 보상부(100)는 제6 서브픽셀(SP6)에 기입되는 제1 전압(V1)을 생성하기 위한 영상데이터(DATA)를 입력받았을 때에, 제2 전압(V2)을 생성하도록 ' ΔV '의 크기에 해당하는 보상값을 영상데이터에 반영한다. 그 결과, 보상부(100)는 ' ΔV '가 반영된 보상 데이터(MDATA)를 생성하고, 이를 데이터 구동부(12)에 공급한다.
- [0084] 살펴본 바와 같이, 본 발명은 데이터라인을 공유하여 데이터라인의 개수를 줄일 뿐만 아니라, 서브픽셀들 각각에 배치된 스캔 트랜지스터 및 센스 트랜지스터들을 동일한 스캔신호를 이용하여 제어하기 때문에 스캔라인의 개수도 줄일 수 있다.
- [0085] 또한, 본 발명은 이러한 픽셀 어레이 구조에서 기생 커패시터의 편차가 발생하는 것에 대비하여, 센싱 전압의 편차를 보상하기 때문에 휘도 편차가 발생하는 현상을 개선할 수 있다.
- [0086] 본 발명에 의한 제1 노드(N1)의 전압 편차를 보상하는 방법은 기존의 ADC 편차 보상 및 구동 트랜지스터의 문턱 전압 보상 방법과 더불어서 수행될 수 있다. 데이터 구동부(12)의 ADC의 편차를 보정한 이후에, 구동 트랜지스터(DT)의 문턱전압 및 이동도 등의 특성 보상을 수행하는 방법은 공지된 상태이다.
- [0087] 예컨대, 기존의 ADC 편차 보상을 한 이후에, 도 8에 도시된 방법을 이용하여 제1 노드(N1)의 편차 보상을 수행할 수 있다. 그리고, 도 4에 도시된 구동 신호를 이용하여 제2 노드(N2)의 센싱 전압을 추출하고 구동 트랜지스터들의 특성 보상을 수행할 수 있다.
- [0088] 또한, 본 발명에 의한 제1 노드(N1)의 전압 편차를 보상하는 방법의 순서는 이에 한정되지 않을 수 있다.
- [0089] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

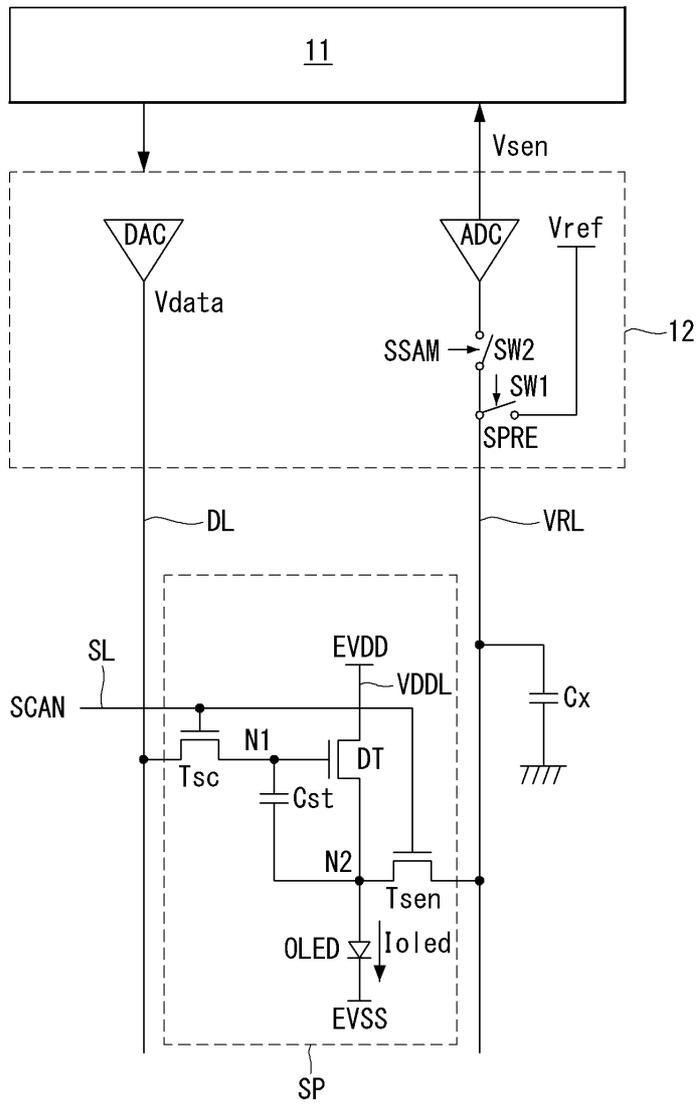
- [0090] 10 : 표시패널 11 : 타이밍 콘트롤러
- 12 : 데이터 구동부 13 : 게이트 구동부

도면

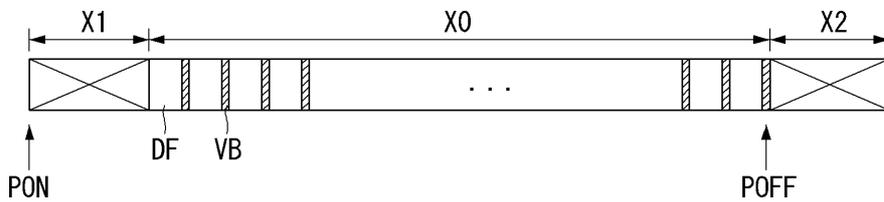
도면1



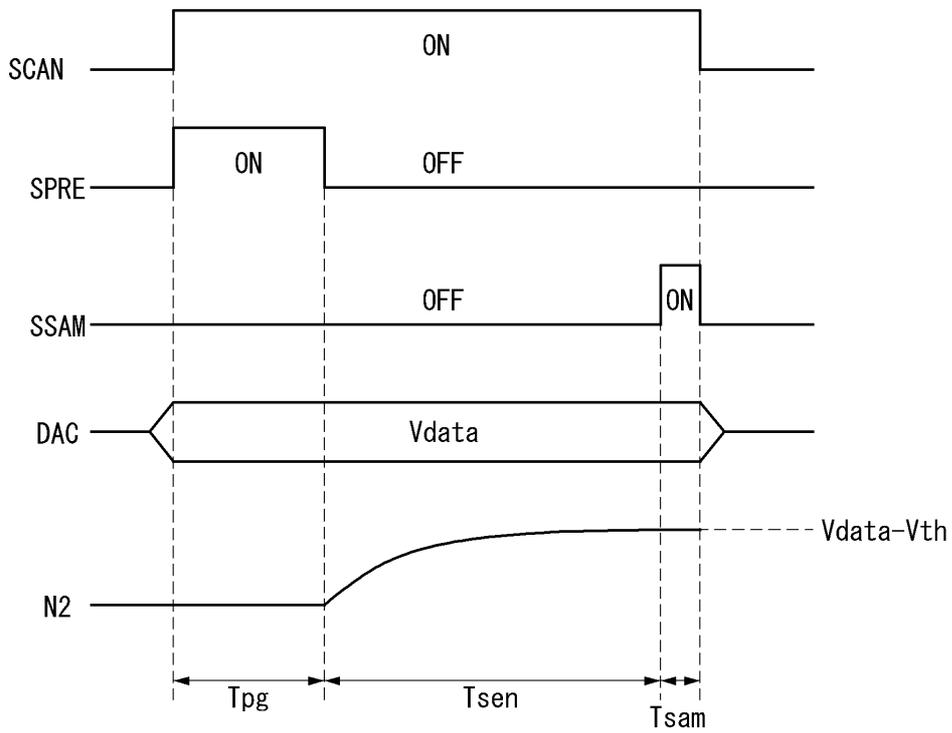
도면2



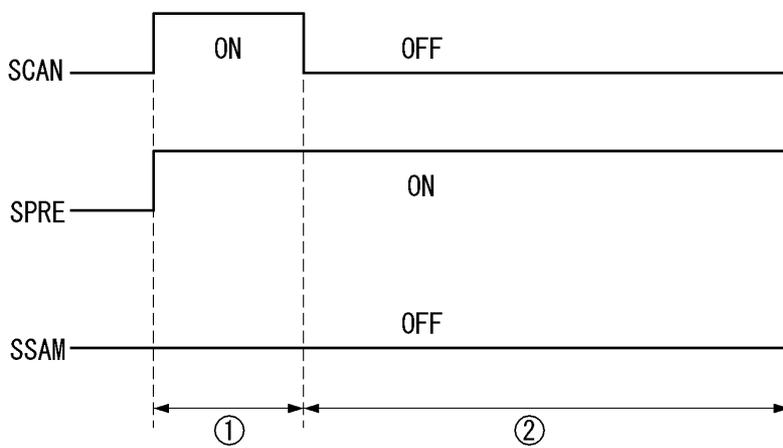
도면3



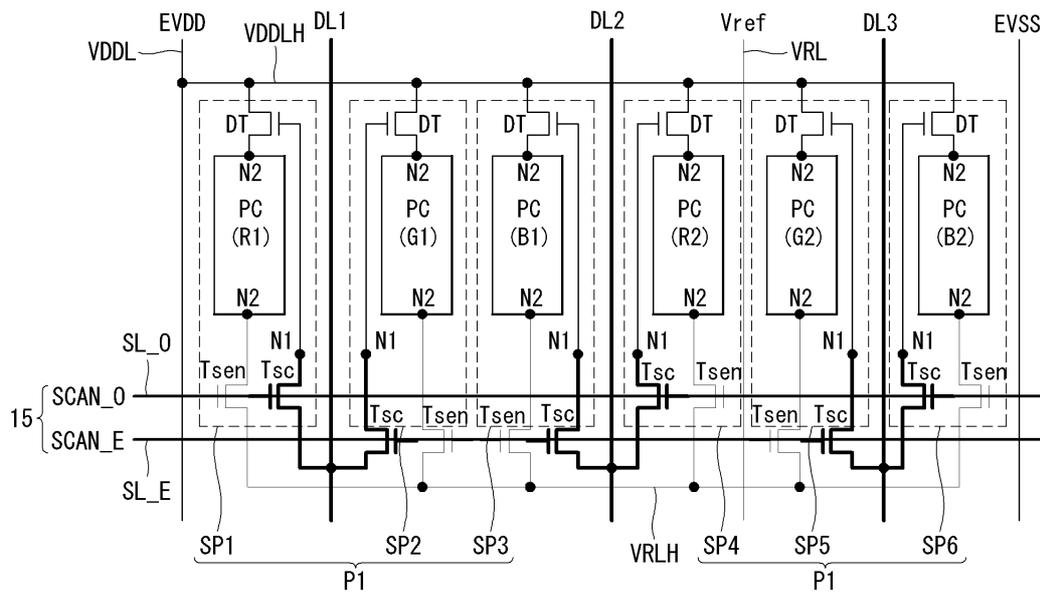
도면4



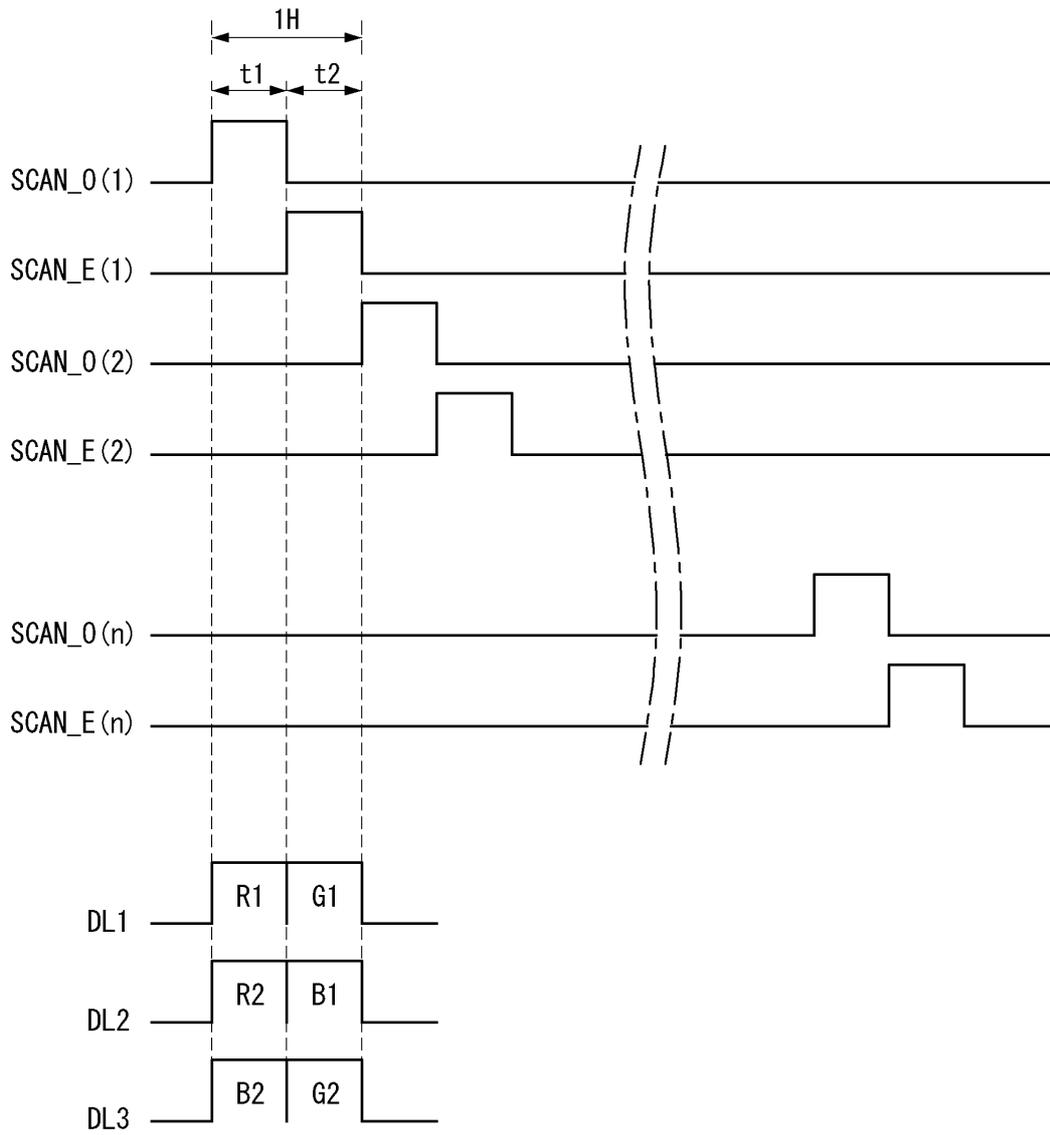
도면5



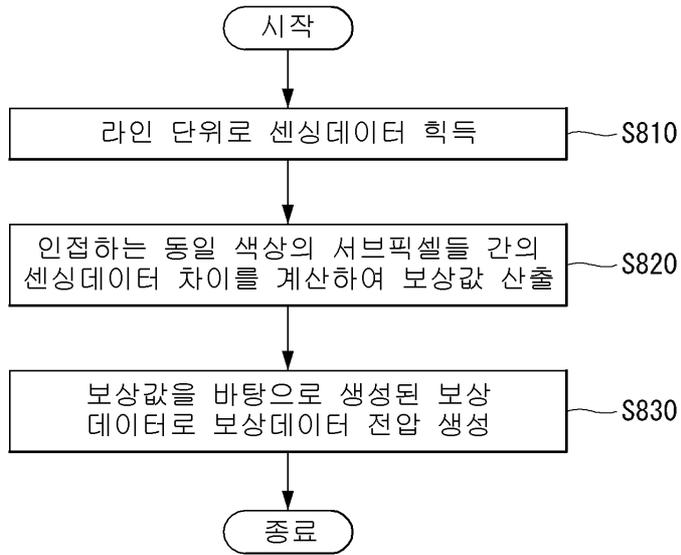
도면6



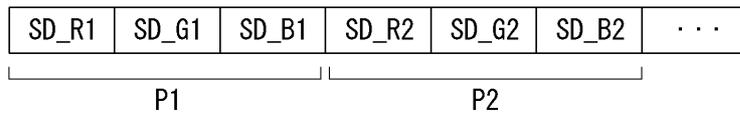
도면7



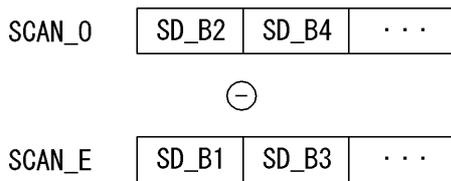
도면8



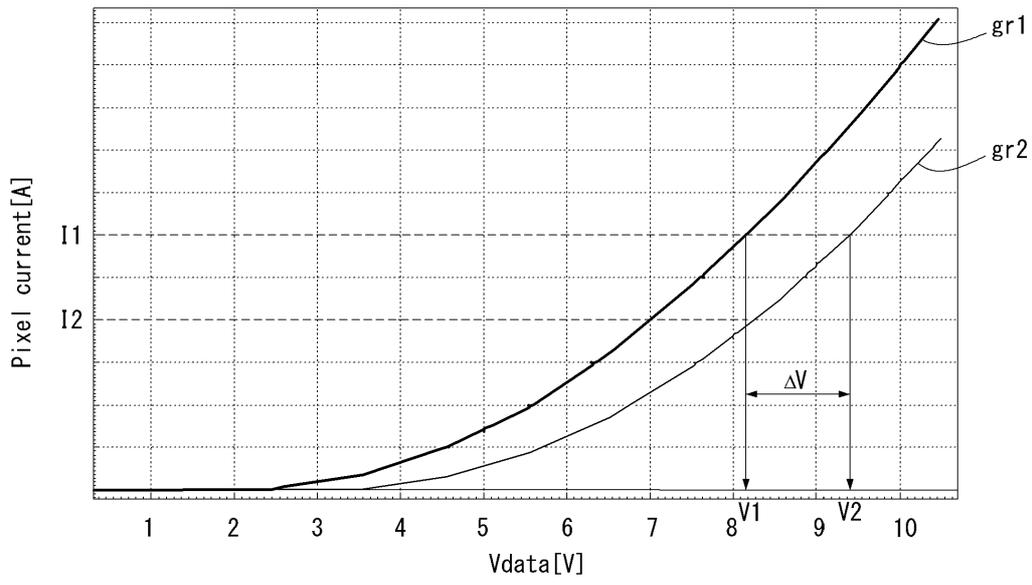
도면9



도면10



도면11



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020190080269A	公开(公告)日	2019-07-08
申请号	KR1020170182632	申请日	2017-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이철원 이상훈		
发明人	이철원 이상훈		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0452 G09G2300/0828 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

本发明的有机发光显示装置包括：第一子像素，其包括在第一像素中；以及第二子像素。第二子像素，该第二子像素包括在与第一像素相邻的第二像素中，并且表示与第一子像素相同的颜色；感测单元；和一个补偿单元。感测单元获得第一子像素和第二子像素的每个的感测电压，并将感测电压转换为数字格式的感测数据。补偿单元计算与获得的第一子像素的感测数据和第二子像素的感测数据之间的差相对应的感测偏差，并计算用于补偿感测偏差的补偿值。

