



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0068878
(43) 공개일자 2019년06월19일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/524 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2017-0169097
(22) 출원일자 2017년12월11일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김강현
경기도 파주시 월롱면 엘지로 245
이금영
경기도 파주시 월롱면 엘지로 245
(74) 대리인
네이트특허법인

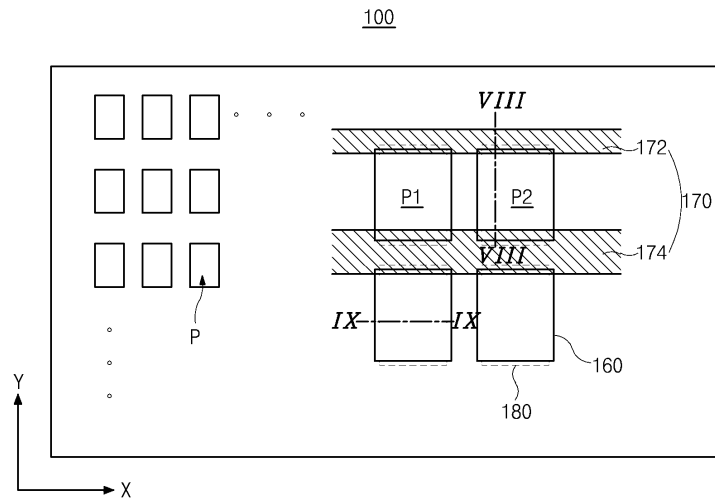
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 전계발광 표시장치

(57) 요약

본 발명은, 화소를 포함하는 기판과; 상기 화소에 대응하여 상기 기판 상부에 위치하고, 마주하는 제 1 및 제 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와; 상기 화소의 제 1 측에 대응되며 상기 제 1 전극의 끝을 덮는 절연패턴과; 상기 화소의 경계에 위치하며, 상기 제 1 측에서 상기 절연패턴을 덮고 상기 제 1 측과 인접한 상기 화소의 제 2 측에서 상기 제 1 전극의 끝을 덮는 बैं크를 포함하는 전계발광 표시장치를 제공한다.

대표도 - 도7



(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/5253 (2013.01)

명세서

청구범위

청구항 1

화소를 포함하는 기관과;

상기 화소에 대응하여 상기 기관 상부에 위치하고, 마주하는 제 1 및 제 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와;

상기 화소의 제 1 측에 대응되며 상기 제 1 전극의 끝을 덮는 절연패턴과;

상기 화소의 경계에 위치하며, 상기 제 1 측에서 상기 절연패턴을 덮고 상기 제 1 측과 인접한 상기 화소의 제 2 측에서 상기 제 1 전극의 끝을 덮는 बैं크

를 포함하는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 기관과 상기 발광다이오드 사이에 위치하는 구동부를 더 포함하고,

상기 절연패턴은 상기 구동부에 대응되는 전계발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 제 1 측에서 상기 제 1 전극과 상기 बैं크는 평면적으로 이격하는 전계발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 बैं크는, 상기 제 1 측에서 상기 절연패턴과 접촉하고 상기 제 2 측에서 상기 제 1 전극과 접촉하는 전계발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 화소의 모서리에서 상기 제 1 전극은 상기 절연패턴에 의해 덮이는 전계발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 기관 상에 위치하는 박막트랜지스터와;

상기 박막트랜지스터를 덮고 상기 발광다이오드 하부에 위치하는 보호층을 더 포함하고,

상기 제 1 측에서 상기 절연패턴과 상기 보호층이 접촉하고, 상기 제 2 측에서 상기 बैं크와 상기 보호층이 접촉

하는 전계발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 절연패턴은 서로 이격되며 각 화소에 대응되는 다수의 패턴을 포함하는 전계발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 절연패턴은 친수성 물질로 이루어지고, 상기 बैं크는 소수성 물질로 이루어지는 전계발광 표시장치.

청구항 9

제 1 항에 있어서,

상기 발광층은 용액 공정에 의해 형성되는 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 더욱 상세하게는 발광층의 두께 균일도가 향상되고 발광층의 손상이 방지될 수 있는 전계발광 표시장치에 관한 것이다.

배경 기술

[0003] 새로운 평판디스플레이 중 하나인 전계발광 표시장치(Electroluminescent display device)는 자체 발광형이기 때문에 액정표시장치(Liquid Crystal Display Device)에 비해 시야각, 대조비 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다.

[0004] 그리고 직류 저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위가 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다.

[0005] 액티브 매트릭스 방식(active matrix type) 전계발광 표시장치에서는 화소에 인가되는 전류를 제어하는 전압이 스토리지 캐패시터(storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 유지해 줌으로써, 게이트 배선 수에 관계없이 한 화면이 표시되는 동안 발광상태를 유지하도록 구동된다.

[0007] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.

[0008] 도 1에 도시된 바와 같이, 종래 전계발광 표시장치는 기판(10)과, 상기 기판(10) 상에 위치하는 구동 박막트랜지스터(Td)와, 상기 구동 박막트랜지스터(Td)에 연결되는 발광다이오드(D)를 포함한다.

[0009] 유리 또는 플라스틱으로 이루어지는 상기 기판(10) 상에는 반도체층(20)이 형성된다. 상기 반도체층(20)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.

[0010] 반도체층(20) 상부에는 절연물질로 이루어진 게이트 절연막(26)이 기판(10) 전면에서 형성된다. 게이트 절연막(26)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.

[0011] 게이트 절연막(26) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(30)이 반도체층(20)의 중앙에 대응하여 형성된다.

- [0012] 게이트전극(30) 상부에는 절연물질로 이루어진 층간 절연막(36)이 기판(10) 전면에 형성된다. 층간 절연막(36)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.
- [0013] 층간 절연막(36)은 반도체층(20)의 양측을 노출하는 제 1 및 제 2 콘택홀(37, 38)을 갖는다. 제 1 및 제 2 콘택홀(37, 38)은 게이트 전극(30)의 양측에 게이트 전극(30)과 이격되어 위치한다.
- [0014] 층간 절연막(36) 상부에는 금속과 같은 도전성 물질로 소스 전극(40)과 드레인 전극(42)이 형성된다.
- [0015] 상기 반도체층(20)과, 상기 게이트 전극(30)과, 상기 소스 전극(40)과, 상기 드레인 전극(42)은 상기 구동 박막 트랜지스터(Td)를 이룬다.
- [0016] 도시하지 않았으나, 상기 기판(10) 상에는, 제 1 및 제 2 방향을 따라 각각 연장되는 게이트 배선 및 데이터 배선, 상기 게이트 배선 및 상기 데이터 배선에 연결되는 스위칭 박막트랜지스터, 상기 게이트 배선 및 상기 데이터 배선 중 어느 하나와 평행하게 이격하는 파워 배선이 형성될 수 있다.
- [0017] 상기 게이트 배선과 상기 데이터 배선은 교차하여 화소영역을 정의하며, 상기 구동 박막트랜지스터(Td)는 상기 스위칭 박막트랜지스터에 연결된다. 또한, 상기 화소영역에는 스토리지 캐패시터가 구비된다.
- [0018] 상기 구동 박막트랜지스터(Td)의 상기 드레인 전극(42)을 노출하는 드레인 콘택홀(52)을 갖는 보호층(50)이 상기 구동 박막트랜지스터(Td)를 덮으며 형성된다.
- [0019] 상기 보호층(50) 상에는 상기 드레인 콘택홀(52)을 통해 상기 구동 박막트랜지스터(Td)의 상기 드레인 전극(42)에 연결되는 제 1 전극(60)이 형성된다. 또한, 상기 보호층(50) 상에는 상기 제 1 전극(60)의 가장자리를 덮는 बैं크(70)가 형성된다. 상기 बैं크(70)는 상기 제 1 전극(60)의 중앙을 노출하는 개구를 갖는다.
- [0020] 상기 제 1 전극(60) 상에는 발광층(62)과 제 2 전극(64)이 순차 적층된다.
- [0021] 상기 제 1 전극(60), 상기 제 1 전극(60)과 마주하는 상기 제 2 전극(64), 상기 제 1 및 제 2 전극(60, 64) 사이에 위치하는 상기 발광층(62)은 상기 발광 다이오드(D)를 이룬다.
- [0023] 한편, 일반적으로 상기 발광층(62)은 열증착 공정에 의해 형성된다. 그러나, 표시장치가 대형화됨에 따라 증착 공정에 의해 발광층(62)을 형성하는데 한계가 있으며, 최근에는 용액 공정에 의해 상기 발광층(62)을 형성하는 방법이 제안되고 있다.
- [0025] 그러나, 용액 공정에 의해 발광층(62)을 형성하는 경우, 개구율이 감소하거나 개구영역의 일부에 발광층이 형성되지 않는 발광층의 미도포 문제가 발생한다.
- [0026] 즉, 용액 공정으로 형성되는 발광다이오드를 포함하는 전계발광 표시장치의 휘도가 감소하거나 표시품질이 저하되는 문제가 발생한다.

발명의 내용

해결하려는 과제

- [0028] 본 발명은, 종래 전계발광 표시장치의 개구율 감소 및 발광층의 미도포 문제를 해결하고자 한다.

과제의 해결 수단

- [0030] 상기 과제의 해결을 위하여, 본 발명은, 화소를 포함하는 기판과; 상기 화소에 대응하여 상기 기판 상부에 위치하고, 마주하는 제 1 및 제 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와; 상기 화소의 제 1 측에 대응되며 상기 제 1 전극의 끝을 덮는 절연패턴과; 상기 화소의 경계에 위치하며, 상기 제 1 측에서 상기 절연패턴을 덮고 상기 제 1 측과 인접한 상기 화소의 제 2 측에서 상기 제 1 전극의 끝

을 덮는 बैं크를 포함하는 전계발광 표시장치를 제공한다.

발명의 효과

- [0032] 본 발명에 따른 전계발광 표시장치에서는, 화소영역의 모서리를 덮도록 화소영역의 양단에 절연물질 패턴이 형성되며, 이에 따라 용액 공정에 의한 개구율 감소 및 유효 발광영역에서의 발광층 미도포 문제가 해결된다.
- [0033] 따라서, 전계발광 표시장치의 휘도와 표시품질이 향상된다.

도면의 간단한 설명

- [0035] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.
- 도 2는 개구율 저하를 설명하기 위한 전계발광 표시장치에서의 개략적인 평면도이다.
- 도 3은 도 2의 III-III 선을 따라 절단한 단면도이다.
- 도 4는 발광층 미도포 문제를 설명하기 위한 전계발광 표시장치의 개략적인 평면도이다.
- 도 5는 도 4의 V-V 선을 따라 절단한 단면도이다.
- 도 6은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.
- 도 7은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- 도 8은 도 7의 VIII-VIII 선을 따라 절단한 단면도이다.
- 도 9는 도 7의 IX-IX 선을 따라 절단한 단면도이다.
- 도 10은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- 도 11은 모서리가 라운드 형상인 화소와 본 발명의 전계발광 표시장치의 화소에서의 개구율을 설명하기 위한 개략적인 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 전술한 바와 같이, 용액 공정에 의해 발광층이 형성되는 전계발광 표시장치에서는, 개구율 감소 또는 발광층 미도포 문제가 발생하는데, 이러한 문제에 대하여 구체적으로 설명한다.
- [0037] 도 2는 개구율 저하를 설명하기 위한 전계발광 표시장치에서의 개략적인 평면도이고, 도 3은 도 2의 III-III 선을 따라 절단한 단면도이다.
- [0038] 도 2 및 도 3에 도시된 바와 같이, 전계발광 표시장치는 다수의 화소(P)를 포함하며, 각 화소에는 제 1 전극(60), 발광층(62) 및 제 2 전극(미도시)을 포함하는 발광다이오드가 형성된다.
- [0039] 또한, 각 화소(P)를 둘러싸며 बैं크(70)가 형성된다. 상기 बैं크(70)는 상기 제 1 전극(60)의 가장자리를 덮고 상기 제 1 전극(60)의 중앙을 노출한다.
- [0040] 전술한 바와 같이, 상기 발광층(62)은 용액 공정에 의해 형성되는데, 용액 상태의 발광물질이 건조되는 과정에서 발광층(62)의 끝이 중앙보다 두껍게 되는 파일-업(pile-up, 또는 커피-링 효과) 문제가 발생할 수 있다.
- [0041] 이러한 파일-업 문제를 방지하기 위해, बैं크(70)가 친수성의 제 1 बैं크(72)와 소수성의 제 2 बैं크(74)를 포함하도록 형성된다. (이중 बैं크) 이 경우, 화소(P)의 가장자리에서 친수성의 제 1 बैं크(72)에 의해 발광물질 용액이 잘 퍼지게 되어 파일-업 문제가 다소 개선될 수 있다.
- [0042] 그런데, 파일-업 문제 개선을 위해 형성되는 제 1 बैं크(72)는 제 1 전극(60)의 끝을 덮기 때문에, 제 1 बैं크(72)와 제 1 전극(60)이 중첩되는 면적만큼 전계발광 표시장치의 개구율이 저하된다.
- [0044] 한편, 이와 같은 개구율 저하 문제를 막기 위해, 단일 बैं크를 이용하는 전계발광 표시장치가 제안된 바 있다.

그러나, 단일 뱅크를 이용하는 전계발광 표시장치에서는 화소의 모서리 부분에 발광층이 도포되지 않는 문제가 발생하며, 이러한 문제를 막기 위해 화소의 모서리를 라운드 형상으로 형성하는 구조의 전계발광 표시장치가 제안되었다.

- [0045] 도 4는 발광층 미도포 문제를 설명하기 위한 전계발광 표시장치의 개략적인 평면도이고, 도 5는 도 4의 V-V 선을 따라 절단한 단면도이다.
- [0046] 도 4 및 도 5에 도시된 바와 같이, 전계발광 표시장치는 다수의 화소(P)를 포함하며, 각 화소에는 제 1 전극(60), 발광층(62) 및 제 2 전극(미도시)을 포함하는 발광다이오드가 형성된다.
- [0047] 또한, 각 화소(P)를 둘러싸며 뱅크(70)가 형성된다. 상기 뱅크(70)는 상기 제 1 전극(60)의 가장자리를 덮고 상기 제 1 전극(60)의 중앙을 노출한다.
- [0048] 진술한 바와 같이, 상기 발광층(62)은 용액 공정에 의해 형성되는데, 화소(P)의 모서리에서 뱅크(70)가 라운드 형상을 갖도록 형성함으로써 발광물질 용액이 화소(P)의 모서리에 도포되도록 한다.
- [0049] 이때, 상기 뱅크(70)는 단일층 구조를 가져, 이중 뱅크에 의한 개구율 감소 문제를 방지한다.
- [0050] 그러나, 화소(P)의 모서리에서 뱅크(70)가 라운드 형상을 갖지만, 화소(P)의 모서리에 발광층(62)이 완전히 형성되도록 하기에는 한계가 있다. 즉, 뱅크(70)의 평면 형상 변화만으로 발광층(62) 미도포 문제를 해결하기에 한계가 있다.
- [0051] 또한, 화소(P)의 모서리에서 뱅크(70)가 라운드 형상을 갖는 만큼 전계발광 표시장치의 개구율은 여전히 감소한다.
- [0052] 더욱이, 발광층(62) 미도포 영역에서 제 1 전극(60)과 제 2 전극의 쇼트 문제가 발생할 수도 있다.
- [0054] 이러한 문제를 해결하기 위해, 본 발명은, 화소를 포함하는 기관과; 상기 화소에 대응하여 상기 기관 상부에 위치하고, 마주하는 제 1 및 제 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와; 상기 화소의 제 1 측에 대응되며 상기 제 1 전극의 끝을 덮는 절연패턴과; 상기 화소의 경계에 위치하며, 상기 제 1 측에서 상기 절연패턴을 덮고 상기 제 1 측과 인접한 상기 화소의 제 2 측에서 상기 제 1 전극의 끝을 덮는 뱅크를 포함하는 전계발광 표시장치를 제공한다.
- [0055] 본 발명의 전계발광 표시장치는, 상기 기관과 상기 발광다이오드 사이에 위치하는 구동부를 더 포함하고, 상기 절연패턴은 상기 구동부에 대응된다.
- [0056] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 측에서 상기 제 1 전극과 상기 뱅크는 평면적으로 이격한다.
- [0057] 본 발명의 전계발광 표시장치에 있어서, 상기 뱅크는, 상기 제 1 측에서 상기 절연패턴과 접촉하고 상기 제 2 측에서 상기 제 1 전극과 접촉한다.
- [0058] 본 발명의 전계발광 표시장치에 있어서, 상기 화소의 모서리에서 상기 제 1 전극은 상기 절연패턴에 의해 덮인다.
- [0059] 본 발명의 전계발광 표시장치는, 상기 기관 상에 위치하는 박막트랜지스터와; 상기 박막트랜지스터를 덮고 상기 발광다이오드 하부에 위치하는 보호층을 더 포함하고, 상기 제 1 측에서 상기 절연패턴과 상기 보호층이 접촉하고, 상기 제 2 측에서 상기 뱅크와 상기 보호층이 접촉한다.
- [0060] 본 발명의 전계발광 표시장치에 있어서, 상기 절연패턴은 서로 이격되며 각 화소에 대응되는 다수의 패턴을 포함한다.
- [0061] 본 발명의 전계발광 표시장치에 있어서, 상기 절연패턴은 친수성 물질로 이루어지고, 상기 뱅크는 소수성 물질로 이루어진다.
- [0062] 본 발명의 전계발광 표시장치에 있어서, 상기 발광층은 용액 공정에 의해 형성된다.
- [0064] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.
- [0065] 도 6은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.

- [0066] 도 6에 도시한 바와 같이, 전계발광 표시장치에는, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL), 데이터배선(DL) 및 파워배선(PL)이 형성되고, 화소영역(P)에는, 스위칭 박막트랜지스터(Ts), 구동 박막트랜지스터(Td), 스토리지 캐패시터(Cst), 발광다이오드(D)가 형성된다. 도시하지 않았으나, 구동 박막트랜지스터(Td)의 문턱 전압을 보상하기 위한 보상 회로부가 더 형성될 수 있다.
- [0067] 스위칭 박막트랜지스터(Ts), 구동 박막트랜지스터(Td), 스토리지 캐패시터(Cst), 보상 회로부는 구동부로 지칭될 수 있다.
- [0068] 스위칭 박막트랜지스터(Ts)는 게이트배선(GL) 및 데이터배선(DL)에 연결되고, 구동 박막트랜지스터(Td) 및 스토리지 캐패시터(Cst)는 스위칭 박막트랜지스터(Ts)와 파워배선(PL) 사이에 연결되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)에 연결된다.
- [0069] 이러한 전계발광 표시장치에서, 게이트배선(GL)에 인가된 게이트신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되면, 데이터배선(DL)에 인가된 데이터신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트전극과 스토리지 캐패시터(Cst)의 일 전극에 인가된다.
- [0070] 구동 박막트랜지스터(Td)는 게이트전극에 인가된 데이터신호에 따라 턴-온 되며, 그 결과 데이터신호에 비례하는 전류가 파워배선(PL)으로부터 구동 박막트랜지스터(Td)를 통하여 발광다이오드(D)로 흐르게 되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 흐르는 전류에 비례하는 휘도로 발광한다.
- [0071] 이때, 스토리지 캐패시터(Cst)에는 데이터신호에 비례하는 전압으로 충전되어, 일 프레임(frame) 동안 구동 박막트랜지스터(Td)의 게이트전극의 전압이 일정하게 유지되도록 한다.
- [0072] 따라서, 전계발광 표시장치는 게이트신호 및 데이터신호에 의하여 원하는 영상을 표시할 수 있다.
- [0074] 도 7은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- [0075] 도 7에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 발광다이오드(미도시)가 형성되며 제 1 방향(X) 및 제 2 방향(Y)으로 배열된 다수의 화소(P)와, 제 1 방향(X)을 따라 연장되며 상기 제 2 방향(Y)으로 인접한 화소(P)의 경계에 위치하는 절연패턴(170)과, 상기 화소(P)의 네 측을 둘러싸는 बैं크(180)를 포함한다.
- [0076] 예를 들어, 제 1 방향(X)을 따라 인접하는 제 1 및 제 2 화소(P1, P2)가 정의된 경우, 절연패턴(170)은 제 1 및 제 2 화소(P1, P2)의 제 1 측에 대응되는 제 1 패턴(172)과 제 1 측과 마주하는 제 1 및 제 2 화소(P1, P2)의 제 2 측에 대응되는 제 2 패턴(174)을 포함할 수 있다. 절연패턴(170)은 구동 박막트랜지스터(도 5의 Td), 스위칭 박막트랜지스터(도 5의 Ts), 보상회로 등을 포함하는 구동부에 대응될 수 있다.
- [0077] 화소(P)가 단변과 장변을 갖는 경우, 절연패턴(170)은 화소(P)의 단변에 대응될 수 있다.
- [0078] 즉, 절연패턴(170)은 화소(P)의 모서리에 대응되며 발광다이오드의 제 1 전극(160) 끝을 덮는다. 따라서, 본 발명의 전계발광 표시장치(100)에서는, 화소(P)의 모서리의 절연패턴(170)에 의해 제 1 전극(160)과 발광층은 접촉하지 않기 때문에 화소(P)의 모서리는 발광 영역으로 기능하지 않는다.
- [0079] 전술한 바와 같이, 발광다이오드의 발광층(미도시)이 용액 공정에 의해 형성되는 경우, 화소(P)의 모서리에 발광물질 용액이 미도포되는 문제가 발생한다. 그러나, 본 발명의 전계발광 표시장치(100)에서는, 화소(P)의 모서리는 발광 영역으로 기능하지 않기 때문에, 발광층 미도포 영역이 발생되더라도 화소(P)의 발광 특성에는 문제가 발생되지 않는다.
- [0080] 또한, 화소(P)의 모서리에 발광층 미도포 영역이 발생되더라도, 절연패턴(170)에 의해 제 1 전극(160)과 제 2 전극(미도시)의 쇼트 문제는 발생하지 않는다.
- [0081] 더욱이, 화소(P)의 모서리에서 절연패턴(170)이 라운드 형상을 갖지 않기 때문에, बैं크의 라운드 형상에 의한 유효 개구 영역 감소 문제를 방지할 수 있다.
- [0082] 도 7에서, 제 1 및 제 2 절연패턴(172, 174) 각각은 제 1 방향을 따라 배열된 화소열 전체에 대하여 일체로 형성되고 있다.
- [0083] 이와 달리, 제 1 및 제 2 절연패턴(172, 174) 각각은 각 화소(P)의 모서리를 덮으며 다수의 패턴들로 이루어질

수 있다. 즉, 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 평면도인 도 10에서 보여지는 바와 같이, 제 1 방향(X)을 따라 배열된 제 1 및 제 2 화소(P1, P2) 각각의 모서리를 덮으며 제 1 및 제 2 화소(P1, P2) 각각에 대응되는 다수의 제 1 절연패턴(172)이 제 1 방향(X)을 따라 서로 이격하며 배열되고, 다수의 제 1 절연패턴(172)과 제 2 방향(Y)을 따라 이격된 다수의 제 2 절연패턴(174)이 제 1 방향(X)을 따라 서로 이격하며 배열될 수 있다.

- [0084] 또한, बैंक(180)는 제 1 및 제 2 화소(P1, P2)의 제 1 측 및 제 2 측뿐만 아니라 제 1 및 제 2 측을 연결하는 제 3 및 제 4 측에도 형성된다. बैंक(180)는 인접한 화소(P) 간에 발광물질 용액이 섞이는 것을 방지하는 댐 역할을 한다.
- [0085] 본 발명의 전계발광 표시장치(100)에서, 화소(P)의 제 3 및 제 4 측에는 단일층 구조의 बैंक(180)만이 형성되기 때문에, 종래 이중 बैंक 구조에 의한 개구율 감소 문제 역시 방지된다.
- [0086] 만약, 절연패턴(170)이 제 3 및 제 4 측에도 형성되는 경우, 절연패턴(170)에 의해 화소(P)의 개구율이 감소한다. 그러나, 본 발명에서는, 화소(P)의 제 3 및 제 4 측에 절연패턴(170) 없이 बैंक(180)가 형성되기 때문에, 개구율이 향상된다.
- [0087] 도 8은 도 7의 VIII-VIII 선을 따라 절단한 단면도이고, 도 9는 도 7의 IX-IX 선을 따라 절단한 단면도이다.
- [0088] 도 8 및 도 9에 도시된 바와 같이, 다수의 화소(도 7의 P)가 정의된 기판(110)과, 제 1 기판(110) 상에 각 화소(P)에 대응하여 위치하는 구동 박막트랜지스터(Td)와, 구동 박막트랜지스터(Td)에 연결되며 각 화소영역(P)에 대응하여 위치하는 발광다이오드(D)와, 각 화소(P)의 제 1 및 제 2 측에 위치하는 절연패턴(170)과, 각 화소(P)를 둘러싸는 बैंक(180)를 포함한다.
- [0089] 기판(110) 상에는, 제 1 및 제 2 방향을 따라 각각 연장되는 게이트 배선(도 5의 GL) 및 데이터 배선(도 5의 DL), 게이트 배선(GL) 및 상기 데이터 배선(DL)에 연결되는 스위칭 박막트랜지스터(도 5의 Ts), 게이트 배선(GL) 및 데이터 배선(DL) 중 어느 하나와 평행하게 이격하는 파워 배선(도 5의 PL)이 형성될 수 있다.
- [0090] 게이트 배선(GL)과 데이터 배선(DL)은 교차하여 화소(P)를 정의하며, 구동 박막트랜지스터(Td)는 스위칭 박막트랜지스터(Ts)에 연결된다. 또한, 화소(P)에는 스토리지 캐패시터(도 5의 Cst)가 구비될 수 있다.
- [0091] 기판(110)은 유리 기판 또는 플렉서블한 플라스틱 기판일 수 있다. 예를 들어, 기판(110)은 폴리이미드 기판일 수 있다.
- [0092] 기판(110) 상에는 반도체층(120)이 형성된다. 반도체층(120)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.
- [0093] 반도체층(120)은 산화물 반도체 물질로 이루어질 경우 반도체층(120) 하부에는 차광패턴(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(120)으로 빛이 입사되는 것을 방지하여 반도체층(120)이 빛에 의해 열화되는 것을 방지한다. 이와 달리, 반도체층(120)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 반도체층(120)의 양 가장자리에 불순물이 도핑되어 있을 수 있다.
- [0094] 반도체층(120) 상부에는 절연물질로 이루어진 게이트 절연막(122)이 기판(110) 전면에서 형성된다. 게이트 절연막(122)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.
- [0095] 게이트 절연막(122) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(130)이 반도체층(120)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(122) 상부에는 게이트 배선(GL)과 스토리지 캐패시터(Cst)의 제1 캐패시터 전극(미도시)이 형성될 수 있다. 게이트 배선(GL)은 제1방향을 따라 연장되고, 제1 캐패시터 전극은 상기 게이트 전극(130)에 연결될 수 있다.
- [0096] 도 8에서는, 게이트 절연막(122)이 기판(110) 전면에서 형성되어 있다. 이와 달리, 게이트 절연막(122)은 게이트 전극(130)과 동일한 모양으로 패터닝될 수도 있다.
- [0097] 게이트전극(130) 상부에는 절연물질로 이루어진 층간 절연막(136)이 기판(110) 전면에서 형성된다. 층간 절연막(136)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.
- [0098] 층간 절연막(136)은 반도체층(120)의 양측을 노출하는 제 1 및 제 2 콘택홀(137, 138)을 갖는다. 제 1 및 제 2 콘택홀(137, 138)은 게이트 전극(130)의 양측에 게이트 전극(130)과 이격되어 위치한다.

- [0099] 도 8에서, 제 1 및 제 2 콘택홀(137, 138)은 게이트 절연막(122) 내에도 형성된다. 이와 달리, 게이트 절연막(122)이 게이트 전극(130)과 동일한 모양으로 패터닝될 경우, 제 1 및 제 2 콘택홀(137, 138)은 층간 절연막(136) 내에만 형성될 수도 있다.
- [0100] 층간 절연막(136) 상에는 금속과 같은 도전성 물질로 이루어지는 소스 전극(140)과 드레인 전극(142)이 형성된다. 또한, 층간 절연막(136) 상에는 제 2 방향을 따라 연장되는 데이터 배선(DL)과 전원 배선(PL) 및 제 2 캐패시터 전극(미도시)이 형성될 수 있다.
- [0101] 소스 전극(140)과 드레인 전극(142)은 게이트 전극(130)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(137, 138)을 통해 반도체층(120)의 양측과 접촉한다. 데이터 배선(DL)은 제 2 방향을 따라 연장되어 게이트 배선(GL)과 교차함으로써 화소영역(P)을 정의하며, 고전위 전압을 공급하는 파워 배선(PL)은 데이터 배선(DL)과 이격되어 위치한다. 이와 달리, 파워 배선(PL)은 게이트 배선(GL)과 동일 층에 상기 게이트 배선(GL)과 평행하게 이격하여 위치함으로써, 데이터 배선(DL)과 교차하도록 형성될 수도 있다. 제 2 캐패시터 전극은 소스 전극(140)과 연결되고 제 1 캐패시터 전극과 중첩함으로써, 제 1 및 제 2 캐패시터 전극 사이의 층간 절연막(136)을 유전체층으로 하여 스토리지 캐패시터(Cst)를 이룬다.
- [0102] 반도체층(120)과, 게이트 전극(130), 소스 전극(140), 드레인 전극(142)은 구동 박막트랜지스터(Td)를 이루며, 구동 박막트랜지스터(Td)는 반도체층(120)의 상부에 게이트 전극(130), 소스 전극(140) 및 드레인 전극(142)이 위치하는 코플라나(coplanar) 구조를 가진다.
- [0103] 이와 달리, 구동 박막트랜지스터(Td)는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 전극과 드레인 전극이 위치하는 역 스테거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.
- [0104] 전술한 바와 같이, 기판(110) 상에는 스위칭 박막트랜지스터(Ts)가 더 형성되는데, 스위칭 박막트랜지스터(Ts)는 구동 박막트랜지스터(Td)와 실질적으로 동일한 구조를 갖는다.
- [0105] 구동 박막트랜지스터(Td)의 게이트 전극(130)은 스위칭 박막트랜지스터(Ts)의 드레인 전극(미도시)에 연결되고 구동 박막트랜지스터(Td)의 소스 전극(140)은 파워 배선(PL)에 연결된다. 또한, 스위칭 박막트랜지스터(Ts)의 게이트 전극(미도시)과 소스 전극(미도시)은 게이트 배선(GL) 및 데이터 배선(DL)에 각각 연결된다.
- [0106] 구동 박막트랜지스터(Td)의 드레인 전극(142)을 노출하는 드레인 콘택홀(152)을 갖는 보호층(150)이 구동 박막트랜지스터(Td)를 덮으며 형성된다.
- [0107] 보호층(150) 상에는 드레인 콘택홀(152)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(142)에 연결되는 제 1 전극(160)이 각 화소 영역(P) 별로 분리되어 형성된다. 제 1 전극(160)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어질 수 있다. 예를 들어, 제 1 전극(160)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0108] 한편, 본 발명의 전계발광 표시장치(100)가 상부 발광 방식(top-emission type)인 경우, 제 1 전극(160) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있다. 예를 들어, 반사전극 또는 반사층은 은(Ag), 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 예를 들어, 제 1 전극(160)은 ITO/Ag/ITO의 삼중층 구조를 가질 수 있다.
- [0109] 또한, 보호층(150) 상에는 제 1 방향(도 7의 X)을 따라 절연패턴(170)이 형성된다. 절연패턴(170)은 화소(P)의 모서리에 대응되어 제 1 전극(160)의 끝을 덮는다. 즉, 절연패턴(170)은 화소(P)의 제 1 측 및 제 2 측에 대응하여 형성되어 제 1 전극(160)의 제 1 및 제 2 측 끝을 덮는다.
- [0110] 절연패턴(170)은 친수성의 유기절연물질 또는 무기절연물질로 이루어질 수 있다. 예를 들어, 절연패턴(170)은 산화실리콘(SiO_2), 질화실리콘(SiN_x)과 같은 무기절연물질 또는 포토아크릴, 폴리이미드와 같은 유기절연물질로 이루어질 수 있다.
- [0111] 또한, 보호층(150)과 절연패턴(170) 상에는 화소(P)를 둘러싸는 बैं크(bank)(180)가 즉, बैं크(bank)(180)는 화소(P)의 제 1 및 제 2 측에서 절연패턴(170) 상에 형성되며 화소(P)의 제 3 및 제 4 측에서 보호층(150) 상에 형성된다. 따라서, 화소(P)의 제 1 및 제 2 측에서 बैं크(bank)(180)는 기판(110)으로부터 제 1 높이를 갖고, 화소(P)의 제 3 및 제 4 측에서 बैं크(bank)(180)는 기판(110)으로부터 제 1 높이보다 작은 제 2 높이를 가질 수 있다.
- [0112] 화소(P)의 제 3 및 제 4 측에서 बैं크(bank)(180)는 제 1 전극(160)의 끝을 덮는다. 즉, बैं크(bank)(180)는 화소(P)의 제 1

및 제 2 측에서 절연패턴(170)과 접촉하고 제 3 및 제 4 측에서 제 1 전극(160)과 접촉한다.

- [0113] 한편, 화소(P)의 제 1 및 제 2 측에서 뱅크(180)는 제 1 전극(160)과 평면적으로 이격될 수 있다.
- [0114] 뱅크(180)는 소수성의 유기절연물질 또는 무기절연물질로 이루어질 수 있다. 예를 들어, 뱅크(180)는 산화알루미늄(Al_2O_3), 산화크롬(CrO_x)과 같은 무기절연물질 또는 불소(F) 또는 규소(Si)가 첨가된 포토아크릴, 폴리이미드와 같은 유기절연물질로 이루어질 수 있다.
- [0115] 뱅크(180)로 둘러싸인 영역에서, 제 1 전극(160) 상에 발광층(162)이 형성된다. 발광층(162)은 액체 상태의 발광물질을 이용한 용액 공정(solution process)에 의해 형성된다.
- [0116] 즉, 발광물질이 용매에 녹아있는 발광물질 잉크를 용액 공정에 의해 코팅한 후 용매를 건조시켜 발광층(162)이 형성된다. 예를 들어, 용액 공정은 잉크젯 코팅(inkjet coating) 공정, 슬릿 코팅(slits coating) 공정, 스핀 코팅(spin coating) 공정, 프린팅(printing) 공정, 드랍 코팅(drop coating) 공정 중 어느 하나일 수 있으나, 이에 한정되지 않는다.
- [0117] 발광층(162)은 인광화합물 또는 형광 화합물과 같은 유기발광물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0118] 발광층(162)은 발광물질로 이루어지는 발광물질층(emitting material layer)의 단일층 구조일 수 있다. 또한, 발광 효율을 높이기 위해, 발광층(162)은 상기 제 1 전극(160)과 발광물질층 사이에 순차적으로 적층되는 정공 주입층(hole injection layer) 및 정공수송층(hole transporting layer)과, 발광물질층 상에 순차적으로 적층되는 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)을 더 포함할 수 있다.
- [0119] 용액 공정에서, 발광물질 용액(발광물질 잉크)은 화소(P)의 중앙에 드롭된 후 화소(P) 전체로 퍼지게 되는데, 화소(P)의 모서리에는 발광물질 용액이 미도포될 수 있다.
- [0120] 그러나, 본 발명에서는, 화소(P)의 모서리에 절연패턴(170)이 형성되기 때문에, 발광물질 용액이 미도포되는 영역이 발생되더라도 이는 절연패턴(170)에 대응된다. 따라서, 발광층 미도포에 의한 표시품질 저하, 제 1 전극(160)과 제 2 전극(164)의 쇼트 문제가 방지된다.
- [0121] 또한, 모서리가 라운드 형상인 화소와 본 발명의 전계발광 표시장치의 화소에서의 개구율을 설명하기 위한 도 11을 참조하면, 화소의 모서리를 라운드 처리하지 않고 절연패턴이 화소의 모서리를 덮도록 함으로써 화소(P)의 개구율이 증가한다.
- [0122] 발광층(162)이 형성된 기판(110) 상부로 제 2 전극(164)이 형성된다. 제 2 전극(164)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다. 예를 들어, 제 2 전극(164)은 알루미늄(Al), 마그네슘(Mg), 알루미늄-마그네슘 합금(AlMg), 마그네슘-은 합금(MgAg) 중 어느 하나로 이루어질 수 있다.
- [0123] 본 발명의 전계발광 표시장치(100)가 상부 발광 방식인 경우, 제 2 전극(164)은 빛이 투과되도록 비교적 얇은 두께를 가질 수 있다. 한편, 본 발명의 전계발광 표시장치(100)가 하부 발광 방식인 경우, 제 2 전극(164)은 반사전극으로 이용된다.
- [0124] 제 1 전극(160)과, 제 1 전극(160)과 마주하는 제 2 전극(164)과, 제 1 및 제 2 전극(160, 164) 사이에 위치하는 발광층(162)은 발광다이오드(D)를 이룬다.
- [0126] 전술한 바와 같이, 본 발명의 전계발광 표시장치(100)에서는, 절연패턴(170)이 화소(P)의 모서리를 덮도록 화소(P)의 제 1 및 제 2 측만에 형성되며, 이에 따라 발광층 미도포에 의한 표시품질 저하 문제 없이 개구율이 향상된다.
- [0128] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

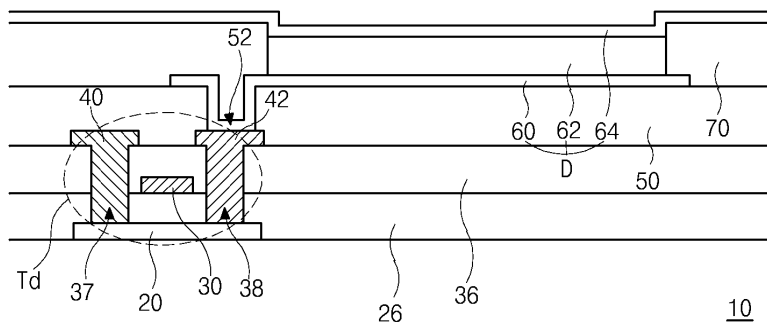
부호의 설명

[0130]

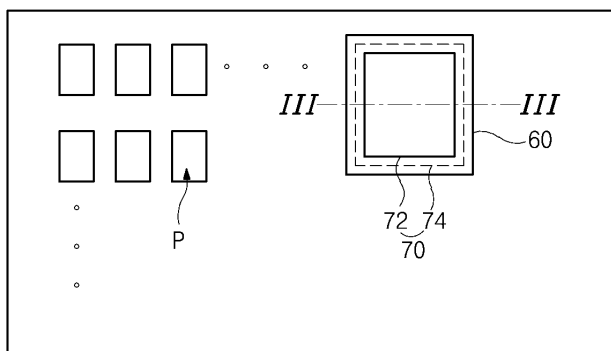
100: 전계발광 표시장치 110: 기판
120: 반도체층 122: 게이트 절연막
130: 게이트 전극 136: 층간 절연막
140: 소스 전극 142: 드레인 전극
150: 보호층 160: 제 1 전극
162: 발광층 164: 제 2 전극
170: 절연패턴 180: बैं크
Td: 구동 박막트랜지스터 D: 발광다이오드

도면

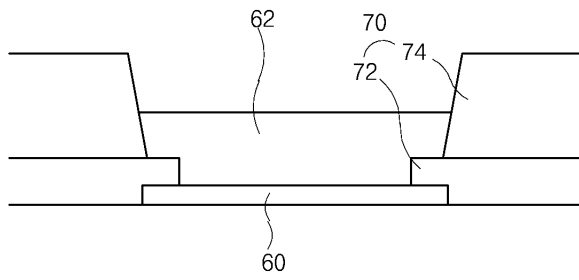
도면1



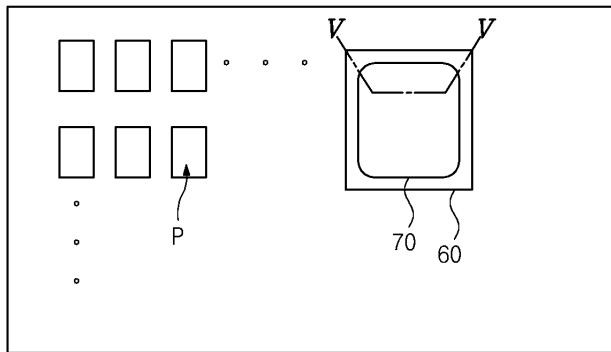
도면2



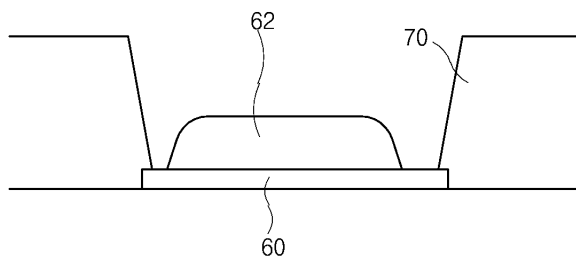
도면3



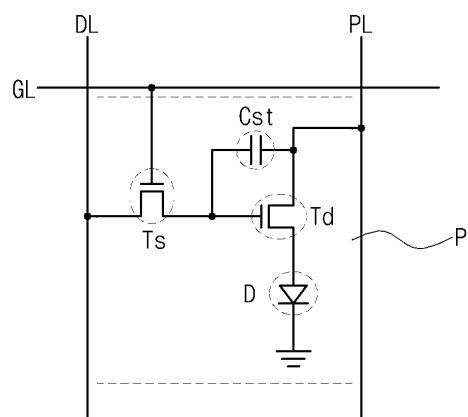
도면4



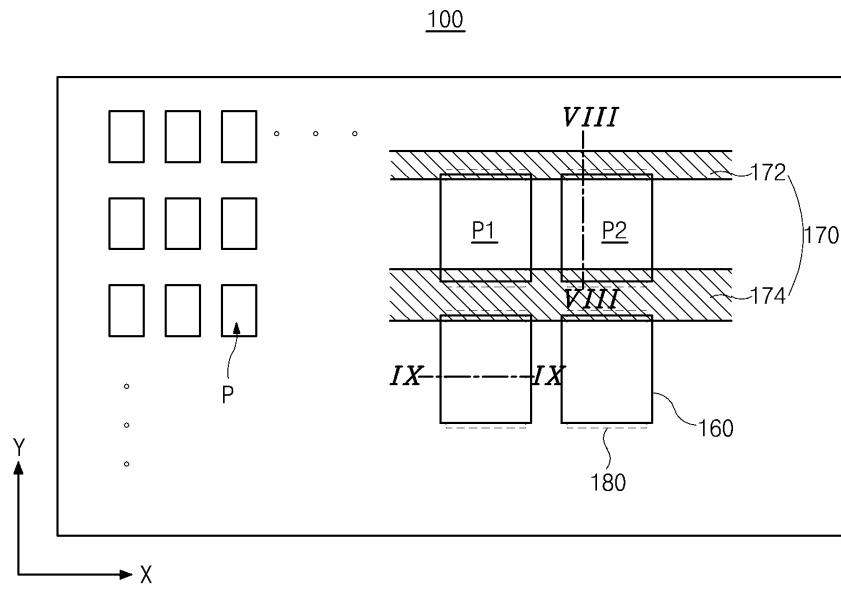
도면5



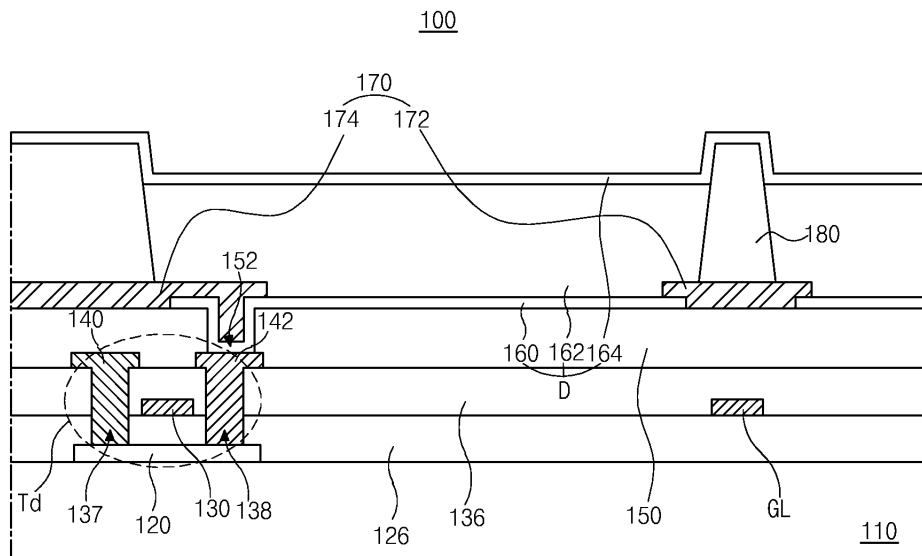
도면6



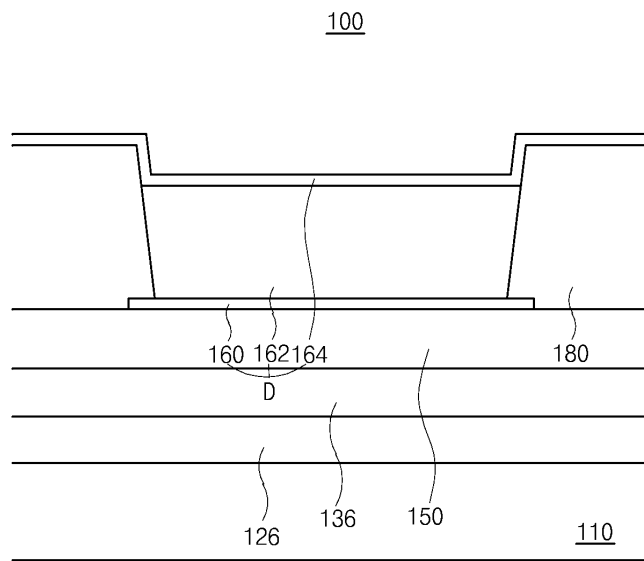
도면7



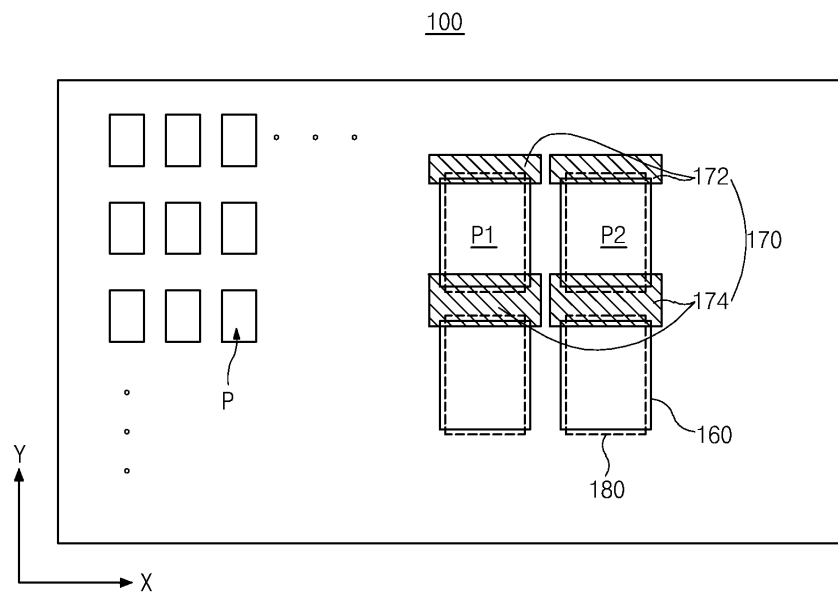
도면8



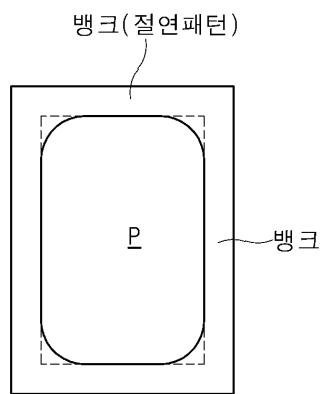
도면9



도면10



도면11



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190068878A	公开(公告)日	2019-06-19
申请号	KR1020170169097	申请日	2017-12-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김강현 이금영		
发明人	김강현 이금영		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/524 H01L27/3246 H01L27/3258 H01L27/3262 H01L51/5253 H01L27/3248 H01L27/3265 H01L27/1248 H01L51/0003 H01L51/5012 H01L51/5206 H01L51/5218 H01L2251/308 H01L2251/5315		
外部链接	Espacenet		

摘要(译)

本发明提供一种基板，其包括像素。一种发光二极管，设置在与像素相对应的基板上，并且包括位于彼此面对的第一电极和第二电极与第一电极和第二电极之间的发光层；绝缘图案，其对应于像素的第一面并覆盖第一电极的端部；堤设置在像素的边界处并且在第一侧上覆盖绝缘图案并且覆盖在像素的与第一侧相邻的第二侧上的第一电极的端部。

