



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0038145
(43) 공개일자 2019년04월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) G09G 3/20 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 3/2044 (2013.01)
(21) 출원번호 10-2017-0128234
(22) 출원일자 2017년09월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
홍성진
경기도 파주시 월롱면 엘지로 245
배나영
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인로얄

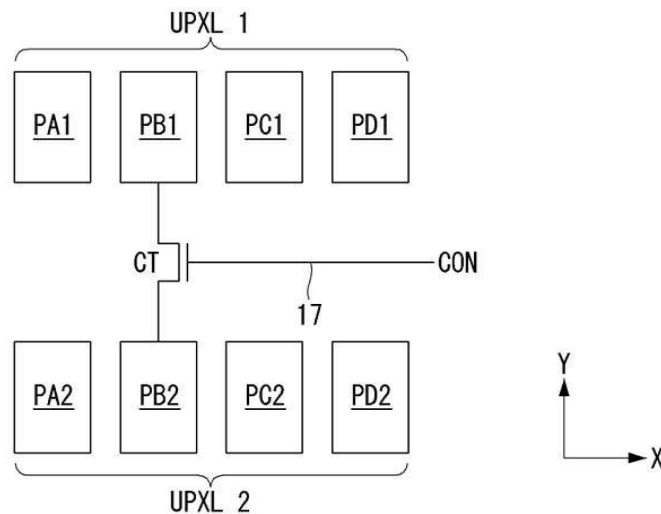
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 전계발광 표시장치 및 그 구동방법

(57) 요약

본 발명의 전계발광 표시장치는 제1 픽셀, 제2 픽셀 및 콘트롤 스위치를 포함한다. 상기 제1 픽셀은 제1 노드에 애노드전극이 접속되고 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제1 발광 소자와, 고전위 전원배선과 상기 제1 노드 사이에 접속된 제1 구동 소자를 갖는다. 상기 제2 픽셀은 제2 노드에 애노드전극이 접속되고 상기 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제2 발광 소자와, 상기 고전위 전원배선과 상기 제2 노드 사이에 접속된 제2 구동 소자를 갖는다. 그리고, 상기 콘트롤 스위치는 상기 제1 노드와 상기 제2 노드 사이에 접속되고, 저계조 영상을 표시하기 위한 제1 구동 모드에서 턴 온 되고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 턴 오프 된다.

대표도 - 도4



(52) CPC특허분류

G09G 2230/00 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/027 (2013.01)

명세서

청구범위

청구항 1

제1 노드에 애노드전극이 접속되고 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제1 발광 소자와, 고전위 전원배선과 상기 제1 노드 사이에 접속된 제1 구동 소자를 갖는 제1 픽셀;

제2 노드에 애노드전극이 접속되고 상기 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제2 발광 소자와, 상기 고전위 전원배선과 상기 제2 노드 사이에 접속된 제2 구동 소자를 갖는 제2 픽셀; 및

상기 제1 노드와 상기 제2 노드 사이에 접속된 콘트롤 스위치를 포함하고,

상기 콘트롤 스위치는, 저계조 영상을 표시하기 위한 제1 구동 모드에서 턴 온 되고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 턴 오프 되는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 저계조 영상은 상기 제1 픽셀과 상기 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 미리 설정된 임계 계조값과 같거나 그보다 낮은 영상을 지시하고,

상기 고계조 영상은 상기 제1 픽셀과 상기 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 상기 임계 계조값보다 높은 영상을 지시하는 전계발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 구동 모드에서,

상기 제1 구동 소자와 상기 제2 구동 소자 중 어느 하나는 자신의 게이트전극에 인가되는 블랙 구동용 데이터전압에 따라 턴 오프 되고,

상기 제1 구동 소자와 상기 제2 구동 소자 중 나머지 하나는 자신의 게이트전극에 인가되는 저계조 구동용 데이터전압에 따라 턴 온 되며,

상기 저계조 구동용 데이터전압은 상기 블랙 구동용 데이터전압보다 더 높은 전계발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 저계조 구동용 데이터전압은 상기 저계조 영상의 평균 계조값에 대응되는 평균 데이터전압보다 더 높은 전계발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 저계조 구동용 데이터전압과 상기 블랙 구동용 데이터전압의 평균 전압은 상기 평균 데이터전압과 동일한 전계발광 표시장치.

청구항 6

제 3 항에 있어서,

상기 제1 구동 모드에서,

상기 제1 구동 소자와 상기 제2 구동 소자 중 나머지 하나에는 상기 저계조 구동용 데이터전압에 대응되는 픽셀

전류가 흐르고,

상기 픽셀 전류는 상기 제1 발광 소자와 상기 제2 발광 소자에 분배되는 전계발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 제1 구동 모드에서,

상기 콘트롤 스위치는 상기 저계조 구동용 데이터전압의 인가 시점부터 1 프레임 동안 턴 온 되는 전계 발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 제1 픽셀과 상기 제2 픽셀은 동일 컬러를 구현하는 전계발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제1 픽셀과 상기 제2 픽셀은 동일한 데이터라인에 연결됨과 아울러 서로 다른 게이트라인에 연결되는 전계 발광 표시장치.

청구항 10

제 8 항에 있어서,

상기 제1 픽셀과 상기 제2 픽셀은 동일한 게이트라인에 연결됨과 아울러 서로 다른 데이터라인에 연결되는 전계 발광 표시장치.

청구항 11

제1 노드에 애노드전극이 접속되고 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제1 발광 소자와, 고전위 전원배선과 상기 제1 노드 사이에 접속된 제1 구동 소자를 갖는 제1 픽셀; 및 제2 노드에 애노드전극이 접속되고 상기 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제2 발광 소자와, 상기 고전위 전원배선과 상기 제2 노드 사이에 접속된 제2 구동 소자를 갖는 제2 픽셀을 갖는 전계발광 표시장치의 구동방법에 있어서,

상기 제1 픽셀과 상기 제2 픽셀에 기입될 입력 영상 데이터를 분석하여, 저계조 영상을 표시하기 위한 제1 구동 모드와 고계조 영상을 표시하기 위한 제2 구동 모드를 분리하는 단계;

상기 제1 구동 모드에서, 상기 제1 노드와 상기 제2 노드 사이에 접속된 콘트롤 스위치를 턴 온 시키는 단계; 및

상기 제2 구동 모드에서 상기 콘트롤 스위치를 턴 오프 시키는 단계를 포함하는 전계발광 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 저계조 영상은 상기 제1 픽셀과 상기 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 미리 설정된 임계 계조값과 같거나 그보다 낮은 영상을 지시하고,

상기 고계조 영상은 상기 제1 픽셀과 상기 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 상기 임계 계조값보다 높은 영상을 지시하는 전계발광 표시장치의 구동방법.

청구항 13

제 12 항에 있어서,

상기 제1 구동 모드에서,

상기 제1 구동 소자와 상기 제2 구동 소자 중 어느 하나는 자신의 게이트전극에 인가되는 블랙 구동용 데이터전압에 따라 턴 오프 되고,

상기 제1 구동 소자와 상기 제2 구동 소자 중 나머지 하나는 자신의 게이트전극에 인가되는 저계조 구동용 데이터전압에 따라 턴 온 되며,

상기 저계조 구동용 데이터전압은 상기 블랙 구동용 데이터전압보다 더 높은 전계발광 표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 저계조 구동용 데이터전압은 상기 저계조 영상의 평균 계조값에 대응되는 평균 데이터전압보다 더 높은 전계발광 표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 저계조 구동용 데이터전압과 상기 블랙 구동용 데이터전압의 평균 전압은 상기 평균 데이터전압과 동일한 전계발광 표시장치의 구동방법.

청구항 16

제 13 항에 있어서,

상기 제1 구동 모드에서,

상기 제1 구동 소자와 상기 제2 구동 소자 중 나머지 하나에는 상기 저계조 구동용 데이터전압에 대응되는 픽셀 전류가 흐르고,

상기 픽셀 전류는 상기 제1 발광 소자와 상기 제2 발광 소자에 분배되는 전계발광 표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 제1 구동 모드에서,

상기 콘트롤 스위치는 상기 저계조 구동용 데이터전압의 인가 시점부터 1 프레임 동안 턴 온 되는 전계 발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 전계발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 전계발광 표시장치로 대별된다. 이 중에서, 액티브 매트릭스 타입(active matrix type)의 전계발광 표시장치는 스스로 발광하는, 대표적인 전계 발광 다이오드인, 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 전계발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 화상 데이터의 계조에 따라 픽셀들에서 구현되는 화상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압" 이라 함)에 따라 OLED에 입력되는 픽셀 전류를 제어한다.

[0004] 일반적으로 구동 TFT가 포화 영역에서 동작할 때, 구동 TFT의 드레인-소스 사이에 흐르는 픽셀 전류(Ids)는 아래와 같이 표현된다.

[0005] $I_{ds} = 1/2 * (\mu * C * W / L) * (V_{gs} - V_{th})^2$

[0006] 여기서, μ 는 전자 이동도를, C는 게이트 절연막의 정전 용량을, W는 구동 TFT의 채널 폭을, 그리고 L은 구동 TFT의 채널 길이를 각각 나타낸다. 그리고, V_{gs} 는 구동 TFT의 게이트-소스 간 전압을 나타내고, V_{th} 는 구동 TFT의 문턱전압(또는 임계전압)을 나타낸다.

[0007] 이러한 픽셀 전류에 따라 OLED의 발광량과 휘도가 결정된다. 다시 말해, 구동 TFT에 흐르는 픽셀 전류에 의해 계조가 표현된다. 픽셀 전류는 게이트-소스 간 전압의 제곱승에 비례하므로, 저계조 영역에서 계조 표현이 어렵다.

[0008] 고해상도, 대면적 패널의 경우 픽셀 사이즈가 작고 구동 TFT의 전류 구동능력이 높다. 전류 구동능력이 높을수록 저계조 영역에서 구동 TFT의 전류 분해능은 낮아지므로 저계조 표현력이 떨어진다. 저계조 표현력을 높이기 위해 종래 기술은, 디더링(Dithering) 기술 또는, 프레임 레이트 콘트롤(Frame Rate Control) 기술과 같은 데이터처리 알고리즘을 사용하고 있으나, 이를 위한 회로 로직이 더 필요하고, 데이터처리 알고리즘으로 인해 저계조 영역에서 계조 단차가 생기는 등 사이드 이펙트(Side effect)가 있다.

발명의 내용

해결하려는 과제

[0009] 따라서, 본 발명은 전술한 문제점을 해결하기 위해 안출된 것으로, 사이드 이펙트를 최소화하고 저계조 표현력을 높일 수 있는 전계발광 표시장치 및 그 구동방법을 제공한다.

과제의 해결 수단

[0010] 본 발명의 전계발광 표시장치는 제1 픽셀, 제2 픽셀 및 콘트롤 스위치를 포함한다. 상기 제1 픽셀은 제1 노드에 애노드전극이 접속되고 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제1 발광 소자와, 고전위 전원배선과 상기 제1 노드 사이에 접속된 제1 구동 소자를 갖는다. 상기 제2 픽셀은 제2 노드에 애노드전극이 접속되고 상기 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제2 발광 소자와, 상기 고전위 전원배선과 상기 제2 노드 사이에 접속된 제2 구동 소자를 갖는다. 그리고, 상기 콘트롤 스위치는 상기 제1 노드와 상기 제2 노드 사이에 접속되고, 저계조 영상을 표시하기 위한 제1 구동 모드에서 턴 온 되고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 턴 오프 된다.

[0011] 본 발명의 전계발광 표시장치의 구동방법은 제1 노드에 애노드전극이 접속되고 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제1 발광 소자와, 고전위 전원배선과 상기 제1 노드 사이에 접속된 제1 구동 소자를 갖는 제1 픽셀; 및 제2 노드에 애노드전극이 접속되고 상기 저전위 픽셀 구동전압의 입력단에 캐소드전극이 접속된 제2 발광 소자와, 상기 고전위 전원배선과 상기 제2 노드 사이에 접속된 제2 구동 소자를 갖는 제2 픽셀을 갖는 전계발광 표시장치의 구동방법으로서, 상기 제1 픽셀과 상기 제2 픽셀에 기입될 입력 영상 데이터를 분석하여, 저계조 영상을 표시하기 위한 제1 구동 모드와 고계조 영상을 표시하기 위한 제2 구동 모드를 분리하는 단계; 상기 제1 구동 모드에서, 상기 제1노드와 상기 제2 노드 사이에 접속된 콘트롤 스위치를 턴 온 시키는 단계; 및 상기 제2 구동 모드에서 상기 콘트롤 스위치를 턴 오프 시키는 단계를 포함한다.

발명의 효과

[0012] 본 발명은 저계조 영상을 표시할 때 2 픽셀들 사이에 연결된 콘트롤 스위치를 턴 온 시키고, 2 픽셀들 중 어느 한 픽셀에서 생성된 픽셀 전류로 2 픽셀들의 발광 소자들을 모두 구동시킨다. 상기 어느 한 픽셀에서 생성된 픽셀 전류는 2 픽셀들의 발광 소자들을 모두 구동시킬 수 있을 만큼 크므로, 상기 어느 한 픽셀에 포함된 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0013] 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0014] 본 발명은 저계조 표현력을 높이기 위해 디더링(Dithering) 기술 또는, 프레임 레이트 콘트롤(Frame Rate Control) 기술과 같은 데이터처리 알고리즘을 사용하지 않기 때문에 그만큼 회로 로직을 간소화할 수 있고, 데이터처리 알고리즘으로 인해 저계조 영역에서 생기는 계조 단차와 같은 사이드 이펙트(Side effect)를 미연에 방지할 수 있다.

도면의 간단한 설명

- [0015] 도 1은 본 발명의 실시예에 따른 전계발광 표시장치를 보여주는 도면이다.
- 도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여주는 도면이다.
- 도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 구동방법을 보여주는 도면이다.
- 도 4는 본 발명의 제1 실시예에 따른 콘트롤 스위치의 일 접속예를 보여주는 도면이다.
- 도 5는 본 발명의 제1 실시예에 따른 제1 픽셀, 제2 픽셀 및 콘트롤 스위치의 구체적인 구성을 보여주는 회로도이다.
- 도 6은 제2 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 파형도이다.
- 도 7은 도 6의 구동 신호들에 따른 도 5의 회로도의 동작을 보여주는 도면이다.
- 도 8은 제1 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 일 파형도이다.
- 도 9a 및 도 9b는 도 8의 구동 신호들에 따른 도 5의 회로도의 동작을 보여주는 도면들이다.
- 도 10은 제1 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 다른 파형도이다.
- 도 11a 및 도 11b는 도 10의 구동 신호들에 따른 도 5의 회로도의 동작을 보여주는 도면들이다.
- 도 12는 본 발명의 제2 실시예에 따른 콘트롤 스위치의 일 접속예를 보여주는 도면이다.
- 도 13은 본 발명의 제2 실시예에 따른 제1 픽셀, 제2 픽셀 및 콘트롤 스위치의 구체적인 구성을 보여주는 회로도이다.
- 도 14는 제2 구동 모드에서 도 13의 회로도에 인가되는 구동 신호들의 파형도이다.
- 도 15는 도 14의 구동 신호들에 따른 도 13의 회로도의 동작을 보여주는 도면이다.
- 도 16은 제1 구동 모드에서 도 13의 회로도에 인가되는 구동 신호들의 파형도이다.
- 도 17은 도 16의 구동 신호들에 따른 도 13의 회로도의 일 동작을 보여주는 도면이다.
- 도 18은 도 16의 구동 신호들에 따른 도 13의 회로도의 다른 동작을 보여주는 도면이다.
- 도 19는 저계조 구간과 고계조 구간에서 픽셀 전류의 변화를 보여주는 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0017] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0018] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0019] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0020] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제

한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

- [0021] 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다.
- [0022] 본 발명의 여러 실시예들의 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수 있다.
- [0023] 본 발명에서 표시패널의 기관 상에 형성되는 픽셀 회로는 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현될 수 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT (NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.
- [0024] 이하에서, 게이트 온 전압(Gate On Voltage)은 TFT가 턴-온(turn-on)될 수 있는 게이트 신호의 전압이다. 게이트 오프 전압(Gate Off Voltage)은 TFT가 턴-오프(turn-off)될 수 있는 전압이다. NMOS에서 게이트 온 전압은 게이트 하이 전압 이고, 게이트 오프 전압은 게이트 로우 전압이다. PMOS에서 게이트 온 전압은 게이트 로우 전압이고, 게이트 오프 전압은 게이트 하이 전압이다.
- [0025] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 전계발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다.
- [0026] 도 1은 본 발명의 실시예에 따른 전계발광 표시장치를 보여주고, 도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여준다. 그리고, 도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 구동방법을 보여준다.
- [0027] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 전계발광 표시장치는 표시패널(10), 타이밍 컨트롤러(11), 데이터 구동회로(12), 및 게이트 구동회로(13)를 구비할 수 있다.
- [0028] 표시패널(10)에는 다수의 데이터라인들(14)과, 다수의 게이트라인들(15)이 교차되고, 이 교차영역마다 픽셀들(PIX)이 매트릭스 형태로 배치된다. 픽셀들(PIX) 각각은 발광 소자(이하, OLED)와 구동 소자(이하, 구동 TFT)를 각각 포함한다.
- [0029] 각 픽셀(PIX)에는 구동 TFT의 게이트-소스 간 전압을 제어하기 위한 스위치 TFT가 더 구비될 수 있다. 각 픽셀(PIX)의 스위치 TFT는 게이트라인(15)으로부터 인가되는 게이트신호에 의해 스위칭된다. 각 픽셀(PIX)은 그 회로 구성에 따라 적어도 하나 이상의 게이트라인(15)에 접속될 수 있다. 각 픽셀(PIX)은 전원발생부(미도시)에서 생성된 고전위 픽셀 구동전압(EVDD)과 저전위 픽셀 구동전압(EVSS)을 공급받을 수 있다.
- [0030] 표시패널(10)에는 매트릭스 형태로 배치된 픽셀들(PIX)에 의해 도 2와 같은 픽셀 어레이가 형성된다. 픽셀 어레이는 다수의 픽셀라인들(L#1~L#n)을 포함할 수 있다. 여기서, 각 픽셀라인은 게이트라인 연장 방향(예컨대, 수평 방향)을 따라 서로 이웃하게 배치되어 동시에 입력 영상 데이터(DATA)를 기입받는 픽셀들(PIX)의 집합을 의미한다. 픽셀 어레이는 데이터라인들(14)과 게이트라인들(15)에 연결됨과 아울러, 고전위 픽셀 구동전압(EVDD)이 공급된 고전위 전원배선에 더 연결될 수 있다.
- [0031] 픽셀들(PXL)은 다양한 컬러 구현을 위하여 적색 픽셀, 녹색 픽셀, 청색 픽셀, 및 백색 픽셀을 포함할 수 있다. 적색 픽셀, 녹색 픽셀, 청색 픽셀, 및 백색 픽셀은 하나의 단위 픽셀을 구성할 수 있다. 단위 픽셀에서 구현되는 컬러는 적색 픽셀, 녹색 픽셀, 청색 픽셀, 및 백색 픽셀의 발광 비율에 따라 결정될 수 있다. 픽셀들(PXL) 각각에는 하나의 데이터 라인(14), 하나의 게이트 라인(15a), 고전위 전원배선 등이 연결될 수 있다.
- [0032] 표시패널(10)에는 동일 컬러를 구현하는 2개의 픽셀들(PIX)을 서로 연결하는 콘트롤 스위치가 복수개 더 포함될

수 있다. 각 콘트롤 스위치의 게이트전극은 콘트롤 신호가 인가되는 콘트롤 라인에 접속될 수 있다.

- [0033] 타이밍 콘트롤러(11)는 도 3과 같이 입력 영상 데이터(DATA)를 1 픽셀라인 단위, 또는 2 픽셀라인들 단위로 분석하고, 그 분석 결과에 기초하여 저계조 영상을 표시하기 위한 제1 구동 모드와 고계조 영상을 표시하기 위한 제2 구동 모드를 분리한다(S1,S2,S3,S6). 여기서, 저계조 영상은 콘트롤 스위치를 통해 서로 연결되는 제1 픽셀과 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 미리 설정된 임계 계조값(도 19의 TH)과 같거나 그보다 낮은 영상을 지시한다. 그리고, 고계조 영상은 상기 제1 픽셀과 상기 제2 픽셀에 기입되는 영상 데이터의 평균 계조값이 상기 임계 계조값(도 19의 TH)보다 높은 영상을 지시한다.
- [0034] 타이밍 콘트롤러(11)는 게이트 구동회로(13)를 제어하여 저계조 영상을 표시하기 위한 제1 구동 모드에서 콘트롤 스위치를 턴 온 시키고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 콘트롤 스위치를 턴 오프 시킬 수 있다(S4,S7).
- [0035] 타이밍 콘트롤러(11)는 제1 구동 모드에서 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하여 상기 제1 픽셀과 제2 픽셀 중 어느 하나의 픽셀 전류로 상기 제1 및 제2 픽셀의 OLED들을 모두 구동시킬 수 있다(S5). 타이밍 콘트롤러(11)는 제2 구동 모드에서 데이터 구동회로(12)와 게이트 구동회로(13)를 제어하여 상기 제1 픽셀의 픽셀 전류로 상기 제1 픽셀의 OLED를 구동하고, 상기 제2 픽셀의 픽셀 전류로 상기 제2 픽셀의 OLED를 구동시킬 수 있다(S8).
- [0036] 타이밍 콘트롤러(11)는 제1 구동 모드에서 상기 제1 픽셀과 제2 픽셀에 기입될 영상 데이터를 블랙 구동용 데이터와 저계조 구동용 데이터로 대체하고, 대체된 데이터를 데이터 구동회로(12)에 공급할 수 있다. 반면, 타이밍 콘트롤러(11)는 제2 구동 모드에서 상기 제1 픽셀과 제2 픽셀에 기입될 영상 데이터를 데이터 구동회로(12)에 공급할 수 있다.
- [0037] 타이밍 콘트롤러(11)는 도시하지 않은 호스트 시스템으로부터 입력 영상의 디지털 데이터(DATA)와, 그와 동기되는 타이밍 신호를 수신한다. 타이밍 신호는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트 클럭 신호(DCLK) 및 데이터 인에이블신호(DE) 등을 포함한다. 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나일 수 있다.
- [0038] 타이밍 콘트롤러(11)는 입력 프레임 주파수를 i 배 체배하여 입력 프레임 주파수 $\times i$ (i 는 0 보다 큰 양의 정수) Hz의 프레임 주파수로 표시패널 구동회로(12,13)의 동작 타이밍을 제어할 수 있다. 입력 프레임 주파수는 NTSC(National Television Standards Committee) 방식에서 60Hz이며, PAL(Phase-Alternating Line) 방식에서 50Hz이다.
- [0039] 타이밍 콘트롤러(11)는 호스트 시스템으로부터 수신된 타이밍 신호(Vsync, Hsync, DE, DCLK)를 바탕으로 하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어 신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어 신호(GDC)를 생성한다.
- [0040] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함한다. 소스 스타트 펄스는 데이터 구동회로(12)의 샘플링 스타트 타이밍을 제어한다. 소스 샘플링 클럭은 데이터 샘플링 타이밍을 쉬프트시키는 클럭이다. 타이밍 콘트롤러(11)와 데이터 구동회로(12)사이의 신호 전송 인터페이스가 mini LVDS(Low Voltage Differential Signaling) 인터페이스라면, 소스 스타트 펄스와 소스 샘플링 클럭은 생략될 수 있다.
- [0041] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함한다. 게이트 스타트 펄스는 매 프레임 기간마다 프레임 기간의 초기에 발생되어 게이트 구동회로(13) 각각의 쉬프트 레지스터에 입력된다. 게이트 스타트 펄스는 매 프레임 기간마다 게이트 신호가 출력되는 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭은 게이트 구동회로(13)의 쉬프트 레지스터에 입력되어 게이트 신호의 쉬프트 타이밍(shift timing)을 제어한다.
- [0042] 데이터 구동회로(12)는 제1 구동 모드에서 타이밍 콘트롤러(11)로부터 수신되는 입력 영상 데이터(DATA)를 데이터 전압으로 변환한 후, 그 데이터 전압을 모든 픽셀들(PIX)에 연결된 데이터 라인들(14)에 공급할 수 있다. 데이터 구동회로(12)는 제2 구동 모드에서 타이밍 콘트롤러(11)로부터 수신되는 블랙 구동용 데이터를 블랙 구동용 데이터전압으로 변환함과 아울러, 타이밍 콘트롤러(11)로부터 수신되는 저계조 구동용 데이터를 저계조 구동용 데이터전압으로 변환하여 일부 픽셀들(PIX)에 연결된 데이터 라인들(14)에 공급할 수 있다. 데이터 구동회로(12)는 제2 구동 모드에서 타이밍 콘트롤러(11)로부터 수신되는 입력 영상 데이터(DATA)를 데이터 전압으로 변

환한 후, 그 데이터 전압을 상기 일부 픽셀들(PIX)을 제외한 나머지 픽셀들(PIX)에 연결된 데이터 라인들(14)에 공급할 수 있다.

- [0043] 데이터 구동회로(12)는 디지털 데이터를 아날로그 전압으로 변환하는 디지털 아날로그 컨버터(Digital to Analog Converter)를 포함할 수 있다.
- [0044] 데이터 구동회로(12)와 표시패널(10)의 데이터 라인들(14) 사이에는 멀티플렉서(미도시)가 더 배치될 수 있다. 멀티플렉서는 데이터 구동회로(12)에서 하나의 출력 채널을 통해 출력되는 데이터 전압을 복수개의 데이터라인들로 분배함으로써, 데이터라인의 개수 대비 데이터 구동회로(12)의 출력 채널 개수를 줄일 수 있다. 멀티플렉서는 표시장치의 해상도, 용도에 따라 생략 가능하다.
- [0045] 데이터 구동회로(12)는 전원 생성부(미도시)를 더 포함할 수 있다. 한편, 전원 생성부는 데이터 구동회로(12) 외부에 장착된 후에 도전성 필름 등을 통해 데이터 구동회로에 전기적으로 연결될 수도 있다.
- [0046] 게이트 구동회로(13)는 제1 및 제2 구동 모드에서 게이트신호를 생성하여 라인 순차 방식으로 모든 픽셀들(PIX)에 연결된 게이트 라인들(15)에 공급할 수 있다. 게이트 구동회로(13)는 제1 구동 모드에서 콘트롤 신호를 오프 레벨로 생성하여 콘트롤 스위치들에 연결된 콘트롤 라인들에 공급할 수 있다. 게이트 구동회로(13)는 제2 구동 모드에서 콘트롤 신호를 온 레벨로 생성하여 일부 콘트롤 스위치들에 연결된 콘트롤 라인들에 공급하고, 콘트롤 신호를 오프 레벨로 생성하여 나머지 콘트롤 스위치들에 연결된 콘트롤 라인들에 공급할 수 있다. 게이트 구동회로(13)는 표시패널(10)에서 화면 영역 바깥의 비표시 영역에 내장될 수 있다. 한편, 게이트 구동회로(13)는 IC(Integrated Circuit) 타입으로 제작된 후 도전성 필름을 통해 표시패널(10)에 접합될 수도 있다.
- [0047] 도 4는 본 발명의 제1 실시예에 따른 콘트롤 스위치의 일 접속예를 보여준다.
- [0048] 도 4를 참조하면, 콘트롤 스위치(CT)를 통해 서로 연결되는 제1 픽셀(PB1)과 제2 픽셀(PB2)은 동일 컬러를 구현한다. 콘트롤 스위치(CT)는 콘트롤 라인(17)으로부터 인가되는 콘트롤 신호(CON)에 따라 스위칭되어 제1 픽셀(PB1)과 제2 픽셀(PB2)을 전기적으로 연결하거나 또는 차단한다. 제1 픽셀(PB1)과 제2 픽셀(PB2)은 적색 픽셀이거나, 또는 녹색 픽셀이거나, 또는 청색 픽셀이거나, 또는 백색 픽셀일 수 있다.
- [0049] 도 4의 경우, 제1 픽셀(PB1)과 제2 픽셀(PB2)은 Y 방향(데이터 라인 연장 방향)을 따라 서로 인접하게 배치되며, 동일한 데이터라인에 연결됨과 아울러 서로 다른 게이트라인에 연결될 수 있다. 통상, 동일 컬러를 구현하며 서로 인접하게 배치된 두 픽셀들은 예외적인 경우를 제외하고 유사한 휘도를 나타내므로, 제1 구동모드에서 콘트롤 스위치(CT)를 턴 온 시켜 1 픽셀전류를 분배하여 두 픽셀들의 발광 소자들에 공급해도 화상 표시에 문제되지 않는다.
- [0050] 도 4에서, 서로 다른 컬러(적색/백색/녹색/청색)를 구현하는 픽셀 PA1, 픽셀 PB1, 픽셀 PC1, 및 픽셀 PD1은 단위 픽셀 UPXL1을 구성할 수 있다. 그리고, 서로 다른 컬러(적색/백색/녹색/청색)를 구현하는 픽셀 PA2, 픽셀 PB2, 픽셀 PC2, 및 픽셀 PD2은 단위 픽셀 UPXL2을 구성할 수 있다.
- [0051] 적색, 녹색, 및 청색 픽셀들에 비해 백색 픽셀의 경우 구동 TFT의 전류 구동능력이 상대적으로 높다. 따라서, 저계조 영역에서 구동 TFT의 전류 분해능이 낮고 저계조 표현력이 떨어지는 문제가 백색 픽셀에서 더 심각하다. 이를 고려할 때, 제1 픽셀(PB1)과 제2 픽셀(PB2)은 백색 픽셀일 수 있다. 다만, 본 발명의 기술적 사상은 이에 한정되지 않는다. 제1 픽셀(PB1)과 제2 픽셀(PB2)은 적색, 녹색, 청색 픽셀들 중 어느 하나일 수도 있다.
- [0052] 한편, 도 4에는 특정 한 컬러의 픽셀들 사이에만 콘트롤 스위치가 연결되어 있으나, 나머지 컬러들의 픽셀들 사이에도 콘트롤 스위치가 더 연결될 수 있다.
- [0053] 도 5는 본 발명의 제1 실시예에 따른 제1 픽셀(PB1), 제2 픽셀(PB2) 및 콘트롤 스위치(CT)의 구체적인 구성을 보여준다.
- [0054] 도 5를 참조하면, 제1 픽셀(PB1)은 제1 노드(N1)에 애노드전극이 접속되고 저전위 픽셀 구동전압(EVSS)의 입력단에 캐소드전극이 접속된 제1 발광 소자(OL1)와, 고전위 전원배선(18)과 제1 노드(N1) 사이에 접속된 제1 구동 소자(DT1)를 갖는다. 제1 픽셀(PB1)은 제1 스위치 소자(ST1)와 제1 스토리지 커패시터(Cst1)을 더 포함할 수 있다. 제1 구동 소자(DT1)의 게이트전극은 노드 Nx에 접속되고, 소스전극은 제1 노드(N1)에 접속된다. 제1 스토리지 커패시터(Cst1)는 노드 Nx와 제1 노드(N1)에 접속되어, 제1 구동 소자(DT1)의 게이트-소스 간 전압을 한 프레임 동안 저장한다. 제1 스위치 소자(ST1)는 데이터라인(14)과 노드 Nx 사이에 접속되며, 제j(j는 자연수) 게이트라인(15a)으로부터 인가되는 제j 게이트신호(SCAN)에 따라 스위칭된다.

- [0055] 도 5를 참조하면, 제2 픽셀(PB2)은 제2 노드(N2)에 애노드전극이 접속되고 저전위 픽셀 구동전압(EVSS)의 입력단에 캐소드전극이 접속된 제2 발광 소자(OL2)와, 고전위 전원배선(18)과 제2 노드(N2) 사이에 접속된 제2 구동 소자(DT2)를 갖는다. 제2 픽셀(PB2)은 제2 스위치 소자(ST2)와 제2 스토리지 커패시터(Cst2)을 더 포함할 수 있다. 제2 구동 소자(DT2)의 게이트전극은 노드 N_y 에 접속되고, 소스전극은 제2 노드(N2)에 접속된다. 제2 스토리지 커패시터(Cst2)는 노드 N_y 와 제2 노드(N2)에 접속되어, 제2 구동 소자(DT2)의 게이트-소스 간 전압을 한 프레임 동안 저장한다. 제2 스위치 소자(ST2)는 데이터라인(14)과 노드 N_y 사이에 접속되며, 제 $j+1$ 게이트라인(15b)으로부터 인가되는 제 $j+1$ 게이트신호(SCAN)에 따라 스위칭된다.
- [0056] 도 5를 참조하면, 콘트롤 스위치(CT)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어, 콘트롤 라인(17)으로부터 인가되는 콘트롤 신호(CON)에 따라 스위칭된다. 콘트롤 스위치(CT)는 저계조 영상을 표시하기 위한 제1 구동 모드에서 턴 온 되고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 턴 오프 된다. 여기서, 저계조 영상은 제1 픽셀(PB1)과 제2 픽셀(PB2)에 기입되는 영상 데이터의 평균 계조값이 미리 설정된 임계 계조값(도 19의 TH)과 같거나 그보다 낮은 영상을 지시한다. 그리고, 고계조 영상은 제1 픽셀(PB1)과 제2 픽셀(PB2)에 기입되는 영상 데이터의 평균 계조값이 상기 임계 계조값(도 19의 TH)보다 높은 영상을 지시한다.
- [0057] 도 6은 제2 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 파형도이다. 그리고, 도 7은 도 6의 구동 신호들에 따른 도 5의 회로도의 동작을 보여주는 도면이다.
- [0058] 도 6 및 도 7을 참조하면, 제2 구동 모드에서 데이터 구동회로(12)는 A 구간 동안 데이터전압 DH1을 데이터라인(14)에 공급하고, A 구간에 이은 B 구간 동안 데이터전압 DH2를 데이터라인(14)에 공급한다. 데이터전압들 DH1, DH2의 평균 계조값은 미리 설정된 임계 계조값(도 19의 TH)보다 높다. 제2 구동 모드에서 게이트 구동회로(13)는 A 구간 동안 온 레벨의 제 j 게이트신호(SCAN)를 제 j 게이트라인(15a)에 공급하고, B 구간 동안 온 레벨의 제 $j+1$ 게이트신호(SCAN)를 제 $j+1$ 게이트라인(15b)에 공급한다. 그리고, 제2 구동 모드에서 게이트 구동회로(13)는 A 및 B 구간 동안 오프 레벨의 콘트롤 신호(CON)를 콘트롤 라인(17)에 공급한다.
- [0059] 도 6 및 도 7을 참조하면, 제1 픽셀(PB1)은 A 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. A 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제 j 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 데이터전압 DH1을 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 도시하지 않는 기준 전원 라인을 통해 기준 전압이 인가될 수 있다. 여기서, 기준 전압은 가장 낮은 데이터전압(블랙 구동용 데이터전압)보다 낮은 직류 전압이다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “데이터전압 DH1-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동 소자(DT1)의 문턱전압보다 높기 때문에 제1 구동 소자(DT1)가 턴 온 되고, 제1 구동 소자(DT1)에는 고계조 영상을 표시하기 위한 제1 픽셀 전류(Ids1)가 흐른다. 제1 발광 소자(OL1)는 제1 구동 소자(DT1)로부터 인가되는 제1 픽셀 전류(Ids1)에 의해 발광 되며, 이 발광 상태를 대략 1 프레임 동안 유지한다.
- [0060] 도 6 및 도 7을 참조하면, 제2 픽셀(PB2)은 B 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. B 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제 $j+1$ 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 데이터전압 DH2를 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 기준 전원 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “데이터전압 DH2-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 높기 때문에 제2 구동 소자(DT2)가 턴 온 되고, 제2 구동 소자(DT2)에는 고계조 영상을 표시하기 위한 제2 픽셀 전류(Ids2)가 흐른다. 제2 발광 소자(OL2)는 제2 구동 소자(DT2)로부터 인가되는 제2 픽셀 전류(Ids2)에 의해 발광 되며, 이 발광 상태를 대략 1 프레임 동안 유지한다.
- [0061] 도 6 및 도 7을 참조하면, 제2 구동 모드에서 콘트롤 스위치(CT)는 오프 레벨의 콘트롤 신호(CON)에 따라 턴 오프 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 차단한다. 따라서, 제1 발광 소자(OL1)는 제1 픽셀 전류(Ids1)에 의해 구동되고, 제2 발광 소자(OL2)는 제2 픽셀 전류(Ids2)에 의해 구동된다. 제1 픽셀 전류(Ids1)와 제2 픽셀 전류(Ids2)는 도 19의 계조 vs 픽셀 전류 그래프에서 고계조 구간(GR2)에 속한다. 고계조 구간(GR2)에서 구동 소자의 전류 분해능은 저계조 구간(GR1)에 비해 높으므로, 콘트롤 스위치(CT)는 오프 되고 제1 픽셀(PB1)과 제2 픽셀(PB2)은 각각의 픽셀 전류에 따라 개별 구동될 수 있다.
- [0062] 도 8은 제1 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 일 파형도이다. 그리고, 도 9a 및 도 9b는

도 8의 구동 신호들에 따른 도 5의 회로도의 동작을 보여준다.

- [0063] 도 8, 도 9a 및 도 9b를 참조하면, 제1 구동 모드에서 데이터 구동회로(12)는 A' 구간 동안 저계조 구동용 데이터전압 DL1을 데이터라인(14)에 공급하고, A' 구간에 이은 B' 구간 동안 블랙 계조용 데이터전압 DL2를 데이터라인(14)에 공급한다. 저계조 구동용 데이터전압 DL1은 블랙 계조용 데이터전압 DL2보다 더 높다. 구동 소자의 전류 분해능이 향상되도록 저계조 구동용 데이터전압 DL1은 저계조 영상의 평균 계조값에 대응되는 평균 데이터전압보다 더 높게 설정된다. 이때, 저계조 구간에서의 계조 역전 현상이 발생되지 않도록 저계조 구동용 데이터전압 DL1과 블랙 구동용 데이터전압 DL2의 평균 전압은 상기 평균 데이터전압과 동일하게 설정될 수 있다.
- [0064] 제1 구동 모드에서 게이트 구동회로(13)는 A' 구간 동안 온 레벨의 제j 게이트신호(SCAN)를 제j 게이트라인(15a)에 공급하고, B' 구간 동안 온 레벨의 제j+1 게이트신호(SCAN)를 제j+1 게이트라인(15b)에 공급한다. 그리고, 제1 구동 모드에서 게이트 구동회로(13)는 A' 구간부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 콘트롤 라인(17)에 공급한다. 즉, 제1 구동 모드에서 게이트 구동회로(13)는 저계조 구동용 데이터전압 DL1의 인가 시점부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 해당 콘트롤 라인(17)에 공급한다.
- [0065] 도 8 및 도 9a를 참조하면, 제1 픽셀(PB1)은 A' 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. A' 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 저계조 구동용 데이터전압 DL1을 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 도시하지 않는 기준 전원 라인을 통해 기준 전압이 인가될 수 있다. 여기서, 기준 전압은 가장 낮은 데이터전압(블랙 구동용 데이터전압)보다 낮은 직류 전압이다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “저계조 구동용 데이터전압 DL1-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동 소자(DT1)의 문턱전압보다 높기 때문에 제1 구동 소자(DT1)가 턴 온 되고, 제1 구동 소자(DT1)에는 저계조 영상을 표시하기 위한 제1 픽셀 전류(Ids1)가 흐른다.
- [0066] 도 8 및 도 9a를 참조하면, 콘트롤 스위치(CT)는 A' 구간에서 온 레벨의 콘트롤 신호(CON)에 따라 턴 온 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 연결한다. 이때, 제1 픽셀 전류(Ids1)는 제1 노드(N1)에서 전류 IA와 전류 IB로 분배된다. 제1 발광 소자(OL1)는 전류 IA에 의해 구동되고, 제2 발광 소자(OL2)는 전류 IB에 의해 구동된다. 다시 말해, 제1 발광 소자(OL1)와 제2 발광 소자(OL2)는 제1 픽셀 전류(Ids1)의 분배전류들 IA, IB에 구동된다. 도 19와 같이 제1 픽셀 전류(Ids1)는 저계조 구동용 데이터전압 DL1에 의해 충분히 크기 때문에 제1 구동 소자(DT1)의 전류 분해능과 저계조 표현력은 향상된다. 도 19의 저계조 구간(GR1)에서 일점 쇄선으로 표기된 그래프는 제1 픽셀 전류(Ids1)를 나타내고, 저계조 구간(GR1)에서 실선으로 표기된 그래프는 분배전류들 IA, IB를 나타낸다. 도 19를 통해 명확히 알 수 있듯이, 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.
- [0067] 도 8 및 도 9b를 참조하면, 제2 픽셀(PB2)은 B' 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. B' 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제j+1 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 블랙 구동용 데이터전압 DL2를 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 기준 전원 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “블랙 구동용 데이터전압 DL2-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 낮기 때문에 제2 구동 소자(DT2)가 턴 오프 되고, 제2 구동 소자(DT2)에는 픽셀 전류가 흐르지 않는다.
- [0068] 도 8 및 도 9b를 참조하면, 콘트롤 스위치(CT)는 B' 구간에서 온 레벨의 콘트롤 신호(CON)에 따라 온 상태를 유지하여 제1 노드(N1)와 제2 노드(N2)를 전기적으로 연결한다. 이때, 제2 구동 소자(DT2)에는 픽셀 전류가 흐르지 않고, 제1 발광 소자(OL1)와 제2 발광 소자(OL2)는 제1 픽셀 전류(Ids1)의 분배전류들 IA, IB에 의해 계속 구동된다. 도 19의 저계조 구간(GR1)에서 점선으로 표기된 그래프는 제2 구동 소자(DT2)에 픽셀 전류가 흐르지 않는 것을 나타낸다. 제1 구동 모드에서, 콘트롤 스위치(CT)는 대략 1 프레임 동안 온 상태를 유지하며, 그에 따라 제1 픽셀 전류(Ids1)의 분배전류들 IA, IB에 의해 제1 발광 소자(OL1)와 제2 발광 소자(OL2)가 구동된다.
- [0069] 도 10은 제1 구동 모드에서 도 5의 회로도에 인가되는 구동 신호들의 다른 파형도이다. 그리고, 도 11a 및 도 11b는 도 10의 구동 신호들에 따른 도 5의 회로도의 동작을 보여준다.
- [0070] 도 10 내지 도 11b는 전술한 도 8 내지 도 9b와 비교하여 저계조 구동용 데이터전압 DL1과 블랙 구동용 데이터

전압 DL2의 인가 순서가 서로 바뀔으로써, 제2 픽셀 전류(Ids2)의 분배전류들 IA, IB에 의해 제1 발광 소자(OL1)와 제2 발광 소자(OL2)가 구동되는 점에서 차이가 있다.

- [0071] 도 10, 도 11a 및 도 11b를 참조하면, 제1 구동 모드에서 데이터 구동회로(12)는 A” 구간 동안 블랙 계조용 데이터전압 DL2를 데이터라인(14)에 공급하고, A” 구간에 이은 B” 구간 동안 저계조 구동용 데이터전압 DL1을 데이터라인(14)에 공급한다.
- [0072] 제1 구동 모드에서 게이트 구동회로(13)는 A” 구간 동안 온 레벨의 제j 게이트신호(SCAN)를 제j 게이트라인(15a)에 공급하고, B” 구간 동안 온 레벨의 제j+1 게이트신호(SCAN)를 제j+1 게이트라인(15b)에 공급한다. 그리고, 제1 구동 모드에서 게이트 구동회로(13)는 B” 구간부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 콘트롤 라인(17)에 공급한다. 즉, 제1 구동 모드에서 게이트 구동회로(13)는 저계조 구동용 데이터전압 DL1의 인가 시점부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 해당 콘트롤 라인(17)에 공급한다.
- [0073] 도 10 및 도 11a를 참조하면, 제1 픽셀(PB1)은 A” 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. A” 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 블랙 구동용 데이터전압 DL2를 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 기준 전압 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “블랙 구동용 데이터전압 DL2-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동 소자(DT1)의 문턱전압보다 낮기 때문에 제1 구동 소자(DT1)가 턴 오프 되고, 제1 구동 소자(DT1)에는 픽셀 전류가 흐르지 않는다.
- [0074] 도 10 및 도 11b를 참조하면, 제2 픽셀(PB2)은 B” 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. B” 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제j+1 게이트신호(SCAN)에 따라 턴 온 되어 데이터라인(14)에 충전된 저계조 구동용 데이터전압 DL1을 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 도시하지 않는 기준 전압 라인을 통해 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “저계조 구동용 데이터전압 DL1-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 높기 때문에 제2 구동 소자(DT2)가 턴 온 되고, 제2 구동 소자(DT2)에는 저계조 영상을 표시하기 위한 제2 픽셀 전류(Ids2)가 흐른다. 도 19의 저계조 구간(GR1)에서 점선으로 표기된 그래프는 제1 구동 소자(DT1)에 픽셀 전류가 흐르지 않는 것을 나타낸다.
- [0075] 도 10 및 도 11b를 참조하면, 콘트롤 스위치(CT)는 B” 구간에서 온 레벨의 콘트롤 신호(CON)에 따라 턴 온 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 연결한다. 이때, 제2 픽셀 전류(Ids2)는 제2 노드(N2)에서 전류 IA와 전류 IB로 분배된다. 제1 발광 소자(OL1)는 전류 IA에 의해 구동되고, 제2 발광 소자(OL2)는 전류 IB에 의해 구동된다. 다시 말해, 제1 발광 소자(OL1)와 제2 발광 소자(OL2)는 제2 픽셀 전류(Ids2)의 분배전류들 IA, IB에 구동된다. 도 19와 같이 제2 픽셀 전류(Ids2)는 저계조 구동용 데이터전압 DL1에 의해 충분히 크기 때문에 제2 구동 소자(DT2)의 전류 분해능과 저계조 표현력은 향상된다. 도 19의 저계조 구간(GR1)에서 일점 쇄선으로 표기된 그래프는 제2 픽셀 전류(Ids2)를 나타내고, 저계조 구간(GR1)에서 실선으로 표기된 그래프는 분배전류들 IA, IB를 나타낸다. 도 19를 통해 명확히 알 수 있듯이, 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다. 제1 구동 모드에서, 콘트롤 스위치(CT)는 대략 1 프레임 동안 온 상태를 유지하며, 그에 따라 제2 픽셀 전류(Ids2)의 분배전류들 IA, IB에 의해 제1 발광 소자(OL1)와 제2 발광 소자(OL2)가 구동된다.
- [0076] 도 12는 본 발명의 제2 실시예에 따른 콘트롤 스위치의 일 접속예를 보여준다.
- [0077] 도 12를 참조하면, 콘트롤 스위치(CT)를 통해 서로 연결되는 제1 픽셀(PB1)과 제2 픽셀(PB2)은 동일 컬러를 구현한다. 콘트롤 스위치(CT)는 콘트롤 라인(17)으로부터 인가되는 콘트롤 신호(CON)에 따라 스위칭되어 제1 픽셀(PB1)과 제2 픽셀(PB2)을 전기적으로 연결하거나 또는 차단한다. 제1 픽셀(PB1)과 제2 픽셀(PB2)은 적색 픽셀이거나, 또는 녹색 픽셀이거나, 또는 청색 픽셀이거나, 또는 백색 픽셀일 수 있다.
- [0078] 도 12의 경우, 제1 픽셀(PB1)과 제2 픽셀(PB2)은 X 방향(게이트 라인 연장 방향)을 따라 서로 인접한 단위 픽셀들 내에 각각 배치되며, 동일한 게이트라인에 연결됨과 아울러 서로 다른 데이터라인에 연결될 수 있다. 통상, 서로 인접하게 배치된 두 단위 픽셀들내에서 동일 컬러를 구현하는 픽셀들은 예외적인 경우를 제외하고 유사한 휘도를 나타내므로, 제1 구동모드에서 콘트롤 스위치(CT)를 턴 온 시켜 1 픽셀전류를 분배하여 두 픽셀들의 발

광 소자들에 공급해도 화상 표시에 문제되지 않는다.

- [0079] 도 12에서, 서로 다른 컬러(적색/백색/녹색/청색)를 구현하는 픽셀 PA1, 픽셀 PB1, 픽셀 PC1, 및 픽셀 PD1은 단위 픽셀 UPXL1을 구성할 수 있다. 그리고, 서로 다른 컬러(적색/백색/녹색/청색)를 구현하는 픽셀 PA2, 픽셀 PB2, 픽셀 PC2, 및 픽셀 PD2은 단위 픽셀 UPXL2을 구성할 수 있다.
- [0080] 적색, 녹색, 및 청색 픽셀들에 비해 백색 픽셀의 경우 구동 TFT의 전류 구동능력이 상대적으로 높다. 따라서, 저계조 영역에서 구동 TFT의 전류 분해능이 낮고 저계조 표현력이 떨어지는 문제가 백색 픽셀에서 더 심각하다. 이를 고려할 때, 제1 픽셀(PB1)과 제2 픽셀(PB2)은 백색 픽셀일 수 있다. 다만, 본 발명의 기술적 사상은 이에 한정되지 않는다. 제1 픽셀(PB1)과 제2 픽셀(PB2)은 적색, 녹색, 청색 픽셀들 중 어느 하나일 수도 있다.
- [0081] 한편, 도 4에는 특정 한 컬러의 픽셀들 사이에만 콘트롤 스위치가 연결되어 있으나, 나머지 컬러들의 픽셀들 사이에도 콘트롤 스위치가 더 연결될 수 있다.
- [0082] 도 13은 본 발명의 제2 실시예에 따른 제1 픽셀(PB1), 제2 픽셀(PB2) 및 콘트롤 스위치(CT)의 구체적인 구성을 보여준다.
- [0083] 도 13을 참조하면, 제1 픽셀(PB1)은 제1 노드(N1)에 애노드전극이 접속되고 저전위 픽셀 구동전압(EVSS)의 입력단에 캐소드전극이 접속된 제1 발광 소자(OL1)와, 고전위 전원배선(18)과 제1 노드(N1) 사이에 접속된 제1 구동 소자(DT1)를 갖는다. 제1 픽셀(PB1)은 제1 스위치 소자(ST1)와 제1 스토리지 커패시터(Cst1)을 더 포함할 수 있다. 제1 구동 소자(DT1)의 게이트전극은 노드 Nx에 접속되고, 소스전극은 제1 노드(N1)에 접속된다. 제1 스토리지 커패시터(Cst1)는 노드 Nx와 제1 노드(N1)에 접속되어, 제1 구동 소자(DT1)의 게이트-소스 간 전압을 한 프레임 동안 저장한다. 제1 스위치 소자(ST1)는 제1 데이터라인(14a)과 노드 Nx 사이에 접속되며, 제j(j는 자연수) 게이트라인(15)으로부터 인가되는 제j 게이트신호(SCAN)에 따라 스위칭된다.
- [0084] 도 13을 참조하면, 제2 픽셀(PB2)은 제2 노드(N2)에 애노드전극이 접속되고 저전위 픽셀 구동전압(EVSS)의 입력단에 캐소드전극이 접속된 제2 발광 소자(OL2)와, 고전위 전원배선(18)과 제2 노드(N2) 사이에 접속된 제2 구동 소자(DT2)를 갖는다. 제2 픽셀(PB2)은 제2 스위치 소자(ST2)와 제2 스토리지 커패시터(Cst2)을 더 포함할 수 있다. 제2 구동 소자(DT2)의 게이트전극은 노드 Ny에 접속되고, 소스전극은 제2 노드(N2)에 접속된다. 제2 스토리지 커패시터(Cst2)는 노드 Ny와 제2 노드(N2)에 접속되어, 제2 구동 소자(DT2)의 게이트-소스 간 전압을 한 프레임 동안 저장한다. 제2 스위치 소자(ST2)는 제2 데이터라인(14b)과 노드 Ny 사이에 접속되며, 제j 게이트라인(15)으로부터 인가되는 제j 게이트신호(SCAN)에 따라 스위칭된다.
- [0085] 도 13을 참조하면, 콘트롤 스위치(CT)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어, 콘트롤 라인(17)으로부터 인가되는 콘트롤 신호(CON)에 따라 스위칭된다. 콘트롤 스위치(CT)는 저계조 영상을 표시하기 위한 제1 구동 모드에서 턴 온 되고, 고계조 영상을 표시하기 위한 제2 구동 모드에서 턴 오프 된다. 여기서, 저계조 영상은 제1 픽셀(PB1)과 제2 픽셀(PB2)에 기입되는 영상 데이터의 평균 계조값이 미리 설정된 임계 계조값(도 19의 TH)과 같거나 그보다 낮은 영상을 지시한다. 그리고, 고계조 영상은 제1 픽셀(PB1)과 제2 픽셀(PB2)에 기입되는 영상 데이터의 평균 계조값이 상기 임계 계조값(도 19의 TH)보다 높은 영상을 지시한다.
- [0086] 도 14는 제2 구동 모드에서 도 13의 회로도에 인가되는 구동 신호들의 파형도이다. 그리고, 도 15는 도 14의 구동 신호들에 따른 도 13의 회로도의 동작을 보여준다.
- [0087] 도 14 및 도 15를 참조하면, 제2 구동 모드에서 데이터 구동회로(12)는 스캔 온 구간 동안 데이터전압 DH1을 제1 데이터라인(14a)에 공급함과 동시에 데이터전압 DH2를 제2 데이터라인(14b)에 공급한다. 데이터전압들 DH1, DH2의 평균 계조값은 미리 설정된 임계 계조값(도 19의 TH)보다 높다. 제2 구동 모드에서 게이트 구동회로(13)는 스캔 온 구간 동안 온 레벨의 제j 게이트신호(SCAN)를 제j 게이트라인(15)에 공급한다. 그리고, 제2 구동 모드에서 게이트 구동회로(13)는 스캔 온 구간 동안 오프 레벨의 콘트롤 신호(CON)를 콘트롤 라인(17)에 공급한다.
- [0088] 도 14 및 도 15를 참조하면, 제1 픽셀(PB1)은 스캔 온 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 제1 데이터라인(14a)에 충전된 데이터전압 DH1을 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 도시하지 않는 기준 전원 라인을 통해 기준 전압이 인가될 수 있다. 여기서, 기준 전압은 가장 낮은 데이터전압(블랙 구동용 데이터전압)보다 낮은 직류 전압이다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “데이터전압 DH1-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동

소자(DT1)의 문턱전압보다 높기 때문에 제1 구동 소자(DT1)가 턴 온 되고, 제1 구동 소자(DT1)에는 고계조 영상을 표시하기 위한 제1 픽셀 전류(Ids1)가 흐른다. 제1 발광 소자(OL1)는 제1 구동 소자(DT1)로부터 인가되는 제1 픽셀 전류(Ids1)에 의해 발광 되며, 이 발광 상태를 대략 1 프레임 동안 유지한다.

[0089] 도 14 및 도 15를 참조하면, 제2 픽셀(PB2)은 스캔 온 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 제2 데이터라인(14b)에 충전된 데이터전압 DH2를 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 기준 전원 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “데이터전압 DH2-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 높기 때문에 제2 구동 소자(DT2)가 턴 온 되고, 제2 구동 소자(DT2)에는 고계조 영상을 표시하기 위한 제2 픽셀 전류(Ids2)가 흐른다. 제2 발광 소자(OL2)는 제2 구동 소자(DT2)로부터 인가되는 제2 픽셀 전류(Ids2)에 의해 발광 되며, 이 발광 상태를 대략 1 프레임 동안 유지한다.

[0090] 도 14 및 도 15를 참조하면, 제2 구동 모드에서 콘트롤 스위치(CT)는 오프 레벨의 콘트롤 신호(CON)에 따라 턴 오프 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 차단한다. 따라서, 제1 발광 소자(OL1)는 제1 픽셀 전류(Ids1)에 의해 구동되고, 제2 발광 소자(OL2)는 제2 픽셀 전류(Ids2)에 의해 구동된다. 제1 픽셀 전류(Ids1)와 제2 픽셀 전류(Ids2)는 도 19의 계조 vs 픽셀 전류 그래프에서 고계조 구간(GR2)에 속한다. 고계조 구간(GR2)에서 구동 소자의 전류 분해능은 저계조 구간(GR1)에 비해 높으므로, 콘트롤 스위치(CT)는 오프 되고 제1 픽셀(PB1)과 제2 픽셀(PB2)은 각각의 픽셀 전류에 따라 개별 구동될 수 있다.

[0091] 도 16은 제1 구동 모드에서 도 13의 회로도에 인가되는 구동 신호들의 파형도이다. 도 17은 도 16의 구동 신호들에 따른 도 13의 회로도의 일 동작을 보여준다. 그리고, 도 18은 도 16의 구동 신호들에 따른 도 13의 회로도의 다른 동작을 보여준다.

[0092] 도 16 내지 도 18을 참조하면, 제1 구동 모드에서 데이터 구동회로(12)는 스캔 온 구간 동안 저계조 구동용 데이터전압 DL1을 제1 데이터라인(14a)에 공급함과 동시에 블랙 계조용 데이터전압 DL2를 제2 데이터라인(14b)에 공급한다. 저계조 구동용 데이터전압 DL1은 블랙 계조용 데이터전압 DL2보다 더 높다. 구동 소자의 전류 분해능이 향상되도록 저계조 구동용 데이터전압 DL1은 저계조 영상의 평균 계조값에 대응되는 평균 데이터전압보다 더 높게 설정된다. 이때, 저계조 구간에서의 계조 역전 현상이 발생되지 않도록 저계조 구동용 데이터전압 DL1과 블랙 구동용 데이터전압 DL2의 평균 전압은 상기 평균 데이터전압과 동일하게 설정될 수 있다.

[0093] 제1 구동 모드에서 게이트 구동회로(13)는 스캔 온 구간 동안 온 레벨의 제j 게이트신호(SCAN)를 제j 게이트라인(15)에 공급한다. 그리고, 제1 구동 모드에서 게이트 구동회로(13)는 스캔 온 구간부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 콘트롤 라인(17)에 공급한다. 즉, 제1 구동 모드에서 게이트 구동회로(13)는 저계조 구동용 데이터전압 DL1의 인가 시점부터 대략 1 프레임 동안 온 레벨의 콘트롤 신호(CON)를 해당 콘트롤 라인(17)에 공급한다.

[0094] 도 16 및 도 17을 참조하면, 제1 픽셀(PB1)은 스캔 온 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 제1 데이터라인(14a)에 충전된 저계조 구동용 데이터전압 DL1을 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 도시하지 않는 기준 전원 라인을 통해 기준 전압이 인가될 수 있다. 여기서, 기준 전압은 가장 낮은 데이터전압(블랙 구동용 데이터전압)보다 낮은 직류 전압이다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “저계조 구동용 데이터전압 DL1-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동 소자(DT1)의 문턱전압보다 높기 때문에 제1 구동 소자(DT1)가 턴 온 되고, 제1 구동 소자(DT1)에는 저계조 영상을 표시하기 위한 제1 픽셀 전류(Ids1)가 흐른다.

[0095] 도 16 및 도 17을 참조하면, 제2 픽셀(PB2)은 스캔 온 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제j+1 게이트신호(SCAN)에 따라 턴 온 되어 제2 데이터라인(14b)에 충전된 블랙 구동용 데이터전압 DL2를 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 기준 전원 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “블랙 구동용 데이터전압 DL2-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 낮기 때문에 제2 구동 소자(DT2)가 턴 오프 되고,

제2 구동 소자(DT2)에는 픽셀 전류가 흐르지 않는다.

[0096] 도 16 및 도 17을 참조하면, 콘트롤 스위치(CT)는 스캔 온 구간에서 온 레벨의 콘트롤 신호(CON)에 따라 턴 온 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 연결한다. 이때, 제1 픽셀 전류(Ids1)는 제1 노드(N1)에서 전류 IA와 전류 IB로 분배된다. 제1 발광 소자(OL1)는 전류 IA에 의해 구동되고, 제2 발광 소자(OL2)는 전류 IB에 의해 구동된다. 다시 말해, 제1 발광 소자(OL1)와 제2 발광 소자(OL2)는 제1 픽셀 전류(Ids1)의 분배전류들 IA, IB에 구동된다. 도 19와 같이 제1 픽셀 전류(Ids1)는 저계조 구동용 데이터전압 DL1에 의해 충분히 크기 때문에 제1 구동 소자(DT1)의 전류 분해능과 저계조 표현력은 향상된다. 도 19의 저계조 구간(GR1)에서 일점 쇄선으로 표기된 그래프는 제1 픽셀 전류(Ids1)를 나타내고, 저계조 구간(GR1)에서 실선으로 표기된 그래프는 분배전류들 IA, IB를 나타낸다. 또한, 도 19의 저계조 구간(GR1)에서 점선으로 표기된 그래프는 제2 구동 소자(DT2)에 픽셀 전류가 흐르지 않는 것을 나타낸다. 도 19를 통해 명확히 알 수 있듯이, 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0097] 한편, 도 16 및 도 18을 참조하면, 제1 픽셀(PB1)은 스캔 온 구간 동안 제1 구동 소자(DT1)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제1 스위치 소자(ST1)는 온 레벨의 제j 게이트신호(SCAN)에 따라 턴 온 되어 제1 데이터라인(14a)에 충전된 블랙 구동용 데이터전압 DL2를 제1 구동 소자(DT1)의 게이트전극에 인가한다. 이때, 제1 구동 소자(DT1)의 소스전극에는 도시하지 않는 기준 전원 라인을 통해 기준 전압이 인가될 수 있다. 따라서, 제1 구동 소자(DT1)의 게이트-소스 간 전압은 “블랙 구동용 데이터전압 DL2-기준 전압”으로 프로그래밍되어 제1 스토리지 커패시터(Cst1)에 저장된다. 이 프로그래밍된 전압은 제1 구동 소자(DT1)의 문턱전압보다 낮기 때문에 제1 구동 소자(DT1)가 턴 오프 되고, 제1 구동 소자(DT1)에는 픽셀 전류가 흐르지 않는다.

[0098] 도 16 및 도 18을 참조하면, 제2 픽셀(PB2)은 스캔 온 구간 동안 제2 구동 소자(DT2)의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍된 전압을 다음 프레임의 시작시점까지 유지시킨다. 스캔 온 구간 동안 제2 스위치 소자(ST2)는 온 레벨의 제j+1 게이트신호(SCAN)에 따라 턴 온 되어 제2 데이터라인(14b)에 충전된 저계조 구동용 데이터전압 DL1을 제2 구동 소자(DT2)의 게이트전극에 인가한다. 이때, 제2 구동 소자(DT2)의 소스전극에는 기준 전원 라인을 통해 상기 기준 전압이 인가될 수 있다. 따라서, 제2 구동 소자(DT2)의 게이트-소스 간 전압은 “저계조 구동용 데이터전압 DL1-기준 전압”으로 프로그래밍되어 제2 스토리지 커패시터(Cst2)에 저장된다. 이 프로그래밍된 전압은 제2 구동 소자(DT2)의 문턱전압보다 높기 때문에 제2 구동 소자(DT2)가 턴 온 되고, 제2 구동 소자(DT2)에는 제2 픽셀 전류(Ids2)가 흐른다.

[0099] 도 16 및 도 18을 참조하면, 콘트롤 스위치(CT)는 스캔 온 구간에서 온 레벨의 콘트롤 신호(CON)에 따라 턴 온 되어 제1 노드(N1)와 제2 노드(N2)를 전기적으로 연결한다. 이때, 제2 픽셀 전류(Ids2)는 제2 노드(N2)에서 전류 IA와 전류 IB로 분배된다. 제1 발광 소자(OL1)는 전류 IA에 의해 구동되고, 제2 발광 소자(OL2)는 전류 IB에 의해 구동된다. 다시 말해, 제1 발광 소자(OL1)와 제2 발광 소자(OL2)는 제2 픽셀 전류(Ids2)의 분배전류들 IA, IB에 구동된다. 도 19와 같이 제2 픽셀 전류(Ids2)는 저계조 구동용 데이터전압 DL1에 의해 충분히 크기 때문에 제2 구동 소자(DT2)의 전류 분해능과 저계조 표현력은 향상된다. 도 19의 저계조 구간(GR1)에서 일점 쇄선으로 표기된 그래프는 제2 픽셀 전류(Ids2)를 나타내고, 저계조 구간(GR1)에서 실선으로 표기된 그래프는 분배전류들 IA, IB를 나타낸다. 또한, 도 19의 저계조 구간(GR1)에서 점선으로 표기된 그래프는 제1 구동 소자(DT1)에 픽셀 전류가 흐르지 않는 것을 나타낸다. 도 19를 통해 명확히 알 수 있듯이, 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0100] 전술한 바와 같이, 본 발명은 저계조 영상을 표시할 때 2 픽셀들 사이에 연결된 콘트롤 스위치를 턴 온 시키고, 2 픽셀들 중 어느 한 픽셀에서 생성된 픽셀 전류로 2 픽셀들의 발광 소자들을 모두 구동시킨다. 상기 어느 한 픽셀에서 생성된 픽셀 전류는 2 픽셀들의 발광 소자들을 모두 구동시킬 수 있을 만큼 크므로, 상기 어느 한 픽셀에 포함된 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0101] 본 발명은 저계조 영상을 표시할 때 계조 왜곡을 최소화하면서도 구동 소자의 전류 분해능과 저계조 표현력을 크게 향상시킬 수 있다.

[0102] 본 발명은 저계조 표현력을 높이기 위해 디터링(Dithering) 기술 또는, 프레임 레이트 콘트롤(Frame Rate Control) 기술과 같은 데이터처리 알고리즘을 사용하지 않기 때문에 그만큼 회로 로직을 간소화할 수 있고, 데이터처리 알고리즘으로 인해 저계조 영역에서 생기는 계조 단차와 같은 사이드 이펙트(Side effect)를 미연에 방지할 수 있다.

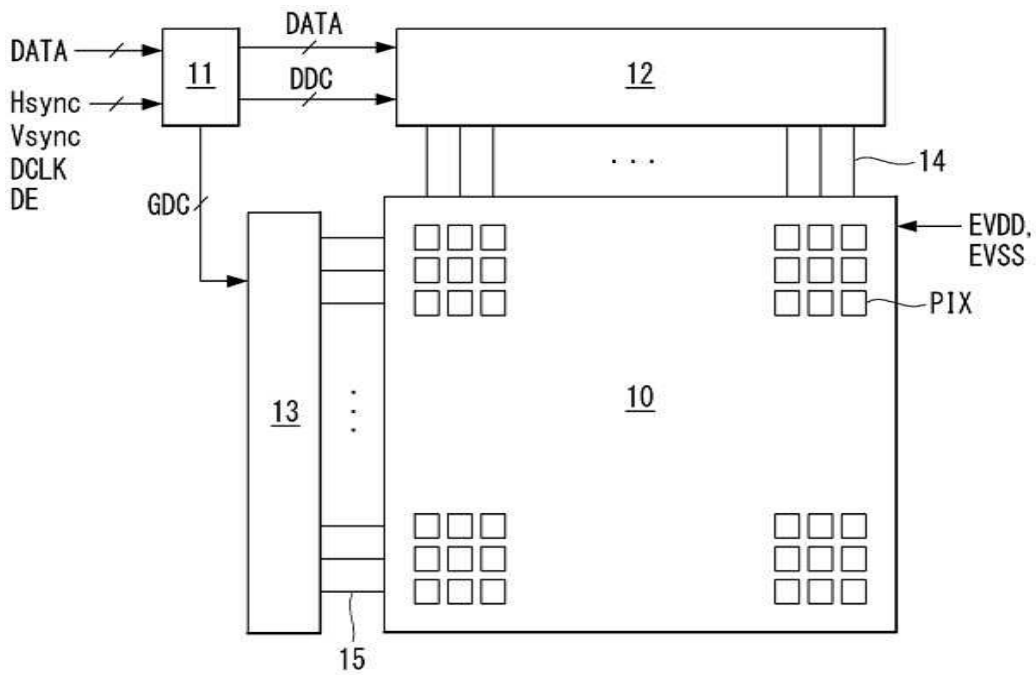
[0103] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

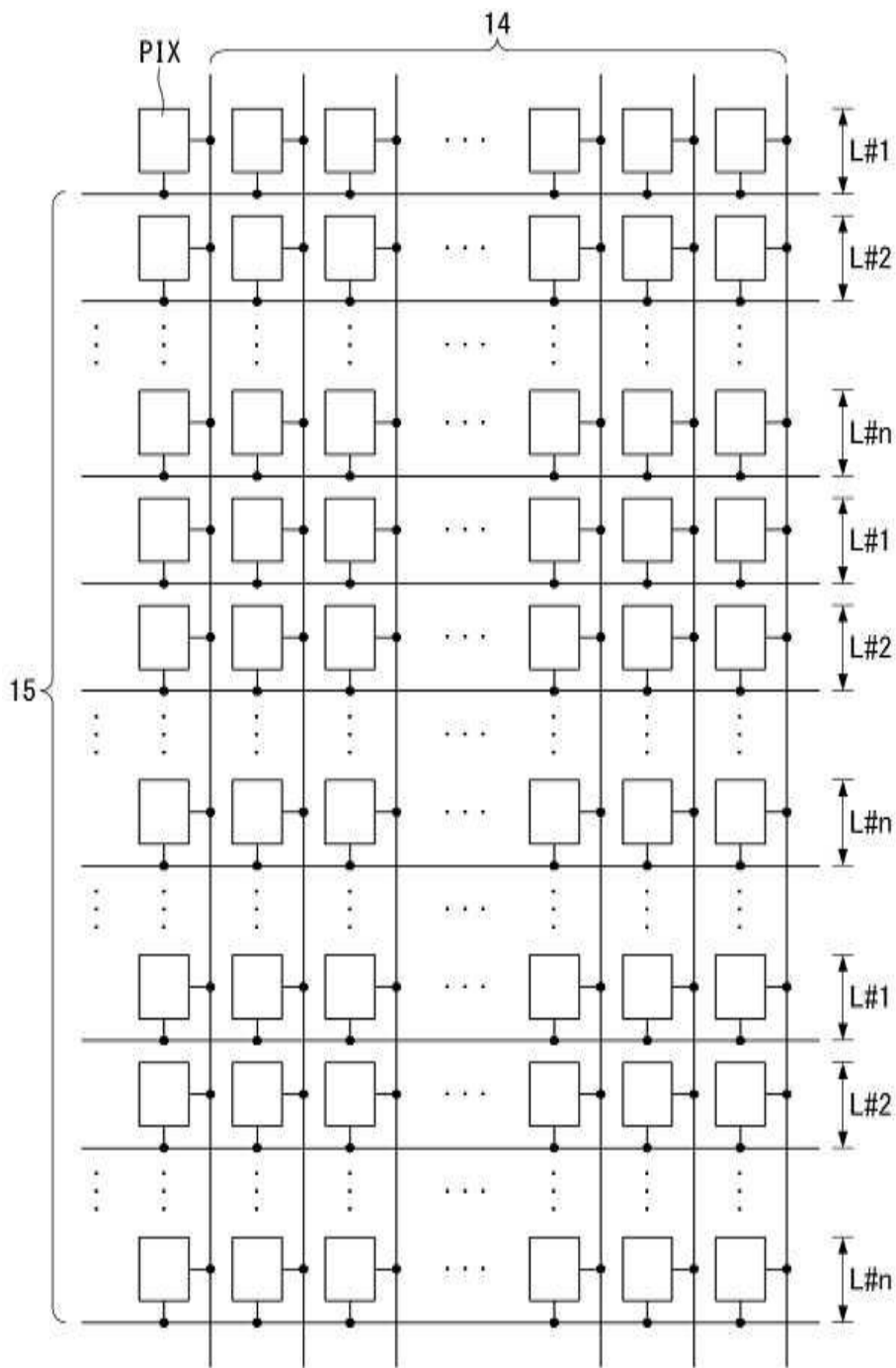
[0104] 10 : 표시패널 11 : 타이밍 콘트롤러
 12 : 데이터 구동회로 13: 게이트 구동회로

도면

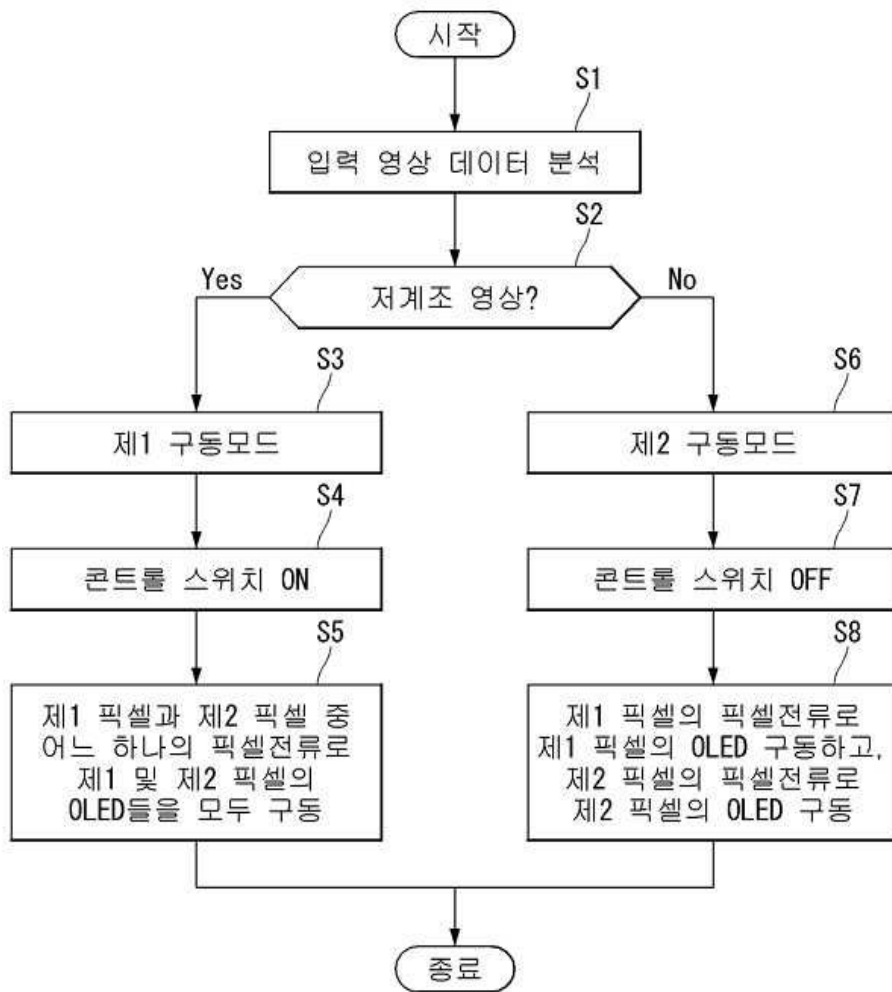
도면1



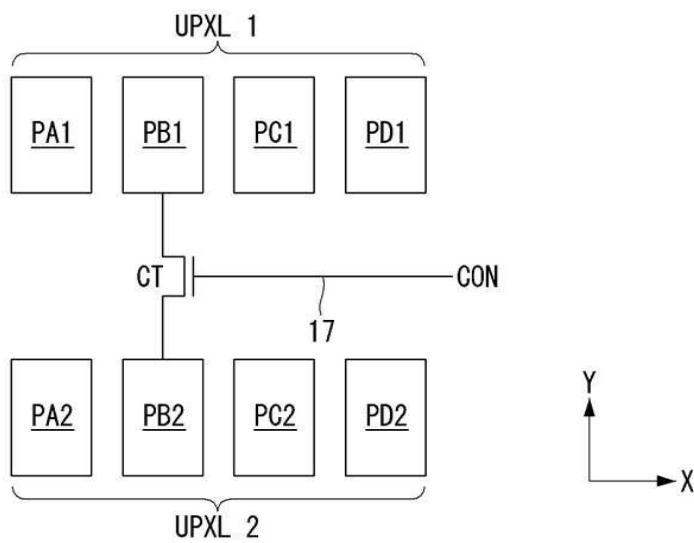
도면2



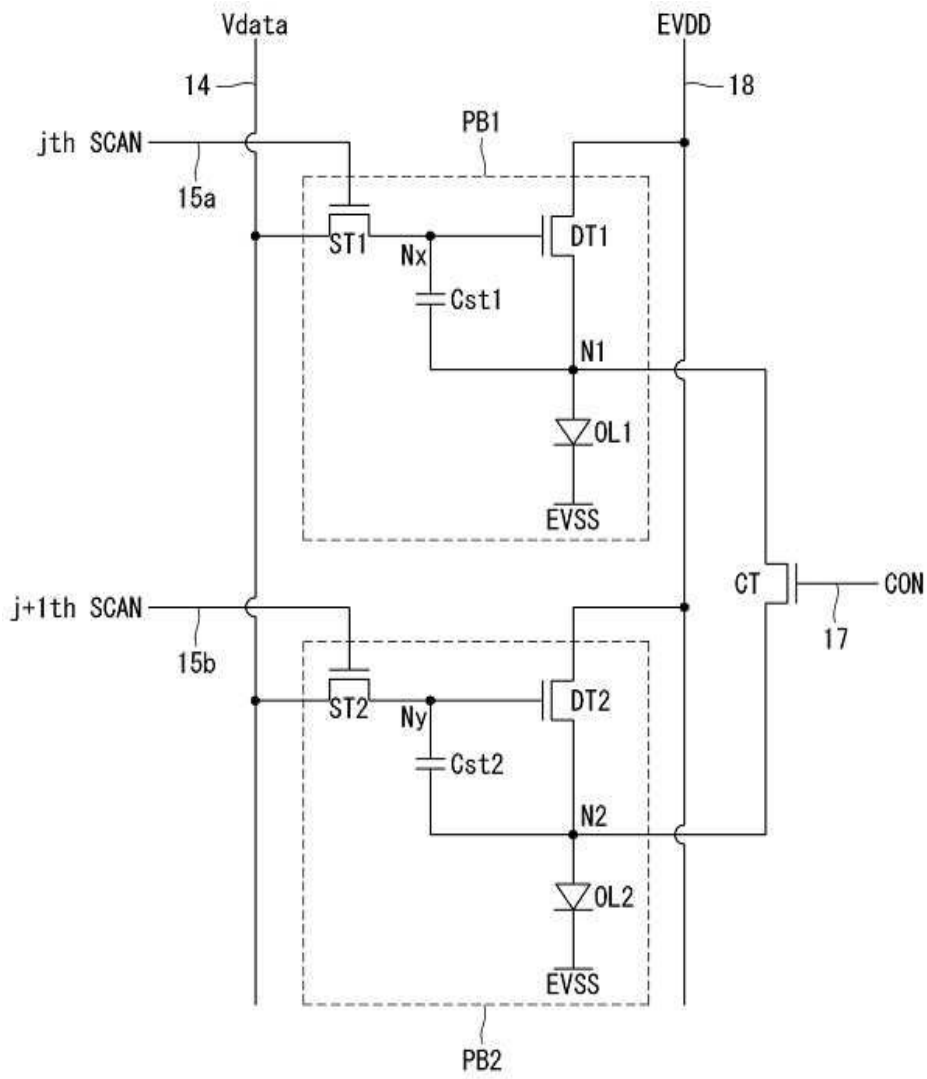
도면3



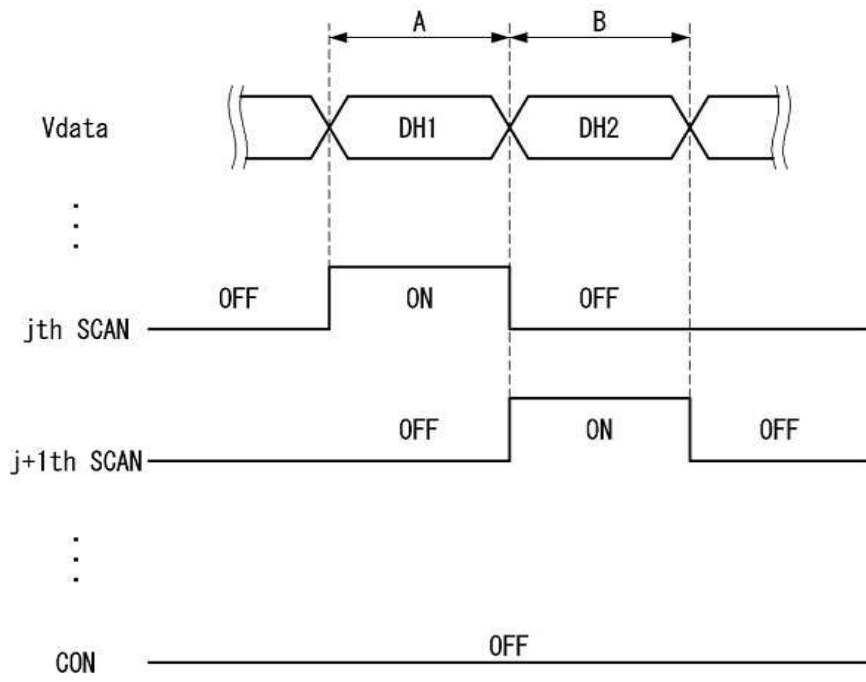
도면4



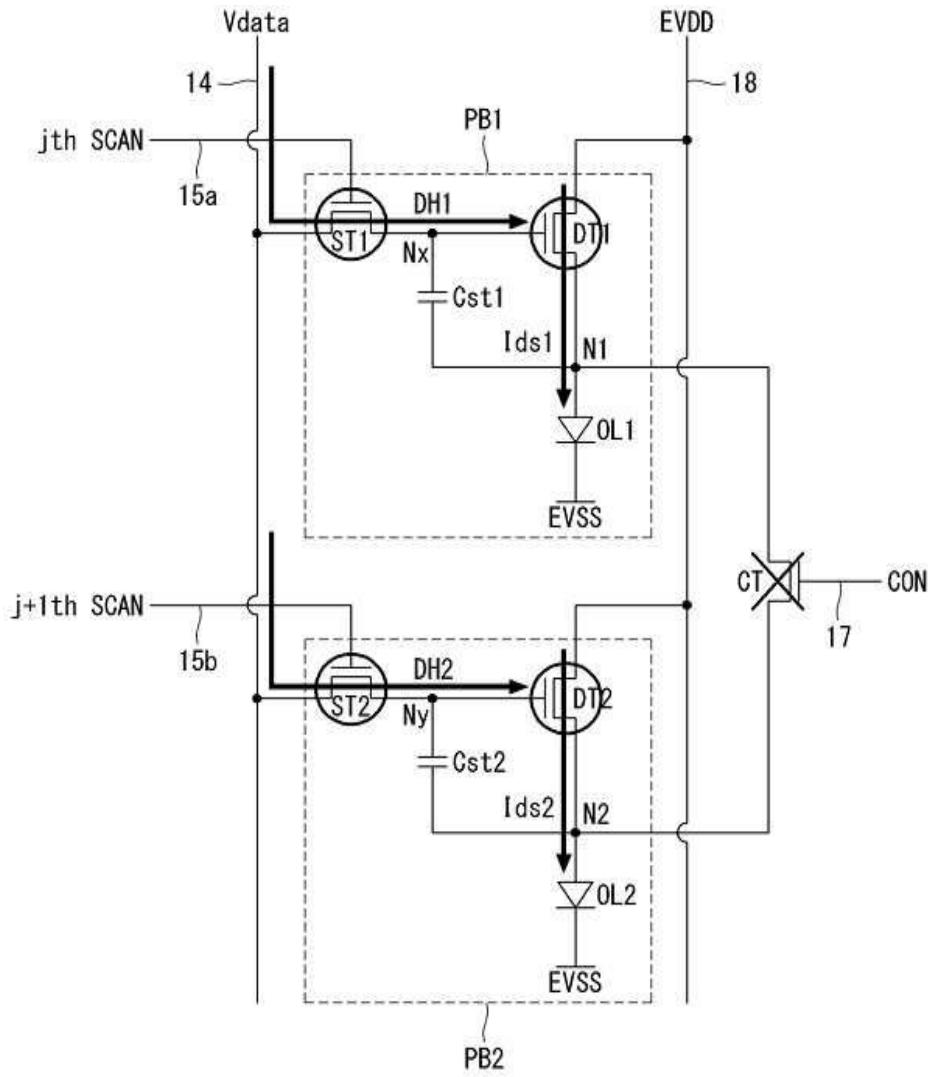
도면5



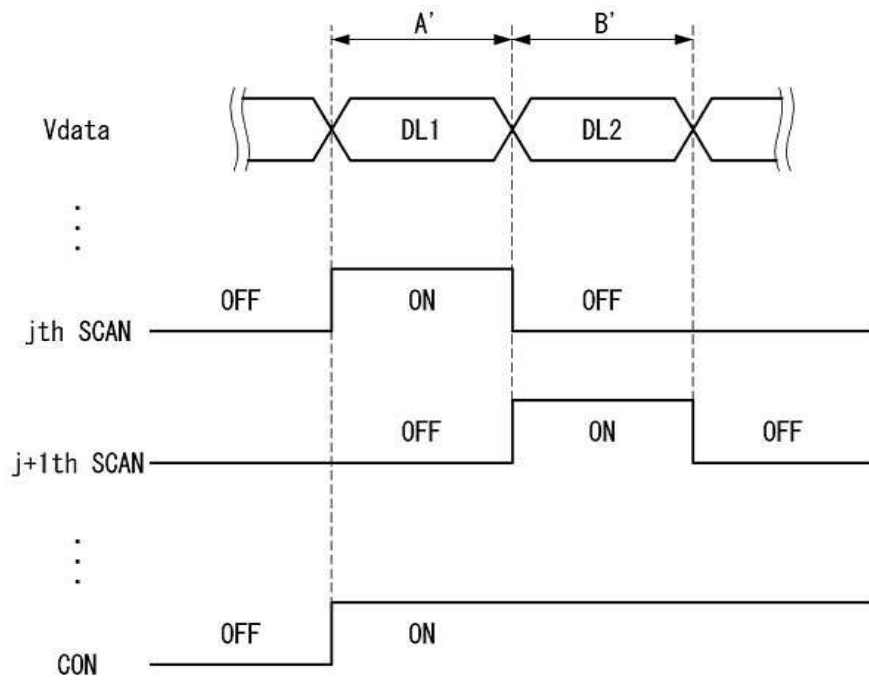
도면6



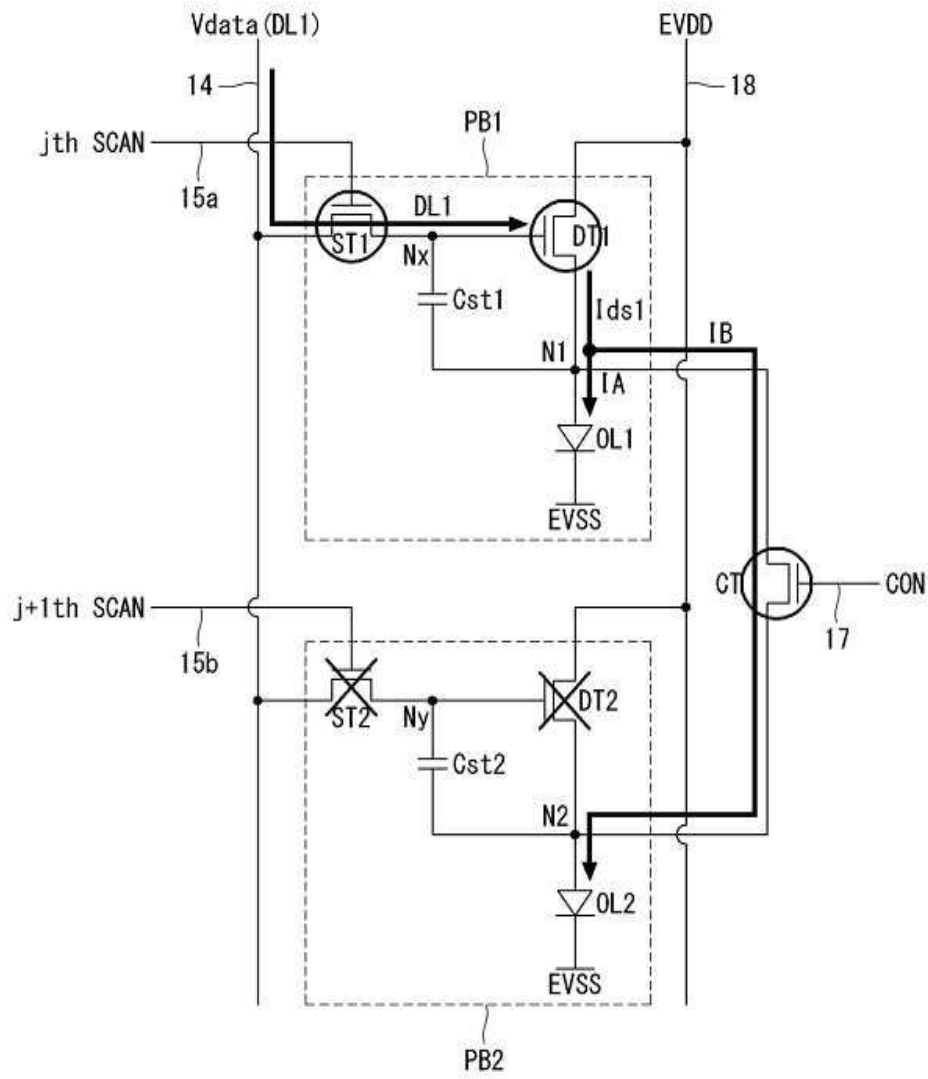
도면7



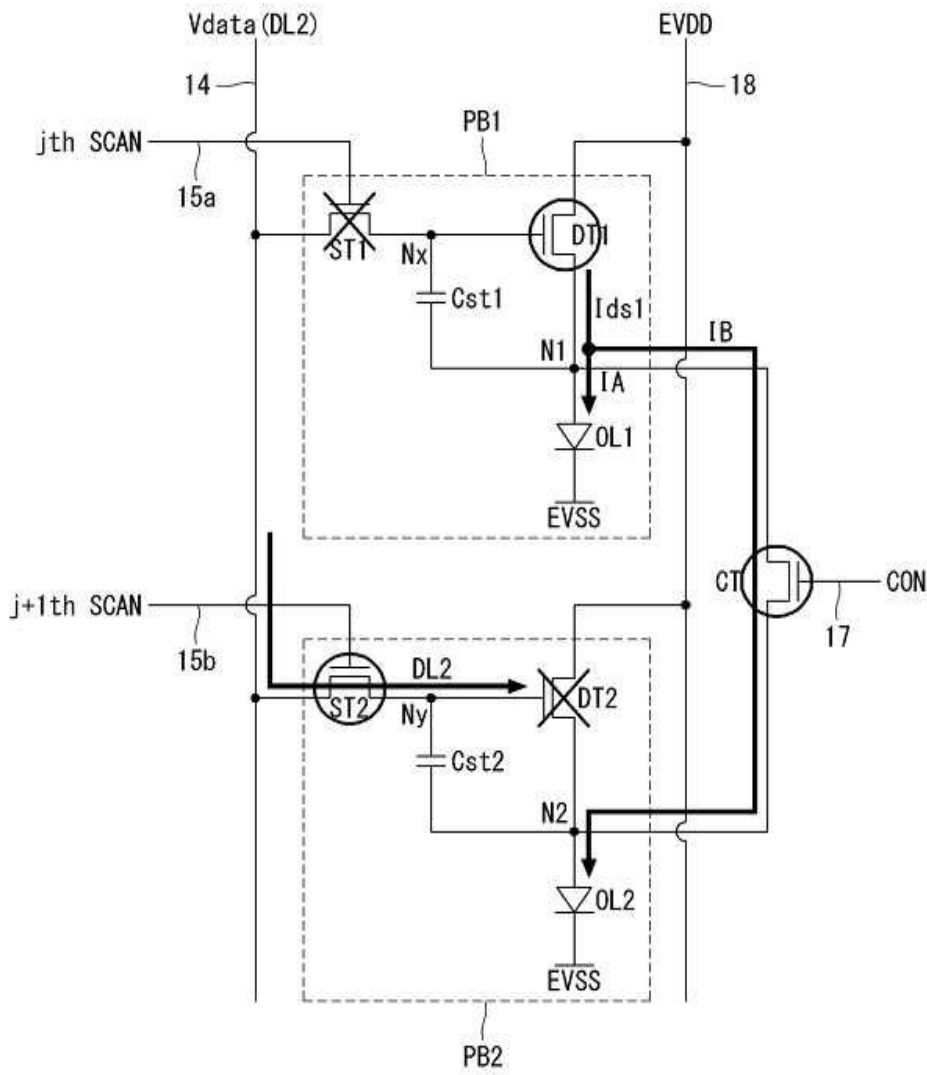
도면8



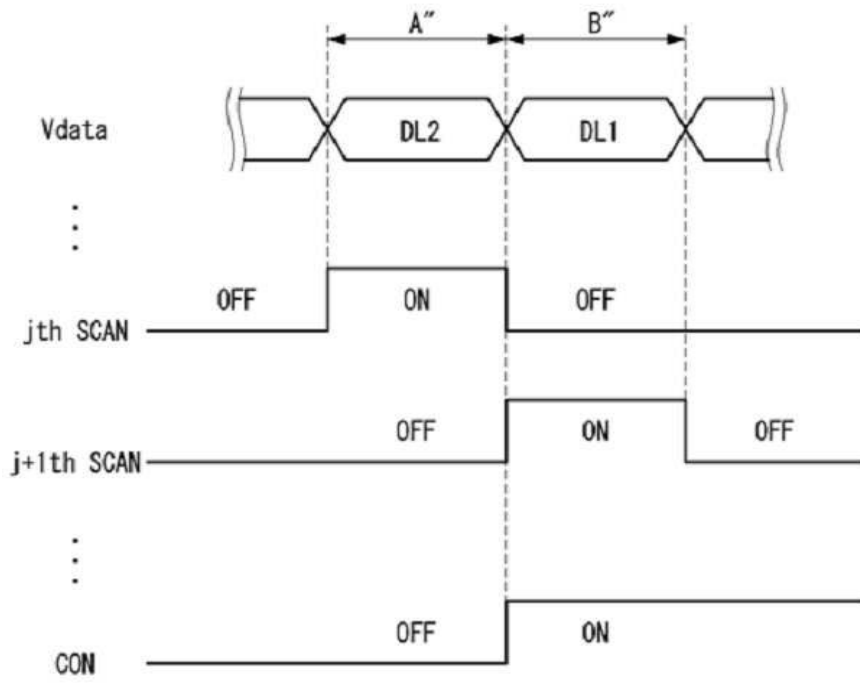
도면9a



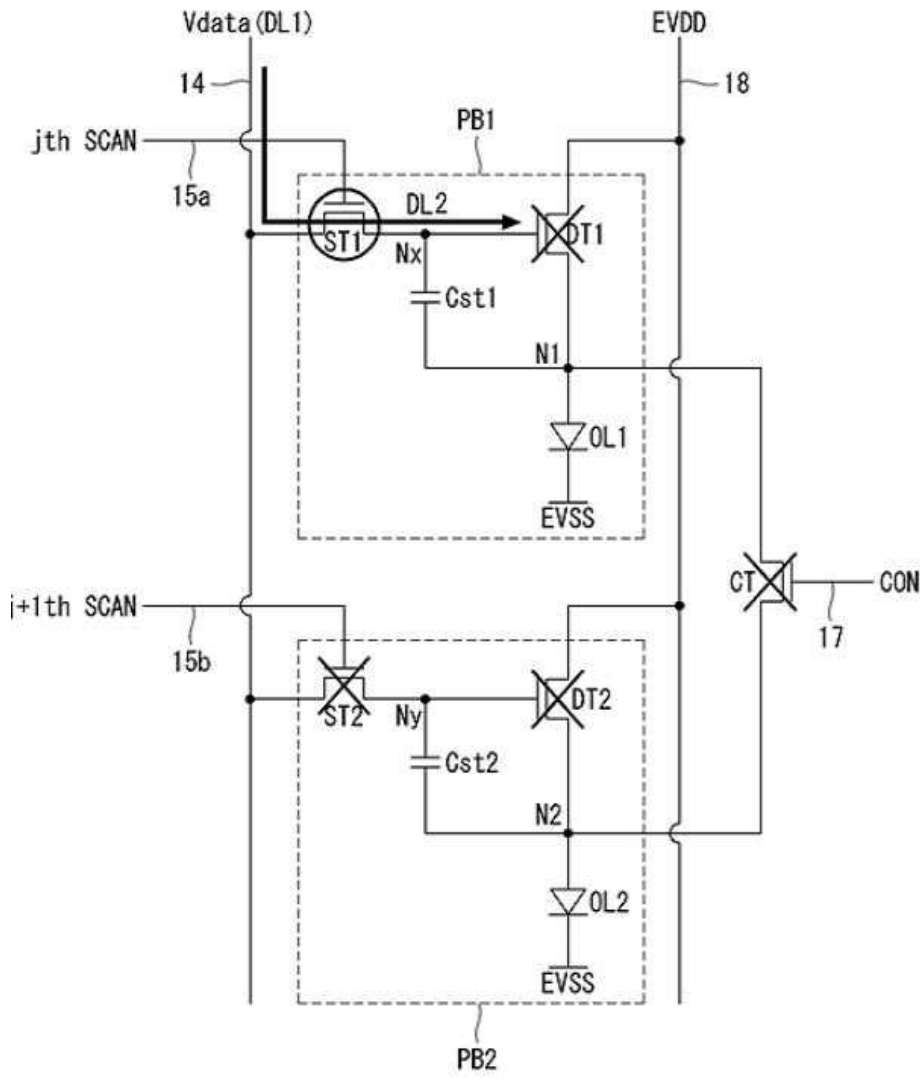
도면9b



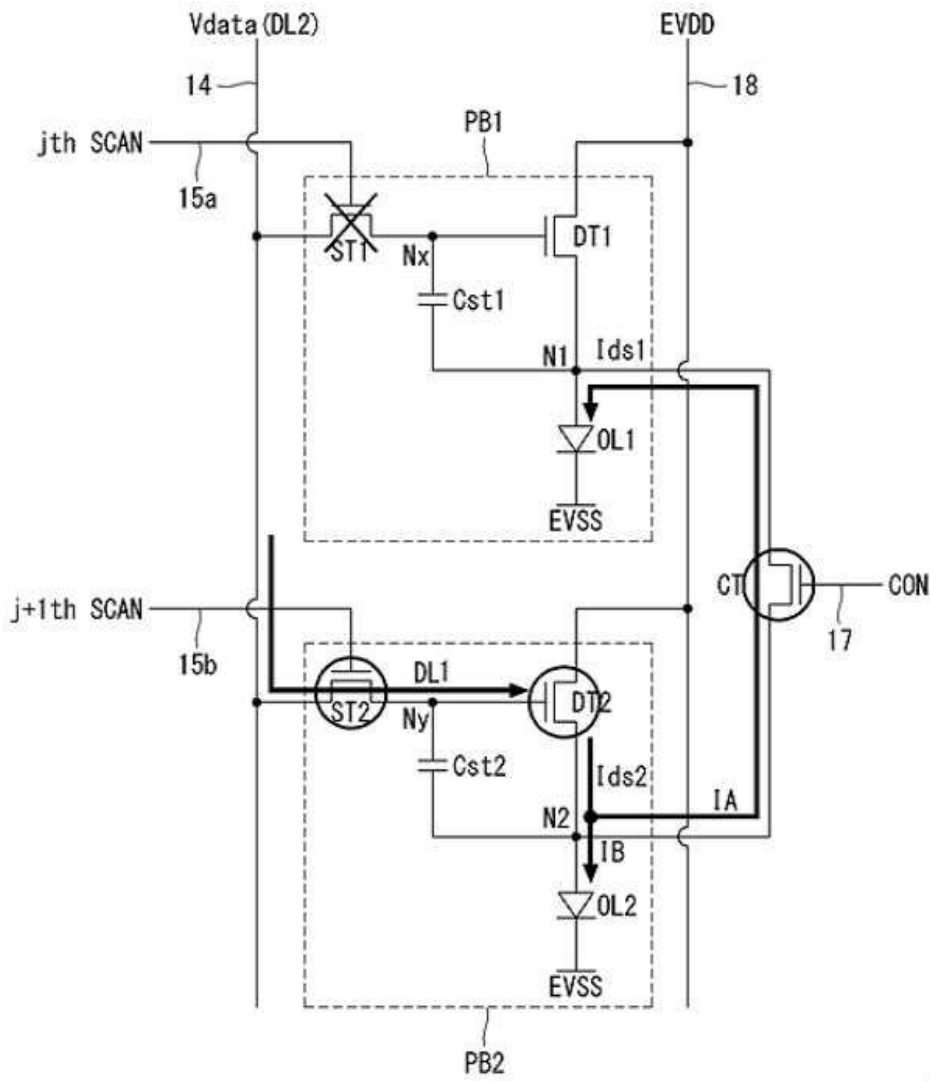
도면10



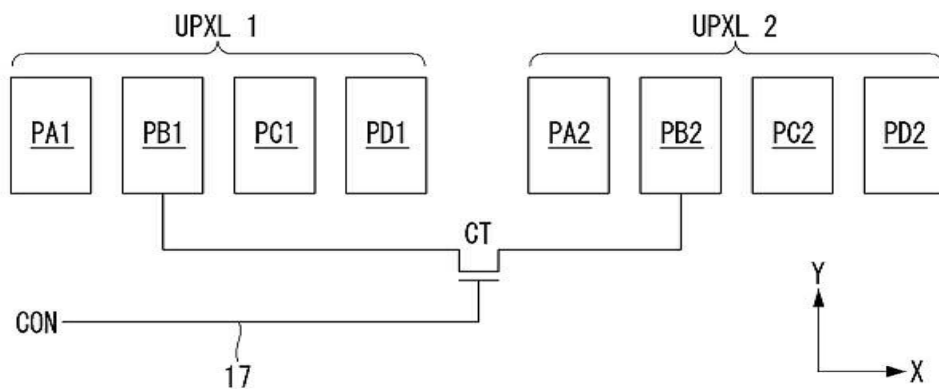
도면11a



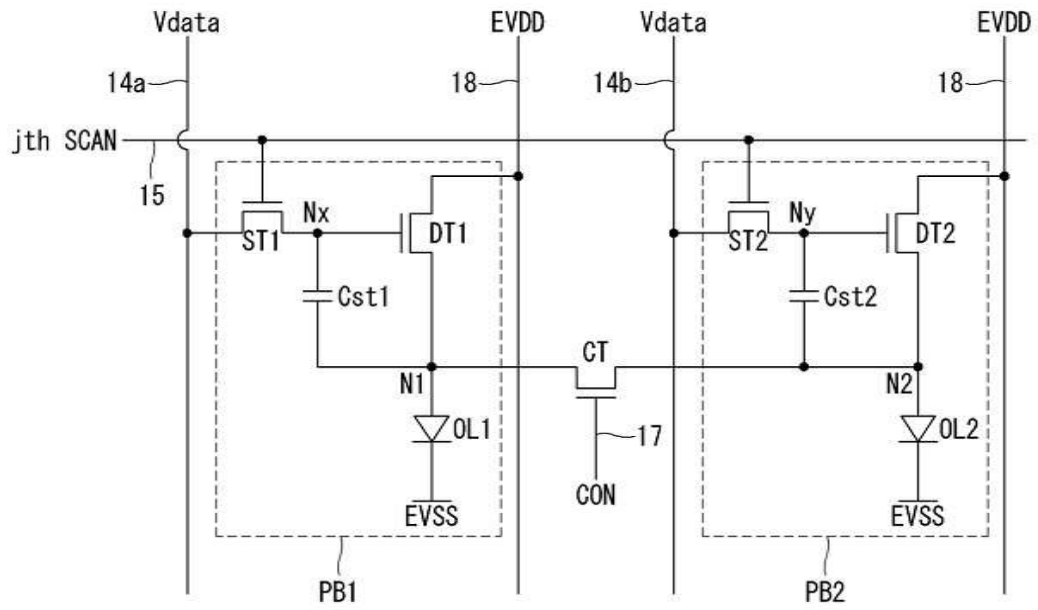
도면11b



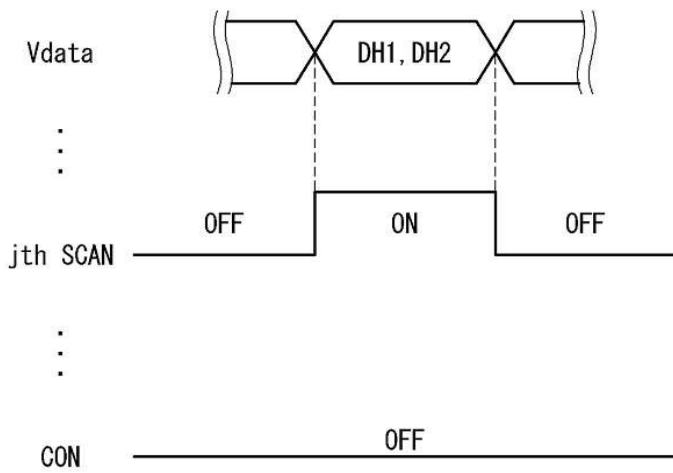
도면12



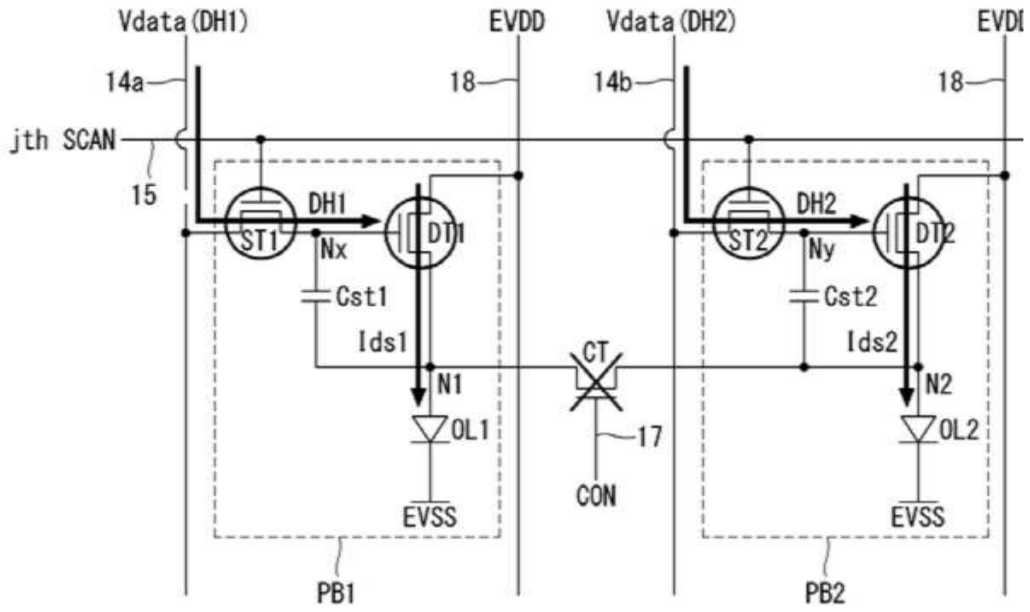
도면13



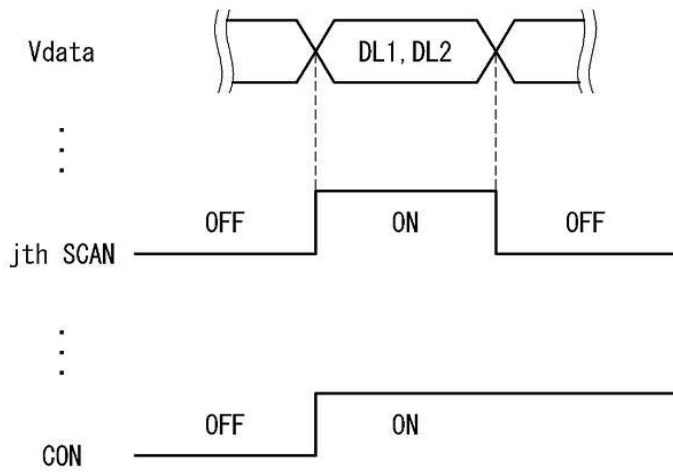
도면14



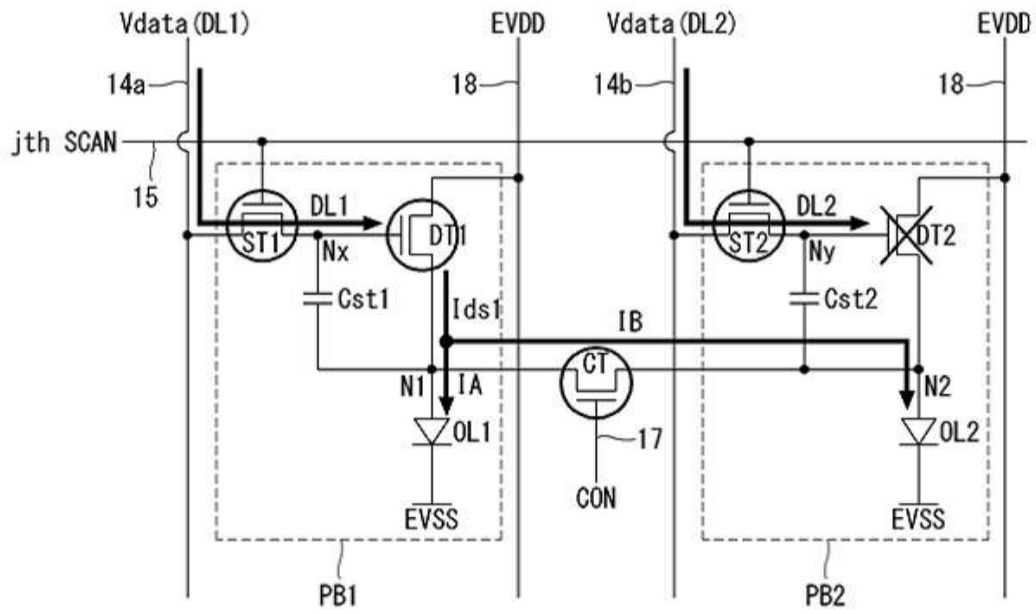
도면15



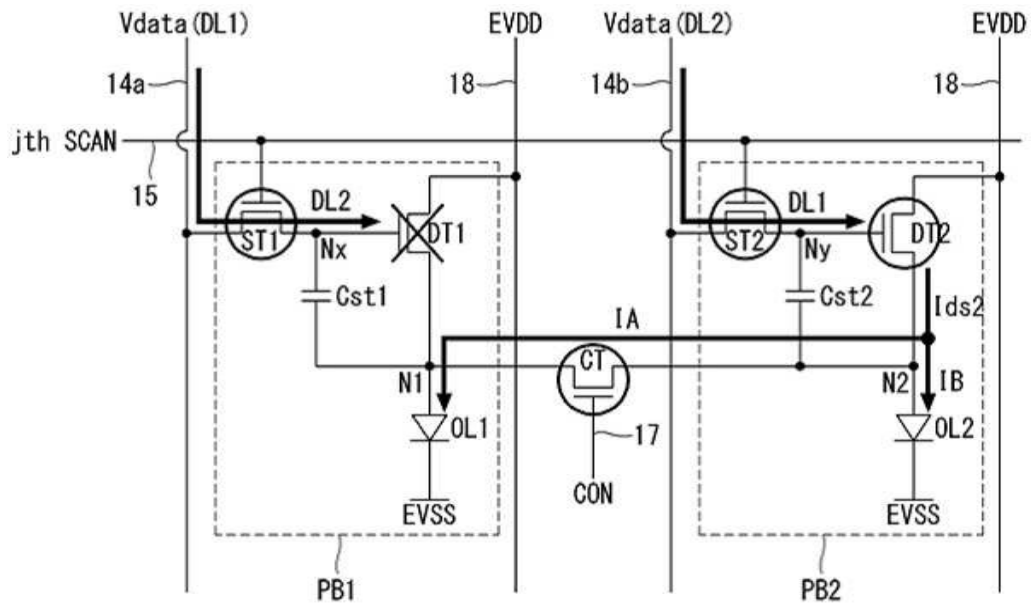
도면16



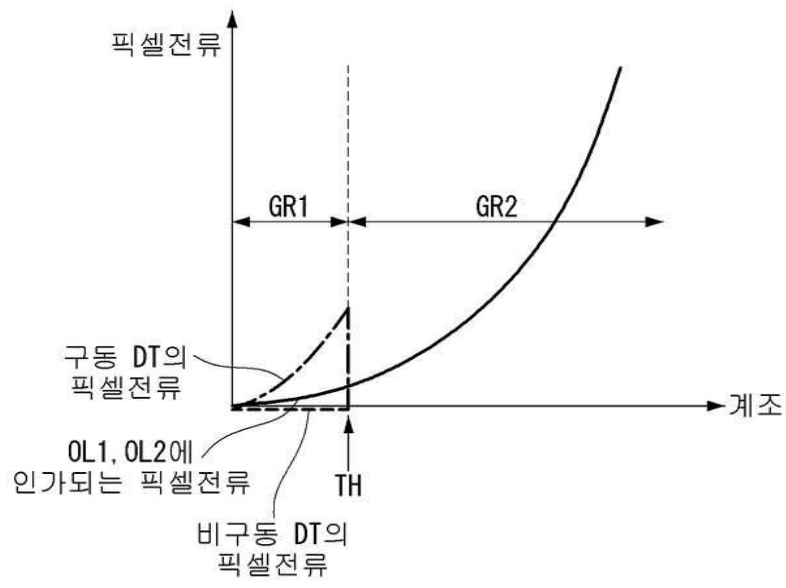
도면17



도면18



도면19



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020190038145A	公开(公告)日	2019-04-08
申请号	KR1020170128234	申请日	2017-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	홍성진 배나영		
发明人	홍성진 배나영		
IPC分类号	G09G3/3233 G09G3/20		
CPC分类号	G09G3/3233 G09G3/2044 G09G2230/00 G09G2300/0842 G09G2310/027		
外部链接	Espacenet		

摘要(译)

本发明的电致发光显示器包括第一像素，第二像素和控制开关。第一像素包括第一发光器件，该第一发光器件具有连接到第一节点的阳极和连接到低电位像素驱动电压的输入端的阴极，以及连接在高电位电源布线和第一节点之间的第一驱动器件。有第二像素包括第二发光器件，该第二发光器件具有连接至第二节点的阳极和连接至低电位像素驱动电压的输入端子的阴极，以及连接在高电位电源布线和第二节点之间的第二发光器件。有一个驱动元件。控制开关连接在第一节点和第二节点之间，在用于显示低灰度图像的第一驱动模式下接通，并且在用于显示高灰度图像的第二驱动模式下断开。成为。

