

(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 27/3297 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

복수의 화소들을 포함하는 유기발광 표시장치에 있어서,

상기 복수의 화소들 중 적어도 하나는,

기관 상에 배치된 제1도전층;

상기 제1도전층 상에 배치되며 상기 제1도전층의 일부를 노출하는 제1개구를 포함하는 제1유기절연층;

상기 제1유기절연층 상에 배치되며 상기 제1개구를 통해 노출된 상기 제1도전층의 일부와 접촉하는 제2도전층;

상기 제1유기절연층 상에 상기 제2도전층을 덮도록 배치되며, 상기 제1유기절연층의 적어도 일부를 노출하는 제2개구를 포함하는 제1무기절연층; 및

상기 제1무기절연층 상에 배치되며, 상기 제2개구를 통해 상기 제1유기절연층과 접촉하는 제2유기절연층;을 포함하는, 유기발광 표시장치.

청구항 2

제1항에 있어서,

상기 기관 상에 상기 제1도전층을 덮도록 배치되며, 상기 제1도전층의 일부를 노출하는 제3개구를 포함하는 제2무기절연층을 더 포함하며,

상기 제2도전층은 상기 제1개구 및 상기 제3개구를 통해 노출된 상기 제1도전층의 일부와 접촉하는, 유기발광 표시장치.

청구항 3

제2항에 있어서,

상기 제2무기절연층 및 상기 제1무기절연층은 각각 상기 제1도전층 및 상기 제2도전층과 접촉하며, 상기 제1유기절연층은 상기 제2무기절연층에 의해 상기 제1도전층과 분리되며 상기 제2유기절연층은 상기 제1무기절연층에 의해 상기 제2도전층과 분리된, 유기발광 표시장치.

청구항 4

제2항에 있어서,

상기 제1무기절연층 및 상기 제2무기절연층은 실리콘나이트라이드(SiN_x)로 구성되고, 상기 제1유기절연층 및 상기 제2유기절연층은 폴리이미드(PI; polyimide)로 구성된, 유기발광 표시장치.

청구항 5

제2항에 있어서,

상기 제1개구의 면적은 상기 제3개구의 면적보다 크며, 상기 제3개구는 상기 제1개구의 내부에 배치된, 유기발광 표시장치.

청구항 6

제1항에 있어서,

소스영역, 드레인영역 및 상기 소스영역과 상기 드레인영역을 연결하는 채널영역을 포함하는 활성층 및 상기 활성층 상에 상기 활성층과 절연되도록 배치된 게이트전극을 포함하는 박막트랜지스터를 더 포함하며,

상기 제1도전층은 상기 소스영역 또는 상기 드레인영역과 전기적으로 연결된, 유기발광 표시장치.

청구항 7

제1항에 있어서,

상기 제1무기절연층은 상기 제2도전층의 일부를 노출하는 제4개구를 더 포함하고, 상기 제2유기절연층은 상기 제4개구에 의해 노출된 상기 제2도전층의 일부를 노출하는 제5개구를 포함하는, 유기발광 표시장치.

청구항 8

제7항에 있어서,

상기 제5개구의 면적은 상기 제4개구의 면적보다 크며, 상기 제4개구는 상기 제5개구의 내부에 배치된, 유기발광 표시장치.

청구항 9

제7항에 있어서,

상기 제4개구 및 상기 제5개구를 통해, 상기 제2도전층과 접촉하는 화소전극;

상기 화소전극 상에 배치되며 발광층을 포함하는 중간층; 및

상기 중간층 상에 배치된 대향전극;을 더 포함하는, 유기발광 표시장치.

청구항 10

제1항에 있어서,

상기 제1도전층과 동일층에 배치된 하부 전원공급선 및 상기 제2도전층과 동일층에 배치된 상부 전원공급선을 더 포함하는, 유기발광 표시장치.

청구항 11

제10항에 있어서,

상기 하부 전원공급선 및 상기 상부 전원공급선은 상기 제1유기절연층 및 상기 제2무기절연층에 포함된 컨택홀을 통해 전기적으로 연결된, 유기발광 표시장치.

청구항 12

제10항에 있어서,

상기 제1무기절연층은 상기 상부 전원공급선을 완전히 덮으며, 상기 제2개구는 상기 제2도전층과 상기 상부 전원공급선의 사이의 공간에 대응되는, 유기발광 표시장치.

청구항 13

제1항에 있어서,

상기 제2개구는 상기 제2도전층에 인접한 영역에 배치된 복수 개의 개구들을 포함하는, 유기발광 표시 장치.

청구항 14

제1항에 있어서,

상기 제2도전층은 티타늄(Ti)을 포함하는 제1층, 알루미늄(Al)을 포함하는 제2층 및 티타늄(Ti)을 포함하는 제3층을 포함하는, 유기발광 표시장치.

청구항 15

복수의 화소들을 포함하는 유기발광 표시장치에 있어서,

상기 복수의 화소들 중 적어도 하나는,

기관 상에 배치된 제1도전층;

상기 제1도전층과 동일층에 배치되며, 상기 제1도전층과 이격되어 있는 하부 전원공급선;

상기 제1도전층 및 상기 하부 전원공급선 상에 배치되며 상기 제1 도전층의 일부를 노출하는 제1개구 및 상기 하부 전원공급선의 일부를 노출하는 제6개구를 포함하는 제1유기절연층;

상기 제1유기절연층 상에 배치되며 상기 제1개구를 통해 노출된 상기 제1도전층의 일부와 콘택하는 제2도전층;

상기 제2도전층과 동일층에 배치되며 상기 제6개구를 통해 상기 하부 전원공급선의 일부와 콘택하는 상부 전원 공급선;

상기 제1유기절연층 상에 배치되며, 상기 제2도전층을 덮는 제1영역 및 상기 상부 전원공급선을 덮으며 제1영역과 이격된 제2영역을 포함하는 제1무기절연층; 및

상기 제1무기절연층 상에 배치되며, 상기 제1무기절연층의 상기 제1영역과 상기 제2영역의 사이에서 상기 제1유기절연층과 콘택하는 제2유기절연층;을 포함하는, 유기발광 표시장치.

청구항 16

제15항에 있어서,

상기 기판 상에 상기 제1도전층 및 상기 하부 전원공급선을 덮도록 배치되며, 상기 제1도전층의 일부를 노출하는 제3개구 및 상기 하부 전원공급선의 일부를 노출하는 제7개구를 포함하는 제2무기절연층을 더 포함하며,

상기 제2도전층은 상기 제1개구 및 상기 제3개구를 통해 노출된 상기 제1 도전층의 일부와 콘택하며, 상기 상부 전원공급선은 상기 제6개구 및 상기 제7개구를 통해 노출된 상기 하부 전원공급선의 일부와 콘택하는, 유기발광 표시장치.

청구항 17

제16항에 있어서,

상기 제1무기절연층 및 상기 제2무기절연층은 실리콘나이트라이드(SiN_x)로 구성되고, 상기 제1유기절연층 및 상기 제2유기절연층은 폴리이미드(PI; polyimide)로 구성된, 유기발광 표시장치.

청구항 18

제15항에 있어서,

상기 제2도전층은 티타늄(Ti)을 포함하는 제1층, 알루미늄(Al)을 포함하는 제2층 및 티타늄(Ti)을 포함하는 제3층을 포함하는, 유기발광 표시장치.

청구항 19

제15항에 있어서,

소스영역, 드레인영역 및 상기 소스영역과 상기 드레인영역을 연결하는 채널영역을 포함하는 활성층 및 상기 활성층 상에 상기 활성층과 절연되도록 배치된 게이트전극을 포함하는 박막트랜지스터를 더 포함하며,

상기 제1도전층은 상기 소스영역 또는 상기 드레인영역과 전기적으로 연결된, 유기발광 표시장치.

청구항 20

제15항에 있어서,

상기 제2도전층과 콘택하는 화소전극;

상기 화소전극 상에 배치되며 발광층을 포함하는 중간층; 및

상기 중간층 상에 배치된 대향전극;을 더 포함하는, 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 유기발광 표시장치는 박막 트랜지스터(TFT; Thin Film Transistor), 커패시터, 및 복수의 배선들을 포함한다. 유기발광 표시장치가 제작되는 기판은 TFT, 커패시터, 및 복수의 배선들 등의 미세 패턴으로 이루어지며, 상기 TFT, 커패시터 및 배선들 사이의 복잡한 연결에 의해 유기발광 표시장치가 작동된다.

[0003] 최근 콤팩트하고 해상도가 높은 유기발광 표시장치에 대한 요구가 증가함에 따라, 유기발광 표시장치에 포함된 TFT, 커패시터 및 배선들 간의 효율적인 공간 배치, 연결 구조, 구동 방식 및 구현되는 이미지의 품질 개선에 대한 요구가 높아지고 있다.

발명의 내용

해결하려는 과제

[0004] 고화소의 유기발광 표시장치에 있어서, 한정된 공간에 배선 및 전극과 같은 복수의 도전층들을 효율적으로 배치 하기 위해 도전층들을 절연층을 사이에 두고 서로 이격되도록 배치된 후 절연층에 컨택홀을 형성하여 도전층들을 전기적으로 연결하는 구조가 채용될 수 있다. 이 경우 도전층들 사이에 도전층을 보호하는 무기절연층 및 표면을 평탄화하기 위한 유기절연층이 배치될 수 있으며, 유기절연층으로부터 발생된 아웃가스(outgas)는 유기절연층을 덮고 있는 무기절연층으로 인해 외부로 용이하게 방출되지 못하고 무기절연층이 단절된 소정의 영역에서 집중적으로 방출될 수 있다. 결과적으로, 소정의 영역에서 집중적으로 방출된 아웃가스에 의해 진행성 암점이 발생되며, 이에 의해 화소 불량률이 야기되는 문제가 발생한다.

[0005] 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 유기절연층으로부터 발생한 아웃가스를 효율적으로 방출시킴으로써 진행성 암점에 의한 화소 불량률을 제거 또는 감소시킨 유기발광 표시장치를 제공하는 것을 목적으로 한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따르면, 복수의 화소들을 포함하는 유기발광 표시장치에 있어서, 상기 복수의 화소들 중 적어도 하나는, 기판 상에 배치된 제1도전층, 상기 제1도전층 상에 배치되며 상기 제1도전층의 일부를 노출하는 제1개구를 포함하는 제1유기절연층, 상기 제1유기절연층 상에 배치되며 상기 제1개구를 통해 노출된 상기 제1도전층의 일부와 컨택하는 제2도전층, 상기 제1유기절연층 상에 상기 제2도전층을 덮도록 배치되며, 상기 제1유기절연층의 적어도 일부를 노출하는 제2개구를 포함하는 제1무기절연층, 및 상기 제1무기절연층 상에 배치되며 상기 제2개구를 통해 상기 제1유기절연층과 컨택하는 제2유기절연층을 포함하는, 유기발광 표시장치를 제공한다.

[0007] 상기 기판 상에 상기 제1도전층을 덮도록 배치되며, 상기 제1도전층의 일부를 노출하는 제3개구를 포함하는 제2무기절연층을 더 포함하며, 상기 제2도전층은 상기 제1개구 및 상기 제3개구를 통해 노출된 상기 제1도전층의 일부와 컨택할 수 있다.

[0008] 상기 제2무기절연층 및 상기 제1무기절연층은 각각 상기 제1도전층 및 상기 제2도전층과 컨택하며, 상기 제1유기절연층은 상기 제2무기절연층에 의해 상기 제1도전층과 분리되며 상기 제2유기절연층은 상기 제1무기절연층에 의해 상기 제2도전층과 분리될 수 있다.

[0009] 상기 제1무기절연층 및 상기 제2무기절연층은 실리콘나이트라이드(SiN_x)로 구성되고, 상기 제1유기절연층 및 상기 제2유기절연층은 폴리이미드(PI; polyimide)로 구성될 수 있다.

[0010] 상기 제1개구의 면적은 상기 제3개구의 면적보다 크며, 상기 제3개구는 상기 제1개구의 내부에 배치될 수 있다.

[0011] 상기 유기발광 표시장치는, 소스영역, 드레인영역 및 상기 소스영역과 상기 드레인영역을 연결하는 채널영역을 포함하는 활성층 및 상기 활성층 상에 상기 활성층과 절연되도록 배치된 게이트전극을 포함하는 박막트랜지스터를 더 포함하며, 상기 제1도전층은 상기 소스영역 또는 상기 드레인영역과 전기적으로 연결될 수 있다.

[0012] 상기 제1무기절연층은 상기 제2도전층의 일부를 노출하는 제4개구를 더 포함하고, 상기 제2유기절연층은 상기 제4개구에 의해 노출된 상기 제2도전층의 일부를 노출하는 제5개구를 포함할 수 있다.

- [0013] 상기 제5개구의 면적은 상기 제4개구의 면적보다 크며, 상기 제4개구는 상기 제5개구의 내부에 배치될 수 있다.
- [0014] 상기 제4개구 및 상기 제5개구를 통해, 상기 제2도전층과 접촉하는 화소전극, 상기 화소전극 상에 배치되며 발광층을 포함하는 중간층, 및 상기 중간층 상에 배치된 대향전극을 더 포함할 수 있다.
- [0015] 상기 제1도전층과 동일층에 배치된 하부 전원공급선 및 상기 제2도전층과 동일층에 배치된 상부 전원공급선을 더 포함할 수 있다.
- [0016] 상기 하부 전원공급선 및 상기 상부 전원공급선은 상기 제1유기절연층 및 상기 제2무기절연층에 포함된 컨택홀을 통해 전기적으로 연결될 수 있다.
- [0017] 상기 제1무기절연층은 상기 상부 전원공급선을 완전히 덮으며, 상기 제2개구는 상기 제2도전층과 상기 상부 전원공급선의 사이의 공간에 대응될 수 있다.
- [0018] 상기 제2개구는 상기 제2도전층에 인접한 영역에 배치된 복수 개의 개구들을 포함할 수 있다.
- [0019] 상기 제2도전층은 티타늄(Ti)을 포함하는 제1층, 알루미늄(Al)을 포함하는 제2층 및 티타늄(Ti)을 포함하는 제3층을 포함할 수 있다.
- [0020] 본 발명의 다른 실시예에 따르면, 복수의 화소들을 포함하는 유기발광 표시장치에 있어서, 상기 복수의 화소들 중 적어도 하나는, 기판 상에 배치된 제1도전층, 상기 제1도전층과 동일층에 배치되며, 상기 제1도전층과 이격되어 있는 하부 전원공급선, 상기 제1도전층 및 상기 하부 전원공급선 상에 배치되며 상기 제1도전층의 일부를 노출하는 제1개구 및 상기 하부 전원공급선의 일부를 노출하는 제2개구를 포함하는 제1유기절연층, 상기 제1유기절연층 상에 배치되며 상기 제1개구를 통해 노출된 상기 제1도전층의 일부와 접촉하는 제2도전층, 상기 제2도전층과 동일층에 배치되며 상기 제2개구를 통해 상기 하부 전원공급선의 일부와 접촉하는 상부 전원공급선, 상기 제1유기절연층 상에 배치되며, 상기 제2도전층을 덮는 제1영역 및 상기 상부 전원공급선을 덮으며 제1영역과 이격된 제2영역을 포함하는 제2무기절연층, 및 상기 제2무기절연층 상에 배치되며, 상기 제2무기절연층의 상기 제1영역과 상기 제2영역의 사이에서 상기 제1유기절연층과 접촉하는 제2유기절연층;을 포함하는, 유기발광 표시장치를 제공한다.
- [0021] 상기 기판 상에 상기 제1도전층 및 상기 하부 전원공급선을 덮도록 배치되며, 상기 제1도전층의 일부를 노출하는 제3개구 및 상기 하부 전원공급선의 일부를 노출하는 제4개구를 포함하는 제2유기절연층을 더 포함하며, 상기 제2도전층은 상기 제1개구 및 상기 제3개구를 통해 노출된 상기 제1도전층의 일부와 접촉하며, 상기 상부 전원공급선은 상기 제2개구 및 상기 제4개구를 통해 노출된 상기 하부 전원공급선의 일부와 접촉할 수 있다.
- [0022] 상기 제1유기절연층 및 상기 제2유기절연층은 실리콘나이트라이드(SiN_x)로 구성되고, 상기 제1유기절연층 및 상기 제2유기절연층은 폴리이미드(PI; polyimide)로 구성될 수 있다.
- [0023] 상기 제2도전층은 티타늄(Ti)을 포함하는 제1층, 알루미늄(Al)을 포함하는 제2층 및 티타늄(Ti)을 포함하는 제3층을 포함할 수 있다.
- [0024] 상기 유기발광 표시장치는, 소스영역, 드레인영역 및 상기 소스영역과 상기 드레인영역을 연결하는 채널영역을 포함하는 활성층 및 상기 활성층 상에 상기 활성층과 절연되도록 배치된 게이트전극을 포함하는 박막트랜지스터를 더 포함하며, 상기 제1도전층은 상기 소스영역 또는 상기 드레인영역과 전기적으로 연결될 수 있다.
- [0025] 상기 제2도전층과 접촉하는 화소전극, 상기 화소전극 상에 배치되며 발광층을 포함하는 중간층, 및 상기 중간층 상에 배치된 대향전극을 더 포함할 수 있다.
- [0026] 전술한 것 외의 다른 측면, 특징, 이점은 이하의 발명을 실시하기 위한 구체적인 내용, 특허청구범위 및 도면으로부터 명확해질 것이다.

발명의 효과

- [0027] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 유기절연층으로부터 발생한 아웃가스를 효율적으로 방출시킴으로써 진행성 압접에 의한 화소 불량률 제거 또는 감소시킨 유기발광 표시장치를 구현할 수 있다. 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 일 실시예에 따른 유기발광 표시장치의 하나의 (부)화소의 등가 회로도이다.
- 도 2는 도 1의 (부)화소에 있어서의 복수개의 박막트랜지스터들 및 커패시터 등의 위치를 개략적으로 도시한 평면도이다.
- 도 3은 도 1의 유기발광 표시장치에 포함된 제1도전층, 제2도전층 및 제1무기절연층을 개략적으로 도시한 평면도이다.
- 도 4는 도 2의 VIa-VIa' 선 및 VIb-VIb' 선을 따라 취한 단면도이다.
- 도 5는 본 발명의 다른 실시예에 따른 유기발광 표시장치를 개략적으로 도시한 단면도이다.
- 도 6은 도 5의 유기발광 표시장치의 일부 구성을 개략적으로 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0030] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0031] 이하의 실시예에서 층, 막, 영역, 판 등의 각종 구성요소가 다른 구성요소 "상에" 있다고 할 때, 이는 다른 구성요소 "바로 상에" 있는 경우뿐 아니라 그 사이에 다른 구성요소가 개재된 경우도 포함한다. 또한 설명의 편의를 위하여 도면에서는 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0032] 또한, 첨부 도면에서는, 하나의 (부)화소에 7개의 박막트랜지스터(thin film transistor, TFT)와 1개의 커패시터(capacitor)를 구비하는 7Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기발광 표시장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 표시장치는 하나의 (부)화소에 복수 개의 박막트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 유기발광 표시장치는 복수의 (부)화소들을 포함하며, (부)화소는 화상을 표시하기 위한 최소 단위를 의미하며 유기발광 표시장치는 복수의 (부)화소들의 조합을 통해 원하는 화상을 표시한다.
- [0033] 도 1은 본 발명의 일 실시예에 따른 유기발광 표시장치의 하나의 (부)화소의 등가 회로도이다.
- [0034] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기발광 표시장치의 하나의 (부)화소는 복수개의 신호선들(121, 122, 123, 124, 176, 177, 178), 복수개의 신호선들에 연결되어 있는 복수개의 박막트랜지스터들(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기발광소자(organic light-emitting device, OLED)를 포함한다. 물론 복수개의 신호선들(121, 122, 123, 124, 176, 177, 178)은 복수개의 (부)화소들에 있어서 공유될 수 있다.
- [0035] 박막트랜지스터는 구동 박막트랜지스터(driving TFT, T1), 스위칭 박막트랜지스터(switching TFT, T2), 보상 박막트랜지스터(T3), 초기화 박막트랜지스터(T4), 동작제어 박막트랜지스터(T5), 발광제어 박막트랜지스터(T6) 및 바이패스 박막트랜지스터(T7)를 포함한다.
- [0036] 신호선은 스캔신호(Sn)를 전달하는 스캔선(121), 초기화 박막트랜지스터(T4) 및 바이패스 박막트랜지스터(T7)에 이전 스캔신호(Sn-1)를 전달하는 이전 스캔선(122), 동작제어 박막트랜지스터(T5) 및 발광제어 박막트랜지스터(T6)에 발광제어신호(En)를 전달하는 발광제어선(123), 스캔선(121)과 교차하며 데이터신호(Dm)를 전달하는 데이터선(176), 구동전압(ELVDD)을 전달하며 데이터선(176)과 실질적으로 평행하게 형성되어 있는 전원공급선(177, 178), 구동 박막트랜지스터(T1)를 초기화하는 초기화전압(Vint)을 전달하는 초기화전압선(124)을 포함한다. 전원공급선(177, 178)은 서로 다른 층에 배치된 하부 전원공급선(177) 및 상부 전원공급선(178)을 포함하며, 하부 전원공급선(177) 및 상부 전원공급선(178)은 서로 전기적으로 연결될 수 있다. 이에 관해서는 후술한다.
- [0037] 구동 박막트랜지스터(T1)의 게이트전극(G1)은 스토리지 커패시터(Cst)의 제1스토리지 축전판(125a)에 연결되어 있고, 구동 박막트랜지스터(T1)의 소스전극(S1)은 동작제어 박막트랜지스터(T5)를 경유하여 전원공급선(177,

178)에 연결되어 있으며, 구동 박막트랜지스터(T1)의 드레인전극(D1)은 발광제어 박막트랜지스터(T6)를 경유하여 유기발광소자(OLED)의 화소전극과 전기적으로 연결되어 있다. 구동 박막트랜지스터(T1)는 스위칭 박막트랜지스터(T2)의 스위칭 동작에 따라 데이터신호(Dm)를 전달받아 유기발광소자(OLED)에 발광전류(I_{OLED})를 공급한다.

[0038] 스위칭 박막트랜지스터(T2)의 게이트전극(G2)은 스캔선(121)에 연결되어 있고, 스위칭 박막트랜지스터(T2)의 소스전극(S2)은 데이터선(176)에 연결되어 있으며, 스위칭 박막트랜지스터(T2)의 드레인전극(D2)은 구동 박막트랜지스터(T1)의 소스전극(S1)에 연결되어 있으면서 동작제어 박막트랜지스터(T5)를 경유하여 전원공급선(177, 178)에 연결되어 있다. 이러한 스위칭 박막트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔신호(Sn)에 따라 턴-온되어 데이터선(176)으로 전달된 데이터신호(Dm)를 구동 박막트랜지스터(T1)의 소스전극으로 전달하는 스위칭 동작을 수행한다.

[0039] 보상 박막트랜지스터(T3)의 게이트전극(G3)은 스캔선(121)에 연결되어 있고, 보상 박막트랜지스터(T3)의 소스전극(S3)은 구동 박막트랜지스터(T1)의 드레인전극(D1)에 연결되어 있으면서 발광제어 박막트랜지스터(T6)를 경유하여 유기발광소자(OLED)의 화소전극(191, 도 4 참조)과 연결되어 있고, 보상 박막트랜지스터(T3)의 드레인전극(D3)은 스토리지 커패시터(Cst)의 제1스토리지 축전판(125a), 초기화 박막트랜지스터(T4)의 드레인전극(D4) 및 구동 박막트랜지스터(T1)의 게이트전극(G1)에 연결되어 있다. 이러한 보상 박막트랜지스터(T3)는 스캔선(121)을 통해 전달받은 스캔신호(Sn)에 따라 턴-온되어 구동 박막트랜지스터(T1)의 게이트전극(G1)과 드레인전극(D1)을 전기적으로 연결하여 구동 박막트랜지스터(T1)를 다이오드 연결시킨다.

[0040] 초기화 박막트랜지스터(T4)의 게이트전극(G4)은 이전 스캔선(122)에 연결되어 있고, 초기화 박막트랜지스터(T4)의 소스전극(S4)은 바이패스 박막트랜지스터(T7)의 드레인전극(D7) 및 초기화전압선(124)에 연결되어 있으며, 초기화 박막트랜지스터(T4)의 드레인전극(D4)은 스토리지 커패시터(Cst)의 제1스토리지 축전판(125a), 보상 박막트랜지스터(T3)의 드레인전극(D3) 및 구동 박막트랜지스터(T1)의 게이트전극(G1)에 연결되어 있다. 이러한 초기화 박막트랜지스터(T4)는 이전 스캔선(122)을 통해 전달받은 이전 스캔신호(Sn-1)에 따라 턴-온되어 초기화전압(Vint)을 구동 박막트랜지스터(T1)의 게이트전극(G1)에 전달하여 구동 박막트랜지스터(T1)의 게이트전극(G1)의 전압을 초기화시키는 초기화동작을 수행한다.

[0041] 동작제어 박막트랜지스터(T5)의 게이트전극(G5)은 발광제어선(123)에 연결되어 있으며, 동작제어 박막트랜지스터(T5)의 소스전극(S5)은 전원공급선(177, 178)과 연결되어 있고, 동작제어 박막트랜지스터(T5)의 드레인전극(D5)은 구동 박막트랜지스터(T1)의 소스전극(S1) 및 스위칭 박막트랜지스터(T2)의 드레인전극(D2)과 연결되어 있다.

[0042] 발광제어 박막트랜지스터(T6)의 게이트전극(G6)은 발광제어선(123)에 연결되어 있고, 발광제어 박막트랜지스터(T6)의 소스전극(S6)은 구동 박막트랜지스터(T1)의 드레인전극(D1) 및 보상 박막트랜지스터(T3)의 소스전극(S3)에 연결되어 있으며, 발광제어 박막트랜지스터(T6)의 드레인전극(D6)은 바이패스 박막트랜지스터(T7)의 소스전극(S7) 및 유기발광소자(OLED)의 화소전극(191, 도 4 참조)에 전기적으로 연결되어 있다. 이러한 동작제어 박막트랜지스터(T5) 및 발광제어 박막트랜지스터(T6)는 발광제어선(123)을 통해 전달받은 발광제어신호(En)에 따라 동시에 턴-온되어, 구동전압(ELVDD)이 유기발광소자(OLED)에 전달되어 유기발광소자(OLED)에 발광전류(I_{OLED})가 흐르도록 한다.

[0043] 바이패스 박막트랜지스터(T7)의 게이트전극(G7)은 이전 스캔선(122)에 연결되어 있고, 바이패스 박막트랜지스터(T7)의 소스전극(S7)은 발광제어 박막트랜지스터(T6)의 드레인전극(D6) 및 유기발광소자(OLED)의 화소전극(191, 도 4 참조)에 연결되어 있으며, 바이패스 박막트랜지스터(T7)의 드레인전극(D7)은 초기화전압선(124)에 연결되어 있다. 바이패스 박막트랜지스터(T7)는 이전 스캔선(122)을 통해 전달받은 이전 스캔신호(Sn-1)를 게이트전극(G7)에 전달받는다. 이전 스캔신호(Sn-1)는 바이패스 박막트랜지스터(T7)를 오프시킬 수 있는 소정 레벨의 전압으로서, 바이패스 박막트랜지스터(T7)가 오프된 상태에서 구동전류(I_d)의 일부는 바이패스 전류(I_{bp})로 바이패스 박막트랜지스터(T7)를 통해 빠져나가게 된다.

[0044] 블랙 영상을 표시하는 구동 박막트랜지스터(T1)의 최소 전류가 구동전류로 흐를 경우에도 유기발광소자(OLED)가 발광하게 된다면, 블랙 영상이 제대로 표시되지 않는다. 여기서, 구동 박막트랜지스터(T1)의 최소 전류란 구동 박막트랜지스터(T1)의 게이트-소스 전압(V_{GS})이 문턱 전압(V_{th})보다 작아서 구동 박막트랜지스터(T1)가 오프되는 조건에서의 전류를 의미한다. 따라서 그러한 최소 전류가 구동전류가 흐를 경우에도 유기발광소자(OLED)가 발광하는 것을 방지하기 위해, 바이패스 박막트랜지스터(T7)는 구동 박막트랜지스터(T1)로부터 흘러나오는 전류(I

d)의 일부를 바이패스 전류(I_{bp})로서 유기발광소자(OLED) 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 이렇게 구동 박막트랜지스터(T1)를 오프시키는 조건에서의 최소 구동전류(예를 들어 10 pA 이하의 전류)보다 더 작은 전류가 유기발광소자(OLED)에 전달되도록 하여, 유기발광소자(OLED)가 발광하지 않도록 하거나 발광 정도를 최소화시켜, 블랙 영상이 구현되도록 한다.

[0045] 블랙 영상을 표시하기 위한 최소 구동전류가 흐르는 경우, 이 최소 구동전류로부터 바이패스 전류(I_{bp})가 분기됨에 따라 유기발광소자(OLED)에서의 발광여부나 발광정도가 큰 영향을 받는다. 하지만 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 큰 구동 전류가 흐를 경우, 유기발광소자(OLED)에서의 발광정도는 바이패스 전류(I_{bp})에 의해 거의 영향을 받지 않는다고 할 수 있다. 따라서 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동전류(I_d)로부터 바이패스 박막트랜지스터(T7)를 통해 빠져나온 바이패스 전류(I_{bp})의 전류량만큼 감소된 유기발광소자(OLED)의 발광전류(I_{OLED})는 블랙 영상을 확실하게 표현할 수 있는 수준의 전류량을 가지게 된다. 따라서 바이패스 박막트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현함으로써 콘트라스트비를 향상시킬 수 있다.

[0046] 도 1에서는 초기화 박막트랜지스터(T4)와 바이패스 박막트랜지스터(T7)가 이전 스캔선(122)에 연결된 경우를 도시하였으나, 본 발명은 이에 한정되지 않는다. 또 다른 실시예로서, 초기화 박막트랜지스터(T4)는 이전 스캔선(122)에 연결되어 이전 스캔신호($Sn-1$)에 따라 구동하고, 바이패스 박막트랜지스터(T7)는 별도의 배선에 연결되어 상기 배선에 전달되는 신호에 따라 구동될 수 있다.

[0047] 스토리지 커패시터(Cst)의 제2스토리지 축전판(Cst2)은 전원공급선(177, 178)에 연결되어 있으며, 유기발광소자(OLED)의 대향전극(193, 도 4 참조)은 공통전압(ELVSS)에 연결되어 있다. 이에 따라, 유기발광소자(OLED)는 구동 박막트랜지스터(T1)로부터 발광전류(I_{OLED})를 전달받아 발광함으로써 화상을 표시할 수 있다.

[0048] 도 1에서는 보상 박막트랜지스터(T3)와 초기화 박막트랜지스터(T4)가 듀얼 게이트전극을 갖는 것으로 도시하고 있으나, 본 발명이 이에 한정되는 것은 아니다. 예컨대 보상 박막트랜지스터(T3)와 초기화 박막트랜지스터(T4)는 한 개의 게이트전극을 가질 수도 있다. 또한, 보상 박막트랜지스터(T3)와 초기화 박막트랜지스터(T4) 외의 다른 박막트랜지스터들(T1, T2, T5, T6, T7) 중 적어도 어느 하나가 듀얼 게이트전극을 가질 수도 있는 등, 다양한 변형이 가능함은 물론이다.

[0049] 이하에서 이러한 유기발광 표시장치의 한 (부)화소의 구체적인 동작을 개략적으로 설명한다.

[0050] 먼저, 초기화 기간 동안 이전 스캔선(122)을 통해 로우레벨(low level)의 이전 스캔신호($Sn-1$)가 공급된다. 그러면, 로우레벨의 이전 스캔신호($Sn-1$)에 대응하여 초기화 박막트랜지스터(T4)가 턴-온(Turn on)되어, 초기화 박막트랜지스터(T4)를 통해 초기화전압선(124)으로부터의 초기화전압(V_{int})이 구동 박막트랜지스터(T1)의 게이트전극(G1)에 전달되고, 이에 따라 초기화전압(V_{int})에 의해 구동 박막트랜지스터(T1)가 초기화된다.

[0051] 이 후, 데이터 프로그래밍 기간 중 스캔선(121)을 통해 로우레벨의 스캔신호(Sn)가 공급된다. 그러면, 로우레벨의 스캔신호(Sn)에 대응하여 스위칭 박막트랜지스터(T2) 및 보상 박막트랜지스터(T3)가 턴-온된다. 이에 따라 구동 박막트랜지스터(T1)는 턴-온된 보상 박막트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스된다. 그러면, 데이터선(176)으로부터 공급된 데이터신호(Dm)에서 구동 박막트랜지스터(T1)의 문턱전압(Threshold voltage, V_{th})만큼 감소한 보상전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 박막트랜지스터(T1)의 게이트전극(G1)에 인가된다. 그리고 스토리지 커패시터(Cst)의 양단에는 구동전압(ELVDD)과 보상전압($Dm+V_{th}$)이 인가되어, 스토리지 커패시터(Cst)에는 양단 전압차에 대응하는 전하가 저장된다.

[0052] 이 후, 발광기간 동안 발광제어선(123)으로부터 공급되는 발광제어신호(En)가 하이레벨에서 로우레벨로 변경된다. 그러면, 발광기간 동안 로우레벨의 발광제어신호(En)에 의해 동작제어 박막트랜지스터(T5) 및 발광제어 박막트랜지스터(T6)가 턴-온된다. 그러면, 구동 박막트랜지스터(T1)의 게이트전극(G1)의 전압과 구동전압(ELVDD) 간의 전압차에 따라 결정되는 구동전류(I_d)가 발생하고, 발광제어 박막트랜지스터(T6)를 통해 구동전류(I_d)와 바이패스 전류(I_{bp})의 차이에 대응되는 발광전류(I_d)가 유기발광소자(OLED)에 공급된다. 발광기간동안 스토리지 커패시터(Cst)에 의해 구동 박막트랜지스터(T1)의 게이트-소스 전압(V_{GS})은 ' $(Dm+V_{th})-ELVDD$ '로 유지되며, 구동 박막트랜지스터(T1)의 전류-전압 관계에 따르면 발광전류(I_{OLED})는 게이트-소스 전압(V_{GS})에서 문턱전압(V_{th})을 차감한 값의 제곱인 ' $(Dm-ELVDD)^2$ '에 비례하기에, 발광전류(I_{OLED})는 구동 박막트랜지스터(T1)의 문턱전압(V_{th})에

관계없이 결정된다.

- [0053] 일 실시예에 따르면, 박막트랜지스터들(T1, T2, T3, T4, T5, T6, T7)은 p-채널 전계 효과 트랜지스터일 수 있으나, 본 발명은 이에 제한되지 않으며 박막트랜지스터들(T1, T2, T3, T4, T5, T6, T7) 중 적어도 일부는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0054] 이하에서는 도 1에 도시된 유기발광 표시장치의 일 (부)화소의 상세 구조에 대해 도 2를 참조하여 설명한다.
- [0055] 도 2는 도 1의 (부)화소에 있어서의 복수개의 박막트랜지스터들 및 커패시터 등의 위치를 개략적으로 도시하는 평면도이다. 도 2는 반도체층 및 도전층들의 배치를 도시한 것으로서, 서로 다른 층에 배치된 반도체층(도전층)과 도전층의 사이에는 절연층이 개재될 수 있으며, 그러한 절연층들 중 일부에는 컨택홀이 형성되어 서로 다른 층에 배치된 도전층들이 상하로 서로 전기적으로 연결될 수도 있다.
- [0056] 본 실시예에 따른 유기발광 표시장치의 (부)화소는 스캔신호(Sn), 이전 스캔신호(Sn-1), 발광제어신호(En) 및 초기화전압(Vint)을 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121), 이전 스캔선(122), 발광제어선(123) 및 초기화전압선(124)을 포함한다. 그리고 본 실시예에 따른 유기발광 표시장치의 (부)화소는 스캔선(121), 이전 스캔선(122), 발광제어선(123) 및 초기화전압선(124)과 교차하며 (부)화소에 데이터신호(Dm) 및 구동전압(ELVDD)을 각각 인가하는 데이터선(176)과 전원공급선(177, 178)을 포함할 수 있다.
- [0057] 또한, (부)화소는 구동 박막트랜지스터(T1), 스위칭 박막트랜지스터(T2), 보상 박막트랜지스터(T3), 초기화 박막트랜지스터(T4), 동작제어 박막트랜지스터(T5), 발광제어 박막트랜지스터(T6), 바이패스 박막트랜지스터(T7), 스토리지 커패시터(Cst) 및 유기발광소자(OLED, 도 4 참조)를 포함할 수 있다.
- [0058] 구동 박막트랜지스터(T1), 스위칭 박막트랜지스터(T2), 보상 박막트랜지스터(T3), 초기화 박막트랜지스터(T4), 동작제어 박막트랜지스터(T5), 발광제어 박막트랜지스터(T6) 및 바이패스 박막트랜지스터(T7)는 활성층을 따라 형성되어 있는데, 활성층은 다양한 형상으로 굴곡진 형상을 가질 수 있다. 활성층은 구동 박막트랜지스터(T1)에 대응하는 구동 활성층, 스위칭 박막트랜지스터(T2)에 대응하는 스위칭 활성층, 보상 박막트랜지스터(T3)에 대응하는 보상 활성층, 초기화 박막트랜지스터(T4)에 대응하는 초기화 활성층, 동작제어 박막트랜지스터(T5)에 대응하는 동작제어 활성층(ACTe, 도 4), 발광제어 박막트랜지스터(T6)에 대응하는 발광제어 활성층(ACTf, 도 4) 및 바이패스 박막트랜지스터(T7)에 대응하는 바이패스 활성층을 포함할 수 있다.
- [0059] 이러한 활성층은 폴리실리콘을 포함할 수 있다. 그리고 활성층은 예컨대 불순물이 도핑되지 않아 반도체 성질을 갖는 채널영역과, 채널영역의 양옆의 불순물이 도핑되어 도전성을 갖는 소스영역과 드레인영역을 포함할 수 있다. 여기서, 불순물은 박막트랜지스터의 종류에 따라 달라지며, N형 불순물 또는 P형 불순물이 사용될 수 있다.
- [0060] 그리고 도핑되어 형성된 소스영역이나 드레인영역은 박막트랜지스터의 소스전극이나 드레인전극으로 해석될 수 있다. 즉, 예컨대 구동 소스전극은 구동 활성층의 구동 채널영역(131a) 근방에서 불순물이 도핑된 구동 소스영역(133a)에 해당하고, 구동 드레인전극은 구동 채널영역(131a) 근방에서 불순물이 도핑된 구동 드레인영역(135a)에 해당할 수 있다. 또한, 박막트랜지스터들 사이에 대응하는 활성층의 부분들도 불순물이 도핑되어, 박막트랜지스터들을 전기적으로 연결하는 역할을 하는 배선으로 해석될 수 있다.
- [0061] 한편, 스토리지 커패시터(Cst)가 배치될 수 있다. 스토리지 커패시터(Cst)는 제2절연층(142)을 사이에 두고 배치되는 제1스토리지 축전판(125a)과 제2스토리지 축전판(127)을 포함할 수 있다. 이때, 제1스토리지 축전판(125a)은 구동 게이트전극(125a)의 역할도 동시에 할 수 있다. 즉, 구동 게이트전극(125a)과 제1스토리지 축전판(125a)은 일체(一體)인 것으로 이해될 수 있다.
- [0062] 제1스토리지 축전판(125a)은 인접한 (부)화소와 분리된 아일랜드 형상을 가질 수 있다. 이러한 제1스토리지 축전판(125a)은 스캔선(121), 이전 스캔선(122) 및 발광제어선(123)과 동일층에 동일 물질로 형성될 수 있다.
- [0063] 참고로 스위칭 게이트전극(125b)과 보상 게이트전극(125c1, 125c2)은 활성층과 교차하는 스캔선(121)의 부분들이거나 스캔선(121)으로부터 돌출된 부분들이고, 초기화 게이트전극(125d1, 125d2)과 바이패스 게이트전극(125g)은 활성층과 교차하는 이전 스캔선(122)의 부분들이거나 이전 스캔선(122)으로부터 돌출된 부분들이며, 동작제어 게이트전극(125e)과 발광제어 게이트전극(125f)은 활성층과 교차하는 발광제어선(123)의 부분들이거나 발광제어선(123)으로부터 돌출된 부분들이나 것으로 이해될 수 있다.
- [0064] 제2스토리지 축전판(127)은 인접한 (부)화소들에 있어서 서로 연결되어 있을 수 있으며, 초기화전압선(124) 및/또는 실드층(126)과 동일층에 동일 물질로 형성될 수 있다. 제2스토리지 축전판(127)에는 스토리지 개구부(127h)가 형성될 수 있는데, 이를 통해 후술하는 것과 같은 연결부재(174)로 제1스토리지 축전판(125a)과 보상

박막트랜지스터(T3)의 드레인영역(135c)이 전기적으로 연결되도록 할 수 있다. 제2스토리지 축전판(127)은 층간 절연층(160)에 형성된 콘택홀(168)을 통해 하부 전원공급선(177)에 연결될 수 있다.

[0065] 구동 박막트랜지스터(T1)는 구동 활성층 및 구동 게이트전극(125a)을 포함하며, 구동 활성층은 구동 소스영역(133a), 구동 드레인영역(135a) 및 구동 소스영역(133a)과 구동 드레인영역(135a)을 연결하는 구동 채널영역(131a)을 포함한다. 구동 게이트전극(125a)은 전술한 것과 같이 제1스토리지 축전판(125a)의 역할을 겸할 수 있다. 구동 활성층의 구동 채널영역(131a)은 게이트전극(125a)과 평면상 중첩되며, 구동 소스영역(133a) 및 구동 드레인영역(135a)은 구동 채널영역(131a)을 중심으로 양 방향에 위치한다. 구동 박막트랜지스터(T1)의 구동 소스영역(133a)은 후술하는 스위칭 드레인영역(135b) 및 동작제어 드레인영역(135e)에 연결되고, 구동 드레인영역(135a)은 후술하는 보상 소스영역(133c) 및 발광제어 소스영역(133f)에 연결된다.

[0066] 스위칭 박막트랜지스터(T2)는 스위칭 활성층 및 스위칭 게이트전극(125b)을 포함하며, 스위칭 활성층은 스위칭 채널영역(131b), 스위칭 소스영역(133b) 및 스위칭 드레인영역(135b)을 포함한다. 스위칭 소스영역(133b)은 제1 절연층(141), 제2절연층(142) 및 층간절연층(160)에 형성된 콘택홀(164)을 통해 데이터선(176)과 전기적으로 연결될 수 있다. 이러한 스위칭 박막트랜지스터(T2)는 발광시킴고자 하는 (부)화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트전극(125b)은 스캔선(121)에 연결되어 있고, 스위칭 소스영역(133b)은 상술한 것과 같이 데이터선(176)에 연결되어 있으며, 스위칭 드레인영역(135b)은 구동 박막트랜지스터(T1) 및 동작제어 박막트랜지스터(T5)에 연결되어 있다.

[0067] 보상 박막트랜지스터(T3)는 보상 활성층 및 보상 게이트전극(125c1, 125c2)을 포함하며, 보상 활성층은 보상 채널영역(131c1, 131c2, 131c3), 보상 소스영역(133c) 및 보상 드레인영역(135c)을 포함한다. 보상 게이트전극(125c1, 125c2)은 제1보상 게이트전극(125c1)과 제2보상 게이트전극(125c2)을 포함하는 듀얼 게이트전극으로서, 누설 전류(leakage current)의 발생을 방지하거나 줄이는 역할을 할 수 있다. 보상 박막트랜지스터(T3)의 보상 드레인영역(135c)은 연결부재(174)를 통해 제1스토리지 축전판(125a)에 연결될 수 있다. 보상 채널영역(131c1, 131c2, 131c3)은 제1보상 게이트전극(125c1)에 대응하는 부분(131c1), 제2보상 게이트전극(125c2)에 대응하는 부분(131c3), 그리고 그 두 부분들(131c1, 131c3) 사이의 부분(131c2)을 포함할 수 있다. 상기 사이의 부분(131c2) 상에는 초기화전압선(124) 및 제2스토리지 축전판(127)과 동일층에 동일물질로 형성된 실드층(126)이 위치하며, 실드층(126)은 층간절연층(160)에 형성된 콘택홀(129)을 통해 하부 전원공급선(177)에 연결될 수 있다. 두 부분들(131c1, 131c3) 사이의 부분(132c2)은 불순물이 도핑되어 도전성을 갖는 부분이므로 실드층(126)이 없는 경우, 상기 부분(132c2)과 이에 인접하게 배치된 데이터선(176)은 기생 커패시터를 형성할 수 있다. 데이터선(176)은 (부)화소에서 구현될 휘도에 따라 서로 다른 세기의 데이터 신호를 인가하므로, 이에 따라 기생 커패시터의 용량이 변화할 수 있다. 보상 박막트랜지스터(T3)는 구동 박막트랜지스터(T1)와 전기적으로 연결되는 바, 보상 박막트랜지스터(T3)에 형성된 기생 커패시터의 용량이 변화함에 따라 구동전류(I_d) 및 발광전류(I_{OLED})가 달라지며, 결과적으로 (부)화소에서 방출되는 광의 휘도가 변화할 수 있다.

[0068] 그러나, 하부 전원공급선(177)에 연결되어 일정한 전압이 인가되는 실드층(126)이 두 부분들(131c1, 131c3) 사이의 부분(132c2) 상에 배치된 경우, 상기 부분(132c2)과 실드층(126)은 실질적으로 일정한 용량을 갖는 기생 커패시터를 형성할 수 있다. 이러한 기생 커패시터는, 상기 부분(132c2)과 데이터선(176)이 형성한 기생 커패시터에 비하여 훨씬 큰 용량을 갖고으므로 데이터선(176)에 인가되는 데이터 신호의 변화에 의한 기생 커패시터의 용량 변화는 상기 부분(132c2)과 실드층(126)에 의해 형성된 기생 커패시터의 용량에 비하여 매우 미미하여 무시할 수 있는 수준으로 유지될 수 있다. 따라서, 기생 커패시터의 용량 변화에 의해 발생할 수 있는 (부)화소에서 방출되는 광의 휘도 변화를 방지 또는 감소시킬 수 있다.

[0069] 연결부재(174)는 데이터선(176) 및 하부 전원공급선(177) 등과 동일 물질로 동일층에 형성될 수 있다. 연결부재(174)의 일단은 제1절연층(141), 제2절연층(142) 및 층간절연층(160)에 형성된 콘택홀(166)을 통해 보상 드레인영역(135c) 및 초기화 드레인영역(135d)에 연결되며, 연결부재(174)의 타단은 제2절연층(142) 및 층간절연층(160)에 형성된 콘택홀(167)을 통해 제1스토리지 축전판(125a)에 연결된다. 이때, 연결부재(174)의 타단은 제2스토리지 축전판(127)에 형성된 스토리지 개구부(127h)를 통해 제1스토리지 축전판(125a)에 연결된다. 초기화 박막트랜지스터(T4)는 초기화 활성층 및 초기화 게이트전극(125d1, 125d2)을 포함하며, 초기화 활성층은 초기화 채널영역(131d1, 131d2, 131d3), 초기화 소스영역(133d) 및 초기화 드레인영역(135d)을 포함한다. 초기화 게이트전극(125d1, 125d2)은 제1초기화 게이트전극(125d1)과 제2초기화 게이트전극(125d2)을 포함하는 듀얼 게이트전극으로서, 누설 전류(leakage current)의 발생을 방지하거나 줄이는 역할을 할 수 있다. 초기화 채널영역(131d1, 131d2, 131d3)은 제1초기화 게이트전극(125d1)에 대응되는 영역(131d1), 제2초기화 게이트전극(125d2)

2)에 대응되는 영역(131d2) 및 이들 사이의 영역(131d3)을 포함한다.

- [0070] 초기화 소스영역(133d)은 초기화연결선(173)을 통해 초기화전압선(124)과 연결되어 있다. 초기화연결선(173)의 일단은 제2절연층(142) 및 층간절연층(160)에 형성된 컨택홀(161)을 통해 초기화전압선(124)과 연결되고, 초기화연결선(173)의 타단은 제1절연층(141), 제2절연층(142) 및 층간절연층(160)에 형성된 컨택홀(162)을 통해 초기화 소스영역(133d)과 연결될 수 있다.
- [0071] 동작제어 박막트랜지스터(T5)는 동작제어 활성층(ACTe, 도 4) 및 동작제어 게이트전극(125e)을 포함하며, 동작제어 활성층(ACTe)은 동작제어 채널영역(131e), 동작제어 소스영역(133e) 및 동작제어 드레인영역(135e)을 포함한다. 동작제어 소스영역(133e)은 제1절연층(141), 제2절연층(142) 및 층간절연층(160)에 형성된 컨택홀(165)을 통해 하부 전원공급선(177)에 전기적으로 연결될 수 있다.
- [0072] 발광제어 박막트랜지스터(T6)는 발광제어 활성층(ACTf, 도 4) 및 발광제어 게이트전극(125f)을 포함하며, 발광제어 활성층(ACTf)은 발광제어 채널영역(131f), 발광제어 소스영역(133f) 및 발광제어 드레인영역(135f)을 포함한다. 발광제어 박막트랜지스터(T6) 상에는 제1도전층(175)이 배치되며, 제1도전층(175)은 제1절연층(141), 제2절연층(142) 및 층간절연층(160)에 형성된 컨택홀(163)을 통해 발광제어 활성층(ACTf)의 발광제어 드레인영역(135f)에 연결될 수 있다. 상기 제1도전층(175)은 데이터선(176) 및 하부 전원공급선(177)과 동일층에 동일 물질로 형성될 수 있다. 제1도전층(175)은 후술하는 것과 같이 제2도전층(179)에 전기적으로 연결되어, 결과적으로 유기발광소자(OLED)의 화소전극(191, 도 4 참조)에 전기적으로 연결된다.
- [0073] 바이패스 박막트랜지스터(T7)는 바이패스 활성층 및 바이패스 게이트전극(125g)을 포함하며, 바이패스 활성층은 바이패스 소스영역(133g), 바이패스 드레인영역(135g) 및 바이패스 채널영역(131g)을 포함한다. 바이패스 드레인영역(135g)은 초기화 박막트랜지스터(T4)의 초기화 소스영역(133d)에 연결되는바, 이에 따라 초기화연결선(173)을 통해 초기화전압선(124)과 연결되어 있다. 바이패스 소스영역(133g)은 유기발광소자(OLED)의 화소전극(191, 도 4 참조)에 전기적으로 연결된다.
- [0074] 제1도전층(175) 상에는 제2도전층(179)이 배치되며, 제2도전층(179)은 제1유기절연층(171, 도 4 참조) 및 제2무기절연층(172, 도 4 참조)에 형성된 컨택홀(183)을 통해 제1도전층(175)에 연결될 수 있다. 제2도전층(179) 상에는 유기발광소자(OLED)의 화소전극(191, 도 4 참조)이 배치되며, 화소전극(191, 도 4 참조)은 제2도전층(179)과 화소전극(191, 도 4 참조) 사이에 위치한 제2유기절연층(181, 도 4 참조) 및 제1무기절연층(182, 도 4 참고)에 형성된 컨택홀(185)을 통해 제2도전층(179)에 연결될 수 있다. 즉, 제1도전층(175) 및 제2도전층(179)은 발광제어 활성층(ACTf, 도 4)의 발광제어 드레인영역(135f)과 화소전극(191, 도 4 참조)을 연결하기 위한 중간 연결층들일 수 있다. 상기 제2도전층(179)은 상부 전원공급선(178)과 동일층에 동일 물질로 형성될 수 있다. 상부 전원공급선(178)은 제2유기절연층(181, 도 4 참조) 및 제1무기절연층(182, 도 4 참고)에 형성된 컨택홀(187)을 통해 하부 전원공급선(177)에 연결될 수 있다. 전원공급선(177, 178)은 서로 전기적으로 연결된 하부 전원공급선(177) 및 상부 전원공급선(178)을 포함하며, 이러한 구성을 통해 전원공급선(177, 178)이 (부)화소 내에서 차지하는 공간을 최소화하면서 전원공급선(177, 178)의 저항을 감소시킬 수 있다. 즉, 전원공급선(177, 178)의 전압 강하를 감소시킴으로써 화상의 품질을 향상시킬 수 있다.
- [0075] 도 3은 도 1의 유기발광 표시장치에 포함된 제1도전층, 제2도전층 및 제1무기절연층을 개략적으로 도시한 평면도이고, 도 4는 도 2의 VIa-VIa' 선 및 VIb-VIb' 선을 따라 취한 단면도이다.
- [0076] 도 3 및 도 4를 참조하면, 일 실시예에 따른 유기발광 표시장치는, 복수의 화소들을 포함하며 복수의 화소들 중 적어도 하나는 기관(110) 상에 배치된 제1도전층(175), 제1도전층(175)의 일부를 노출하는 제1개구(171h1)를 포함하는 제1유기절연층(171), 제1유기절연층(171) 상에 배치되며 제1개구(171h1)를 통해 노출된 제1도전층(175)의 일부와 컨택하는 제2도전층(179), 제1유기절연층(171) 상에 제2도전층(179)을 덮도록 배치되며 제1유기절연층(171)의 적어도 일부를 노출하는 제2개구(182h2)를 포함하는 제1무기절연층(182), 및 제1무기절연층(182) 상에 배치되며 제2개구(182h2)를 통해 제1유기절연층(171)과 컨택하는 제2유기절연층(181)을 포함한다.
- [0077] 기관(110)은 글라스재, 금속재 또는 플라스틱재 등과 같은 다양한 재료로 형성된 것일 수 있다. 일 실시예에 따르면, 기관(110)은 플렉서블 기관일 수 있는데, 예컨대 폴리에테르술폰(polyethersulphone, PES), 폴리아크릴레이트(polyacrylate, PAR), 폴리에테르 이미드(polyetherimide, PEI), 폴리에틸렌 나프탈레이트(polyethylenenapthalate, PEN), 폴리에틸렌 테레프탈레이트(polyethyleneterephthalate, PET), 폴리페닐렌 설파이드(polyphenylene sulfide, PPS), 폴리아릴레이트(polyallylate), 폴리이미드(polyimide, PI), 폴리카보네이트(polycarbonate, PC) 또는 셀룰로오스 아세테이트 프로피오네이트(cellulose acetate propionate, CAP)와 같은

고분자 수지를 포함할 수 있다.

- [0078] 기관(110)은 화상을 표시하는 표시영역 및 표시영역 외측의 비표시영역을 포함하며, 표시영역에는 복수의 화소들이 배치될 수 있다. 도 2는 기관(110)의 표시영역에 배치된 하나의 화소를 나타낸 것이다. 기관(110) 상에는 복수의 박막트랜지스터들(T1, T2, T3, T4, T5, T6, T7, 도 2 참조) 및 이들 중 적어도 하나의 박막트랜지스터에 연결된 유기발광소자(OLED)가 배치될 수 있다. 이하에서는, 제1도전층(175), 제1도전층(175)과 동일층에 배치된 하부 전원공급선(177), 제2도전층(179), 제2도전층(179)과 동일층에 배치된 상부 전원공급선(178), 및 이들을 덮는 제1무기절연층(182)의 배치에 관하여 도 3 및 도 4를 참고하여 설명한다.
- [0079] 도 3 및 도 4를 참조하면, 기관(110) 상에는 동작제어 박막트랜지스터(T5) 및 발광제어 박막트랜지스터(T6)가 배치된다. 일 (부)화소에 포함된 다른 박막트랜지스터들은 도 4에 도시되지 않았는 바, 이하 동작제어 박막트랜지스터(T5) 및 발광제어 박막트랜지스터(T6)를 중심으로 도 2의 일부 단면 구조에 관하여 설명한다. 동작제어 박막트랜지스터(T5)는 동작제어 활성층(ACTe) 및 동작제어 게이트전극(125e)을 포함하며, 발광제어 박막트랜지스터(T6)는 발광제어 활성층(ACTf) 및 발광제어 게이트전극(125f)을 포함할 수 있다. 상기 활성층들(ACTe, ACTf)은 비정질실리콘, 다결정실리콘 또는 유기반도체물질을 포함하며, 소스영역(133e, 133f), 드레인영역(135e, 135f) 및 이들을 연결하는 채널영역(131e, 131f)을 포함할 수 있다. 활성층들(ACTe, ACTf)의 상부에는 각각 게이트전극들(125e, 125f)이 배치되는데, 게이트전극들(125e, 125f)에 인가되는 신호에 따라 소스영역(133e, 133f) 및 드레인영역(135e, 135f)이 전기적으로 소통된다. 게이트전극들(125e, 125f)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0080] 활성층들(ACTe, ACTf)과 게이트전극들(125e, 125f)의 절연성을 확보하기 위해, 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함하는 제1절연층(141)이 활성층들(ACTe, ACTf)과 게이트전극들(125e, 125f) 사이에 개재될 수 있다. 아울러 게이트전극들(125e, 125f)의 상부에는 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함하는 제2절연층(142)이 배치될 수 있으며, 제2절연층(142) 상에는 중간절연층(160)이 배치될 수 있다. 상기 중간절연층(160)은 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함할 수 있다.
- [0081] 박막트랜지스터들(T5, T6)과 기관(110) 사이에는 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등과 같은 무기물을 포함하는 버퍼층(111)이 개재될 수 있다. 이러한 버퍼층(111)은 기관(110)의 상면의 평활성을 높이거나 기관(110) 등으로부터의 불순물이 활성층들(ACTe, ACTf)로 침투하는 것을 방지하거나 최소화하는 역할을 할 수 있다.
- [0082] 중간절연층(160) 상에는 제1도전층(175) 및 하부 전원공급선(177)이 배치되며, 제1도전층(175) 및 하부 전원공급선(177)은 도전성 등을 고려하여 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다. 예컨대, 제1도전층(175) 및 하부 전원공급선(177)은 티타늄(Ti)/알루미늄(Al)/티타늄(Ti)의 적층 구조체일 수 있다. 제1도전층(175)은 제1절연층(141), 제2절연층(142) 및 중간절연층(160)에 형성되며 발광제어 박막트랜지스터(T6)에 인접하게 배치된 컨택홀(163)을 통해 발광제어 활성층(ACTf)의 발광제어 드레인영역(135f)과 전기적으로 연결될 수 있으며, 하부 전원공급선(177)은 제1절연층(141), 제2절연층(142) 및 중간절연층(160)에 형성되며 동작제어 박막트랜지스터(T5)에 인접하게 배치된 컨택홀(165)을 통해 동작제어 활성층(ACTe)의 동작제어 소스영역(133e)에 전기적으로 연결될 수 있다. 중간절연층(160) 상에는 제1도전층(175) 및 하부 전원공급선(177)을 덮는 제2무기절연층(172)이 배치되며 제2무기절연층(172) 상에는 제1유기절연층(171)이 배치될 수 있다. 제2무기절연층(172) 및 제1유기절연층(171)은 제1도전층(175)의 상부로부터 하부 전원공급선(177)의 상부까지 연속적으로 연장될 수 있으며, 제1도전층(175) 및 하부 전원공급선(177)과 직접 컨택할 수 있다.
- [0083] 제2무기절연층(172)은 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등과 같은 무기물을 포함하며, 제1도전층(175) 및 하부 전원공급선(177)을 덮음으로써 이들을 구성하는 금속이 산화되지 않도록 보호할 수 있다. 제1유기절연층(171)은 아크릴, BCB(Benzocyclobutene), 폴리이미드(polyimide) 또는 HMDSO(Hexamethyldisiloxane) 등과 같은 유기물을 포함하며, 제1도전층(175) 및 하부 전원공급선(177) 등에 의한 단차를 해소하여 표면을 평탄화하는 기능을 수행할 수 있다. 일 실시예에 따르면, 제2무기절연층(172)은 실리콘나이트라이드(SiN_x)로 형성되며, 제1유기절연층(171)은 폴리이미드(PI; polyimide)로 형성될 수 있다.

- [0084] 제1유기절연층(171) 상에는 제2도전층(179) 및 상부 전원공급선(178)이 배치되며, 제2도전층(179) 및 상부 전원공급선(178)은 도전성 등을 고려하여 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다. 예컨대, 제2도전층(179)은 티타늄(Ti)을 포함하는 제1층(179a), 제1층(179a) 상에 배치되며 알루미늄(Al)을 포함하는 제2층(179b), 및 제2층(179b) 상에 배치되며 티타늄(Ti)을 포함하는 제3층(179c)의 적층 구조체일 수 있으며, 제1도전층(175) 또한 제2도전층(179)과 동일한 구조를 갖을 수 있다. 그러나, 본 발명은 이에 제한되지 않으며 도전성 등을 고려하여 제1도전층(175) 및 제2도전층(179)은 다양한 종류의 금속 또는 금속 조합체로 구성될 수 있다.
- [0085] 제2무기절연층(172)은 제1도전층(175)의 일부를 노출하는 제3개구(172h3)를 포함하고 제1유기절연층(171)은 제3개구(172h3)에 의해 노출된 제1도전층(175)의 일부를 노출하는 제1개구(171h1)를 포함하며, 제1개구(171h1) 및 제3개구(172h3)를 통해 제2도전층(179)은 제1도전층(175)과 전기적으로 연결될 수 있다. 상기 제1개구(171h1) 및 제3개구(172h3)는 제1도전층(175)과 제2도전층(179)을 연결하는 콘택홀(183)로 해석될 수 있다. 상기 제1개구(171h1)의 너비(L1)는 제3개구(172h3)의 너비보다 클 수 있다. 즉, 도 3에 도시된 바와 같이 제1개구(171h1)의 면적은 제3개구(172h3)의 면적보다 크며 제3개구(172h3)는 제1개구(171h1)의 내부에 배치될 수 있다.
- [0086] 상기 제2무기절연층(172)은 하부 전원공급선(177)의 일부를 노출하는 제7개구(172h7)를 더 포함하며, 제1유기절연층(171)은 제7개구(172h7)에 의해 노출된 하부 전원공급선(177)의 일부를 노출하는 제6개구(171h6)를 더 포함할 수 있다. 상부 전원공급선(178)은 제6개구(171h6) 및 제7개구(172h7)를 통해 하부 전원공급선(177)과 전기적으로 연결될 수 있다. 즉, 전원공급선(177, 178)이 서로 다른 층에 배치된 하부 전원공급선(177) 및 상부 전원공급선(178)을 포함하도록 구성함으로써, 최소한의 공간을 차지하면서 전원공급선(177, 178)의 저항을 최소화할 수 있다. 상기 제6개구(171h6) 및 제7개구(172h7)는 하부 전원공급선(177)과 상부 전원공급선(178)을 연결하는 콘택홀(187)로 해석될 수 있다.
- [0087] 상부 전원공급선(178)은 제2스토리지 축전판(127, 도 2)와 평면상 중첩되는 영역까지 돌출된 영역(178a, 도 2)을 포함하며, 상부 전원공급선(178)은 하부 전원공급선(177)과 제1유기절연층(171) 및 제2무기절연층(172)에 형성된 콘택홀(187)을 통해 전기적으로 연결되며, 하부 전원공급선(177)은 층간절연층(160)에 형성된 콘택홀(168, 도 2)을 통해 제2스토리지 축전판(127, 도 2)과 전기적으로 연결되므로, 결과적으로 상부 전원공급선(178)은 제2스토리지 축전판(127)과 전기적으로 연결될 수 있다. 즉, 상부 전원공급선(178)의 돌출된 영역(178a)은 제2스토리지 축전판(127)과 함께 하나의 축전판으로서 기능할 수 있다. 이러한 구성을 통해 제1스토리지 축전판(125a, 도 2)으로 기능하는 구동 게이트전극(125a, 도 2)와 연동하여 안정적인 스토리지 커패시터(Cst)의 용량을 제공할 수 있다. 스토리지 커패시터(Cst)는 화소에서 넓은 면적을 차지하는 구동 박막트랜지스터(T1)와 평면상 중첩되도록 형성되며, 이를 통해 화소에서 차지하는 공간을 최소화하면서 높은 용량(capacitance)을 갖을 수 있다.
- [0088] 제1유기절연층(171) 상에는 제2도전층(179) 및 상부 전원공급선(178)을 덮는 제1무기절연층(182)이 배치될 수 있다. 제1무기절연층(182)은 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등과 같은 무기물을 포함하며, 제2도전층(179) 및 상부 전원공급선(178)을 덮음으로써 이들을 구성하는 금속이 산화되지 않도록 보호할 수 있다. 예컨대 제1무기절연층(182)은 실리콘나이트라이드(SiN_x)를 포함할 수 있다. 상기 제1무기절연층(182)은 제2도전층(179)의 주변에 배치된 제2개구(182h2)를 포함하며, 제2개구(182h2)는 제2도전층(179)과 상부 전원공급선(178) 사이의 공간에 대응될 수 있다. 즉, 제1무기절연층(182)은 제2도전층(179)을 덮는 제1영역 및 상부 전원공급선(178)을 덮으며 제1영역과 이격된 제2영역을 포함할 수 있으며, 제1영역은 제2도전층(179)과 직접 콘택하고 제2영역은 상부 전원공급선(178)과 직접 콘택할 수 있다.
- [0089] 상기 제1유기절연층(171) 상에 배치된 제2도전층(179) 및 상부 전원공급선(178) 등의 도전층에 들뜸이 발생한 경우, 이들을 덮고 있는 제1무기절연층(182)에 크랙(crack)이 발생할 수 있다. 상기 제1무기절연층(182)이 제2개구(182h2)를 포함하지 않는 경우, 제1유기절연층(171)에서 발생한 아웃가스(outgas)가 제1무기절연층(182)에 발생된 크랙을 통해 집중적으로 제2유기절연층(181) 쪽으로 방출될 수 있다. 이 경우, 아웃가스의 집중적 방출에 의해 제2유기절연층(181)에 뭉침 등이 발생할 수 있으며, 이는 결과적으로 진행성 암점이 되어 화소 불량을 야기할 수 있다. 그러나, 본 발명의 제1무기절연층(182)은 제1유기절연층(171)을 노출하는 제2개구(182h2)를 포함하며, 제2개구(182h2)를 통해 제1유기절연층(171)에서 발생한 아웃가스가 특정 영역에 집중되지 않고 원활하게 방출될 수 있다. 따라서, 암점 발생에 의한 화소 불량을 제거 또는 감소시킬 수 있다.
- [0090] 상기 제1무기절연층(182) 상에는 제2유기절연층(181)이 배치되며, 제1무기절연층(182)에 포함된 제2개구(182h

2)를 통해 제1유기절연층(171)과 제2유기절연층(181)은 직접 접촉할 수 있다. 즉, 제2유기절연층(181)은 제1무기절연층(182)의 제1영역과 제2영역의 사이에서 제1유기절연층(171)과 직접 접촉할 수 있다. 제2유기절연층(181)은 아크릴, BCB(Benzocyclobutene), 폴리이미드(polyimide) 또는 HMDSO(Hexamethyldisiloxane) 등과 같은 유기물을 포함하여, 예컨대 폴리이미드로 구성될 수 있다. 상기 제2유기절연층(181)은 제1무기절연층(182)과 접촉하며, 제2도전층(179) 및 상부 전원공급선(178)과는 제1무기절연층(182)에 의해 분리될 수 있다.

[0091] 제1무기절연층(182)은 제2도전층(179)의 일부를 노출하는 제4개구(182h4)를 포함하며, 제2유기절연층(181)은 제4개구(182h4)에 의해 노출된 제2도전층(179)의 일부를 노출하는 제5개구(181h5)를 포함할 수 있다. 상기 제5개구(181h5)의 너비(L5)는 제4개구(182h4)의 너비보다 클 수 있다. 즉, 도 3에 도시된 바와 같이 제5개구(181h5)의 면적은 제4개구(182h4)의 면적보다 크며 제4개구(182h4)는 제5개구(181h5)의 내부에 배치될 수 있다.

[0092] 상기 제4개구(182h4) 및 제5개구(181h5)를 통해 유기발광소자(OLED)의 화소전극(191)은 제2도전층(179)과 전기적으로 연결될 수 있다. 상기 제4개구(182h4) 및 제5개구(181h5)는 제2도전층(179)과 화소전극(191)을 연결하는 콘택홀(185)로 해석될 수 있다.

[0093] 제2유기절연층(181) 상에는 화소전극(191), 화소전극(191) 상에 배치되며 발광층을 포함하는 중간층(192) 및 중간층(192) 상에 배치된 대향전극(193)을 포함하는 유기발광소자(OLED)가 배치된다. 화소전극(191)은 제2도전층(179) 및 제1도전층(175)를 통해 발광제어 활성층(ACTf)의 발광제어 드레인영역(135f)과 전기적으로 연결될 수 있다.

[0094] 화소전극(191)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. 화소전극(191)이 (반)투명 전극으로 형성될 때에는 투명 도전층을 포함할 수 있다. 투명 도전층은 인듐틴옥사이드(ITO: indium tin oxide), 인듐징크옥사이드(IZO: indium zinc oxide), 징크옥사이드(ZnO: zinc oxide), 인듐옥사이드(In₂O₃: indium oxide), 인듐갈륨옥사이드(IGO: indium gallium oxide), 및 알루미늄징크옥사이드(AZO: aluminium zinc oxide)을 포함하는 그룹에서 선택된 적어도 어느 하나일 수 있다. 이 경우, 투명 도전층 이외에 광효율을 향상시키기 위한 반투과층을 더 포함할 수 있으며, 반투과층은 수 내지 수십 nm의 박막으로 형성된 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, 및 Yb를 포함하는 그룹에서 선택된 적어도 하나일 수 있다. 반사형 전극으로 형성될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등으로 형성된 반사막과, 반사막의 상부 및/또는 하부에 배치된 투명 도전층을 포함할 수 있다. 투명 도전층은 ITO, IZO, ZnO, In₂O₃: indium oxide, IGO, 및 AZO를 포함하는 그룹에서 선택된 적어도 어느 하나일 수 있다. 물론 본 발명이 이에 한정되는 것은 아니고 화소전극(191)은 다양한 재료로 형성될 수 있으며, 그 구조 또한 단층 또는 다층이 될 수 있는 등 다양한 변형이 가능하다. 도시하진 않았지만, 화소전극(191) 상에는 화소전극(191)의 적어도 일부를 노출하는 개구를 포함하는 화소정의막(미도시)이 배치될 수 있다.

[0095] 화소전극(191) 상에 배치된 중간층(192)은 저분자 또는 고분자 물질을 포함할 수 있다. 중간층(192)이 저분자 물질을 포함할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 또는 복합의 구조로 적층된 구조를 가질 수 있으며, 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq₃) 등을 비롯해 다양한 유기물질을 포함할 수 있다. 이러한 층들은 진공증착의 방법으로 형성될 수 있다. 중간층(192)이 고분자 물질을 포함할 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)을 포함하는 구조를 가질 수 있다. 이 때, 홀 수송층은 PEDOT을 포함하고, 발광층은 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 물질을 포함할 수 있다. 이러한 중간층(192)은 스크린 인쇄나 잉크젯 인쇄방법, 레이저열전사방법(LITI: Laser induced thermal imaging) 등으로 형성할 수 있다.

[0096] 물론 중간층(192)은 반드시 이에 한정되는 것은 아니고, 다양한 구조를 가질 수도 있음은 물론이다. 그리고 중간층(192)은 복수의 화소들 각각에 배치된 화소전극(191)들에 걸쳐서 일체인 층을 포함할 수도 있고, 화소전극(191)들 각각에 대응하도록 패터닝된 층을 포함할 수도 있다.

[0097] 대향전극(193)은 복수의 화소들에 걸쳐 일체(一體)로 형성되어 복수의 화소전극(191)들에 대응할 수 있다. 대향전극(193)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. 대향전극(193)이 (반)투명 전극으로 형성될 때에는 Ag, Al, Mg, Li, Ca, Cu, LiF/Ca, LiF/Al, MgAg 및 CaAg에서 선택된 하나 이상의 물질을 포함할 수 있으며, 수 내지 수십 nm의 두께를 갖는 박막 형태로 형성될 수 있다. 대향전극(193)이 반사형 전극으로 형성될

때에는 Ag, Al, Mg, Li, Ca, Cu, LiF/Ca, LiF/Al, MgAg 및 CaAg를 포함하는 그룹에서 선택된 적어도 어느 하나로 형성되며, 이 경우 상기 물질들의 두께를 충분히 두껍게 하여 높은 반사율을 갖도록 구성할 수 있다. 물론 대향전극(193)의 구성 및 재료가 이에 한정되는 것은 아니며 다양한 변형이 가능함은 물론이다.

- [0098] 도시하진 않았지만, 대향전극(193) 상에는 유기발광소자(OLED)를 밀봉하는 밀봉수단(미도시)이 배치될 수 있으며, 예컨대 밀봉수단은 무기막 및 유기막을 포함하는 박막봉지층일 수 있다.
- [0099] 상술한 실시예에 따른 유기발광 표시장치는, 제2도전층(179)을 덮는 제1무기절연층(182)에 제1유기절연층(171)을 노출하는 제2개구(182h2)를 형성하며, 제2개구(182h2)를 통해 제1유기절연층(171)으로부터 발생한 아웃가스를 효율적으로 방출시킴으로써 진행성 압점에 의한 화소 불량을 제거 또는 감소시킬 수 있다.
- [0100] 도 5는 본 발명의 다른 실시예에 따른 유기발광 표시장치를 개략적으로 도시한 단면도이고, 도 6은 도 5의 유기발광 표시장치의 일부 구성을 개략적으로 도시한 평면도이다.
- [0101] 도 5 및 도 6을 참조하면, 기판(210) 상에는 박막트랜지스터(TFT)가 배치되며, 박막트랜지스터(TFT)는 소스영역(S), 드레인영역(D) 및 이들을 연결하는 채널영역(C)을 포함하는 활성층(ACT) 및 게이트전극(G)을 포함할 수 있다. 활성층(ACT)과 게이트전극(G)의 절연성을 확보하기 위해, 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함하는 제1절연층(241)이 활성층(ACT)과 게이트전극(G) 사이에 개재될 수 있다. 아울러 게이트전극(G)의 상부에는 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함하는 제2절연층(242)이 배치될 수 있으며, 제2절연층(242) 상에는 층간절연층(260)이 배치될 수 있다. 상기 층간절연층(260)은 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등의 무기물을 포함할 수 있다. 박막트랜지스터(TFT)와 기판(210) 사이에는 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등과 같은 무기물을 포함하는 버퍼층(211)이 개재될 수 있다.
- [0102] 층간절연층(260) 상에는 제1도전층(275)이 배치되며, 예컨대 제1도전층(275)은 티타늄(Ti)/알루미늄(Al)/티타늄(Ti)의 적층 구조체일 수 있다. 제1도전층(275)은 제1절연층(241), 제2절연층(242) 및 층간절연층(260)에 형성되며 박막트랜지스터(TFT)에 인접하게 배치된 컨택홀을 통해 활성층(ACT)의 드레인영역(D)과 전기적으로 연결될 수 있다. 층간절연층(260) 상에는 제1도전층(275)을 덮는 제2무기절연층(272)이 배치되며 제2무기절연층(272) 상에는 제1유기절연층(271)이 배치될 수 있다.
- [0103] 제2무기절연층(272)은 실리콘나이트라이드(SiN_x)로 구성되며, 제1도전층(275)을 덮음으로써 이들을 구성하는 금속이 산화되지 않도록 보호할 수 있다. 제1유기절연층(271)은 폴리이미드(polyimide)로 구성되며, 제1도전층(275)에 의한 단차를 해소하여 표면을 평탄화하는 기능을 수행할 수 있다.
- [0104] 제1유기절연층(271) 상에는 제2도전층(279)이 배치되며, 제2도전층(279)은 티타늄(Ti)을 포함하는 제1층, 제1층 상에 배치되며 알루미늄(Al)을 포함하는 제2층, 및 제2층 상에 배치되며 티타늄(Ti)을 포함하는 제3층의 적층 구조체일 수 있다.
- [0105] 제2무기절연층(272)은 제1도전층(275)의 일부를 노출하는 제3개구(272h3)를 포함하고 제1유기절연층(271)은 제3개구(272h3)에 의해 노출된 제1도전층(275)의 일부를 노출하는 제1개구(271h1)를 포함하며, 제1개구(271h1) 및 제3개구(272h3)를 통해 제2도전층(279)은 제1도전층(275)과 전기적으로 연결될 수 있다.
- [0106] 제1유기절연층(271) 상에는 제2도전층(279)을 덮는 제1무기절연층(282)이 배치될 수 있다. 제1무기절연층(282)은 실리콘옥사이드, 실리콘나이트라이드 및/또는 실리콘옥시나이트라이드 등과 같은 무기물을 포함하며, 제2도전층(279)을 덮음으로써 이들을 구성하는 금속이 산화되지 않도록 보호할 수 있다. 예컨대 제1무기절연층(282)은 실리콘나이트라이드(SiN_x)를 포함할 수 있다. 상기 제1무기절연층(182)은 제2도전층(279)의 주변에 배치된 제2개구(282h2)를 포함하며, 제2개구(282h2)는 복수 개일 수 있다. 도 5에서는 제2개구(282h2)가 사각 형태인 경우를 예시하였지만, 본 발명은 이에 제한되지 않으며 제2개구(282h2)를 원형, 타원형, 오각형 등 다양한 형태를 갖을 수 있으며 제2개구(282h2)의 개수 또한 제한되지 않는다.
- [0107] 상기 제1유기절연층(271) 상에 배치된 제2도전층(279)에 들뜸이 발생한 경우, 이들을 덮고 있는 제1무기절연층(282)에 크랙(crack)이 발생할 수 있다. 상기 제1무기절연층(282)이 제2개구(282h2)를 포함하지 않는 경우, 제1유기절연층(271)에서 발생한 아웃가스(outgas)가 제1무기절연층(282)에 발생한 크랙을 통해 집중적으로 제2유기절연층(281) 쪽으로 방출될 수 있다. 이 경우, 아웃가스의 집중적 방출에 의해 제2유기절연층(281)에 뭉침 등이 발생할 수 있으며, 이는 결과적으로 진행성 압점이 되어 화소 불량을 야기할 수 있다. 그러나, 본 발명의 제1무기절연층(282)은 제1유기절연층(271)을 노출하는 복수의 제2개구(282h2)를 포함하며, 제2개구(282h2)를 통해 제

1유기절연층(271)에서 발생한 아웃가스가 특정 영역에 집중되지 않고 원활하게 방출될 수 있다. 따라서, 압전 발생에 의한 화소 불량을 제거 또는 감소시킬 수 있다.

[0108] 상기 제1무기절연층(282) 상에는 제2유기절연층(281)이 배치되며, 제1무기절연층(282)에 포함된 제2개구(282h2)를 통해 제1유기절연층(271)과 제2유기절연층(281)은 직접 접촉할 수 있다. 제2유기절연층(281)은 아크릴, BCB(Benzocyclobutene), 폴리이미드(polyimide) 또는 HMDSO(Hexamethyldisiloxane) 등과 같은 유기물을 포함하여, 예컨대 폴리이미드로 구성될 수 있다. 상기 제2유기절연층(281)은 제1무기절연층(282)과 선택하며, 제2도전층(279)과는 제1무기절연층(182)에 의해 분리될 수 있다.

[0109] 제1무기절연층(282)은 제2도전층(279)의 일부를 노출하는 제4개구(282h4)를 포함하며, 제2유기절연층(281)은 제4개구(282h4)에 의해 노출된 제2도전층(279)의 일부를 노출하는 제5개구(281h5)를 포함할 수 있다. 상기 제4개구(282h4) 및 제5개구(281h5)를 통해 유기발광소자(OLED)의 화소전극(291)은 제2도전층(279)과 전기적으로 연결될 수 있다.

[0110] 제2유기절연층(281) 상에는 화소전극(291)이 배치되며, 화소전극(291) 상에는 화소전극(291)의 가장자리 영역을 덮는 화소정의막(295)이 배치될 수 있다. 화소정의막(295)에 의해 노출된 화소전극(291) 상에 배치되며 발광층을 포함하는 중간층(292) 및 중간층(292) 상에 배치된 대향전극(293)을 포함하는 유기발광소자(OLED)가 배치된다. 화소전극(291)은 제2도전층(279) 및 제1도전층(275)를 통해 활성층(ACT)의 드레인영역(D)과 전기적으로 연결될 수 있다.

[0111] 상술한 실시예에 따른 유기발광 표시장치는, 제2도전층(279)을 덮는 제1무기절연층(282)에 제1유기절연층(271)을 노출하는 복수 개의 제2개구(282h2)를 형성하며, 제2개구(282h2)를 통해 제1유기절연층(271)으로부터 발생한 아웃가스를 효율적으로 방출시킴으로써 진행성 압전에 의한 화소 불량을 제거 또는 감소시킬 수 있다.

[0112] 이와 같이 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

[0113] T1, T2, T3, T4, T5, T6, T7, TFT: 박막트랜지스터

Cst: 스토리지 커패시터 110, 210: 기판

160, 260: 층간절연층 171, 271: 제1유기절연층

171h1, 271h1: 제1개구 172, 272: 제2무기절연층

172h3, 272h3: 제3개구 175, 275: 제1도전층

176: 데이터선 177: 하부 전원공급선

178: 상부 전원공급선 179, 279: 제2도전층

181, 281: 제2유기절연층 181h5, 281h5: 제5개구

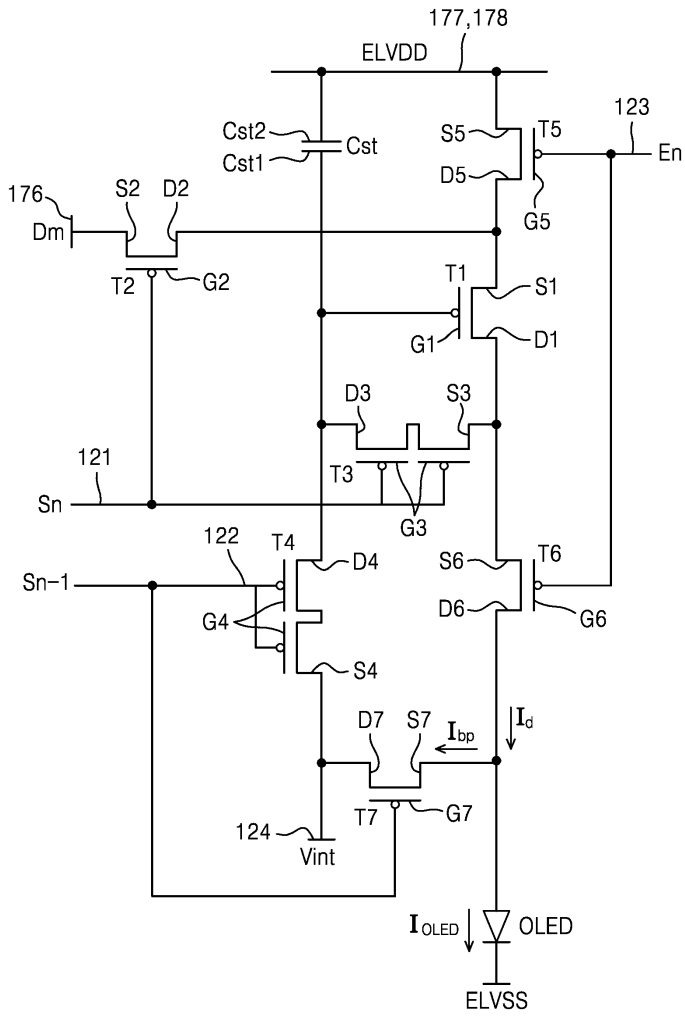
182, 282: 제1무기절연층 182h2, 282h2: 제2개구

182h4, 282h4: 제4개구 191, 291: 화소전극

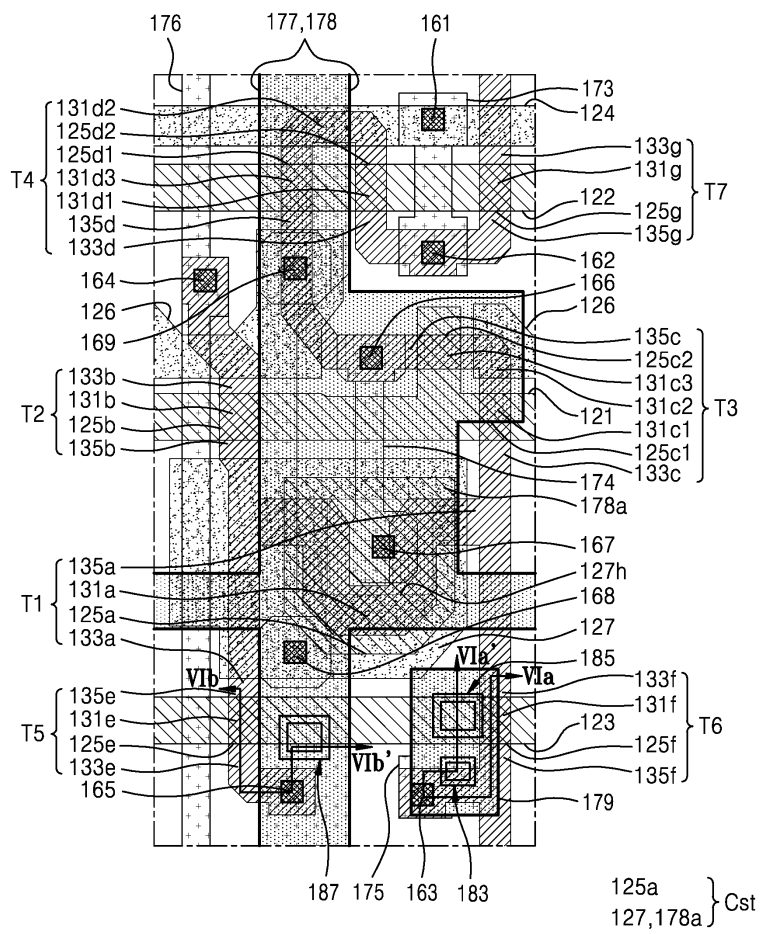
192, 292: 중간층 193, 293: 대향전극

도면

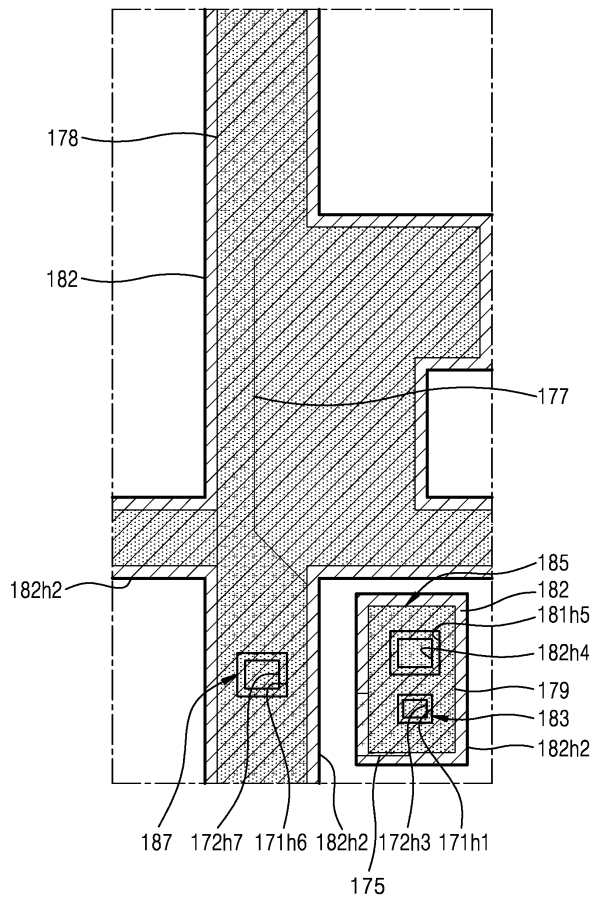
도면1



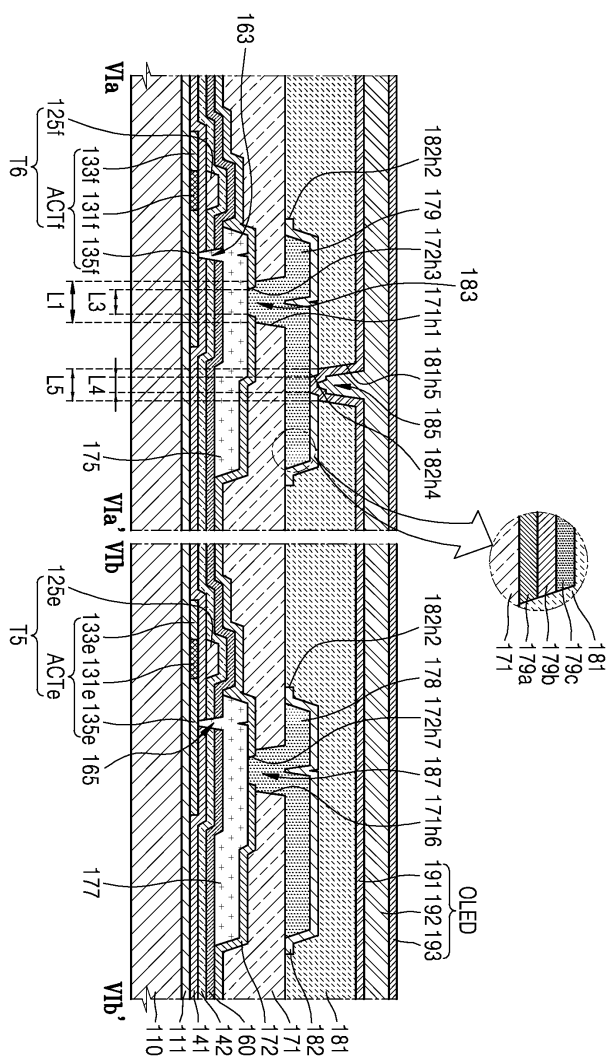
도면2



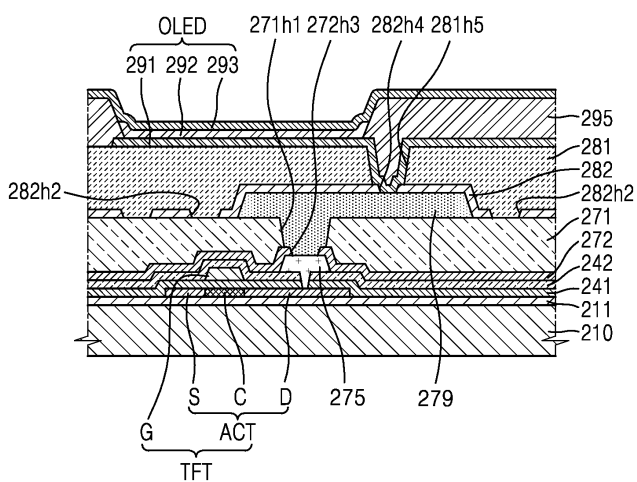
도면3



도면4



도면5



도면6

