



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080337
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) G09G 3/00 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 3/006 (2013.01)
(21) 출원번호 10-2015-0191751
(22) 출원일자 2015년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
강해윤
경기도 파주시 시청로 63-1 (아동동) 210호
타카스기신지
경기 파주시 월롱면 덕은리 1291-2-203
(74) 대리인
김은구, 송해모

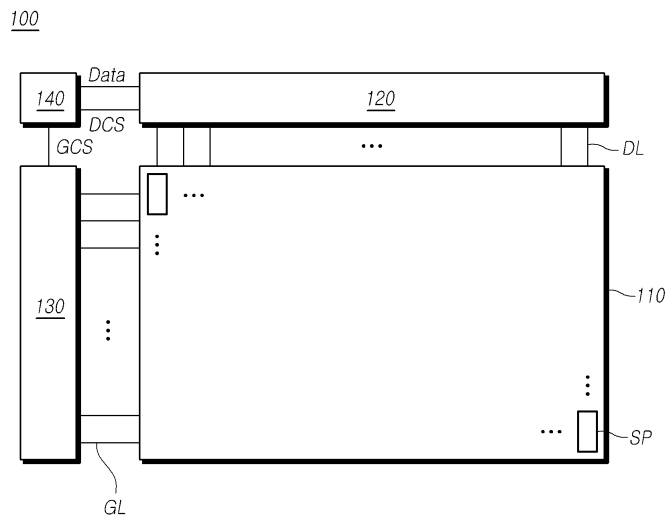
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 유기발광표시장치 및 그 구동방법에 관한 것으로서, 더욱 상세하게는, 구동 트랜지스터 또는 유기발광다이오드의 특성치를 센싱하기 위해 필요한 센싱 라인에 특정 결함 검출용 초기화 전압을 인가한 이후, 센싱 라인의 전압 변화를 토대로 센싱 라인의 결함 여부를 검출함으로써, 센싱 라인의 결함을 정확하게 검출할 수 있다. 이를 통해, 온도, 습도 등의 구동 환경에 따라 결함 여부가 변할 수 있는 진행성 센싱 라인 결함에 대해서도 정확한 검출이 가능해질 수 있다.

대표도 - 도1



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2330/08 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 상기 각 서브픽셀에는 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 센싱 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시패널;

상기 다수의 데이터 라인을 구동하는 데이터 드라이버;

상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및

상기 센싱 라인의 결함 여부를 검출하는 센싱 라인 결함 검출부를 포함하고,

상기 센싱 라인 결함 검출부는,

센싱 라인 결함 검출 구간 동안, 상기 제1 트랜지스터 및 상기 제2 트랜지스터가 턴-오프 된 상황에서,

상기 센싱 라인과 인접한 신호 라인에 인가되는 전압보다 높은 결함 검출용 초기화 전압을 상기 센싱 라인에 인가한 이후,

상기 센싱 라인의 전압을 센싱한 센싱 전압을 토대로 상기 센싱 라인의 결함 여부를 검출하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 센싱 라인 결함 검출부는,

상기 센싱 라인과 결함 검출용 초기화 전압 공급노드 간의 연결을 스위칭하는 초기화 스위치;

상기 센싱 라인의 전압을 센싱하는 센싱부;

상기 센싱 라인과 상기 센싱부 간의 연결을 스위칭하는 샘플링 스위치; 및

상기 센싱 라인의 전압을 센싱한 센싱 전압을 토대로 상기 센싱 라인의 결함 여부를 검출하는 제어부를 포함하는 유기발광표시장치.

청구항 3

제2항에 있어서,

상기 초기화 스위치가 턴-온 되어 상기 센싱 라인에 상기 결함 검출용 초기화 전압을 인가해주고,

상기 초기화 스위치가 턴-오프 된 시점으로부터 정해진 플로팅 시간이 경과한 이후, 상기 샘플링 스위치가 턴-온 되어 상기 센싱부와 상기 센싱 라인을 연결해주는 유기발광표시장치.

청구항 4

제2항에 있어서,

상기 센싱 라인과 리셋 전압 공급노드 간의 연결을 스위칭하는 리셋 스위치를 더 포함하고,

상기 리셋 스위치가 턴-온 되었다가 턴-오프 될 때, 상기 초기화 스위치가 턴-온 되는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 센싱 라인 결함 검출부는,

상기 센싱 라인을 상기 결함 검출용 초기화 전압으로 초기화 한 이후 플로팅 시킨 시점으로부터 정해진 플로팅 시간이 경과한 시점에,

상기 센싱 라인의 전압을 센싱한 센싱 전압이 상기 결함 검출용 초기화 전압보다 낮아진 경우, 상기 센싱 라인의 결함이 발생한 것으로 검출하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 센싱 라인 결함 검출부는,

상기 센싱 라인을 상기 결함 검출용 초기화 전압으로 초기화 한 이후 플로팅 시킨 시점으로부터 정해진 플로팅 시간이 경과한 시점에,

상기 센싱 라인의 전압을 센싱한 센싱 전압이 상기 결함 검출용 초기화 전압보다 낮아지되, 기준 센싱 전압보다 더 낮아진 경우, 상기 센싱 라인의 결함이 발생한 것으로 검출하는 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 센싱 라인과 인접한 신호 라인은 데이터 라인이고,

상기 센싱 라인과 인접한 신호 라인에 인가되는 전압은 데이터 전압인 유기발광표시장치.

청구항 8

제1항에 있어서,

상기 센싱 라인 결함 검출부에 의해 결함이 발생한 것으로 검출된 제1 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값을 업데이트 하지 않거나, 상기 제1 센싱 라인과 인접한 제2 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값을 상기 제1 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값으로서 업데이트 하여 저장하는 센싱 라인 결함 대응 처리부를 더 포함하는 유기발광표시장치.

청구항 9

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 상기 각 서브픽셀에는 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 센싱 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시장치패널과, 상기 다수의 데이터 라인을 구동하는 데이터 드라이버와, 상기 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 구동방법에 있어서,

상기 제1 트랜지스터 및 상기 제2 트랜지스터가 턴-오프 된 상황에서, 상기 센싱 라인에 인접한 신호 라인에 인가되는 전압보다 높은 결함 검출용 초기화 전압을 상기 센싱 라인에 인가하는 센싱 라인 초기화 단계;

상기 센싱 라인을 플로팅 시키는 센싱 라인 플로팅 단계;

상기 센싱 라인의 전압을 센싱하는 센싱 라인 전압 센싱 단계; 및

상기 센싱 라인의 전압을 센싱한 센싱 전압을 토대로 상기 센싱 라인의 결함 여부를 검출하는 센싱 라인 결함 검출 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 10

제9항에 있어서,

상기 센싱 라인 결함 검출 단계 이후,

상기 센싱 라인 결함 검출 단계에서 상기 센싱 라인의 결함이 발생한 것으로 검출된 경우,

상기 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값을 업데이트 하지 않거나,

상기 센싱 라인과 인접한 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값을 상기 센싱 라인과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값으로서 업데이트 하여 저장하는 센싱 라인 결함 대응 처리 단계를 더 포함하는 유기발광표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 이러한 유기발광표시장치는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0004] 이러한 유기발광표시패널에서 각 서브픽셀 내 구동 트랜지스터 또는 유기발광다이오드는 고유한 특성치를 가지고 있으며, 구동 시간에 따라 변할 수 있다.

[0005] 이러한 각 서브픽셀 내 구동 트랜지스터의 특성치 변화 또는 유기발광다이오드의 특성치 변화는, 구동 시간의 편차(즉, 열화 정도 차이)에 따라 서로 다를 수 있다.

[0006] 이에 따라 발생할 수 있는 구동 트랜지스터 간의 특성치 편차 또는 유기발광다이오드 간의 특성치 편차는, 유기발광표시패널의 휘도 불균일을 초래하여 화상 품질을 크게 떨어뜨릴 수 있다.

[0007] 이에, 각 서브픽셀 내 구동 트랜지스터 또는 유기발광다이오드의 특성치를 센싱하여 보상해주는 보상 기술이 개발되고 있다.

[0008] 이러한 종래의 보상 기술에서는, 센싱 라인의 전압 센싱을 통해, 각 서브픽셀 내 구동 트랜지스터 또는 유기발광다이오드의 특성치를 정확하게 센싱하는 것이 무엇보다 중요하다.

[0009] 한편, 공정 상의 이물, 본딩 영역의 도전불 뭉침 현상, 또는 집적회로 내 단락 경로 발생 등의 다양한 이유로 인해, 보상 기술에서 특성치 센싱을 위해 활용하는 센싱 라인이 주변의 신호 라인과 단락이 되는 등의 센싱 라인 결함이 빈번하게 발생하고 있다. 이러한 센싱 라인 결함에 의해 센싱 오류가 생기고 화상 이상 현상이 발생할 수 있다.

[0010] 따라서, 센싱 라인의 결함을 정확하게 검출하는 기술이 무엇보다 필요한 상황이다.

[0011] 하지만, 센싱 라인 결함을 정확하게 검출하는 기술이 아직 개발되지 못하고 있는 실정이다. 특히, 온도, 습도 등의 구동 환경에 따라 결함 여부가 달라지는 상황이 발생하고 있어, 센싱 라인 결함을 정확하게 검출하는 기술의 개발을 더욱더 어렵게 하고 있는 실정이다.

발명의 내용

해결하려는 과제

[0012] 본 실시예들의 목적은, 서브픽셀의 특성치를 센싱하는 데 필요한 센싱 라인의 결함을 정확하게 검출할 수 있는 유기발광표시장치 및 그 구동방법을 제공하는데 있다.

[0013] 본 실시예들의 다른 목적은, 온도, 습도 등의 구동 환경에 따라 결함 여부가 변할 수 있는 진행성 센싱 라인 결함에 대해서도, 정확한 검출을 가능하게 하는 유기발광표시장치 및 그 구동방법을 제공하는데 있다.

[0014] 본 실시예들의 또 다른 목적은, 센싱 라인의 결함을 정확하게 검출하여 적절한 대응 처리를 통해 화면 이상 현

상을 방지해줄 수 있는 유기발광표시장치 및 그 구동방법을 제공하는데 있다.

과제의 해결 수단

- [0015] 일 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2노드와 센싱 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버와, 센싱 라인의 결함 여부를 검출하는 센싱 라인 결함 검출부를 포함하는 유기발광표시장치를 제공할 수 있다.
- [0016] 이러한 유기발광표시장치에서, 센싱 라인 결함 검출부는, 센싱 라인 결함 검출 구간 동안, 제1 트랜지스터 및 제2 트랜지스터가 턴-오프 된 상황에서, 센싱 라인과 인접한 신호 라인에 인가되는 전압보다 높은 결함 검출용 초기화 전압을 센싱 라인에 인가한 이후, 센싱 라인의 전압을 센싱한 센싱 전압을 토대로 센싱 라인의 결함 여부를 검출할 수 있다.
- [0017] 다른 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2노드와 센싱 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 구동방법을 제공할 수 있다.
- [0018] 이러한 유기발광표시장치의 구동방법은, 제1 트랜지스터 및 제2 트랜지스터가 턴-오프 된 상황에서, 센싱 라인과 인접한 신호 라인에 인가되는 전압보다 높은 결함 검출용 초기화 전압을 센싱 라인에 인가하는 센싱 라인 초기화 단계와, 센싱 라인을 플로팅 시키는 센싱 라인 플로팅 단계와, 센싱 라인의 전압을 센싱하는 센싱 라인 전압 센싱 단계와, 센싱 라인의 전압을 센싱한 센싱 전압을 토대로 센싱 라인의 결함 여부를 검출하는 센싱 라인 결함 검출 단계를 포함할 수 있다.

발명의 효과

- [0019] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 특성치를 센싱하는 데 필요한 센싱 라인의 결함을 정확하게 검출할 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.
- [0020] 또한, 본 실시예들에 의하면, 온도, 습도 등의 구동 환경에 따라 결함 여부가 변할 수 있는 진행성 센싱 라인 결함에 대해서도, 정확한 검출을 가능하게 하는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.
- [0021] 또한, 본 실시예들에 의하면, 센싱 라인의 결함을 정확하게 검출하여 적절한 대응 처리를 통해 화면 이상 현상을 방지해줄 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.
- 도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.
- 도 3은 본 실시예들에 따른 유기발광표시장치의 보상 회로에 대한 예시도이다.
- 도 4는 본 실시예들에 따른 유기발광표시장치에서, 구동 트랜지스터에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- 도 5는 본 실시예들에 따른 유기발광표시장치에서, 구동 트랜지스터에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
- 도 6은 본 실시예들에 따른 유기발광표시패널에서 주요 신호 라인들의 배치 예시도이다.
- 도 7은 본 실시예들에 따른 유기발광표시패널에서, 센싱 라인 결함을 설명하기 위한 도면이다.

도 8 내지 도 10은 본 실시예들에 따른 유기발광표시장치에서, 센싱 라인 결함에 따른 센싱 오류와 화상 이상 현상을 설명하기 위한 도면이다.

도 11은 본 실시예들에 따른 유기발광표시장치의 센싱 라인 결함 검출 시스템을 나타낸 도면이다.

도 12는 본 실시예들에 따른 유기발광표시장치의 센싱 라인 결함 검출 시스템을 더욱 상세하게 나타낸 도면이다.

도 13은 본 실시예들에 따른 유기발광표시장치의 센싱 라인 결함 검출 원리를 설명하기 위한 도면이다.

도 14는 본 실시예들에 따른 센싱 라인 결함 검출을 위한 타이밍도이다.

도 15는 본 실시예들에 따른 센싱 라인 결함 검출 구간에서, 센싱 라인 결함 유무에 따른 센싱 라인의 전압 변화를 나타낸 그래프이다.

도 16은 본 실시예들에 따른 센싱 라인 결함 검출 구간에서, 센싱 라인 결함 유무에 따른 센싱 라인의 전압 변화를 나타낸 다른 그래프이다.

도 17은 본 실시예들에 따른 유기발광표시장치의 센싱 라인 결함 검출에 대한 대응 조치 방법을 설명하기 위한 도면이다.

도 18은 본 실시예들에 따른 센싱 라인 결함 검출을 위한 유기발광표시장치의 구동 방법에 대한 흐름도이다.

도 19는 본 실시예들에 따른 센싱 라인 결함 검출 구간의 예시도이다.

도 20은 본 실시예들에 따른 센싱 라인 결함 검출을 통해 화면 이상 현상이 방지된 화면을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0024] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0025] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.

[0026] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)에 의해 정의된 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.

[0027] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.

[0028] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.

[0029] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.

[0030] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.

- [0031] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0032] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0033] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함하여 다수의 게이트 라인(GL)을 구동할 수 있다.
- [0034] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0035] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0036] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0037] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0038] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0039] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0040] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0041] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0042] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0043] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0044] 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0045] 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0046] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아

날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.

- [0047] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0048] 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0049] 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0050] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0051] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수 있다.
- [0052] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0053] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장 될 수 있다.
- [0054] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.
- [0055] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.
- [0056] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0057] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0058] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0059] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0060] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0061] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제1노드(N1)로 데이터 전압(Vdata)을 전달해주기 위한 제1 트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압(Vref: Reference Voltage)을 공급하는 센싱 라인(SL: Sensing Line) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 영상 신호 전압에 해당하는 데이터 전압(Vdata) 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cst: Storage Capacitor)를 포함하여 구성될 수 있다.
- [0062] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.
- [0063] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동

해준다.

- [0064] 구동 트랜지스터(DRT)에서, 제1노드(N1)는 제1 트랜지스터(T1)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며 게이트 노드에 해당할 수 있다. 제2노드(N2)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 그리고, 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.
- [0065] 제1 트랜지스터(T1)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제1노드(N1) 사이에 전기적으로 연결되고, 게이트 라인을 통해 제1 스캔신호(SCAN1)를 게이트 노드로 인가 받아 제어될 수 있다.
- [0066] 이러한 제1 트랜지스터(T1)는 제1 스캔신호(SCAN1)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1노드(N1)로 전달해줄 수 있다.
- [0067] 제2 트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)와 센싱 라인(SL) 사이에 전기적으로 연결되며, 게이트 노드로 제2 스캔신호(SCAN2)를 인가 받아 제어될 수 있다.
- [0068] 이러한 제2 트랜지스터(T2)는 제2 스캔신호(SCAN2)에 의해 턴-온 되어 센싱 라인(SL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제2노드(N2)에 인가해준다.
- [0069] 또한, 제2 트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.
- [0070] 스토리지 캐패시터(Cst)는 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 전기적으로 연결될 수 있다.
- [0071] 이러한 스토리지 캐패시터(Cst)는, 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)이다.
- [0072] 구동 트랜지스터(DRT), 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0073] 도 2에 예시된 서브픽셀 구조는, 3개의 트랜지스터(DRT, T1, T2)와 1개의 캐패시터(Cst)를 포함하기 때문에 3T1C 구조라고 한다.
- [0074] 제1 트랜지스터(T1)의 게이트 노드는 제1 게이트 라인(GL1)에 연결되고, 제2 트랜지스터(T2)의 게이트 노드는 제2 게이트 라인(GL2)에 연결될 수 있다. 따라서, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 서로 다른 게이트 신호일 수 있다.
- [0075] 이와 같이, 3T1C 구조 하에서, 2개의 게이트 라인(GL1, GL2)을 이용하여 하나의 서브픽셀이 구동되는 경우, 서브픽셀은 "2 스캔 구조"를 갖는다고 한다.
- [0076] 제1 트랜지스터(T1)의 게이트 노드와 제2 트랜지스터(T2)의 게이트 노드는 하나의 게이트 라인(GL)에 함께 연결될 수 있다. 따라서, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 동일한 게이트 신호일 수 있다.
- [0077] 이와 같이, 3T1C 구조 하에서, 1개의 게이트 라인(GL)을 이용하여 하나의 서브픽셀이 구동되는 경우, 서브픽셀은 "1 스캔 구조"를 갖는다고 한다.
- [0078] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.
- [0079] 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0080] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다. 따라서, 회로 소자의 특성치 변화는 서브픽셀의 휘도 변화와 동일한 개념으로 사용될 수 있다.
- [0081] 또한, 이러한 회로 소자 간의 특성치 변화의 정도는 각 회로 소자의 열화 정도의 차이에 따라 서로 다를 수 있다.
- [0082] 이러한 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차를 야기한다. 따라서, 회로 소자 간의 특성치 편

차는 서브픽셀 간의 휘도 편차와 동일한 개념으로 사용될 수 있다.

- [0083] 전술한 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차는, 서브픽셀의 휘도 표현력에 대한 정확도를 떨어뜨리거나 화면 이상 현상을 발생시키는 등의 문제를 발생시킬 수 있다.
- [0084] 여기서, 회로 소자의 특성치(이하, "서브픽셀 특성치"라고도 함)는, 일 예로, 구동 트랜지스터(DRT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서, 유기발광다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0085] 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차(회로 소자의 특성치 변화 및 회로 소자 간의 특성치 편차)를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차를 보상해주는 보상 기능을 제공할 수 있다.
- [0086] 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차에 대한 센싱 및 보상 기능을 제공하기 위하여, 그에 맞는 서브픽셀 구조(도 2의 서브픽셀 구조)와, 센싱 및 보상 구성을 포함하는 보상 회로를 포함한다.
- [0087] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 보상 회로에 대한 예시도이다.
- [0088] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 특성치(구동 트랜지스터의 특성치, 유기발광다이오드의 특성)의 변화 및/또는 서브픽셀 특성치 간의 편차를 센싱하기 위하여, 센싱 라인(SL)의 전압을 센싱하여 센싱 데이터를 출력하는 센싱부(310)와, 센싱 데이터를 저장하는 메모리(320)와, 센싱 데이터를 이용하여 서브픽셀 특성치의 변화 및/또는 서브픽셀 특성치 간의 편차를 보상해주는 보상 프로세스를 수행하는 보상부(330) 등을 포함할 수 있다.
- [0089] 센싱부(310)는 적어도 하나의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)로 구현될 수 있다.
- [0090] 이러한 센싱부(310)는, 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.
- [0091] 전술한 센싱부(310)를 이용하면, 서브픽셀의 특성치를 반영하는 전압(V_{sen})을 디지털 값에 해당하는 센싱값으로 변환하여 센싱 데이터로 출력함으로써, 디지털 레벨에서 프로세싱이 가능한 보상부(330)는 디지털 레벨에서 서브픽셀의 특성치를 정확하게 센싱(파악)할 수 있다.
- [0092] 보상부(330)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.
- [0093] 센싱부(310)에서 출력되는 센싱 데이터는, 일 예로, LVDS (Low Voltage Differential Signaling) 데이터 포맷으로 되어 있을 수 있다.
- [0094] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위한 스위치 구성으로서, 초기화 스위치(SPRE)와 샘플링 스위치(SAM)를 더 포함할 수 있다.
- [0095] 초기화 스위치(SPRE)는, 센싱 라인(SL)과 기준전압 공급노드 사이에 전기적으로 연결된 스위치로서, 센싱 라인(SL)으로의 기준전압(V_{ref})의 공급 여부를 제어할 수 있다. 여기서, 기준전압(V_{ref})은 구동 모드의 종류에 따라 전압 값이 달라질 수 있다.
- [0096] 이러한 초기화 스위치(SPRE)가 턴-온 되면, 기준전압(V_{ref})이 센싱 라인(SL)으로 공급되어 턴-온 되어 있는 제2 트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2노드(N2)로 인가될 수 있다.
- [0097] 샘플링 스위치(SAM)는, 센싱 라인(SL)과 센싱부(310) 사이에 전기적으로 연결된 스위치로서, 센싱 라인(SL)과 센싱부(310) 간의 연결을 스위칭 해 줄 수 있다.
- [0098] 전술한 초기화 스위치(SPRE) 및 샘플링 스위치(SAM)를 이용하면, 센싱 구동 절차에 맞게, 센싱 라인(SL)의 전압 상태, 연결 상태 등을 효율적으로 제어할 수 있다.
- [0099] 한편, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제2노드(N2)와 등 전위일 수 있는 센싱 라인(SL)의 전압도 서브픽셀 특성치를 반영하는 전압 상태가 될 수 있다. 이때, 센싱 라인(SL) 상에 형성된 라인 캐패시터에 서브픽셀 특성치를 반영하는 전압이 충전될 수 있다.

- [0100] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 샘플링 스위치(SAM)가 턴-온 되어, 센싱부(310)와 센싱 라인(SL)이 연결될 수 있다.
- [0101] 이에 따라, 센싱부(310)는 서브픽셀 특성치를 반영하는 전압 상태인 센싱 라인(SL)의 전압, 즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 센싱한다. 여기서, 센싱 라인(SL)을 "기준전압 라인(Reference Voltage Line)"이라고도 기재한다.
- [0102] 이러한 센싱 라인(SL)은, 일 예로, 서브픽셀 열마다 1개씩 배치될 수도 있고, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0103] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성된 경우, 센싱 라인(SL)은 4개의 서브픽셀 열(적색 서브픽셀 열, 흰색 서브픽셀 열, 녹색 서브픽셀 열, 청색 서브픽셀 열)을 포함하는 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0104] 센싱부(310)는 센싱 라인(SL)과 연결되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(센싱 라인(SL)의 전압, 또는, 센싱 라인(SL) 상의 라인 캐패시터에 충전된 전압)을 센싱한다.
- [0105] 센싱부(310)에서 센싱된 전압은, 구동 트랜지스터(DRT)의 문턱전압(V_{th}) 또는 문턱전압 편차(ΔV_{th})를 포함하는 전압 값($V_{data}-V_{th}$ 또는 $V_{data}-\Delta V_{th}$)이거나, 구동 트랜지스터(DRT)의 이동도를 센싱하기 위한 전압 값일 수도 있다.
- [0106] 한편, 센싱 라인(SL)에는 의도적으로 형성되거나 자연적으로 생겨난 캐패시터(C_r)가 존재할 수 있다.
- [0107] 아래에서는, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 및 이동도 센싱 구동에 대하여 간략하게 설명한다.
- [0108] 도 4는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- [0109] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압(V_1)은 문턱전압 센싱 구동용 데이터 전압(V_{data})으로 초기화되고, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)은 기준전압(V_{ref})으로 초기화 된다.
- [0110] 이후, 초기화 스위치(SPRE)이 오프 되어 구동 트랜지스터(DRT)의 제2노드(N2)가 플로팅(Floating) 된다.
- [0111] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)이 상승한다.
- [0112] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0113] 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압(V_2)은 데이터 전압(V_{data})과 문턱전압(V_{th})의 차이 또는 데이터 전압(V_{data})과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0114] 센싱부(310)는 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)이 포화되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압(V_2)을 센싱한다.
- [0115] 센싱부(310)에 의해 센싱된 전압(V_{sen})은 데이터 전압(V_{data})에서 문턱전압(V_{th})을 뺀 전압($V_{data}-V_{th}$) 또는 데이터 전압(V_{data})에서 문턱전압 편차(ΔV_{th})를 뺀 전압($V_{data}-\Delta V_{th}$)일 수 있다.
- [0116] 도 5는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
- [0117] 이동도 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압(V_1)은 이동도 센싱 구동용 데이터 전압(V_{data})으로 초기화되고, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)은 기준전압(V_{ref})으로 초기화 된다.
- [0118] 이후, 초기화 스위치(SPRE)가 오프 되어 구동 트랜지스터(DRT)의 제2노드(N2)가 플로팅 된다.
- [0119] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)이 상승하기 시작한다.
- [0120] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 상승 속도(시간에 대한 전압 상승치의 변화량(ΔV))는 구동 트랜지스터(DRT)의 전류 능력, 즉 이동도에 따라 달라진다.
- [0121] 즉, 전류 능력(이동도)이 큰 구동 트랜지스터(DRT)일 수록, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V_2)이

더욱 가파르게 상승한다.

- [0122] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압(V2)이 미리 정해진 일정 시간 동안 상승이 이루어진 이후, 센싱부(310)는 구동 트랜지스터(DRT)의 제2노드(N2)의 상승된 전압(즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 상승에 따라 함께 전압 상승이 이루어진 센싱 라인(SL)의 전압)을 센싱한다.
- [0123] 전술한 문턱전압 또는 이동도 센싱 구동에 따라 센싱부(310)는 문턱전압 센싱 또는 이동도 센싱을 위해 센싱된 전압(Vsen)을 디지털 값으로 변환하고, 변환된 디지털 값(센싱 값)을 포함하는 센싱 데이터를 생성하여 출력한다.
- [0124] 센싱부(310)에서 출력된 센싱 데이터는 메모리(320)에 저장되거나 보상부(330)로 제공될 수 있다.
- [0125] 보상부(330)는 메모리(320)에 저장되거나 센싱부(310)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도) 또는 구동 트랜지스터(DRT)의 특성치 변화(예: 문턱전압 변화, 이동도 변화)를 파악하고, 특성치 보상 프로세스를 수행할 수 있다.
- [0126] 여기서, 구동 트랜지스터(DRT)의 특성치 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.
- [0127] 여기서, 구동 트랜지스터(DRT) 간의 특성치 또는 특성치 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 특성치 편차를 파악할 수 있다. 구동 트랜지스터(DRT)의 특성치 변화가 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하는 경우, 구동 트랜지스터(DRT)의 특성치 변화로부터 구동 트랜지스터(DRT) 간의 특성치 편차(즉, 서브픽셀 휘도 편차)를 파악할 수도 있다.
- [0128] 특성치 보상 프로세스는, 구동 트랜지스터(DRT)의 문턱전압을 보상하는 문턱전압 보상 처리와, 구동 트랜지스터(DRT)의 이동도를 보상하는 이동도 보상 처리를 포함할 수 있다.
- [0129] 문턱전압 보상 처리는 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0130] 이동도 보상 처리는 이동도 또는 이동도 편차(이동도 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0131] 보상부(330)는 문턱전압 보상 처리 또는 이동도 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0132] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(330)에서 변경된 데이터를 디지털 아날로그 컨버터(DAC: Digital to Analog Converter)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 서브픽셀 특성치 보상(문턱전압 보상, 이동도 보상)이 실제로 이루어지게 된다.
- [0133] 이러한 서브픽셀 특성치 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0134] 도 6은 본 실시예들에 따른 유기발광표시패널(110)에서 주요 신호 라인들(DL, SL, DVL)의 배치 예시도이다.
- [0135] 도 6을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에는, 각 서브픽셀(SP)을 구동하기 위하여, 데이터 라인(DL1, ..., DL4), 구동전압 라인(DVL) 및 센싱 라인(SL)이 배치된다.
- [0136] 유기발광표시패널(110)의 개구율을 높여주기 위하여, 유기발광표시패널(110)에는, 다수의 서브픽셀 열마다 1개의 구동전압 라인(DVL)이 배치될 수 있고, 다수의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치될 수 있다.
- [0137] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(SP1, SP2, SP3, SP4)로 구성되는 경우, 즉, 1개의 픽셀이 적색 빛(R)을 발광하는 제1 서브픽셀(SP1), 흰색 빛(W)을 발광하는 제2 서브픽셀(SP2), 청색 빛(B)을 발광하는 제3 서브픽셀(SP3) 및 녹색 빛(G)을 발광하는 제4 서브픽셀(SP4)으로 구성되는 경우, 구동전압 라인(DVL)은 4개의 서브픽셀 열마다 1개씩 배치될 수 있고, 센싱 라인(SL)은 4개의 서브픽셀 열마다 1개씩 배치될 수 있다.
- [0138] 도 7은 본 실시예들에 따른 유기발광표시패널(110)에서, 센싱 라인 결함을 설명하기 위한 도면이다.
- [0139] 도 7을 참조하면, 유기발광표시패널(110)에서 화상 표시 영역의 외곽부 영역에 해당하는 화상 비 표시 영역에는 소스 드라이버 집적회로(SDIC)가 직접 본딩되거나 또는 소스 드라이버 집적회로(SDIC)가 실장된 필름이 도전볼

에 의해 본딩되는 본딩 영역(700)이 존재한다.

- [0140] 도 7을 참조하면, 유기발광표시패널(110)의 본딩 영역(700)에는, 화상이 표시되는 액티브 영역(Active Area)에 배치된 데이터 라인(DL1, ..., DL4)이 전기적으로 연장된 신호 라인(B_DL1, ..., B_DL4)과, 화상 표시 영역에 배치된 구동전압 라인(DVL)이 전기적으로 연장된 신호 라인(B_DVL)과, 화상 표시 영역에 배치된 센싱 라인(SL)이 전기적으로 연장된 신호 라인(B_SL)이 존재한다.
- [0141] 도 7을 참조하면, 유기발광표시패널(110)의 본딩 영역(700)에서 이물 또는 도전볼 뭉침 등에 의해, 데이터 라인(DL1, ..., DL4)이 전기적으로 연장된 신호 라인(B_DL1, ..., B_DL4)과, 구동전압 라인(DVL)이 전기적으로 연장된 신호 라인(B_DVL)과, 센싱 라인(SL)이 전기적으로 연장된 신호 라인(B_SL) 중 어느 하나의 신호 라인이 인접한 신호 라인과 단락(Short)이 되는 신호 라인 결함이 발생할 수 있다.
- [0142] 이러한 신호 라인 결함은, 유기발광표시패널(110)의 화상 표시 영역에서도 발생할 수 있다.
- [0143] 또한, 이러한 신호 라인 결함은 소스 드라이버 집적회로(SDIC)의 내부 신호 경로의 단락으로도 발생할 수 있다.
- [0144] 특히, 센싱 라인(SL)의 전기적인 단락에 해당하는 센싱 라인 결함이 발생하는 경우, 센싱 라인(SL)과 그 인접한 데이터 라인(DL2) 간에 누설 경로(Leakage Path)가 생기되어, 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱하기 위한 센싱 구동 시, 센싱 라인(SL)의 전압에 이상이 발생하여 센싱 오류가 초래 될 수 있다.
- [0145] 이러한 센싱 오류로 인해, 잘못된 보상값이 연산되어, 센싱 라인(SL)과 연결된 서브픽셀 열에서 화상 이상 현상이 발생할 수 있다.
- [0146] 센싱 라인 결함은, 센싱 라인(SL)이 인접한 데이터 라인(DL)과 영구적으로 단락이 되는 영구적인 결함일 수도 있다.
- [0147] 이와는 다르게, 센싱 라인 결함은, 온도, 습도 등의 구동 환경에 따라 센싱 라인(SL)과 인접한 데이터 라인(DL2) 간의 단락 여부가 달라지는 진행성 결함일 수도 있다.
- [0148] 가령, 온도, 습도 등의 구동 환경에 따라 센싱 라인(SL)과 인접한 데이터 라인(DL2) 간의 저항이 작아지는 경우, 센싱 라인(SL)과 인접한 데이터 라인(DL) 간의 단락이 발생한다.
- [0149] 온도, 습도 등의 구동 환경에 따라 센싱 라인(SL)과 인접한 데이터 라인(DL2) 간의 저항이 커지는 경우, 센싱 라인(SL)과 인접한 데이터 라인(DL2) 간의 단락이 발생하지 않을 수도 있다.
- [0150] 이와 같은 진행성 결함은 일반적인 신호 라인 결함 검출 방법으로는 검출하기가 어렵다.
- [0151] 아래에서는, 도 8a 내지 도 10을 참조하여 센싱 라인 결함과 센싱 오류 간의 관계를 설명한다
- [0152] 도 8a 내지 도 10은 본 실시예들에 따른 유기발광표시장치(100)에서, 센싱 라인 결함에 따른 센싱 오류와 화상 이상 현상을 설명하기 위한 도면이다.
- [0153] 도 8a 내지 도 9b를 참조하면, 제2 서브픽셀(SP)과 전기적으로 연결된 데이터 라인(DL2)과 센싱 라인(SL) 간의 단락이 구동 환경(온도, 습도 등)에 따라 발생하는 진행성 센싱 라인 결함이 있다고 가정한다.
- [0154] 도 8a 내지 도 9b를 참조하면, 4개의 서브픽셀(SP1, ..., SP4) 내 제2 트랜지스터(T2)가 1개의 센싱 라인(SL)이 공통으로 연결되기 때문에, 즉, 1개의 센싱 라인(SL)이 4개의 서브픽셀(SP1, ..., SP4)에 의해 공유되기 때문에, 한 시점에 4개의 서브픽셀(SP1, ..., SP4) 중 하나의 서브픽셀만 센싱할 수 있다.
- [0155] 따라서, 4개의 서브픽셀(SP1, ..., SP4) 중 센싱 되는 서브픽셀로는 센싱 구동용 데이터 전압(Vdata_SEN)이 공급되고, 나머지 서브픽셀로는 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)이 공급된다.
- [0156] 여기서, 센싱 구동용 데이터 전압(Vdata_SEN)은 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)보다 높은 전압이다.
- [0157] 또한, 센싱 구동 구간에서, 센싱 라인(SL)의 초기화 시, 센싱 라인(SL)에 인가되는 기준전압(Vref)은 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)보다 높은 전압이다.
- [0158] 예를 들어, 도 8a를 참조하면, 임의의 센싱 구동 구간이 4개의 서브픽셀(SP1, ..., SP4) 중 제1 서브픽셀(SP1)을 센싱하는 구간이라고 할 때, 이 센싱 구동 구간에서 제1 서브픽셀(SP1)로 공급되는 데이터 전압(Vdata1)은 센싱 구동용 데이터 전압(Vdata_SEN)이고, 제2 서브픽셀(SP2)로 공급되는 데이터 전압(Vdata2), 제3 서브픽셀

(SP3)로 공급되는 데이터 전압(Vdata3), 제4 서브픽셀(SP4)로 공급되는 데이터 전압(Vdata4)은 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)이다.

- [0159] 도 8a 및 도 9a를 참조하면, 구동 환경(온도, 습도 등)에 따라 제2 서브픽셀(SP)과 전기적으로 연결된 데이터 라인(DL2)과 센싱 라인(SL) 간의 저항이 작아져서, 제2 서브픽셀(SP)과 전기적으로 연결된 데이터 라인(DL2)과 센싱 라인(SL) 간의 단락이 센싱 구동 구간에서 발생한 경우, 센싱 라인(SL)은, 센싱 구동 상황에 따른 정상적인 전압 상태를 보이지 않고, 센싱 라인 결함에 의해 단락된 인접 데이터 라인(DL2)의 전압의 영향을 받게 된다.
- [0160] 일 예로, 도 8a를 참조하면, 제2 서브픽셀(SP2)과 전기적으로 연결된 데이터 라인(DL2)과 센싱 라인(SL) 간의 단락이 발생하고, 4개의 서브픽셀(SP1, ..., SP4) 중 제2 서브픽셀(SP2)이 아닌 다른 서브픽셀인 제1 서브픽셀(SP1)에서의 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱하는 경우, 센싱 라인(SL)과 단락된 데이터 라인(DL2)에는 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)이 인가된다.
- [0161] 따라서, 센싱 라인(SL)은, 기준전압(Vref)을 유지하거나 센싱 구동 상황에 맞는 전압 상태가 되지 못하고, 단락된 데이터 라인(DL2)에 인가된 미 센싱 구동용 데이터 전압(Vdata_NO_SEN)의 영향을 받아 낮아진다.
- [0162] 이에 따라, 4개의 서브픽셀(SP1, ..., SP4) 중 제2 서브픽셀(SP2)이 아닌 다른 서브픽셀(SP1, SP3, SP4)에서의 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱한 센싱 구동 구간에서, 센싱부(310)에 의해 센싱 라인(SL)의 전압이 센싱된 센싱 전압(Vsen)은, 도 8b에 도시된 바와 같이, 정상적인 센싱 전압(Vsen_Normal)에 비해 낮아진다.
- [0163] 이러한 센싱값 감소는 보상값이 불필요하게 큰 값으로 산출되어, 화면 이상 현상이 발생할 수 있다.
- [0164] 다른 예로서, 도 9a를 참조하면, 제2 서브픽셀(SP2)과 전기적으로 연결된 데이터 라인(DL2)과 센싱 라인(SL) 간의 단락이 발생하고, 4개의 서브픽셀(SP1, ..., SP4) 중 제2 서브픽셀(SP2)에서의 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱하는 경우, 센싱 구동용 데이터 전압(Vdata_SEN)이 기준전압(Vref)보다 높다고 가정하면, 센싱 라인(SL)의 전압이 단락된 데이터 라인(DL2)의 전압(Vdata_SEN)에 의해 높아진다.
- [0165] 이에 따라, 4개의 서브픽셀(SP1, ..., SP4) 중 제2 서브픽셀(SP2)에서의 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)의 특성치를 센싱한 센싱 구동 구간에서, 센싱부(310)에 의해 센싱 라인(SL)의 전압이 센싱된 센싱 전압(Vsen)은, 도 9b에 도시된 바와 같이, 정상적인 센싱 전압(Vsen_Normal)에 비해 높아진다.
- [0166] 이러한 센싱값 증가는 보상값이 원하는 수준보다 작은 값으로 산출되어, 화면 이상 현상이 발생할 수 있다.
- [0167] 전술한 바와 같은 센싱 라인 결함에 의한 센싱 오류로 인해, 각 서브픽셀에서의 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도) 또는 유기발광다이오드(OLED)의 특성치(예: 문턱전압)를 보상하기 위한 보상값을 잘못 연산하게 된다.
- [0168] 이와 같이 잘못 연산된 보상값을 이용하여 영상 구동을 하게 되면, 도 10에 도시된 바와 같이, 결함이 발생한 센싱 라인(SL)과 대응되는 서브픽셀 열이 위치한 영역(1000)에서 화면 이상 현상이 발생할 수 있다.
- [0169] 아래에서는, 진행성으로 발생될 수 있는 센싱 라인 결함(예: 단락)을 검출하고 센싱 라인 결함에 대한 대응 처리하는 방법과 센싱 라인 결함 검출 시스템을 설명한다.
- [0170] 도 11은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 라인 결함 검출 시스템을 나타낸 도면이다.
- [0171] 도 11을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 센싱 라인 결함 검출 시스템은, 센싱 라인 결함 검출부(1110), 센싱 라인 결함 대응 처리부(1120) 등을 포함한다.
- [0172] 센싱 라인 결함 검출부(1110)는, 센싱 라인 결함 검출 구간 동안, 센싱 라인(SL)과 전기적으로 연결 가능한 서브픽셀들 각각의 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 턴-오프된 상황에서, 센싱 라인(SL)과 인접한 신호 라인에 인가되는 전압보다 높은 결함 검출용 초기화 전압(Vinit)을 센싱 라인(SL)에 인가한 이후, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen)을 토대로 센싱 라인 결함 여부를 검출할 수 있다.
- [0173] 아래에서는, 도 6과 같은 신호 라인 배치 구조를 예로 들고 있기 때문에, 센싱 라인(SL)과 인접한 신호 라인은 데이터 라인(DL)인 것으로 기재한다.
- [0174] 또한, 센싱 라인 결함 검출 구간에서, 센싱 라인(SL)과 인접한 신호 라인인 데이터 라인(DL)으로 인가되는 전압은, 센싱 라인(SL)에 인가되는 결함 검출용 초기화 전압(Vinit)보다 낮은 데이터 전압(Vdata_DET)으로

기재한다.

- [0175] 센싱 라인(SL)과 인접한 신호 라인은, 신호 라인 배치 구조에 따라서, 구동 전압 라인(DVL)일 수도 있고, 또 다른 제3의 신호 라인일 수도 있다.
- [0176] 여기서, 검출 대상이 되는 센싱 라인(SL)과 전기적으로 연결 가능한 서브픽셀들 각각의 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 턴-오프 된 상황은, 턴-오프 레벨 전압(VGL)의 제1, 제2 스캔신호(SCAN1, SCAN2)가 모든 게이트 라인으로 출력되는 상황일 수 있다.
- [0177] 전술한 센싱 라인 결합 검출부(1110)를 이용하면, 영구적으로 발생하는 센싱 라인 결합이든 진행성으로 발생하는 센싱 라인 결합이든 관계없이, 센싱 라인(SL)의 결합 여부를 정확하고 직접적으로 검출할 수 있다.
- [0178] 도 12는 본 실시예들에 따른 유기발광표시장치(100)의 센싱 라인 결합 검출 시스템을 더욱 상세하게 나타낸 도면이다.
- [0179] 도 12를 참조하면, 센싱 라인 결합 검출부(1110)는, 센싱부(310), 제어부(1200), 초기화 스위치(RPRE), 샘플링 스위치(SAM) 등을 포함한다.
- [0180] 센싱부(310)는 센싱 라인(SL)과 전기적으로 연결되면 센싱 라인(SL)의 전압을 센싱하고 센싱된 센싱 전압(Vsen)을 디지털 값에 해당하는 센싱값으로 변환하여 출력할 수 있다.
- [0181] 초기화 스위치(RPRE)는, 센싱 라인(SL)과 결합 검출용 초기화 전압 공급노드 간의 연결을 스위칭 해준다.
- [0182] 이러한 초기화 스위치(RPRE)가 턴-온 되면, 센싱 라인(SL)에는 결합 검출용 초기화 전압(Vinit)이 인가된다.
- [0183] 샘플링 스위치(SAM)는, 센싱 라인(SL)과 센싱부(310) 간의 연결을 스위칭 해준다.
- [0184] 이러한 샘플링 스위치(SAM)가 턴-온 되면, 센싱 라인(SL)과 센싱부(310)가 전기적으로 연결되어, 센싱부(310)가 센싱 라인(SL)의 전압을 센싱할 수 있다.
- [0185] 제어부(1200)는, 센싱 라인 결합 검출 구동을 전반적으로 제어하는 구성으로서, 각종 스위치(RPRE, SAM, SPRE 등)를 제어하기 위한 스위치 제어신호를 출력하고, 센싱부(310)로부터 센싱값을 수신하여, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen), 즉, 센싱값을 토대로, 센싱 라인(SL)에 결합(예: 단락 등)이 발생했는지 발생하지 않았는지를 판단하여 센싱 라인 결합을 검출할 수 있다.
- [0186] 전술한 센싱 라인 결합 검출부(1110)의 세부 구성들을 이용하면, 센싱 라인 결합 검출을 위한 구동을 정밀하게 수행하여 센싱 라인 결합을 정확하게 검출할 수 있다.
- [0187] 센싱 라인 결합 검출부(1110)에 포함된 센싱부(310), 초기화 스위치(RPRE), 샘플링 스위치(SAM)는, 일 예로, 데이터 드라이버(120)의 소스 드라이버 집적회로(SDIC)의 내부 또는 외부에 포함될 수 있다.
- [0188] 센싱 라인 결합 검출부(1110)에 포함된 제어부(1200)는 컨트롤러(140)의 내부 또는 외부에 포함될 수 있다.
- [0189] 센싱 라인 결합 대응 처리부(1120)는 컨트롤러(140)의 내부 또는 외부에 포함될 수 있다.
- [0190] 도 13은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 라인 결합 검출 원리를 설명하기 위한 도면이고, 도 14는 본 실시예들에 따른 센싱 라인 결합 검출을 위한 타이밍도이다.
- [0191] 도 13 및 도 14를 참조하면, 본 실시예들에 따른 센싱 라인 결합 검출부(1110)는, 센싱 라인 결합 검출 구간 동안, 센싱 라인(SL)과 전기적으로 연결되는 모든 서브픽셀 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)를 턴-오프 시키고, 센싱 라인(SL)에 인접한 적어도 하나의 데이터 라인(DL) 또는 모든 데이터 라인(DL)에 데이터 전압(Vdata_DET)을 인가한 상태에서, 센싱 라인(SL)으로 특정 전압(이하, "결합 검출용 초기화 전압(Vinit)"라고 함)을 인가한 시점으로부터 미리 정해진 일정 시간(ΔT)이 경과한 이후, 센싱 라인(SL)의 전압을 센싱하여, 센싱 라인(SL)의 전압 변화를 토대로 센싱 라인(SL)의 결합 여부를 검출한다.
- [0192] 도 13 및 도 14를 참조하면, 센싱 라인 결합 검출부(1110)는, 센싱 라인 결합 검출 구간 동안, 센싱 라인(SL)과 전기적으로 연결되는 모든 서브픽셀 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)를 턴-오프 시키기 위해, 게이트 드라이버(130)를 통해, 턴-오프 레벨의 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)를 게이트 라인들로 출력할 수 있다.
- [0193] 도 13 및 도 14를 참조하면, 센싱 라인 결합 검출부(1110)는, 센싱 라인 결합 검출 구간 동안, 센싱 라인(SL)에 인접한 적어도 하나의 데이터 라인(DL) 또는 모든 데이터 라인(DL)으로 데이터 전압(Vdata_DET)에 인가하기 위

하여, 데이터 드라이버(120)를 통해, 데이터 전압(Vdata_DET)을 센싱 라인(SL)에 인접한 적어도 하나의 데이터 라인(DL) 또는 모든 데이터 라인(DL)으로 데이터 전압(Vdata_DET)으로 출력할 수 있다.

- [0194] 도 13 및 도 14를 참조하면, 센싱 라인 결함 검출 구간은, 센싱 라인 리셋 구간(S1310), 센싱 라인 초기화 구간(S1320), 센싱 라인 플로팅 구간(S1330) 및 센싱 라인 샘플링 구간(S1340)을 포함한다.
- [0195] 도 13 및 도 14를 참조하면, 센싱 라인 초기화 구간(S1320)에서, 초기화 스위치(RPRE)는 턴-온 된다.
- [0196] 이에 따라, 센싱 라인(SL)에 결함 검출용 초기화 전압(Vinit)이 인가된다.
- [0197] 이후, 초기화 스위치(RPRE)가 턴-오프 되면서, 센싱 라인 플로팅 구간(S1330)이 진행된다.
- [0198] 센싱 라인 플로팅 구간(S1330)이 진행되면, 센싱 라인(SL)의 결함 유무에 따라 센싱 라인(SL)의 전압이 변동할 수 있는 상황이 된다.
- [0199] 초기화 스위치(RPRE)가 턴-오프 된 이후, 즉, 센싱 라인 플로팅 구간(S1330)이 시작한 이후, 정해진 플로팅 시간(ΔT)이 경과하면, 센싱 라인 플로팅 구간(S1330)이 종료되고 센싱 라인 샘플링 구간(S1340)이 진행된다.
- [0200] 센싱 라인 샘플링 구간(S1340)이 진행되면, 즉, 초기화 스위치(RPRE)가 턴-오프 된 시점으로부터 정해진 플로팅 시간(ΔT)이 경과한 이후, 샘플링 스위치(SAM)가 턴-온 된다.
- [0201] 이에 따라, 센싱부(310)는 센싱 라인(SL)과 전기적으로 연결된다.
- [0202] 전술한 초기화 스위치(RPRE)의 스위칭 동작에 대한 타이밍 제어를 통해, 센싱 라인 결함 검출이 가능하도록, 센싱 라인(SL)의 전압 상태를 제어할 수 있다.
- [0203] 또한, 샘플링 스위치(SAM)의 스위칭 동작에 대한 타이밍 제어를 통해, 센싱 라인 결함 검출이 가능한 전압 상태가 된 센싱 라인(SL)을 센싱부(310)에 연결해주어, 센싱부(310)가 센싱 라인 결함을 정확하게 검출할 수 있게 해준다.
- [0204] 도 13을 참조하면, 센싱 라인 결함 검출부(1110)는, 센싱 라인(SL)과 리셋 전압 공급노드 간의 연결을 스위칭하는 리셋 스위치(SPRE)를 더 포함할 수 있다.
- [0205] 이러한 리셋 스위치(SPRE)는 센싱 라인 결함 검출 구동이 본격적으로 시작하기 전에, 즉, 센싱 라인(SL)에 결함 검출용 초기화 전압(Vinit)을 인가해주기 이전에, 이전 구동 상태와 무관하게, 센싱 라인(SL)을 리셋 전압(Vreset)으로 리셋(Reset) 시키기 위한 스위치이다.
- [0206] 즉, 센싱 라인 초기화 구간(S1320) 이전에 진행되는 센싱 라인 리셋 구간(S1310)에, 리셋 스위치(SPRE)는 턴-온 될 수 있다.
- [0207] 리셋 스위치(SPRE)가 턴-온 되면, 센싱 라인(SL)은 리셋 전압(Vreset)으로 리셋 된다.
- [0208] 여기서, 리셋 전압(Vreset)은 0 [V]이거나, 센싱 라인 결함 검출 구간 이전의 센싱 라인(SL)의 전압과 결함 검출용 초기화 전압(Vinit)에 따라 결정될 수 있다.
- [0209] 도 14를 참조하면, 리셋 스위치(SPRE)가 턴-온 되었다가 턴-오프 될 때, 초기화 스위치(RPRE)는 턴-온 될 수 있다.
- [0210] 전술한 리셋 스위치(SPRE)를 통해, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 시키기 이전에, 센싱 라인(SL)을 리셋 전압(Vreset)으로 리셋 시킴으로써, 센싱 라인(SL)을 보다 정확하게 빠르게 초기화 시켜줄 수 있다.
- [0211] 한편, 센싱 라인 결함 검출 구간에서, 센싱 라인(SL)에 초기화 된 결함 검출용 초기화 전압(Vinit)과, 데이터 라인(DL)에 인가되는 데이터 전압(Vdata_DET)의 전위차가 클수록, 센싱 라인 결함 검출이 쉬어지고, 정확해질 수 있다.
- [0212] 일 예로, 데이터 전압(Vdata_DET)은 0[V] 또는 그 근방의 전압에 해당하는 블랙 데이터 전압일 수 있다. 결함 검출용 초기화 전압(Vinit)은 데이터 전압(Vdata_DET)보다 높은 전압으로서 대략 5 [V] 전후가 될 수 있다.
- [0213] 만약, 센싱 라인(SL)이 결함이 있는 경우, 소정의 시간이 경과하면, 센싱 라인(SL)에서 센싱 라인(SL)과 단락된 데이터 라인(DL)으로 누설 전류가 발생하여, 센싱 라인(SL)의 전압은 센싱 라인 결함 검출 구간에 데이터 라인(DL)에 인가된 데이터 전압(Vdata_DET) 또는 그라운드 전압(0[V]) 또는 그 대응 전압으로 수렴해갈 수 있다.

- [0214] 이러한 센싱 라인 전압 변화 특성을 이용하면, 서로 인접한 센싱 라인(SL)과 데이터 라인(DL) 간의 단락에 따른 센싱 라인 결함을 검출할 수 있다.
- [0215] 도 15는 본 실시예들에 따른 센싱 라인 결함 검출 구간에서, 센싱 라인 결함 유무에 따른 센싱 라인(SL)의 전압 변화를 나타낸 그래프이다.
- [0216] 도 15를 참조하면, 센싱 라인(SL)이 데이터 라인(DL)과 단락 되지 않은 경우, 센싱 라인(SL)은 S1320 단계에서 인가된 결함 검출용 초기화 전압(Vinit) 또는 유사 전압을 S1330 및 S1340 단계에서도 유지한다.
- [0217] 이에 비해, 센싱 라인(SL)이 데이터 라인(DL)과 단락 된 경우, 센싱 라인(SL)은 S1320 단계에서 인가된 결함 검출용 초기화 전압(Vinit) 또는 유사 전압을 S1330에서 유지하지 못하고, 단락 된 데이터 라인(DL)의 영향을 받아 전압 하강이 된다.
- [0218] 도 15를 참조하면, 센싱 라인 결함 검출부(1110)는, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 한 이후 초기화 스위치(RPRE)를 오프 시켜 센싱 라인(SL)을 플로팅 시킨 시점으로부터 정해진 플로팅 시간(ΔT)이 경과한 시점에, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen1)이 결함 검출용 초기화 전압(Vinit)과 동일하거나, 정해진 범위 이내에서 결함 검출용 초기화 전압(Vinit)보다 낮아진 경우, 센싱 라인 결함이 발생하지 않은 판단할 수 있다.
- [0219] 이는, 센싱 라인(SL)이 데이터 라인(DL)과 단락 되지 않았기 때문에, 센싱 라인(SL)은 S1320 단계에서 인가된 결함 검출용 초기화 전압(Vinit) 또는 유사 전압을 S1330 및 S1340 단계에서도 유지할 수 있다.
- [0220] 도 15를 참조하면, 센싱 라인 결함 검출부(1110)는, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 한 이후 초기화 스위치(RPRE)를 오프 시켜 센싱 라인(SL)을 플로팅 시킨 시점으로부터 정해진 플로팅 시간(ΔT)이 경과한 시점에, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen2)이 결함 검출용 초기화 전압(Vinit)보다 낮아지거나, 정해진 범위를 초과하여 결함 검출용 초기화 전압(Vinit)보다 낮아진 경우, 센싱 라인 결함이 발생한 것으로 판단하여 센싱 라인 결함을 검출할 수 있다.
- [0221] 전술한 바와 같이, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 시킨 이후, 센싱 라인(SL)을 정해진 플로팅 시간(ΔT) 동안 플로팅 시켜, 센싱 라인(SL)의 전압 변화 유무(또는 전압 변화량 정도)에 따라 센싱 라인 결함을 정확하게 검출할 수 있다.
- [0222] 한편, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 시킨 이후, 센싱 라인(SL)을 정해진 플로팅 시간(ΔT) 동안 플로팅 시켰을 때, 센싱 라인 결함이 없다면, 이상적인 상황에서는 센싱 라인(SL)은 결함 검출용 초기화 전압(Vinit)을 유지해야만 한다.
- [0223] 하지만, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 시킨 이후, 센싱 라인(SL)을 정해진 플로팅 시간(ΔT) 동안 플로팅 시켰을 때, 센싱 라인 결함이 없더라도, 실제로는, 센싱 라인(SL)의 전압이 결함 검출용 초기화 전압(Vinit)을 유지하지 못하고 낮아질 수 있다.
- [0224] 이러한 실제 상황을 고려하여, 센싱 라인 결함 여부의 판단 방식을 아래에서 설명한다.
- [0225] 도 16은 본 실시예들에 따른 센싱 라인 결함 검출 구간에서, 센싱 라인 결함 유무에 따른 센싱 라인(SL)의 전압 변화를 나타낸 다른 그래프이다.
- [0226] 도 16을 참조하면, 센싱 라인 결함 검출부(1110)는, 센싱 라인(SL)을 결함 검출용 초기화 전압(Vinit)으로 초기화 한 이후 초기화 스위치(RPRE)를 오프 시켜 센싱 라인(SL)을 플로팅 시킨 시점으로부터 정해진 플로팅 시간(ΔT)이 경과한 시점에, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen1)이 결함 검출용 초기화 전압(Vinit)보다 낮아지되, 결함 검출용 초기화 전압(Vinit)에서 $\Delta V1$ 만큼 낮아져, 기준 센싱 전압(Vsen_REF)보다 높은 경우($Vsen1 > Vsen_REF$), 센싱 라인 결함이 발생하지 않은 것으로 판단한다.
- [0227] 도 16을 참조하면, 센싱 라인 결함 검출부(1110)는, 결함 검출용 초기화 전압(Vinit)을 센싱 라인(SL)에 인가한 시점으로부터 정해진 플로팅 시간(ΔT)이 경과한 시점에, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen2)이 결함 검출용 초기화 전압(Vinit)보다 낮아지되, 결함 검출용 초기화 전압(Vinit)에서 $\Delta V2(> \Delta V1)$ 만큼 낮아져, 기준 센싱 전압(Vsen_REF)보다 낮은 경우($Vsen2 < Vsen_REF$, $Vsen2 < Vsen1$), 센싱 라인 결함이 발생한 것으로 판단하여 센싱 라인 결함을 검출할 수 있다.
- [0228] 전술한 센싱 라인 결함 여부 판단 방식에 따르면, 결함이 없는 상황에서도 센싱 라인(SL)의 전압 하강이 일어날 수 있는 실제적인 상황에서도, 센싱 라인(SL)의 정상적인 전압 하강과, 결함에 의한 센싱 라인(SL)의 전압 하강

을 구분할 수 있게 되어, 보다 정확한 센싱 라인 결함 검출을 정확하게 할 수 있다.

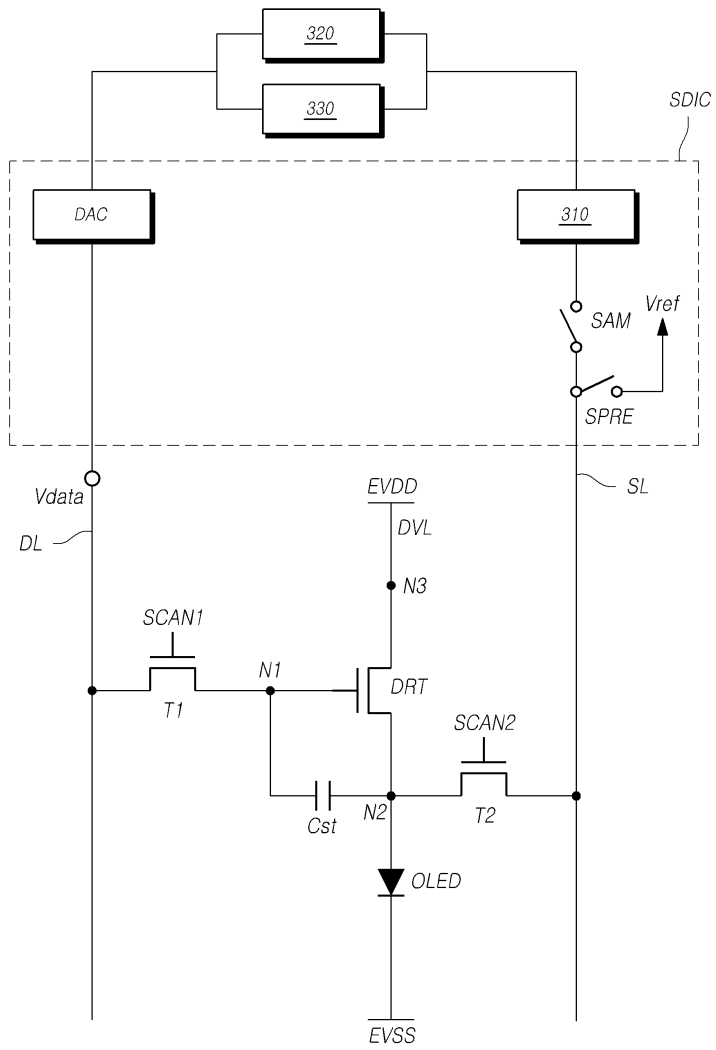
- [0229] 위에서 언급한 기준 센싱 전압(Vsen_REF)은, 결함이 없는 센싱 라인(SL)에서 센싱 되는 전압으로서 미리 정해진 설정 값일 수도 있고, 센싱 라인 결함 검출 구간에서 다른 센싱 라인(SL)에 대하여 센싱부(310)에 의해 센싱된 측정 값일 수 있다.
- [0230] 가령, 여러 개의 센싱 라인(SL)에 대하여, 센싱 라인 결함 검출 구동을 동시에 진행할 때, 여러 개의 센싱 라인(SL) 각각의 센싱 전압(Vsen) 중에서 비정상적으로 작은 센싱 전압을 제외한 나머지 센싱 전압들의 평균값이거나, 나머지 센싱 전압들 중 하나일 수 있다.
- [0231] 여러 개의 센싱 라인(SL) 각각의 센싱 전압(Vsen) 중에서 비정상적으로 작은 센싱 전압(결함이 있는 센싱 라인(SL)에서 센싱된 전압)이다.
- [0232] 도 17은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 라인 결함 검출에 대한 대응 조치 방법을 설명하기 위한 도면이다.
- [0233] 도 17을 참조하면, 센싱 라인 결함 대응 처리부(1120)는, 센싱 라인 결함 검출부(1110)에 의해 결함이 발생한 것으로 검출된 제1 센싱 라인(SL1)과 전기적으로 연결된 다수의 서브픽셀(SP1, SP2, SP3, SP4) 각각에 대한 센싱값 또는 보상값을 업데이트 하지 않는다.
- [0234] 또는, 센싱 라인 결함 대응 처리부(1120)는, 센싱 라인 결함 검출부(1110)에 의해 결함이 발생한 것으로 검출된 제1 센싱 라인(SL1)과 인접한 제2 센싱 라인(SL2)과 전기적으로 연결된 다수의 서브픽셀(SP5, SP6, SP7, SP8) 각각에 대하여 메모리(320)에 저장된 센싱값 또는 보상값을 결함이 발생한 것으로 검출된 제1 센싱 라인(SL1)과 전기적으로 연결된 다수의 서브픽셀(SP1, SP2, SP3, SP4) 각각에 대한 센싱값 또는 보상값으로서 메모리(320)에 업데이트 하여 저장할 수 있다.
- [0235] 도 17을 참조하면, 제2 센싱 라인(SL2)과 전기적으로 연결된 4개의 서브픽셀(SP5, SP6, SP7, SP8)과, 제1 센싱 라인(SL1)과 전기적으로 연결된 4개의 서브픽셀(SP1, SP2, SP3, SP4)은, 순서대로 발광 색상이 동일할 수 있기 때문에, 구동 특성이 서로 유사할 수 있다.
- [0236] 즉, SP1과 SP5는 구동 특성이 서로 유사하다. SP2과 SP6은 구동 특성이 서로 유사하다. SP3과 SP7은 구동 특성이 서로 유사하다. SP4과 SP8은 구동 특성이 서로 유사하다.
- [0237] 전술한 바와 같이, 센싱 라인 결함 대응 처리 방식에 따라, 결함이 있는 제1 센싱 라인(SL1)과 전기적으로 연결된 4개의 서브픽셀(SP1, SP2, SP3, SP4) 각각에 대한 센싱값 또는 보상값을 업데이트 하지 않음으로써, 잘못된 센싱값 또는 잘못된 보상값에 의해 화면 이상 현상이 발생하는 것을 방지해줄 수 있다.
- [0238] 또한 전술한 바와 같이, 센싱 라인 결함 대응 처리 방식에 따라, 결함이 없는 인접한 제2 센싱 라인(SL2)과 전기적으로 연결된 4개의 서브픽셀(SP3, SP4, SP5, SP6) 각각에 대한 센싱값 또는 보상값을 복사하여, 결함이 있는 제1 센싱 라인(SL1)과 전기적으로 연결된 4개의 서브픽셀(SP1, SP2, SP3, SP4) 각각에 대한 센싱값 또는 보상값으로서 이용함으로써, 정상적인 센싱값 또는 보상값을 이용한 것과 거의 유사한 화상 품질을 보일 수 있다.
- [0239] 아래에서는 이상에서 설명한 센싱 라인 결함 검출을 위한 구동방법을 간략하게 설명한다.
- [0240] 도 18은 본 실시예들에 따른 센싱 라인 결함 검출을 위한 유기발광표시장치(100)의 구동 방법에 대한 흐름도이다.
- [0241] 도 16을 참조하면, 본 실시예들에 따른 센싱 라인 결함 검출을 위한 유기발광표시장치(100)의 구동 방법은, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 턴-오프 된 상태에서, 데이터 라인(DL)에 인가되는 데이터 전압보다 높은 결함 검출용 초기화 전압(Vinit)을 센싱 라인(SL)에 인가하는 센싱 라인 초기화 단계(S1820)와, 센싱 라인(SL)을 플로팅 시키는 센싱 라인 플로팅 단계(S1830)와, 센싱 라인(SL)의 전압을 센싱하는 센싱 라인 전압 센싱 단계(S1840)와, 센싱 라인(SL)의 전압을 센싱한 센싱 전압(Vsen)을 토대로 센싱 라인 결함 여부를 검출하는 센싱 라인 결함 검출 단계(S1850) 등을 포함할 수 있다.
- [0242] 전술한 구동방법을 이용하면, 영구적으로 발생하는 센싱 라인 결함이든 진행성으로 발생하는 센싱 라인 결함이든 관계없이, 센싱 라인(SL)의 결함 여부를 정확하고 직접적으로 검출할 수 있다.
- [0243] 도 18을 참조하면, 센싱 라인 초기화 단계(S1820) 이전에, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 턴-오프 된 상태에서, 리셋 전압을 센싱 라인(SL)에 인가하는 센싱 라인 리셋 단계(S1810)를 더 포함할 수 있다.

- [0244] 도 18을 참조하면, 센싱 라인 결함 검출 단계(S1850) 이후, 센싱 라인 결함 검출 단계에서 센싱 라인 결함이 발생한 것으로 검출된 경우, 결함이 발생한 것으로 검출된 센싱 라인(SL)과 전기적으로 연결된 서브픽셀(SP)에 대한 센싱값 또는 보상값을 업데이트 하지 않거나, 결함이 발생한 것으로 검출된 센싱 라인(SL)과 인접한 센싱 라인(SL)과 전기적으로 연결된 서브픽셀(SP)에 대한 센싱값 또는 보상값을 결함이 발생한 것으로 검출된 센싱 라인(SL)과 전기적으로 연결된 서브픽셀(SP)에 대한 센싱값 또는 보상값으로서 저장하는 센싱 라인 결함 대응 처리 단계(S1860)를 더 포함할 수 있다.
- [0245] 전술한 센싱 라인 결함 대응 처리 단계(S1860)를 수행하면, 결함이 있는 센싱 라인(SL)과 전기적으로 연결된 서브픽셀에 대한 센싱값 또는 보상값을 업데이트 하지 않음으로써, 잘못된 센싱값 또는 잘못된 보상값에 의해 화면 이상 현상이 발생하는 것을 방지해줄 수 있다.
- [0246] 또는, 센싱 라인 결함 대응 처리 단계(S1860)를 수행하면, 결함이 있는 센싱 라인(SL)과 전기적으로 연결된 서브픽셀(SP)에 대한 실제의 센싱값 또는 보상값을 사용하여 영상 구동을 수행하지 않더라도, 결함이 없는 센싱 라인과 연결되고 매우 유사한 구동 특성을 갖는 서브픽셀에 대한 센싱값 또는 보상값으로 대체하여 영상 구동을 수행하기 때문에, 영상 품질의 저하 또는 영상 이질감을 거의 발생시키지 않으면서, 센싱 라인 결함에 대한 대응 처리를 해줄 수 있다.
- [0247] 도 19는 본 실시예들에 따른 센싱 라인 결함 검출 구간의 예시도이다.
- [0248] 도 19를 참조하면, 센싱 라인 초기화 단계(S1820) 이전에, 유기발광표시패널(110)에 배열된 각 서브픽셀(SP) 내 구동 트랜지스터(DRT) 또는 유기발광다이오드(OLED)에 대한 특성치를 센싱하여 각 서브픽셀(SP) 별로 센싱값을 저장하고, 센싱값을 토대로 특성치 보상을 위한 보상값을 산출하여 각 서브픽셀(SP) 별로 저장하는 특성치 센싱 및 보상 단계(S1900)를 더 포함할 수 있다.
- [0249] 이러한 특성치 센싱 및 보상 단계(S1900)를 통해, 메모리(320)에 저장된 각 서브픽셀 별 센싱값 또는 보상값은, 센싱 라인 결함 대응 처리 단계(S1860)에서 이용될 수 있다.
- [0250] 도 20은 본 실시예들에 따른 센싱 라인 결함 검출을 통해 화면 이상 현상이 방지된 화면을 나타낸 도면이다.
- [0251] 도 20을 참조하면, 본 실시예들에 따른 센싱 라인 결함 검출 방법을 이용하여 센싱 라인(SL)의 결함을 검출하여, 결함이 있는 센싱 라인(SL)을 통해 얻어지는 센싱값 또는 이로부터 연산된 보상값을 그대로 사용하여 영상 구동을 수행하지 않고, 정상적인 센싱 라인(SL)을 통해 얻어진 센싱값 또는 이로부터 연산된 보상값으로 대체하여 영상 구동을 수행함으로써, 결함이 있는 센싱 라인(SL)과 연결된 서브픽셀 열들이 있는 영역(1000)에 대한 화면 이상 현상을 방지해줄 수 있다.
- [0252] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 특성치(구동 트랜지스터 또는 유기발광다이오드의 특성치)를 센싱하는 데 필요한 센싱 라인의 결함을 정확하게 검출할 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0253] 또한, 본 실시예들에 의하면, 온도, 습도 등의 구동 환경에 따라 결함 여부가 변할 수 있는 진행성 센싱 라인 결함에 대해서도, 정확한 검출을 가능하게 하는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0254] 또한, 본 실시예들에 의하면, 센싱 라인의 결함을 정확하게 검출하여 적절한 대응 처리를 통해 화면 이상 현상을 방지해줄 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0255] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

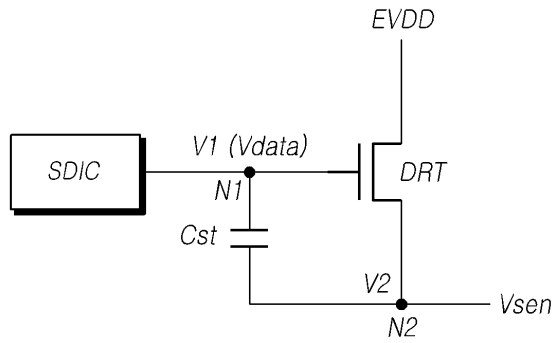
- [0256] 100: 유기발광표시장치
- 110: 유기발광표시패널
- 120: 데이터 드라이버

도면3

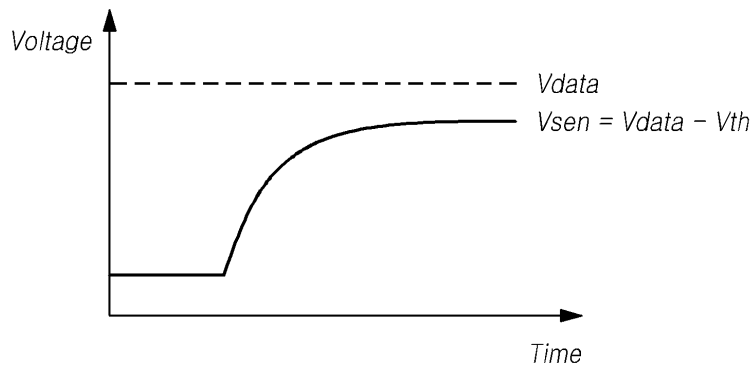


도면4

Vth Sensing

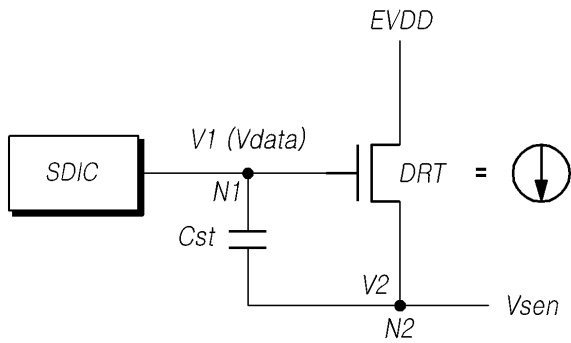


Vsen Wave

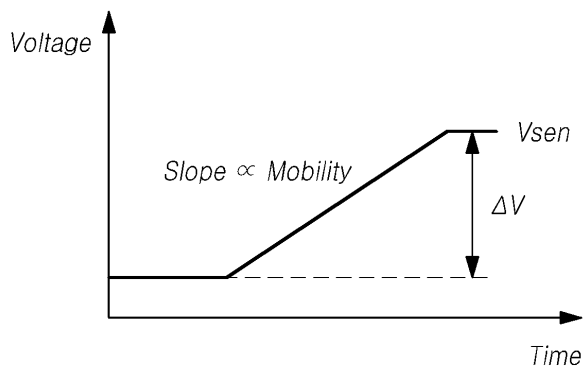


도면5

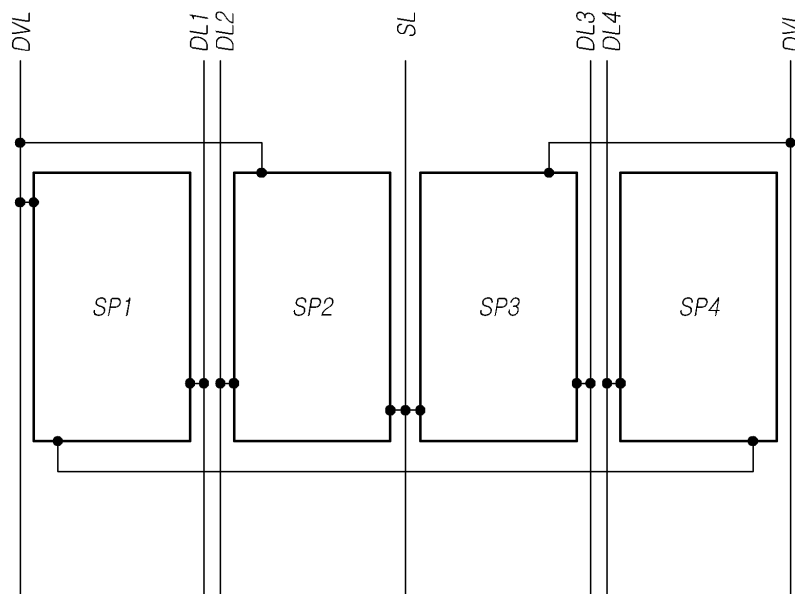
Mobility Sensing



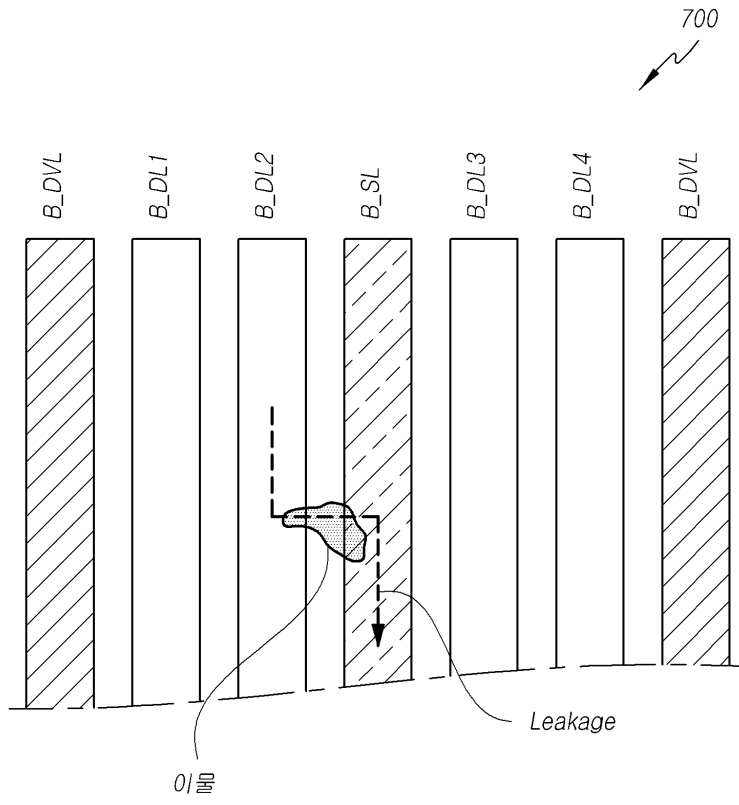
Vsen Wave



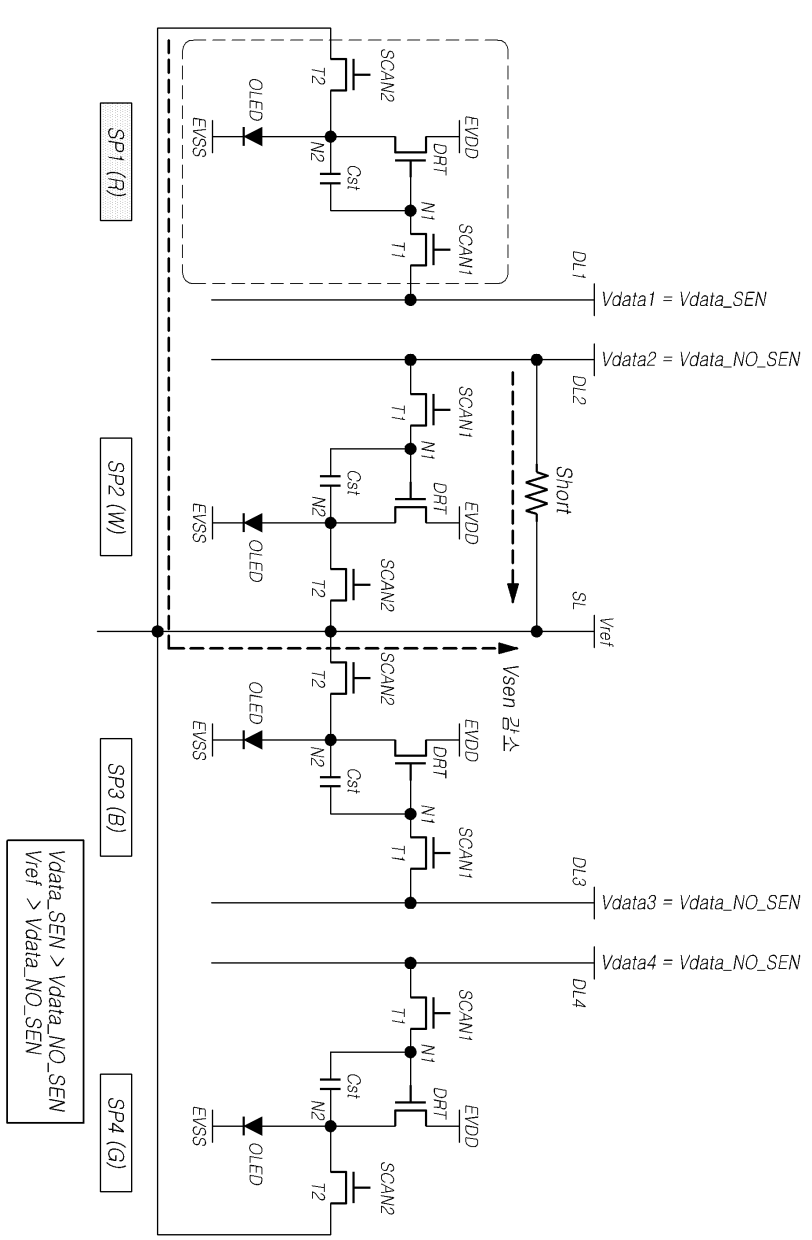
도면6



도면7

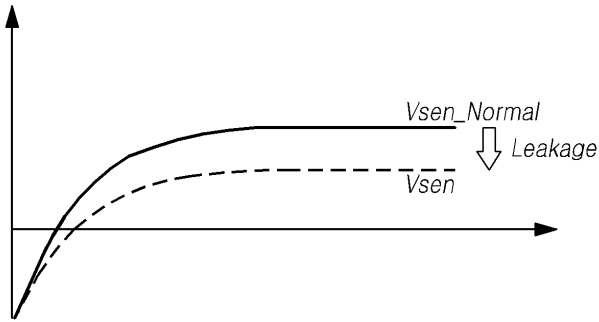


도면8a

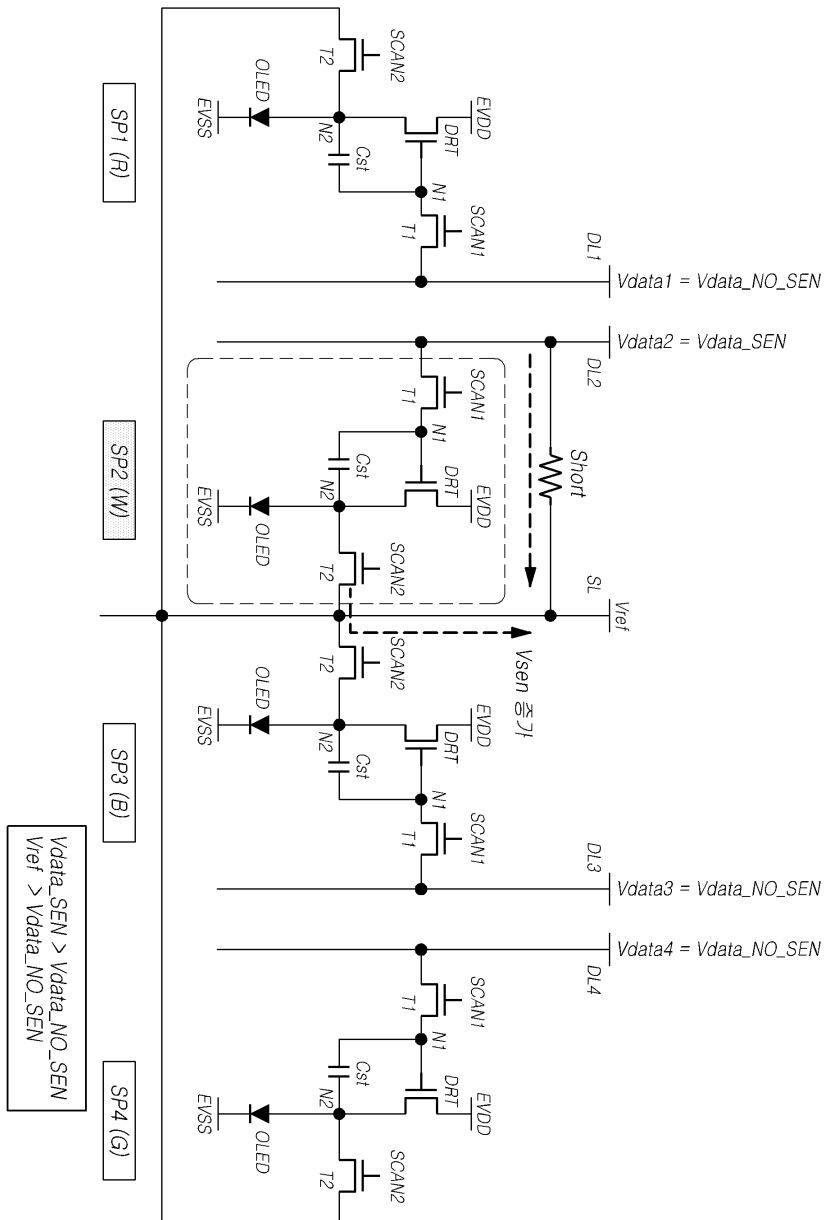


도면8b

SP1 (R) 센싱 구간



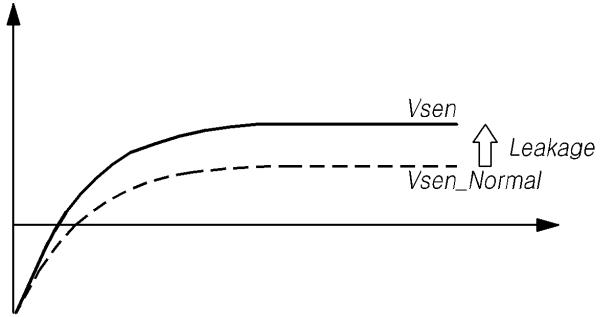
도면9a



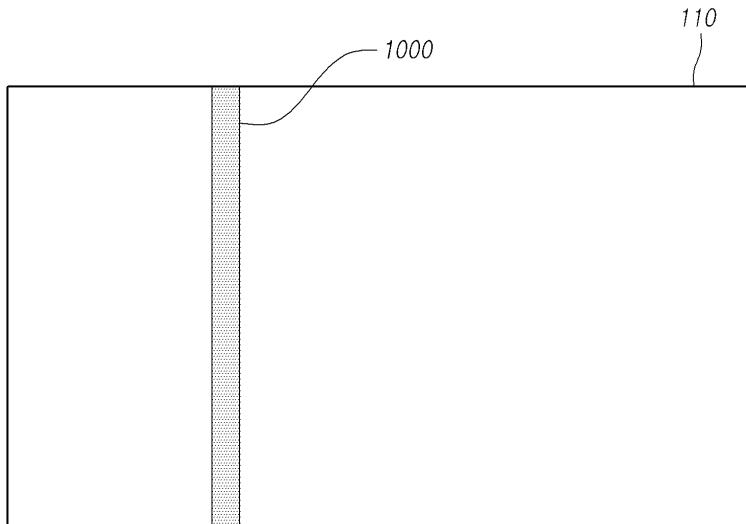
$V_{data_SEN} > V_{data_NO_SEN}$
 $V_{ref} > V_{data_NO_SEN}$

도면9b

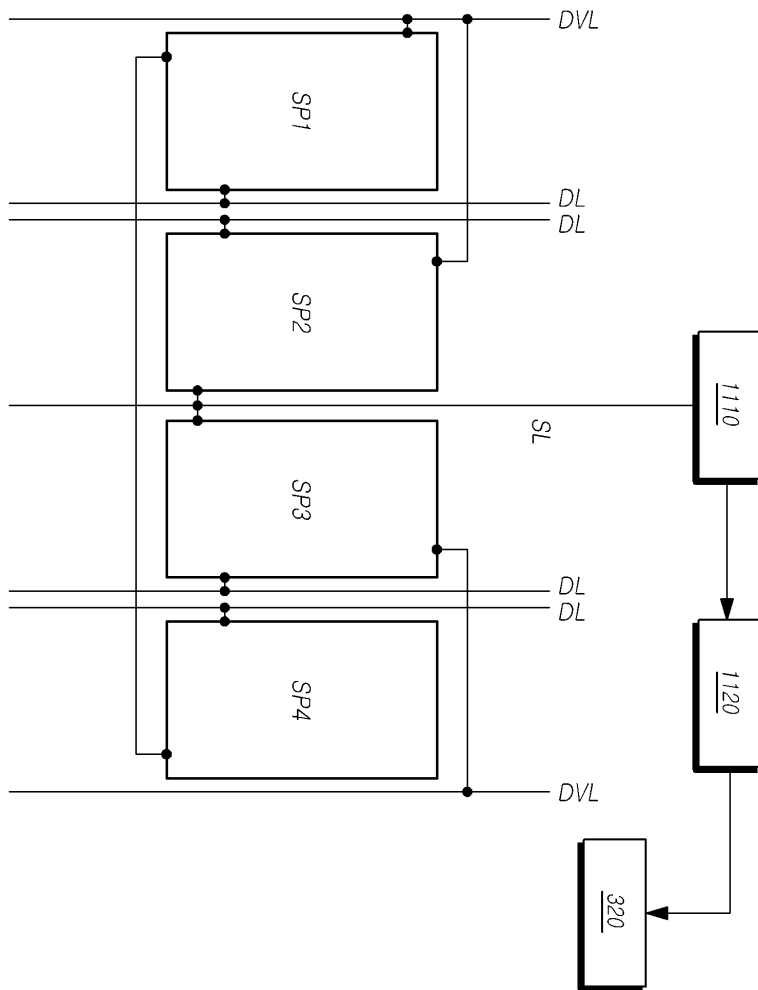
SP2 (W) 센싱 구간



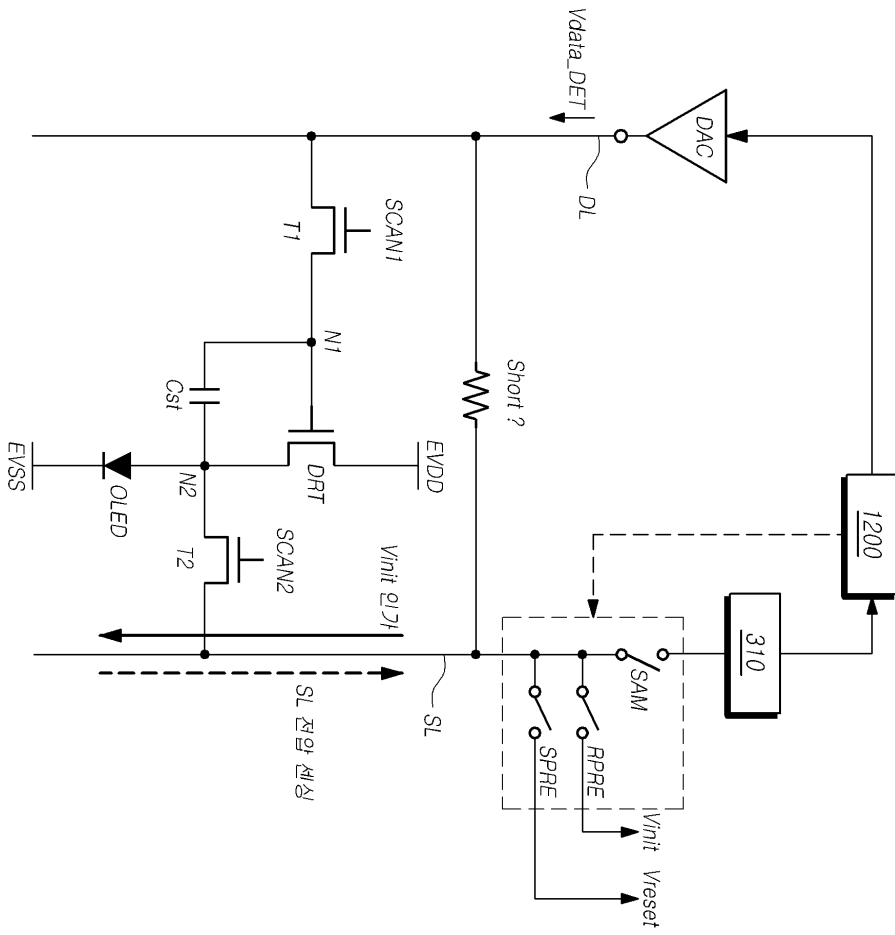
도면10



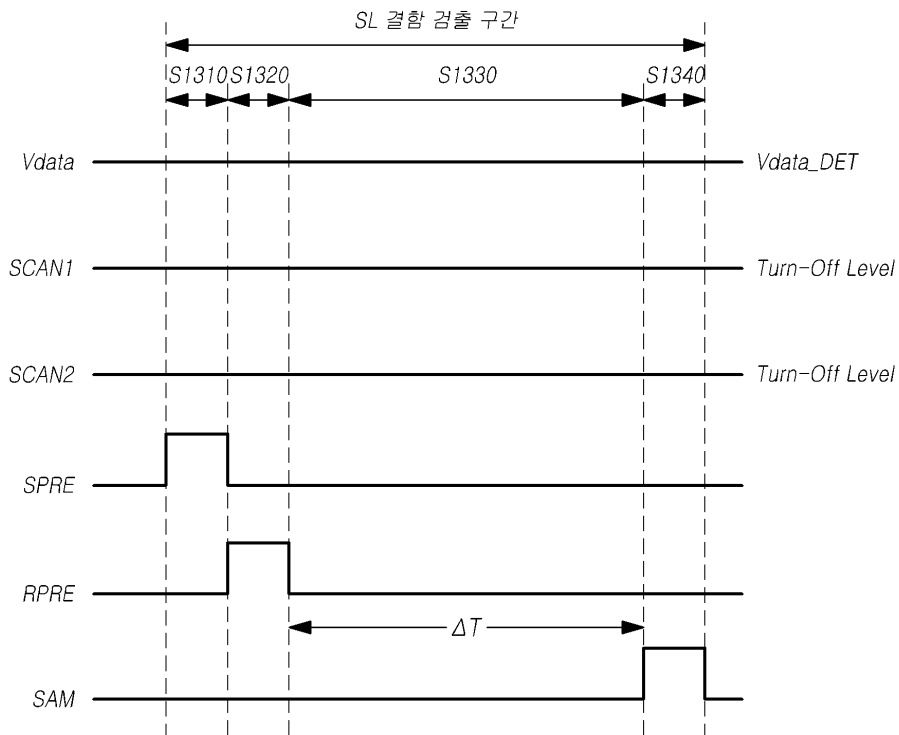
도면11



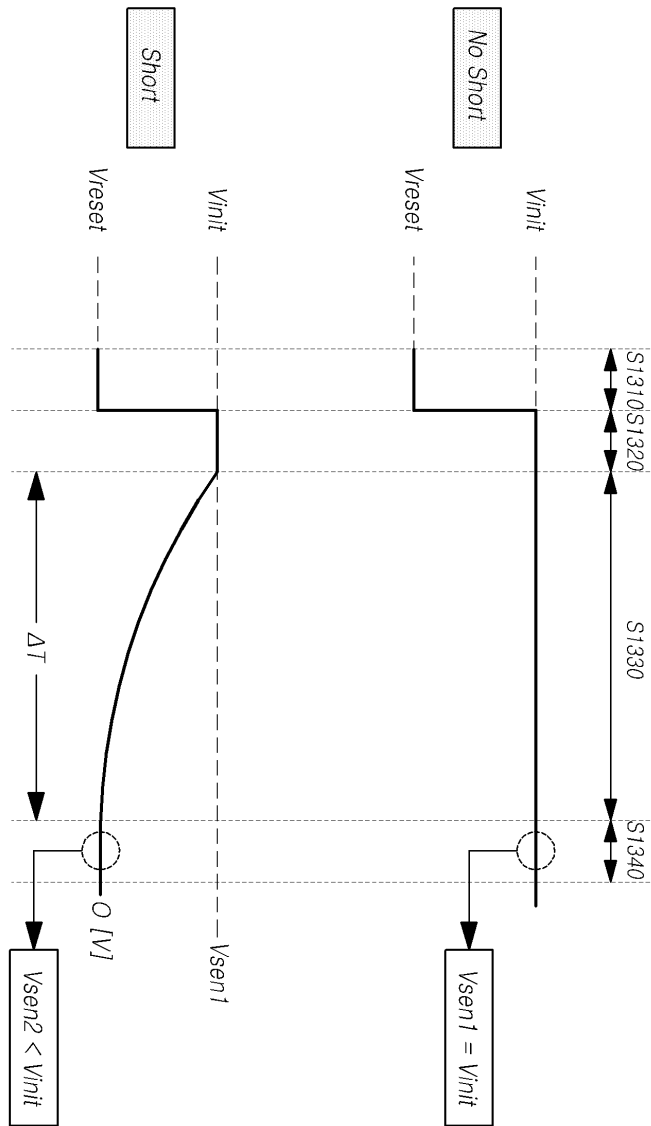
도면13



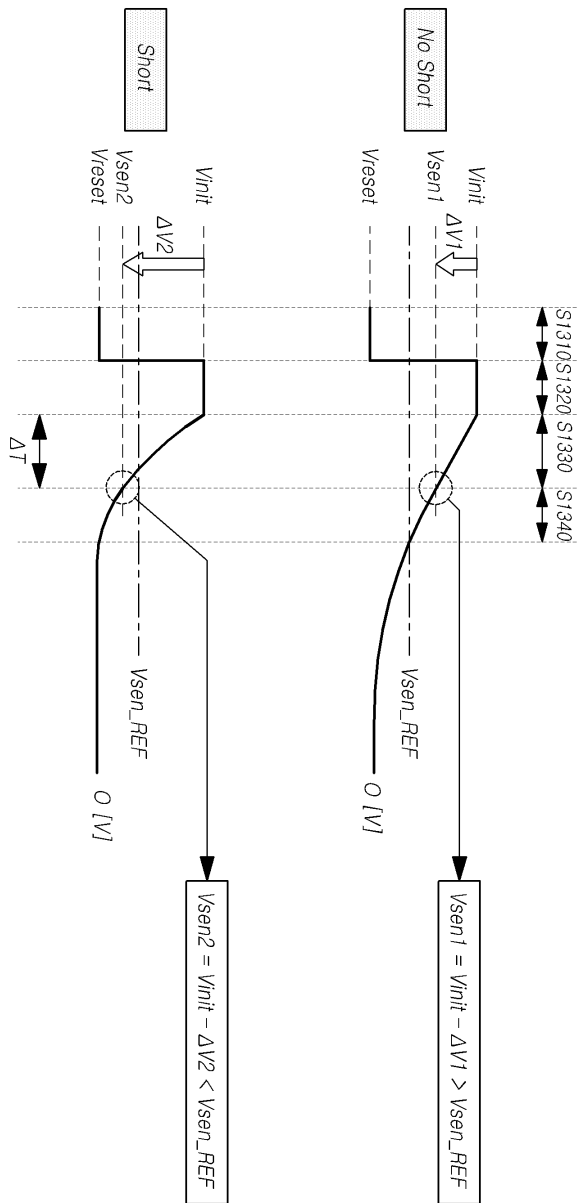
도면14



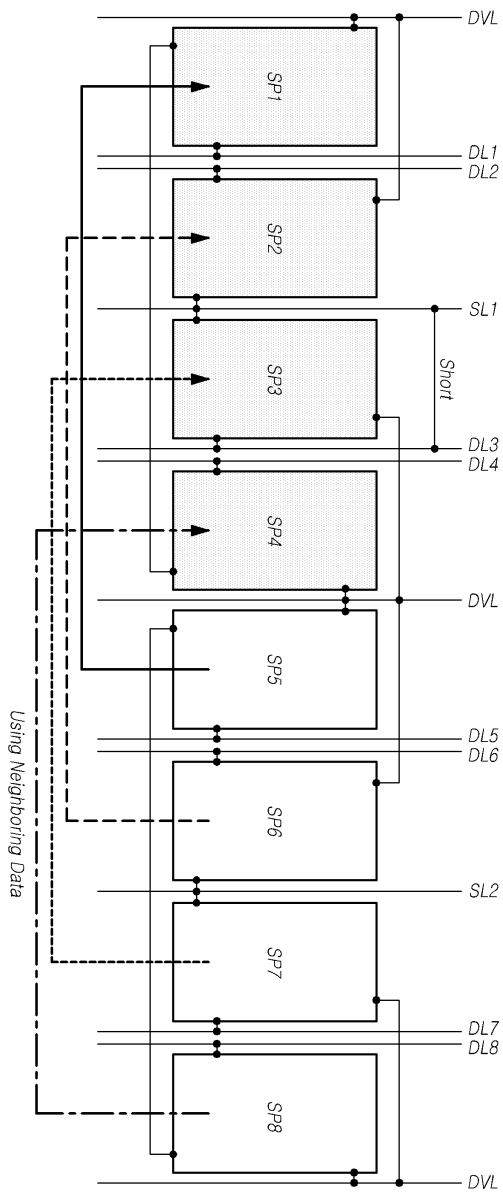
도면15



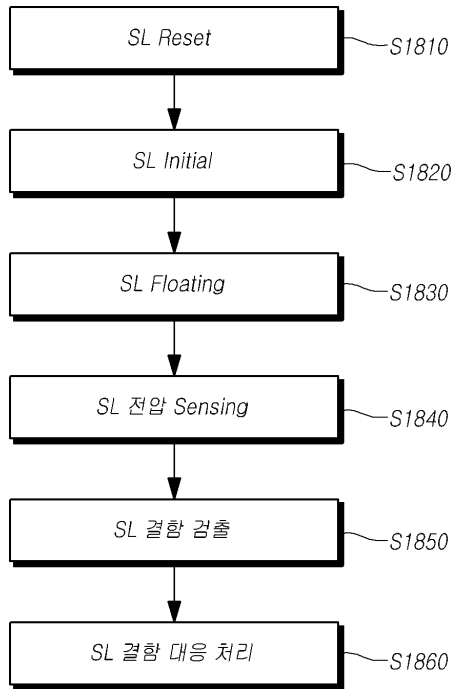
도면16



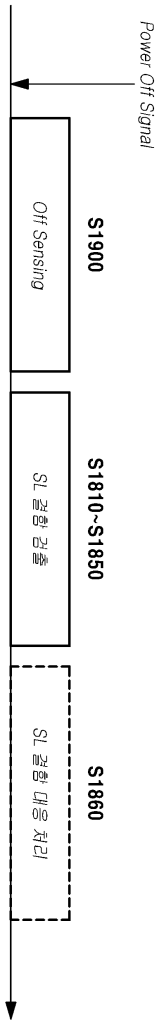
도면17



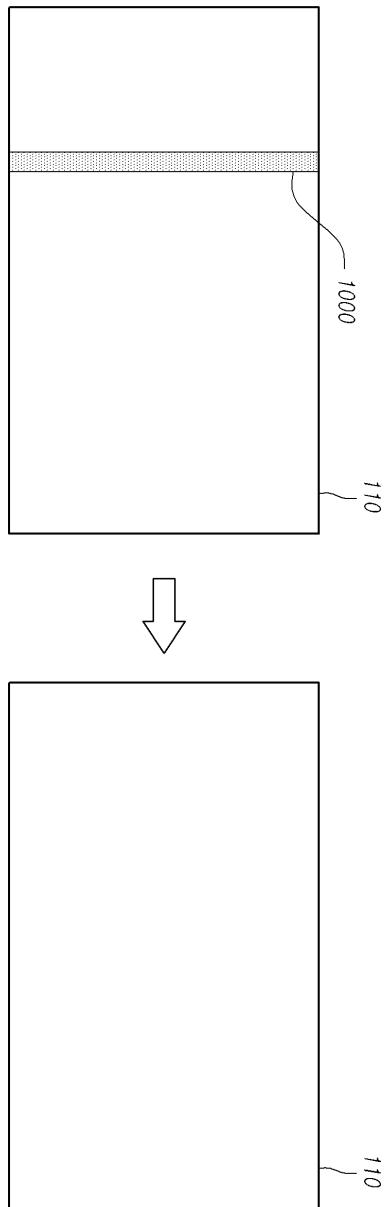
도면18



도면19



도면20



专利名称(译)	标题：有机发光显示器及其驱动方法		
公开(公告)号	KR1020170080337A	公开(公告)日	2017-07-10
申请号	KR1020150191751	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KANG HAE YOON 강해운 TAKASUGI SHINJI 타카스기신지		
发明人	강해운 타카스기신지		
IPC分类号	G09G3/32 G09G3/00		
CPC分类号	G09G3/3233 G09G3/006 G09G2300/0842 G09G2330/08		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器及其驱动方法技术领域本发明涉及有机发光二极管(OLED)显示器及其驱动方法，尤其涉及一种驱动有机发光二极管的方法通过基于线的电压变化检测感测线是否有缺陷，可以精确地检测感测线中的缺陷。因此，可以准确地检测渐进感测线的缺陷，其可能根据诸如温度和湿度的驱动环境而有缺陷。

