



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0026900  
(43) 공개일자 2017년03월09일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) G09G 3/32 (2016.01)  
(52) CPC특허분류  
H01L 27/3258 (2013.01)  
G09G 3/3233 (2013.01)  
(21) 출원번호 10-2015-0122759  
(22) 출원일자 2015년08월31일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
심성빈  
경상남도 양산시 연호2길 5 서창양조장 (삼호동)  
허준영  
서울특별시 마포구 창전로 26 106동 303호 (신정동, 서강GS아파트)  
김수현  
경기도 파주시 월롱면 엘씨디로 201 정다운마을 B동 225호  
(74) 대리인  
김은구, 송해모

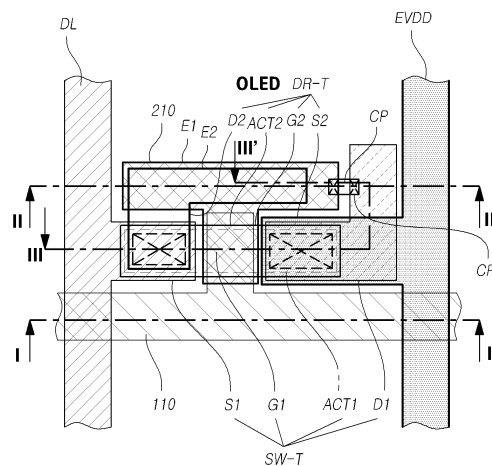
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기발광 표시장치

### (57) 요약

본 발명은 유기발광 표시장치를 개시한다. 개시된 본 발명의 유기발광 표시장치는, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브화소를 구비한 표시패널을 포함하고, 각 서브화소는, 유기발광 다이오드와, 상기 유기발광 다이오드를 구동하는 구동 트랜지스터와, 상기 데이터 라인과 연결되는 제1 스위칭 트랜지스터를 포함하며, 상기 구동 트랜지스터와 제1 스위칭 트랜지스터는 절연층을 사이에 두고 서로 중첩되어 배치됨으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 효과가 있다.

대표도 - 도4



(52) CPC특허분류

*H01L 27/3211* (2013.01)

*H01L 27/3225* (2013.01)

*H01L 27/3262* (2013.01)

*G09G 2300/0465* (2013.01)

*G09G 2300/0842* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브화소를 구비한 표시패널을 포함하고,  
 각 서브화소는,  
 유기발광 다이오드와,  
 상기 유기발광 다이오드를 구동하는 구동 트랜지스터와,  
 상기 데이터 라인과 연결되는 제1 스위칭 트랜지스터를 포함하며,  
 상기 구동 트랜지스터와 제1 스위칭 트랜지스터는 절연층을 사이에 두고 서로 중첩되어 배치된 유기발광 표시장치.

#### 청구항 2

제1항에 있어서,  
 상기 제1 스위칭 트랜지스터의 제1 게이트전극, 제1 액티브패턴, 제1 소스전극 및 제2 드레인전극들은 각각 상기 구동 트랜지스터의 제2 게이트전극, 제2 액티브패턴, 제2 소스전극 및 제2 드레인전극들과 서로 중첩된 유기발광 표시장치.

#### 청구항 3

제2항에 있어서,  
 상기 제1 스위칭 트랜지스터의 제1 드레인전극은 상기 구동트랜지스터의 제2 게이트전극과 연결패턴에 의해 전기적으로 연결된 유기발광 표시장치.

#### 청구항 4

제2항에 있어서,  
 상기 제1 스위칭 트랜지스터의 제1 소스전극과 상기 구동 트랜지스터의 제2 소스전극은 서로 중첩된 제1 및 제2 게이트전극들을 사이에 두고 서로 마주하도록 배치된 유기발광 표시장치.

#### 청구항 5

제1항에 있어서,  
 상기 구동 트랜지스터는 상기 제1 스위칭 트랜지스터 상에 배치된 절연층 상에 위치하는 유기발광 표시장치.

#### 청구항 6

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브화소를 구비하는 표시패널을 포함하고,  
 각 서브화소는,  
 유기발광 다이오드와,  
 상기 유기발광 다이오드를 구동하는 구동 트랜지스터와,  
 상기 데이터 라인과 연결되는 제1 스위칭 트랜지스터와,  
 상기 구동 트랜지스터와 유기발광 다이오드 사이의 노드와 기준전압라인 사이에 전기적으로 연결된 제2 스위칭 트랜지스터를 포함하며,  
 상기 구동 트랜지스터와 제2 스위칭 트랜지스터는 절연층을 사이에 두고 서로 중첩되어 배치된 유기발광 표시장치

치.

## 청구항 7

제6항에 있어서,

상기 제1 및 제2 스위칭 트랜지스터와 상기 구동 트랜지스터들은 절연층들을 사이에 두고 서로 교대로 중첩 배치된 유기발광 표시장치.

## 청구항 8

제6항에 있어서,

상기 제1 스위칭 트랜지스터의 제1 드레인전극은 상기 구동 트랜지스터의 제2 게이트전극과 연결패턴에 의해 전기적으로 연결된 유기발광 표시장치.

## 청구항 9

제6항에 있어서,

상기 구동 트랜지스터는 상기 제1 스위칭 트랜지스터 및 제2 스위칭 트랜지스터의 상에 배치된 절연층 상에 위치하는 유기발광 표시장치.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것이다.

### 배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광 표시장치는 스스로 발광하는 유기발광 다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등의 큰 장점이 있다.

[0003] 이러한 유기발광 표시장치는 유기발광다이오드(OLED)가 포함된 서브화소를 매트릭스 형태로 배열하고 스캔신호에 의해 선택된 서브화소들의 밝기를 데이터의 계조에 따라 제어한다. 이러한 유기발광 표시장치의 각 서브화소는 유기발광 다이오드 이외에도, 서로 교차하는 데이터 라인 및 게이트 라인과 이와 연결 구조를 갖는 트랜지스터 및 스토리지 캐패시터 등으로 이루어져 있다.

[0004] 상기 유기발광 표시장치는 서브화소들의 좌우측에 데이터 라인, 구동전압라인, 기준전압라인 등의 신호배선들이 배치되어 있어, 신호배선들이 위치하는 면적이 클수록 서브화소의 개구율(발광 면적)이 줄어든다.

[0005] 특히, 최근 고해상도 요구에 따라 서브화소의 면적이 줄어들고 있는데, 이를 방지하기 위해 신호배선들의 폭을 줄이는 방안이 제안되었으나, 신호배선들의 폭이 줄어들면 저항이 커지기 때문에 일정한 두께 또는 폭 이하로 배선 폭을 줄일 수 없다.

[0006] 이와 같이, 유기발광 표시장치의 서브화소 개구율은 인접한 신호배선들에 의해 제한될 수 밖에 없어, 서브화소에서의 개구율을 크게하는데는 한계가 있다.

[0007] 유기발광 표시장치의 서브화소 개구율이 줄어들게 되면 유기발광 다이오드의 전극 면적이 줄어들어, 전류밀도(J) 증가로 유기발광 다이오드의 열화문제가 발생된다.

[0008] 또한, 유기발광 표시장치의 서브화소 개구율이 줄어들면, 유기발광 다이오드를 구성하는 전극들과 유기발광층의 면적이 줄어들어, 소자 수명이 단축되는 문제가 있다.

## 발명의 내용

### 해결하려는 과제

[0009] 본 발명은, 각 서브화소 영역에 배치된 스위칭 트랜지스터와 구동 트랜지스터를 절연층을 사이에 두고 수직하게

중첩 배치하여, 유기발광 다이오드의 개구율을 향상시킨 유기발광 표시장치를 제공하는데 그 목적이 있다.

[0010] 또한, 본 발명은, 서브화소 영역에 배치되는 구동 트랜지스터를 입체적으로 스위칭 트랜지스터 상에 배치함으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 유기발광 표시장치를 제공하는데 다른 목적이 있다.

### 과제의 해결 수단

[0011] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기발광 표시장치는, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브화소를 구비한 표시패널을 포함하고, 각 서브화소는, 유기발광 다이오드와, 상기 유기발광 다이오드를 구동하는 구동 트랜지스터와, 상기 데이터 라인과 연결되는 제1 스위칭 트랜지스터를 포함하며, 상기 구동 트랜지스터와 제1 스위칭 트랜지스터는 절연층을 사이에 두고 서로 중첩되어 배치됨으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 효과가 있다.

[0012] 또한, 본 발명의 유기발광 표시장치는, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브화소를 구비하는 표시패널을 포함하고, 각 서브화소는, 유기발광 다이오드와, 상기 유기발광 다이오드를 구동하는 구동 트랜지스터와, 상기 데이터 라인과 연결되는 제1 스위칭 트랜지스터와, 상기 구동 트랜지스터와 유기발광 다이오드 사이의 노드와 기준전압라인 사이에 전기적으로 연결된 제2 스위칭 트랜지스터를 포함하며, 상기 구동 트랜지스터와 제2 스위칭 트랜지스터는 절연층을 사이에 두고 서로 중첩되어 배치됨으로써, 유기발광 다이오드의 개구율을 향상시킨 효과가 있다.

### 발명의 효과

[0013] 본 발명에 따른 유기발광 표시장치는, 각 서브화소 영역에 배치된 스위칭 트랜지스터와 구동 트랜지스터를 절연층을 사이에 두고 수직하게 중첩 배치하여, 유기발광 다이오드의 개구율을 향상시킨 효과가 있다.

[0014] 또한, 본 발명에 따른 유기발광 표시장치는, 서브화소 영역에 배치되는 구동 트랜지스터를 입체적으로 스위칭 트랜지스터 상에 배치함으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 효과가 있다.

### 도면의 간단한 설명

[0015] 도 1은 본 발명에 따른 유기발광 표시장치의 전체 시스템 구성도이다.

도 2a 및 도 2b는 본 발명의 일실시예에 따른 도 1의 표시패널 내 서브화소의 등가회로와 서브화소 구조를 도시한 도면이다.

도 3a 및 도 3b는 본 발명의 일실시예에 따른 도 1의 표시패널 내 서브화소의 등가회로와 서브화소 구조를 도시한 도면이다.

도 4는 본 발명의 유기발광 표시장치의 서브화소 내에서 스위칭 트랜지스터와 구동 트랜지스터가 중첩된 모습을 도시한 평면도이다.

도 5는 본 발명의 유기발광 표시장치의 서브화소의 단면도이다.

도 6은 도 4의 I-I'선을 절단한 단면도이다.

도 7은 도 4의 II-II'선을 절단한 단면도이다.

도 8은 도 4의 III-III'선을 절단한 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0016] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는

기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0017] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0018] 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0019] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0020] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0021] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간 적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0022] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0023] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0024] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0025] 도 1은 본 발명에 따른 유기발광 표시장치의 전체 시스템 구성도이다.
- [0026] 도 1을 참조하면, 본 발명에 따른 유기발광 표시장치(10)는, 일방향으로 형성되는 다수의 데이터 라인(DL: Data Line)과 다수의 데이터 라인(DL)과 교차하는 타방향으로 형성되는 다수의 게이트 라인(GL: Gate Line)의 교차 영역마다 배치되는 다수의 서브화소(SP: Sub Pixel)를 포함하는 표시패널(11)과, 다수의 데이터 라인(DL1~DLm, m은 1 이상의 자연수)을 통해 데이터 전압을 공급하는 데이터 구동부(12)와, 다수의 게이트 라인(GL1~GLn, n은 1 이상의 자연수)을 통해 스캔신호를 공급하는 게이트 구동부(13)와, 상기 데이터 구동부(12)와 게이트 구동부(13)의 구동 타이밍을 제어하는 타이밍 컨트롤러(14) 등을 포함한다.
- [0027] 또한, 각 서브화소(SP)에는 유기발광 다이오드(OLED)가 배치되는데, 상기 유기발광 다이오드(OLED)는 구동 트랜지스터에 의해 구동전압(EVDD)을 공급받아 발광한다. EVSS는 상기 유기발광 다이오드(OLED)에 저전위 전압을 공급하는 기저전압이다.
- [0028] 데이터 구동부(12)는 다수의 데이터 라인으로 데이터 전압을 공급함으로써 다수의 데이터 라인을 구동한다.
- [0029] 게이트 구동부(13)는 다수의 게이트 라인으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인들을 순차적으로 구동한다.
- [0030] 타이밍 컨트롤러(14)는 데이터 구동부(12) 및 게이트 구동부(13)로 각종 제어신호를 공급함으로써 데이터 구동부(12) 및 게이트 구동부(13)를 제어한다.
- [0031] 이러한 타이밍 컨트롤러(14)는 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 구동부(12)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0032] 게이트 드라이버(13)는 타이밍 컨트롤러(14)의 제어에 따라 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인으로 순차적으로 공급하여 다수의 게이트 라인을 순차적으로 구동한다.

- [0033] 게이트 구동부(13)는 구동 방식이나 표시패널(11) 설계 방식 등에 따라서, 도 1에서와 같이, 표시패널(11)의 일 측에만 위치할 수도 있고, 경우에 따라서는, 양측에 위치할 수도 있다.
- [0034] 또한, 게이트 구동부(13)는 하나 이상의 게이트 드라이버 집적회로(Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0035] 각 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(11)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 표시패널(11)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(11)에 집적화되어 배치될 수도 있다.
- [0036] 각 게이트 드라이버 집적회로는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 이 경우, 각 게이트 드라이버 집적회로에 해당하는 게이트 구동 칩은 연성 필름에 실장되고, 연성 필름의 일 단이 표시패널(11)에 본딩될 수 있다.
- [0037] 데이터 구동부(12)는, 특정 게이트 라인이 열리면, 타이밍 컨트롤러(14)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인으로 공급함으로써, 다수의 데이터 라인(DL1, ... DLm)을 구동한다.
- [0038] 데이터 구동부(12)는, 적어도 하나의 소스 드라이버 집적회로(Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0039] 각 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(11)의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(11)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(11)에 집적화되어 배치될 수도 있다.
- [0040] 또한, 각 소스 드라이버 집적회로는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 이 경우, 각 소스 드라이버 집적회로에 해당하는 소스 구동 칩은 연성 필름에 실장되고, 연성 필름의 일 단은 적어도 하나의 소스 인쇄회로기판(Source Printed Circuit Board)에 본딩되고, 타 단은 표시패널(11)에 본딩된다.
- [0041] 도 2a 및 도 2b는 본 발명의 일실시예에 따른 도 1의 표시패널 내 서브화소의 등가회로와 서브화소 구조를 도시한 도면이다.
- [0042] 도 1을 참조하여, 도 2a 및 도 2b를 설명하면 다음과 같다.
- [0043] 본 발명의 유기발광 표시장치(10)는, 표시패널(11) 내에 하나의 게이트 라인들(GL)과 하나의 데이터 라인(DL)에 의해 서브화소가 정의되고, 복수개의 서브화소들이 매트릭스 형태로 배치된다. 여기서의 서브화소를 제1 서브화소(SP1)라 지칭한다.
- [0044] 상기 제1 서브화소(SP1)는 스위칭 트랜지스터(SW-T: Switching Transistor), 구동 트랜지스터(DR-T: Driving Transistor), 스토리지 커패시터(Cst) 및 유기발광 다이오드(OLED: Organic Light Emitting Diode)를 포함한다. 도 2a에서는 각 제1 서브화소(SP1)가 2T(Transistor)와 1C(Capacitor) 구조를 갖는다.
- [0045] 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)는 P-타입 MOS-FET으로 구현되나, 이것은 고정된 것이 아니므로 N-타입 MOS-FET로 구현될 수 있다.
- [0046] 상기 스위칭 트랜지스터(SW-T)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온됨으로써 자신의 소스전극과 드레인전극 사이의 전류패스를 도통시킨다. 스위칭 트랜지스터(SW-T)는 턴 온 기간 동안 데이터라인(DL)으로부터의 데이터전압을 구동 트랜지스터(DR-T)의 게이트전극과 스토리지 커패시터(Cst)에 인가한다.
- [0047] 구동 트랜지스터(DR-T)는 구동전압라인(DVL: Driving Voltage Line)을 통해 구동전압(EVDD)을 인가 받고, 상기 구동 트랜지스터(DR-T)의 게이트전극과 소스전극 간의 차전압(Vgs)에 따라 유기발광 다이오드(OLED)에 흐르는 전류를 제어한다. 스토리지 커패시터(Cst)는 구동 트랜지스터(DR-T)의 게이트전위를 한 프레임 동안 일정하게 유지시킨다. EVSS는 유기발광 다이오드(OLED)에 공급되는 기저전압이다.
- [0048] 본 발명에서는 2T1C 구조를 갖는 제1 서브화소(SP1)에서 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)를 절연층(평탄화막)을 사이에 두고 상하 중첩 배치하여, 유기발광 표시장치(10)의 각 서브화소의 개구율을 증가시켰다.
- [0049] 종래 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)는 서브화소 내의 2차원 평면 상에 인접하도록 배치되어 있어, 개구율을 증가시키는데 한계가 있었다. 즉, 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)이 서브화

소의 2차원 평면 상에 각각의 영역을 점유하고 있었다.

- [0050] 하지만, 본 발명에서는 도 2b에 도시된 바와 같이, 제1 서브화소(SP1)가 데이터 라인(DL), 게이트 라인(GL) 및 구동전압라인(DVL)에 의해 구획되고, 데이터 라인(DL)과 게이트 라인(GL)의 교차 영역에는 스위칭 트랜지스터(SW-T)가 배치되며, 상기 스위칭 트랜지스터(SW-T)와 중첩되도록 구동 트랜지스터(DR-T)를 배치하였다.
- [0051] 즉, 본 발명의 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)은 제1 서브화소(SP1)의 2차원 평면 내에서는 동일한 영역에 위치하고 있으나, 3차원 공간에서는 평탄화막과 같은 절연층을 사이에 두고 수직하게 중첩 배치된다.
- [0052] 종래 구동 트랜지스터(DR-T)는 상기 스위칭 트랜지스터(SW-T) 상부 또는 인접한 측면에 위치하여, 유기발광 다이오드(OLED)의 개구영역(발광영역)이 점선으로 표시된 SP1'까지 엮으나, 본 발명에서는 구동 트랜지스터(DR-T)가 배치되었던 실선 영역까지 제1 서브화소(SP1)의 개구 영역이 확장되었다. 여기서, 개구 영역은 유기발광 다이오드의 발광영역으로 의미한다.
- [0053] 이는 구동 트랜지스터(DR-T)가 스위칭 트랜지스터(SW-T)와 중첩 배치되면서, 종전 구동 트랜지스터(DR-T)가 배치되던 영역에 유기발광 다이오드(OLED)를 확장 배치할 수 있기 때문이다.
- [0054] 도 3a 및 도 3b는 본 발명의 일실시예에 따른 도 1의 표시패널 내 서브화소의 등가회로와 서브화소 구조를 도시한 도면이다.
- [0055] 도 1 내지 도 3b를 참조하면, 본 발명의 다른 실시예에 따른 유기발광 표시장치(10)는, 표시패널(11) 내에 하나의 게이트 라인들(GL)과 하나의 데이터 라인(DL)에 의해 서브화소가 정의되는데, 여기서는 제2 서브화소(SP2)라 지칭한다.
- [0056] 상기 제2 서브화소(SP2)는 유기발광다이오드(OLED)를 포함하고, 구동 트랜지스터(DR-T: Driving Transistor), 제1 스위칭 트랜지스터(SW1-T), 제2 스위칭 트랜지스터(SW2-T) 및 스토리지 캐패시터(Cst) 등을 포함한다.
- [0057] 이와 같이, 각 화소는 3개의 트랜지스터(DR-T, SW1-T, SW2-T)와 1개의 스토리지 캐패시터(Cst)를 포함하기 때문에, 각 화소는 3T(Transistor) 1C(Capacitor) 구조를 갖는다고 한다.
- [0058] 각 화소 내 구동 트랜지스터(DR-T)는, 구동전압라인(DVL: Driving Voltage Line)에서 공급되는 구동전압(EVD)을 인가 받고, 제1 스위칭 트랜지스터(SW1-T)를 통해 인가된 게이트 노드(N2)의 전압(데이터 전압)에 의해 제어되어 유기발광다이오드(OLED)를 구동시키는 트랜지스터이다.
- [0059] 이러한 구동 트랜지스터(DR-T)는 제1노드(N1), 제2노드(N2), 제3노드(N3)를 가지고 있으며, 제1노드(N1)로는 제2 스위칭 트랜지스터(SW2-T)와 연결되고, 제2노드(N2)로는 제1 스위칭 트랜지스터(SW1-T)와 연결되며, 제3노드(N3)로는 구동전압(EVDD)을 공급받는다.
- [0060] 여기서, 일 예로, 구동 트랜지스터(DR-T)의 제1노드는 소스 노드(Source Node, ‘소스 전극’이라고도 함)이고, 제2노드는 게이트 노드(Gate Node, ‘게이트 전극’이라고도 함)이며, 제3노드(N3)는 드레인 노드(Drain Node, ‘드레인 전극’이라고도 함)일 수 있다. 트랜지스터의 타입 변경, 회로 변경 등에 따라, 구동 트랜지스터(DR-T)의 제1노드, 제2노드 및 제3노드가 바뀔 수 있다.
- [0061] 또한, 제2 스위칭 트랜지스터(SW2-T)는, 게이트 라인(GL)에서 공급되는 스캔신호(SCAN)에 의해 제어되며, 기준전압(Vref: Reference Voltage)을 공급하는 기준전압라인(RVL: Reference Voltage Line)과 구동 트랜지스터(DR-T)의 제1노드(N1) 사이에 연결된다. 이러한 제2 스위칭 트랜지스터(SW2-T)는 “센서 트랜지스터(Sensor Transistor)”라고도 한다.
- [0062] 또한, 제1 스위칭 트랜지스터(SW1-T)는 게이트 라인(GL)에서 공통으로 공급되는 스캔신호(SCAN)에 의해 제어되며 해당 데이터 라인(DL)과 구동 트랜지스터(DR-T)의 제2노드(N2) 사이에 연결된다. 이러한 제1 스위칭 트랜지스터(SW1-T)는 “스위칭 트랜지스터(Switching Transistor)”라고도 한다.
- [0063] 또한, 스토리지 캐패시터(Cst)는 구동 트랜지스터(DR-T)의 제1노드(N1)와 제2노드(N2) 사이에 연결되어, 데이터 전압을 한 프레임 동안 유지시켜 주는 역할을 할 수 있다.
- [0064] 위에서 언급한 바와 같이, 제1 스위칭 트랜지스터(SW1-T)와 제2 스위칭 트랜지스터(SW2-T)는, 하나의 동일한 게이트 라인(공통 게이트 라인)을 통해 공급되는 하나의 스캔신호에 의해 제어된다. 이와 같이, 각 화소는 하나의 스캔신호를 사용하기 때문에, 일 실시예에서 각 화소는 “3T1C 기반의 1 스캔 구조”의 기본 화소구조를 갖는다

고 한다.

- [0065] 도 3b에 도시된 바와 같이, 본 발명의 다른 일시예에서는 상기 센서 트랜지스터인 제2 스위칭 트랜지스터(SW2-T)와 구동 트랜지스터(DR-T)를 절연층을 사이에 두고 서로 중첩하도록 배치하였다.
- [0066] 이로써, 종래 제2 스위칭 트랜지스터(SW2-T)가 2차원 평면 상에 구동 트랜지스터(DR-T)의 인접 영역에 위치할 때에는 SP'2까지 서브화소의 개구영역이었다.
- [0067] 하지만, 본 발명에서와 같이, 제2 스위칭 트랜지스터(SW2-T)와 구동 트랜지스터(DR-T)를 절연층을 사이에 두고 중첩시킴으로써, 제2 스위칭 트랜지스터(SW2-T)가 점유하던 영역 만큼 서브화소의 개구영역을 증가시킬 수 있다.
- [0068] 도면에서는 제2 스위칭 트랜지스터(SW2-T)와 구동 트랜지스터(DR-T)가 절연층을 사이에 두고 중첩된 구조를 도시하였지만, 이것은 고정된 것이 아니다.
- [0069] 따라서, 상기 제1 스위칭 트랜지스터(SW1-T)와 구동 트랜지스터(DR-T)를 중첩시키거나, 상기 제1 스위칭 트랜지스터(SW1), 제2 스위칭 트랜지스터(SW2-T) 및 구동 트랜지스터(DR-T)를 절연층들을 사이에 두고 교대로 중첩되도록 배치할 수 있다.
- [0070] 이와 같이, 본 발명에 따른 유기발광 표시장치는, 각 서브화소 영역에 배치된 스위칭 트랜지스터와 구동 트랜지스터를 절연층을 사이에 두고 수직하게 중첩 배치하여, 유기발광 다이오드의 개구율을 향상시킨 효과가 있다.
- [0071] 또한, 본 발명에 따른 유기발광 표시장치는, 서브화소 영역에 배치되는 구동 트랜지스터를 입체적으로 스위칭 트랜지스터 상에 배치함으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 효과가 있다.
- [0072] 도 4는 본 발명의 유기발광 표시장치의 서브화소 내에서 스위칭 트랜지스터와 구동 트랜지스터가 중첩된 모습을 도시한 평면도이고, 도 5는 본 발명의 유기발광 표시장치의 서브화소의 단면도이며, 도 6은 도 4의 I-I'선을 절단한 단면도이고, 도 7은 도 4의 II-II'선을 절단한 단면도이고, 도 8은 도 4의 III-III'선을 절단한 단면도이다.
- [0073] 도 4 내지 도 8에서는 상기 도 2a에 도시된 2T(Transistor)1C(Capacitor) 구조의 서브화소를 중심으로 스위칭 트랜지스터와 구동 트랜지스터가 상하 중첩된 구조를 도시한 것이다. 따라서, 동일한 방식으로 표시장치의 서브화소 영역에 배치되는 트랜지스터들을 선택적으로 중첩 배치할 수 있다.
- [0074] 도 2a를 참조하여, 도 4 내지 도 8을 설명하면 다음과 같다.
- [0075] 본 발명의 유기발광 표시장치는 데이터 라인(DL)과 게이트 라인(GL)이 교차하여 서브화소(SP)를 정의하고, 각 서브화소(SP) 영역에는 유기발광 다이오드(OLED), 스위칭 트랜지스터(SW-T), 구동 트랜지스터(DR-T) 및 스토리지 커패시터(Cst) 등을 포함한다.
- [0076] 상기 서브화소(SP)는 유기발광 다이오드(OLED)가 발광하는 발광영역(EA: Emitting Area)과, 스위칭 트랜지스터(SW-T), 구동 트랜지스터(DR-T) 및 스토리지 커패시터(Cst)가 배치된 비발광영역(NEA: Non Emitting Area)으로 구분된다.
- [0077] 본 발명에서는 비발광영역(NEA)에 배치된 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)를 2차원 평면 상 서로 이격 배치하지 않고, 입체적(3차원)으로 평탄화막과 같은 절연층을 사이에 두고 상하 중첩 배치하여 평면 상에서 스위칭 트랜지스터(SW-T)가 배치되는 영역을 제거하여 개구율을 증가시킨 효과가 있다.
- [0078] 도면에 도시된 바와 같이, 제1 기판(101) 상에는 제1 소스전극(S1), 제1 드레인전극(D1), 제1 액티브패턴(ACT1), 제1 게이트패턴(GL1), 제1 층간절연막(104) 및 제1 게이트전극(G1)으로 구성된 스위칭 트랜지스터(SW-T)가 배치되어 있고, 상기 스위칭 트랜지스터(SW-T) 상에는 절연층으로된 제1 평탄화막(108)을 사이에 두고 중첩되도록 제2 소스전극(S2), 제2 드레인전극(D2), 제2 액티브패턴(ACT2), 제2 게이트패턴(GL2), 제2 층간절연막(204) 및 제2 게이트전극(G2)으로 구성된 구동 트랜지스터(DR-T)가 배치되어 있다.
- [0079] 상기 스위칭 트랜지스터(SW-T)의 제1 게이트전극(G1)은 게이트 라인(110)으로부터 분기되어 있고, 상기 구동 트랜지스터(DR-T)의 제2 게이트전극(G2)은 제1 스토리지전극(E1)으로부터 분기되어 있다. 또한, 상기 스위칭 트랜지스터(SW-T)의 제1 드레인 전극(D1)은 연결패턴(CP)를 통해 제1 평탄화막(108) 상에 배치된 구동 트랜지스터(DR-T)의 제2 게이트 전극(G2), 즉, 제2 게이트 전극(G2)과 일체로 형성되는 제1 스토리지전극(E1)과 전기적으

로 연결된다(도 8의 III-III').

- [0080] 또한, 도 6의 I-I'의 게이트 라인(110) 단면을 보면, 상기 게이트 라인(110)의 하측에는 제1 절연패턴(121)이 배치되어 있고, 상기 게이트 라인(110)의 상에는 제1 층간절연막(104)을 사이에 두고 데이터 라인(DL)이 배치되어 있다.
- [0081] 상기 제1 스토리지전극(E1)은 상기 스위칭 트랜지스터(SW-T)의 제1 드레인전극(D1)과 연결패턴(CP)을 통해 전기적으로 연결된다(도 7의 II-II'참조). 또한, 상기 제1 스토리지전극(E1)은 상기 구동 트랜지스터(DR-T)의 제2 드레인전극(D2)으로부터 연장된 제2 스토리지전극(E2)과 함께 서브화소에서의 스토리지 전극들로 사용될 수 있다. 또한, 상기 구동 트랜지스터(DR-T)의 제2 게이트 전극(G2)과 제1 스토리지전극(E1)은 함께 형성되기 때문에 상기 제2 게이트 전극(G2)와 제1 스토리지전극(E1)의 하측에는 제2 절연패턴(202)이 배치되어 있다(도 7의 II-II', 도 8의 III-III').
- [0082] 도 4에 도시된 바와 같이, 스위칭 트랜지스터(SW-T)의 제1 게이트전극(G1), 제1 소스전극(S1), 제1 액티브패턴(ACT1) 및 제1 드레인전극(D1)은 구동 트랜지스터(DR-T)의 제2 게이트전극(G2), 제2 소스전극(S2), 제2 액티브패턴(ACT2) 및 제2 드레인전극(D2)이 상하 서로 중첩되어 있다.
- [0083] 또한, 상기 데이터라인(DL)과 연결되는 스위칭 트랜지스터(SW-T)의 제1 소스전극(S1)은 상기 중첩 배치된 제1 및 제2 게이트전극(G1, G2)을 사이에 두고 상기 구동전압라인(DVL)과 연결된 구동 트랜지스터(DR-T)의 제2 소스전극(S2)과 서로 마주한다.
- [0084] 즉, 본 발명에서는 스위칭 트랜지스터(SW-T)와 구동 트랜지스터(DR-T)를 제1 평탄화막(108: 절연층)을 사이에 두고 중첩시켜, 평면 상으로 하나의 트랜지스터 영역에 두 개의 트랜지스터들이 배치되도록 하였다. 따라서, 종래 배치되었던 트랜지스터 영역을 유기발광 다이오드(OLED)의 발광영역(EA)으로 사용할 수 있어, 서브화소의 개구율이 증가되는 효과가 있다.
- [0085] 상기 구동 트랜지스터(DR-T) 상에는 제2 평탄화막(208)이 배치되어 있고, 상기 제2 평탄화막(208) 상에는 애노드(Anode) 역할을 하는 제1전극(111)과 유기발광층(112) 및 캐소드(Cathode) 역할을 하는 제2전극(113)으로 구성된 유기발광 다이오드(114)가 배치된다. 상기 애노드와 캐소드는 발광 방식에 따라 서로 바뀔 수 있다.
- [0086] 상기 유기발광 다이오드(114) 상에는 보호층(160)을 사이에 두고 제2 기관(170)이 배치되어 있다. 상기 제2 기관(170)은 컬러필터 기관일 수 있고, 도면에 도시하지 않았지만, 상기 제2 기관(170)은 각 서브화소와 대응되는 영역에 백색(W), 적색(R), 녹색(G) 및 청색(B) 컬러필터층들과 블랙매트릭스가 배치될 수 있다.
- [0087] 또한, 상기 보호층(160)은 복수의 무기막과 유기막들이 서로 교대로 중첩 배치된 구조 일 수 있다. 본 발명의 유기발광 표시장치는 상부 발광 방식, 하부 발광 방식 또는 양면 발광 방식일 수 있다.
- [0088] 상기 유기발광 다이오드(114)에 배치되는 유기발광층(112)은 제1 기관(101) 상의 전면에 형성되지 않고, 각 서브화소 영역별 적색(R), 녹색(G), 청색(B) 및 백색(W) 광을 발생하는 적색(R), 녹색(G), 청색(B) 및 백색(W) 발광층들 또는 단일한 백색(W) 발광층으로 배치될 수 있다.
- [0089] <유기발광 표시장치 제조방법>
- [0090] 본 발명의 유기발광 표시장치 제조공정은 다음과 같다.
- [0091] 본 발명의 유기발광 표시장치는, 복수의 서브화소영역(SP), 각각의 서브화소 영역(SP)은 유기발광 다이오드(114)가 발광하는 발광영역(EA)과, 그 이외의 비발광영역(NEA)으로 구획된다.
- [0092] 먼저, 제1 기관(101) 상에 반도체층을 형성한 다음, 포토리소그래피 공정과 식각 공정을 진행하여 스위칭 트랜지스터(SW-T)의 제1 액티브패턴(ACT1)을 형성한다. 상기 제1 액티브패턴(ACT1)은 중앙부가 채널영역이고, 채널영역을 중심으로 양측에는 고농도의 불순물이 도핑된 도핑 영역을 포함할 수 있다.
- [0093] 상기 제1 액티브패턴(ACT1)은 비정질실리콘막과 도핑된 비정질실리콘막이거나 결정화된 실리콘막일 수 있다. 또한, 상기 제1 액티브패턴(ACT1)은 산화물반도체일 수 있다.
- [0094] 상기 제1 액티브패턴(ACT1)이 산화물반도체인 경우에는 인듐(In), 아연(Zn), 갈륨(Ga) 또는 hafnium(Hf) 중 적어도 하나를 포함하는 비정질 산화물로 이루어질 수 있다. 예컨대, 스퍼터링(sputtering) 공정으로 Ga-In-Zn-O 산화물 반도체를 형성할 경우, In<sub>2</sub>O<sub>3</sub>, Ga<sub>2</sub>O<sub>3</sub> 및 ZnO 로 형성된 각각의 타겟을 이용하거나, Ga-In-Zn 산화물의

단일 타겟을 이용할 수 있다. 또한, 스퍼터링(sputtering) 공정으로 hf-In-Zn-O 산화물 반도체를 형성할 경우, HfO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub> 및 ZnO로 형성된 각각의 타겟을 이용하거나, Hf-In-Zn 산화물의 단일 타겟을 이용할 수 있다.

- [0095] 상기와 같이, 제1 기판(101) 상에 제1 액티브패턴(ACT1)이 형성되면, 게이트절연막과 게이트금속막을 순차적으로 제1 기판(101) 상에 형성한 다음, 포토리소그래피 공정과 식각 공정을 진행하여 상기 제1 액티브패턴(ACT1)의 채널영역 상에 제1 게이트패턴(GL1)과 제1 게이트전극(G1)을 형성한다.
- [0096] 상기 제1 게이트패턴(GL2)은 실리콘 산화물(SiO<sub>x</sub>)의 단일층으로 형성하거나, 실리콘 질화물(SiN<sub>x</sub>) 및 실리콘 산화물(SiO<sub>x</sub>)을 연속으로 증착한 이중층으로 형성할 수 있다.
- [0097] 상기 게이트금속막은 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 니켈(nickel; Ni), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo), 티타늄(titanium; Ti), 백금(platinum; Pt), 탄탈(tantalum; Ta) 등과 같은 저저항 불투명 도전물질중 어느 하나의 금속막 또는 이들 물질의 합금을 포함한 이중막 구조 또는 적어도 2개 이상의 금속막이 적층된 구조로 형성될 수 있다.
- [0098] 그런 다음, 제1 기판(101) 상기 제1 층간절연막(104)을 형성하고, 상기 제1 액티브패턴(ACT1)의 도핑 영역들을 노출하는 콘택홀 공정을 진행한다.
- [0099] 상기와 같이, 제1 층간절연막(104) 상에 콘택홀이 형성되며, 상기 제1 기판(101) 전면에 소스/드레인 금속막을 형성하고, 마스크 공정을 진행하여 제1 소스전극(S1)과 제1 드레인전극(D1)을 형성하여, 스위칭 트랜지스터(SW-T)를 완성한다.
- [0100] 상기 소스/드레인 금속막은 알루미늄, 알루미늄 합금, 텅스텐, 구리, 니켈, 크롬, 몰리브덴, 티타늄, 백금, 탄탈 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투명한 도전물질과 불투명 도전물질이 적층된 다층 구조로 형성할 수 있다.
- [0101] 상기와 같이, 제1 기판(101) 상에 스위칭 트랜지스터(SW-T)가 형성되면, 상기 제1 기판(101) 전면에 제1 평탄화막(108)을 형성하고, 계속해서 상기 스위칭 트랜지스터(SW-T)와 동일한 공정을 반복하여 상기 스위칭 트랜지스터(SW-T)와 중첩되도록 구동 트랜지스터(DR-T)를 형성한다.
- [0102] 상기 구동 트랜지스터(DR-T)는 제2 소스전극(S2), 제2 드레인전극(D2), 제2 액티브패턴(ACT2), 제2 게이트패턴(GL2), 제2 층간절연막(204) 및 제2 게이트전극(G2)으로 구성된다.
- [0103] 상기와 같이, 구동 트랜지스터(DR-T)가 제1 평탄화막(108) 상에 형성되면, 상기 제1 기판(101)의 전면에 제2 평탄화막(208)을 형성한 다음, 포토리소그래피 공정과 식각 공정을 진행하여 상기 구동 트랜지스터(DR-T)의 제2 드레인전극(D2)이 노출되는 드레인콘택홀 공정을 진행한다.
- [0104] 상기 제1 및 제2 평탄화막(108, 208)은 아크릴(acryl)계 유기 화합물, BCB(benzo-cyclo-butene) 또는 PFCB(perfluorocyclobutane)와 같은 유기 절연재료를 사용할 수 있다.
- [0105] 상기와 같이, 제2 평탄화막(208)에 드레인콘택홀이 형성되면, 상기 제1 기판(101)의 전면에 제1 금속막을 형성한 다음, 마스크 공정에 따라 유기발광 다이오드(114)의 제1 전극(111)을 형성한다.
- [0106] 도 2b에서 설명한 바와 같이, 구동 트랜지스터(DR-T)와 스위칭 트랜지스터(SW-T)가 중첩되면서, 상기 제1 전극(111)의 면적도 넓어진다. 즉, 제1 서브화소(SP1)의 발광영역(개구율)이 증가하기 때문에 유기발광 다이오드(114)의 전체 면적도 증가한다. 이와 같이, 개구율이 증가하면 유기발광 다이오드(114)의 소자 수명도 길어지는 효과가 있다.
- [0107] 상기 제1 전극(111)은 드레인콘택홀을 통해 하부에 배치된 구동 트랜지스터(DR-T)의 제2 드레인 전극(D2)과 전기적으로 연결된다.
- [0108] 상기 제1 전극(111)을 이루는 제1금속막은 알루미늄(Al), 은(Ag) 또는 그 합금으로 형성하거나, ITO(Indium Tin Oxide)/Ag, ITO(Indium Tin Oxide)/Ag/ITO, ITO(Indium Tin Oxide)/Ag/IZO(Indium Zinc Oxide), ITO/APC/ITO 등으로부터 선택된 어느 하나일 수 있다.
- [0109] 상기와 같이, 제1 전극(111)이 형성되면, 상기 제1 기판(101) 전면에 유기물 절연층을 형성한 다음, 마스크 공정에 따라 상기 드레인콘택홀 영역의 제1 전극(111)의 일부와 인접한 전극들 사이에 बैं크층(180)을 형성한다.
- [0110] 그런 다음, 상기 제1 전극(111)과 बैं크층(180)이 형성된 제1 기판(101) 전면에 유기발광층(112)과 제2 전극

(113)을 형성하여, 유기발광 다이오드(114)를 완성한다.

- [0111] 상기와 같이, 유기발광 다이오드(114)가 형성되면 보호층(160)을 형성하고, 상기 보호층(160) 상에 제2 기판(170)을 형성하여 유기발광 표시장치를 완성한다.
- [0112] 상기 유기발광층(112)은 발광물질로 이루어진 단일층으로 구성될 수도 있으며, 발광 효율을 높이기 위해 정공주입층(Hole injection layer), 정공수송층(Hole transport layer), 발광층(Emitting material layer), 전자수송층(Electron transport layer), 및 전자주입층(Electron injection layer)의 다중층으로 구성될 수도 있다.
- [0113] 또한, 상기 정공수송층(HTL)에는 전자차단층(EBL)을 더 포함할 수 있고, 상기 전자수송층(ETL)은 PBD, TAZ, Alq3, BA1q, TPBI, Bepp2와 같은 저분자재료를 사용하여 형성할 수 있다.
- [0114] 상기 유기발광층(112)의 발광층(EML)은 유기물에 따라 발광하는 색이 달라지므로, 각각의 화소 영역별로 적색(R), 녹색(G), 청색(B) 발광층을 형성하여, 풀컬러(Full color)를 구현하거나, 상기 발광층(EML)을 적색(R), 녹색(G), 청색(B) 유기물질들이 적층된 백색 발광층으로 구현할 수 있다.
- [0115] 상기 제2 전극(113)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)으로 형성할 수 있다.
- [0116] 도 5는 게이트라인(110) 영역의 단면도로써, 도면에 도시한 바와 같이, 게이트라인(110)은 상기 제1 기판(101) 상에 게이트절연막으로 형성되는 제1절연패턴(121)과 게이트라인(110)이 중첩된 구조를 갖는다.
- [0117] 상기 게이트라인(110) 상에는 제1 층간절연막(104)이 형성되어 있고, 상기 제1 층간절연막(104) 상에는 스위칭 트랜지스터(SW-T)의 제1 소스전극(S1)과 연결되는 데이터라인(DL)이 형성된다.
- [0118] 상기 데이터라인(DL) 상에는 제1 평탄화막(108)이 형성되어 있고, 상기 제1 평탄화막(108) 상에는 제2 층간절연막(204)이 형성되어 있다. 상기 제2 층간절연막(204) 상에는 구동 트랜지스터(DR-T)의 제2 소스전극(S2)과 전기적으로 연결되는 구동전압라인(EVDD: DVL)이 형성된다.
- [0119] 상기 구동전압라인(EVDD) 상에는 제2 평탄화막(208)이 형성되어 있고, 그 상부에는 도 5에서 도시한 바와 같이, 비발광영역(NEA)에는 뱅크층(180), 보호층(160) 및 제2 기판(미도시) 등이 형성된다.
- [0120] 반면, 도 6을 참조하면, 제1 기판(101) 상에 제1 층간절연막(104)과 데이터 라인(DL) 및 스위칭 트랜지스터(SW-T)의 제1 드레인전극(D1)이 형성되어 있다. 상기 제1 드레인전극(D1) 상에는 제1 평탄화막(108)이 형성되어 있고, 상기 제1 평탄화막(108) 상에는 제2 절연패턴(202)과 전극패턴(210)의 이중층이 형성되어 있다.
- [0121] 상기 전극패턴(210)은 도 2에서 설명한 바와 같이, 구동 트랜지스터(DR-T)의 제2 게이트전극(G2)과 일체로 형성된 패턴으로써, 경우에 따라서는 일부가 서브화소 내의 스토리지 커패시터 형성을 위한 제1 스토리지전극(E1)으로 사용된다.
- [0122] 상기 제1 스토리지전극(E1) 상에는 제2 층간절연막(204)을 사이에 두고 구동 트랜지스터(DR-T)의 제2 소스전극(S2)으로부터 절곡되어 분기되는 제2 스토리지전극(E2)이 형성되어 있다.
- [0123] 이때, 상기 제2 층간절연막(204) 상에 콘택홀을 형성하여 제2 액티브패턴(ACT2)의 도핑 영역을 오픈할 때, 스위칭 트랜지스터(SW-T)의 제1드레인전극(D1)과 상기 제1 스토리지전극(E1)의 가장자리 일부를 노출하는 콘택홀(C)을 형성한다.
- [0124] 또한, 구동 트랜지스터의 제2 소스전극(S2)과 제2 드레인전극(D2)을 형성할 때, 상기 제2 게이트전극(G2)과 전기적으로 연결되는 제1 스토리지전극(E1)과 제1 드레인전극(D1)을 연결하는 연결패턴(CP)을 형성한다.
- [0125] 상기 연결패턴(CP)은 제2 소스전극(S2)과 제2 드레인전극(D2)을 형성할 때와 다른 공정에서 별도의 금속패턴을 형성할 때, 형성될 수 있다.
- [0126] 본 발명에 따른 유기발광 표시장치는, 각 서브화소 영역에 배치된 스위칭 트랜지스터와 구동 트랜지스터를 절연층을 사이에 두고 수직하게 중첩 배치하여, 유기발광 다이오드의 개구율을 향상시킨 효과가 있다.
- [0127] 또한, 본 발명에 따른 유기발광 표시장치는, 서브화소 영역에 배치되는 구동 트랜지스터를 입체적으로 스위칭 트랜지스터 상에 배치함으로써, 유기발광 다이오드의 전극 면적을 넓혀 소자 수명을 증가시킨 효과가 있다.
- [0128] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은

본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

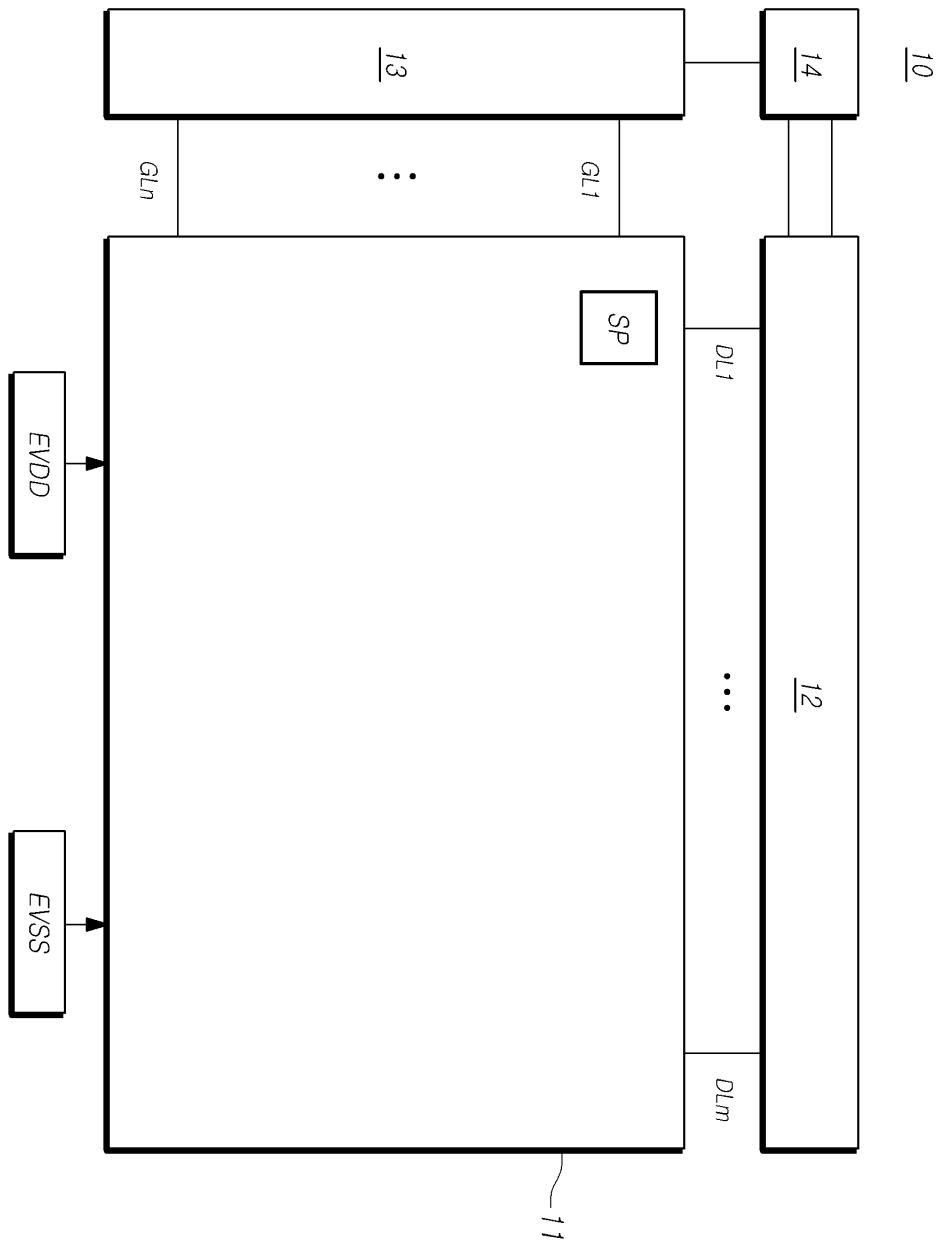
### 부호의 설명

- 10: 유기발광 표시장치
- 12: 데이터 구동부
- 13: 게이트 구동부
- 14: 타이밍 컨트롤러부
- 101: 제1 기판
- 104: 제1 층간절연막
- 108: 제2 평탄화막
- 204: 제2 층간절연막
- 208: 제2 평탄화막
- 114: 유기발광 다이오드
- SW-T: 스위칭 트랜지스터
- DR-T: 구동 트랜지스터

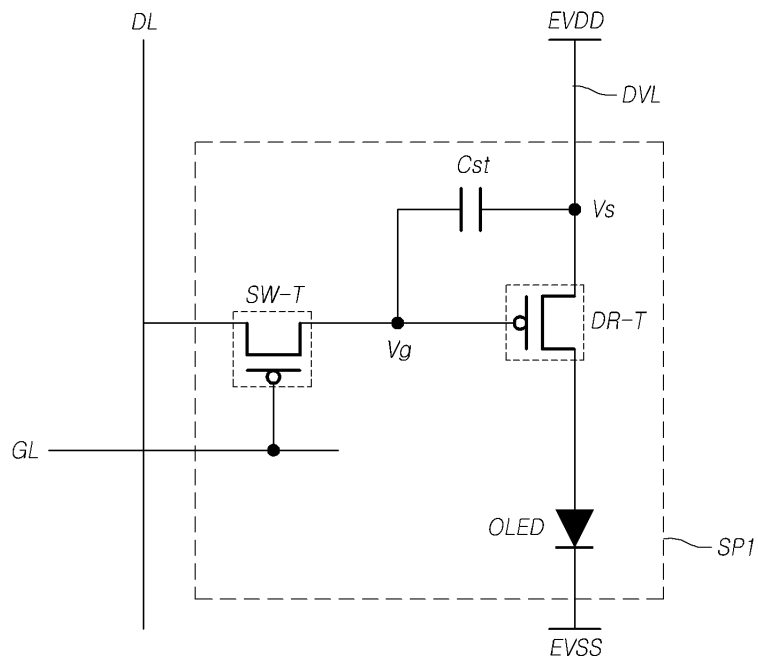
[0129]

도면

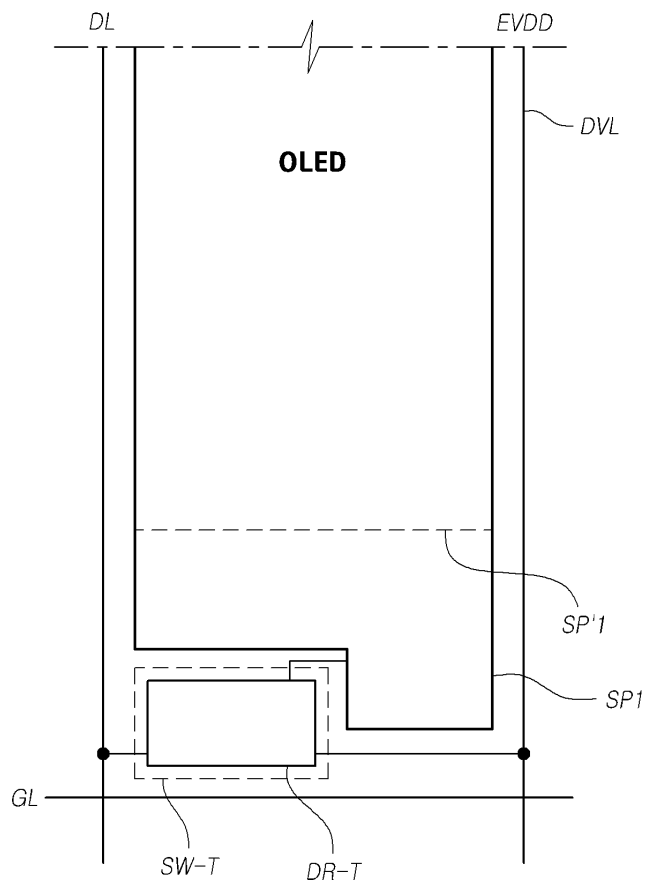
도면1



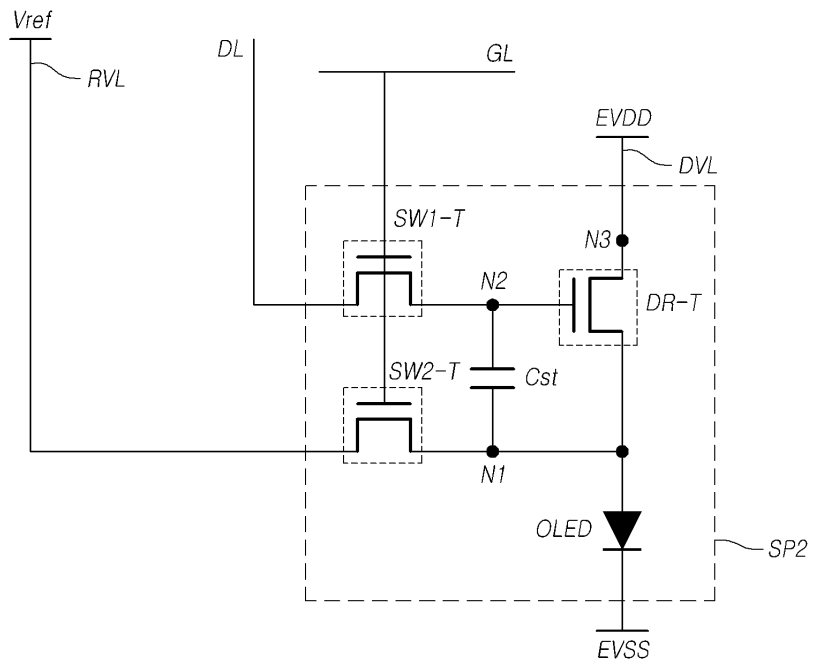
도면2a



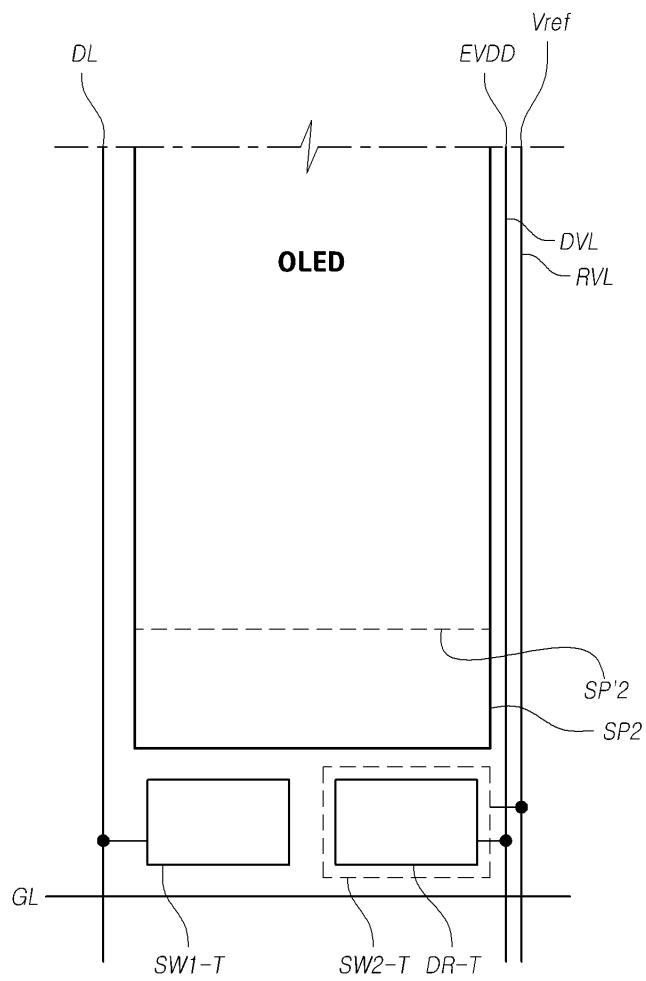
도면2b



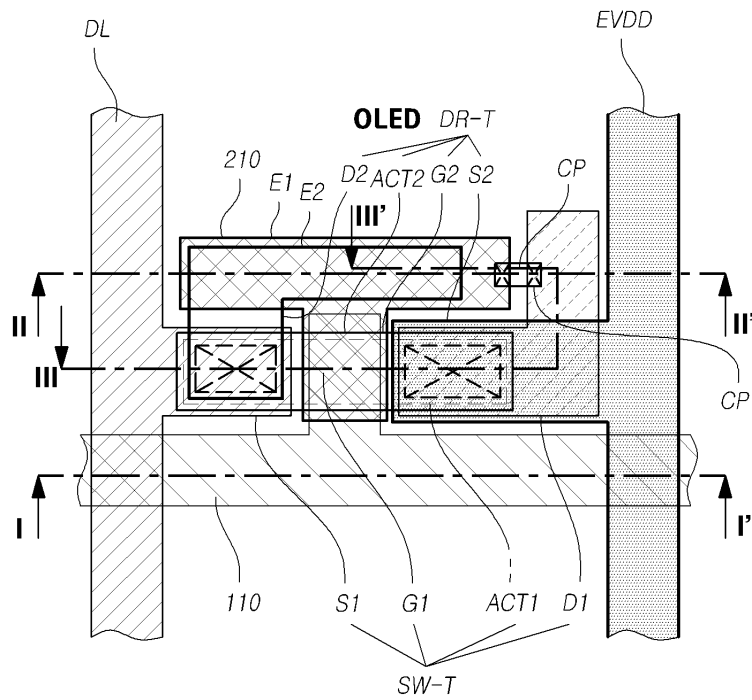
도면3a



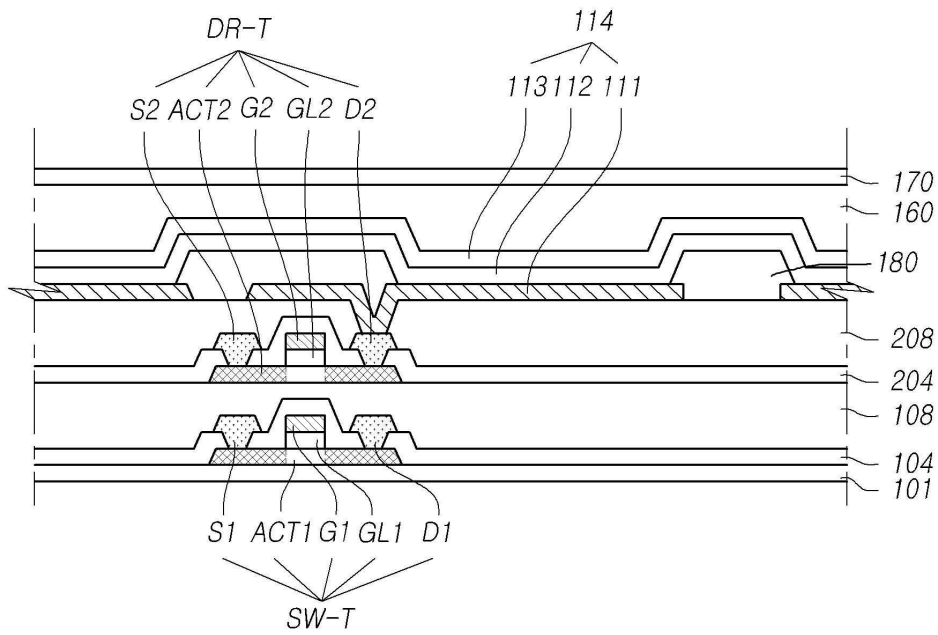
도면3b



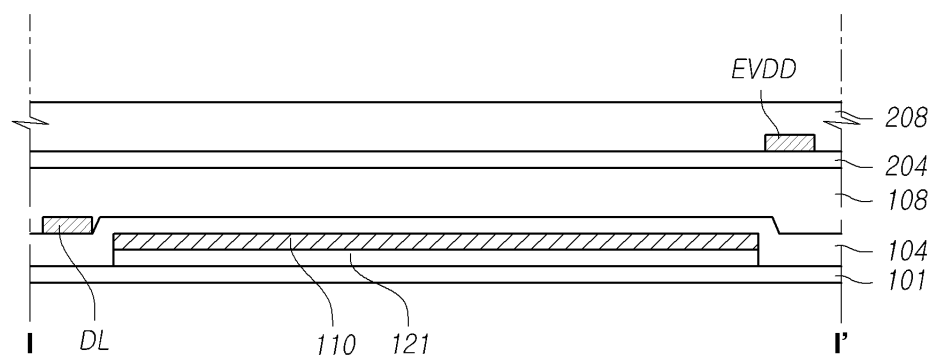
도면4



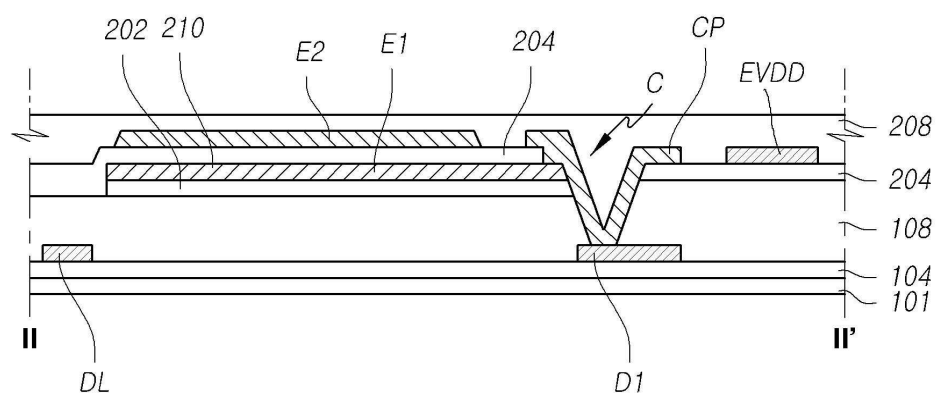
도면5



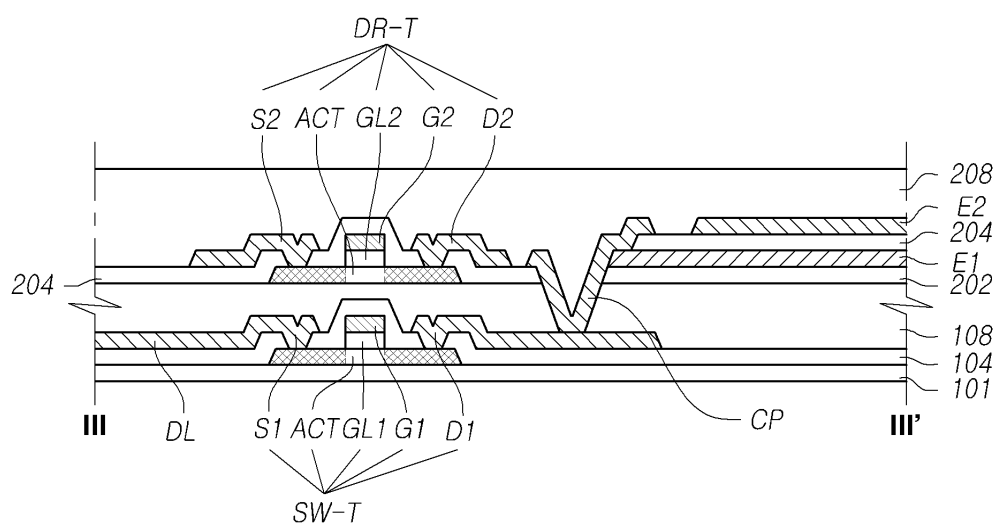
도면6



도면7



도면8



|                |                                                                                        |         |            |
|----------------|----------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 相关技术的描述                                                                                |         |            |
| 公开(公告)号        | <a href="#">KR1020170026900A</a>                                                       | 公开(公告)日 | 2017-03-09 |
| 申请号            | KR1020150122759                                                                        | 申请日     | 2015-08-31 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                                               |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                                              |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                                              |         |            |
| [标]发明人         | SHIM SUNG BIN<br>심성빈<br>HEO JOON YOUNG<br>허준영<br>KIM SU HYEON<br>김수현                   |         |            |
| 发明人            | 심성빈<br>허준영<br>김수현                                                                      |         |            |
| IPC分类号         | H01L27/32 G09G3/32                                                                     |         |            |
| CPC分类号         | H01L27/3258 H01L27/3262 H01L27/3211 H01L27/3225 G09G3/3233 G09G2300/0842 G09G2300/0465 |         |            |
| 代理人(译)         | Gimeungu<br>宋.                                                                         |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                              |         |            |

#### 摘要(译)

本发明公开了一种有机发光显示装置。本发明的有机发光显示装置包括显示面板，该显示面板配备有由多条数据线和多条栅极线限定的多个子像素，并且包括第一开关晶体管，其中每个子像素连接到有机发光二极管，驱动晶体管工作有机发光二极管并连接到数据线和驱动晶体管，第一开关晶体管将绝缘层置于该间隔中并重叠，并设置绝缘层。以这种方式，间隔具有扩大有机发光二极管的电极面积的效果并且增加元件的寿命。

