



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0039780
(43) 공개일자 2016년04월12일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/50* (2006.01)
(21) 출원번호 10-2014-0132700
(22) 출원일자 2014년10월01일
심사청구일자 2014년10월01일

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
손기원
경기도 고양시 일산동구 은행마을로 100 (식사동, 은행마을3단지아파트) 305동 603호
김동익
경기 성남시 분당구 내정로 151, 525동 1601호 (수내동, 양지마을한양아파트)
(74) 대리인
특허법인로얄

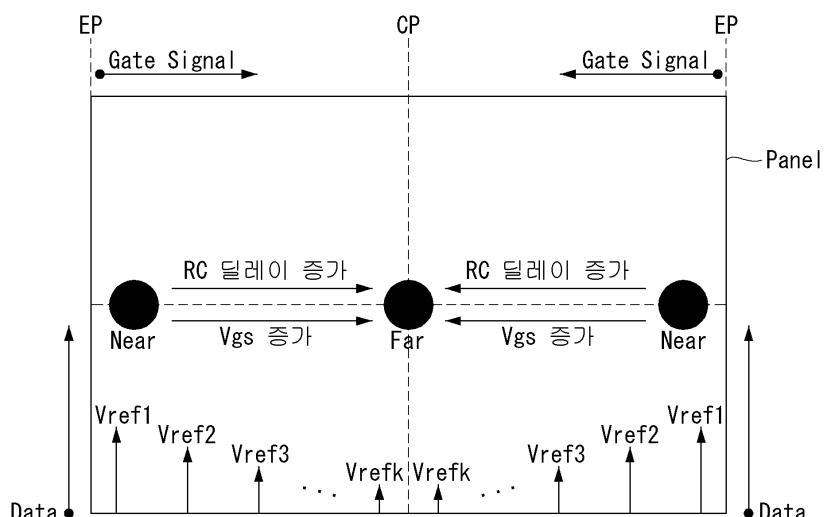
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요 약

본 발명은 하이브리드 보상 방식에 따라 구동 TFT의 이동도 편차를 보상하는 유기발광 표시장치에 관한 것이다. 이 유기발광 표시장치는, RC 딜레이를 고려하여 기준전압을 차등 적용하거나 또는 데이터전압의 출력 타이밍을 차등 조정함으로써, 표시 위치별로 구동 TFT의 이동도 보상 성능의 편차를 최소화하여 표시패널의 휘도 균일성을 향상시킨다.

대 표 도 - 도8



명세서

청구범위

청구항 1

다수의 화소들이 구비되고, 각 화소는 유기발광다이오드, 게이트-소스 간 전압에 따라 상기 유기발광다이오드에 흐르는 구동전류를 제어하는 구동 TFT, 제1 게이트신호에 따라 스위칭되어 상기 구동 TFT의 게이트전극에 데이터전압을 인가하는 제1 스위치 TFT, 제2 게이트신호에 따라 스위칭되어 상기 구동 TFT의 소스전극에 기준전압을 인가하는 제2 스위치 TFT, 및 상기 구동 TFT의 게이트전극과 소스전극 사이에 접속된 스토리지 커패시터를 각각 포함하고, 상기 구동 TFT의 게이트 전위를 상기 데이터전압으로 고정시킨 상태에서 소스 팔로워(source follower) 방식으로 상기 구동 TFT의 이동도 편차를 보상하는 표시패널;

상기 화소에 연결된 데이터라인에 상기 데이터전압을 공급하고, 상기 화소에 연결된 기준라인에 상기 기준전압을 공급하되, 표시 위치에 따라 상기 기준전압의 전압 레벨을 다르게 하는 데이터 구동회로; 및

상기 화소에 연결된 제1 게이트라인에 상기 제1 게이트신호를 공급하고, 상기 화소에 연결된 제2 게이트라인에 상기 제2 게이트신호를 공급하는 게이트 구동회로를 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2 게이트신호에 가해지는 RC 딜레이가 상기 표시패널의 제1 영역에서 제2 영역으로 갈수록 점차적으로 증가할 때, 상기 기준전압은 상기 제1 영역에서 제2 영역으로 갈수록 점차적으로 감소하는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 구동 TFT의 이동도 편차를 보상하기 위한 노멀 구동은, 상기 제1 및 제2 게이트신호가 모두 온 레벨로 유지되는 초기화 기간, 상기 초기화 기간에 이어 상기 제1 게이트신호는 온 레벨로 유지되고 상기 제2 게이트신호는 오프 레벨로 유지되는 센싱 기간, 및 상기 센싱 기간에 이어 상기 제1 및 제2 게이트신호가 모두 오프 레벨로 유지되는 빌광 기간을 포함하여 이루어지고,

상기 데이터 구동회로는 상기 제1 영역에서 제2 영역으로 갈수록 점차적으로 감소되는 상기 기준전압을 상기 초기화 기간 동안 상기 기준라인에 공급하는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

다수의 화소들이 구비되고, 각 화소는 유기발광다이오드, 게이트-소스 간 전압에 따라 상기 유기발광다이오드에 흐르는 구동전류를 제어하는 구동 TFT, 제1 게이트신호에 따라 스위칭되어 상기 구동 TFT의 게이트전극에 데이터전압을 인가하는 제1 스위치 TFT, 제2 게이트신호에 따라 스위칭되어 상기 구동 TFT의 소스전극에 기준전압을 인가하는 제2 스위치 TFT, 및 상기 구동 TFT의 게이트전극과 소스전극 사이에 접속된 스토리지 커패시터를 각각 포함하고, 상기 구동 TFT의 게이트 전위를 상기 데이터전압으로 고정시킨 상태에서 소스 팔로워(source follower) 방식으로 상기 구동 TFT의 이동도 편차를 보상하는 표시패널;

다수의 소스 드라이버 IC(Integrated Circuit)들을 포함하여 상기 화소에 연결된 데이터라인에 상기 데이터전압을 공급하고, 상기 화소에 연결된 기준라인에 상기 기준전압을 공급하는 데이터 구동회로; 및

상기 화소에 연결된 제1 게이트라인에 상기 제1 게이트신호를 공급하고, 상기 화소에 연결된 제2 게이트라인에 상기 제2 게이트신호를 공급하는 게이트 구동회로를 구비하고;

상기 제1 및 제2 게이트신호에 가해지는 RC 딜레이가 상기 표시패널의 제1 영역에서 제2 영역으로 갈수록 점차적으로 증가할 때, 상기 소스 드라이버 IC들의 출력 타이밍은 외부로부터 인가되는 소스 출력 인에이블 신호에 응답하여 상기 제1 영역에서 제2 영역으로 갈수록 점차적으로 지연되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 소스 드라이버 IC들 각각은,

상기 데이터라인에 개별 연결된 다수의 출력 채널들;

상기 소스 출력 인에이블 신호를 채널 단위로 지연시키기 위한 지연 버퍼들; 및

채널 단위로 지연되는 소스 출력 인에이블 신호들에 응답하여 상기 데이터전압의 출력 타이밍을 순차 지연시키는 출력 회로부를 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 4 항에 있어서,

상기 소스 드라이버 IC들 각각은,

상기 데이터라인에 개별 연결된 다수의 출력 채널들;

상기 출력 채널들에 일대일로 접속되며 버퍼 인에이블 신호에 따라 순차적으로 동작이 활성화되어 상기 데이터 전압의 출력 타이밍을 채널 단위로 순차 지연시키는 다수의 출력 버퍼들; 및

상기 소스 출력 인에이블 신호에 따른 타이밍에 데이터전압을 상기 출력 버퍼들에 공급하되, 상기 버퍼 인에이블 신호를 순차 지연하여 상기 출력 버퍼들에 공급하는 쉬프트 레지스터부를 구비하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 7

제 4 항에 있어서,

상기 구동 TFT의 이동도 편차를 보상하기 위한 노멀 구동은, 상기 제1 및 제2 게이트신호가 모두 온 레벨로 유지되는 초기화 기간, 상기 초기화 기간에 이어 상기 제1 게이트신호는 온 레벨로 유지되고 상기 제2 게이트신호는 오프 레벨로 유지되는 센싱 기간, 및 상기 센싱 기간에 이어 상기 제1 및 제2 게이트신호가 모두 오프 레벨로 유지되는 발광 기간을 포함하여 이루어지고,

상기 데이터 구동회로는 상기 제1 영역에서 제2 영역으로 갈수록 점차적으로 출력 타이밍이 지연되는 상기 데이터전압을 상기 센싱 기간 동안 상기 기준라인에 공급하는 것을 특징으로 하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것이다.

배경 기술

[0002]

액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003]

자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004]

유기발광 표시장치는 OLED를 각각 포함한 화소들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 화

소들의 휘도를 조절한다. 화소들 각각은 OLED에 흐르는 구동전류를 제어하기 위해 구동 TFT(Thin Film Transistor)를 포함한다. 유기발광 표시장치는 공정 편차 등의 이유로 화소마다 구동 TFT의 문턱 전압 및 이동도 팩터와 같은 TFT의 전기적 특성이 불균일하여 동일 데이터 전압에 대한 전류, 즉 OLED 발광량이 화소마다 달라짐으로써 휘도 편차가 발생하는 문제점이 있다.

[0005] 이를 해결하기 위하여, 구동 TFT의 문턱전압 편차로 인한 휘도 불균일을 외부 보상 방식으로 보상하고, 구동 TFT의 이동도 편차로 인한 휘도 불균일을 내부 보상 방식으로 보상하는 하이브리드 보상 방식이 제안되고 있다. 구체적으로, 하이브리드 보상 방식은, 화소 별로 구동 TFT의 문턱전압을 센싱하고 센싱값에 따라 입력 데이터를 보정함으로써 구동 TFT의 문턱전압 편차를 보상한다.

[0006] 그리고, 하이브리드 보상 방식은, 센싱 기간 동안 구동 TFT의 게이트 전위를 데이터전압으로 고정시킨 상태에서 구동 TFT의 소스 전위를 소스 팔로워 방식으로 상승시키는 원리를 통해 구동 TFT의 이동도 편차를 보상한다. 화소의 발광량(휘도)을 결정하는 구동전류는 구동 TFT의 이동도, 및 센싱 기간에서 프로그래밍 된 구동 TFT의 게이트-소스 간 전위차에 비례한다. 이동도가 큰 화소에서는 센싱 기간 동안 구동 TFT의 소스 전위가 그보다 높은 게이트 전위를 향해 빠르게 상승함으로써 구동 TFT의 게이트-소스 간 전위차가 작게 프로그래밍 되고, 반대로 이동도가 작은 화소에서는 센싱 기간 동안 구동 TFT의 소스 전위가 그보다 높은 게이트 전위를 향해 느리게 상승함으로써 구동 TFT의 게이트-소스 간 전위차가 크게 프로그래밍된다. 그 결과 화소간 이동도 차이에 따른 휘도 편차가 보상되는 것이다.

[0007] 이러한 하이브리드 보상 방식에서, 구동 TFT의 이동도 편차를 내부적으로 보상하기 위한 센싱 기간은, 각 화소에 인가되는 게이트신호의 의해 결정된다. 그런데, 게이트신호는 RC 딜레이로 인해 표시 위치별로 달라지고, 이는 표시 위치별 센싱 기간의 편차를 초래한다. 센싱 기간이 표시 위치별로 달라지면 구동 TFT의 이동도 보상 성능도 표시 위치별로 달라지므로, 표시패널의 휘도 균일성이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은 하이브리드 보상 방식에 따라 구동 TFT의 이동도 편차를 보상할 때, 표시 위치별로 구동 TFT의 이동도 보상 성능이 달라지는 것을 최소화하여 표시패널의 휘도 균일성을 향상시킬 수 있도록 한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기발광 표시장치는 표시패널과, 데이터 구동회로와, 게이트 구동회로를 구비하여 표시 위치별로 기준전압을 차등 적용한다. 이러한 표시패널에는 다수의 화소들이 구비되고, 각 화소는 유기발광다이오드, 게이트-소스 간 전압에 따라 상기 유기발광다이오드에 흐르는 구동전류를 제어하는 구동 TFT, 제1 게이트신호에 따라 스위칭되어 상기 구동 TFT의 게이트전극에 데이터전압을 인가하는 제1 스위치 TFT, 제2 게이트신호에 따라 스위칭되어 상기 구동 TFT의 소스전극에 기준전압을 인가하는 제2 스위치 TFT, 및 상기 구동 TFT의 게이트전극과 소스전극 사이에 접속된 스토리지 커패시터를 각각 포함하고, 상기 구동 TFT의 게이트 전위를 상기 데이터전압으로 고정시킨 상태에서 소스 팔로워(source follower) 방식으로 상기 구동 TFT의 이동도 편차를 보상한다. 그리고, 데이터 구동회로는 상기 화소에 연결된 데이터라인에 상기 데이터전압을 공급하고, 상기 화소에 연결된 기준라인에 상기 기준전압을 공급하되, 표시 위치에 따라 상기 기준전압의 전압 레벨을 다르게 한다. 그리고, 게이트 구동회로는 상기 화소에 연결된 제1 게이트라인에 상기 제1 게이트신호를 공급하고, 상기 화소에 연결된 제2 게이트라인에 상기 제2 게이트신호를 공급한다.

[0010] 또한, 본 발명의 다른 실시예에 따른 유기발광 표시장치는 표시패널과, 데이터 구동회로와, 게이트 구동회로를 구비하여 표시 위치별로 데이터전압의 출력 타이밍을 차등 조정한다. 이러한 표시패널에는 다수의 화소들이 구비되고, 각 화소는 유기발광다이오드, 게이트-소스 간 전압에 따라 상기 유기발광다이오드에 흐르는 구동전류를 제어하는 구동 TFT, 제1 게이트신호에 따라 스위칭되어 상기 구동 TFT의 게이트전극에 데이터전압을 인가하는 제1 스위치 TFT, 제2 게이트신호에 따라 스위칭되어 상기 구동 TFT의 소스전극에 기준전압을 인가하는 제2 스위

치 TFT, 및 상기 구동 TFT의 게이트전극과 소스전극 사이에 접속된 스토리지 커패시터를 각각 포함하고, 상기 구동 TFT의 게이트 전위를 상기 데이터전압으로 고정시킨 상태에서 소스 팔로워(source follower) 방식으로 상기 구동 TFT의 이동도 편차를 보상한다. 그리고, 데이터 구동회로는 다수의 소스 드라이버 IC(Integrated Circuit)들을 포함하여 상기 화소에 연결된 데이터라인에 상기 데이터전압을 공급하고, 상기 화소에 연결된 기준라인에 상기 기준전압을 공급한다. 그리고, 게이트 구동회로는 상기 화소에 연결된 제1 게이트라인에 상기 제1 게이트신호를 공급하고, 상기 화소에 연결된 제2 게이트라인에 상기 제2 게이트신호를 공급한다. 특히, 상기 제1 및 제2 게이트신호에 가해지는 RC 딜레이가 상기 표시패널의 제1 영역에서 제2 영역으로 갈수록 점차적으로 증가할 때, 상기 소스 드라이버 IC들의 출력 타이밍은 외부로부터 인가되는 소스 출력 인에이블 신호에 응답하여 상기 제1 영역에서 제2 영역으로 갈수록 점차적으로 지연되는 특징이 있다.

발명의 효과

[0011] 본 발명은 하이브리드 보상 방식에 따라 구동 TFT의 이동도 편차를 내부적으로 보상할 때, RC 딜레이를 고려하여 기준전압을 차등 적용하거나 또는 데이터전압의 출력 타이밍을 차등 조정함으로써, 표시 위치별로 구동 TFT의 이동도 보상 성능의 편차를 최소화하여 표시패널의 휘도 균일성을 향상시킬 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.

도 2는 도 1의 표시패널에 형성된 화소 어레이를 보여주는 도면.

도 3은 하이브리드 보상 방식이 적용되는 본 발명의 화소를 보여주는 도면.

도 4는 외부 보상 방식으로 구동 TFT의 문턱전압 변화가 보상되는 기간과 내부 보상 방식으로 구동 TFT의 이동도 변화가 보상되는 기간을 보여주는 도면.

도 5는 구동 TFT의 문턱전압 변화가 보상되는 원리를 설명하기 위한 도면.

도 6은 구동 TFT의 이동도 변화가 보상되는 원리를 설명하기 위한 도면.

도 7은 표시 위치별로 센싱 기간의 편차가 발생되는 일 예를 보여주는 도면.

도 8은 표시 위치별 보상 성능 편차를 최소화할 수 있는 일 방안을 보여주는 도면.

도 9는 표시 위치별로 기준전압을 다르게 공급하여 위치별 보상 성능 편차를 개선한 시뮬레이션 결과를 보여주는 도면.

도 10은 표시 위치별 보상 성능 편차를 최소화할 수 있는 다른 방안을 보여주는 도면.

도 11은 소스 드라이버 IC들 간 데이터전압의 출력 타이밍을 딜레이시키는 구체적 예를 보여주는 도면.

도 12 및 도 13은 동일 소스 드라이버 IC 내의 각 출력 채널들 간 데이터전압의 출력 타이밍을 딜레이시키는 구체적 예를 보여주는 도면들.

도 14는 표시 위치별로 데이터전압의 출력 타이밍을 다르게 하여 위치별 보상 성능 편차를 개선한 시뮬레이션 결과를 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 도 1 내지 도 14를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0014] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주고, 도 2는 도 1의 표시패널에 형성된 화소 어레이를 보여준다.

[0015] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13), 및 타이밍 콘트롤러(11)를 구비한다.

[0016] 표시패널(10)에는 다수의 데이터라인들(14)과, 다수의 게이트라인들(15)이 교차되고, 이 교차영역마다 화소들

(P)이 매트릭스 형태로 배치된다. 데이터라인들(14)은 m (m 은 양의 정수)개의 데이터전압 공급라인들(14A_1 내지 14A_m), m 개의 기준라인들(14B_1 내지 14B_m)을 포함한다. 그리고, 게이트라인들(15)은 n (n 은 양의 정수)개의 제1 게이트라인들(15A_1 내지 15A_n)과 n 개의 제2 게이트라인들(15B_1 내지 15B_n)을 포함한다.

[0017] 화소(P) 각각은 도시하지 않은 전원발생부로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS)을 공급받는다. 본 발명의 화소(P)는 하이브리드 보상 방식에 따라 구동 TFT의 문턱전압 변화와 이동도 변화를 보상한다. 즉, 본 발명의 화소(P)는 구동 TFT의 문턱전압 편차로 인한 휘도 불균일을 외부 보상 방식으로 보상하고, 구동 TFT의 이동도 편차로 인한 휘도 불균일을 내부 보상 방식으로 보상한다.

[0018] 각 화소(P)는 데이터전압 공급라인들(14A_1 내지 14A_m) 중 어느 하나에, 기준라인들(14B_1 내지 14B_m) 중 어느 하나에, 제1 게이트라인들(15A_1 내지 15A_n) 중 어느 하나에, 그리고 제2 게이트라인들(15B_1 내지 15B_n) 중 어느 하나에 접속된다. 각 화소(P)는 이동도 보상을 포함한 노멀 구동시, 초기화 기간 동안 구동 TFT의 소스 전위를 기준전압으로 설정한 후, 센싱 기간 동안 구동 TFT의 게이트 전위를 데이터전압으로 고정시킨 상태에서 구동 TFT의 소스 전위를 커패시터 커플링 방식으로 상승시키는 원리를 통해 구동 TFT의 이동도 편차를 보상한다. 그리고, 각 화소(P)는 센싱 기간 동안 프로그래밍된 구동 TFT의 게이트-소스 간 전위를 발광 기간에서 유지하여 원하는 계조를 표현한다.

[0019] 데이터 구동회로(12)는 노멀 구동과 별도로 진행되는 문턱전압 보상 구동시, 소정의 센싱용 데이터전압을 화소들(P)에 공급함과 아울러, 기준라인들(14B_1 내지 14B_m)을 통해 표시패널(10)로부터 입력되는 센싱전압들을 디지털 값으로 변환하여 타이밍 콘트롤러(11)에 공급할 수 있다. 타이밍 콘트롤러(11)는 구동 TFT의 문턱전압 변화량을 지시하는 디지털 센싱값을 기초로 입력 디지털 비디오 데이터(DATA)를 변조함으로써, 구동 TFT의 문턱전압 변화를 보상할 수 있는 디지털 보상 데이터(MDATA)를 생성할 수 있다.

[0020] 데이터 구동회로(12)는 노멀 구동시, 타이밍 콘트롤러(11)로부터 입력되는 디지털 보상 데이터(MDATA)를 데이터 제어신호(DDC)에 따라 화상 표시용 데이터전압으로 변환한 후, 그 화상 표시용 데이터전압을 데이터전압 공급라인들(14A_1 내지 14A_m)에 공급한다. 데이터 구동회로(12)는 노멀 구동시, 데이터 제어신호(DDC)에 따라 기준전압을 기준라인들(14B_1 내지 14B_m)에 공급할 수 있다.

[0021] 게이트 구동회로(13)는 타이밍 콘트롤러(11)로부터의 게이트 제어신호(GDC)에 따라 게이트신호를 발생한다. 게이트 구동회로(13)는 노멀 구동시 제1 게이트신호를 라인 순차 방식으로 제1 게이트라인들(15A_1 내지 15A_n)에 공급함과 아울러, 제2 게이트신호를 라인 순차 방식으로 제2 게이트라인들(15B_1 내지 15B_n)에 공급할 수 있다. 한편, 게이트 구동회로(13)는 문턱전압 보상 구동시에도 제1 및 제2 게이트신호를 각각 제1 및 제2 게이트라인들에 공급할 수 있다. 게이트 구동회로(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.

[0022] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다. 또한, 타이밍 콘트롤러(11)는 데이터 구동회로(12)로부터 공급되는 디지털 센싱전압값을 참조하여 입력 디지털 비디오 데이터(DATA)를 변조함으로써, 구동 TFT의 문턱전압 변화를 보상하기 위한 디지털 보상 데이터(MDATA)를 발생한 후, 이 디지털 보상 데이터(MDATA)를 데이터 구동회로(12)에 공급한다. 타이밍 콘트롤러(11)는 데이터 구동회로(12)로부터 공급되는 디지털 센싱전압값을 기초로 구동 TFT의 문턱전압 변화를 보상할 수 있는 보상값을 도출하고, 이 보상값으로 메모리 저장값을 업데이트할 수 있다.

[0023] 타이밍 콘트롤러(11)는 화상 표시를 위한 노멀 구동시 구동 TFT의 이동도 변화를 보상하기 위해 데이터 구동회로(12)와 게이트 구동회로(13)의 동작 타이밍을 제어하고, 문턱전압 보상 구동시 구동 TFT의 문턱전압 변화를 보상하기 위해 데이터 구동회로(12)와 게이트 구동회로(13)의 동작 타이밍을 제어한다.

[0024] 도 3은 하이브리드 보상 방식이 적용되는 본 발명의 화소를 보여준다. 도 4는 외부 보상 방식으로 구동 TFT의 문턱전압 변화가 보상되는 기간과 내부 보상 방식으로 구동 TFT의 이동도 변화가 보상되는 기간을 보여준다. 도 5는 구동 TFT의 문턱전압 변화가 보상되는 원리를 설명하기 위한 것이고, 도 6은 구동 TFT의 이동도 변화가 보상되는 원리를 설명하기 위한 것이다. 도 7은 표시 위치별로 센싱 기간의 편차가 발생되는 일 예를 보여준다.

[0025] 도 3을 참조하면, 하이브리드 보상을 위해 본 발명의 화소(P)는, OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. 화소(P)를 구성하는 TFT들은 p 타입으로 구현

되거나 또는, n 타입으로 구현될 수 있다. 또한, 화소(P)를 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.

[0026] OLED는 제2 노드(N2)에 접속된 애노드전극과, 저전위 전원(EVSS)에 접속된 캐소드전극과, 애노드전극과 캐소드 전극 사이에 위치하는 유기화합물층을 포함한다.

[0027] 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 흐르는 전류(Ioled)를 제어한다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 전원(EVDD)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.

[0028] 스토리지 커페시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.

[0029] 제1 스위치 TFT(ST1)는 제1 게이트신호(WS1)에 따라 스위칭되어, 데이터전압 공급라인(14A)에 충전된 화상 표시 용 데이터전압(MVdata), 구동 TFT의 문턱전압 변화가 보상된 데이터전압)을 제1 노드(N1)에 인가한다. 제1 스위치 TFT(ST1)는 제1 게이트라인(15A)에 접속된 게이트전극, 데이터전압 공급라인(14A)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다.

[0030] 제2 스위치 TFT(ST2)는 제2 게이트신호(WS2)에 따라 스위칭되어, 기준라인(14B)에 충전된 기준전압(Vref)을 제2 노드(N2)에 인가한다. 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트라인(15B)에 접속되고, 제2 스위치 TFT(ST2)의 드레인전극은 제2 노드(N2)에 접속되며, 제2 스위치 TFT(ST2)의 소스전극은 기준라인(14B)에 접속된다.

[0031] 한편, 데이터 구동회로(12)는 데이터전압 공급라인(14A) 및 기준라인(14B)을 통해 화소(P)에 연결된다. 데이터 구동회로(12)는 디지털 보상 데이터(MDATA)를 화상 표시용 데이터전압(MVdata)으로 변환하는 디지털-아날로그 컨버터(DAC), 외부 보상 방식을 위한 센싱 구동시 아날로그 센싱전압을 디지털 센싱값으로 변환하는 아날로그-디지털 컨버터(ADC)와 샘플링 스위치(SW2), 기준전압(Vref)을 공급하기 위한 초기화 스위치(SW1)등을 포함할 수 있다.

[0032] 한편, 구동 TFT의 이동도(μ) 변화는 도 4에서와 같이 내부 보상 방식에 따라 화상 표시 구간(DP)에서 보상될 수 있다. 반면, 구동 TFT의 문턱전압(Vth) 변화는 도 4에서와 같이 화상 표시 구간(DP)의 전단에 배치된 제1 비표시 구간(X1) 및/또는 화상 표시 구간(X0)의 후단에 배치된 제2 비표시 구간(X2)에서 외부 보상 방식에 따라 보상될 수 있다. 여기서, 제1 비표시 구간(X1)은 구동전원 인에이블신호가 인가된 직후부터 화상이 표시되기 전까지의 구간으로 정의되며, 제2 비표시 구간(X2)은 구동전원 디스에이블신호가 인가된 직후부터 구동전원이 차단될까지의 구간으로 정의될 수 있다.

[0033] 도 5를 참조하여 구동 TFT(DT)의 문턱전압(Vth) 변화가 센싱 및 보상되는 원리를 설명하면, 외부 보상 방식은 구동 TFT(DT)를 소스 팔로워(Source Follower) 방식으로 동작시킨 후 구동 TFT(DT)의 소스전압(Vs)이 세츄레이션 될 때의 전압을 센싱 전압(Vsen)으로 입력받고, 이 센싱 전압(Vsen)을 토대로 구동 TFT(DT)의 문턱전압 변화를 보상하기 위해 입력 디지털 비디오 데이터를 변조한다. 이러한 외부 보상은 구동 TFT(DT)의 소스전압(Vs)이 세츄레이션 될 때까지 소요되는 시간이 비교적 길기 때문에 비표시 구간들(X1,X2) 중 적어도 어느 하나에서 행해질 수 있다.

[0034] 도 3 및 도 6을 참조하여 구동 TFT(DT)의 이동도(μ) 변화가 내부 보상 방식에 따라 센싱 및 보상되는 원리를 설명하면 다음과 같다. 내부 보상을 위한 노멀 구동은 초기화 기간(Ti), 센싱 기간(Ts), 발광 기간(Te)을 포함하여 이뤄진다.

[0035] 초기화 기간(Ti)에서 제1 및 제2 게이트신호(WS1,WS2)는 모두 온 레벨(Lon)로 유지된다. 온 레벨(Lon)은 24V의 게이트 하이전압(VGH)으로 선택될 수 있으나, 이에 한정되지 않는다. 제1 스위치 TFT(ST1)는 온 레벨(Lon)의 제1 게이트신호(WS1)에 따라 턴 온 되어, 구동 TFT(DT)의 게이트전극에 데이터전압(MVdata)를 인가하고, 제2 스위치 TFT(ST2)는 온 레벨(Lon)의 제2 게이트신호(WS2)에 따라 턴 온 되어, 구동 TFT(DT)의 소스전극에 기준전압(Vref)를 인가한다.

[0036] 센싱 기간(Ts)에서 제1 게이트신호(WS1)는 온 레벨(Lon)로 유지되고, 제2 게이트신호(WS2)는 오프 레벨(Loff)로 유지된다. 오프 레벨(Loff)은 -6V의 게이트 로우전압(VGL)으로 선택될 수 있으나, 이에 한정되지 않는다. 제1 스위치 TFT(ST1)는 턴 온 상태를 유지하여, 구동 TFT(DT)의 게이트전위(Vg)를 데이터전압(MVdata)으로 유지시킨다. 제2 스위치 TFT(ST2)가 턴 오프 되며, 이때 구동 TFT(DT)에는 초기화 기간(Ti)에서 세팅된 게이트-소스 간 전위차(Vgs)에 상당하는 전류가 흐른다. 따라서, 구동 TFT(DT)의 소스전위(Vs)는 소스 팔로워(source

follower) 방식에 따라 구동 TFT(DT)의 게이트전극에 인가된 데이터전압(MVdata)을 향해 상승하여 원하는 계조 레벨에 맞게 구동 TFT(DT)의 게이트-소스 간 전위차(Vgs)를 프로그래밍 한다.

[0037] 발광 기간(Te)에서 제1 및 제2 게이트신호(WS1, WS2)는 모두 오프 레벨(Loff)로 유지된다. 구동 TFT(DT)의 게이트전위(Vg) 및 소스전위(Vs)는 센싱 기간(Ts)에서 프로그래밍 된 전위차(Vgs)를 유지하면서 OLED의 문턱전압 이상의 전압레벨까지 상승한 후 유지된다. 상기 프로그래밍된 구동 TFT(DT)의 게이트-소스 간 전위차(Vgs)에 상당하는 구동전류가 OLED를 통해 흐르며, 그 결과 OLED가 발광하여 원하는 계조가 구현된다.

[0038] 이처럼, 내부 보상 방식은 센싱 기간(Ts) 동안 구동 TFT(DT)의 게이트 전위(Vg)를 데이터전압(MVdata)으로 고정 시킨 상태에서 구동 TFT(DT)의 소스 전위(Vs)를 커패시터 커플링 방식으로 상승시키는 원리를 통해 구동 TFT(DT)의 이동도 변화를 보상한다. 화소의 발광량(휘도)을 결정하는 구동전류는 도 6에 표기된 수식에서와 같이 구동 TFT(DT)의 이동도(μ)(수학식의 K 또는 K'에 포함됨), 및 센싱 기간(Ts)에서 프로그래밍 된 구동 TFT(DT)의 게이트-소스 간 전위차(Vgs)에 비례한다. 센싱 기간(Ts) 동안, 이동도(K)가 큰 화소에서는 구동 TFT(DT)의 소스 전위(Vs)가 그보다 높은 게이트 전위(Vg)를 향해 제1 상승 속도로 상승함으로써 구동 TFT(DT)의 게이트-소스 간 전위차(Vgs)가 상대적으로 크게 프로그래밍된다. 이에 반해, 센싱 기간(Ts) 동안, 이동도(K')가 작은 화소에서는 센싱 기간(Ts) 동안 구동 TFT(DT)의 소스 전위(Vs)가 그보다 높은 게이트 전위(Vg)를 향해 제2 상승 속도(상기 제1 상승 속도보다 느림)로 상승함으로써 구동 TFT(DT)의 게이트-소스 간 전위차(Vgs)가 상대적으로 크게 프로그래밍된다. 즉, 센싱 기간 동안 이동도 크기에 반비례하도록 게이트-소스 간 전위가 자동으로 프로그래밍되고, 그 결과 화소간 이동도(μ) 차이에 따른 휘도 편차가 보상되는 것이다.

[0039] 한편, 센싱 기간(Ts)은 제1 게이트신호(WS1)가 온 레벨로 유지됨과 동시에 제2 게이트신호(WS2)가 오프 레벨로 유지되는 시간으로 정의되는 데, 이러한 센싱 기간(Ts)은 표시 위치별 또는 표시 계조별로 달라진다. 센싱 기간(Ts)이 표시 위치별로 달라지는 이유는 RC 딜레이로 인해 제1 및 제2 게이트신호(WS1, WS2)의 지연 정도가 표시 위치에 따라 달라지기 때문이다. 예를 들어, 도 7에서와 같이, 센싱 기간(Ts)은, RC 딜레이가 작은 표시패널의 제1 영역(게이트 구동회로에 가깝게 배치된 영역)에 비해 RC 딜레이가 큰 표시패널의 제2 영역(게이트 구동회로에서 멀리 떨어진 영역)에서 더 짧아진다.(Ts1>Ts2) 여기서, 제1 스위치 TFT(ST1)와 달리 모든 제2 스위치 TFT(ST2)는 전기적으로 서로 연결된 기준라인들에 공통으로 연결되어 상대적으로 RC값이 크므로, 동일한 패널 위치에서 제2 게이트신호(WS2)의 지연 정도는 제1 게이트신호(WS1)의 지연 정도에 비해 클 수 있다.

[0040] 표시 위치별로 센싱 기간(Ts)의 편차가 커지면 구동 TFT의 이동도(μ) 보상 성능에 차이가 생기고, 그에 따라 표시패널의 휘도 균일성이 저하되므로, 구동 TFT(DT)의 이동도(μ) 편차에 대한 보상 성능은 센싱 기간을 어떻게 설정하느냐에 따라 큰 영향을 받는다. 그러므로, 표시 위치별로 보상 성능 편차가 최소화되는 최적 센싱 기간을 설정하는 것이 중요하다. 이하에서는 표시 위치별로 보상 성능 편차를 최소화할 수 있는 방안을 다양한 실시예를 통해 설명한다.

[0041] <제1 실시예>

[0042] 도 8은 표시 위치별 보상 성능 편차를 최소화할 수 있는 일 방안을 보여준다. 도 9는 표시 위치별로 기준전압을 다르게 공급하여 위치별 보상 성능 편차를 개선한 시뮬레이션 결과를 보여준다.

[0043] 표시패널에서 게이트 구동회로에 근접 배치된 곳을 제1 영역(EP)이라 하고 게이트 구동회로에서 멀리 떨어진 곳을 제2 영역(CP)이라 할 때, 제1 및 제2 게이트신호(WS1, WS2)에 가해지는 RC 딜레이는 제1 영역(EP)에서 제2 영역(CP)으로 갈수록 점차적으로 증가한다. 그 결과, 센싱 기간 동안 구동 TFT의 이동도 보상 성능이 제1 영역(EP) 대비 제2 영역(CP)에서 더 낮아진다. 본 발명은 위치별 보상 성능 편차를 개선하기 위해 표시 위치별로 기준전압을 다르게 한다.

[0044] 본 발명의 데이터 구동회로(12)는 도 8과 같이 제1 영역(EP)에서 제2 영역(CP)으로 갈수록 기준전압(Vref1, Vref2, Vref3, ..., Vrefk)의 크기를 낮춤으로써 표시 위치별 최적 센싱 기간의 편차를 최소화한다. 데이터 구동회로(12)는 점차 감소되는 기준전압을 도 6과 같이 초기화 기간(Ti) 동안 기준 라인에 공급한다.

[0045] 구체적으로 설명하면, 최적 센싱 기간을 결정하기 위해서는 센싱 기간에 따라서 구동 TFT의 이동도가 얼마나 보상되는지를 알아야 한다. 이동도가 변할 때를 최적 보상 범위로 가정할 때, 이동도가 ±20% 까지 보상되는 시간을 최적 센싱 기간으로 설정할 수 있다. 게이트 라인의 RC 딜레이로 인해서, 최적 센싱 기간은 표시패널의 위치에 따라 달라진다. 예컨대, 도 9와 같이 기준전압(Vref)을 위치별로

다르게 공급하지 않는 경우에, 위치별 최적 센싱 기간의 편차(ΔT_{sen})는 $0.3\mu s$ 로서 비교적 크다.

[0046] 이에 반해, 도 9와 같이 기준전압(Vref)을 제1 영역(EP) 대비 제2 영역(CP)에서 소정값(예컨대, 10%)만큼 줄이면 제1 영역(EP) 및 제2 영역(CP) 간 최적 센싱 기간의 편차(ΔT_{sen})가 $0\mu s$ 까지 줄어든다. 즉, 제1 영역(EP)에서 제2 영역(CP)으로 갈수록 기준전압(Vref)의 크기가 점차적으로 감소되면 제1 영역(EP) 대비 제2 영역(CP)에서 구동 TFT의 게이트-소스 간 전압(Vgs)이 증가한다. 구동 TFT의 게이트-소스 간 전압(Vgs)이 증가하면 구동 TFT에 흐르는 전류가 증가하고, 이는 센싱 기간에서 제2 영역(CP)에 대한 구동 TFT의 소스 전위 상승 속도를 높인다. 결과적으로, RC 딜레이로 인해 제1 및 제2 영역(EP,CP) 간 소스 전위의 상승 속도가 달라지던 것이 보상될 수 있다.

[0047] 이렇게 본 발명은 위치별로 기준전압(Vref)을 차등 적용하여 표시 위치별 최적 센싱 기간의 편차를 획기적으로 줄임으로써, 표시패널의 휴도 균일성을 크게 높일 수 있다.

[0048] <제2 실시예>

[0049] 도 10은 표시 위치별 보상 성능 편차를 최소화할 수 있는 다른 방안을 보여준다. 도 11은 소스 드라이버 IC들 간 데이터전압의 출력 타이밍을 딜레이시키는 구체적 예를 보여주고, 도 12 및 도 13은 동일 소스 드라이버 IC 내의 각 출력 채널들 간 데이터전압의 출력 타이밍을 딜레이시키는 구체적 예를 보여준다. 그리고, 도 14는 표시 위치별로 데이터전압의 출력 타이밍을 다르게 하여 위치별 보상 성능 편차를 개선한 시뮬레이션 결과를 보여준다.

[0050] 표시패널에서 게이트 구동회로에 근접 배치된 곳을 제1 영역(near)이라 하고 게이트 구동회로에서 멀리 떨어진 곳을 제2 영역(far)이라 할 때, 제1 및 제2 게이트신호(WS1, WS2)에 가해지는 RC 딜레이는 제1 영역에서 제2 영역으로 갈수록 점차적으로 증가한다. 그 결과, 센싱 기간 동안 구동 TFT의 이동도 보상 성능이 제1 영역 대비 제2 영역에서 더 낮아진다. 본 발명은 위치별 보상 성능 편차를 개선하기 위해 RC 딜레이를 고려하여 데이터전압(Vdata)의 출력 타이밍을 지연시킨다. 여기서, 데이터전압(Vdata)은 화상 표시를 위한 것으로, 구동 TFT의 문턱전압 변화를 보상하기 위한 보상값이 반영되어 있으며, 도 6의 "MVdata"와 실질적으로 동일하다.

[0051] 데이터 구동회로(12)는 도 6과 같이 데이터전압(Vdata)을 초기화 기간(T_i) 및 센싱 기간(T_s) 동안 공급할 수도 있으나, 위치별 보상 성능 편차를 보다 효과적으로 개선하기 위해 도 10과 같이 데이터전압(Vdata)을 센싱 기간(T_s) 동안에만 공급하고, 초기화 기간(T_i)에는 옵셋전압(미표시)을 공급할 수도 있다. 데이터 구동회로(12)는 도 10과 같이 제1 영역에 비해 RC 딜레이가 큰 제2 영역에서 데이터전압(Vdata)의 출력 타이밍을 제1 영역의 그 것보다 늦춤으로써, 표시 위치별 최적 센싱 기간의 편차를 최소화한다.

[0052] 구체적으로 설명하면, 최적 센싱 기간을 결정하기 위해서는 센싱 기간에 따라서 구동 TFT의 이동도가 얼마나 보상되는지를 알아야 한다. 이동도가 변할 때를 최적 보상 범위로 가정할 때, 이동도가 $\pm 20\%$ 까지 보상되는 시간을 최적 센싱 기간으로 설정할 수 있다. 게이트 라인의 RC 딜레이로 인해서, 최적 센싱 기간은 표시패널의 위치에 따라 달라진다. 예컨대, 도 14와 같이 데이터전압(Vdata)의 출력 타이밍을 RC 딜레이를 감안하여 조정하지 않는 경우에, 위치별 최적 센싱 기간의 편차(ΔT_{sen})는 $0.3\mu s$ 로서 비교적 크다.

[0053] 이에 반해, 도 10과 같이 데이터전압(Vdata)을 RC 딜레이를 고려하여 제1 영역 대비 제2 영역에서 소정값(예컨대, $5\mu s$)만큼 지연시키면 제1 및 제2 영역 간 최적 센싱 기간의 편차(ΔT_{sen})가 $0\mu s$ 까지 줄어든다. 즉, 제1 영역에서 제2 영역으로 갈수록 데이터전압(Vdata)의 출력 타이밍이 점차적으로 지연되면, 센싱 기간에서 제1 및 제2 영역 간 구동 TFT의 소스 전위 상승 속도의 차이가 줄어든다.

[0054] 데이터 구동회로(12)는 다수의 소스 드라이버 IC(Integrated Circuit)들(S-IC #1~#6)을 포함하며, 데이터전압(Vdata)의 출력 타이밍 조절을 위해 타이밍 콘트롤러(11)로부터 소스 출력 인에이블신호(SOE)를 입력받는다. 타이밍 콘트롤러(11)는 도 11과 같이 RC 딜레이에 따라 소스 출력 인에이블신호(SOE)를 순차 지연시킨 후, 각 소스 드라이버 IC에 공급한다. 따라서, RC 딜레이가 상대적으로 작은 제1 영역을 제1 소스 드라이버 IC(S-IC)가 구동하고, RC 딜레이가 상대적으로 큰 제2 영역을 제2 소스 드라이버 IC(S-IC)가 구동한다고 가정할 때, 제1 소스 드라이버 IC(S-IC)에 인가되는 소스 출력 인에이블신호(SOE)에 비해 제2 소스 드라이버 IC(S-IC)에 인가되는 소스 출력 인에이블신호(SOE)가 더 지연된다.

[0055] 이와 같이 데이터전압(Vdata)의 출력 타이밍은 소스 드라이버 IC(S-IC) 단위로 지연될 수도 있고, 나아가 도 12

및 도 13과 같이 출력 채널 단위로 지연될 수도 있다.

[0056] 도 12를 참조하면, 동일한 소스 드라이버 IC(S-IC) 내에서 데이터전압(Vdata)의 출력 타이밍이 출력 채널 단위로 지연되도록 하기 위해, 각 소스 드라이버 IC(S-IC)는 데이터라인에 개별 연결된 다수의 출력 채널들(CH1~CHj)과, 다수의 지연 버퍼들, 및 출력 회로부(OC)를 포함할 수 있다.

[0057] 지연 버퍼들은 캐스캐이드 형태로 접속되어 소스 출력 인에이블 신호(SOE)를 순차 지연하여 출력 회로부(OC)에 공급한다.

[0058] 출력 회로부(OC)는 지연 버퍼들로부터 입력되는 소스 출력 인에이블 신호들(SOE)에 응답하여 데이터전압(Vdata)의 출력 타이밍을 채널 단위로 순차 지연시킨다.

[0059] 또한, 도 13을 참조하면, 동일한 소스 드라이버 IC(S-IC) 내에서 데이터전압(Vdata)의 출력 타이밍이 출력 채널 단위로 지연되도록 하기 위해, 각 소스 드라이버 IC(S-IC)는 데이터라인에 개별 연결된 다수의 출력 채널들(CH1~CHj)과, 다수의 출력 버퍼들, 및 쉬프트 레지스터부(SR)를 포함할 수 있다.

[0060] 쉬프트 레지스터부(SR)는 소스 출력 인에이블 신호(SOE)에 따른 타이밍에 데이터전압(Vdata)을 출력 버퍼들에 공급하되, 순차 버퍼 인에이블 신호를 순차 지연하여 출력 버퍼들에 공급한다.

[0061] 출력 버퍼들은 출력 채널들(CH1~CHj)에 일대일로 접속되며 버퍼 인에이블 신호에 따라 순차적으로 동작이 활성화되어 데이터전압(Vdata)의 출력 타이밍을 채널 단위로 순차 지연시킨다.

[0062] 이렇게 본 발명은 RC 딜레이를 고려하여 데이터전압의 출력 타이밍을 차등 조정하여 표시 위치별 최적 센싱 기간의 편차를 획기적으로 줄임으로써, 표시패널의 휙도 균일성을 크게 높일 수 있다.

[0063] 상술한 바와 같이, 본 발명은 하이브리드 보상 방식에 따라 구동 TFT의 이동도 편차를 내부적으로 보상할 때, RC 딜레이를 고려하여 기준전압을 차등 적용하거나 또는 데이터전압의 출력 타이밍을 차등 조정함으로써, 표시 위치별로 구동 TFT의 이동도 보상 성능의 편차를 최소화하여 표시패널의 휙도 균일성을 향상시킬 수 있다.

[0064] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

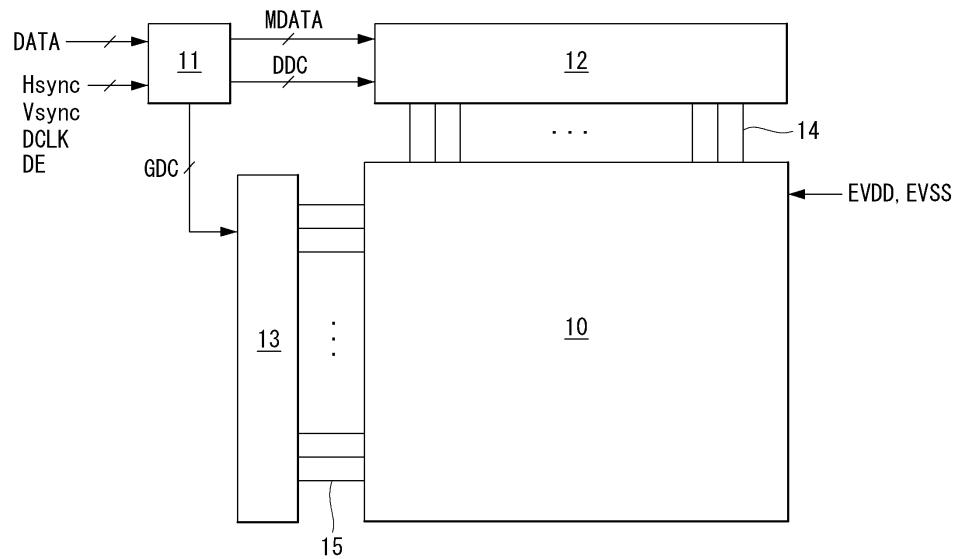
[0065] 10 : 표시패널 11 : 타이밍 콘트롤러

12 : 데이터 구동회로 13 : 게이트 구동회로

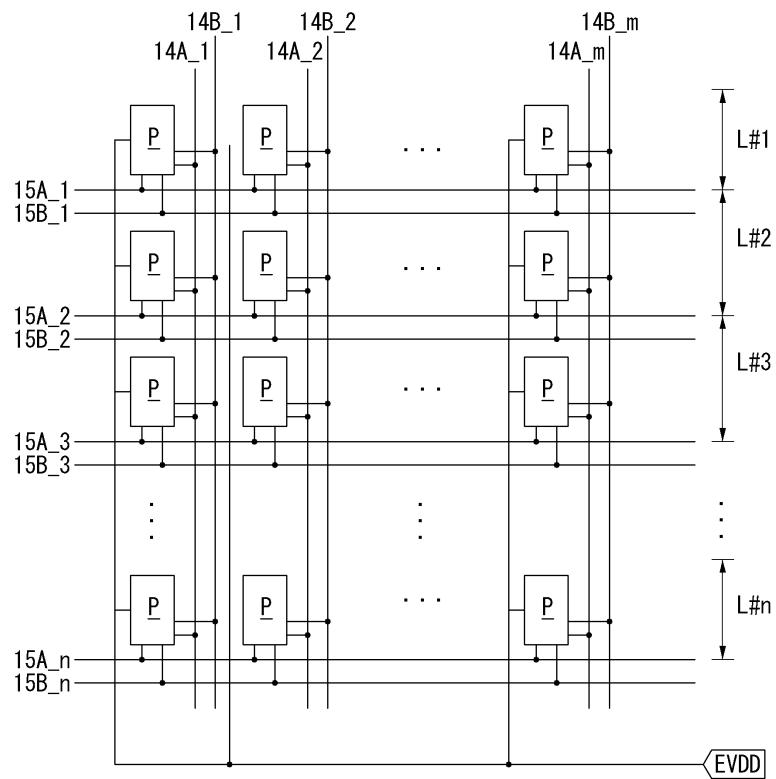
14 : 데이터라인들 15 : 게이트라인들

도면

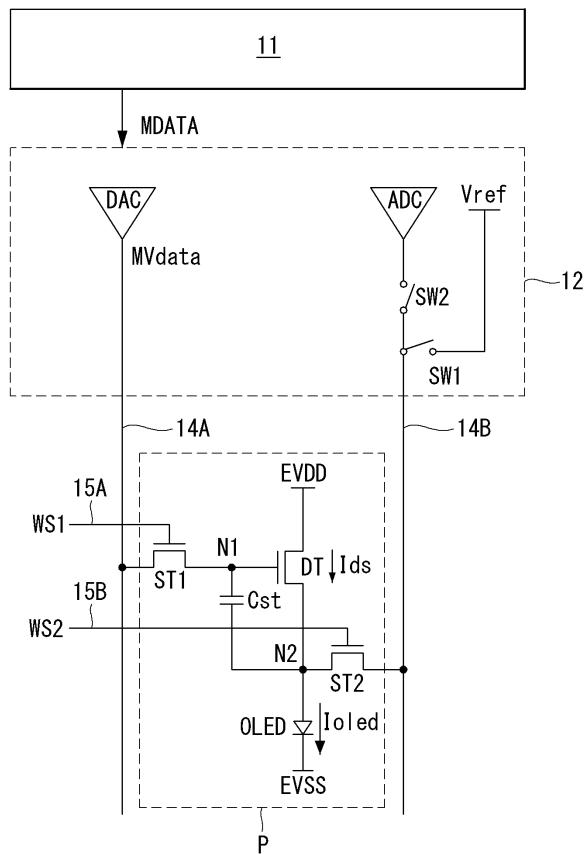
도면1



도면2



도면3

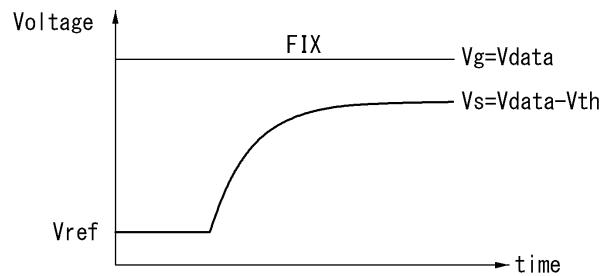
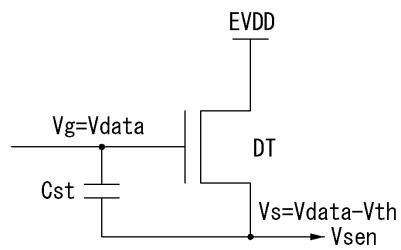


도면4

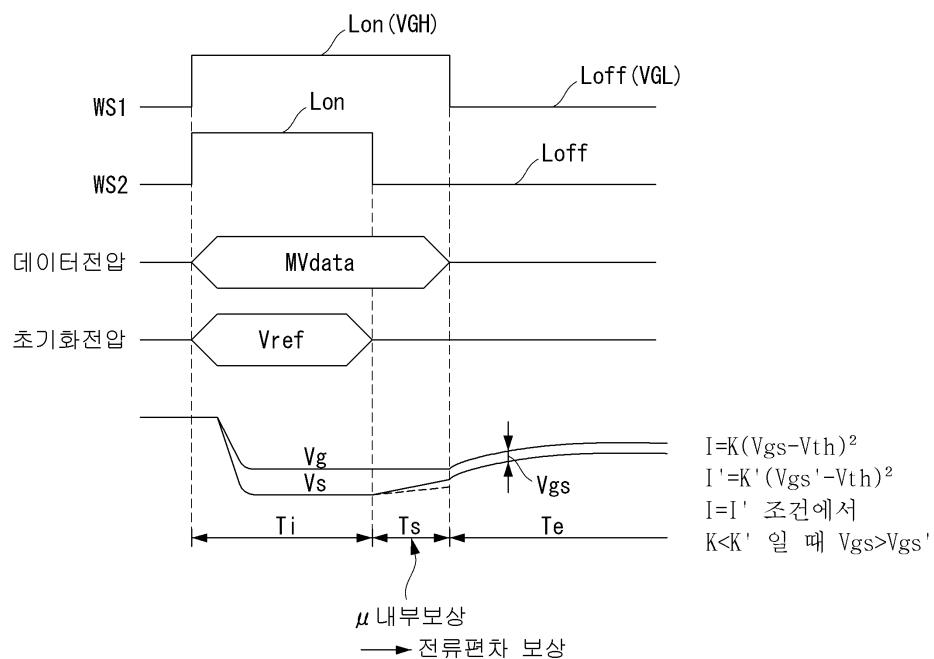


$X1$ or/and $X2$: V_{th} 외부 보상
 DP : μ 내부 보상

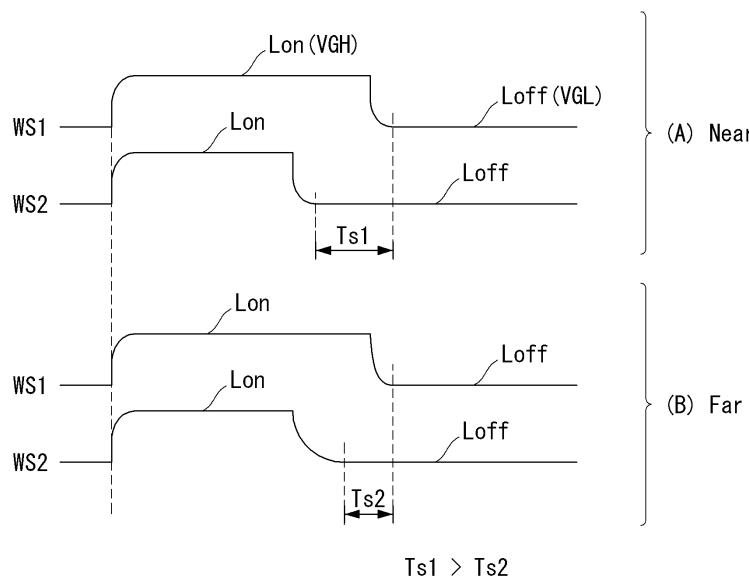
도면5



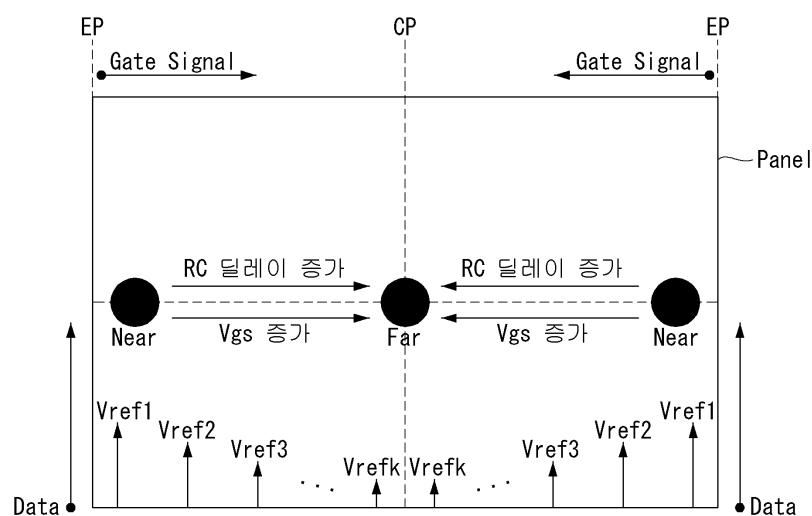
도면6



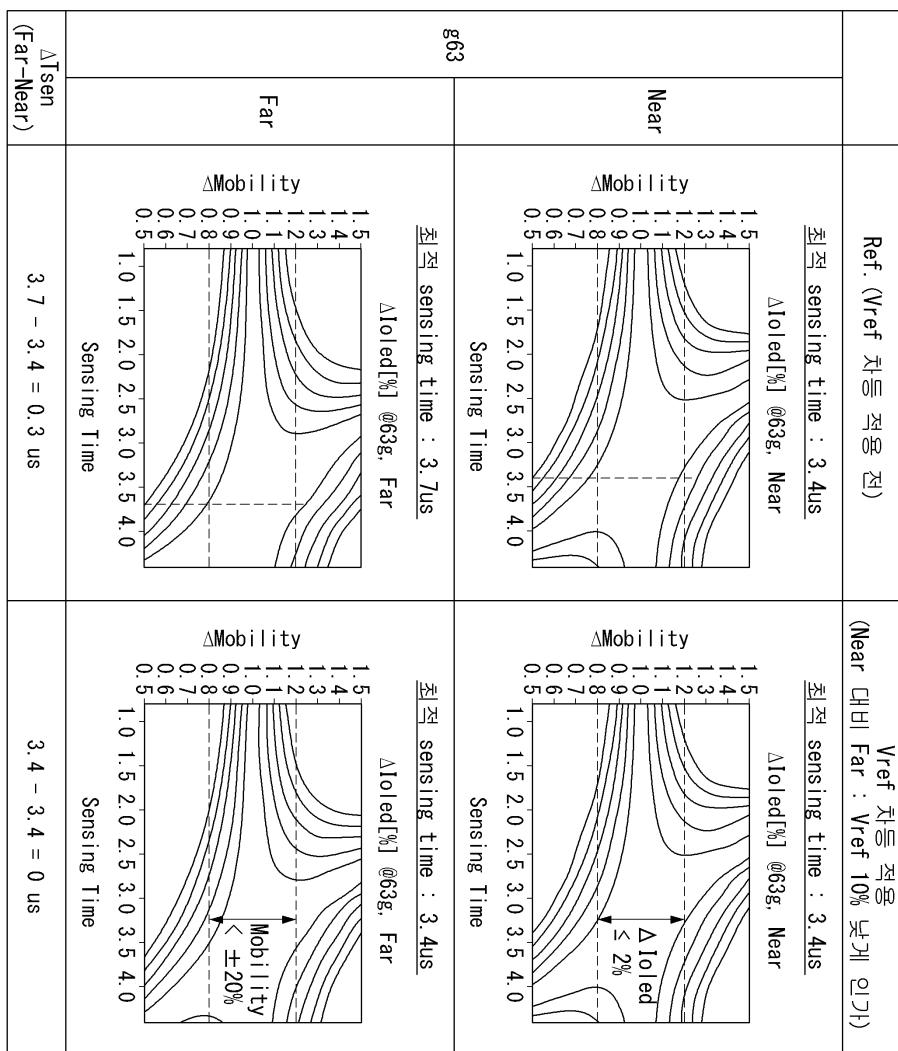
도면7



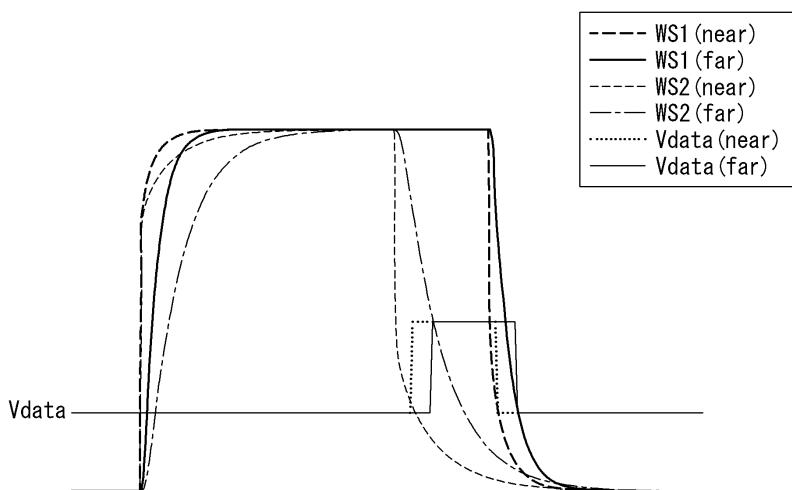
도면8



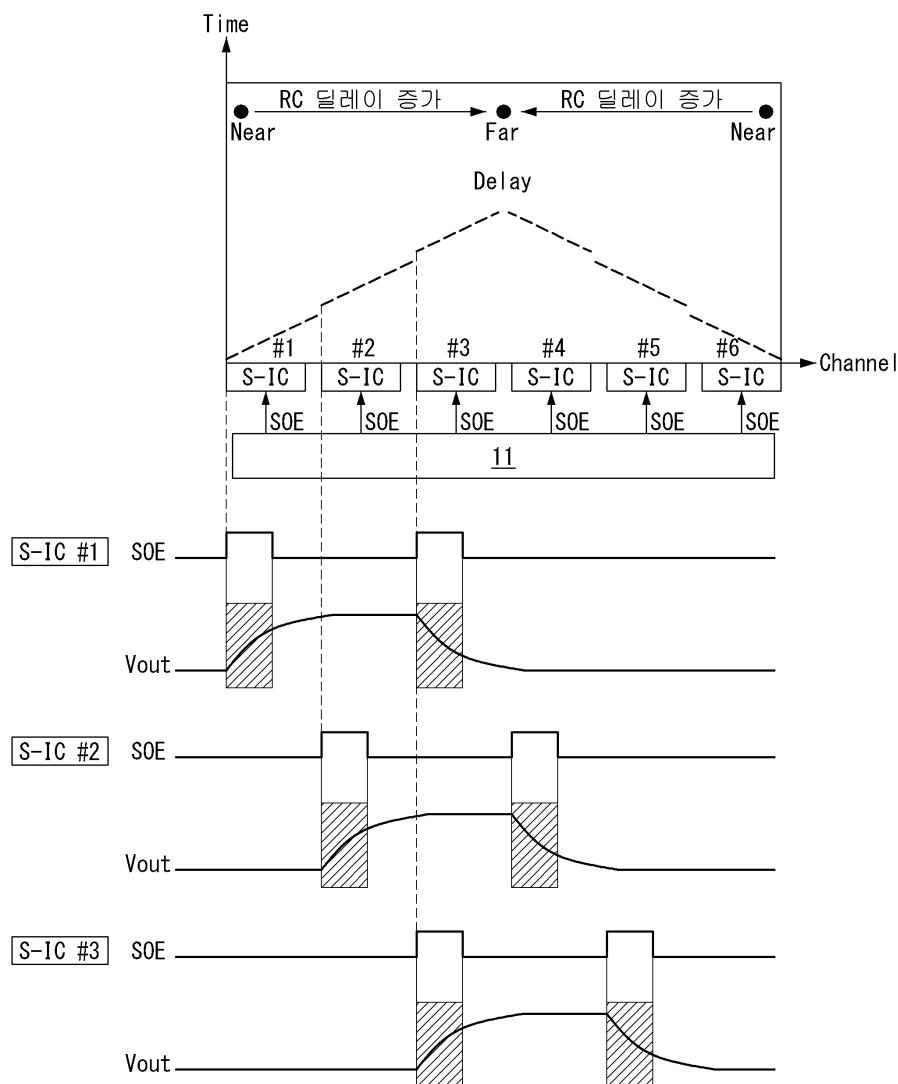
도면9



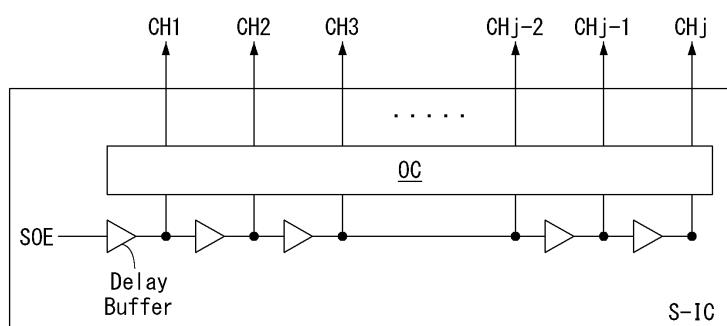
도면10



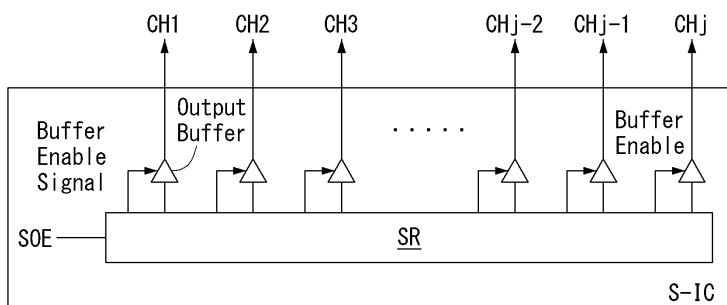
도면11



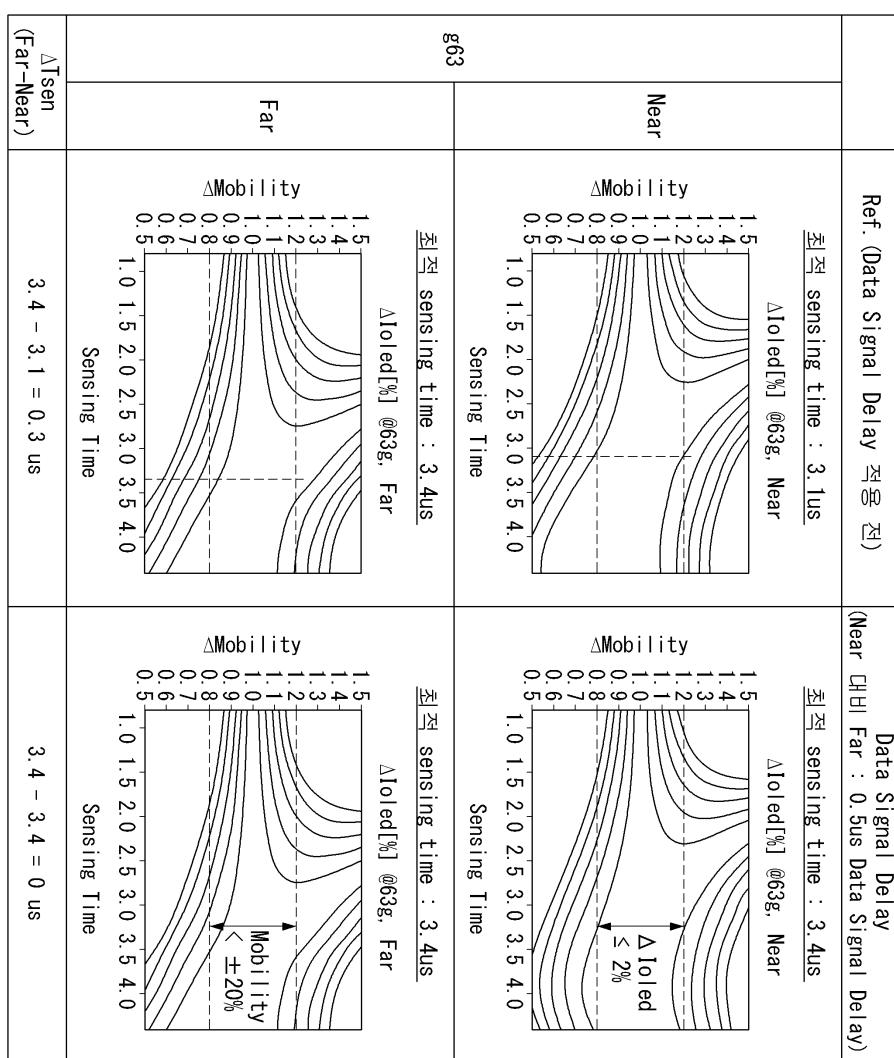
도면12



도면13



도면14



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160039780A	公开(公告)日	2016-04-12
申请号	KR1020140132700	申请日	2014-10-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SON KI WON 손기원 KIM DONG IK 김동익		
发明人	손기원 김동익		
IPC分类号	H01L27/32 H01L51/50		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/043 G09G2310/08 G09G2320/0233 G09G2330/028		
其他公开文献	KR101678276B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于补偿也沿根据混合动力车备份系统驱动TFT的变型的OLED显示器。的有机发光显示装置中，考虑到RC延迟的所施加的差分基准电压的亮度均匀性，或通过差调整数据电压，由图20所示的输出时序最小化用于每个显示位置处的面板中的驱动TFT的补偿性能运动的偏差改善。

