



특허청구의 범위

청구항 1

유기 발광다이오드;

상기 유기 발광다이오드에 구동전류를 공급하는 구동 트랜지스터;

상기 구동 트랜지스터의 드레인전극과 게이트전극을 다이오드 커넥션으로 형성하는 커넥션 트랜지스터;

상기 구동 트랜지스터의 게이트전극에 데이터전압을 공급하는 한 쌍의 커패시터;

상기 한 쌍의 커패시터에 상기 데이터전압을 공급하는 스위칭 트랜지스터;

상기 구동 트랜지스터의 드레인전극에 공급되는 고전위 전압을 제1구간 동안 차단하는 제1보상 트랜지스터; 및

상기 구동 트랜지스터의 드레인전극에 상기 제1구간 및 상기 제1구간과 연속하는 제2구간 동안 저전위 전압을 공급하는 제2보상 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 제1보상 트랜지스터는

상기 한 쌍의 커패시터에 상기 데이터전압이 프로그래밍 되기 전인 보상 구간만 턴오프되고,

상기 제2보상 트랜지스터는

상기 보상 구간부터 상기 유기 발광다이오드가 발광하기 전인 프로그래밍 구간까지 턴온되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제2항에 있어서,

상기 한 쌍의 커패시터 중 하나의 양단 전압은

상기 프로그래밍 구간을 미포함하는 구간 동안 상기 저전위 전압을 유지하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제3항에 있어서,

상기 한 쌍의 커패시터 중 하나는

상기 스위칭 트랜지스터의 드레인전극에 일단이 연결되고 저전위 전압단에 타단이 연결된 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 제1보상 트랜지스터는 P 타입으로 구성되고,

상기 제2보상 트랜지스터는 N 타입으로 구성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 유기 발광다이오드의 발광을 제어하는 발광제어 트랜지스터를 더 포함하는 유기전계발광표시장치.

청구항 7

제6항에 있어서,

상기 유기 발광다이오드는 상기 발광제어 트랜지스터의 제2전극에 애노드전극이 연결되고 저전위 전압단에 캐소드전극이 연결되며,

상기 스위칭 트랜지스터는 제1스캔라인에 게이트전극이 연결되고 데이터라인에 제1전극이 연결되며 상기 한 쌍의 커패시터의 일단에 제2전극이 연결되며,

상기 한 쌍의 커패시터는 상기 스위칭 트랜지스터의 제2전극에 일단이 연결되고 상기 저전위 전압단에 타단이 연결된 제1커패시터와, 상기 스위칭 트랜지스터의 제2전극에 일단이 연결되고 상기 구동 트랜지스터의 게이트전극에 타단이 연결된 제2커패시터를 포함하고,

상기 커넥션 트랜지스터는 제2스캔라인에 게이트전극이 연결되고 상기 구동트랜지스터의 게이트전극에 제1전극이 연결되고 상기 구동 트랜지스터의 제1전극에 제2전극이 연결되며,

상기 제1보상 트랜지스터는 제3스캔라인에 게이트전극이 연결되고 고전위 전압단에 제1전극이 연결되고 상기 구동 트랜지스터의 제1전극에 제2전극이 연결되며,

상기 제2보상 트랜지스터는 제4스캔라인에 게이트전극이 연결되고 상기 저전위 전압단에 제1전극이 연결되고 상기 구동 트랜지스터의 제2전극에 제2전극이 연결되며,

상기 발광제어 트랜지스터는 제5스캔라인에 게이트전극이 연결되고 상기 구동 트랜지스터의 제2전극에 제1전극이 연결되고 상기 유기 발광다이오드의 애노드전극에 제2전극이 연결된 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

스위칭 트랜지스터, 커넥션 트랜지스터 및 제1보상 트랜지스터를 턴온시키는 초기화 단계;

상기 스위칭 트랜지스터와 상기 커넥션 트랜지스터를 턴온시킨 상태에서 상기 구동 트랜지스터의 소오스전극에 공급되는 고전위 전압이 차단되도록 상기 제1보상 트랜지스터를 턴오프시키고, 상기 구동 트랜지스터의 드레인전극에 저전위 전압이 공급되도록 제2보상 트랜지스터를 턴온시키는 보상 단계;

상기 제2보상 트랜지스터를 턴온시킨 상태에서 상기 커넥션 트랜지스터를 턴오프시키고, 한 쌍의 커패시터에 데이터전압이 프로그래밍되도록 상기 제1보상 트랜지스터를 턴온시키는 프로그래밍 단계; 및

상기 스위칭 트랜지스터와 상기 제2보상 트랜지스터를 턴오프시키고, 유기 발광다이오드가 상기 구동 트랜지스터를 통해 흐르는 구동전류에 의해 발광하도록 발광제어 트랜지스터를 턴온시키는 발광 단계를 포함하는 유기전계발광표시장치의 구동방법.

청구항 9

제8항에 있어서,

상기 한 쌍의 커패시터 중 하나의 양단 전압은

상기 프로그래밍 구간을 미포함하는 상기 초기화 단계, 상기 보상 단계 및 상기 발광 단계 동안 상기 저전위 전압을 유지하는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 10

제8항에 있어서,

상기 커넥션 트랜지스터는

상기 초기화 단계 및 상기 보상 단계 동안 상기 구동 트랜지스터를 다이오드 커넥션으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

명세서

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어진다.

[0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0005] 유기전계발광표시장치는 서브 픽셀 내에 포함된 구동 트랜지스터의 문턱전압이 이동하기 때문에 시간에 따라 구동전류가 낮아져 소자의 수명이 감소한다. 이에 따라, 종래에는 구동 트랜지스터의 문턱전압 이동 특성에 대한 보상을 수행하기 위해 보상 회로를 사용한다.

[0006] 그런데, 종래 보상 회로 구조는 초기화 구간을 포함하는 구간부터 화소 회로에 미세 전류가 흐름에 따라 구동 트랜지스터의 게이트전극 및 소오스전극 간의 전압(V_{gs})에 변동이 발생하여 부정확한 보상이 이루어지므로 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0007] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 구동 트랜지스터의 게이트전극 및 소오스전극 간의 전압 변동을 방지하고 구동 트랜지스터의 문턱전압 이동 특성을 효율적으로 보상할 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 것이다.

과제의 해결 수단

[0008] 상술한 과제 해결 수단으로 본 발명은 유기 발광다이오드; 유기 발광다이오드에 구동전류를 공급하는 구동 트랜지스터; 구동 트랜지스터의 드레인전극과 게이트전극을 다이오드 커넥션으로 형성하는 커넥션 트랜지스터; 구동 트랜지스터의 게이트전극에 데이터전압을 공급하는 한 쌍의 커패시터; 한 쌍의 커패시터에 데이터전압을 공급하는 스위칭 트랜지스터; 구동 트랜지스터의 드레인전극에 공급되는 고전위 전압을 제1구간 동안 차단하는 제1보상 트랜지스터; 및 구동 트랜지스터의 드레인전극에 제1구간 및 제1구간과 연속하는 제2구간 동안 저전위 전압을 공급하는 제2보상 트랜지스터를 포함하는 유기전계발광표시장치를 제공한다.

[0009] 제1보상 트랜지스터는 한 쌍의 커패시터에 데이터전압이 프로그래밍 되기 전인 보상 구간만 턴오프되고, 제2보상 트랜지스터는 보상 구간부터 유기 발광다이오드가 발광하기 전인 프로그래밍 구간까지 턴온될 수 있다.

[0010] 한 쌍의 커패시터 중 하나의 양단 전압은 프로그래밍 구간을 미포함하는 구간 동안 저전위 전압을 유지할 수 있다.

[0011] 한 쌍의 커패시터 중 하나는 스위칭 트랜지스터의 드레인전극에 일단이 연결되고 저전위 전압단에 타단이 연결될 수 있다.

[0012] 제1보상 트랜지스터는 P 타입으로 구성되고, 제2보상 트랜지스터는 N 타입으로 구성될 수 있다.

[0013] 유기 발광다이오드의 발광을 제어하는 발광제어 트랜지스터를 더 포함할 수 있다.

[0014] 유기 발광다이오드는 발광제어 트랜지스터의 제2전극에 애노드전극이 연결되고 저전위 전압단에 캐소드전극이 연결되며, 스위칭 트랜지스터는 제1스캔라인에 게이트전극이 연결되고 데이터라인에 제1전극이 연결되며 한 쌍의 커패시터의 일단에 제2전극이 연결되며, 한 쌍의 커패시터는 스위칭 트랜지스터의 제2전극에 일단이 연결되

고 저전위 전압단에 타단이 연결된 제1커패시터와, 스위칭 트랜지스터의 제2전극에 일단이 연결되고 구동 트랜지스터의 게이트전극에 타단이 연결된 제2커패시터를 포함하고, 커넥션 트랜지스터는 제2스캔라인에 게이트전극이 연결되고 구동트랜지스터의 게이트전극에 제1전극이 연결되고 구동 트랜지스터의 제1전극에 제2전극이 연결되며, 제1보상 트랜지스터는 제3스캔라인에 게이트전극이 연결되고 고전위 전압단에 제1전극이 연결되고 구동 트랜지스터의 제1전극에 제2전극이 연결되며, 제2보상 트랜지스터는 제4스캔라인에 게이트전극이 연결되고 저전위 전압단에 제1전극이 연결되고 구동 트랜지스터의 제2전극에 제2전극이 연결되며, 발광제어 트랜지스터는 제5스캔라인에 게이트전극이 연결되고 구동 트랜지스터의 제2전극에 제1전극이 연결되고 유기 발광다이오드의 애노드전극에 제2전극이 연결될 수 있다.

[0015] 다른 측면에서 본 발명은 스위칭 트랜지스터, 커넥션 트랜지스터 및 제1보상 트랜지스터를 턴온시키는 초기화 단계; 스위칭 트랜지스터와 커넥션 트랜지스터를 턴온시킨 상태에서 구동 트랜지스터의 소오스전극에 공급되는 고전위 전압이 차단되도록 제1보상 트랜지스터를 턴오프시키고, 구동 트랜지스터의 드레인전극에 저전위 전압이 공급되도록 제2보상 트랜지스터를 턴온시키는 보상 단계; 제2보상 트랜지스터를 턴온시킨 상태에서 커넥션 트랜지스터를 턴오프시키고, 한 쌍의 커패시터에 데이터전압이 프로그래밍되도록 제1보상 트랜지스터를 턴온시키는 프로그래밍 단계; 및 스위칭 트랜지스터와 제2보상 트랜지스터를 턴오프시키고, 유기 발광다이오드가 구동 트랜지스터를 통해 흐르는 구동전류에 의해 발광하도록 발광제어 트랜지스터를 턴온시키는 발광 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

[0016] 한 쌍의 커패시터 중 하나의 양단 전압은 프로그래밍 구간을 미포함하는 초기화 단계, 보상 단계 및 발광 단계 동안 저전위 전압을 유지할 수 있다.

[0017] 커넥션 트랜지스터는 초기화 단계 및 보상 단계 동안 구동 트랜지스터를 다이오드 커넥션으로 형성할 수 있다.

발명의 효과

[0018] 본 발명은 초기화 구간부터 화소 회로 내에 미세 전류가 흐르는 문제를 억제하고 구동 트랜지스터의 게이트전극 및 소오스전극 간의 전압 변동을 방지하고 구동 트랜지스터의 문턱전압 이동 특성을 효율적으로 보상할 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

도면의 간단한 설명

[0019] 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 구성도.

도 2는 서브 픽셀의 개략적인 회로 구성 예시도.

도 3은 본 발명의 실시예에 따라 구체화된 서브 픽셀의 회로 구성 예시도.

도 4는 도 3에 도시된 서브 픽셀의 구동 파형 예시도.

도 5 내지 도 8은 도 3에 도시된 서브 픽셀의 구간별 동작 상태를 설명하기 위한 도면들.

도 9는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법을 개략적으로 설명하기 위한 흐름도.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0021] 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 구성도이고, 도 2는 서브 픽셀의 개략적인 회로 구성 예시도 이다.

[0022] 도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 유기전계발광표시장치에는 타이밍 제어부(110), 데이터 구동부(130), 스캔 구동부(120) 및 표시 패널(160)이 포함된다.

[0023] 타이밍 제어부(110)는 외부로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터 구동부(130)와 스캔 구동부(120)의 동작 타이밍을 제어한다. 타이밍 제어부(110)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍 제어부(110)에서 생성되는 제어신호들에는 스캔 구동부(120)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(130)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다.

다.

- [0024] 스캔 구동부(120)는 타이밍 제어부(110)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트 구동전압의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔 구동부(120)는 표시 패널(160)에 포함된 서브 픽셀들(SP)에 연결된 스캔라인들(SL1 ~ SLm)을 통해 스캔신호를 공급한다.
- [0025] 데이터 구동부(130)는 타이밍 제어부(110)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(110)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터 구동부(130)는 데이터신호(DATA)를 감마 기준전압으로 변환한다. 데이터 구동부(130)는 표시 패널(160)에 포함된 서브 픽셀들(SP)에 연결된 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 공급한다.
- [0026] 표시 패널(160)은 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. 서브 픽셀들(SP)에는 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀이 포함되고 경우에 따라 백색 서브 픽셀이 포함되기도 한다. 한편, 백색 서브 픽셀이 포함된 표시 패널(160)은 각 서브 픽셀들(SP)의 발광층이 적색, 녹색 및 청색을 발광하지 않고 백색을 발광할 수 있다. 이 경우, 백색으로 발광된 광은 RGB 컬러필터에 의해 적색, 녹색 및 청색으로 변환된다. 다만, 백색 서브 픽셀은 백색 광을 그대로 출사하므로 컬러필터가 미 포함된다.
- [0027] 한편, 표시 패널(160)에 포함된 서브 픽셀은 예컨대, 다음의 도 2와 같이 구성될 수 있다. 서브 픽셀은 제1 내지 제5스캔라인(SN1 ~ SN5)을 통해 공급된 제1 내지 제5스캔신호에 대응하여 초기화 구간, 보상 구간, 프로그래밍 구간 및 발광 구간의 순으로 동작한다.
- [0028] 서브 픽셀에는 스위칭 트랜지스터(M1), 구동 트랜지스터(MD), 한 쌍의 커패시터(C1, C2), 보상회로(CC), 제1보상 트랜지스터(M3), 제2보상 트랜지스터(MP), 발광 제어트랜지스터(M4) 및 유기 발광다이오드(OLED)가 포함된다.
- [0029] 스위칭 트랜지스터(M1)는 한 쌍의 커패시터(C1, C2)에 데이터전압을 공급하는 역할을 한다. 한 쌍의 커패시터(C1, C2)는 구동 트랜지스터(MD)의 게이트전극에 데이터전압을 공급하는 역할을 한다. 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류를 공급하는 역할을 한다. 제1보상 트랜지스터(M3)는 구동 트랜지스터(MD)의 드레인전극에 공급되는 고전위 전압을 제1구간 동안 차단하는 역할을 한다. 제2보상 트랜지스터(MP)는 구동 트랜지스터(MD)의 드레인전극에 제1구간 및 제1구간과 연속하는 제2구간 동안 저전위 전압을 공급하는 역할을 한다. 발광 제어트랜지스터(M4)는 구동 트랜지스터(MD)를 통해 출력된 구동전류를 제어하는 역할을 한다. 보상회로(CC)는 구동 트랜지스터(MD)의 드레인전극과 게이트전극을 다이오드 커넥션으로 형성하는 역할을 한다.
- [0030] 본 발명의 실시예는 초기화 단계에서 서브 픽셀을 구성하는 화소 회로에 미세 전류가 흐름에 따라 구동 트랜지스터(MD)의 게이트전극 및 소오스전극 간의 전압(Vgs)에 변동이 발생하여 부정확한 보상이 이루어지는 현상을 방지한다. 이를 위해, 본 발명의 실시예는 한 쌍의 커패시터(C1, C2), 제1보상 트랜지스터(M3) 및 제2보상 트랜지스터(MP)를 구비한다.
- [0031] 한 쌍의 커패시터(C1, C2)는 이들 중 하나의 양단 전압이 프로그래밍 구간을 미포함하는 초기화 구간, 보상 구간 및 발광 구간 동안 저전위 전압을 유지한다. 제1보상 트랜지스터(M3)는 구동 트랜지스터(MD)의 드레인전극에 공급되는 고전위 전압을 제1구간인 보상 구간 동안 차단한다. 제2보상 트랜지스터(MP)는 구동 트랜지스터(MD)의 드레인전극에 제1구간 및 제1구간과 연속하는 제2구간인 보상 구간 및 프로그래밍 구간 동안 저전위 전압을 공급한다.
- [0032] 이하, 본 발명의 실시예에 따른 유기전계발광표시장치에 대해 구체적으로 설명한다.
- [0033] 도 3은 본 발명의 실시예에 따라 구체화된 서브 픽셀의 회로 구성 예시도 이다.
- [0034] 서브 픽셀에는 유기 발광다이오드(OLED), 스위칭 트랜지스터(M1), 한 쌍의 커패시터(C1, C2), 커넥션 트랜지스터(M2), 제1보상 트랜지스터(M3), 구동 트랜지스터(MD), 제2보상 트랜지스터(MP), 발광 제어 트랜지스터(M4)가 포함된다.
- [0035] 유기 발광다이오드(OLED)는 발광제어 트랜지스터(M4)의 제2전극에 애노드전극이 연결되고 저전위 전압단(ELVS S)에 캐소드전극이 연결된다.
- [0036] 스위칭 트랜지스터(M1)는 제1스캔라인(SN1)에 게이트전극이 연결되고 제1데이터라인(DL1)에 제1전극이 연결되며 한 쌍의 커패시터(C1, C2)의 일단에 제2전극이 연결된다.
- [0037] 한 쌍의 커패시터(C1, C2)는 스위칭 트랜지스터(M1)의 제2전극이 되는 제1노드(A)에 일단이 연결되고 저전위 전

압단(ELVSS)에 타단이 연결된 제1커패시터(C1)와, 스위칭 트랜지스터(M1)의 제2전극이 되는 제1노드(A)에 일단이 연결되고 구동 트랜지스터(MD)의 게이트전극이 되는 제2노드(B)에 타단이 연결된 제2커패시터(C2)를 포함한다. 위와 같은 연결구조에 따라, 한 쌍의 커패시터(C1, C2) 중 하나인 제1커패시터(C1)의 양단 전압은 프로그래밍 구간을 미포함하는 구간 동안 저전위 전압을 유지한다.

- [0038] 구동 트랜지스터(MD)는 제2커패시터(C2)의 타단에 게이트전극이 연결되고 제1보상 트랜지스터(M3)의 제2전극에 제1전극이 연결되며 제2보상 트랜지스터(MP)의 제2전극에 제2전극이 연결된다.
- [0039] 커넥션 트랜지스터(M2)는 제2스캔라인(SN2)에 게이트전극이 연결되고 구동트랜지스터(MD)의 게이트전극이 되는 제2노드(B)에 제1전극이 연결되고 구동 트랜지스터(MD)의 제1전극이 되는 제3노드(C)에 제2전극이 연결된다.
- [0040] 제1보상 트랜지스터(M3)는 제3스캔라인(SN3)에 게이트전극이 연결되고 고전위 전압단(ELVSS)에 제1전극이 연결되고 구동 트랜지스터(MD)의 제1전극이 되는 제3노드(C)에 제2전극이 연결된다. 제1보상 트랜지스터(M3)는 한 쌍의 커패시터(C1, C2)에 데이터전압이 프로그래밍 되기 전인 보상 구간만 턴오프된다. 제1보상 트랜지스터(M3)는 P 타입으로 구성된다.
- [0041] 제2보상 트랜지스터(MP)는 제4스캔라인(SN4)에 게이트전극이 연결되고 저전위 전압단(ELVSS)에 제1전극이 연결되고 구동 트랜지스터(MD)의 제2전극이 되는 제4노드(D)에 제2전극이 연결된다. 제2보상 트랜지스터(MP)는 보상 구간부터 유기 발광다이오드(OLED)가 발광하기 전인 프로그래밍 구간까지 턴온된다. 제2보상 트랜지스터(MP)는 N 타입으로 구성된다.
- [0042] 발광 제어 트랜지스터(M4)는 제5스캔라인(SN5)에 게이트전극이 연결되고 구동 트랜지스터(MD)의 제2전극에 제1전극이 연결되고 유기 발광다이오드(OLED)의 애노드전극에 제2전극이 연결된다.
- [0043] 위의 설명에서 제1전극과 제2전극은 소오스전극과 드레인전극으로 정의된다. 그러나 구조에 따라 제1전극과 제2전극은 드레인전극과 소오스전극으로 정의될 수도 있다.
- [0044] 이하, 구동 파형 및 구간별 동작 상태를 참조하여 앞서 설명된 서브 픽셀의 동작에 대해 설명하되, 도 3을 함께 참조한다.
- [0045] 도 4는 도 3에 도시된 서브 픽셀의 구동 파형 예시도이며, 도 5 내지 도 8은 도 3에 도시된 서브 픽셀의 구간별 동작 상태를 설명하기 위한 도면들이다.
- [0046] [초기화 구간: Rest]- 도 5
- [0047] 제1스캔라인(SN1)을 통해 로직하이의 제1스캔신호가 공급된다. 스위칭 트랜지스터(M1)는 제1스캔신호에 의해 턴온된다. 제1데이터라인(DL1)에는 저전위 전압(GND)에 대응되는 리셋전압이 공급된다. 스위칭 트랜지스터(M1)가 턴온됨에 따라 제1노드(A)에는 저전위 전압(GND)에 대응되는 리셋전압이 공급된다.
- [0048] 제2스캔라인(SN2)을 통해 로직하이의 제2스캔신호가 공급된다. 커넥션 트랜지스터(M2)는 제2스캔신호에 의해 턴온된다. 커넥션 트랜지스터(M2)가 턴온됨에 따라 제2노드(B)와 제3노드(C)는 전기적으로 연결된 상태가 되고 구동 트랜지스터(MD)는 다이오드 커넥션 상태가 된다.
- [0049] 제3스캔라인(SN3)을 통해 로직로우의 제3스캔신호가 공급된다. 제1보상 트랜지스터(M3)는 제3스캔신호에 의해 턴온된다. 제1보상 트랜지스터(M3)가 턴온됨에 따라 고전위 전압은 제3노드(C), 제2노드(B) 및 한 쌍의 커패시터(C1, C2)를 거쳐 저전위 전압단(ELVSS)을 통해 흐르게 된다. 이에 따라, 한 쌍의 커패시터(C1, C2)는 초기화된다.
- [0050] 한편, 초기화 구간(Reset)에서 제2보상 트랜지스터(MP), 발광제어 트랜지스터(M4)는 턴오프 상태를 유지한다. 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류(I_D)를 미공급하는 상태를 유지한다. 유기 발광다이오드(OLED)에 흐르는 전압(V_{oled}) 및 전류(I_{oled})는 문턱전압 이하이다. 그러므로, 유기 발광다이오드(OLED)는 비발광 상태를 유지한다.
- [0051] [보상 구간: Compensation]- 도 6
- [0052] 제1스캔라인(SN1)을 통해 공급된 로직하이의 제1스캔신호는 이전과 동일하게 유지된다. 스위칭 트랜지스터(M1)는 제1스캔신호에 의해 턴온 상태가 유지된다. 제1데이터라인(DL1)에는 저전위 전압(GND)에 대응되는 리셋전압이 공급된다. 스위칭 트랜지스터(M1)가 턴온됨에 따라 제1노드(A)에는 저전위 전압(GND)에 대응되는 소스 리셋전압이 공급된다.

- [0053] 제2스캔라인(SN2)을 통해 로직하이의 제2스캔신호는 이전과 동일하게 유지된다. 커넥션 트랜지스터(M2)는 제2스캔신호에 의해 턴온 상태가 유지된다. 커넥션 트랜지스터(M2)가 턴온됨에 따라 제2노드(B)와 제3노드(C)는 전기적으로 연결된 상태가 되고 구동 트랜지스터(MD)는 다이오드 커넥션 상태가 된다.
- [0054] 제3스캔라인(SN3)을 통해 로직하이의 제3스캔신호가 공급된다. 제1보상 트랜지스터(M3)는 제3스캔신호에 의해 턴오프된다. 제1보상 트랜지스터(M3)가 턴오프됨에 따라 제3노드(C), 제2노드(B) 및 한 쌍의 커패시터(C1, C2)에 공급되는 고전위 전압은 차단된다.
- [0055] 제4스캔라인(SN4)을 통해 로직하이의 제4스캔신호가 공급된다. 제2보상 트랜지스터(MP)는 제4스캔신호에 의해 턴온된다. 제2보상 트랜지스터(MP)가 턴온됨에 따라 구동 트랜지스터(MD)의 제2전극이 되는 제4노드(D)에는 저전위 전압이 공급된다. 제1노드(A)에는 저전위 전압(GND)에 대응되는 소스 리셋전압이 공급되고 제4노드(D)에는 저전위 전압이 공급된다. 이 상태에서 제2커패시터(C2)를 통해 제2노드(B)에 공급되는 전압은 구동 트랜지스터(MD)의 문턱전압(V_{th})을 정의하게 된다.
- [0056] 한편, 보상 구간(Compensation)에서 발광제어 트랜지스터(M4)는 턴오프 상태를 유지한다. 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류(I_D)를 미공급하는 상태를 유지한다. 유기 발광다이오드(OLED)에 흐르는 전압(V_{oled}) 및 전류(I_{oled})는 문턱전압 이하이다. 그러므로, 유기 발광다이오드(OLED)는 비발광 상태를 유지한다.
- [0057] [프로그래밍 구간: Data Write-in]- 도 7
- [0058] 제1스캔라인(SN1)을 통해 공급된 로직하이의 제1스캔신호는 이전과 동일하게 유지된다. 스위칭 트랜지스터(M1)는 제1스캔신호에 의해 턴온 상태가 유지된다. 제1데이터라인(DL1)에는 구동전압(V_{drv})이 공급된다. 스위칭 트랜지스터(M1)가 턴온됨에 따라 제1노드(A)에는 구동전압(V_{drv})이 공급된다.
- [0059] 제2스캔라인(SN2)을 통해 로직로우의 제2스캔신호가 공급된다. 커넥션 트랜지스터(M2)는 제2스캔신호에 의해 턴오프 된다. 커넥션 트랜지스터(M2)가 턴오프됨에 따라 구동 트랜지스터(MD)의 다이오드 커넥션 상태는 해지 된다.
- [0060] 제3스캔라인(SN3)을 통해 로직로우의 제3스캔신호가 공급된다. 제1보상 트랜지스터(M3)는 제3스캔신호에 의해 턴온된다. 제1보상 트랜지스터(M3)가 턴온됨에 따라 구동 트랜지스터(MD)의 제1전극에는 고전위 전압이 공급된다.
- [0061] 제4스캔라인(SN4)을 통해 공급된 로직하이의 제4스캔신호는 이전과 동일하게 유지된다. 제2보상 트랜지스터(MP)는 제4스캔신호에 의해 턴온 상태가 유지된다. 제2보상 트랜지스터(MP)가 턴온 상태를 유지하게 됨에 따라 구동 트랜지스터(MD)의 제2전극이 되는 제4노드(D)에는 저전위 전압이 공급된다. 제3노드(C)에는 고전위 전압이 공급되고 제4노드(D)에는 저전위 전압이 공급된다. 이 상태에서 제2커패시터(C2)에는 구동전압(V_{drv})이 데이터 전압으로 차징된다.
- [0062] 제1노드(A)와 제2노드(B)의 양단 전압은 구동전압(V_{drv})과 동일하게 되므로, 구동 트랜지스터의 게이트전극에 공급되는 게이트전압(V_g)은 $V_g = V_{drv} + |V_{th}|$ 로 정의된다.
- [0063] 한편, 프로그래밍 구간(Data Write-in)에서 발광제어 트랜지스터(M4)는 턴오프 상태를 유지한다. 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류(I_D)를 미공급하는 상태를 유지한다. 유기 발광다이오드(OLED)에 흐르는 전압(V_{oled}) 및 전류(I_{oled})는 유기 발광다이오드(OLED)의 문턱전압 이하이다. 그러므로, 유기 발광다이오드(OLED)는 비발광 상태를 유지한다.
- [0064] [발광 구간: Emission]- 도 8
- [0065] 제1스캔라인(SN1)을 통해 로직로우의 제1스캔신호가 공급된다. 스위칭 트랜지스터(M1)는 제1스캔신호에 의해 턴오프된다. 제1데이터라인(DL1)에는 저전위 전압(GND)에 대응되는 리셋전압이 공급된다. 그러나, 스위칭 트랜지스터(M1)가 턴오프됨에 따라 제1데이터라인(DL1)을 통해 공급되는 리셋전압은 차단된다.
- [0066] 제2스캔라인(SN2)을 통해 공급된 로직로우의 제2스캔신호는 이전과 동일하게 유지된다. 커넥션 트랜지스터(M2)는 제2스캔신호에 의해 턴오프 상태가 유지된다.
- [0067] 제3스캔라인(SN3)을 통해 로직로우의 제3스캔신호가 공급된다. 제1보상 트랜지스터(M3)는 제3스캔신호에 의해 턴온된다. 제1보상 트랜지스터(M3)가 턴온됨에 따라 구동 트랜지스터(MD)의 제1전극에는 고전위 전압이 공급된

다.

[0068] 제4스캔라인(SN4)을 통해 공급된 로직로우의 제4스캔신호가 공급된다. 제2보상 트랜지스터(MP)는 제4스캔신호에 의해 턴오프된다. 제2보상 트랜지스터(MP)가 턴오프됨에 따라 제4노드(D)에 공급된 저전위 전압은 차단된다.

[0069] 제5스캔라인(SN5)을 통해 로직하이의 제5스캔신호가 공급된다. 발광제어 트랜지스터(M4)는 제5스캔신호에 의해 턴온된다. 발광제어 트랜지스터(M4)가 턴온됨에 따라 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류(I_D)를 공급하게 된다.

[0070] 구동 트랜지스터(MD)로부터 구동전류(I_D)가 출력됨에 따라 유기 발광다이오드(OLED)에 흐르는 전압(V_{oled}) 및 전류(I_{oled})는 유기 발광다이오드(OLED)의 문턱전압 이상이다. 그러므로, 유기 발광다이오드(OLED)는 빛을 발광하게 된다.

[0071] 한편, 발광 구간 동안 유기 발광다이오드(OLED)를 통해 흐르는 구동전류(I_{oled})를 수식으로 표현하면 다음과 같다.

[0072] [수학식 1]

$$\begin{aligned} I_{oled} &= \frac{1}{2} \cdot k \cdot (V_{GS} - V_{th})^2 \\ &= \frac{1}{2} \cdot k \cdot (V_{drv} + V_{th} - V_{th})^2 \\ &= \frac{1}{2} \cdot k \cdot (V_{drv})^2 \end{aligned}$$

[0073]

[0074] 위의 수학식 1에서, V_{gs} 는 구동 트랜지스터(MD)의 게이트전극과 소오스전극 간의 전압(또는 전위차)를 의미하고, V_{th} 는 구동 트랜지스터(MD)의 문턱전압을 의미하며, k 는 구동 트랜지스터(MD)의 전류 이동도 및 기생 용량 등에 의해 결정되는 상수값을 의미한다.

[0075] 위의 설명에서 알 수 있듯이, 본 발명의 실시예는 프로그래밍 구간(Data Write-in)을 제외한 초기화, 보상 및 발광 구간(Rest, Compensation, Emission) 동안 저전위 전압(GND)에 대응되는 리셋전압을 공급한다. 그리고 구동 트랜지스터(MD)의 문턱전압을 정의하는 보상 구간(Compensation) 동안 고전위 전압이 구동 트랜지스터(MD)의 소오스전극으로 유입되는 경로를 차단한다. 그리고 구동 트랜지스터(MD)의 문턱전압을 정의하는 보상 구간(Compensation)과 프로그래밍 구간(Data Write-in) 동안 구동 트랜지스터(MD)의 드레인전극 단에 저전위 전압을 공급한다.

[0076] 위와 같은 동작에 따라, 본 발명의 실시예는 화소 회로에 포함된 트랜지스터의 기준전압을 저전위 전압으로 유지하므로 초기화 구간부터 화소 회로 내에 미세 전류가 흐르는 문제를 억제할 수 있게 된다. 그리고 위와 같은 동작에 따라, 구동 트랜지스터(MD)의 게이트전극 및 소오스전극 간의 전압(V_{gs})이 미변동하므로 정확한 보상이 이루어진다. 그리고 위와 같은 동작에 따라, 구동 트랜지스터(MD)의 문턱전압 이동 특성을 효율적으로 보상할 수 있다.

[0077] 이하, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법에 대해 설명하되, 설명의 이해를 돕기 위해 도 1 내지 도 8을 함께 참조한다.

[0078] 도 9는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법을 개략적으로 설명하기 위한 흐름도이다.

[0079] 먼저, 스위칭 트랜지스터(M1), 커넥션 트랜지스터(M2) 및 제1보상 트랜지스터(M3)를 턴온시킨다.(S110)

[0080] 스위칭 트랜지스터(M1)가 턴온됨에 따라 제1노드(A)에는 저전위 전압(GND)에 대응되는 리셋전압이 공급된다. 커넥션 트랜지스터(M2)가 턴온됨에 따라 제2노드(B)와 제3노드(C)는 전기적으로 연결된 상태가 되고 구동 트랜지스터(MD)는 다이오드 커넥션 상태가 된다. 제1보상 트랜지스터(M3)가 턴온됨에 따라 고전위 전압은 제3노드(C), 제2노드(B) 및 한 쌍의 커패시터(C1, C2)를 거쳐 저전위 전압단(ELVSS)을 통해 흐르게 된다. 이에 따라, 한 쌍의 커패시터(C1, C2)는 초기화된다.

[0081] 다음, 스위칭 트랜지스터(M1)와 커넥션 트랜지스터(M2)를 턴온시킨 상태에서 구동 트랜지스터(MD)의 소오스전극

에 공급되는 고전위 전압이 차단되도록 제1보상 트랜지스터(M3)를 턴오프시키고, 구동 트랜지스터(MD)의 드레인전극에 저전위 전압이 공급되도록 제2보상 트랜지스터(MP)를 턴온시킨다.(S120)

[0082] 제1보상 트랜지스터(M3)가 턴오프됨에 따라 제3노드(C), 제2노드(B) 및 한 쌍의 커패시터(C1, C2)에 공급되는 고전위 전압은 차단된다. 제2보상 트랜지스터(MP)가 턴온됨에 따라 구동 트랜지스터(MD)의 제2전극이 되는 제4노드(D)에는 저전위 전압이 공급된다. 제1노드(A)에는 저전위 전압(GND)에 대응되는 소스 리셋전압이 공급되고 제4노드(D)에는 저전위 전압이 공급된다. 이 상태에서 제2커패시터(C2)를 통해 제2노드(B)에 공급되는 전압은 구동 트랜지스터(MD)의 문턱전압(V_{th})을 정의하게 된다.

[0083] 다음, 제2보상 트랜지스터(MP)를 턴온시킨 상태에서 커넥션 트랜지스터(M2)를 턴오프시키고, 한 쌍의 커패시터(C1, C2)에 데이터전압이 프로그래밍되도록 제1보상 트랜지스터(M3)를 턴온시킨다.(S130)

[0084] 커넥션 트랜지스터(M2)가 턴오프됨에 따라 구동 트랜지스터(MD)의 다이오드 커넥션 상태는 해지 된다. 제1보상 트랜지스터(M3)가 턴온됨에 따라 구동 트랜지스터(MD)의 제1전극에는 고전위 전압이 공급된다. 그리고 제2보상 트랜지스터(MP)가 턴온 상태를 유지하게 됨에 따라 구동 트랜지스터(MD)의 제2전극이 되는 제4노드(D)에는 저전위 전압이 공급된다. 제3노드(C)에는 고전위 전압이 공급되고 제4노드(D)에는 저전위 전압이 공급된다. 이 상태에서 제2커패시터(C2)에는 구동전압(V_{drv})이 데이터전압으로 차장된다. 이때, 제1노드(A)와 제2노드(B)의 양단 전압은 구동전압(V_{drv})과 동일하게 되므로, 구동 트랜지스터의 게이트전극에 공급되는 게이트전압(V_g)은 $V_g = V_{drv} + |V_{th}|$ 로 정의된다.

[0085] 다음, 스위칭 트랜지스터(M1)와 제2보상 트랜지스터(MP)를 턴오프시키고, 유기 발광다이오드(OLED)가 구동 트랜지스터(MD)를 통해 흐르는 구동전류에 의해 발광하도록 발광제어 트랜지스터(M4)를 턴온시킨다.(S140)

[0086] 제1보상 트랜지스터(M3)가 턴온됨에 따라 구동 트랜지스터(MD)의 제1전극에는 고전위 전압이 공급된다. 제2보상 트랜지스터(MP)가 턴오프됨에 따라 제4노드(D)에 공급된 저전위 전압은 차단된다. 발광제어 트랜지스터(M4)가 턴온됨에 따라 구동 트랜지스터(MD)는 유기 발광다이오드(OLED)에 구동전류를 공급하게 된다. 구동 트랜지스터(MD)로부터 구동전류가 출력됨에 따라 유기 발광다이오드(OLED)에 흐르는 전압(V_{oled}) 및 전류(I_{oled})는 유기 발광다이오드(OLED)의 문턱전압 이상이다. 그러므로, 유기 발광다이오드(OLED)는 빛을 발광하게 된다.

[0087] 이상 본 발명은 초기화 구간부터 화소 회로 내에 미세 전류가 흐르는 문제를 억제하고 구동 트랜지스터의 게이트전극 및 소오스전극 간의 전압(V_{gs}) 변동을 방지하고, 구동 트랜지스터의 문턱전압 이동 특성을 효율적으로 보상할 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

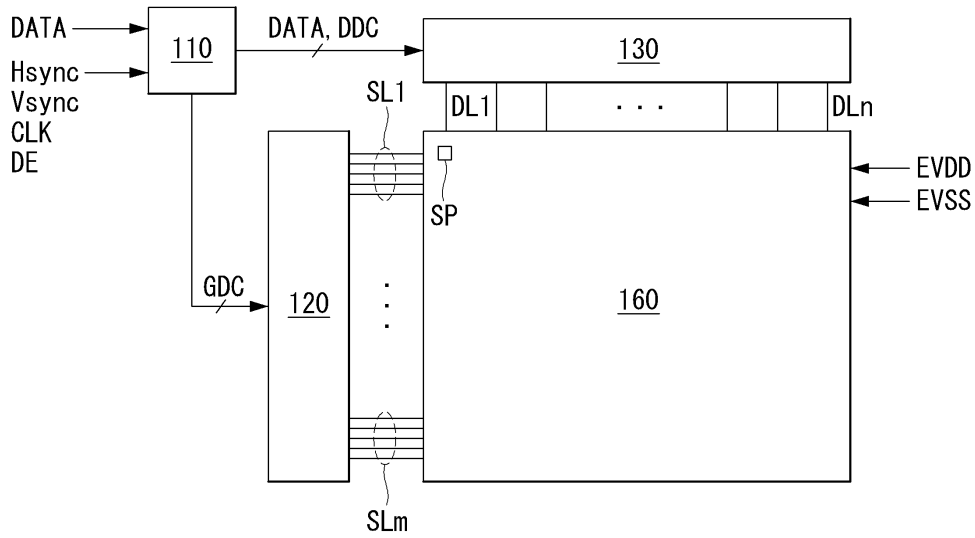
[0088] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

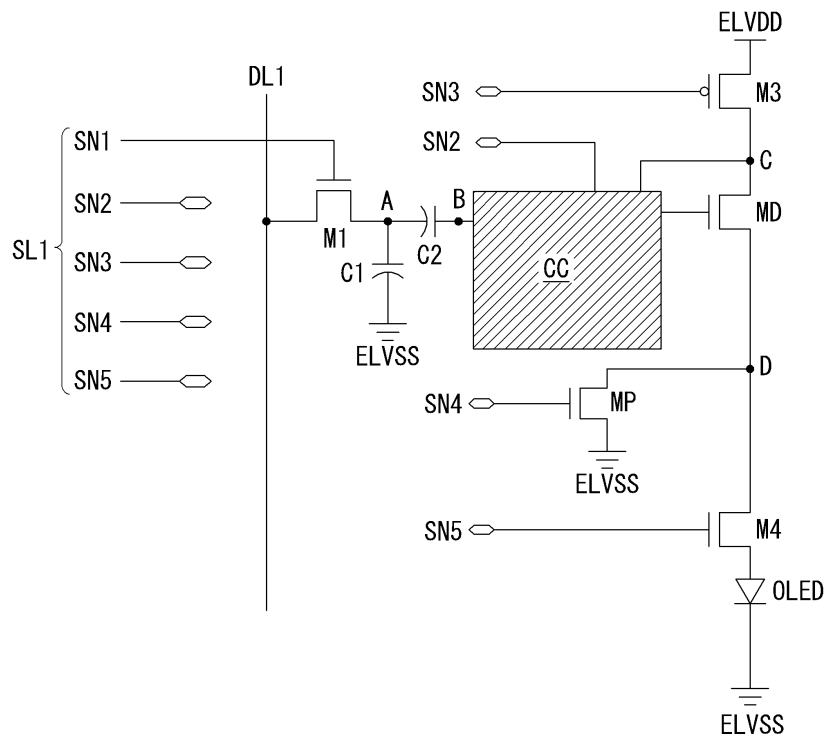
[0089]	110: 타이밍 제어부	130: 데이터 구동부
	120: 스캔 구동부	160: 표시 패널
	OLED: 유기 발광다이오드	M1: 스위칭 트랜지스터
	C1, C2: 한 쌍의 커패시터	M2: 커넥션 트랜지스터
	M3: 제1보상 트랜지스터	MD: 구동 트랜지스터
	MP: 제2보상 트랜지스터	M4: 발광 제어 트랜지스터

도면

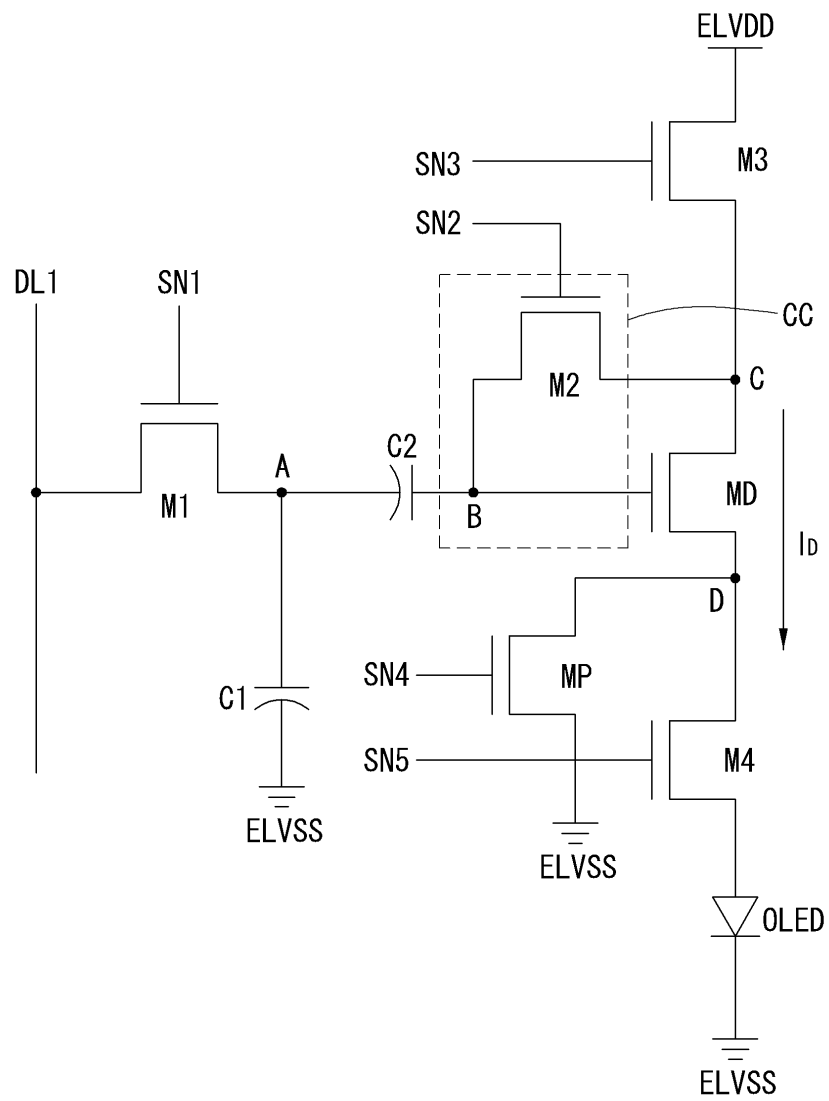
도면1



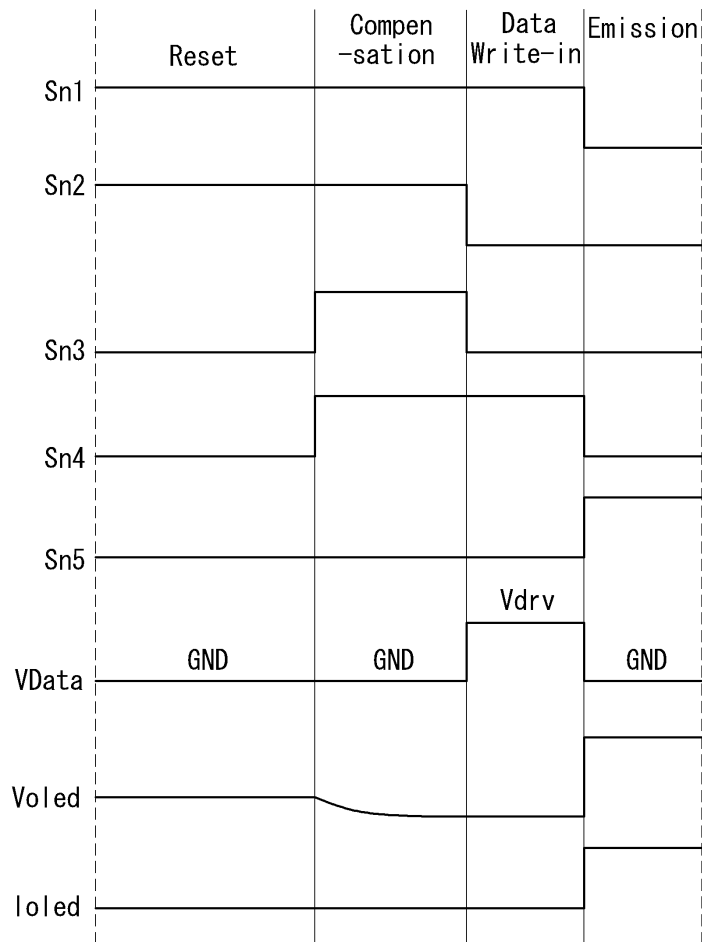
도면2



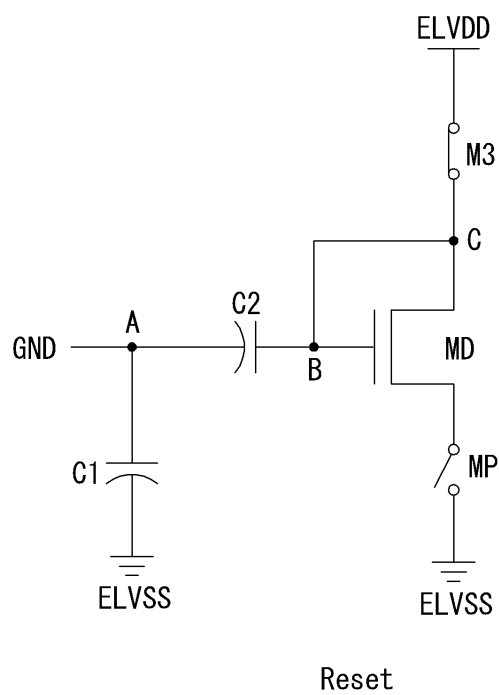
도면3



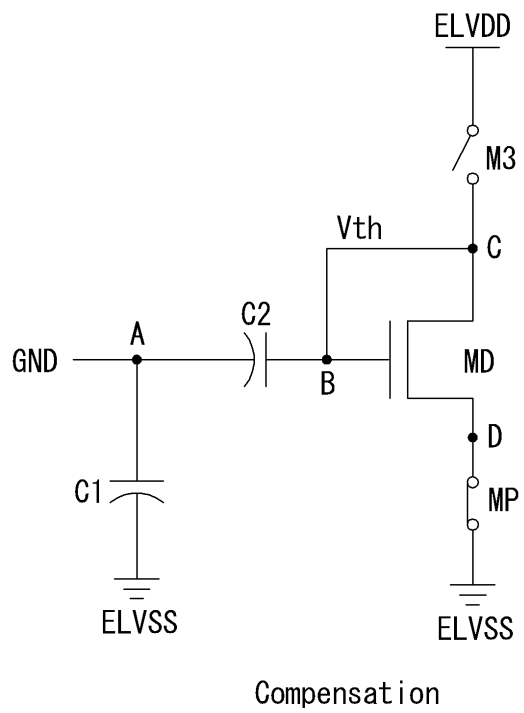
도면4



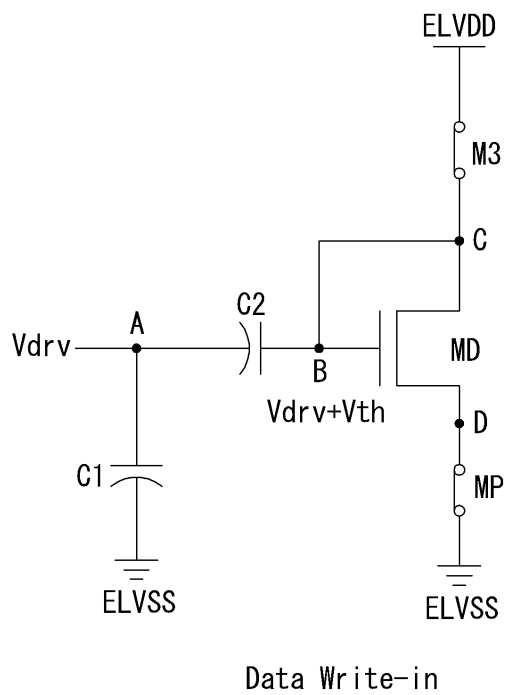
도면5



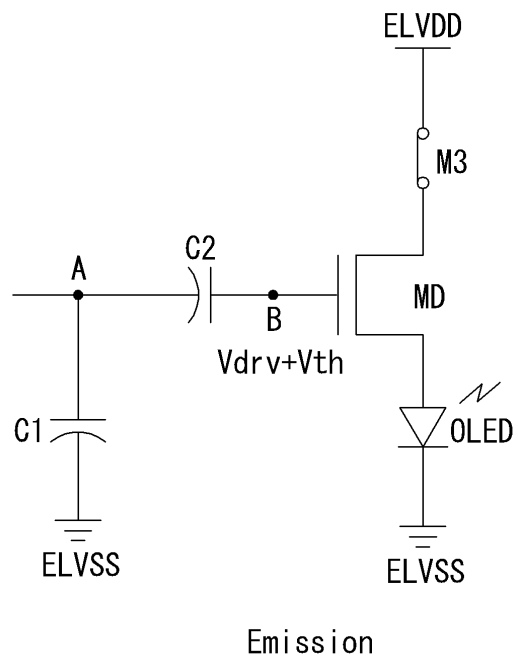
도면6



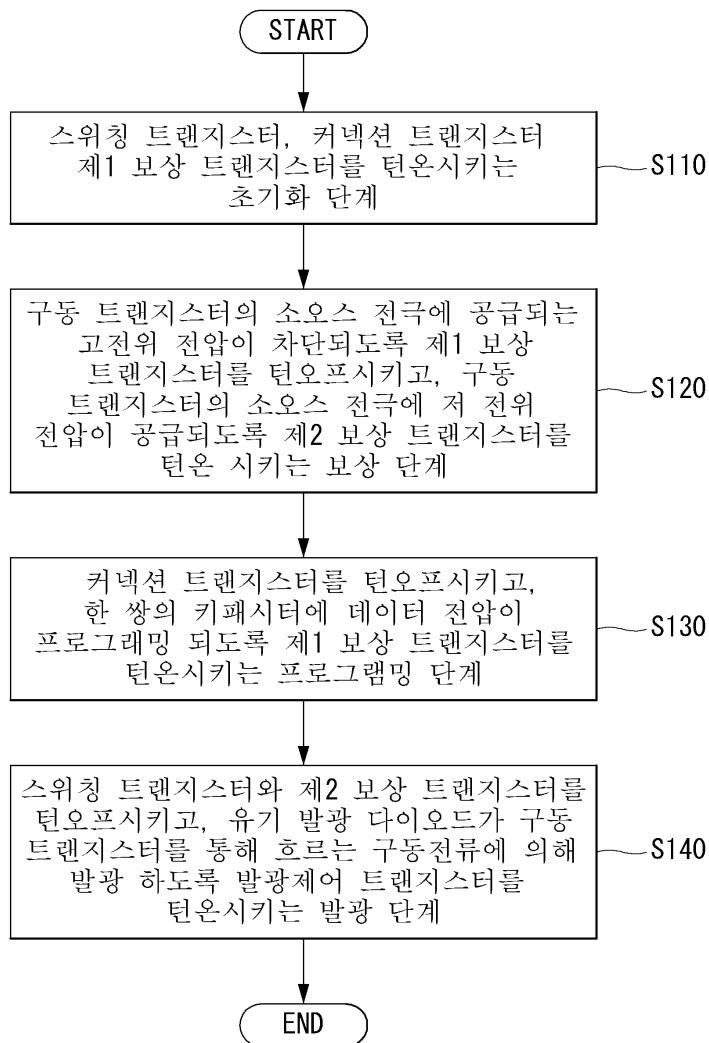
도면7



도면8



도면9



专利名称(译)	有机发光显示装置及其驱动方法		
公开(公告)号	KR1020140068559A	公开(公告)日	2014-06-09
申请号	KR1020120136180	申请日	2012-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM TAE HYUNG 김태형		
发明人	김태형		
IPC分类号	G09G3/3233 G09G3/30		
CPC分类号	G09G3/3233 G09G2330/028 G09G2300/0417 G09G2310/0251 G09G2310/0262		
其他公开文献	KR101977249B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机发光显示装置，包括：有机发光二极管；驱动晶体管，用于向有机发光二极管提供驱动电流；连接晶体管，用于形成具有二极管连接的驱动晶体管的漏电极和栅电极；一对电容器，用于向驱动晶体管的栅极提供数据电压；开关晶体管，用于向该对电容器提供数据电压；第一补偿晶体管，用于在第一间隔期间阻断提供给驱动晶体管的漏极的高电位电压；第二补偿晶体管，用于在第一间隔期间向驱动晶体管的漏极提供低电位电压，以及从第一间隔延续第二间隔。

