



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0067583
(43) 공개일자 2014년06월05일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0135013

(22) 출원일자 2012년11월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

곽상현

경기도 파주시 월롱면 덕은리 엘씨디로 201 101동1008호

(74) 대리인

특허법인천문

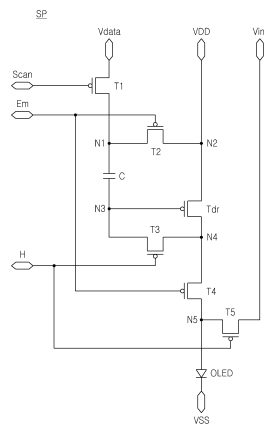
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기 발광 다이오드 표시장치 및 그 구동 방법

(57) 요약

본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압을 제1노드로 공급하는 제1트랜지스터; 고전위 전원 전압이 공급되는 제2노드와 상기 제1노드에 연결되며, 제1제어신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제2트랜지스터; 게이트 전극이 제3노드와 연결되고, 소스 전극 및 드레인 전극이 각각 상기 제2노드와 제4노드에 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 센싱하는 커패시터; 제2제어신호에 따라 상기 제3노드와 상기 제4노드를 연결하는 제3트랜지스터; 상기 제4노드와 제5노드에 연결되며, 상기 제1제어신호에 따라 상기 제4노드와 상기 제5노드를 연결하는 제4트랜지스터; 상기 제5노드에 연결되는 유기 발광 다이오드; 및 상기 제2제어신호에 따라 초기화 전압을 상기 제5노드로 공급하는 제5트랜지스터를 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

스캔 신호에 따라 데이터 전압을 제1노드로 공급하는 제1트랜지스터;

고전위 전원 전압이 공급되는 제2노드와 상기 제1노드에 연결되며, 제1제어신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제2트랜지스터;

게이트 전극이 제3노드와 연결되고, 소스 전극 및 드레인 전극이 각각 상기 제2노드와 제4노드에 연결되는 구동 트랜지스터;

상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 센싱하는 커패시터;

제2제어신호에 따라 상기 제3노드와 상기 제4노드를 연결하는 제3트랜지스터;

상기 제4노드와 제5노드에 연결되며, 상기 제1제어신호에 따라 상기 제4노드와 상기 제5노드를 연결하는 제4트랜지스터;

상기 제5노드에 연결되는 유기 발광 다이오드; 및

상기 제2제어신호에 따라 초기화 전압을 상기 제5노드로 공급하는 제5트랜지스터를 포함하는 유기 발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 상기 스캔 신호에 의해 턴 온 되고,

상기 제2 및 제4 트랜지스터는 제1제어 라인을 통해 인가되는 상기 제1제어 신호에 의해 턴 온 되고,

상기 제3 및 제5 트랜지스터는 제2제어 라인을 통해 인가되는 상기 제2제어신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 제5트랜지스터의 게이트 전극으로 상기 제2제어신호가 공급되고, 소스 전극으로 상기 초기화 전압이 공급되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 4

제 1 항에 있어서,

상기 제2 내지 제5 트랜지스터가 턴 온 되고, 상기 제1트랜지스터가 턴 오프 되면,

상기 제5노드로 상기 초기화 전압이 인가되며,

상기 제1 및 제2 노드가 연결되고, 상기 제4 및 제5 노드가 연결되고, 상기 제3 및 제4 노드가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 제1, 제3 및 제5 트랜지스터가 턴 온 되고, 상기 제2 및 제4 트랜지스터가 턴 오프 되면,

상기 제1노드로 상기 데이터 전압이 인가되며,

상기 제5노드로 상기 초기화 전압이 인가되며,

상기 제3 및 제4 노드가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 제3노드의 전압은 상기 고전위 전원 전압과 상기 구동 트랜지스터의 문턱 전압의 합인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 제2 및 제4 트랜지스터가 턴 온 되고, 제1, 제3 및 제5 트랜지스터가 턴 오프 되면,

상기 제1 및 제2 노드가 연결되고, 상기 제4 및 제5 노드가 연결되어 상기 유기 발광 다이오드가 발광하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 8

제1 내지 제5 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법에 있어서,

상기 제2 내지 제5 트랜지스터가 턴 온 되고, 상기 제1트랜지스터가 턴 오프 되는 동안, 상기 구동 트랜지스터의 소스 전극인 제2노드와 상기 커패시터의 일단인 제1노드가 연결되고, 상기 커패시터의 타단이며, 상기 구동 트랜지스터의 게이트 전극인 제3노드와 상기 구동 트랜지스터의 드레인 전극인 제4노드가 연결되며, 상기 제4노드와 상기 유기 발광 다이오드의 애노드 전극인 제5노드가 연결되며, 상기 제5트랜지스터로 공급되는 초기화 전압이 상기 제5노드로 인가되는 단계;

상기 제1, 제3 및 제5 트랜지스터가 턴 온 되고, 상기 제2 및 제4 트랜지스터가 턴 오프 되는 동안, 상기 제1트랜지스터로 공급되는 데이터 전압이 상기 제1노드로 인가되며, 상기 제5노드로 상기 초기화 전압이 인가되며, 상기 제3노드와 상기 제4노드가 연결되는 단계; 및

상기 제2 및 제4 트랜지스터가 턴 온 되고, 제1, 제3 및 제5 트랜지스터가 턴 오프 되는 동안, 상기 제1 및 제2 노드가 연결되고, 상기 제4 및 제5 노드가 연결되어 상기 유기 발광 다이오드가 발광하는 단계를 포함하는 유기 발광 다이오드 표시장치 구동 방법.

청구항 9

제 8 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 스캔 신호 의해 턴 온 되고,

상기 제2 및 제4 트랜지스터는 제1제어 라인을 통해 인가되는 제1제어 신호에 의해 턴 온 되고,

상기 제3 및 제5 트랜지스터는 제2제어 라인을 통해 인가되는 제2제어신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

명세서

기술분야

[0001] 본 발명은 표시장치에 관한 것으로서, 보다 구체적으로 유기 발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다.

배경기술

[0002] 정보화 사회가 발전함에 따라 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 소비 전력 저감화 등의 특징을 지닌 여러 평판 표시 장치(Flat Panel Display Device), 예를 들어, 액정표시장치(Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Panel Device), 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display Device) 등이 연구되고 있다.

- [0003] 특히, 최근에 연구가 활발히 진행되고 있는 유기 발광 다이오드 표시장치는 각 화소마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 표시할 수 있다.
- [0004] 이를 위해, 각 화소는 전류 제어 소자인 유기 발광 다이오드 및 구동 트랜지스터 및 하나 이상의 커패시터 등을 포함하고 있다. 특히, 유기 발광 다이오드에 흐르는 전류는 구동 트랜지스터에 의해 제어되며, 구동 트랜지스터의 문턱 전압 편차 및 각종 파라미터에 의해 유기 발광 다이오드에 흐르는 전류량이 변화되고, 이에 따라 화면의 휘도 불균일이 초래되는 문제점이 있었다.
- [0005] 그러나, 구동 트랜지스터의 문턱 전압 편차는 구동 트랜지스터의 제조 공정 변수에 따라 구동 트랜지스터의 특성이 변화게 되어 발생하며, 이러한 문제점을 해결하기 위하여 화소들 각각에 문턱 전압 편차를 보상하기 위해 복수의 트랜지스터 및 커패시터를 포함하는 보상 회로를 통해 해결하는 것이 일반적이다.
- [0006] 한편, 최근에는 소비자의 고화질에 대한 기대가 높아짐에 따라 고해상도 유기 발광 다이오드 표시장치의 필요성이 대두되고 있다. 이를 위해, 보상 회로는 고해상도를 위해 단위 면적당 보다 많은 화소를 집적해야 하므로, 문턱 전압 편차를 보상하는 기능 이외에 커패시터 및 배선들의 개수를 줄이는 것이 필요하다.
- [0007] 아울러, 유기 발광 다이오드가 발광하지 않는 기간 동안 유기 발광 다이오드에 충전된 전하가 방전되는데 오랜 시간이 소요되기 때문에, 유기 발광 다이오드 표시장치를 장시간 사용하는 경우, 유기 발광 다이오드가 열화되는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0008] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 문턱 전압 편차 보상이 가능하며, 유기 발광 다이오드의 열화를 방지할 수 있는 유기 발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0009] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압을 제1노드로 공급하는 제1트랜지스터; 고전위 전원 전압이 공급되는 제2노드와 상기 제1노드에 연결되며, 제1제어신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제2트랜지스터; 게이트 전극이 제3노드와 연결되고, 소스 전극 및 드레인 전극이 각각 상기 제2노드와 제4노드에 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제3노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 센싱하는 커패시터; 제2제어신호에 따라 상기 제3노드와 상기 제4노드를 연결하는 제3트랜지스터; 상기 제4노드와 제5노드에 연결되며, 상기 제1제어신호에 따라 상기 제4노드와 상기 제5노드를 연결하는 제4트랜지스터; 상기 제5노드에 연결되는 유기 발광 다이오드; 및 상기 제2제어신호에 따라 초기화 전압을 상기 제5노드로 공급하는 제5트랜지스터를 포함한다.
- [0010] 상술한 목적을 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 다이오드 표시장치 구동 방법은 제1 내지 제5 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법에 있어서, 상기 제2 내지 제5 트랜지스터가 턴 온 되고, 상기 제1트랜지스터가 턴 오프 되는 동안, 상기 구동 트랜지스터의 소스 전극인 제2노드와 상기 커패시터의 일단인 제1노드가 연결되고, 상기 커패시터의 타단이며, 상기 구동 트랜지스터의 게이트 전극인 제3노드와 상기 구동 트랜지스터의 드레인 전극인 제4노드가 연결되며, 상기 제4노드와 상기 유기 발광 다이오드의 애노드 전극인 제5노드가 연결되며, 상기 제5트랜지스터로 공급되는 초기화 전압이 상기 제5노드로 인가되는 단계; 상기 제1, 제3 및 제5 트랜지스터가 턴 온 되고, 상기 제2 및 제4 트랜지스터가 턴 오프 되는 동안, 상기 제1트랜지스터로 공급되는 데이터 전압이 상기 제1노드로 인가되며, 상기 제5노드로 상기 초기화 전압이 인가되며, 상기 제3노드와 상기 제4노드가 연결되는 단계; 및 상기 제2 및 제4 트랜지스터가 턴 온 되고, 제1, 제3 및 제5 트랜지스터가 턴 오프 되는 동안, 상기 제1 및 제2 노드가 연결되고, 상기 제4 및 제5 노드가 연결되어 상기 유기 발광 다이오드가 발광하는 단계를 포함한다.

발명의 효과

- [0011] 본 발명의 실시예들에 따르면, 구동 트랜지스터의 동작 상태에 따른 문턱 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있는 효과가 있다.
- [0012] 또한, 본 발명의 실시예들에 따르면, 초기화 기간 및 샘플링 기간 동안 유기 발광 다이오드의 애노드 전극으로

초기화 전압을 인가함으로써 유기 발광 다이오드의 열화를 방지할 수 있는 효과가 있다.

도면의 간단한 설명

- [0013] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면;
- 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면;
- 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 타이밍도;
- 도 4는 도 3에 도시된 타이밍도를 구체화한 도면;
- 도 5a 내지 도 5c는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면; 및
- 도 6은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차에 따른 전류의 변화를 설명하기 위한 도면.

발명을 실시하기 위한 구체적인 내용

- [0014] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명하기로 한다.
- [0015] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면이다.
- [0016] 도 1에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치(100)는 패널(110), 타이밍 제어부(120), 스캔 구동부(130) 및 데이터 구동부(140)를 포함한다.
- [0017] 패널(100)은 매트릭스 형태로 배치된 서브 픽셀들(SP)을 포함한다. 패널에 포함된 서브 픽셀들(SP)은 스캔 구동부(120)로부터 다수의 스캔 라인들(SL1~SLm)을 통해 공급되는 스캔 신호와 데이터 구동부(130)로부터 다수의 데이터 라인들(DL1~DLn)을 통해 공급되는 데이터 신호에 의해 발광한다. 또한, 서브 픽셀들(SP)은 스캔 신호와 데이터 신호뿐만 아니라 스캔 구동부(130)로부터 다수의 제1제어 라인(미도시)를 통해 공급되는 제1제어 신호 및 다수의 제2제어 라인(미도시)를 통해 공급되는 제2제어신호에 의해 발광이 제어될 수 있다.
- [0018] 이를 위해, 하나의 서브 픽셀에는 유기 발광 다이오드와 이를 구동하기 위한 다수의 트랜지스터 및 커패시터가 형성되어 있다. 이러한 서브 픽셀(SP)의 세부 구성에 대해서는 도 2에서 자세히 살펴보기로 한다.
- [0019] 타이밍 제어부(120)는 외부로부터 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK), 영상 신호를 공급받는다. 또한, 타이밍 제어부(120)는 외부로부터 입력되는 영상 신호를 프레임 단위로 정렬하여 디지털 형태의 영상 데이터(R, G, B)를 생성한다.
- [0020] 예를 들어, 타이밍 제어부(120)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호를 이용하여 스캔 구동부(130) 및 데이터 구동부(140)의 동작 타이밍을 제어한다. 이를 위해, 타이밍 제어부(120)는 스캔 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 제어 신호(GCS)와 데이터 구동부(140)의 동작 타이밍을 제어하기 위한 데이터 제어 신호(DCS)를 생성한다.
- [0021] 스캔 구동부(120)는 타이밍 제어부(120)로부터 공급되는 게이트 제어 신호(GCS)에 따라 패널(100)에 포함된 서브 픽셀들(SP)에 포함된 트랜지스터들이 동작 가능하도록 스캔 신호(Scan)를 생성하고, 생성된 스캔 신호(Scan)를 스캔 라인들(SL)을 통해 패널(100)로 공급한다. 또한, 스캔 구동부(120)는 스캔 신호의 일종으로 제1 및 제2 제어 신호(Em, H)를 생성하고, 생성된 제1 및 제2 제어 신호(Em, H)를 제1 및 제2 제어 라인들(미도시)을 통해 패널(100)로 공급한다.
- [0022] 데이터 구동부(130)는 타이밍 제어부(120)로부터 공급되는 디지털 형태의 영상 데이터(R, G, B) 및 데이터 제어 신호(DCS)를 이용하여 생성하고, 생성된 데이터 신호를 데이터 라인들(DL)을 통해 패널(100)로 공급한다.
- [0023] 이하에서는 서브 픽셀의 세부 구성에 대해서 도 1 및 도 2를 참조하여 자세히 살펴보기로 한다.
- [0024] 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면이다.
- [0025] 도 2에 도시된 바와 같이, 각 서브 픽셀(SP)은 제1 내지 제5 트랜지스터(T1 ~ T5)와 구동 트랜지스터(Tdr), 커패시터(C) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0026] 제1 내지 제5 트랜지스터(T1 ~ T5) 및 구동 트랜지스터(Tdr)는 도 2에 도시된 바와 같이 PMOS 타입의 트랜지스

터가 적용되어 있으나, 다른 실시예로 NMOS 타입의 트랜지스터도 가능하며, 이 경우 PMOS 타입의 트랜지스터를 턴 온 시키는 전압은 NMOS 타입의 트랜지스터를 턴 온 시키는 전압과 반대 극성을 갖는다.

- [0027] 먼저, 제1트랜지스터(T1)의 소스 전극으로 데이터 전압(Vdata)이 인가되고, 게이트 전극으로 스캔 신호(Scan)가 인가되며, 드레인 전극은 커패시터(C)의 일단인 제1노드(N1)와 연결된다.
- [0028] 예를 들어, 데이터 라인(DL)을 통해 데이터 전압(Vdata)이 제1트랜지스터(T1)의 소스 전극으로 인가되고, 제1트랜지스터(T1)는 스캔 라인(SL)을 통해 공급되는 스캔 신호(Scan)에 따라 동작이 제어될 수 있다.
- [0029] 따라서, 제1트랜지스터(T1)는 스캔 신호(Scan)에 따라 턴 온 되어, 데이터 전압(Vdata)을 제1노드(N1)로 공급할 수 있다.
- [0030] 여기서, 데이터 전압(Vdata)은 1 수평 주기(1H) 마다 서로 다른 연속된 전압일 수 있다. 예를 들어, 제1트랜지스터(T1)의 소스 전극으로 1 수평 주기(1H) 동안 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되는 경우, 다음 1 수평 주기(1H) 동안에는 제n번째 데이터 전압(Vdata[n])이 인가되고, 계속해서 1 수평 주기마다 다음 번째 데이터 전압이 연속하여 인가될 수 있다.
- [0031] 다음으로, 제2트랜지스터(T2)의 소스 전극인 제2노드(N2)로 고전위 전원 전압(VDD)이 인가되고, 게이트 전극으로 제1제어 신호(Em)가 인가되며, 드레인 전극은 제1노드(N1)와 연결된다.
- [0032] 예를 들어, 제2노드(N2)로 고전위 전원 전압(VDD)이 인가되고, 제1제어 라인을 통해 공급되는 제1제어 신호(Em)에 따라 제2트랜지스터(T2)가 턴 온 되면 제2노드(N2)와 제1노드(N1)가 연결되어 제1노드(N1)로 고전위 전원 전압(VDD)이 인가될 수 있다.
- [0033] 다음으로, 커패시터(C)는 제1노드(N1)와 구동 트랜지스터(Tdr)의 게이트 전극인 제3노드(N3) 사이에 연결된다.
- [0034] 예를 들어, 커패시터(C)는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)을 센싱하는 역할을 수행하며, 구체적으로, 커패시터(C)에는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)과 고전위 전원 전압(VDD)의 합(VDD+Vth)과 데이터 전압(Vdata)의 차이만큼의 전압이 저장될 수 있다.
- [0035] 다음으로, 제3트랜지스터(T3)의 게이트 전극으로 제2제어 신호(H)가 인가되며, 소스 전극은 제3노드(N3)와 연결되고, 드레인 전극은 제4트랜지스터(T4)의 소스 전극인 제4노드(N4)와 연결된다.
- [0036] 예를 들어, 제2제어 라인을 통해 공급되는 제2제어 신호(H)에 따라 제3트랜지스터(T3)가 턴 온 되면 제3노드(N3)와 제4노드(N4)가 연결될 수 있다.
- [0037] 다음으로, 구동 트랜지스터(Tdr)의 게이트 전극은 제3노드(N3)와 연결되며, 소스 전극은 제2노드(N2)와 연결되고, 드레인 전극인 제4노드(N4)와 연결된다.
- [0038] 한편, 후술할 유기 발광 다이오드(OLED)에 흐르는 전류량은 구동 트랜지스터(Tdr)의 소스 전극과 게이트 전극 사이의 전압(Vsg)과 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 합(Vsg+Vth)에 의해 결정되며, 보상 회로에 의해 최종적으로 데이터 전압(Vdata)과 고전위 전원 전압(VDD)에 의해 결정될 수 있다.
- [0039] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류의 양은 데이터 전압(Vdata)의 크기에 비례하므로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 각 서브 픽셀(SP)마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 디스플레이 한다.
- [0040] 다음으로, 제4트랜지스터(T4)의 게이트 전극으로 제1제어 신호(Em)가 인가되고, 소스 전극은 제4노드(N4)와 연결되며, 드레인 전극은 유기 발광 다이오드(OLED)의 애노드 전극인 제5노드(N5)와 연결된다.
- [0041] 예를 들어, 제1제어 라인을 통해 공급되는 제1제어 신호(Em)에 따라 제4트랜지스터(T4)가 턴 온 되면, 제4노드(N4)와 제5노드(N5)가 연결되어 유기 발광 다이오드(OLED)의 발광이 제어될 수 있다.
- [0042] 만일, 제4트랜지스터(T4)가 턴 오프 되면, 유기 발광 다이오드(OLED)의 발광은 오프 되며, 제4트랜지스터(T4)가 턴 온 되면 후술할 제5노드(N5)에 인가되는 초기화 전압에 따라 유기 발광 다이오드(OLED)의 발광이 제어될 수 있다.
- [0043] 다음으로, 제5트랜지스터(T5)의 소스 전극으로 초기화 전압(Vint)이 인가되며, 게이트 전극으로 제2제어 신호(H)가 인가되고, 드레인 전극은 제5노드(N5)와 연결된다.
- [0044] 예를 들어, 제2제어 라인을 통해 공급되는 제2제어 신호(H)에 따라 제5트랜지스터(T5)가 턴 온 되면 제5노드

(N5)로 초기화 전압(Vint)이 인가될 수 있다.

- [0045] 다시 말해, 제2제어 신호(H)가 로우 레벨 전압인 경우 제5트랜지스터(T5)가 턴 온 되며, 초기화 전압(Vint)이 제5노드(N5)로 인가될 수 있다.
- [0046] 여기서, 초기화 전압(Vint)은 유기 발광 다이오드의 문턱 전압보다 작을 수 있다. 따라서, 유기 발광 다이오드(OLED)의 애노드 전극인 제5노드(N5)로 초기화 전압(Vint)이 인가되는 경우 유기 발광 다이오드(OLED)의 발광이 오프 되기 때문에, 유기 발광 다이오드 표시장치를 장시간 사용하는 경우 유기 발광 다이오드의 열화를 방지할 수 있다.
- [0047] 다음으로, 유기 발광 다이오드(OLED)의 애노드 전극은 제5노드(N5)와 연결되며, 캐소드 전극으로 저전위 전원 전압(VSS)이 인가된다.
- [0048] 다음으로, 유기 발광 다이오드(OLED)의 애노드 전극은 제5노드(N5)와 연결되며, 캐소드 전극으로 저전위 전원 전압(VSS)이 인가된다.
- [0049] 이하에서는 도 3 및 도 5a 내지 도 5c를 참조하여 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 각 서브 픽셀의 동작을 자세히 살펴보기로 한다.
- [0050] 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 타이밍도이고, 도 5a 내지 도 5c는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면이다.
- [0051] 도 3에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 초기화(Initial) 기간(t1), 샘플링(Sampling) 기간(t2) 및 발광(Emission) 기간(t3)으로 구분되어 동작한다.
- [0052] 먼저, 초기화 기간(t1) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n]) 및 로우 레벨의 제1 및 제2 제어 신호(Em[n], H[n])가 인가된다.
- [0053] 이에 따라, 도 5a에 도시된 바와 같이, 제1트랜지스터(T1)는 하이 레벨의 스캔 신호(Scan[n])에 의해 턴 오프 되고, 제2 및 제 4 트랜지스터(T2, T4)는 로우 레벨의 제1제어 신호(Em[n])에 의해 턴 온 되고, 제 3 및 제5 트랜지스터(T3, T5)는 로우 레벨의 제2제어 신호(H[n])에 의해 턴 온 된다.
- [0054] 또한, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되지만, 제1트랜지스터(T1)가 턴 오프 되므로, 제1노드(N1)로 제(n-1)번째 데이터 전압(Vdata[n-1])은 공급되지 않는다.
- [0055] 그리고, 제5트랜지스터(T5)가 턴 온 됨에 따라, 제5트랜지스터(T5)의 소스 전극으로 인가되는 초기화 전압(Vint)은 제5노드(N5)로 인가되어 유기 발광 다이오드(OLED)의 발광을 오프 시킨다.
- [0056] 결국, 초기화 기간(t1) 동안, 제1노드(N1)는 제2노드(N2)와 연결되고, 제3노드(N3)는 제4노드(N4)와 연결되며, 제4노드(N4)는 제5노드(N5)와 연결되고, 유기 발광 다이오드(OLED)의 애노드 전극인 제5노드(N5)로 초기화 전압(Vint)이 인가된다.
- [0057] 예를 들어, 초기화 기간(t1) 동안, 제1노드(N1) 및 제2노드(N2)가 연결되고, 제4노드(N4) 및 제5노드(N5)가 연결되고, 제5노드(N5)로 초기화 전압이 인가됨에 따라, 고전위 전원 전압(VDD)이 인가되는 단자와 초기화 전압(Vint)이 인가되는 단자 사이에 전류 패스가 형성되어 유기 발광 다이오드(OLED)의 발광이 오프될 수 있다. 여기서, 유기 발광 다이오드(OLED)의 애노드 전극인 제5노드(N5)로 인가되는 초기화 전압(Vint)은 유기 발광 다이오드(OLED)의 발광을 오프 시키기 위해 유기 발광 다이오드(OLED)의 문턱 전압보다 낮은 전압이어야 한다.
- [0058] 이는, 발광 기간 이외의 기간 동안 유기 발광 다이오드(OLED)을 확실히 오프 시킴으로 인해, 유기 발광 다이오드의 열화를 방지하기 위해서이다.
- [0059] 다음으로, 샘플링(Sampling) 기간(t2) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]) 및 제2제어 신호(H[n])와 하이 레벨의 제1제어 신호(Em[n])가 인가된다.
- [0060] 이에 따라, 도 5b에 도시된 바와 같이, 제1트랜지스터(T1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2 및 제 4 트랜지스터(T2, T4)는 하이 레벨의 제1제어 신호(Em[n])에 의해 턴 오프 되고, 제 3 및 제5 트랜지스터(T3, T5)는 로우 레벨의 제2제어 신호(H[n])에 의해 턴 온 된다.
- [0061] 또한, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 제n번째 데이터 전압(Vdata[n])이 인가되고, 제1

트랜지스터(T1)가 턴 온 됨에 따라 제1노드(N1)로 제n번째 데이터 전압(Vdata[n])이 인가된다.

- [0062] 그리고, 제2 및 제 4 트랜지스터(T2, T4)가 턴 오프 됨에 따라, 제1노드(N1) 및 제2노드(N2)의 연결이 끊어지고, 제4노드(N4) 및 제5노드(N5)가 연결이 끊어지게 되며, 제3트랜지스터(T4)가 턴 온 됨에 따라, 제3노드(N3) 및 제4노드(N4)가 연결된다.
- [0063] 이에 따라, 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)에는 고전위 전원 전압(VDD)이 인가되며, 커패시터(c)의 일단인 제1노드(N1)로 제n번째 데이터 전압(Vdata[n])이 인가되며, 구동 트랜지스터(Tdr) 게이트 전극인 제3노드(N3)의 전압은 고전위 전원 전압(VDD)과 구동 트랜지스터의 문턱 전압(Vth)의 합(VDD+Vth) 만큼의 전압일 수 있다.
- [0064] 따라서, 샘플링(Sampling) 기간(t2) 동안 커패시터(C) 양단에는 제3노드(N3) 전압(VDD+Vth)과 제n번째 데이터 전압(Vdata[n])의 차이(VDD+Vth-Vdata[n]) 만큼의 전압이 충전된다. 결국, 커패시터(C)는 구동 트랜지스터의 문턱 전압(Vth)을 센싱하고, 데이터 전압(Vdata)을 샘플링하는 역할을 수행한다.
- [0065] 한편, 제5트랜지스터(T5)가 턴 온 상태를 유지함에 따라, 초기화 전압(Vint)이 제5노드(N5)로 계속 인가되어 유기 발광 다이오드(OLED)의 발광을 오프 상태로 유지한다.
- [0066] 한편, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 유기 발광 다이오드는 매 프레임마다 각각의 스캔 라인의 샘플링이 완료된 후 발광을 바로 시작한다.
- [0067] 다시 말해, 각 스캔 라인들마다 스캔을 완료한 후 바로 발광을 시작하는 것으로 도 4를 참조하여 좀 더 자세히 살펴보기로 한다.
- [0068] 도 4는 도 3에 도시된 타이밍도를 구체화한 도면으로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 스캔 라인들의 개수가 m개라고 가정하면, 제1번째, 제n번째 및 제m번째 스캔 라인 각각에는 스캔 신호로서 Scan[1], Scan[n] 및 Scan[m]이 인가되며, 각각의 스캔 라인과 교차하는 하나의 데이터 라인으로 제1번째 데이터 전압(Vdata[1])부터 제m번째 데이터 전압(Vdata[m])까지 인가되는 것을 알 수 있다.
- [0069] 여기서, 데이터 전압들이 인가되는 스캔(Scan) 기간에는 각 스캔 라인 별로 초기화(Initial) 기간(t1), 샘플링(Sampling) 기간(t2), 발광(Emission) 기간(t3)을 포함할 수 있다.
- [0070] 따라서, 각 스캔 라인별로 해당 데이터 전압의 샘플링이 완료된 후 곧 바로 유기 발광 다이오드(OLED)가 발광을 시작하는 것이다.
- [0071] 다음으로, 발광(Emission) 기간(t3) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n]) 및 제2 제어 신호(H[n])와 로우 레벨의 제1제어 신호(Em[n])가 인가된다.
- [0072] 이에 따라, 도 5c에 도시된 바와 같이, 제1트랜지스터(T1)는 하이 레벨의 스캔 신호(Scan[n])에 의해 턴 오프 되고, 제2 및 제 4 트랜지스터(T2, T4)는 로우 레벨의 제1제어 신호(Em[n])에 의해 턴 온 되고, 제 3 및 제5 트랜지스터(T3, T5)는 하이 레벨의 제2제어 신호(H[n])에 의해 턴 오프 된다.
- [0073] 또한, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 제(n+1)번째 데이터 전압(Vdata[n+1])이 인가되지만, 제1트랜지스터(T1)가 턴 오프 되므로, 제1노드(N1)로 제(n+1)번째 데이터 전압(Vdata[n+1])은 공급되지 않는다.
- [0074] 그리고, 제5트랜지스터(T5)가 턴 오프 되고, 제3노드(N3)와 제4노드(N4)의 연결이 끊어지며, 제2트랜지스터(T2)가 턴 온 됨에 따라 제2노드(N1)와 제1노드(N1)가 연결되며, 제4트랜지스터(T4)가 턴 온 됨에 따라 제4노드(N4)와 제5노드(N5)가 연결된다.
- [0075] 이에 따라, 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)에는 고전위 전원 전압(VDD)이 인가되며, 구동 트랜지스터(Tdr) 게이트 전극인 제3노드(N3)의 전압은 샘플링 기간(t2) 동안 커패시터(C)에 저장된 전압(VDD+Vth-Vdata[n])과 고전위 전원 전압(VDD)의 합(VDD+Vth-Vdata[n]+VDD) 만큼의 전압일 수 있다.
- [0076] 결국, 발광 기간(t3) 동안, 제4트랜지스터(T4)가 턴 온 되고, 제5노드(N5)로 초기화 전압이 인가되지 않음으로써, 유기 발광 다이오드(OLED)가 발광을 시작한다.
- [0077] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)에 흐르는 전류에 의하여 결정될 수 있으며, 구동 트랜지스터의 흐르는 전류는 구동 트랜지스터의 게이트 전극과 소스 전극간의 전압(Vgs) 및 구동 트랜지스터의 문턱 전압(Vth)에 의해 결정되며, 아래의 수학적 식 1과 같이 정의될 수 있다.

수학식 1

$$\begin{aligned}
 I_{oled} &= K \times (V_{gs} - V_{th})^2 \\
 &= K \times ((V_{DD} + V_{th} - V_{data[n]} + V_{DD} - V_{DD}) - V_{th})^2 \\
 &= K \times (V_{DD} - V_{data[n]})^2
 \end{aligned}$$

[0078]

[0079]

여기서, “K” 는 비례 상수로서 구동 트랜지스터(Tdr)의 구조와 물리적 특성에 의해 결정되는 값으로, 구동 트랜지스터(Tdr)의 이동도(mobility) 및 구동 트랜지스터(Tdr)의 채널 폭(W)과 채널 길이(L)의 비인 “W/L” 등에 의해서 결정될 수 있다.

[0080]

다시 말해, 수학식 1을 살펴보면, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 발광 시간(t3) 동안 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)가 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 영향을 받지 않으며, 단지 고전위 전원 전압(VDD)과 데이터 전압(Vdata)의 차이에 의해 결정될 수 있다.

[0081]

따라서, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 구동 트랜지스터의 동작 상태에 따른 문턱 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있다.

[0082]

도 6은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차에 따른 전류의 변화를 설명하기 위한 도면이다.

[0083]

도 6에 도시된 바와 같이, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)의 크기는 데이터 전압(Vdata)에 비례하지만, 동일한 데이터 전압(Vdata)에서는 문턱 전압(Vth)의 편차(dVth)에 관계 없이 일정하게 유지되는 것을 알 수 있다.

[0084]

본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0085]

그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

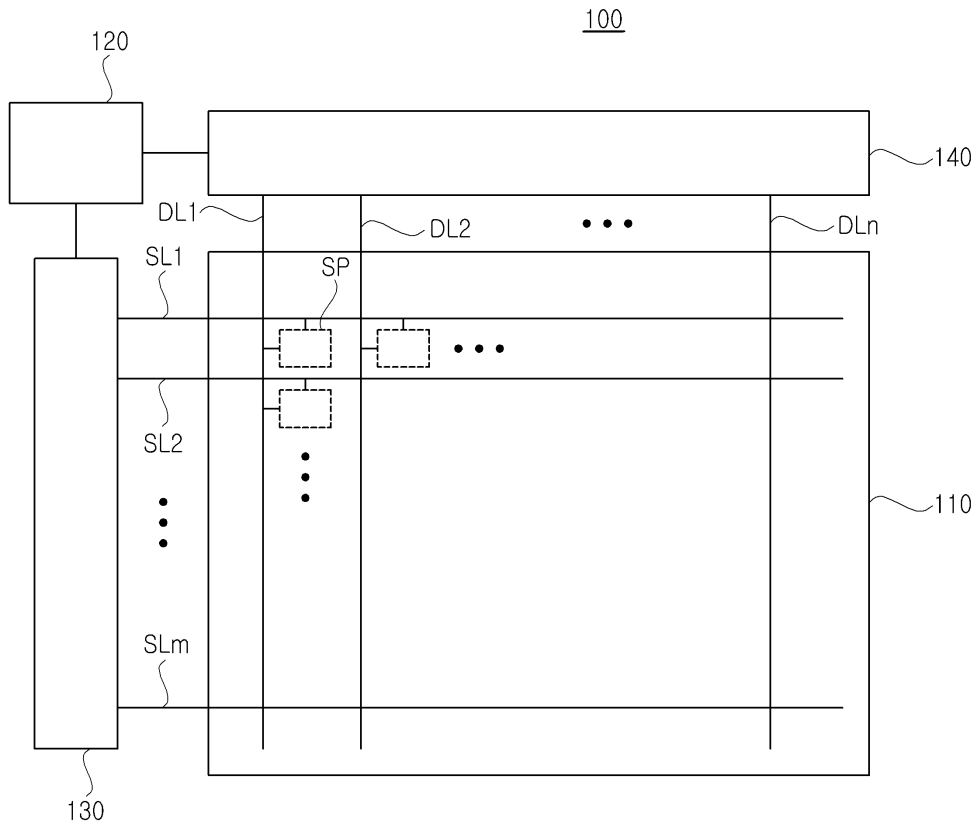
부호의 설명

[0086]

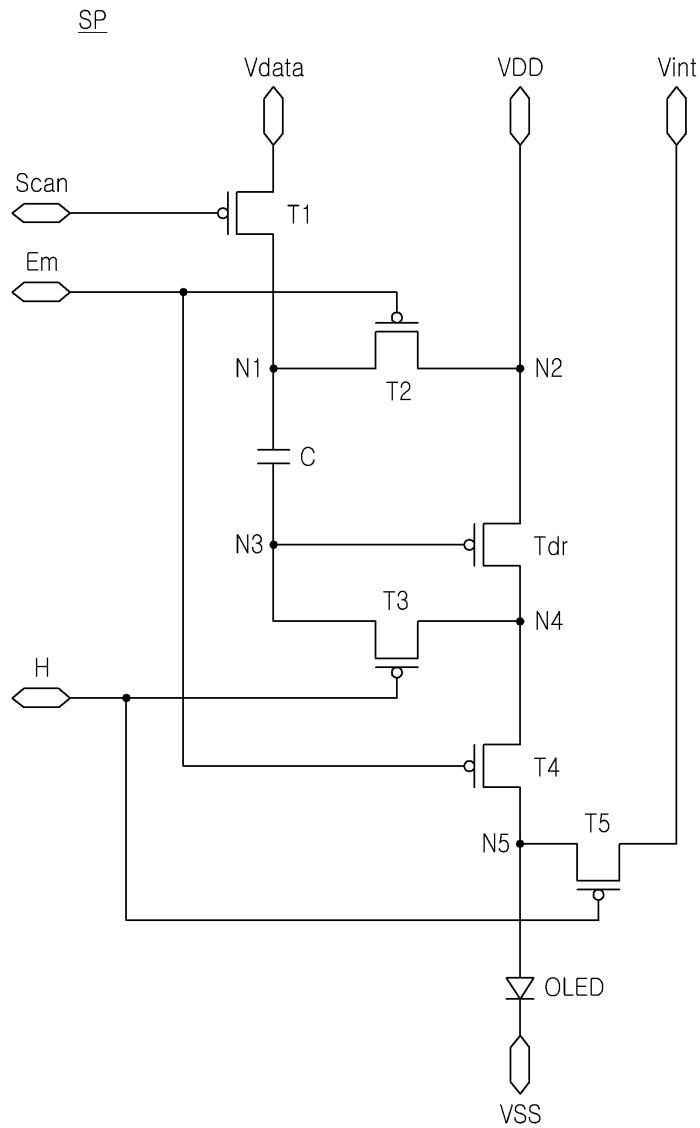
T1 ~ T5 : 제1 내지 제5 트랜지스터	C : 커패시터
Tdr : 구동 트랜지스터	OLED : 유기 발광 다이오드

도면

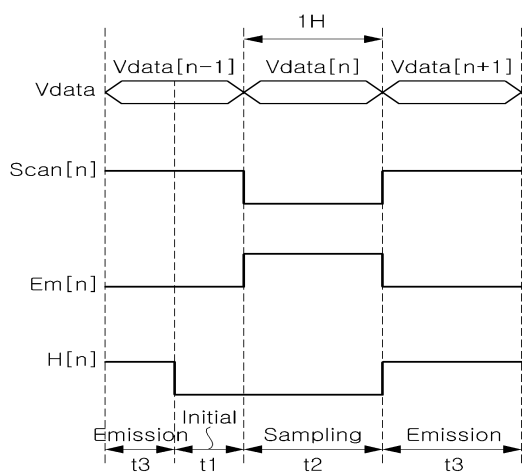
도면1



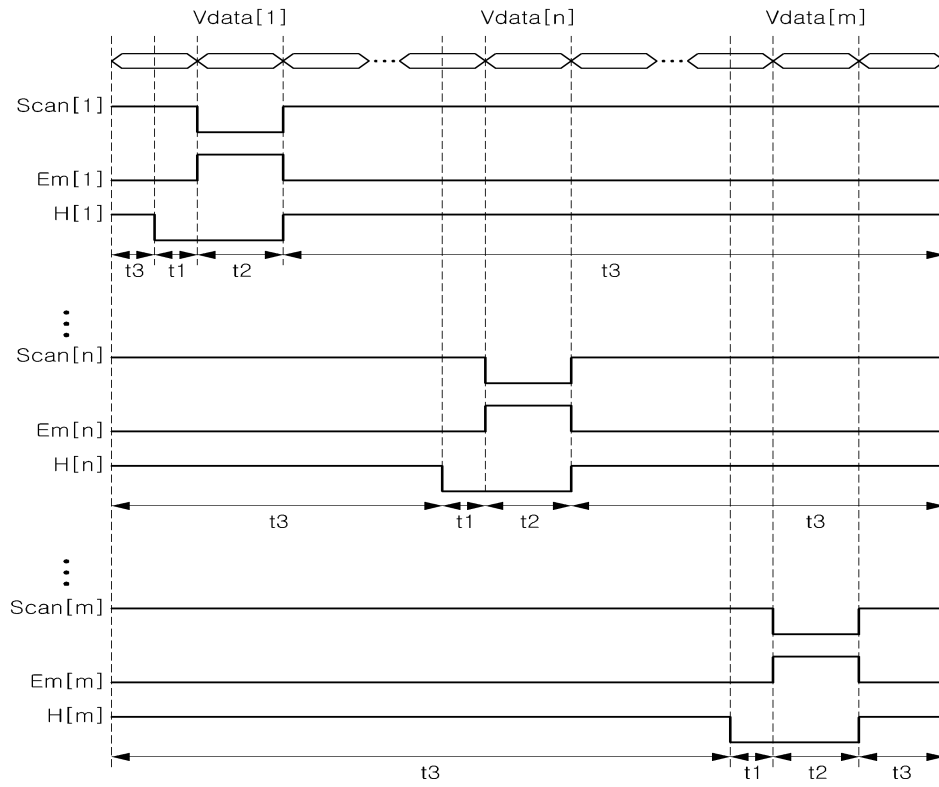
도면2



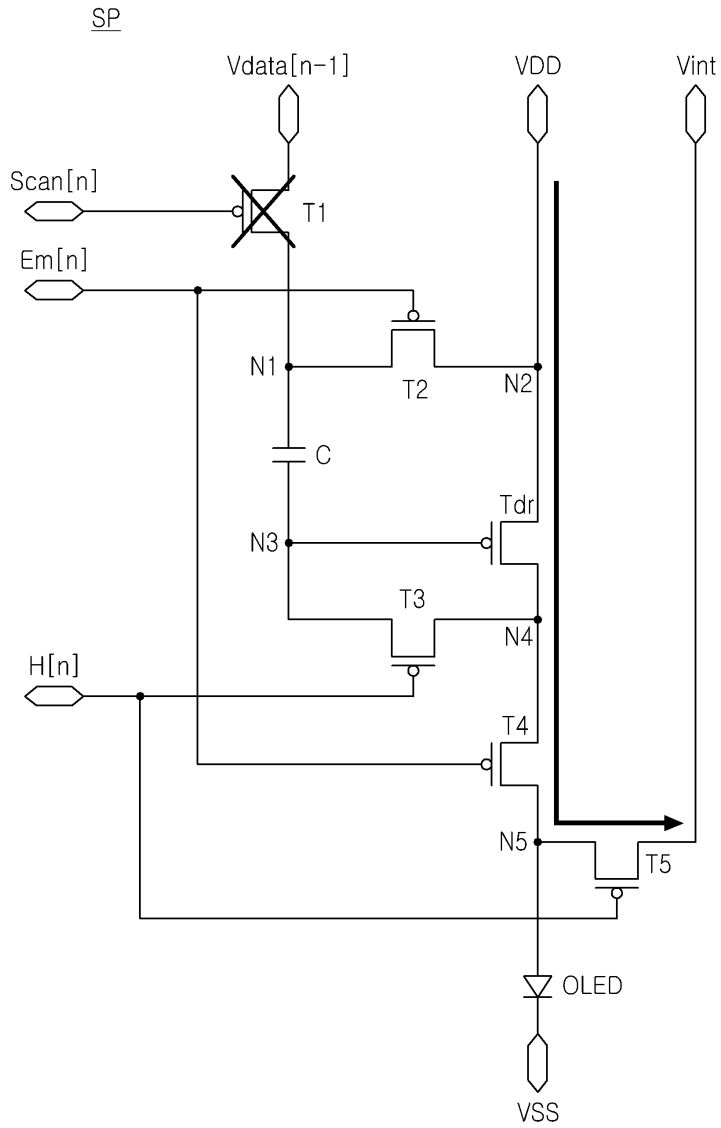
도면3



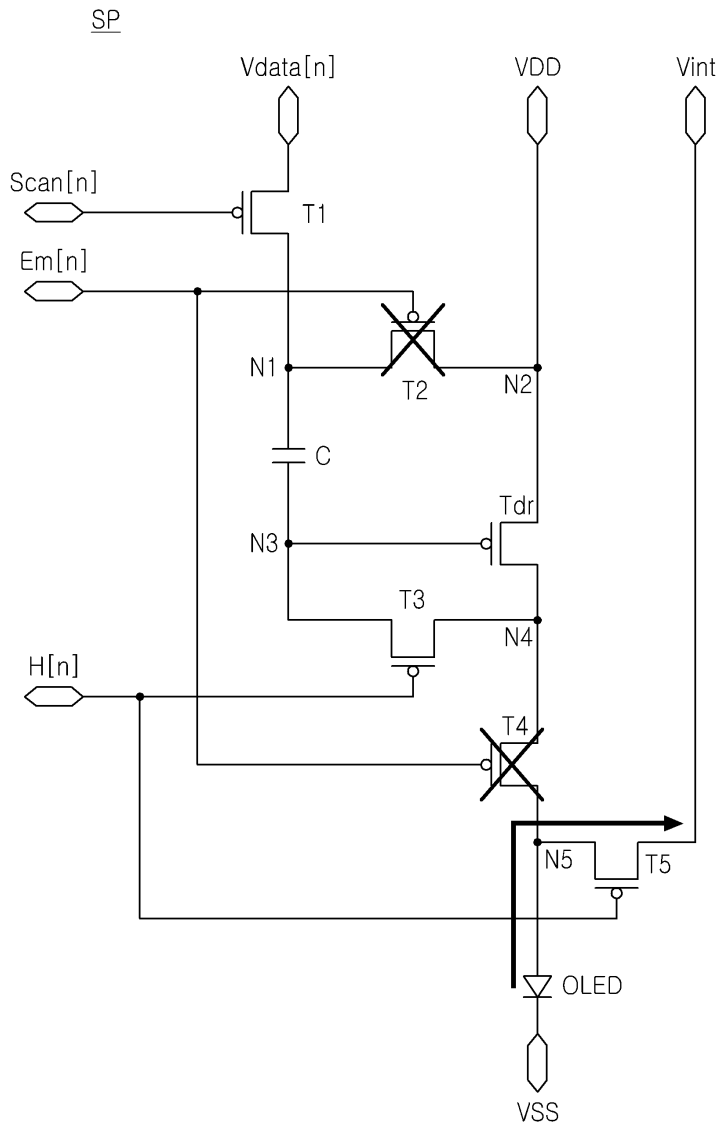
도면4



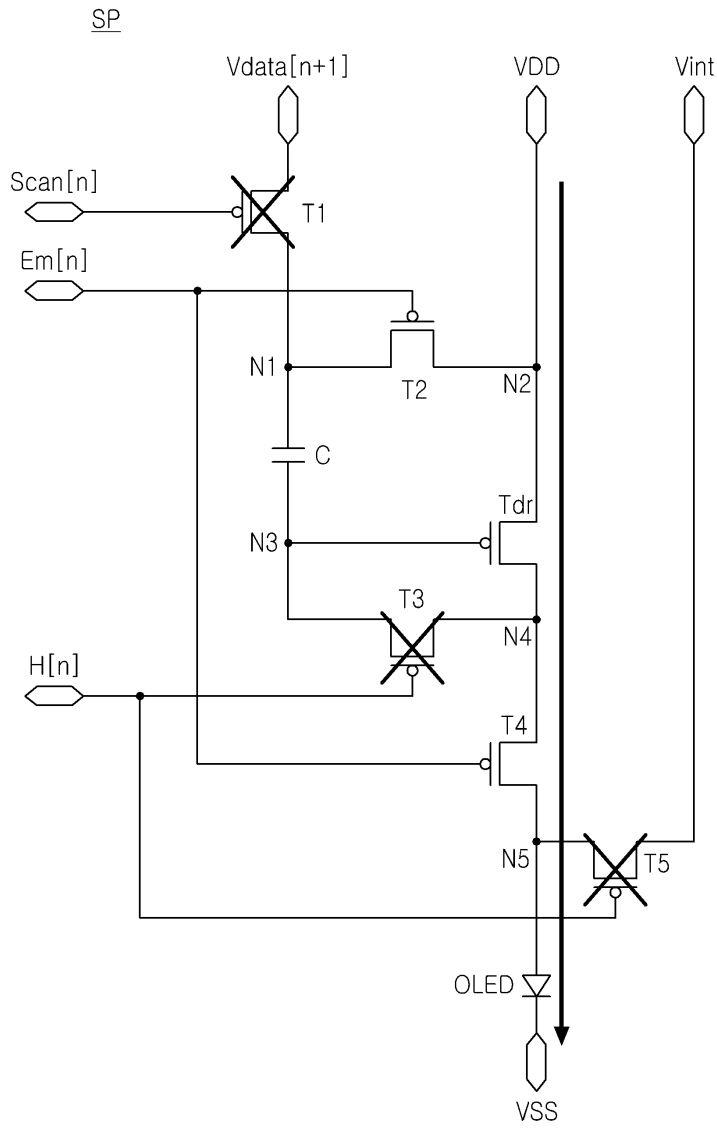
도면5a



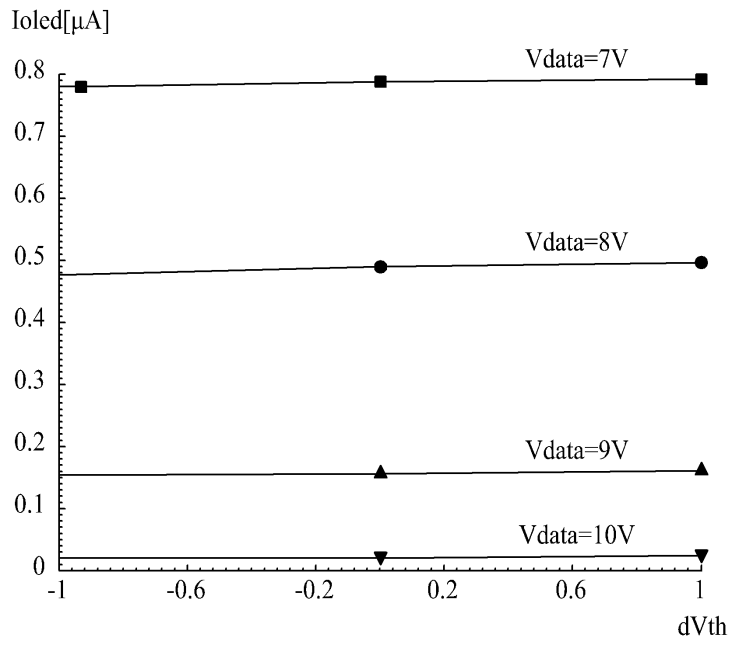
도면5b



도면5c



도면6



专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020140067583A	公开(公告)日	2014-06-05
申请号	KR1020120135013	申请日	2012-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SANGHYEON KWAK 곽상현		
发明人	곽상현		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0256 G09G2320/0233 G09G2320/045		
外部链接	Espacenet		

摘要(译)

根据本发明的一个方面的有机发光二极管显示装置包括第一晶体管，其根据扫描信号向第一节点提供数据电压；第二晶体管，其连接到第一节点和第二节点，第二节点被提供高电位电压，并根据第一控制信号连接第一节点和第二节点；栅电极连接到第三节点的驱动晶体管，源电极和漏电极分别连接到第二节点和第四节点；电容器，连接在第一节点和第三节点之间，并检测驱动晶体管的阈值电压；第三晶体管，根据第二控制信号连接第三节点和第四节点；第四晶体管，其连接到第四节点和第五节点，并根据第一控制信号连接第四节点和第五节点；有机发光二极管，连接到第五节点；第五晶体管，根据第二控制信号向第五节点提供初始化电压。

COPYRIGHT KIPO 2014

