



(72) 발명자

해머 존 더블유

미국 뉴욕 14626 로체스터 스트라우브 로드 226

아놀드 앤드류

미국 뉴욕 14468 힐튼 던바 로드 95

---

**특허청구의 범위**

**청구항 1**

- (a) 디바이스 면 및 디바이스 영역을 가진 디스플레이 기관;
- (b) 디스플레이 영역에서 디스플레이 기관 디바이스 면 위에 형성된 복수의 패턴화된 제 1 전극, 복수의 제 1 전극 위에 형성된 발광 재료의 하나 이상의 층 및 발광 재료의 하나 이상의 층 위에 형성된 적어도 하나의 제 2 전극, 제 1 및 제 2 전극은 전류를 제공하여 발광 재료가 디스플레이 영역 내의 발광 영역에서 빛을 방출시킨다;
- (c) 디스플레이 영역에서 디스플레이 기관 디바이스 면 위에 위치되고, 이에 부착되어 디스플레이 기관으로부터 분리되고 독립적인 칩렛 기관; 하나 이상의 연결 패드; 및 칩렛에 형성된 칩렛 회로를 각각 갖는 복수의 칩렛, 칩렛 회로는 하나 이상의 연결 패드에 전기적으로 연결되고 적어도 하나의 연결 패드는 제 1 전극에 전기적으로 연결된다;를 포함하며
- (d) 각 칩렛은 칩렛 회로에 연결된 발광 재료의 하나 이상의 층으로부터 분리된 광 디텍터 및 광 이미터를 더 포함하며 정렬되어 제 1 칩렛의 광 이미터에 의해 방출된 빛이 제 2 칩렛의 광 디텍터에 의해 수신되며 칩렛 회로는 광 이미터에 의해 방출된 빛을 변조하기 위한 변조 회로 및 광 디텍터에 의해 탐지된 빛을 복조하기 위한 복조 회로를 포함하는 전계발광 디스플레이.

**청구항 2**

제 1 항에 있어서,  
 칩렛 회로는 제 1 전극과 제 2 전극 사이에 전류 흐름을 제어하기 위한 회로를 포함하는 전계발광 디스플레이.

**청구항 3**

제 1 항에 있어서,  
 칩렛의 적어도 한 부분 위에 또는 둘레에 연장되는 적어도 하나의 투명층을 더 포함하며 광 이미터는 투명층 속으로 빛을 발광하는 전계발광 디스플레이.

**청구항 4**

제 1 항에 있어서,  
 디스플레이 기관은 투명하며 적어도 한 칩렛에 있는 광 이미터에 의해 방출된 빛은 디스플레이 기관에 의해 통과되거나 반사되는 전계발광 디스플레이.

**청구항 5**

제 1 항에 있어서,  
 적어도 하나의 칩렛에서 광 이미터에 의해 방출된 빛을 반사하거나 통과시키는 커버를 더 포함하는 전계발광 디스플레이.

**청구항 6**

제 1 항에 있어서,  
 제 1 칩렛으로부터 제 2 칩렛까지 연장되며 제 1 칩렛의 광 이미터에 의해 방출된 빛을 도파관 구조물 속으로 통과시키는 광 도파관 구조물을 더 포함하는 전계발광 디스플레이.

**청구항 7**

제 6 항에 있어서,  
 디스플레이 기관의 외부에 위치하며, 디스플레이 기관 또는 도파관 구조물 속으로 빛을 방출하는 컨트롤러인 광

학적 광 이미터를 포함하는 컨트롤러를 더 포함하는 전계발광 디스플레이.

**청구항 8**

제 1 항에 있어서,  
변조된 빛이 이미지 정보에 따라 변조되는 전계발광 디스플레이.

**청구항 9**

제 1 항에 있어서,  
변조 회로가 광 이미터에 의해 방출된 빛을 일시적으로 변조하는 전계발광 디스플레이.

**청구항 10**

- a) 제 1 항에 따른 전계발광 디스플레이를 제공하는 단계;
- b) 전계발광 디스플레이의 외부에 위치한 디스플레이 컨트롤러를 제공하는 단계;
- c) 디스플레이 컨트롤러로부터 전계발광 디스플레이에 있는 적어도 하나의 제 1 칩셋으로 정보를 통신하는 단계;
- d) 제 1 칩셋 광 이미터로부터 방출된 빛을 변조하고 제 2 칩셋 광 디텍터를 사용하여 변조된 빛을 탐지 및 복조함으로써 제 1 칩셋으로부터 전계발광 디스플레이에 있는 제 2 칩셋으로 정보를 광학적으로 통신하는 단계
- e) 정보에 따라 각 칩셋에 연결되어있는 제 1 전극을 구동하여 발광층의 적어도 일부를 발광시키는 단계를 포함하여 전계발광 디스플레이를 작동하는 방법.

**청구항 11**

제 10 항에 있어서,  
제 1 칩셋 광 이미터에 의해 방출된 빛이 칩셋 광 디텍터들의 전부에 의해 탐지되는 방법.

**청구항 12**

제 10 항에 있어서,  
제 1 칩셋 광 이미터에 의해 방출된 빛이 제 2 칩셋에 있는 광 디텍터로만 전송되는 방법.

**청구항 13**

제 10 항에 있어서,  
제 1 칩셋 광 이미터에 의해 방출된 빛이 디스플레이 기관을 통해 통과되거나 이로부터 반사되는 방법.

**청구항 14**

제 10 항에 있어서,  
제 1 및 제 2 칩셋의 적어도 한 부분 위에 또는 둘레에 연장되는 적어도 하나의 투명층을 제공하는 단계를 더 포함하며 제 1 칩셋 광 이미터에 의해 방출된 빛이 투명층 속으로 통과되는 방법.

**청구항 15**

제 10 항에 있어서,  
디스플레이 기관에 부착된 커버를 제공하는 단계를 더 포함하며 제 1 칩셋에 의해 방출된 빛이 커버를 통해 통과되거나 이로부터 반사되는 방법.

**청구항 16**

제 10 항에 있어서,  
변조된 빛을 디스플레이 기관 속으로 방출하여 하나 이상의 칩셋과 정보를 통신하는 디스플레이의 외부에 위치

한 컨트롤러를 제공하는 단계를 더 포함하는 방법.

**청구항 17**

제 10 항에 있어서,

제 1 칩셋에 의해 방출된 변조된 빛이 방송이며 여러 다른 칩셋들에 의해 탐지되는 방법.

**청구항 18**

제 10 항에 있어서,

제 1 칩셋에 의해 방출된 변조된 빛이 방송이며 다른 칩셋들 중 단지 하나에 의해 탐지되는 방법.

**청구항 19**

제 10 항에 있어서,

광 변조는 일시적 변조인 방법.

**명세서**

**기술분야**

[0001] "옵티컬 컨트롤을 구비한 디바이스"라는 제목의 2009년 9월28일 출원된 공동 양수 공동 출원된 미국특허출원 12/549,416을 참조하며, 이의 전문이 본 발명에 포함된다.

[0002] 본 발명은 분산되고, 독립된 칩셋 제어 소자들을 구비한 기관을 가진 디스플레이 디바이스에 관한 것이다.

**배경기술**

[0003] 평판 디스플레이 디바이스들은 휴대용 장치 내의 컴퓨팅 장치와 연결하여 그리고 텔레비전과 같은 오락 장치용으로 널리 사용되고 있다. 그러한 디스플레이들은 일반적으로 이미지를 디스플레이하기 위하여 기관상에 분산된 복수의 픽셀들을 사용하고 있다. 각 픽셀은 각 이미지 소자를 나타내기 위하여 적색, 녹색 및 청색광을 방출하는 일반적으로 서브-픽셀로 불리는 복수의 서로 다른 색의 발광 소자들을 포함한다. 픽셀들과 서브 픽셀들은 본 발명에서 구별되지 않는다; 모든 발광 소자들이 픽셀로 불린다. 예를 들어, 플라즈마 디스플레이, 액정 디스플레이 및 발광 다이오드 디스플레이와 같은 다양한 평판 디스플레이 기술들이 공지되어 있다. 능동 매트릭스 소자들은 반드시 디스플레이에 제한되지 않으며 기관 위에 분산될 수 있고 공간적으로 분산된 제어를 필요로 하는 다른 응용분야에서 사용된다.

[0004] 발광 소자들을 형성하는 발광 재료들의 박막을 포함하는 영역 발광 다이오드(LEDs)은 평판 디스플레이 디바이스에서 많은 장점을 가지며 광학 시스템들에 유용하다. 유기 LED 발광 소자들의 어레이를 포함하는 유기 LED 컬러 디스플레이가 공지되어 있다. 선택적으로, 무기 재료들이 사용될 수 있으며 다결정 반도체 매트릭스에 인광 결정들 또는 양자 도트들(quantum dots)을 포함할 수 있다. 유기 또는 무기 재료의 다른 박막들이 또한 발광 박막 재료로의 전하 주입, 이송 또는 차단을 제어하기 위하여 사용될 수 있으며 본 기술분야에 공지되어 있다. 재료들은 캡슐화된 커버층 또는 판을 구비하여 기관상의 전극들 사이에 위치한다. 전류가 발광 재료를 통과할 때 빛이 픽셀로부터 방출된다. 방출된 빛의 주파수는 사용된 재료의 성질에 의존한다. 그러한 디스플레이에서, 빛은 기관(바텀 이미터)을 통하여 방출되거나 캡슐화된 커버(탑 이미터)를 통하여 방출되거나, 또는 둘 다를 통하여 방출될 수 있다.

[0005] LED 디바이스들은 패터닝된 발광층을 포함할 수 있으며, 서로 다른 재료들이 전류가 재료를 통과할 때 서로 다른 색의 빛을 방출하기 위하여 그 패터닝에 사용될 수 있다. 선택적으로, LED 디바이스는 풀-컬러 디스플레이를 형성하기 위한 컬러 필터들과 함께 단일 발광층, 예를 들어, 백색광 이미터를 사용할 수 있다. 또한, 컬러 필터를 포함하지 않는 백색 서브-픽셀을 사용하는 것 또는 디바이스의 효율을 향상시키기 위하여, 적색, 녹색, 청색 컬러 필터들과 서브-픽셀들을 포함하는 네 가지 컬러 픽셀과 필터링되지 않는 백색 서브-픽셀을 함께 구비하는 패터닝되지 않은 백색 이미터를 사용하는 것이 공지되어 있다.

[0006] 일반적으로 평판 디스플레이 디바이스에서 픽셀을 제어하기 위한 두 가지 다른 방법: 즉 능동 매트릭스 및 수동 매트릭스 제어가 공지되어 있다. 능동 매트릭스 디바이스에서, 제어 소자들은 평판 기관 위에 분포된다. 통상적

으로, 각 서브 픽셀은 하나의 제어 소자에 의해 제어되고 각 제어 소자는 적어도 하나의 트랜지스터를 포함한다. 예를 들어, 간단한 능동 매트릭스 유기 발광(OLED) 디스플레이에서, 각 제어 소자는 두 개의 트랜지스터(선택 트랜지스터 및 구동 트랜지스터) 및 서브-픽셀의 휘도를 특징하는 전하를 저장하기 위한 하나의 커패시터를 포함한다. 각 발광 소자는 일반적으로 독립 제어 전극 및 공통 전극을 사용한다.

[0007] 종래의 능동 매트릭스 제어 소자는 통상적으로 포토리소그래피 공정을 통해 트랜지스터와 커패시터 속에 형성된 실리콘과 같은 반도체 재료의 박막을 포함한다. 박막 실리콘은 비결정 또는 다결정 실리콘일 수 있다. 비결정 또는 다결정 실리콘으로 이루어진 박막 트랜지스터들은 결정 실리콘 웨이퍼로 이루어진 종래 트랜지스터들에 비하여 상대적으로 크고 낮은 성능을 갖는다. 게다가, 그러한 박막 디바이스들은 일반적으로 그러한 재료를 사용하는 디스플레이에서 인식할 수 있는 불균일성을 초래하는 국지적이거나 큰 영역의 불균일성을 나타낸다. 제조 및 재료 공정에서의 개선이 이루어진 반면, 제조 공정은 비용이 많이 들고 박막 디바이스 성능은 결정 실리콘 디바이스의 성능보다 계속 낮을 것이다.

[0008] 미국특허출원 공개공보 제2006/0055864호에서 마츠무라 등(Matsumura et al.)은 LCD 디스플레이와 함께 사용된 결정 실리콘 기판들을 설명한다. 마츠무라는 제 2 평판 디스플레이 기판상에 제 1 반도체 기판으로 제조된 픽셀-제어 디바이스를 선택적으로 이송하고 부착하는 방법을 설명한다. 픽셀 제어 디바이스 내의 배선 상호연결 및 픽셀 제어 디바이스에 대한 버스들 및 제어 전극들로부터의 연결들이 도시된다.

[0009] 평면-패널 디스플레이 디바이스에 대한 제어 방법과 무관하게, 능동 매트릭스 디스플레이 디바이스는 개별 픽셀들을 제어하기 위한 평면 패널 내에 제어 소자들을 포함한다. 이런 제어 소자들은 디스플레이의 외부에 위치한 디스플레이 컨트롤러로부터 데이터를 받는다. 데이터는 평면 패널 디스플레이 기판상에 형성된 와이어를 통해 전송된 전기 신호를 통해 전달된다. 이런 제어 신호들은 와이어의 길이, 와이어 전도도, 및 와이어의 배열 때문에 대역폭에서 제한된다. 고해상도의 대형 디스플레이의 경우, 이런 통신 대역폭 제약은 디스플레이의 화면재생 빈도, 해상도, 디스플레이 신호의 정확성 및 정밀성을 제한할 수 있다.

[0010] 회로기판 상에서 광학 통신은 US 특허 7,095,620 및 7,120,327에 기술된다. 광자 상호연결 시스템은 US 7,546,004에 기술된다. 광학 버스 아키텍처를 가진 컴퓨터 시스템은 US 2002/0178319에 기술된다. 그러나, 이런 공개공보는 평면 패널 디스플레이에서 픽셀 제어 소자들 사이의 개선된 통신을 제공하지 않는다.

[0011] US 5,200,631은 적층된 기판, 예를 들어, 백판 속에 끼워진 회로기판 상의 칩들 사이의 통신을 기술한다. US 2009/0289265는 멀티-칩 시스템-인-패키지(multi-chip system-in-package)에서 단지 수직으로 적층된 다이스에 대한 유사한 방법을 기술한다. 이런 방법은 사용자가 본 기판은 적층된 기판 또는 다른 구성요소에 의해 보이지 않게 될 수 없는 디스플레이 디바이스에 적용할 수 없다.

[0012] US 2010/0001639는 OLED를 사용하는 광학 터치스크린을 기술한다. OLED에 의해 방출된 빛은 스크린에 대해 늘려진 물체를 반사시키며 온-패널 광센서에 의해 탐지된다. 이 방법은 능동 매트릭스 제어 소자들 사이의 통신을 제공하지 않으며, 빛을 반사하기 위해서 디스플레이의 외부에 위치한 물체에 의존한다.

[0013] WO 2010046643은 서로에 대해 칩렛 및 OLED의 위치를 탐지하기 위한 광 센서를 포함하는 칩렛을 기술한다. 능동 매트릭스 제어 소자들 사이의 통신을 개선하기 위한 필요를 다루지 않는다.

**발명의 내용**

**해결하려는 과제**

[0014] 따라서, 평판 패널 디스플레이에서 능동 매트릭스 소자와 신호들을 통신하고 능동 매트릭스 소자들 사이에 신호들을 통신하는 개선된 방법에 대한 요구가 존재한다.

**과제의 해결 수단**

[0015] 본 발명에 따라, 다음을 포함하는 전계발광 디스플레이가 제공되며,

[0016] (a) 디바이스 면 및 디바이스 영역을 가진 디스플레이 기판;

[0017] (b) 디스플레이 영역에서 디스플레이 기판 디바이스 면 위에 형성된 복수의 패턴화된 제 1 전극, 복수의 제 1 전극 위에 형성된 발광 재료의 하나 이상의 층 및 발광 재료의 하나 이상의 층 위에 형성된 적어도 하나의 제 2 전극, 제 1 및 제 2 전극은 전류를 제공하여 발광 재료가 디스플레이 영역 내의 발광 영역에서 빛을 방출시킨다;

[0018] (c) 디스플레이 영역에서 디스플레이 기판 디바이스 면 위에 위치되고, 이에 부착되어 디스플레이 기판으로부터 분리되고 독립적인 칩렛 기판; 하나 이상의 연결 패드; 및 칩렛에 형성된 칩렛 회로를 각각 갖는 복수의 칩렛, 칩렛 회로는 하나 이상의 연결 패드에 전기적으로 연결되고 적어도 하나의 연결 패드는 제 1 전극에 전기적으로 연결된다; 및

[0019] (d) 각 칩렛은 칩렛 회로에 연결된 발광 재료의 하나 이상의 층으로부터 분리된 광 디텍터 및 광 이미터를 더 포함하며 칩렛 회로는 광 이미터에 의해 방출된 빛을 변조하기 위한 변조 회로 및 광 디텍터에 의해 탐지된 빛을 복조하기 위한 복조 회로를 포함한다.

**발명의 효과**

[0020] 본 발명은 평면 패널 기판에 있는 복수의 제어 소자 사이의 통신을 개선하는 이점을 가진다. 광학 분포는 전송-라인 및 RLC 지연을 포함하는 전기 통신 방법에 의해 경험한 지연을 제거한다. 따라서 본 발명은 통신에 증가된 대역폭과 감소된 지연을 제공한다. 과장 분할 다중화가 대역폭을 추가로 증가시키는데 사용될 수 있다. 디스플레이 백판 또는 도파관을 통해 빛을 전송하는 것은 디스플레이가 차지한 부피를 반대할 만하게 증가시키지 않는다. 칩렛 상에 광 디텍터 및 이미터를 형성하면 고밀도 리소그래피의 사용을 허용하여 칩렛 상에 효과적인 광학 회로를 형성하게 한다. 본 발명은 기판 광-파이핑의 종래 방법과 같이 기판의 제조 비용을 증가시키지 않는다. 본 발명은 칩렛들 사이의 강한 통신을 제공하며, 통신은 기판을 단지 파괴함으로써 중단될 수 있다.

**도면의 간단한 설명**

[0021] 도 1은 본 발명의 한 실시태양에 따른 칩렛들을 가진 디스플레이 디바이스의 부분 단면도이다.  
 도 2는 본 발명의 한 실시태양에 따른 한 칩렛의 부분 단면도이다.  
 도 3a, 3b, 3c 및 3d는 본 발명의 다양한 실시태양에 따른 디스플레이 디바이스를 통해 이동하는 광선을 나타내는 디스플레이 디바이스의 부분 단면도이다.  
 도 4는 본 발명의 한 실시태양에 따른 도파관을 나타내는 디스플레이 디바이스의 평면도이다.  
 도 5는 본 발명의 한 실시태양에 따른 디스플레이 디바이스 내의 도파관의 단면도이다.  
 도 6은 본 발명의 한 실시태양에 따른 도파관을 나타내는 디스플레이 디바이스의 평면도이다.  
 도면에서 층 두께의 범위가 너무 크기 때문에, 도면은 정확한 축적이 아니다.

**발명을 실시하기 위한 구체적인 내용**

[0022] 도 1과 2를 참조하면, 전계발광 디스플레이는 디스플레이 면(9)과 (도 4에 도시된) 디스플레이 영역(11)을 가진 디스플레이 기판(10)을 가진다. 복수의 패턴화된 제 1 전극(12)이 디스플레이 영역에서 디스플레이 기판(10) 디바이스 면(9) 위에 형성되며, 발광 재료의 하나 이상의 층(14)이 복수의 제 1 전극(12) 위에 형성되며, 적어도 하나의 제 2 전극(16)이 발광 재료의 하나 이상의 층(14) 위에 형성되며, 제 1 및 제 2 전극(12, 16)은 전류를 제공하여 발광 재료의 층(14)이 디스플레이 영역 내의 발광 영역에서 빛을 방출시킨다. 복수의 칩렛(20)이 기판(10)에 부착되고, 각 칩렛(20)은 디스플레이 영역에서 디스플레이 기판(10) 디바이스 면(9) 위에 위치되고 이에 부착된 디스플레이 기판(10)으로부터 분리되고 독립된 칩렛 기판(28); 하나 이상의 연결 패드(24); 및 칩렛(20)에 형성된 칩렛 회로(22)를 가지며, 칩렛 회로(22)는 하나 이상의 연결 패드(24)에 전기적으로 연결되고 적어도 하나의 연결 패드(24)는 제 1 전극(12)에 전기적으로 연결된다. 각 칩렛(20)은 칩렛 회로(22)에 연결된 발광 재료의 하나 이상의 층(14)으로부터 분리된 광 디텍터(42) 및 광 이미터(40)를 더 포함한다. 칩렛 회로(22)는 광 이미터(40)에 의해 방출된 빛을 변조하기 위한 변조 회로(50) 및 광 디텍터(42)에 의해 탐지된 빛을 복조하기 위한 복조 회로(52)를 포함한다.

[0023] 광 이미터(40)에 의해 방출된 빛은, 예를 들어, 온-오프 키잉(OOK), 진폭 변조(AM), 상 변조(PM) 또는 주파수 변조(FM)를 포함하는 다양한 방법에 의해 변조될 수 있다. 이 광을 사용하여 칩렛들(20) 사이에 전송될 데이터는 디지털 또는 아날로그 형태일 수 있다. 데이터는 LZW 또는 허프만 코딩을 사용하여, 전송시에 압축되고 수신시에 탈압축될 수 있다. 데이터는, 예를 들어, 다양한 방식, 4B5B, 8B10B, 맨체스터 코딩 또는 다른 자가-클로킹 코딩, 블럭 코딩, 나선 코딩 또는 격자 코딩에 의해 코딩될 수 있다. CRCs 또는 체크섬(checksums)은 변조 회로(50)에 의해 추가될 수 있고 복조 회로(52)에 의해 증명되어 데이터 무결성을 유지할 수 있다. 에러와 함께 수신된 메시지는 버릴 수 있거나 재전송이 요청될 수 있다. 변조 회로(50) 및 복조 회로(52)는 디지털-투-아날

로그(DAC) 또는 아날로그-투-디지털(ADC) 변환기를 포함하는 적절한 디지털 또는 아날로그 회로를 포함하여, 이런 변조 및 코딩 방법을 실행할 수 있다. 다양한 실시태양에서 유용한 변조 및 복조 회로는 US5787117 및 US7769114(AM, FM, PM 및 OOK 포함), US5231485(허프만 코딩 포함), US6088369(4B5B 및 8B10B 포함) 및 US4995057(블럭 및 나선 코딩 포함)에 개시되며, 이의 모든 공개공보는 참조로 본 발명에 포함된다.

[0024] 한 실시태양에서, 전송될 데이터는 디지털이다. 변조 회로(50)는 짝수 패리티 비트(even parity bit)를 각 8 비트 바이트의 데이터에 첨가하여, 1 비트의 짝수를 가진 9 비트 메시지를 생성한다. 변조 회로(50)는 데이터 클럭(data clock) 및 데이터 클럭과 함께 각 데이터의 배타적 논리합(exclusive-OR)을 선택하는 XOR 회로를 포함하며, 각 데이터 비트는 연속적인 사이클의 데이터 클럭(사이클은 클럭의 상승하는 모서리에서 시작한다)에서 XOR 회로에 제공된다. 이것이 데이터의 1 비트는 데이터 클럭 사이클의 중간에 0-to-1 전환으로 나타나며, 0 비트는 1-to-0 전환으로 나타나는 맨체스터-코딩(Manchester-coded) 아웃풋을 가져온다. XOR 회로의 아웃풋이 1 일 때 광 이미터(40)가 발광하며 아웃풋이 0일 때 발광하지 않는다. 복조 회로(52)는 광 디텍터(42)로부터 맨체스터 펄스 트레인(Manchester pulse train)(+ 노이즈)을 수신한다. 복조 회로(52)는 데이터 클럭 사이클의 중간에 전환을 확인하는 상-잠금 루프(phase-locked loop)를 포함하며 데이터 클럭을 재생한다. 복조 회로(52)는, 예를 들어, 재생된 데이터 클럭의 상승하는 모서리 상에 클럭된 시리얼-인-패럴렐-아웃 시프트 레지스터(serial-in-parallel-out shift register)의 D 아웃풋에 펄스 트레인을 제공함으로써, 각각의 중간-사이클 전환 직후 펄스 트레인의 값을 저장한다. 일단 모든 9 비트의 메시지가 수신되면, 복조 회로(52)는 메시지가 짝수 인지를 확인하기 위해 1의 숫자를 계산한다. 짝수인 경우, 8 비트 바이트의 데이터가 처리를 위한 수신 칩셋에 있는 칩셋 회로(22)의 다른 소자에 제공된다.

[0025] 칩셋(20)은 기관(10)에 부착되며 칩셋(20)의 일부를 덮는 투명 절연층(18)을 가지며, 연결 패드(24)를 노출시켜 연결 패드(24)가 제 1 전극(12) 또는 다른 상호연결 도체(32)에 연결되게 한다. 칩셋 회로(22)는 제 1 및 제 2 전극(12, 16) 사이의 전류 흐름을 제어하고 광 이미터(40)와 광 디텍터(42)를 제어하기 위한 회로를 포함한다. 절연층(18)은 평탄화층일 수 있거나 평탄화층을 포함할 수 있다. 절연층(18) 또는 이의 구성요소는 빛을 반사하거나 통과시킬 수 있다.

[0026] 본 발명에서, 이미터(40)에 의해 방출된 최소량의 빛이 디텍터(42)에 의해 수신되기 전에 매질에 의해 흡수되거나 산란되는 것이 중요하다. 따라서, 본 발명에 사용된 대로, "투명한"은 빛의 적어도 50%가 이미터와 디텍터 사이의 매질을 통해 통과되는 것을 의미하며, 바람직하게는 적어도 80% 또는 가장 바람직하게는, 적어도 90% 광 투과율을 의미한다.

[0027] 절연층(18)은 발광 재료의 하나 이상의 층(14)에 의해 방출된 빛 또는 광 이미터(40)에 의해 방출된 빛을 통과시키도록 투명할 수 있다. 투명 절연층(18)은 칩셋(20)의 적어도 일부 위에 또는 근처에서 연장될 수 있고 칩셋(20)의 광 이미터(40)는 투명할 수 있는 절연층(18) 속으로 발광할 수 있다. 도체(32)는 칩셋들을 서로 전기적으로 연결할 수 있거나 칩셋(20)을 외부 컨트롤러에 전기적으로 연결할 수 있다.

[0028] 본 발명에 따라, 디스플레이 영역에서 칩셋(20)은 광 이미터(40)에 의해 방출된 빛을 사용하여 메시지를 다른 칩셋(20)에 전달하고 광 디텍터(42)로부터 수신된 빛을 사용하여 다른 칩셋(20)으로부터 메시지를 수신함으로써 통신한다. 메시지는 연결 패드(24)를 통해 제 1 전극(12) 또는 제 2 전극(16)(픽셀 전극)을 구동하는데 사용되는 이미지 정보 및 픽셀 데이터를 포함할 수 있다. 빛의 휘도는 신호, 예를 들어 한 칩셋으로부터 다른 칩셋으로 광학적으로 전달되는 디지털 신호를 운반하도록 일시적으로 변조될 수 있다. 광 신호들은 적어도 부분적으로 가시광선 또는 적외선 범위일 수 있거나 하나 이상의 발광층에 의해 방출된 빛의 주파수와 동일하거나 다른 주파수를 가질 수 있다. 칩셋들은 이미지 정보를 저장하는 메모리를 포함할 수 있다.

[0029] 본 발명의 한 실시태양에서, 컨트롤러는 이미지 정보를 칩셋(20)에 분배한다. 컨트롤러는 디스플레이 기관의 외부에 위치하며 디스플레이 기관 또는 도파관 구조물 속으로 발광하는 컨트롤러인 광학적 광 이미터를 포함할 수 있다. 이미지 정보는 디스플레이와 동일한 해상도일 수 있거나 디스플레이보다 더 높거나 낮은 해상도일 수 있다. 각 칩셋(20)은 칩셋(20)에 의해 제어된 픽셀들과 관련된 이미지 정보를 디스플레이할 수 있다. 칩셋(20)은 또한, 예를 들어, 디스플레이 상의 이미지를 패닝(panning)하고, (픽셀들을 삽입함으로써) 디스플레이 상의 이미지를 확대하고 또는 (픽셀들을 샘플링함으로써) 디스플레이 상의 이미지를 축소하는 것을 가능하게 하도록, 다른 칩셋(20)에 의해 디스플레이하기 위해 다른 칩셋(20)에 이미지 정보를 광학적으로 통신할 수 있다. 이미지는 매우 클 수 있기 때문에, 광학 통신과 이용할 수 있는 높은 대역폭 및 낮은 노이즈가 데이터를 한 칩셋(20)으로부터 다른 칩셋(20)으로 전달하는 효과적인 방식이며 디스플레이 상에 효과적인 이미지 조작과 작업을 가능하게 한다.

- [0030] 본 발명의 다양한 실시태양에 따른 도 3a-3d를 참조하면, 광학적 상호통신은 다양한 방식으로 가능할 수 있다. 도 3a에 도시된 대로, 광선은 한 칩렛(20)에서 광 이미터(40)로부터 방출될 수 있고 다른 칩렛(20)에서 광 디텍터(42)에 의해 수신될 수 있다. 도 3a에 도시된 대로, 광 신호(8)는 전체적으로 또는 부분적으로 투명할 수 있는 절연층(8)에서 전파될 수 있다. 도 3a에 나타난 실시태양에서, 층(18)은 칩렛(20) 위에, 특히 각 칩렛(20)의 광 이미터(40) 및 광 디텍터(42) 위에 형성된 절연 평탄화 재료의 투명층(18A)을 포함한다. 투명층(18A) 위에 형성된 반사층(18B)은 방출된 빛을 반사하고 주위 빛 또는 하나 이상의 발광층(14)에 의해 방출된 빛으로부터 광 디텍터(42)를 보호하여, 광학 통신 신호에서 노이즈를 감소시킨다. 반사층(18B)은, 예를 들어, 알루미늄 또는 은과 같은 증발된 금속으로부터 형성될 수 있고 연속적이거나 무늬가 형성될 수 있다. 절연층 또는 평탄화층 일 수 있거나 이를 포함할 수 있는 보호층(18C)은 반사층(18B) 위에 위치될 수 있어서 반사층(18B)을 만드는데 사용된 재료와 화학적 또는 전기적 상호작용을 피하게 한다.
- [0031] 도 3b에 도시된 본 발명의 다른 실시태양에서, 한 칩렛(20)에서 광 이미터(40)에 의해 방출되고 다른 칩렛(20)에서 광 디텍터(42)에 의해 수신된 광 신호(8)는, 기관(10)이 방출된 광 신호(8)에 투명한 경우 기관(10)을 통해 전파될 수 있다. 도 3b에 도시된 대로, 방출된 빛은 투명층(18A)과 기관(10)을 통해 이동하며 반사층(18B)에 의해 반사된다. 보호층(18C)은 다른 디스플레이 소자를 반사층(18B)으로부터 보호할 수 있다. 한편, 디스플레이 기관(10)은 광 신호(8)를 통과시키거나 반사할 수 있다.
- [0032] 도 3c에 도시된 본 발명의 제 3 실시태양에서, 한 칩렛(20)에서 광 이미터(40)에 의해 방출되고 다른 칩렛(20)에서 광 디텍터(42)에 의해 수신된 광 신호는 투명층(18A)을 통해 전파되고 반사층(18B) 및 기관(10) 위에 형성된 반대쪽 제 2 반사층(18D)에 의해 반사된다. 이 실시태양에서, 광 신호(8)는 투명층(18A)에 의해 형성된 광 채널의 한 면 상의 반사층(18B 및 18D)에 의해 보호되어, 디바이스의 상부면 상의 광-방출과 주위 빛 및 디바이스의 기관 면인 바닥으로부터의 주위 빛에 의한 광학적 간섭을 감소시킨다. 이 실시태양에서, 투명층(18A)과 함께 반사층(18D 및 18B)은 한 칩렛(20)으로부터 다른 칩렛(20)으로 연장되고 광 이미터(40)에 의해 방출된 광 신호(8)를 도파관 구조물 속으로 통과시키는 광학적 도파관 구조물을 효과적으로 형성한다. 도파관 구조물은 한 구체적인 칩렛 광 이미터(40)로부터 다른 구체적인 칩렛 광 디텍터(42)로 빛을 유도하는 포인트-투-포인트(point-to-point) 광 파이프를 형성할 수 있다. 선택적으로, 도파관 구조물은 하나 이상의 광 이미터(40)로부터 하나 이상의 광 디텍터(42)로 방출된 빛을 효과적으로 통과시킬 수 있거나 광 이미터(40) 및 광 디텍터(42) 모두를 포함함으로써 하나의 칩렛(20)에 대해 그리고 이로부터 방출된 빛을 통과시킬 수 있다.
- [0033] 도 3d에 도시된 본 발명의 또 다른 실시태양에서, 한 칩렛(20)에서 광 이미터(40)에 의해 방출되고 다른 칩렛(20)에서 광 디텍터(42)에 의해 수신된 광 신호(8)는 또한 투명층(18A)과 커버(30) 사이의 갭을 통해 전파될 수 있다. 도 3d에 도시된 대로, 방출된 빛은 투명층(18A)과 갭을 통해 이동한다. 기관(10) 위에 형성된 반사층(18D)은 광 신호(8)를 반사할 수 있다. 또한 광 신호(8)는 커버(30)(도시되지 않음)를 통해 이동할 수 있다. 한편, 커버(30)는 광 신호(8)를 통과시키거나 반사할 수 있다.
- [0034] 도 4는 광 이미터(40) 및 광 디텍터(42)를 가진 칩렛을 구비한 기관(10)을 가진 디스플레이의 평면도이다. 광 파이프(19)는 한 특정 칩렛 광 이미터(40)로부터 다른 특정 칩렛 광 디텍터(42)로 빛을 유도할 수 있다. 이런 포인트-투-포인트 도파관 구조물은 이용가능한 통신 대역폭을 증가시키는데, 이는 다중 광 신호가 동시에 광 파이프(19)를 통해 개별 칩렛(20)으로 그리고 이로부터 보내질 수 있기 때문이다. 도 4에 도시된 대로, 각 칩렛(20)은 두 광 파이프(19)를 통해 이웃하는 칩렛(20)과 통신할 수 있는데, 한 광 파이프(19)는 한 칩렛으로 송신하기 위한 것이며 다른 것은 동일 칩렛으로부터 수신하기 위한 것이다. 선택적으로, 단일 광 파이프는 단일 칩렛을 위한 광 신호의 송신 및 수신 모두를 위해 사용될 수 있다.
- [0035] 도 5는 기관(10) 상에 형성된 반사층(18D), 투명층(18A) 및 투명층(18A) 위에 그리고 주위의 제 2 반사층(18B)을 도시하는 광 파이프(19)의 단면도이다. 선택적 보호층(18C)은 광 파이프 재료와 구조물을 보호하는데 사용된다.
- [0036] 도 6은 트랜스미버(62)를 통해 컨트롤러(60)로부터 광 파이프(19)까지 이용가능한 통신 경로를 나타내는 본 발명의 한 실시태양에 따른 디스플레이 디바이스의 평면도이다. 2차원 어레이에 위치한 칩렛들(20)의 각각은 광 이미터(40)로부터 광 파이프(19) 속으로 이웃하는 칩렛(20)까지 광 신호를 송신하고 광 디텍터(42)에 의해 광 파이프(19)를 통해 이웃하는 칩렛(20)으로부터 광 신호를 수신함으로써 어레이의 각 차원에서 이웃하는 칩렛과 단일 방향 광 파이프(19)를 통해 통신한다.
- [0037] 본 발명의 한 실시태양에서, 본 발명의 디바이스는 전계발광 디스플레이의 외부에 위치한 디스플레이 컨트롤러와 함께 상기한 대로 먼저 전계발광 디스플레이를 제공함으로써 작동된다. 정보, 예를 들어, 이미지 정보는 디

스플레이 컨트롤러로부터 전계발광 디스플레이에 있는 적어도 하나의 제 1 칩셋으로 통신된다. 전계발광 디스플레이에 있는 적어도 하나의 제 1 칩셋은 제 1 칩셋 광 이미터로부터 방출된 빛을 변조하고 제 2 칩셋 광 디텍터에 의해 변조된 빛을 탐지함으로써 전계발광 디스플레이에 있는 제 2 칩셋에 정보를 광학적으로 통신할 수 있다. 각 칩셋은 정보에 따라 칩셋이 연결되어있는 제 1 전극을 구동하여 발광층의 적어도 일부가 발광하게 한다.

- [0038] 본 발명의 한 실시태양에서, 제 1 칩셋 광 이미터에 의해 방출된 변조된 빛은 여러 칩셋, 더욱 바람직하게는 칩셋들의 전부 및 이들의 광 디텍터에 의해 탐지된다. 이런 실시태양에서, 통신은 방송이다. 다른 실시태양에서, 제 1 칩셋 광 이미터에 의해 방출된 변조된 빛은 단지 제 2 칩셋으로 전송되고 이의 광 디텍터에 의해 탐지된다. 이런 실시태양에서, 통신은 포인트-투-포인트이다. 광 신호는 일시적으로 변조될 수 있다.
- [0039] 기관 또는 커버가 제공될 수 있으며 제 1 칩셋 광 이미터에 의해 방출된 빛은 디스플레이 기관 또는 커버를 통해 통과되거나 반사될 수 있다.
- [0040] 칩셋들의 적어도 일부 위에 또는 둘레에 연장되는 적어도 하나의 투명층을 제공함으로써 광 신호를 전파하기 위해 기관 위에 도파관이 형성될 수 있고 제 1 칩셋 광 이미터에 의해 방출된 빛은 투명층 속으로 통과될 수 있다.
- [0041] 디스플레이 기관의 외부에 위치한 컨트롤러가 제공될 수 있으며 변조된 빛을 디스플레이 기관 속으로 방출하여 하나 이상의 칩셋과 정보를 통신한다. 전송된 정보는 이미지 정보일 수 있고 제 1 칩셋은 이미지 정보를 다른 칩셋에 통신할 수 있다.
- [0042] 본 발명의 발광 픽셀들은 기관 위에 코팅된 재료의 층들을 사용하며 재료의 층들 위와 아래에 코팅된 전극들에 의해 구동되는 영역 이미터(area emitter)이다. 발광 재료층들은 결정이 아니거나 실리콘으로 형성되지 않는다. 반대로, 광 이미터(40)는 작은 점원으로부터 발광하는 실리콘과 같은 결정 재료로 형성된 통상적인 무기 다이오드일 수 있다. 특히, 광 이미터(40)는, 예를 들어, 도 1에 나타난 대로, 발광 재료의 하나 이상의 층(14)과 분리된다. 광 이미터(40)는 칩셋(20)에 형성되며 하나 이상의 발광층(14)과 같이 제 1 전극(12)과 제 2 전극(16) 사이의 기관 위에 코팅되지 않는다.
- [0043] 칩셋(20)을 가진 본 발명의 한 능동 매트릭스 실시태양에 따라, 각 픽셀은 독립적으로 제어된 제 1 전극(12)(제어 전극)을 가지며, 제 2 전극(16)은 여러 픽셀에 공통이며, 칩셋 회로(22)는 픽셀에 능동 매트릭스 제어를 제공할 수 있다. 또한 도 2에 도시된 대로, 칩셋 회로(22)는 여러 연결 패드(24)를 통해 하나 이상의 픽셀을 구동한다. 칩셋(20) 상의 연결 패드(24)는 (도 1에 도시된 대로) 제 1 전극(12)에 직접 연결될 수 있거나 전기 도체(32)를 통해 연결될 수 있다. 본 발명의 다른 실시태양에서, 하나 이상의 칩셋 회로(22)가 복수의 그룹의 픽셀에 수동 매트릭스 제어를 제공한다. 이런 수동 매트릭스 제어 픽셀 그룹들은 제 1 전극(12)과 제 2 전극(16)에 해당할 수 있는 독립된 직각의 컬럼 및 로우 전극의 겹침에 의해 형성된다. 칩셋(20)에서, 예를 들어, 칩셋 회로(22)는 제 1 전극(12)과 제 2 전극(16)(컬럼 및 로우 전극)을 활성화하는 구동 전류를 제공하여 픽셀들을 통해 전류를 구동한다. 연결 패드(24)는 칩셋(20)을 제 1 전극(12) 및 제 2 전극(16)과 연결할 수 있다.
- [0044] 본 발명의 한 실시태양에서, 광 이미터는 도핑되거나 도핑되지 않은 영역을 구비한 실리콘 기관을 가진 칩셋에 형성된다. 따라서, 광 이미터는, 예를 들어, 실리콘과 같은 결정 반도체 재료에 형성된 종래의 발광 다이오드인 무기 점원 광 이미터를 제공하는 무기 발광 다이오드로 제조된다. 광 이미터는 발광 NPN 바이폴라 트랜지스터일 수 있다. NPN 바이폴라 트랜지스터는 이미터-베이스 접합을 포함할 수 있고 회로는 트랜지스터가 빛을 방출하도록 이미터-베이스 접합을 가로질러 비 파괴적 역 항복전압을 제공하는 구조물을 포함할 수 있다. 트랜지스터는 칩셋의 표면 위 및 내에 형성되기 때문에, 트랜지스터에 의해 방출된 빛은 칩셋으로부터 눈에 보이게 빠져나올 수 있다. 광 이미터에 의해 방출된 빛은 광-센서, 예를 들어, 전하를 축적하거나 전류를 감지하기 위한 당업계에 공지된 회로와 함께 광민감성 다이오드 또는 광민감성 트랜지스터에 의해 탐지된다.
- [0045] 칩셋들은 비교적 더 짧은 이웃한 면보다 더 긴 칩셋들의 비교적 긴 면을 따라 연결 패드들의 한 행 또는 여러 행을 가질 수 있다. 칩셋들은 한 버스를 통해 또는 여러 버스들을 통해 외부 컨트롤러에 연결될 수 있다. 버스들은 직렬, 병렬 또는 포인트-투-포인트 버스일 수 있고 디지털 또는 아날로그일 수 있고 광학적 또는 전기적일 수 있다. 버스는 전력, 접지, 클럭, 데이터 또는 선택 신호와 같은 신호를 제공하기 위해 칩셋들에 연결된다. 하나 이상의 버스가 하나 이상의 컨트롤러 또는 칩셋에 개별적으로 연결될 수 있다. 추가 버스들은 타이밍(예를 들어, 클럭) 신호, 데이터 신호, 선택 신호, 전력 연결 또는 접지 연결을 포함하는 다양한 신호들을 제공할 수 있다. 신호들은 예를 들어, 디지털 주소 또는 데이터 값과 같은 아날로그 또는 디지털일 수 있다. 아날로그 데

이터 값은 전하 또는 전압으로 제공될 수 있다. 저장 레지스터들은 디지털(예를 들어, 플립-플롭(flip-flops)을 포함)) 또는 아날로그(예를 들어, 전하를 저장하기 위한 커패시터를 포함)일 수 있다.

[0046] 본 발명의 한 실시태양에서, 디스플레이 디바이스는 OLED 디스플레이이다. 컨트롤러는 칩셋으로 제공될 수 있고 기판에 부착될 수 있다. 컨트롤러는 기판의 주변 상에 위치될 수 있거나 기판의 외부에 위치할 수 있고 종래의 집적 회로를 포함한다.

[0047] 본 발명의 다양한 실시태양들에 따라, 칩셋들은, 예를 들어, 칩셋의 긴 치수를 따라 연결 패드의 한 행 또는 두 행에 의해, 다양한 방식으로 제조될 수 있다. 상호연결 버스, 와이어 및 반사층은 다양한 재료들, 예를 들어, 증착되거나 스퍼터링된 금속, 예를 들어, 알루미늄 또는 알루미늄 합금, 마그네슘 또는 은으로 형성될 수 있고 디바이스 기판상의 증착을 위한 다양한 방법을 사용할 수 있다. 선택적으로, 상호연결 버스와 와이어는 경화된 도전성 잉크 또는 금속 산화물로 이루어질 수 있다. 비용 절약적인 한 실시태양에서, 상호연결 버스와 와이어는 단일층으로 형성된다. 광민감성 수지 또는 폴리머가 투명층(18A) 또는 보호층(18C)을 형성하는데 사용될 수 있다. 이런 재료들을 패터닝하는 방법 및 상기한 구조물을 형성하는 방법은 포토리소그래피 분야에서 공지되어 있다.

[0048] 본 발명은 예를 들어, 디바이스 기판 위에 규칙적인 배열로 배열된 복수의 칩셋들을 구비한 유리, 플라스틱 또는 호일과 같은 대형 디바이스 기판을 사용하는 다중 픽셀 디바이스 실시태양에 특히 유용하다. 각 칩셋은 칩셋 내의 회로에 따라 그리고 제어 신호에 응답하여 디바이스 기판 위에 형성된 복수의 픽셀들을 제어할 수 있다. 개개의 픽셀 그룹 또는 복수의 픽셀 그룹은 타일드(tiled) 소자들 상에 위치할 수 있고, 타일드 소자들은 전체 디스플레이를 형성하기 위해 결합될 수 있다.

[0049] 본 발명에 따라, 칩셋들은 기판 위에 분산된 픽셀 제어 소자들을 제공한다. 칩셋은 디바이스 기판에 비하여 상대적으로 소형의 집적 회로이며 독립된 기판상에 형성된, 와이어, 연결 패드들, 저항기 또는 커패시터와 같은 수동 구성요소들, 또는 트랜지스터 또는 다이오드와 같은 능동 구성요소들을 포함하는 회로를 포함한다. 칩셋들은 디스플레이 기판과 개별적으로 제조된 후 디스플레이 기판에 사용된다. 이런 방법의 세부내용은, 예를 들어, US 6,879,098; US 7,557,367; US 7,622,367; US 20070032089; US 20090199960 및 US 20100123268에서 발견할 수 있다.

[0050] 칩셋들은 바람직하게는 반도체 디바이스를 제조하기 위한 공지된 공정들을 사용하는 실리콘 또는 실리콘 온 인슐레이터(SOI) 웨이퍼를 사용하여 제조된다. 각 칩셋은 디바이스 기판에 부착하기 전에 분리된다. 따라서 각 칩셋의 결정 기재(base)는 디바이스 기판과 분리된 기판으로 생각될 수 있고 기판 위에 칩셋 회로가 배치된다. 따라서, 복수의 칩셋들은 디바이스 기판으로부터 분리되고 서로로부터 분리된 상응하는 복수의 독립된 기판을 가진다. 특히, 독립 기판들은 픽셀들이 형성된 기판과 분리되며, 독립 칩셋 기판들의 영역은 모두 합쳐도 디바이스 기판보다 작다.

[0051] 칩셋들은 예를 들어, 박막 비결정 또는 다결정 실리콘 디바이스들에서 발견된 것보다 고성능의 능동 구성요소들을 제공하기 위해 결정 기판을 가질 수 있다. 칩셋들은 바람직하게는 100 $\mu$ m 이하의 두께, 더욱 바람직하게는 20 $\mu$ m 이하의 두께를 가질 수 있다. 이것이 칩셋 위에 종래의 스핀- 또는 커튼-코팅 기술을 사용하여 도포될 수 있는 접착제 및 평탄화 재료의 칩셋 위 형성을 용이하게 한다. 본 발명의 한 실시태양에 따르면, 결정 실리콘 기판상에 형성된 칩셋들은 기하학적 어레이로 배열되며, 접착제 또는 평탄화 재료와 함께 디바이스 기판에 부착된다. 칩셋 표면상의 연결 패드들이 각 칩셋을 신호 와이어, 전력 버스 및 전극에 연결하여 픽셀들을 구동하기 위하여 사용된다. 칩셋들은 적어도 네 개의 픽셀을 제어할 수 있다.

[0052] 칩셋들은 반도체 기판에 형성되기 때문에, 칩셋의 회로는 최신 리소그래피 공구들을 사용하여 형성될 수 있다. 그러한 공구들로, 0.5 마이크로미터 이하의 피처 크기(feature size)를 쉽게 이용할 수 있다. 예를 들어, 최신 반도체 제조 라인은 90nm 또는 45nm의 선폭(line width)을 달성할 수 있으며 본 발명의 칩셋들을 제조하는데 사용될 수 있다. 그러나, 칩셋은 또한 디스플레이 기판상에 조립된 후 칩셋 위에 제공된 와이어링 층에 전기적 연결을 형성하기 위한 연결 패드들을 필요로 한다. 연결 패드들은 디스플레이 기판에 사용된 리소그래피 공구들의 피처 크기(예를 들어 5 $\mu$ m) 및 와이어링 층에 대한 칩셋의 정렬(예를 들어, +/- 5 $\mu$ m)에 기초하여 크기가 결정된다. 따라서, 연결 패드는, 예를 들어, 패드들 사이에 5 $\mu$ m의 공간을 갖는 15 $\mu$ m 폭을 가질 수 있다. 이는 일반적으로 패드들이 칩셋에 형성된 트랜지스터 회로들보다 상당히 클 것임을 나타낸다.

[0053] 패드들은 일반적으로 트랜지스터들 위의 칩셋 상에 금속층 내에 형성될 수 있다. 낮은 제조 비용을 가능하게 하기 위하여 가능한 작은 표면 영역을 갖는 칩셋을 만드는 것이 바람직하다.

- [0054] 기관(예를 들어, 비결정 또는 다결정 실리콘) 상에 직접 형성된 회로보다 높은 성능을 구비한 회로를 갖는 (예를 들어, 결정 실리콘을 포함하는) 독립된 기관을 구비한 칩셋들을 사용함으로써, 더 높은 성능의 디바이스가 제공된다. 결정 실리콘은 더 높은 성능뿐 아니라 훨씬 작은 능동 소자들(예를 들어, 트랜지스터들)을 갖기 때문에, 회로 크기가 훨씬 감소한다. 유용한 칩셋이 또한 예를 들어, 2008년 3.4의 13페이지 Digest of Technical Papers of the Society for Information Display에, 윤, 리, 양 및 장(Yoon, Lee, Yang 및 Jang)에 의한 "AMOLED 구동에서 MEMs 스위치들의 새로운 용도(A novel use of MEMs switches in driving AMOLED)"에 개시된 바와 같이, 미소 전자 기계(MEMS) 구조를 사용하여 형성될 수 있다.
- [0055] 디바이스 기관은 유리 및 본 기술분야에서 공지된 포토리소그래피 기술들로 패터닝된 평탄화층(예를 들어, 수지) 위에 형성된, 예를 들어, 알루미늄 또는 은과 같이 증착 또는 스퍼터링된 금속 또는 금속 합금으로 이루어진 와이어링 층을 포함할 수 있다. 칩셋들은 집적회로 산업에서 널리 인정받는 공지된 기술들을 사용하여 형성될 수 있다.
- [0056] 본 발명은 멀티 픽셀 인프라 구조를 갖는 디바이스들에 사용될 수 있다. 특히, 본 발명은 유기 또는 무기 LED 디바이스로 사용될 수 있으며, 특히 정보 디스플레이 디바이스에 유용하다. 바람직한 실시태양에서, 본 발명은 미국특허번호 제4,769,292호 미국특허번호 제5,061,569에 개시된, 그러나 이에 제한되지 않는 소분자 또는 중합체 OLED로 구성된 평판 OLED 디바이스에 사용될 수 있다. 예를 들어, (예를 들어, 미국출원공개공보 제 2007/0057263호에 교시된 대로) 다결정 반도체 매트릭스에 형성된 양자 도트를 사용하는 무기 디바이스들 및 유기 또는 무기 전하 제어층을 사용하는 무기 디바이스들 또는 하이브리드 유기/무기 디바이스들이 사용될 수 있다. 유기 또는 무기 발광 디스플레이의 많은 조합 및 변형들이 탑 이미터 구조 또는 바텀 이미터 구조를 갖는 능동 매트릭스 디스플레이를 포함하는 이런 디바이스를 제조하기 위하여 사용될 수 있다.
- [0057] 본 발명은 특정한 바람직한 실시태양들을 구체적으로 참조하여 상세하게 기술되었으나, 변형과 변화가 본 발명의 취지와 범위 내에서 가능하다는 것을 이해해야 한다.

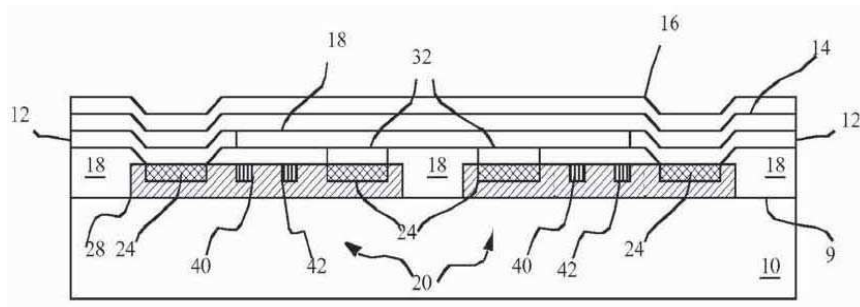
**부호의 설명**

- [0058] 8                    광 신호
- 9                    디바이스 면
- 10                   디스플레이 기관
- 11                   디스플레이 영역
- 12                   제 1 전극
- 14                   발광 재료의 층
- 16                   제 2 전극
- 18                   절연 평탄화층
- 18A                  투명 절연 평탄화층
- 18B                  반사층
- 18C                  보호층
- 18D                  반사층
- 19                   광 파이프
- 20                   칩셋
- 22                   칩셋 회로
- 24                   연결 패드
- 28                   칩셋 기관
- 30                   커버

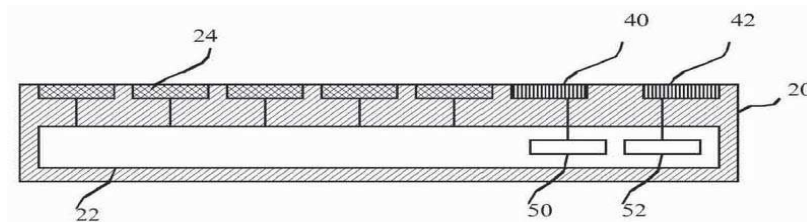
- 32 도체
- 40 광 이미터
- 42 광 디텍터
- 50 변조 회로
- 52 복조 회로
- 60 컨트롤러
- 62 광 트랜스시버

도면

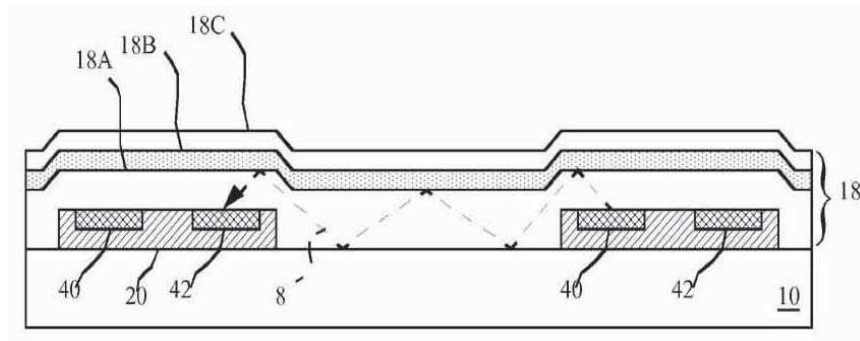
도면1



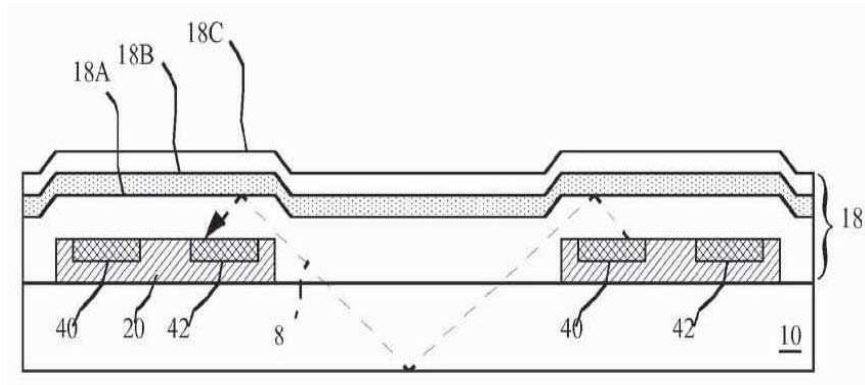
도면2



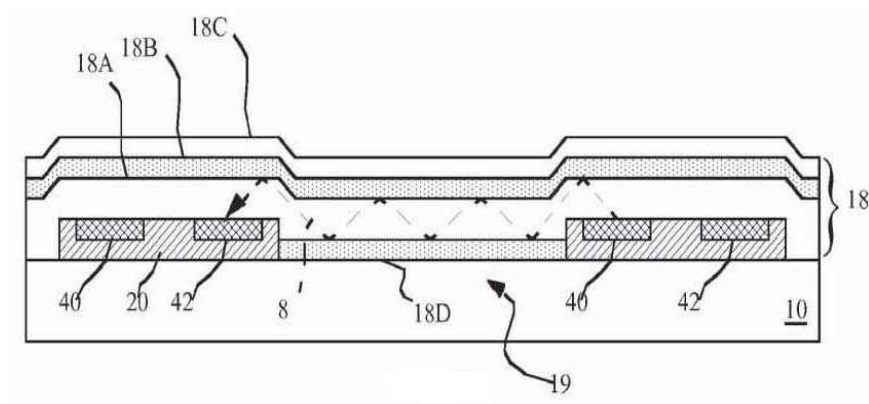
도면3a



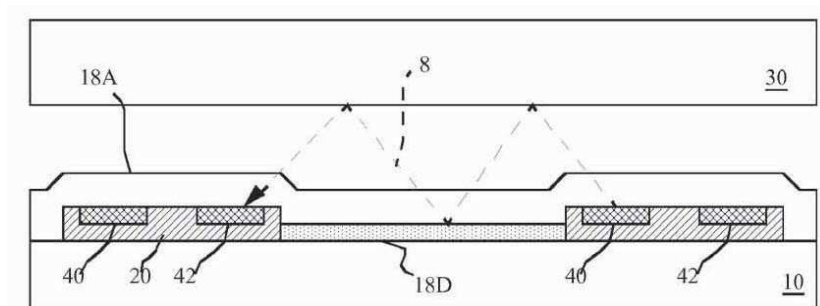
도면3b



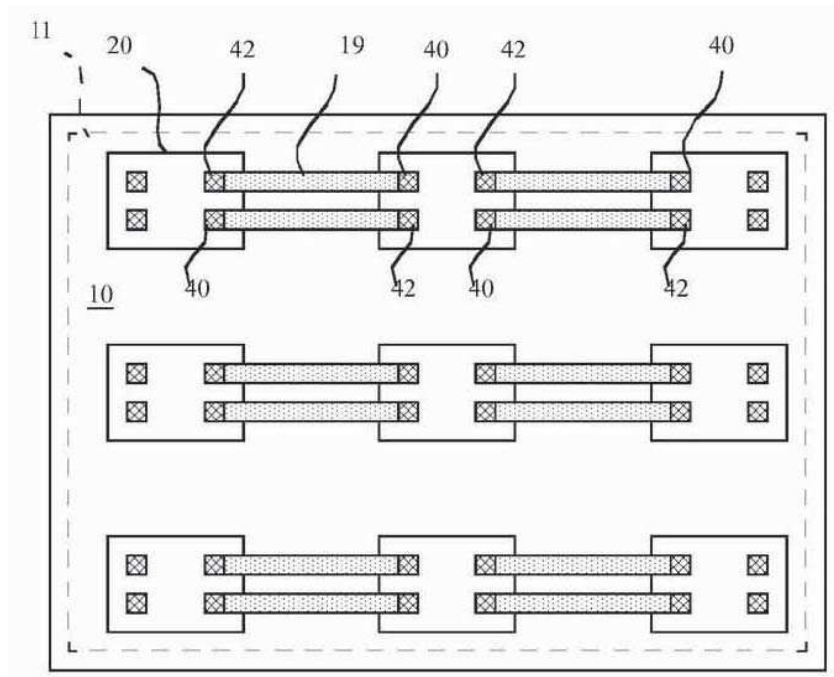
도면3c



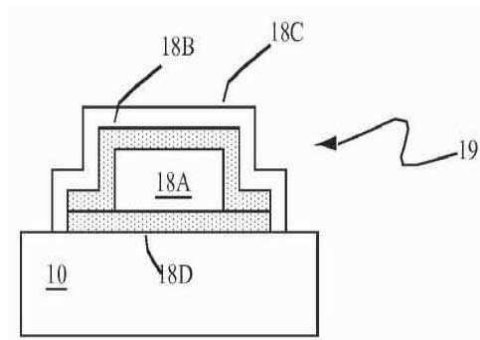
도면3d



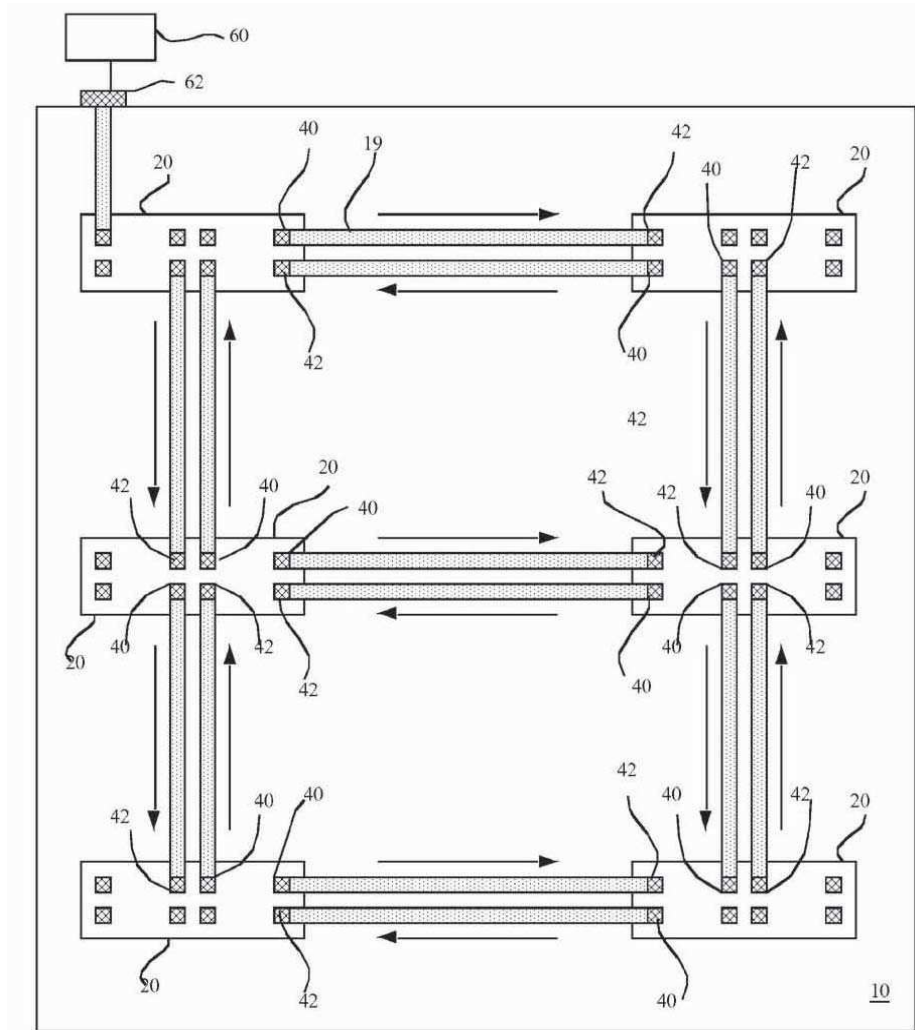
도면4



도면5



도면6



专利名称(译)	标题：具有光学通信削片机的电致发光显示装置		
公开(公告)号	<a href="#">KR1020140008376A</a>	公开(公告)日	2014-01-21
申请号	KR1020137024156	申请日	2011-03-30
[标]申请(专利权)人(译)	全球OLED TECH		
申请(专利权)人(译)	글로벌오엘이디테크놀로지엘엘씨		
当前申请(专利权)人(译)	글로벌오엘이디테크놀로지엘엘씨		
[标]发明人	WHITE CHRISTOPHER J 화이트크리스토퍼제이 COK RONALD S 코크로널드에스 HAMER JOHN W 해머존더블유 ARNOLD ANDREW 아놀드앤드류		
发明人	화이트크리스토퍼제이 코크로널드에스 해머존더블유 아놀드앤드류		
IPC分类号	G09G3/30 H01L27/00		
CPC分类号	G09G2370/18 H01L2924/0002 H01L27/3255 H01L27/1446 G09G2360/148 H01L25/167 G09G2360/142 G09G2300/0426 G09G3/30 G09G3/2085 G09F9/30		
代理人(译)	金勇		
优先权	13/029549 2011-02-17 US		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

一种电致发光显示器，包括显示基板，形成在所述显示基板上的多个图案化的第一电极，形成在所述多个第一电极上的一层或多层发光材料，形成在所述一层或多层发光材料和多个小芯片。每个小芯片电连接到第一电极。每个小芯片还包括与连接到小芯片电路的一层或多层发光材料分开的光检测器和光发射器。小芯片电路包括用于调制由光发射器发射的光的调制电路和用于解调由光检测器检测到的光的解调电路，使得由第二小芯片的光检测器接收由第一小芯片的光发射器发射的光。

