



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년03월21일  
(11) 등록번호 10-1960372  
(24) 등록일자 2019년03월14일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0024319

(22) 출원일자 2012년03월09일

심사청구일자 2017년03월02일

(65) 공개번호 10-2013-0103020

(43) 공개일자 2013년09월23일

(56) 선행기술조사문헌

KR1020050068417 A\*

KR1020120008186 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

강지현

대구 북구 검단로 255, 102동 1308호 (검단동, 민들레아파트)

윤중선

경기도 파주시 탄현면 범흥리 민들레빌 203호

(74) 대리인

박영복

전체 청구항 수 : 총 5 항

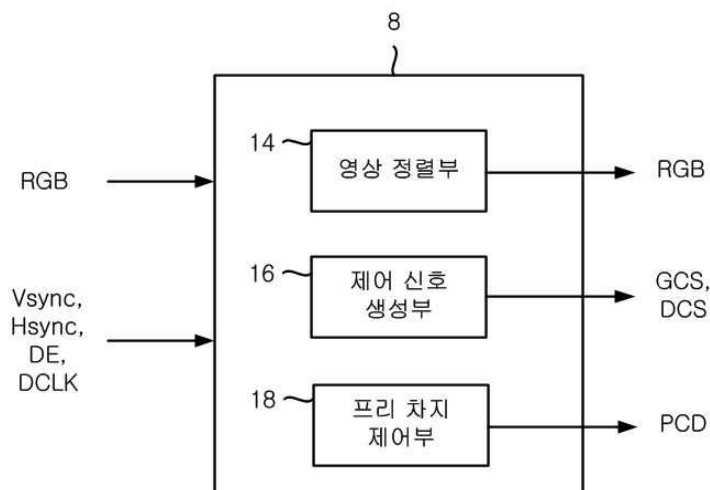
심사관 : 이옥우

(54) 발명의 명칭 유기 발광 다이오드 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 화소에 인가되는 데이터 전압의 차징 효율을 높일 수 있는 유기 발광 다이오드 표시 장치 및 그의 구동 방법에 관한 것으로, 입력된 영상 데이터를 정렬하는 단계와; 상기 영상 데이터를 적어도 1 라인 분씩 분석하여 이전 라인의 영상 데이터에 대한 현재 라인의 영상 데이터의 변화량에 따라 프리 차지 전압을 결정하고, 결정된 프리 차지 전압에 해당된 프리 차지 데이터를 생성하는 단계와; 상기 프리 차지 데이터를 프리 차지 전압으로 변환함과 아울러 상기 정렬된 영상 데이터를 데이터 전압으로 변환하는 단계; 및 다수의 데이터 라인에 상기 프리 차지 전압을 공급한 뒤에 데이터 전압을 공급하는 단계를 포함하는 것을 특징으로 한다.

대표도 - 도3



## 명세서

### 청구범위

#### 청구항 1

다수의 게이트 라인과 다수의 데이터 라인의 교차로 화소를 정의하는 표시 패널과;

입력된 영상 데이터를 정렬함과 아울러 상기 영상 데이터를 적어도 1 라인 분씩 분석하여 이전 라인의 영상 데이터에 대한 현재 라인의 영상 데이터의 변화량에 따라 프리 차지 데이터를 생성하고, 동기 신호를 이용하여 게이트 제어 신호 및 데이터 제어 신호를 생성하는 타이밍 제어부와;

상기 게이트 제어 신호에 응답하여 상기 다수의 게이트 라인에 스캔 신호를 공급하는 게이트 구동부; 및

상기 데이터 제어 신호에 응답하여 상기 프리 차지 데이터를 프리 차지 전압으로 변환함과 아울러 상기 타이밍 제어부로부터 제공된 영상 데이터를 데이터 전압으로 변환하고, 상기 다수의 데이터 라인에 상기 프리 차지 전압을 인가한 뒤에 상기 데이터 전압을 공급하는 데이터 구동부를 포함하고,

상기 프리 차지 전압은 아래의 수식에 따라 결정되는 것을 특징으로 하는 유기 발광 다이오드 표시 장치.

$$V_{pre} = \frac{V_{data} - V_{before}}{1 - e^{-\frac{t}{RC}}} + V_{before}$$

여기서,  $V_{data}$ 는 현재 라인의 데이터 전압을 나타내고,  $V_{before}$ 는 이전 라인의 데이터 전압을 나타내고,  $t$ 는 목표 시간을 나타내고,  $R$ 은 데이터 라인의 저항 성분을 나타내고,  $C$ 는 데이터 라인의 커패시턴스 성분을 나타낸다.

#### 청구항 2

제 1 항에 있어서,

상기 타이밍 제어부는

상기 영상 데이터를 정렬하여 상기 데이터 구동부에 공급하는 영상 정렬부와;

상기 동기 신호를 이용하여 게이트 제어 신호 및 데이터 제어 신호를 생성하여, 상기 게이트 제어 신호를 상기 게이트 구동부에 공급함과 아울러 상기 데이터 제어 신호를 상기 데이터 구동부에 공급하는 제어 신호 생성부; 및

상기 영상 데이터를 적어도 1 라인 분씩 분석하여 상기 이전 라인의 영상 데이터에 대한 상기 현재 라인의 영상 데이터의 변화량에 따라 상기 프리 차지 전압을 결정하고, 결정된 프리 차지 전압에 해당된 프리 차지 데이터를 생성하여 상기 데이터 구동부에 공급하는 프리 차지 제어부를 포함하는 것을 특징으로 하는 유기 발광 다이오드 표시 장치.

#### 청구항 3

삭제

#### 청구항 4

제 1 항에 있어서,

상기 데이터 구동부가 상기 프리 차지 전압을 상기 다수의 데이터 라인에 공급하는 기간은  $1/n$  수평 기간( $n$ 은 2 보다 크거나 같은 정수)으로 정의되는 것을 특징으로 하는 유기 발광 다이오드 표시 장치.

#### 청구항 5

입력된 영상 데이터를 정렬하는 단계와;

상기 영상 데이터를 적어도 1 라인 분석 분석하여 이전 라인의 영상 데이터에 대한 현재 라인의 영상 데이터의 변화량에 따라 프리 차지 전압을 결정하고, 결정된 프리 차지 전압에 해당된 프리 차지 데이터를 생성하는 단계와;

상기 프리 차지 데이터를 프리 차지 전압으로 변환함과 아울러 상기 정렬된 영상 데이터를 데이터 전압으로 변환하는 단계; 및

다수의 데이터 라인에 상기 프리 차지 전압을 공급한 뒤에 데이터 전압을 공급하는 단계를 포함하고,

상기 프리 차지 전압은 아래의 수식에 따라 결정되는 것을 특징으로 하는 유기 발광 다이오드 표시 장치의 구동 방법.

$$V_{pre} = \frac{V_{data} - V_{before}}{1 - e^{-\frac{t}{RC}}} + V_{before}$$

여기서,  $V_{data}$ 는 현재 라인의 데이터 전압을 나타내고,  $V_{before}$ 는 이전 라인의 데이터 전압을 나타내고,  $t$ 는 목표 시간을 나타내고,  $R$ 은 데이터 라인의 저항 성분을 나타내고,  $C$ 는 데이터 라인의 커패시턴스 성분을 나타낸다.

#### 청구항 6

삭제

#### 청구항 7

제 5 항에 있어서,

상기 다수의 데이터 라인에 상기 프리 차지 전압을 공급하는 기간은  $1/n$  수평 기간( $n$ 은 2보다 크거나 같은 정수)으로 정의되는 것을 특징으로 하는 유기 발광 다이오드 표시 장치의 구동 방법.

#### 발명의 설명

#### 기술 분야

[0001] 본 발명은 화소에 인가되는 데이터 전압의 차징 효율을 높일 수 있는 유기 발광 다이오드 표시 장치 및 그의 구동 방법에 관한 것이다.

#### 배경 기술

[0002] AMOLED 표시 장치는 전자와 정공의 재결합으로 유기 발광층을 발광시키는 자발광 소자로 휘도가 높고 구동 전압이 낮으며 초박막화가 가능하여 차세대 표시 장치로 기대되고 있다.

[0003] 이러한, AMOLED 표시 장치는 점점 대면적화되고 고해상도로 개발되는 추세에 있다. 그런데, 표시 장치가 대면적 및 고해상도로 제작되면 화소에 인가되는 데이터 전압의 차징 효율이 떨어지는 문제점이 있다. 구체적으로, 표시 장치가 대면적화되면 신호 라인들의 저항 성분 및 커패시턴스 성분이 증가하여 데이터 전압의 차징 효율이 떨어지고, 표시 장치가 고해상도로 제작되면 화소를 구동하는 시간이 짧아져 데이터 전압의 차징 효율이 떨어진다.

[0004] 따라서, 대면적 및 고해상도로 제작되는 추세에 대응하여 화소에 대한 데이터 전압의 차징 효율을 높일 수 있는 기술이 요구되고 있다.

#### 발명의 내용

#### 해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 화소에 인가되는 데이터 전압의 차징 효율을 높일 수

있는 유기 발광 다이오드 표시 장치 및 그의 구동 방법을 제공하는데 그 목적이 있다.

### 과제의 해결 수단

[0006] 상기와 같은 목적을 달성하기 위해, 본 발명의 실시 예에 따른 유기 발광 다이오드 표시 장치는 다수의 게이트 라인과 다수의 데이터 라인의 교차로 화소를 정의하는 표시 패널과; 입력된 영상 데이터를 정렬함과 아울러 상기 영상 데이터를 적어도 1 라인 분씩 분석하여 이전 라인의 영상 데이터에 대한 현재 라인의 영상 데이터의 변화량에 따라 프리 차지 데이터를 생성하고, 동기 신호를 이용하여 게이트 제어 신호 및 데이터 제어 신호를 생성하는 타이밍 제어부와; 상기 게이트 제어 신호에 응답하여 상기 다수의 게이트 라인에 스캔 신호를 공급하는 게이트 구동부; 및 상기 데이터 제어 신호에 응답하여 상기 프리 차지 데이터를 프리 차지 전압으로 변환함과 아울러 상기 타이밍 제어부로부터 제공된 영상 데이터를 데이터 전압으로 변환하고, 상기 다수의 데이터 라인에 상기 프리 차지 전압을 인가한 뒤에 상기 데이터 전압을 공급하는 데이터 구동부를 포함하는 것을 특징으로 한다.

[0007] 상기 타이밍 제어부는 상기 영상 데이터를 정렬하여 상기 데이터 구동부에 공급하는 영상 정렬부와; 상기 동기 신호를 이용하여 게이트 제어 신호 및 데이터 제어 신호를 생성하여, 상기 게이트 제어 신호를 상기 게이트 구동부에 공급함과 아울러 상기 데이터 제어 신호를 상기 데이터 구동부에 공급하는 제어 신호 생성부; 및 상기 영상 데이터를 적어도 1 라인 분씩 분석하여 상기 이전 라인의 영상 데이터에 대한 상기 현재 라인의 영상 데이터의 변화량에 따라 상기 프리 차지 전압을 결정하고, 결정된 프리 차지 전압에 해당된 프리 차지 데이터를 생성하여 상기 데이터 구동부에 공급하는 프리 차지 제어부를 포함하는 것을 특징으로 한다.

[0008] 상기 프리 차지 제어부는 아래의 수식에 따라 상기 프리 차지 전압을 결정하는 것을 특징으로 한다.

$$V_{pre} = \frac{V_{data} - V_{before}}{1 - e^{-\frac{t}{RC}}} + V_{before}$$

[0009]

[0010] 여기서,  $V_{data}$ 는 현재 라인의 데이터 전압을 나타내고,  $V_{before}$ 는 이전 라인의 데이터 전압을 나타내고,  $t$ 는 목표 시간을 나타내고,  $R$ 은 데이터 라인의 저항 성분을 나타내고,  $C$ 는 데이터 라인의 커패시턴스 성분을 나타낸다.

[0011] 상기 데이터 구동부가 상기 프리 차지 전압을 상기 다수의 데이터 라인에 공급하는 기간은  $1/n$  수평 기간( $n$ 은 2보다 크거나 같은 정수)으로 정의되는 것을 특징으로 한다.

[0012] 또한, 상기와 같은 목적을 달성하기 위해, 본 발명의 실시 예에 따른 유기 발광 다이오드 표시 장치의 구동 방법은 입력된 영상 데이터를 정렬하는 단계와; 상기 영상 데이터를 적어도 1 라인 분씩 분석하여 이전 라인의 영상 데이터에 대한 현재 라인의 영상 데이터의 변화량에 따라 프리 차지 전압을 결정하고, 결정된 프리 차지 전압에 해당된 프리 차지 데이터를 생성하는 단계와; 상기 프리 차지 데이터를 프리 차지 전압으로 변환함과 아울러 상기 정렬된 영상 데이터를 데이터 전압으로 변환하는 단계; 및 다수의 데이터 라인에 상기 프리 차지 전압을 공급한 뒤에 데이터 전압을 공급하는 단계를 포함하는 것을 특징으로 한다.

[0013] 상기 프리 차지 전압은 아래의 수식에 따라 결정되는 것을 특징으로 한다.

$$V_{pre} = \frac{V_{data} - V_{before}}{1 - e^{-\frac{t}{RC}}} + V_{before}$$

[0014]

[0015] 여기서,  $V_{data}$ 는 현재 라인의 데이터 전압을 나타내고,  $V_{before}$ 는 이전 라인의 데이터 전압을 나타내고,  $t$ 는 목표 시간을 나타내고,  $R$ 은 데이터 라인의 저항 성분을 나타내고,  $C$ 는 데이터 라인의 커패시턴스 성분을 나타낸다.

[0016] 상기 다수의 데이터 라인에 상기 프리 차지 전압을 공급하는 기간은  $1/n$  수평 기간( $n$ 은 2보다 크거나 같은 정수)으로 정의되는 것을 특징으로 한다.

### 발명의 효과

[0017] 본 발명은 프리 차지 전압을 이용해 화소에 인가되는 데이터 전압의 차징 효율을 높인다. 그리고 프리 차지 전압을 결정함에 있어서, 라인 단위로 데이터 전압의 변화량을 분석하고, 분석 결과에 따라 프리 차지 전압을 가변함으로써 데이터 전압의 차징 효율을 극대화한다.

### 도면의 간단한 설명

[0018] 도 1은 실시 예에 따른 OLED 표시 장치의 구성도이다.  
 도 2는 도 1에 도시된 화소셀(10)의 구성 회로도이다.  
 도 3은 도 1에 도시된 타이밍 제어부(8)의 구성 블록도이다.  
 도 4a 및 도 4b는 실시 예에 따른 프리 차지 전압 나타낸 파형도이다.  
 도 5는 RC 직렬 회로에서 시간에 따른 인가 전압의 차징 곡선을 나타낸다.  
 도 6은 도 1에 도시된 데이터 구동부(4)의 구성도이다.

### 발명을 실시하기 위한 구체적인 내용

[0019] 이하, 본 발명의 실시 예에 따른 유기 발광 다이오드(이하, OLED) 표시 장치 및 그의 구동 방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

[0020] 도 1은 실시 예에 따른 OLED 표시 장치의 구성도이다. 그리고 도 2는 도 1에 도시된 화소셀(10)의 구성 회로도이다.

[0021] 도 1에 도시된 OLED 표시 장치는 표시 패널(2)과, 데이터 구동부(4)와, 게이트 구동부(6), 및 타이밍 제어부(8)를 구비한다. 도 1에 도시된 OLED 표시장치는 화소셀(10)에 인가되는 데이터 전압(Vdata)의 차징 효율을 높이기 위해, 프리 차지 전압(Vpre)을 데이터 라인(DL)에 공급한 뒤에, 데이터 전압(Vdata)을 데이터 라인(DL)에 공급한다. 특히, 실시 예는 라인 단위로 데이터 전압(Vdata)의 변화량을 분석하고, 분석 결과에 따라 프리 차지 전압(Vpre)을 가변하여 공급함으로써 데이터 전압(Vdata)의 차징 효율을 극대화한다.

[0022] 표시 패널(2)은 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)을 포함한다. 게이트 라인(GL)과 데이터 라인(DL)은 서로 교차하여 화소 영역을 정의한다. 각 화소 영역에는 게이트 라인(GL)과 데이터 라인(DL)에 접속된 화소셀(10)이 구비된다.

[0023] 화소셀(10) 각각은 게이트 라인(GL)으로부터 제공된 스캔 펄스(Scan)에 응답하여 데이터 라인(DL)으로부터 제공된 프리 차지 전압(Vpre) 및 데이터 전압(Vdata)을 제공받고, 데이터 전압(Vdata)에 상응하는 빛을 발생한다. 이를 위해, 화소셀(10)은 도 2에 도시된 바와 같이 OLED와, OLED를 구동하기 위한 화소 구동 회로(16)를 구비한다.

[0024] OLED의 애노드 전극은 화소 구동 회로(16)에 전기적으로 접속되고, 캐소드 전극은 VSS에 전기적으로 접속된다. 이러한 OLED는 화소 구동 회로(16)가 데이터 전압(Vdata)에 상응하여 제공하는 전류에 따라 발광하게 된다.

[0025] 화소 구동 회로(16)는 게이트 전극과 소스 전극 간의 전압에 따라 데이터 전압(Vdata)에 상응하는 전류를 OLED로 공급하는 구동 TFT(T2)와, 게이트 라인(GL)으로부터 제공된 스캔 펄스(Scan)에 따라 데이터 라인(DL)으로부터 제공된 프리 차지 전압(Vpre) 및 데이터 전압(Vdata)을 구동 TFT(T2)의 게이트 전극에 공급하는 스위칭 TFT(T1)와, 구동 TFT(T2)의 게이트-소스 간에 접속되어 스위칭 TFT(T1)로부터 제공되는 데이터 전압(Vdata)을 저장하는 스토리지 커패시터(Cst)를 구비한다. 도 2의 화소 구동 회로(16)는 2T1C(TFT 2개, 커패시터 1개)로 구성되고, TFT가 P 타입으로 구성되지만, 이는 하나의 예이며 본 발명은 OLED를 구동하기 위한 다양한 화소 구동 회로에 적용 가능하다.

[0026] 도 3은 도 1에 도시된 타이밍 제어부(8)의 구성 블록도이다.

[0027] 도 3에 도시된 타이밍 제어부(8)는 영상 정렬부(14)와, 제어 신호 생성부(16), 및 프리 차지 제어부(18)를 구비한다.

[0028] 영상 정렬부(14)는 외부로부터 입력된 영상 데이터(RGB)를 표시 패널(2)의 구동 주파수 및 해상도에 맞게 정렬하고, 정렬된 데이터를 데이터 구동부(4)에 공급한다.

[0029] 제어 신호 생성부(16)는 타이밍 동기 신호에 기초하여 데이터 제어 신호(DCS) 및 게이트 제어 신호(GCS)를 생성

하고, 생성된 데이터 제어 신호(DCS)를 데이터 구동부(4)에 공급하며, 생성된 게이트 제어 신호(GCS)를 게이트 구동부(6)에 공급한다.

[0030] 타이밍 동기 신호는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(Data Enable), 및 도트 클럭(DCLK) 등을 포함하여 구성될 수 있다. 데이터 제어신호(DCS)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 소스 출력 인에이블(Source Output Enable) 등이 될 수 있다. 게이트 제어신호(GCS)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 및 게이트 출력 인에이블(Gate Output Enable) 등이 될 수 있다.

[0031] 프리 차지 제어부(18)는 입력된 영상 데이터(RGB)를 적어도 1 라인 분석 분석하여, 데이터 구동부(4)가 프리 차지 전압(Vpre)을 가변하도록 프리 차지 데이터(PCD)를 생성한다. 여기서, 프리 차지 전압(Vpre)은 가변되는 값으로, 이전 라인의 데이터 전압(Vdata)에 대한 현재 라인의 데이터 전압(Vdata)의 변화량에 따라 크기가 가변된다. 예를 들어, 도 4a와 같이 현재 라인의 데이터 전압(Vdata)이 이전 라인의 데이터 전압(Vdata)에 비해 증가할 경우, 프리 차지 전압(Vpre)은 현재 라인의 데이터 전압(Vdata)보다 높은 값으로 설정된다. 그리고 도 4b와 같이 현재 라인의 데이터 전압(Vdata)이 이전 라인의 데이터 전압(Vdata)에 비해 감소할 경우, 프리 차지 전압(Vpre)은 현재 라인의 데이터 전압(Vdata)보다 낮은 값으로 설정된다. 이와 같은 프리 차지 전압(Vpre)을 결정짓는 프리 차지 제어부(18)에 대해 구체적으로 설명하면 다음과 같다.

[0032] 도 5는 RC 직렬 회로에서 시간에 따른 인가 전압의 차징 곡선을 나타낸다.

[0033] 도 5를 참조하면, 시간 t에서 차징되는 전압 V는 저항 성분 R과 커패시턴스 성분 C가 동일할 때, 인가 전압  $V_0$ 에 따라서 변하는 것을 알 수 있다. 즉, 저항 성분 R과 커패시턴스 성분 C를 알고 있다면, 원하는 목표 전압을 목표 시간 이내에 차징시키기 위한 인가 전압을 도출해낼 수 있다.

[0034] 이를 이용해, 프리 차지 제어부(18)는 데이터 라인(DL)의 R\*C 시정수 값이 미리 입력되고, 표시 패널(2)의 구동 주파수에 따른 목표 시간이 미리 설정된다. 그리고 수학적 식 1을 이용하여 프리 차지 전압(Vpre)을 결정한다. 그리고 결정된 프리 차지 전압(Vpre)에 대응하는 프리 차지 데이터(PCD)를 생성하여 데이터 구동부(4)에 공급한다.

[0035] 상기 목표 시간은 프리 차지 전압(Vpre)을 인가하는 시간이 된다. 목표 시간은  $1/n$  수평 기간(n은 2보다 크거나 같은 정수)으로 정의될 수 있다. 만약, 목표 시간을  $1/2$  수평 기간으로 설정한다면, 프리 차지 제어부(18)는 프리 차지 전압(Vpre)을 결정하되,  $1/2$  수평 기간 경과 후에 데이터 라인(DL)에 차징된 전압이 현재 라인의 데이터 전압(Vdata)과 같도록 프리 차지 전압(Vpre)을 결정하게 된다. 단, 구현의 용이성을 고려하여, 프리 차지 전압(Vpre)은  $1/2$  수평 기간 경과 후 데이터 라인(DL)에 차징된 전압이 현재 라인의 데이터 전압(Vdata)으로부터  $\pm 10\%$  이내가 되도록 결정될 수도 있다.

### 수학적 식 1

$$V_{pre} = \frac{V_{data} - V_{before}}{1 - e^{-\frac{t}{RC}}} + V_{before}$$

[0036]

[0037] 참고로, 수학적 식 1에서  $V_{data}$ 는 현재 라인의 데이터 전압을 나타내고,  $V_{before}$ 는 이전 라인의 데이터 전압을 나타내고, t는 목표 시간을 나타내고, R은 데이터 라인의 저항 성분을 나타내고, C는 데이터 라인의 커패시턴스 성분을 나타낸다.

[0038] 수학적 식 1에 관해서 라인 단위로 데이터 전압(Vdata)이 0 V에서 10 V로 증가하는 경우와, 데이터 전압(Vdata)이 10 V에서 0 V로 감소하는 경우를 설명한다.

[0039] 우선, 표시 패널(2)의 스펙이 표 1과 같다고 가정해 보자.



## 표 1

[0040]

55 인치급, FHD(1920*1080), 120Hz로 구동
데이터 라인의 R = 약 5 K $\Omega$
데이터 라인의 C = 약 300pF
$\tau = R \cdot C = 1.5\mu\text{sec}$
목표 시간= 1/2 HT= 약 3.8 $\mu\text{sec}$

[0041]

먼저, 라인 단위로 데이터 전압(Vdata)이 0 V에서 10 V로 증가하는 경우를 수학식 1에 적용하면 수학식 2와 같이 되어, 프리 차지 전압(Vpre)은 10.87 V가 된다. 그러면, 프리 차지 제어부(18)는 10.87 V에 해당된 프리 차지 데이터(PCD)를 데이터 구동부(4)에 공급한다. 그러면, 데이터 구동부(4)는 1/2 수평 기간 동안 10.87 V의 프리 차지 전압(Vpre)을 데이터 라인(DL)에 공급하고, 나머지 1/2 수평 기간 동안 10 V의 데이터 전압(Vdata)을 데이터 라인(DL)에 공급한다.

## 수학식 2

$$V_{pre} = \frac{10 - 0}{1 - e^{-\frac{3.8}{1.5}}} + 0 = 10.87$$

[0042]

[0043]

또한, 라인 단위로 데이터 전압(Vdata)이 10 V에서 0 V로 감소하는 경우를 수학식 1에 적용하면 수학식 3과 같이 되어, 프리 차지 전압(Vpre)은 -0.87 V가 된다. 그러면, 프리 차지 제어부(18)는 -0.87 V에 해당된 프리 차지 데이터(PCD)를 데이터 구동부(4)에 공급한다. 그러면, 데이터 구동부(4)는 1/2 수평 기간 동안 -0.87 V의 프리 차지 전압(Vpre)을 데이터 라인(DL)에 공급하고, 나머지 1/2 수평 기간 동안 0 V의 데이터 전압(Vdata)을 데이터 라인(DL)에 공급한다.

## 수학식 3

$$V_{pre} = \frac{0 - 10}{1 - e^{-\frac{3.8}{1.5}}} + 10 = -0.87$$

[0044]

[0045]

상술한 바와 같이, 본 발명은 프리 차지 전압(Vpre)을 이용해 화소에 인가되는 데이터 전압(Vdata)의 차징 효율을 높인다. 그리고 프리 차지 전압(Vpre)을 결정함에 있어서, 라인 단위로 데이터 전압(Vdata)의 변화량을 분석하고, 분석 결과에 따라 프리 차지 전압(Vpre)을 가변함으로써 데이터 전압(Vdata)의 차징 효율을 극대화한다.

[0046]

도 6은 도 1에 도시된 데이터 구동부(4)의 구성도이다.

[0047]

도 6에 도시된 데이터 구동부(4)는 쉬프트 레지스터(20)와, 래치(22)와, 디지털-아날로그 컨버터(Digital-to-Analog Converter; 이하 DAC)(24), 및 출력 회로(26)를 구비한다.

[0048]

쉬프트 레지스터(20)는 타이밍 제어부(8)로부터 제공된 소스 스타트 펄스를 소스 샘플링 클럭에 따라 쉬프트시켜 샘플링 신호를 생성한다.

[0049]

래치(22)는 샘플링 신호에 응답하여 타이밍 제어부(8)로부터 제공된 프리 차지 데이터(PCD) 또는 디지털 영상 데이터(RGB)를 순차적으로 래치하고, 래치된 데이터를 소스 출력 인에이블 신호의 로우 논리 기간에 동시에 출력한다.

[0050]

DAC(24)는 래치(22)로부터 제공된 프리 차지 데이터(PCD)를 아날로그인 프리 차지 전압(Vpre)으로 변환하고, 디지털 영상 데이터(RGB)를 아날로그인 데이터 전압(Vdata)으로 변환한다.

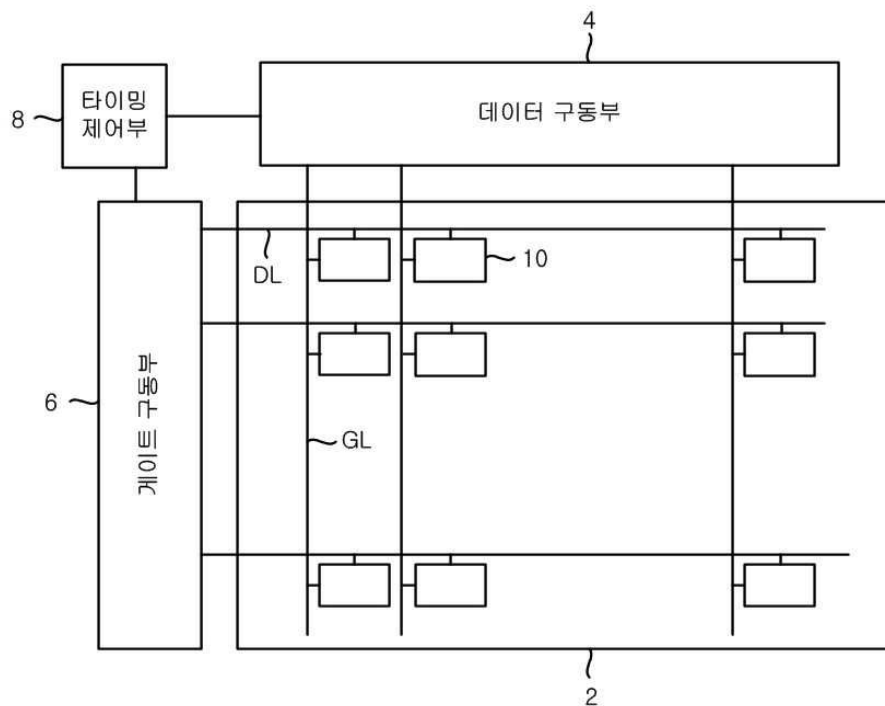
- [0051] 출력 회로(26)는 버퍼 회로를 포함하여 다수의 데이터 라인(DL)으로 공급되는 프리 차지 전압(Vpre) 및 데이터 전압(Vdata)의 신호 감쇠를 줄인다.
- [0052] 이와 같은 데이터 구동부(4)는 게이트 구동부(6)가 게이트 라인(GL)에 스캔 신호(Scan)을 공급하는 1 수평 기간 동안 프리 차지 전압(Vpre) 및 데이터 전압(Vdata)을 공급해야 하므로, 데이터 구동부(4)를 제어하는 데이터 제어 신호(DCS)들의 구동 주파수는 프리 차지 전압(Vpre)을 인가하지 않을 때보다 빨라지게 된다.
- [0053] 게이트 구동부(6)는 타이밍 제어부(8)로부터 제공된 게이트 제어 신호(GCS)에 기초하여 스캔 신호(Scan)를 생성하고, 생성된 스캔 신호(Scan)를 다수의 게이트 라인(GL)에 순차적으로 공급한다.
- [0054] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

### 부호의 설명

- [0055] Pre: 프리 차지 전압                      PCD: 프리 차지 데이터

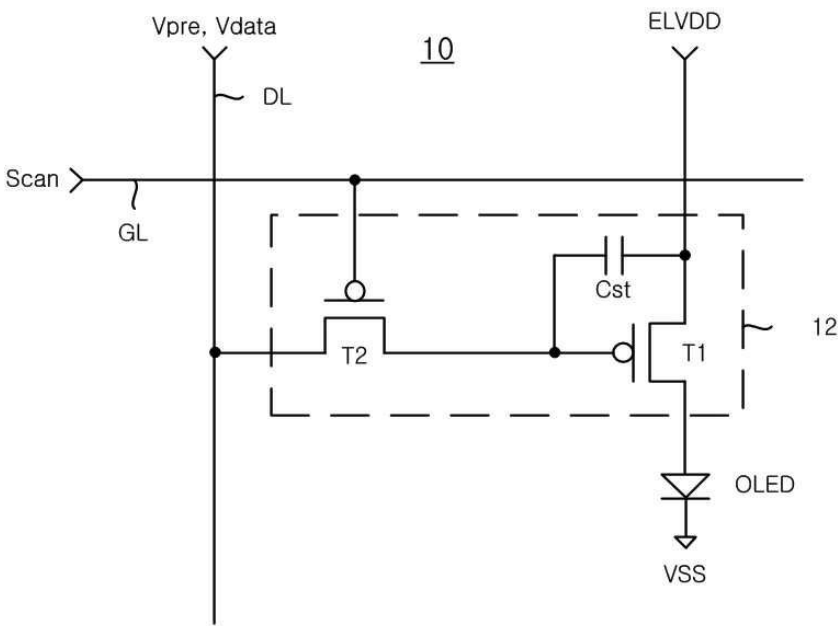
### 도면

#### 도면1

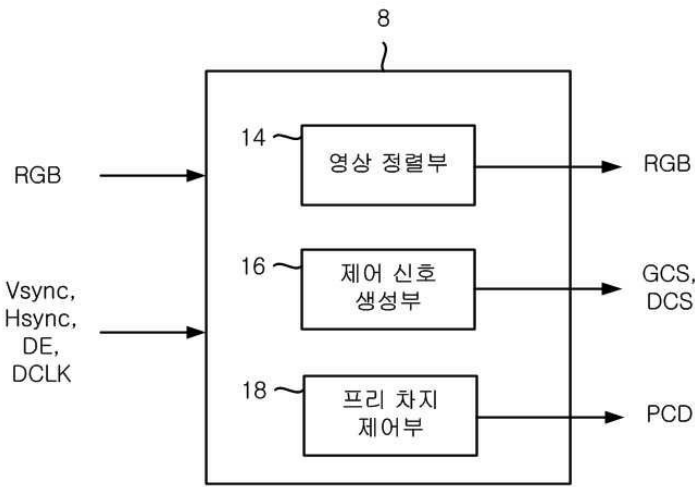




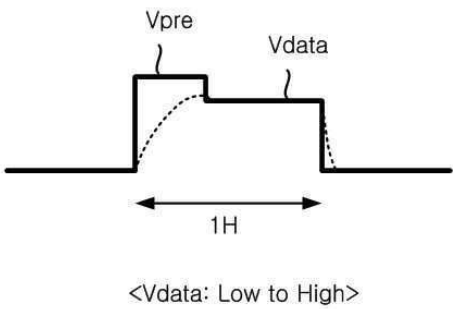
도면2



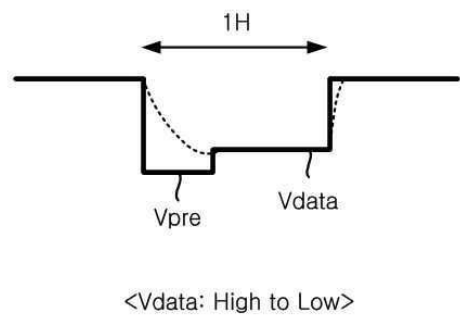
도면3



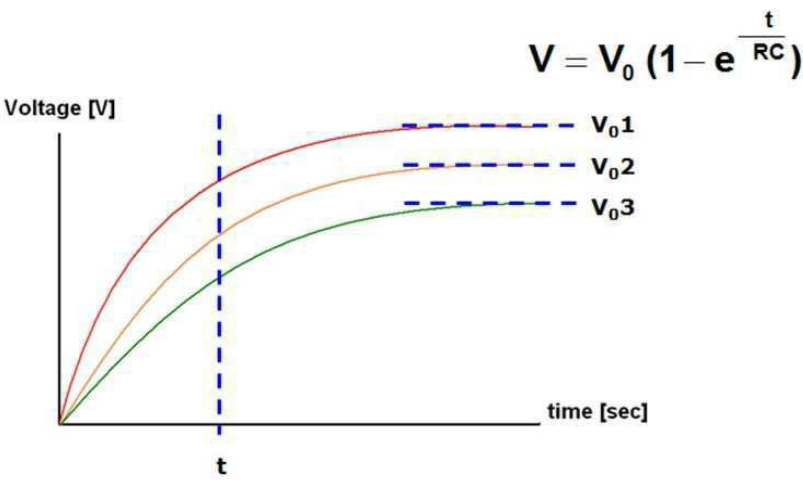
도면4a



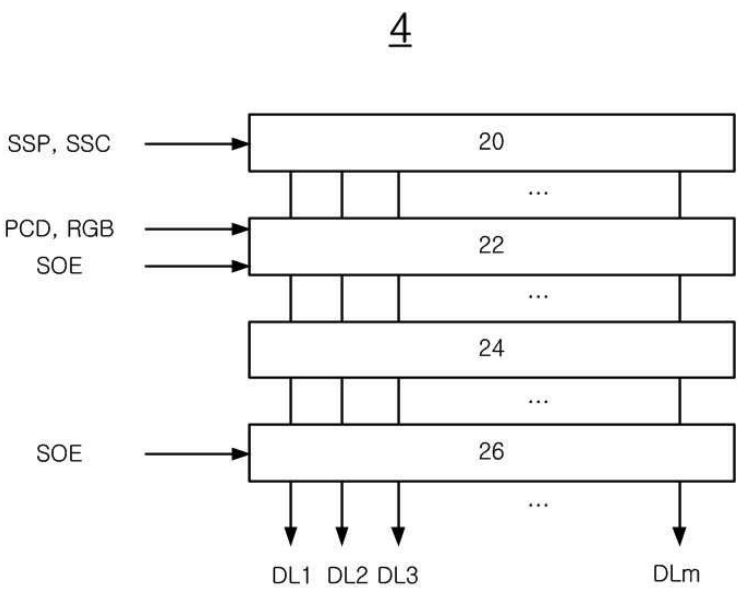
도면4b



도면5



도면6



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	<a href="#">KR101960372B1</a>	公开(公告)日	2019-03-21
申请号	KR1020120024319	申请日	2012-03-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	강지현 윤중선		
发明人	강지현 윤중선		
IPC分类号	G09G3/30		
代理人(译)	Bakyoungbok		
审查员(译)	这蓬莱		
其他公开文献	KR1020130103020A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

用途：有机发光二极管显示装置及其驱动方法分析每条线的数据电压的变化量以确定预充电电压，并根据分析结果通过改变预充电电压来最大化数据电压的充电效率。构成：有机发光二极管显示装置包括：显示面板（2），其通过多条栅极线和多条数据线的交点限定像素；定时控制单元（8）通过布置输入的图像数据并分析每行图像数据，并根据当前行的图像数据对前一行的图像数据的变化量，生成预充电数据，并产生选通控制信号，以及通过使用同步信号的数据控制信号；栅极驱动单元（6）响应于所述栅极控制信号将扫描信号提供给所述多条栅极线；数据驱动单元（4），其响应于数据控制信号将预充电数据转换为预充电电压，并将从时序控制单元提供的图像数据转换为数据电压，并在将预充电电压施加至后，提供数据电压。多条数据线。[附图标记]（4）数据驱动单元；（6）门驱动单元；（8）时序控制单元

