



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(45) 공고일자 2014년12월17일
 (11) 등록번호 10-1473844
 (24) 등록일자 2014년12월11일

- (51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01)
 (21) 출원번호 10-2012-0109252
 (22) 출원일자 2012년09월28일
 심사청구일자 2013년03월29일
 (65) 공개번호 10-2014-0042456
 (43) 공개일자 2014년04월07일
 (56) 선행기술조사문현
 KR1020050035550 A
 KR1020090090933 A
 KR1020130107909 A
 KR1020070031917 A

전체 청구항 수 : 총 9 항

심사관 : 조기덕

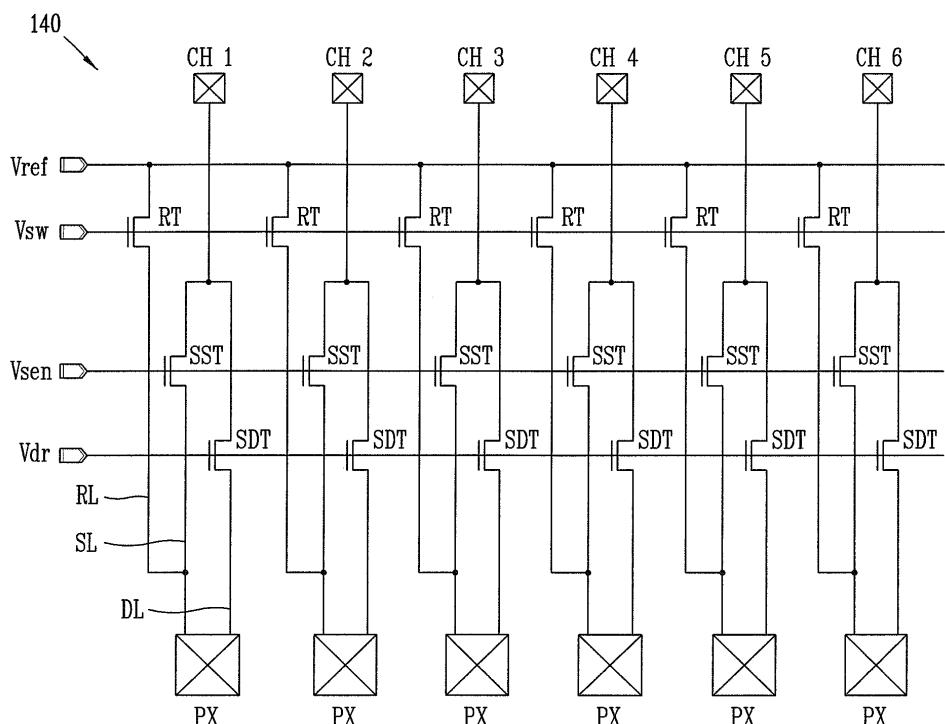
(54) 발명의 명칭 유기발광 표시장치

(57) 요 약

본 발명은 유기발광 표시장치를 공개한다. 보다 상세하게는, 본 발명은 특히 다수의 신호배선이 형성되는 표시패널에서 이웃한 화소간 소정의 신호배선을 공유하여 신호배선의 개수를 최소화 함으로서 개구율을 향상시킨 유기발광 표시장치에 관한 것이다.

(뒷면에 계속)

대 표 도 - 도3a



본 발명의 실시예에 따른 유기발광 표시장치는, 화소를 정의하는 표시패널과, 게이트 구동부와, 데이터 구동부와, 데이터 구동부의 출력단자와 화소를 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 전기적 연결하는 멕스부와, 타이밍 제어부를 포함하는 것을 특징으로 한다.

전술한 구조에 따라, 본 발명은 데이터 구동부와 화소사이에 멕스부를 구비하여 통해 각 화소와 신호배선을 선택적으로 연결하여 데이터 구동부에 보상 회로부를 내장하여 구비되는 칩(IC)의 개수가 저감된 유기발광 표시장치를 제공할 수 있다.

특허청구의 범위

청구항 1

발광다이오드와, 상기 발광다이오드에 전류를 공급하는 구동트랜지스터와, 상기 구동트랜지스터의 게이트와 데이터 배선사이에 연결되어 상기 구동트랜지스터를 도통하는 제1 스위칭 트랜지스터와, 상기 구동트랜지스터의 소스와 기준전압 공급배선사이에 연결되어 기준전압을 공급하는 제2 스위칭 트랜지스터와, 상기 구동트랜지스터의 게이트 및 소스사이에 연결되는 캐패시터를 포함하는 복수의 화소가 구비되는 표시패널;

게이트 배선을 통해 상기 제1 및 제2 스위칭 트랜지스터를 도통하는 게이트 구동부;

상기 기준전압의 변동을 기준전압 감지배선을 통해 감지하여 상기 구동 트랜지스터의 문턱전압 편차를 연산하고, 상기 구동트랜지스터에 인가되는 데이터전압을 보상하여 상기 화소에 공급하는 데이터 구동부;

상기 데이터 구동부의 출력단자와, 상기 데이터배선 및 기준전압 감지배선을 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 전기적 연결하는 멕스부; 및

각 구동부 및 멕스부를 제어하는 타이밍 제어부

를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 기준전압 공급배선 및 기준전압 감지배선은 서로 전기적으로 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 멕스부는,

상기 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 화소에 공급하는 RT 트랜지스터;

상기 출력단자 및 상기 기준전압 감지배선 사이에 연결되고, 감지제어신호에 따라 상기 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 SST 트랜지스터; 및

상기 출력단자 및 상기 데이터배선 사이에 연결되고, 구동제어신호에 따라 상기 화소에 상기 데이터전압을 공급하는 SDT 트랜지스터

를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 화소는 이웃한 제1 및 제2 화소로 구분되고,

상기 멕스부는,

상기 제1 화소 및 제2 화소의 SST 트랜지스터 및 SDT 트랜지스터가 하나의 출력단자에 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 4 항에 있어서,

상기 화소는 이웃한 제1 내지 제3 화소로 구분되고,

상기 멱스부는,

상기 제1 내지 제3 화소의 SST 트랜지스터 및 SDT 트랜지스터가 하나의 출력단자와 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 7

제 3 항에 있어서,

상기 화소는 제1 및 제2 데이터배선에 각각 연결된 이웃한 제1 및 제2 화소로 구분되고,

상기 멱스부는,

상기 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제1 및 제2 화소에 공급하는 RT 트랜지스터;

상기 출력단자 및 상기 기준전압 감지배선 사이에 연결되고, 감지제어신호에 따라 상기 제1 및 제2 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 SST 트랜지스터; 및

상기 출력단자 및 상기 제1 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압을 공급하는 제1 SDT 트랜지스터; 및

상기 출력단자 및 상기 제2 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압을 공급하는 제2 SDT 트랜지스터

를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 기준전압 공급배선은,

상기 제1 및 제2 화소 사이에 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 3 항에 있어서,

상기 화소는 제1 내지 제6 데이터배선에 각각 연결된 이웃한 제1 내지 제6 화소로 구분되고,

상기 기준전압 공급배선 및 감지배선은 각각 제1 내지 제3 기준전압 공급배선 및 감지배선으로 구분되며,

상기 멱스부는,

상기 제1 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제1 및 제2 화소에 공급하는 제1 RT 트랜지스터;

상기 제2 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제3 및 제4 화소에 공급하는 제2 RT 트랜지스터;

상기 제3 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제5 및 제6 화소에 공급하는 제3 RT 트랜지스터;

상기 데이터 구동부의 제1 출력단자 및 상기 제1 기준전압 감지배선 사이에 연결되고, 제1 감지제어신호에 따라 상기 제1 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제1 SST 트랜지스터;

상기 제1 출력단자 및 상기 제1 기준전압 감지배선 사이에 연결되고, 제2 감지제어신호에 따라 상기 제2 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제2 SST 트랜지스터;

상기 제1 출력단자 및 상기 제2 기준전압 감지배선 사이에 연결되고, 제3 감지제어신호에 따라 상기 제3 화소에

인가된 기준전압을 상기 데이터 구동부에 공급하는 제3 SST 트랜지스터;

상기 데이터 구동부의 제2 출력단자 및 상기 제2 기준전압 감지배선 사이에 연결되고, 상기 제2 감지제어신호에 따라 상기 제4 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제4 SST 트랜지스터;

상기 제2 출력단자 및 상기 제3 기준전압 감지배선 사이에 연결되고, 상기 제3 감지제어신호에 따라 상기 제5 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제5 SST 트랜지스터;

상기 제2 출력단자 및 상기 제3 기준전압 감지배선 사이에 연결되고, 상기 제1 감지제어신호에 따라 상기 제6 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제6 SST 트랜지스터;

상기 제1 출력단자 및 상기 제1 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압을 공급하는 제1 SDT 트랜지스터;

상기 제1 출력단자 및 상기 제2 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제2 화소에 상기 데이터전압을 공급하는 제2 SDT 트랜지스터;

상기 제1 출력단자 및 상기 제3 데이터배선 사이에 연결되고, 제3 구동제어신호에 따라 상기 제3 화소에 상기 데이터전압을 공급하는 제3 SDT 트랜지스터;

상기 제2 출력단자 및 상기 제4 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제4 화소에 상기 데이터전압을 공급하는 제4 SDT 트랜지스터;

상기 제2 출력단자 및 상기 제5 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제5 화소에 상기 데이터전압을 공급하는 제5 SDT 트랜지스터; 및

상기 제2 출력단자 및 상기 제6 데이터배선 사이에 연결되고, 제3 구동제어신호에 따라 상기 제6 화소에 상기 데이터전압을 공급하는 제6 SDT 트랜지스터

를 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 10

제 9 항에 있어서,

상기 제1 내지 제3 기준전압 공급배선은,

각각 상기 제1 및 제2 화소 사이, 제3 및 제4 화소 사이, 제5 및 제6 화소 사이에 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 11

삭제

명세서

기술 분야

[0001]

본 발명은 유기발광 표시장치에 관한 것으로, 특히 다수의 신호배선이 형성되는 표시패널에서 이웃한 화소간 소정의 신호배선을 공유하여 신호배선의 개수를 최소화 함으로서 개구율을 향상시킨 유기발광 표시장치에 관한 것이다.

배경기술

[0002]

기존의 음극선관(Cathode Ray Tube)표시장치를 대체하기 위한 평판표시장치(Flat Panel Display)로는 액정표시장치(Liquid Crystal Display Device), 전계방출 표시장치(Field Emission Display Device), 플라즈마 표시장치(Plasma Display Panel Device) 및 유기발광 표시장치(Organic Light-Emitting Diode Display Device) 등이 있다.

[0003]

이중, 유기발광 표시장치는 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다. 또한, 액정표시장치 대비 응답시간이 수 마이크로초(μs) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이라는 장

점이 있다.

- [0004] 통상의 유기발광 표시장치는 하나의 화소가 적어도 2 이상의 스위칭 및 구동 트랜지스터와, 캐패시터 및 발광 다이오드를 포함하며, 스위칭 트랜지스터가 구동 트랜지스터의 게이트에 화상의 계조에 대응하는 데이터전압을 인가하고, 데이터 전압에 따라 구동 트랜지스터가 발광 다이오드로 전류를 공급하여 화상을 표시하게 된다. 이 때, 각 화소의 구동 트랜지스터들간의 문턱전압의 편차가 발생할 수 있으며, 이는 화상의 얼룩불량(mura)의 원인이 된다.
- [0005] 전술한 문제를 해결하기 위해, 각 화소에 다수의 보조 트랜지스터를 더 형성하여 화소내에서 구동 트랜지스터의 문턱전압을 샘플링하고 이를 보상하는 내부보상 방식과, 기준전압을 인가하는 제2 스위칭 트랜지스터를 더 구비하여 인가된 기준전압의 변동량을 감지하여 이를 통해 각 구동 트랜지스터의 문턱전압 편차를 연산하고 데이터 전압을 보상하는 외부보상방식이 제안되었다.
- [0006] 이중, 내부보상방식은 화소내에 통상적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함하여 6개의 박막트랜지스터가 구비되어 회로구성이 복잡해지고 개구율이 저하되는 단점이 있다. 반면, 외부보상방식은 화소에 포함되는 박막트랜지스터가 3 개 이하로 구현 가능하며, 구동 트랜지스터 자체의 문턱전압 편차뿐만 아니라, 이를 통해 흐르는 전류량을 감지할 수 있어 캐리어 이동도(ability)편차도 연산할 수 있어 소자특성 편차에 대한 보상능력을 극대화 할 수 있다는 장점이 있다.
- [0007] 도 1a은 종래의 외부보상방식 유기발광 표시장치의 일 화소의 등가회로도이고, 도 1b는 도 1a의 화소구동시 인가되는 신호파형을 나타낸 파형도이다. 또한, 도 1c는 외부보상 방식 유기발광 표시장치의 개략적인 구조도이다.
- [0008] 도 1a를 참조하면, 종래의 외부보상방식 유기발광 표시장치의 일 화소는 유기발광 다이오드(D1)와, 유기발광 다이오드(D1)에 전류를 공급하는 구동 트랜지스터(DR-T)와, 데이터배선 및 구동 트랜지스터(DR-T)사이에 연결되어 제1 스캔신호(Vscan1)에 따라 데이터전압을 구동 트랜지스터(DR-T)의 게이트에 인가하는 제1 스위칭 트랜지스터(SW-T1)와, 기준전압 공급부(미도시)와 구동 트랜지스터(DR-T) 사이에 연결되어 제2 스캔신호(Vscan1)에 따라 기준전압을 구동트랜지스터의 소스에 인가하는 제2 스위칭 트랜지스터(SW-T2) 및 구동 트랜지스터(DR-T)의 게이트 및 소스 사이에 연결되는 캐패시터(C1)을 포함한다.
- [0009] 이러한 구조에 따라, 각 화소에 하이레벨의 제1 및 제2 스캔신호(Vscan1, Vscan2)가 인가되면, 제1 및 제2 스위칭 트랜지스터(SW-T1, SW-T2)는 도통되어 구동 트랜지스터(DR-T)의 게이트에 데이터전압(Vdata)가 인가되고, 소스에 기준전압(Vref)이 인가되며, 캐패시터(C1)의 양단에는 "VDD - |Vth|" 및 "Vdata" 전압이 인가된다. 이후, 제1 스캔신호(Vscan1)가 로우레벨로 천이하여 제1 스위칭 트랜지스터(SW-T1)가 턴-오프되면, 구동 트랜지스터(DR-T)의 게이트의 전압은 "VDD - |Vth| - Vdata + Vref"이 되어, 결국 구동 트랜지스터(DR-T)의 Ids는 " $k(Vdata - Vref)^2$ " 이 된다. 즉, 구동 트랜지스터(DR-T)를 통해 흐르는 전류는 문턱전압 성분이 제거되어 기준전압(Vref)에 의해 조절되는 것으로, 따라서 소정시간(t)동안의 기준전압(Vref)의 변화량($V_0 \sim V_1$)에 따라 흐르는 전류를 감지하여 이를 통해 보상값을 연산하고 데이터전압에 반영하면 각 화소간 소자편차를 보상할 수 있게 된다.
- [0010] 그러나, 전술한 외부보상방식 유기발광 표시장치는, 도 1c에 도시된 바와 같이, 데이터전압(Vdata)을 공급하는 데이터 구동부(30) 이외에, 기준전압(Vref)을 공급하고 이를 감지하기 위한 보상 회로부(40)가 추가로 더 필요하게 되며, 표시패널(100)의 상하부에 별도의 칩(IC)로 구비되어 비용증가의 원인이 된다.
- [0011] 또한, 외부보상방식을 적용한다 하더라도, 기준전압(Vref)의 공급을 위한 배선, 전원전압(VDD) 및 접지전압(VSS)을 공급하는 배선 등 다수의 신호배선이 표시패널(100)내에 형성되는 것은 내부보상방식과 차이가 없으며, 따라서 개구율을 증가시키는 데 한계가 있다.

발명의 내용

해결하려는 과제

- [0012] 본 발명은 전술한 문제점을 해결하기 위해 안출된 것으로, 본 발명은 외부보상방식이 적용된 유기발광 표시장치에서 기준전압을 공급 및 감지하는 보상 회로부를 데이터 구동부에 내장한 유기발광 표시장치를 제공하는 데 목적이 있다.
- [0013] 또한, 화소내 배치되는 다수의 신호배선 중 일부를 생략하여 개구율이 보다 증가된 유기발광 표시장치를 제공하

는 데 다른 목적이 있다.

과제의 해결 수단

- [0014] 전술한 목적을 달성하기 위해, 본 발명의 실시예에 따른 유기발광 표시장치는, 다수의 신호배선이 형성되고, 제1 및 제2 스위칭 트랜지스터, 구동 트랜지스터 및 발광 다이오드를 포함하는 복수의 화소가 구비되는 표시패널; 게이트 배선을 통해 상기 제1 및 제2 스위칭 트랜지스터를 도통하는 게이트 구동부; 상기 신호배선을 통해 인가된 기준전압의 변동을 감지하여 상기 구동 트랜지스터의 문턱전압 편차를 연산하고, 상기 구동트랜지스터에 인가되는 데이터전압을 보상하여 상기 화소에 공급하는 데이터 구동부; 상기 데이터 구동부의 출력단자와, 상기 화소를 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 전기적 연결하는 멕스부; 및 각 구동부 및 멕스부를 제어하는 타이밍 제어부를 포함한다.
- [0015] 상기 신호배선은, 데이터배선, 기준전압 공급배선 및 기준전압 감지배선을 포함하는 것을 특징으로 한다.
- [0016] 상기 기준전압 공급배선 및 기준전압 감지배선은 서로 전기적으로 연결되는 것을 특징으로 한다.
- [0017] 상기 멕스부는, 상기 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 화소에 공급하는 RT 트랜지스터;
- [0018] 상기 출력단자 및 상기 기준전압 감지배선 사이에 연결되고, 감지제어신호에 따라 상기 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 SST 트랜지스터; 및 상기 출력단자 및 상기 데이터배선 사이에 연결되고, 구동제어신호에 따라 상기 화소에 상기 데이터전압을 공급하는 SDT 트랜지스터를 포함하는 것을 특징으로 한다.
- [0019] 상기 화소는 이웃한 제1 및 제2 화소로 구분되고, 상기 멕스부는, 상기 제1 화소 및 제2 화소의 SST 트랜지스터 및 SDT 트랜지스터가 하나의 출력단자에 연결되는 것을 특징으로 한다.
- [0020] 상기 화소는 이웃한 제1 내지 제3 화소로 구분되고, 상기 멕스부는, 상기 제1 내지 제3 화소의 SST 트랜지스터 및 SDT 트랜지스터가 하나의 출력단자와 연결되는 것을 특징으로 한다.
- [0021] 상기 화소는 제1 및 제2 데이터배선에 각각 연결된 이웃한 제1 및 제2 화소로 구분되고, 상기 멕스부는, 상기 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제1 및 제2 화소에 공급하는 RT 트랜지스터; 상기 출력단자 및 상기 기준전압 감지배선 사이에 연결되고, 감지제어신호에 따라 상기 제1 및 제2 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 SST 트랜지스터; 및 상기 출력단자 및 상기 제1 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압을 공급하는 제1 SDT 트랜지스터; 및 상기 출력단자 및 상기 제2 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압을 공급하는 제2 SDT 트랜지스터를 포함하는 것을 특징으로 한다.
- [0022] 상기 기준전압 공급배선은, 상기 제1 및 제2 화소 사이에 형성되는 것을 특징으로 한다.
- [0023] 상기 화소는 제1 내지 제6 데이터배선에 각각 연결된 이웃한 제1 내지 제6 화소로 구분되고, 상기 기준전압 공급배선 및 감지배선은 각각 제1 내지 제3 기준전압 공급배선 및 감지배선으로 구분되며, 상기 멕스부는, 상기 제1 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제1 및 제2 화소에 공급하는 제1 RT 트랜지스터; 상기 제2 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제3 및 제4 화소에 공급하는 제2 RT 트랜지스터; 상기 제3 기준전압 공급배선 및 기준전압공급부 사이에 연결되고, 기준제어신호에 대응하여 상기 기준전압을 상기 제5 및 제6 화소에 공급하는 제3 RT 트랜지스터; 상기 데이터 구동부의 제1 출력단자 및 상기 제1 기준전압 감지배선 사이에 연결되고, 제1 감지제어신호에 따라 상기 제1 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제1 SST 트랜지스터; 상기 제1 출력단자 및 상기 제1 기준전압 감지배선 사이에 연결되고, 제2 감지제어신호에 따라 상기 제2 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제2 SST 트랜지스터; 상기 제1 출력단자 및 상기 제2 기준전압 감지배선 사이에 연결되고, 제3 감지제어신호에 따라 상기 제3 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제3 SST 트랜지스터; 상기 데이터 구동부의 제2 출력단자 및 상기 제2 기준전압 감지배선 사이에 연결되고, 상기 제2 감지제어신호에 따라 상기 제4 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제4 SST 트랜지스터; 상기 제2 출력단자 및 상기 제3 기준전압 감지배선 사이에 연결되고, 상기 제3 감지제어신호에 따라 상기 제5 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제5 SST 트랜지스터; 상기 제2 출력단자 및 상기 제3 기준전압 감지배선 사이에 연결되고, 상기 제1 감지제어신호에 따라 상기 제6 화소에 인가된 기준전압을 상기 데이터 구동부에 공급하는 제6 SST 트랜지스터; 상기 제1 출력단자 및 상기 제1 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제1 화소에 상기 데이터전압

을 공급하는 제1 SDT 트랜지스터; 상기 제1 출력단자 및 상기 제2 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제2 화소에 상기 데이터전압을 공급하는 제2 SDT 트랜지스터; 상기 제1 출력단자 및 상기 제3 데이터배선 사이에 연결되고, 제3 구동제어신호에 따라 상기 제3 화소에 상기 데이터전압을 공급하는 제3 SDT 트랜지스터; 상기 제2 출력단자 및 상기 제4 데이터배선 사이에 연결되고, 제1 구동제어신호에 따라 상기 제4 화소에 상기 데이터전압을 공급하는 제4 SDT 트랜지스터; 상기 제2 출력단자 및 상기 제5 데이터배선 사이에 연결되고, 제2 구동제어신호에 따라 상기 제5 화소에 상기 데이터전압을 공급하는 제5 SDT 트랜지스터; 및 상기 제2 출력단자 및 상기 제6 데이터배선 사이에 연결되고, 제3 구동제어신호에 따라 상기 제6 화소에 상기 데이터전압을 공급하는 제6 SDT 트랜지스터를 포함하는 것을 특징으로 한다.

[0024] 상기 제1 내지 제3 기준전압 공급배선은, 각각 상기 제1 및 제2 화소 사이, 제3 및 제4 화소 사이, 제5 및 제6 화소 사이에 형성되는 것을 특징으로 한다.

[0025] 상기 신호배선 중, 전원전압(VDD)배선 또는 접지전압(VSS)배선은 이웃한 두 화소 사이에 형성되는 것을 특징으로 한다.

발명의 효과

[0026] 본 발명의 실시예에 따른 유기발광 표시장치는 데이터 구동부와 화소사이에 멕스부를 구비하여 통해 각 화소와 신호배선을 선택적으로 연결하여 데이터 구동부에 보상 회로부를 내장하여 구비되는 칩(IC)의 개수가 저감되는 효과가 있다.

[0027] 또한, 본 발명의 실시예에 따른 유기발광 표시장치는 이웃한 화소사이에 신호배선을 형성하고 이를 두 화소가 공유함으로서, 개구율이 향상되는 효과가 있다.

도면의 간단한 설명

[0028] 도 1a는 종래의 외부보상방식 유기발광 표시장치의 일 화소의 등가회로도이다.

도 1b는 도 1a의 화소구동시 인가되는 신호파형을 나타낸 파형도이다.

도 1c는 외부보상 방식 유기발광 표시장치의 개략적인 구조도이다.

도 2는 본 발명의 실시예에 따른 유기발광 표시장치의 전체 구조를 나타낸 블록도이다.

도 3a 내지 도 3c는 본 발명의 실시예에 따른 유기발광 표시장치의 멕스부의 구조를 나타낸 등가회로도이다.

도 4는 본 발명의 다른 실시예에 따른 유기발광 표시장치의 멕스부의 구조를 나타낸 등가회로도이다.

도 5a 및 도 5b는 도 4의 멕스부의 전기적 연결형태를 나타낸 회로도이다.

도 6은 본 발명의 또 다른 실시예에 따른 유기발광 표시장치의 멕스부의 구조를 나타낸 등가회로도이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 도면을 참조하여, 본 발명의 바람직한 실시예에 따른 유기발광 표시장치를 설명한다.

[0030] 도 2는 본 발명의 실시예에 따른 유기발광 표시장치의 전체 구조를 나타낸 블록도이다.

[0031] 도시된 바와 같이, 본 발명의 유기기발광 표시장치는 화상을 표시하는 표시영역 및 그 외곽에 위치하는 비표시 영역으로 구분되는 화상을 구현하는 표시패널(100)과, 외부시스템으로부터 타이밍 신호를 수신하여 제어신호를 생성하고, 영상신호를 정렬 및 변환하는 타이밍 제어부(110)와, 표시패널(100)의 일측에 연결되어 게이트배선(GL)으로 스캔신호를 인가하는 게이트구동부(120)와, 각 화소에 데이터전압을 인가하는 데이터구동부(130)와, 표시패널(100)의 일측에 연결되어 기준전압(Vref)을 공급 및 감지하는 기준전압 공급배선(RL1) 및 감지배선(RL2)과, 데이터전압이 출력되는 신호배선(DL)을 선택하는 멕스부(140)를 포함한다.

[0032] 표시패널(100)은 투명기판상에 복수의 게이트 배선(GL) 및 데이터배선(DL)이 매트릭스로 교차되어 형성된 것으로, 게이트 배선(GL)은 게이트 구동부(120)의 출력단자에 연결되고, 기준전압 공급배선 및 감지배선(RL, SL)과 데이터 배선(DL)은 멕스부(140)를 통해 데이터 구동부(130)의 출력단자에 연결되어 있다. 각 배선의 교차지점에는 화소(PX)가 정의된다. 또한, 도면상에 나타나 있지는 않지만 각 화소(PX)들은 전원전압(VDD)배선 및 접지전압(VSS)배선과 연결되어 있다.

- [0033] 화소(PXL)는 적어도 두 개의 스위칭 및 구동 트랜지스터(SW_T1, SW_T1, DR_T)와, 하나의 유기전계 발광다이오드(D1) 및 캐패시터를 포함할 수 있다.
- [0034] 도 1a를 참조하면 본 발명의 유기발광 표시장치의 화소(PX)를 설명하면, 게이트배선(GL)으로 입력되는 제1 스캔 신호(Vscan1)에 따라 제1 스위칭 트랜지스터(SW-T)가 도통되고, 각 화소마다 계조에 따른 데이터전압(VDATA)이 구동 트랜지스터(DR-T)의 게이트에 인가되어 데이터전압(VDATA)에 대응하는 전류가 유기발광 다이오드(D1)에 흘러 화상을 표시하게 된다. 이때, 제2 스캔신호(Vscan1)에 따라 제2 스위칭 트랜지스터(SW-T)가 도통되어 기준전압을 구동 트랜지스터(DR-T) 및 캐패시터(C1)에 인가하고 기준전압 감지배선(SL)을 통해 소정시간 동안 기준전압(Vref)의 변동을 감지하게 된다. 감지결과는 데이터전압(Vdata)에 반영된다.
- [0035] 타이밍 제어부(110)는 외부시스템으로부터 전송되는 디지털 형태의 영상신호(RGB)와, 수평동기신호(Hsync), 수직동기신호(Vsync), 데이터 인에이블 신호(DE)등의 타이밍 신호를 인가받아, 게이트 구동부(120), 데이터 구동부(130)의 제어신호들과, 멕스부(140)의 제어신호를 생성한다.
- [0036] 타이밍 제어부(110)가 게이트 구동부(120)에 제공하는 게이트 제어신호(GCS)로는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블(Gate Output Enable, GOE)등이 있다.
- [0037] 또한, 타이밍 제어부(110)가 데이터 구동부(130)에 제공하는 데이터 제어신호(DCS)로는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 쉬프트 클럭(Source Shift Clock, SSC) 및 소스 출력 인에이블(Source Output Enable, SOE) 등이 있다.
- [0038] 그리고, 타이밍 제어부(110)는 내장된 멕스 제어회로(114)에 의해 멕스부(140)의 선택을 제어하는 멕스제어신호(MCS)를 생성한다. 멕스 제어회로(114)는 타이밍 제어부(110)에 내장되는 것이 아닌 별도의 칩(IC)으로 구현될 수 있다. 멕스부(140)는 복수의 트랜지스터로 구성되며, 데이터 구동부(130)의 출력단자와, 화소(PX)를 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 전기적 연결하는 역할을 한다. 즉 멕스부(140)는 기준전압 공급배선 및 감지배선(RL, SL) 및 데이터배선(DL) 중 어느 하나를 선택적으로 도통하여 해당 타이밍에 데이터 구동부(130)와 화소(PX)를 전기적으로 연결한다.
- [0039] 또한, 타이밍 제어부(110)는 통상의 인터페이스 방식을 통해 외부로부터 영상신호(RGB)를 입력받게 되며, 입력된 영상신호(RGB)는 데이터 구동부(130)가 처리가능한 형태로 정렬하여 공급하게 된다.
- [0040] 게이트 구동부(120)는 표시패널(100)의 일측에 복수의 트랜지스터로 구성되는 쉬프트 레지스터이며, 표시패널(100)상에 박막트랜지스터 형태로 내장되는 게이트 인 패널(Gate-In-Panel)구조가 적용될 수 있다. 게이트 구동부(120)는 타이밍 제어부(110)로부터 입력되는 게이트 제어신호(GCS)에 응답하여 표시패널(100)에 형성된 게이트배선(GL)을 통해 제1 및 제2 스캔신호(Vscan1, Vscan2)을 출력하여 화소(PX)에 구비된 스위칭 트랜지스터(SW-T)들을 턴-온(turn-on)시킴으로써 데이터 구동부(130)로부터 출력되는 데이터전압(VDATA)이 각 화소(PX)들의 구동 트랜지스터(DR-T)에 인가되도록 하고, 기준전압 공급배선 및 감지배선(RL, SL)으로부터 기준전압(Vref)이 화소(PX)에 인가된 후 소정시간 후 감지할 수 있도록 한다.
- [0041] 또한, 제1 스캔신호(Vscan1)의 출력에 동기하여 데이터 구동부(130)는 타이밍 제어부(110)로부터 공급되는 아날로그 과정의 데이터전압을 데이터배선(DL)을 통해 화소(PX)들로 인가하게 된다.
- [0042] 데이터 구동부(130)는 타이밍 제어부(110)로부터 입력되는 데이터 제어신호(DCS)에 대응하여 입력되는 정렬된 디지털형태의 영상신호(RGB)를 기준전압에 따라 아날로그 형태의 데이터전압(Vdata)으로 변환한다. 이때, 내장된 감지회로(135)로부터 기준전압의 감지결과에 따른 데이터보상값을 수신하고 데이터 전압(Vdata)에 반영한다. 데이터 구동부(130)는 별도의 칩(IC)로 구성되어 표시패널(100)의 일측 비표시영역상에 TAB 또는 OOG 방식으로 부착되며, 후술하는 멕스부(140)를 통해 데이터배선(DL)과 전기적으로 연결된다. 데이터 구동부(130)의 출력단자는 데이터배선(DL)뿐만 아니라, 복수의 신호배선과 더 연결될 수 있다.
- [0043] 멕스부(140)는 표시패널(100)의 화소(PX)영역과 데이터구동부(130)사이에 형성되는 복수의 박막트랜지스터로 구성된다. 이러한 멕스부(140)는 멕스제어신호(MCS)에 따라 데이터 구동부(130)의 하나의 출력단자와 복수의 신호배선을 선택적으로 화소(PX)를 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 연결하는 역할을 한다.
- [0044] 따라서, 멕스부(140)에 의해 데이터 구동부(130)는 하나의 출력단자에 대해, 화소(PX)에 대한 기준전압 공급, 기준전압 감지 및 데이터전압 공급을 수행할 수 있게 된다.

[0045] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기발광 표시장치에서 화소와 데이터 구동부의 출력단자가 일대일(1:1), 일대다(1:N, N은 자연수), 또는 다대다(N:N) 구조로 연결되는 일 예를 설명한다.

[0046] 도 3a 내지 도 3c는 본 발명의 실시예에 따른 유기발광 표시장치의 멕스부의 구조를 나타낸 등가회로도이다.

일대일(1:1) 구조

[0048] 도 3a은 화소와 데이터 구동부의 출력단자가 일대일(1:1) 구조로 연결되는 일 예를 나타낸 것으로, 도면에서는 6개의 화소(PX1~PX6) 및 6개의 출력단자(CH1~CH6)가 연결되는 구조를 나타내고 있다.

[0049] 도면을 참조하여 하나의 화소(PX1)와 하나의 출력단자(CH1)가 연결되는 구조를 설명하면, 하나의 화소(PX1)는 하나의 기준전압 공급배선(RL), 기준전압 감지배선(SL) 및 데이터배선(DL)과 연결되며, 이는 하나의 출력단자(CH1)에 연결된다.

[0050] 또한, 멕스부(140)는 기준전압 공급배선(RL) 및 기준전압(Vref) 공급부(미도시) 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 화소(PX)에 공급하는 RT 트랜지스터(RT)와, 출력단자(CH1) 및 기준전압 감지배선(SL) 사이에 연결되고, 감지제어신호(Vsen)에 따라 화소(PX1)에 인가된 기준전압(Vref)을 데이터 구동부의 출력단자(CH1)에 공급하는 SST 트랜지스터(SST)와, 출력단자(CH1) 및 데이터배선(DL1) 사이에 연결되고, 구동제어신호(Vdr)에 따라 화소(PX1)에 데이터전압(Vdata)을 공급하는 SDT 트랜지스터(SDT)를 포함한다.

[0051] 이러한 구조에 따라, 멕스부(140)에 기준제어신호(Vsw)가 인가되면 기준전압(Vref)이 화소(PX1)에 인가되고, 기준전압(Vref)의 인가가 종료되면 감지제어신호(Vsen)가 인가되어 화소(PX1)에 인가된 기준전압(Vref)이 출력단자(CH1)를 통해 감지되며, 이후, 감지제어신호(Vsen)가 인가가 종료되면 구동제어신호(Vdr)가 인가되어 화소(PX1)에 데이터전압(Vdata)을 인가하게 된다.

[0052] 또한, 나머지 화소들(PX2 ~ PX6) 및 출력단자(CH2 ~ CH6)도 동일한 구조로 연결된다.

일대이(1:2) 구조

[0054] 도 3b은 화소와 데이터 구동부의 출력단자가 일대이(1:2) 구조로 연결되는 일 예를 나타낸 것으로, 도면에서는 6개의 화소(PX1~PX6) 및 3개의 출력단자(CH1~CH3)가 연결되는 구조를 나타내고 있다.

[0055] 이러한 일대이 구조는 이웃한 제1 및 제2 화소가 멕스부(240)의 1 화소 및 제2 화소에 각각 대응하는 SST 트랜지스터(SST) 및 SDT 트랜지스터(SDT)가 하나의 출력단자에 연결되는 구조이다.

[0056] 도면을 참조하여 제1 및 제2 화소(PX1, PX2)와 하나의 출력단자(CH1)가 연결되는 구조를 설명하면, 제1 화소(PX1)는 제1 기준전압 공급배선(RL1), 제1 기준전압 감지배선(SL1) 및 제1 데이터배선(DL1)과 연결되며, 이는 하나의 출력단자(CH1)에 연결된다. 또한, 제2 화소(PX1)는 제2 기준전압 공급배선(RL2), 제2 기준전압 감지배선(SL2) 및 제2 데이터배선(DL2)과 연결되며, 이는 하나의 출력단자(CH1)에 연결된다.

[0057] 또한, 멕스부(240)는 제1 및 제2 기준전압 공급배선(RL1, RL2) 및 기준전압(Vref) 공급부(미도시) 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 제1 및 제2 화소(PX1, PX2)에 각각 공급하는 제1 및 제2 RT 트랜지스터(RT1, RT2)와, 출력단자(CH1)와 제1 및 제2 기준전압 감지배선(SL1, SL2) 사이에 각각 연결되고, 감지제어신호(Vsen)에 따라 제1 및 제2 화소(PX1, PX2)에 인가된 기준전압(Vref)을 데이터 구동부의 출력단자(CH1)에 공급하는 제1 및 제2 SST 트랜지스터(SST1, SST2)와, 출력단자(CH1)와 제1 및 제2 데이터배선(DL1, DL2) 사이에 연결되고, 제1 및 제2 구동제어신호(Vdr1, Vdr2)에 따라 제1 및 제2 화소(PX1)에 각각 데이터전압(Vdata)을 공급하는 제1 및 제2 SDT 트랜지스터(SDT1, SDT2)를 포함한다.

[0058] 이러한 구조에 따라, 멕스부(240)에 기준제어신호(Vsw)가 인가되면 기준전압(Vref)이 제1 및 제2 화소(PX1, PX2)에 인가되고, 기준전압(Vref)의 인가가 종료되면 감지제어신호(Vsen)가 인가되어 제1 및 제2 화소(PX1, PX2)에 인가된 기준전압(Vref)이 출력단자(CH1)를 통해 감지된다. 여기서, 감지제어신호(Vsen)는 제1 및 제2 SST 트랜지스터(SST1, SST2)에 동시에 인가되며, 따라서 제1 및 제2 화소(PX1, PX2)에 인가된 기준전압(Vref)은 동시에 출력단자(CH1)로 인가되게 된다.

[0059] 이후, 감지제어신호(Vsen)가 인가가 종료되면 제1 및 제2 구동제어신호(Vdr1, Vdr2)가 인가되어 제1 및 제2 화소(PX1, PX2)에 서로 다른 데이터전압(Vdata)을 인가하게 된다.

[0060] 또한, 나머지 화소들(PX2 ~ PX6) 및 출력단자(CH2 ~ CH3)도 동일한 구조로 연결된다.

일대삼(1:3) 구조

[0061] 도 3c은 화소와 데이터 구동부의 출력단자가 일대삼(1:3) 구조로 연결되는 일 예를 나타낸 것으로, 도면에서는 6개의 화소(PX1~PX6) 및 2개의 출력단자(CH1~CH2)가 연결되는 구조를 나타내고 있다.

[0062] 이러한 일대삼 구조는 서로 이웃한 제1 내지 제3 화소가 멱스부(340)의 제1 화소 내지 제3 화소에 각각 대응하는 SST 트랜지스터(SST) 및 SDT 트랜지스터(SDT)가 하나의 출력단자에 연결되는 구조이다.

[0063] [0064] 도면을 참조하여 제1 내지 제3 화소(PX1 ~ PX3)와 하나의 출력단자(CH1)가 연결되는 구조를 설명하면, 제1 화소(PX1)는 제1 기준전압 공급배선(RL1), 제1 기준전압 감지배선(SL1) 및 제1 데이터배선(DL1)과 연결되며, 이는 하나의 출력단자(CH1)에 연결된다. 또한, 제2 화소(PX1)는 제2 기준전압 공급배선(RL2), 제2 기준전압 감지배선(SL2) 및 제2 데이터배선(DL2)과 연결되고, 제3 화소(PX3)는 제3 기준전압 공급배선(RL3), 제2 기준전압 감지배선(SL3) 및 제3 데이터배선(DL3)과 연결된다. 각 화소(PX1 ~ PX3)는 하나의 출력단자(CH1)에 연결된다.

[0065] [0066] 또한, 멱스부(340)는 제1 내지 제3 기준전압 공급배선(RL1 ~ RL3) 및 기준전압(Vref) 공급부(미도시) 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 제1 내지 제3 화소(PX1 ~ PX3)에 각각 공급하는 제1 내지 제3 RT 트랜지스터(RT1 ~ RT3)와, 출력단자(CH1)와 제1 내지 제3 기준전압 감지배선(SL1 ~ SL3) 사이에 각각 연결되고, 감지제어신호(Vsen)에 따라 제1 내지 제3 화소(PX1~ PX3)에 인가된 기준전압(Vref)을 데이터 구동부의 출력단자(CH1)에 공급하는 제1 내지 제3 SST 트랜지스터(SST1 ~ SST3)와, 출력단자(CH1)와 제1 내지 제3 데이터배선(DL1 ~ DL3) 사이에 연결되고, 제1 내지 제3 구동제어신호(Vdr1 ~ Vdr3)에 따라 제1 내지 제3 화소(PX1 ~ PX3)에 각각 서로 다른 데이터전압(Vdata)을 공급하는 제1 내지 제3 SDT 트랜지스터(SDT1 ~ SDT3)를 포함한다.

[0067] 이러한 구조에 따라, 멱스부(340)에 기준제어신호(Vsw)가 인가되면 기준전압(Vref)이 제1 내지 제3 화소(PX1 ~ PX3)에 인가되고, 기준전압(Vref)의 인가가 종료되면 감지제어신호(Vsen)가 인가되어 제1 내지 제3 화소(PX1 ~ PX3)에 인가된 기준전압(Vref)이 출력단자(CH1)를 통해 감지된다. 여기서, 감지제어신호(Vsen)는 제1 내지 제3 SST 트랜지스터(SST1 ~ SST3)에 동시에 인가되며, 따라서 제1 내지 제3 화소(PX1 ~ PX3)에 인가된 기준전압(Vref)은 동시에 출력단자(CH1)로 인가되게 된다.

[0068] [0069] 이후, 감지제어신호(Vsen)가 인가가 종료되면 제1 내지 제3 구동제어신호(Vdr1 ~ Vdr3)가 인가되어 제1 내지 제3 화소(PX1 ~ PX3)에 서로 다른 데이터전압(Vdata)을 인가하게 된다.

[0070] 또한, 나머지 화소들(PX4 ~ PX6) 및 출력단자(CH2)도 동일한 구조로 연결된다.

[0071] 한편, 전술한 실시예는 하나의 화소에 적어도 하나의 기준전압 공급배선, 기준전압 감지배선 및 데이터배선이 형성되는 것으로, 다수의 신호배선이 화소에 배치된 구조이다. 이하, 도면을 참조하여 화소에 배치되는 다수의 신호배선 중 어느 하나를 두 화소가 공유하여 화소의 개구율을 개선한 다른 형태의 실시예를 설명한다

[0072] 도 4는 본 발명의 다른 실시예에 따른 유기발광 표시장치의 멱스부의 구조를 나타낸 등가회로도이고, 도 5a 및 도 5b는 도 4의 멱스부의 전기적 연결형태를 나타낸 회로도이다.

[0073] 도 4는 화소와 데이터 구동부의 출력단자가 일대일(1:1) 구조로 연결되는 일 예를 나타낸 것으로, 도면에서는 6개의 화소(PX1 ~ PX6) 및 3개의 출력단자(CH1~CH3)가 연결되는 구조를 나타내고 있다. 여기서, 각 화소(PX1 ~ PX6)는 이웃한 두 개의 화소{(PX1, PX2), (PX3, PX4), (PX5, PX6)}간 기준전압 공급배선 및 감지배선을 공유한다.

[0074] 도면을 참조하여 제1 및 제2 화소(PX1, PX2)와 하나의 출력단자(CH1)가 연결되는 구조를 설명하면, 제1 및 제2 화소(PX1, PX2)는 하나의 기준전압 공급배선(RL) 및 기준전압 감지배선(SL)과, 제1 및 제2 데이터배선(DL1, DL2)과 연결되며, 이는 하나의 출력단자(CH1)에 연결된다.

[0075] 또한, 멱스부(440)는 기준전압 공급배선(RL) 및 기준전압(Vref) 공급부(미도시) 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 화소(PX)에 공급하는 RT 트랜지스터(RT)와, 출력단자(CH1) 및 기준전압 감지배선(SL) 사이에 연결되고, 감지제어신호(Vsen)에 따라 화소(PX1)에 인가된 기준전압(Vref)을 데이터 구동부

의 출력단자(CH1)에 공급하는 SST 트랜지스터(SST)을 포함한다.

[0074] 또한, 멱스부(440)는 출력단자(CH1) 및 제1 데이터배선(DL1) 사이에 연결되고, 제1 구동제어신호(Vdr1)에 따라 제1 화소(PX1)에 데이터전압(Vdata)을 공급하는 제1 SDT 트랜지스터(SDT1)와, 또한, 출력단자(CH1) 및 제2 데이터배선(DL1) 사이에 연결되고, 제2 구동제어신호(Vdr2)에 따라 제2 화소(PX2)에 데이터전압(Vdata)을 공급하는 제2 SDT 트랜지스터(SDT2)를 포함한다.

[0075] 이러한 구조에 따라, 멱스부(440)에 기준제어신호(Vsw)가 인가되면 기준전압(Vref)이 제1 및 제2 화소(PX1, PX2)에 인가되고, 기준전압(Vref)의 인가가 종료되면 감지제어신호(Vsen)가 인가되어 제1 및 제2 화소(PX1, PX2)에 인가된 기준전압(Vref)이 출력단자(CH1)를 통해 감지되며, 이후, 감지제어신호(Vsen)가 인가가 종료되면 서로 다른 시점에 제1 및 제2 구동제어신호(Vdr1, Vdr2)가 인가되어, 제1 및 제2 화소(PX1, PX2)에 서로 다른 데이터전압(Vdata)이 인가되게 된다.

[0076] 또한, 나머지 화소들(PX3 ~ PX6) 및 출력단자(CH2 ~ CH3)도 동일한 구조로 연결된다.

[0077] 도 5a는 화소에 기준전압을 공급하는 시점에서의 신호배선들의 연결형태를 나타내는 도면으로서, 제1 및 제2 스캔신호(Vscan1, Vscan2)가 하이레벨로 인가되면 제1 및 제2 스위칭 트랜지스터(SW-T1, SW-T2)가 도통되고, 기준전압 제어신호(Vsw)가 인가되어 기준전압 공급배선(RL)을 통해 제1 및 제2 화소(PX1, PX2)의 캐패시터(C1)의 일전극에 기준전압(Vref)이 인가된다.

[0078] 동시에, 출력단자(CH)로부터 DAC(D/A)를 통해 아날로그 파형의 데이터전압(Vdata)이 데이터배선으로 인가되는데, 제1 및 제2 데이터배선(DL1, DL2)을 통해 제1 및 제2 화소(PX1, PX2)의 각 캐패시터(C1)의 타 전극에 기준전압 감지를 위한 소정의 데이터전압(Vdata)가 인가된다. 이때, 출력단자(CH)와 제1 및 제2 데이터배선(DL1, DL2)를 전기적으로 연결하기 위해 제1 및 제2 SDT 트랜지스터(SDT1, SDT2)에 하이레벨의 제1 및 제2 구동제어신호(Vdr1, Vdr2)가 동시에 인가되며, 이후, 도시되지는 않았지만 데이터전압의 보상이 완료되면, 제1 및 제2 구동제어신호(Vdr1, Vdr2)는 서로 다른 시점에 하이레벨로 천이되어 제1 및 제2 화소(PX1, PX2)에 각각의 계조에 따른 데이터전압(Vdata)이 인가되게 된다.

[0079] 또한, 감지제어신호(Vsen)은 로우레벨로서, SST 트랜지스터(SST)는 턴-오프 상태를 유지하게 된다.

[0080] 이후, 도 5b는 화소에 기준전압을 감지하는 시점에서의 신호배선들의 연결형태를 나타내는 도면으로서, 제1 스캔신호(Vscan1)는 로우레벨로 천이되고, 제2 스캔신호(Vscan2)는 하이레벨을 유지하여 제1 트랜지스터(SW-T)는 턴-오프되며, 제2 스위칭 트랜지스터(SW-T2)는 턴-온상태를 유지하게 된다. 또한, 기준전압 제어신호(Vsw)는 로우레벨로 천이되어 기준전압 공급배선(RL)은 제1 및 제2 화소(PX1, PX2)와 연결되지 않게 된다.

[0081] 동시에, 감지제어신호(Vsen)은 하이레벨로 천이되어 출력단자(CH)에 ADC(A/D)를 통해 제1 및 제2 화소(PX1, PX2)로부터 아날로그 파형의 기준전압(Vref)이 기준전압 감지배선(SL)을 통해 인가된다. 이때의 기준전압(Vref)은 각 구동 트랜지스터(DR-T)의 편차에 의해 변동된 기준전압(Vref)이 된다.

[0082] 또한, 기준전압 제어신호(Vsw), 제1 및 제2 구동제어신호(Vdr1, Vdr2)는 모두 로우레벨로 천이되어, 기준전압 공급배선(RL), 제1 및 제2 데이터배선(DL1, DL2)은 출력단자(CH)와의 연결이 끊어지게 되어, 데이터 구동부는 안정적으로 기준전압(Vref)을 감지하게 된다.

[0083] 이하, 도면을 참조하여 화소에 배치되는 다수의 신호배선 중 어느 하나를 두 화소가 공유하여 화소의 개구율을 개선한 또 다른 형태의 실시예를 설명한다.

[0084] 도 6는 본 발명의 또 다른 실시예에 따른 유기발광 표시장치의 멱스부의 구조를 나타낸 등가회로도이다.

[0085] 도 6은 화소와 데이터 구동부의 출력단자가 유태이(6:2) 구조로 연결되는 일 예를 나타낸 것으로, 도면에서는 6개의 화소(PX1 ~ PX6) 및 2개의 출력단자(CH1, CH2)가 연결되는 구조를 나타내고 있다. 여기서, 각 화소(PX1 ~ PX6)는 이웃한 두 개의 화소{(PX1, PX2), (PX3, PX4), (PX5, PX6)}간 기준전압 공급배선(RL1 ~ RL3) 및 감지배선(SL1 ~ SL3)을 공유한다. 여기서, 기준전압 감지배선(SL1 ~ SL3)은 두 개로 분할되어 각각 제1 내지 제6 SST 트랜지스터(SST1 ~ SST6)와 각각 연결된다.

[0086] 도면을 참조하면, 제1 및 제2 화소(PX1, PX2)는 각각 제1 기준전압 공급배선(RL1), 제1 및 제2 기준전압 감지배선(SL1, SL2), 제1 및 제2 데이터배선(DL1, DL2)과 연결되며, 이는 제1 출력단자(CH1)에 연결된다.

[0087] 제3 및 제4 화소(PX3, PX4)는 제2 기준전압 공급배선(RL2), 제3 및 제4 기준전압 감지배선(SL3, SL4), 제3 및 제4 데이터배선(DL3, DL4)과 연결되며, 이는 제1 출력단자(CH1) 및 제2 출력단자(CH2)에 나누어 연결된다.

- [0088] 제5 및 제6 화소(PX5, PX6)는 제3 기준전압 공급배선(RL3), 제5 및 제6 기준전압 감지배선(SL5, SL6), 제5 및 제6 데이터배선(DL5, DL6)과 연결되며, 이는 제2 출력단자(CH2)에 연결된다.
- [0089] 또한, 멀스부(540)는 제1 기준전압 공급배선(RL1) 및 기준전압(Vref) 공급부 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 제1 및 제2 화소(PX1, PX2)에 공급하는 제1 RT 트랜지스터(RT1)과, 제2 기준전압 공급배선(RL2) 및 기준전압(Vref) 공급부 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 제3 및 제4 화소(PX3, PX4)에 공급하는 제2 RT 트랜지스터(RT2)와, 제3 기준전압 공급배선(RL3) 및 기준전압(Vref) 공급부 사이에 연결되고, 기준제어신호(Vsw)에 대응하여 기준전압(Vref)을 상기 제5 및 제6 화소(PX5, PX6)에 공급하는 제3 RT 트랜지스터(RT3)를 포함한다.
- [0090] 또한, 멀스부(540)는 데이터 구동부의 제1 출력단자(CH1) 및 제1 기준전압 감지배선(SL1) 사이에 연결되고, 제1 감지제어신호(Vsen1)에 따라 제1 화소(PX1)에 인가된 기준전압(Vref)을 제1 출력단자(CH1)에 공급하는 제1 SST 트랜지스터(SST1)과, 제1 출력단자(CH1) 및 제2 기준전압감지배선(SL1) 사이에 연결되고, 제2 감지제어신호(Vsen2)에 따라 제2 화소(PX2)에 인가된 기준전압(Vref)을 제1 출력단자(CH1)에 공급하는 제2 SST 트랜지스터(SST2)와, 제1 출력단자(CH1) 및 제2 기준전압 감지배선(SL2) 사이에 연결되고, 제3 감지제어신호(Vsen3)에 따라 제3 화소(PX3)에 인가된 기준전압(Vref)을 제1 출력단자(CH1)에 공급하는 제3 SST 트랜지스터(SST3)와, 데이터 구동부의 제2 출력단자(CH2) 및 제2 기준전압 감지배선(SL2) 사이에 연결되고, 제2 감지제어신호(Vsen2)에 따라 제4 화소(PX4)에 인가된 기준전압(Vref)을 제2 출력단자(CH2)에 공급하는 제4 SST 트랜지스터(SST4)와, 제2 출력단자(CH2) 및 제3 기준전압 감지배선(SL3) 사이에 연결되고, 제3 감지제어신호(Vsen3)에 따라 제5 화소(PX5)에 인가된 기준전압(Vref)을 제2 출력단자(CH2)에 공급하는 제5 SST 트랜지스터(SST5)와, 제2 출력단자(CH2) 및 제3 기준전압 감지배선(SL3) 사이에 연결되고, 제1 감지제어신호(Vsen1)에 따라 제6 화소(PX6)에 인가된 기준전압(Vref)을 제2 출력단자(CH2)에 공급하는 제6 SST 트랜지스터(SST6)를 포함한다.
- [0091] 또한, 멀스부(540)는 제1 출력단자(CH1) 및 제1 데이터배선(DL1) 사이에 연결되고, 제1 구동제어신호(Vdr1)에 따라 제1 화소(PX1)에 데이터전압(Vdata)을 공급하는 제1 SDT 트랜지스터(SDT1)와, 제1 출력단자(CH1) 및 제2 데이터배선(DL2) 사이에 연결되고, 제2 구동제어신호(Vdr1)에 따라 제2 화소(PX1)에 데이터전압(Vdata)을 공급하는 제2 SDT 트랜지스터(SDT1)와, 제1 출력단자(CH1) 및 제3 데이터배선(DL3) 사이에 연결되고, 제3 구동제어신호(Vdr3)에 따라 제3 화소(PX3)에 데이터전압(Vdata)을 공급하는 제3 SDT 트랜지스터(SDT3)와, 제2 출력단자(CH2) 및 제4 데이터배선(DL4) 사이에 연결되고, 제4 구동제어신호(Vdr4)에 따라 제4 화소(PX4)에 데이터전압(Vdata)을 공급하는 제4 SDT 트랜지스터(SDT4)와, 2 출력단자(CH2) 및 제5 데이터배선(DL5) 사이에 연결되고, 제5 구동제어신호(Vdr5)에 따라 제5 화소(PX5)에 데이터전압(Vdata)을 공급하는 제5 SDT 트랜지스터(SDT5)와, 2 출력단자(CH2) 및 제6 데이터배선(DL6) 사이에 연결되고, 제6 구동제어신호(Vdr6)에 따라 제6 화소(PX6)에 데이터전압(Vdata)을 공급하는 제6 SDT 트랜지스터(SDT6)를 포함한다.
- [0092] 이러한 구조에 따라, 멀스부(540)에 기준제어신호(Vsw)가 인가되면 기준전압(Vref)이 모든 화소(PX1 ~ PX6)에 인가되고, 기준전압(Vref)의 인가가 종료되면 감지제어신호(Vsen1 ~ Vsen3)가 순차적으로 인가되어, 먼저 제1 및 제2 화소(PX1, PX2) 제5 및 제6 화소(PX5, PX6)에 인가된 기준전압(Vref)이 각각 제1 및 제2 출력단자(CH1, CH2)을 통해 감지되고, 다음으로 제1 및 제2 화소(PX1, PX2) 제3 및 제4 화소(PX3, PX4)에 인가된 기준전압(Vref)이 각각 제1 및 제2 출력단자(CH1, CH2)을 통해 감지된다. 이후, 제3 및 제4 화소(PX3, PX4) 제5 및 제6 화소(PX5, PX6)에 인가된 기준전압(Vref)이 각각 제1 및 제2 출력단자(CH1, CH2)을 통해 감지된다.
- [0093] 이후, 제1 내지 제3 감지제어신호(Vsen1 ~ Vsen3)가 인가가 종료되면 서로 다른 시점에 제1 내지 제3 구동제어신호(Vdr1 ~ Vdr3)가 순차적으로 인가되어 제1 및 제4 화소(PX1, PX4), 제2 및 제5 화소(PX2, PX5), 제3 및 제6 화소(PX1, PX4) 순으로 서로 다른 데이터전압(Vdata)이 인가되게 된다.
- [0094] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

- | | |
|-------------------------|---------------------------|
| PX1 ~ PX6 : 제1 내지 제6 화소 | CH1 ~ CH6 : 제1 내지 제6 출력단자 |
| Vref : 기준전압 | Vsw : 기준전압 제어신호 |
| Vsen : 감지제어신호 | Vdr : 구동제어신호 |

RT : RT 트랜지스터

SST : SST 트랜지스터

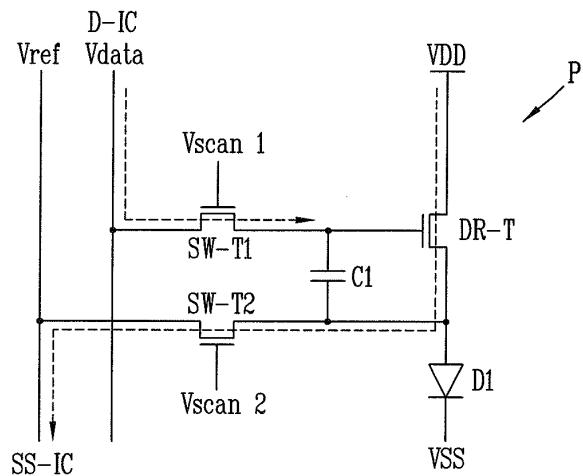
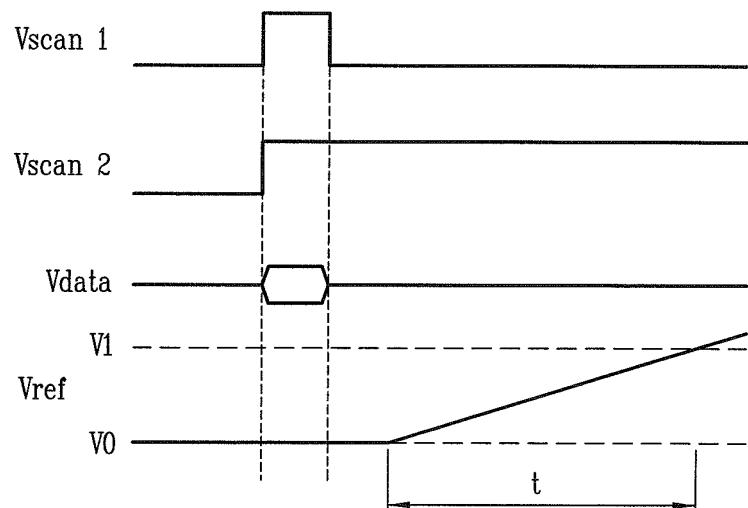
SDT : SDT 트랜지스터

RL : 기준전압 공급배선

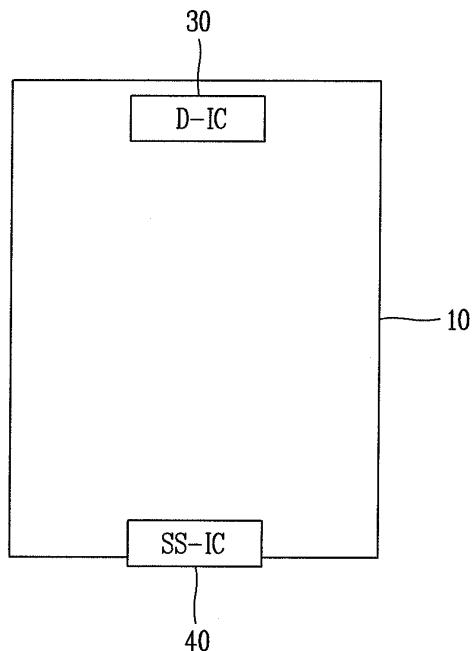
SL : 기준전압 감지배선

DL : 데이터배선

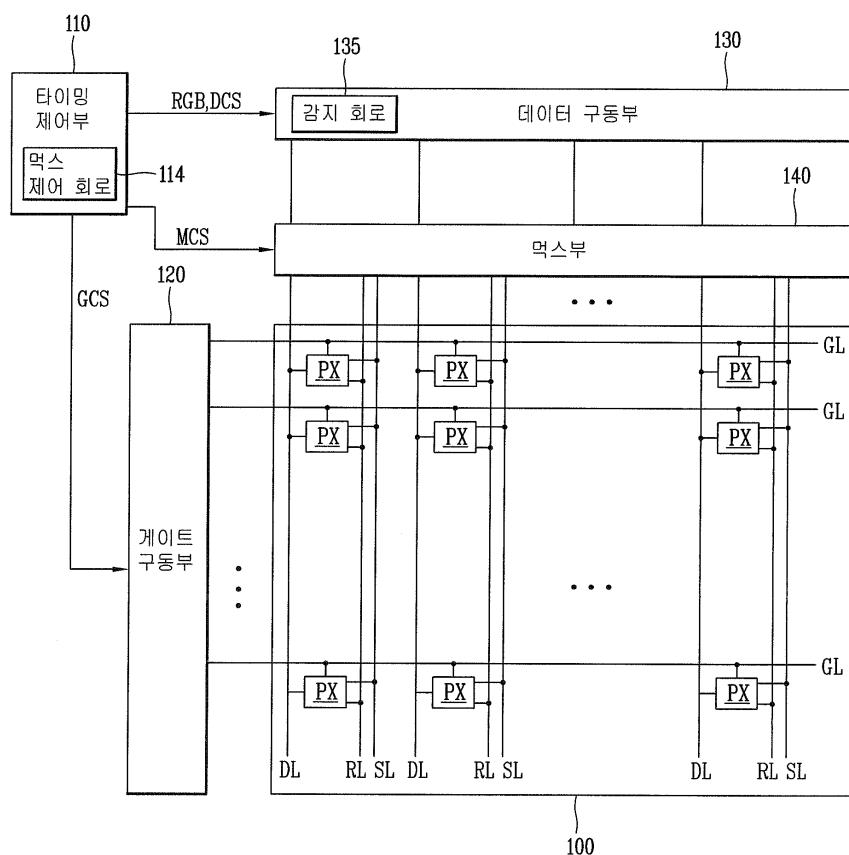
140 : 면스부

도면**도면1a****도면1b**

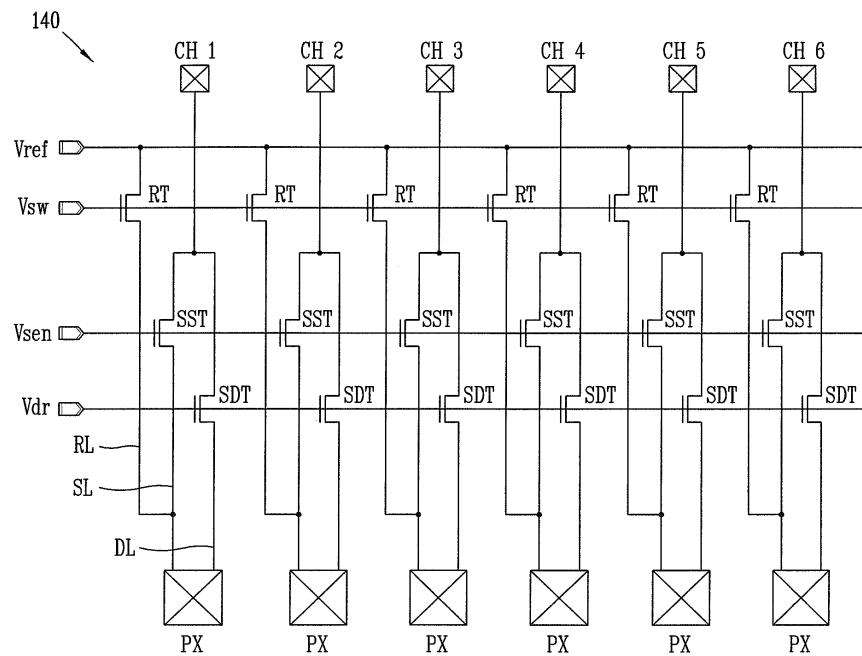
도면1c



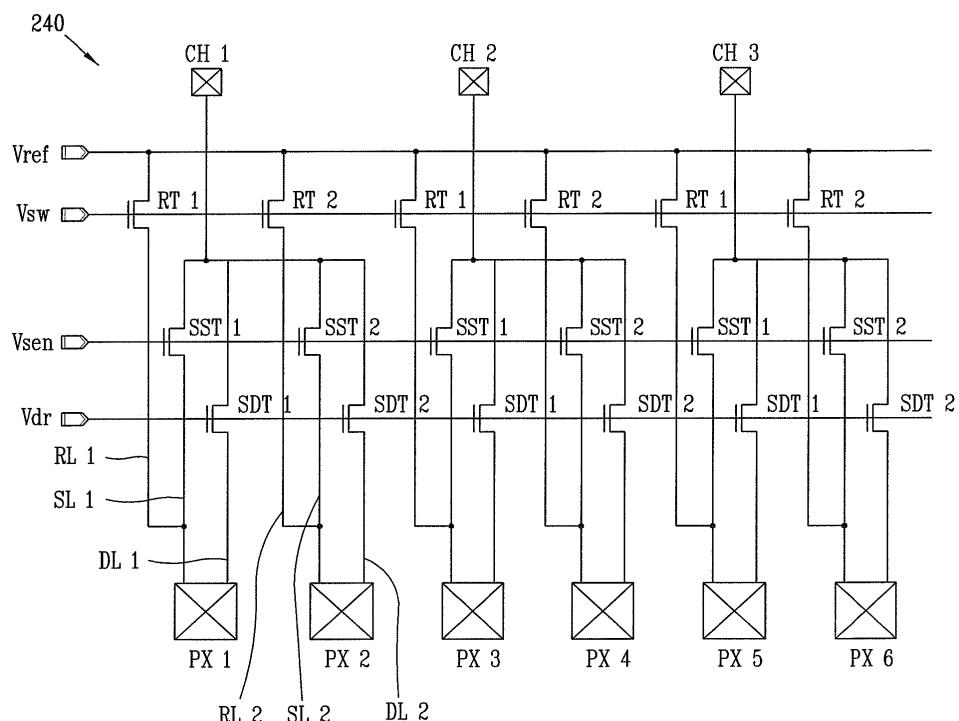
도면2



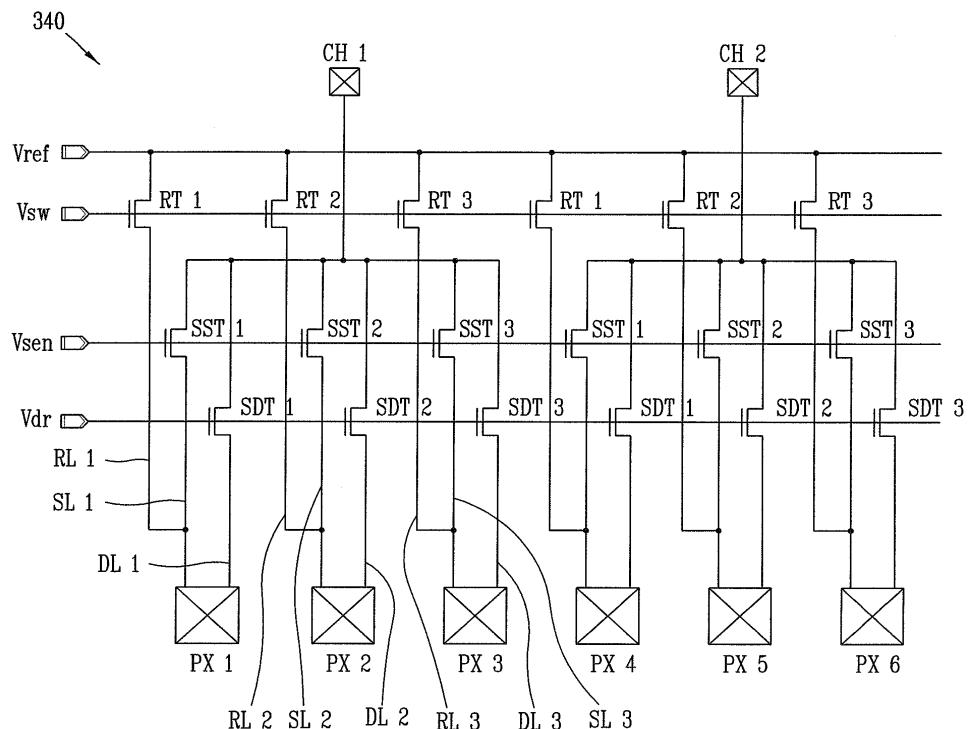
도면3a



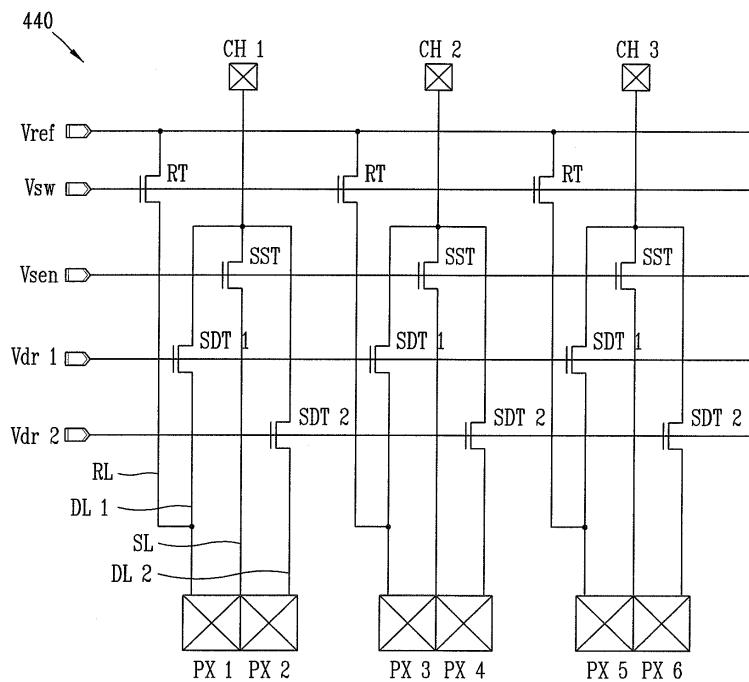
도면3b



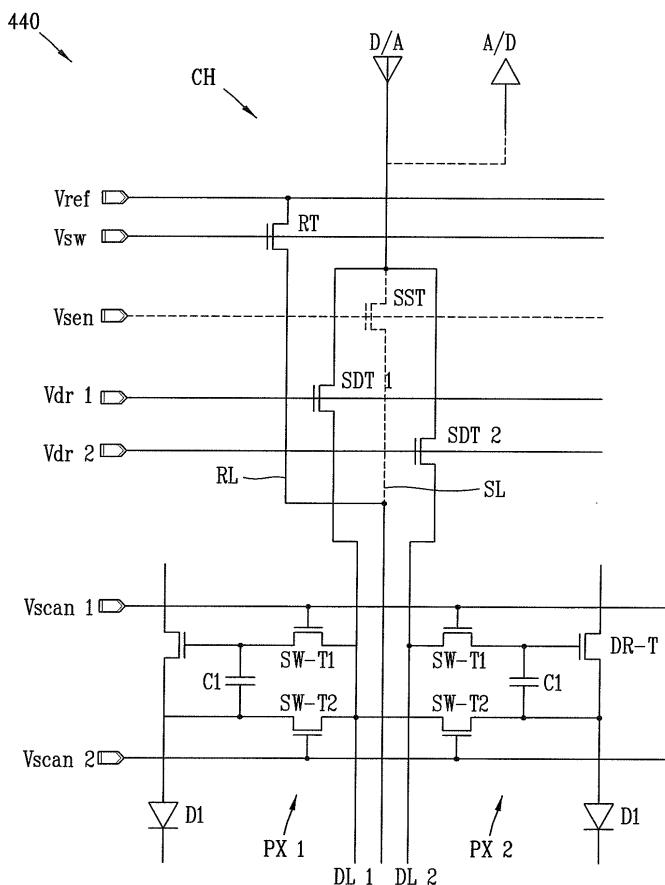
도면3c



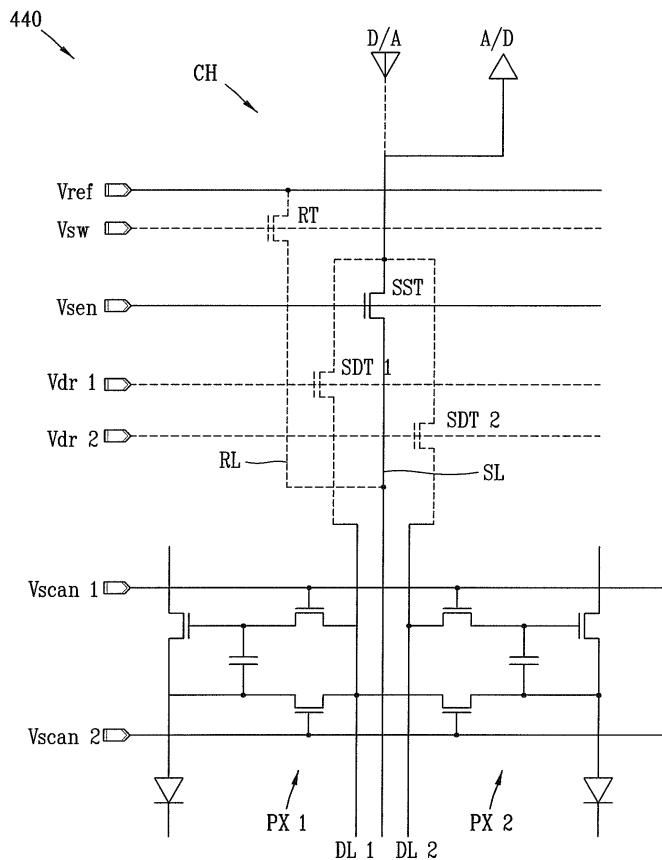
도면4



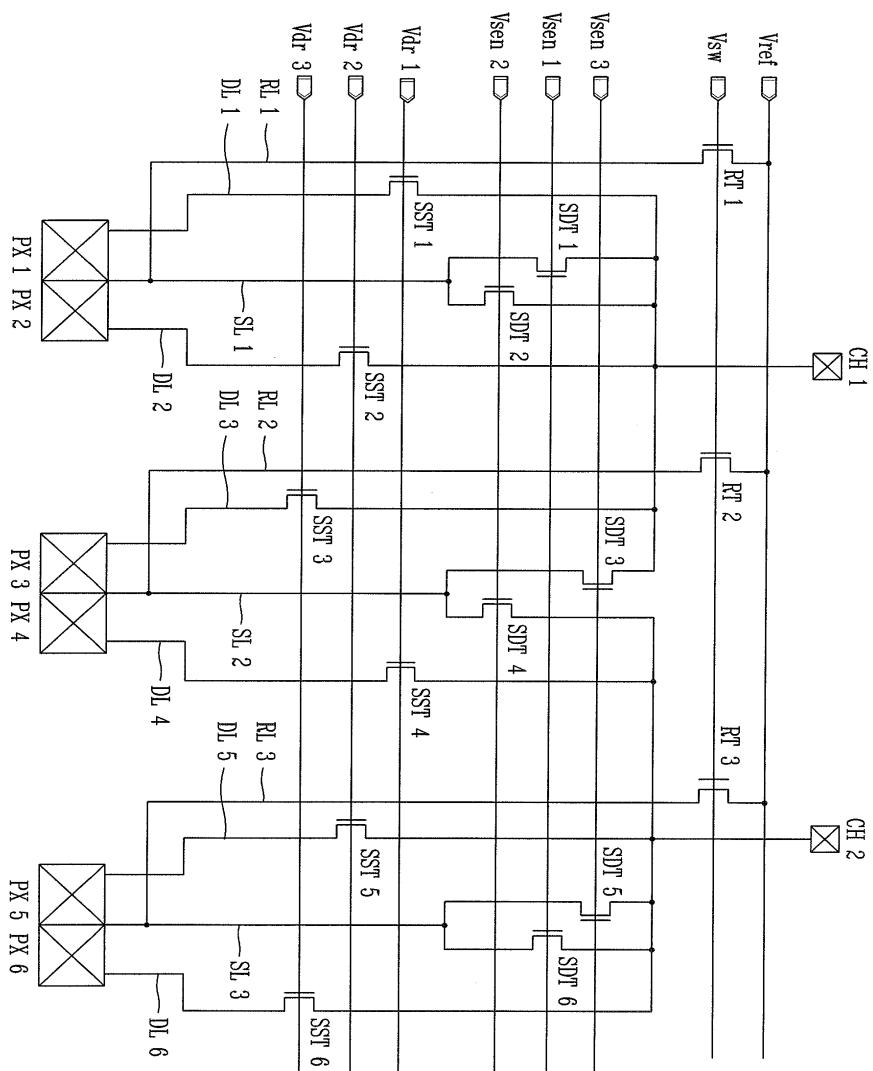
도면5a



도면5b



도면6



专利名称(译)	相关技术的描述		
公开(公告)号	KR101473844B1	公开(公告)日	2014-12-17
申请号	KR1020120109252	申请日	2012-09-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HO YOUNG 이호영		
发明人	이호영		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2310/0297		
代理人(译)	박장원		
其他公开文献	KR1020140042456A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光二极管显示装置，更具体地说，涉及一种有机发光二极管显示装置，该有机发光二极管显示装置能够通过在显示面板上的相邻像素之间共享一定数量的信号线来提高开口率。形成多条信号线，从而最小化信号线的数量。根据本发明的实施例，有机发光二极管显示装置包括：显示面板，其限定像素；门驱动单元；数据驱动单元；多路复用器单元，其以数据驱动单元的输出端子和 $1 : 1, 1 : N$ (N 是自然数) 或 $N : N$ 结构的像素电连接；和定时控制单元。根据上述结构，通过将多路复用器放置在数据驱动单元和像素之间，选择性地连接每个像素和信号线，并将补偿电路单元与数据驱动单元集成，有机发光二极管显示装置具有可以提供减少的IC数量.COPYRIGHT KIPO 2014

