



등록특허 10-2043825



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년11월12일

(11) 등록번호 10-2043825

(24) 등록일자 2019년11월06일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0116769

(22) 출원일자 2013년09월30일

심사청구일자 2018년06월20일

(65) 공개번호 10-2015-0037278

(43) 공개일자 2015년04월08일

(56) 선행기술조사문헌

KR100838088 B1*

(뒷면에 계속)

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

백승한

경기 부천시 원미구 계남로 19, 2309동 603호 (상동, 라일락마을)

배효대

경기 과천시 번영로 55, 113동 303호 (금촌동, 새꽃마을아파트)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 8 항

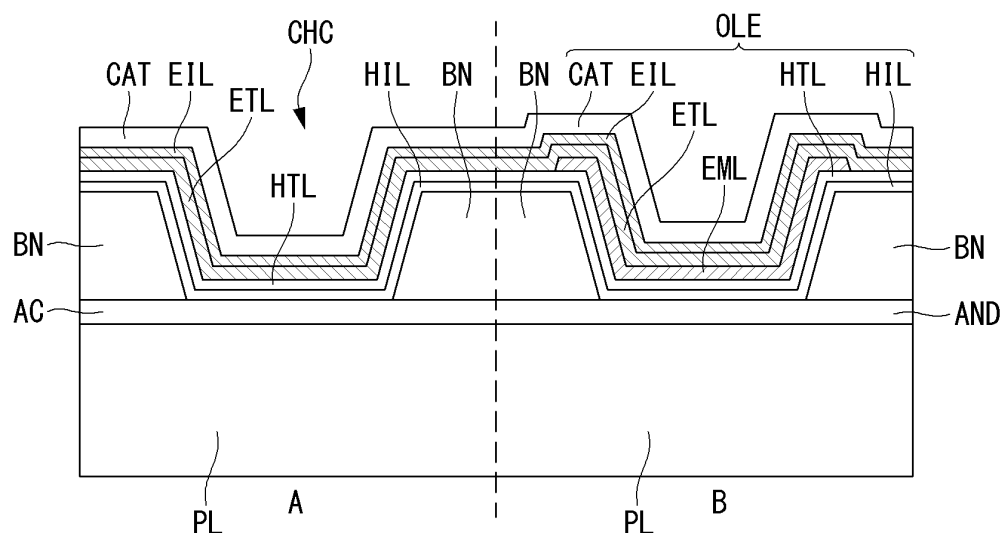
심사관 : 이옥우

(54) 발명의 명칭 **대면적 상부 발광형 유기발광 다이오드 표시장치**

(57) 요약

본 발명은 대면적 상부 발광형 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치는, 매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기판; 상기 각 화소 영역 내에서 점 모양으로 형성된 애노드 전극; 상기 애노드 전극과 일정 거리 이격하여, 상기 표시 영역 전체에 걸쳐 배치된 보조 캐소드 전극; 상기 애노드 전극 위에 적층된 유기발광 층; 상기 유기발광 층 및 상기 보조 캐소드 전극 위에서 상기 표시 영역 전체를 덮도록 도포된 2nm 내지 20nm의 두께를 갖는 전자층; 상기 전자층 위에서 상기 표시 영역 전체를 덮도록 도포된 캐소드 전극을 포함한다.

대표도 - 도5



(56) 선행기술조사문헌

KR1020100095518 A*

KR101213493 B1

KR1020110070383 A

KR1020120061511 A

KR1020120063219 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기관;

상기 각 화소 영역 내에서 섬 모양으로 형성된 애노드 전극;

상기 애노드 전극과 일정 거리 이격하여, 상기 표시 영역 전체에 걸쳐 배치된 보조 캐소드 전극;

상기 애노드 전극 위에 적층된 유기발광 층;

상기 유기발광 층 및 상기 보조 캐소드 전극 위에서 상기 표시 영역 전체를 덮도록 도포된 2nm 내지 20nm의 두께를 갖는 전자층;

상기 전자층 위에서 상기 표시 영역 전체를 덮도록 도포된 캐소드 전극을 포함하고,

상기 전자층은,

상기 유기발광 층과 직접 면 접촉하도록 도포된 전자수송층; 그리고

상기 전자수송층과 직접 면 접촉하도록 도포된 전자주입층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 2

삭제

청구항 3

매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기관;

상기 각 화소 영역 내에서 섬 모양으로 형성된 애노드 전극;

상기 애노드 전극과 일정 거리 이격하여, 상기 표시 영역 전체에 걸쳐 배치된 보조 캐소드 전극;

상기 애노드 전극 위에 적층된 유기발광 층;

상기 유기발광 층 및 상기 보조 캐소드 전극 위에서 상기 표시 영역 전체를 덮도록 도포된 2nm 내지 20nm의 두께를 갖는 전자층;

상기 전자층 위에서 상기 표시 영역 전체를 덮도록 도포된 캐소드 전극을 포함하고,

상기 유기발광 층은, 전자수송물질을 도펀트로 포함하고;

상기 전자층은, 상기 유기발광 층과 직접 면 접촉하도록 도포된 전자주입층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 유기발광 층에 포함되는 전자수송물질은, TPB12 및 m-PhOTPBI 중 적어도 어느 하나를 포함하고;

상기 전자주입층은, LiF, CsF, NaF, NaCl 및 BaF₂을 포함하는 알칼리할라이드 계열의 물질 중 적어도 어느 하나

를 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 5

매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기판;

상기 각 화소 영역 내에서 섬 모양으로 형성된 애노드 전극;

상기 애노드 전극과 일정 거리 이격하여, 상기 표시 영역 전체에 걸쳐 배치된 보조 캐소드 전극;

상기 애노드 전극 위에 적층된 유기발광 층;

상기 유기발광 층 및 상기 보조 캐소드 전극 위에서 상기 표시 영역 전체를 덮도록 도포된 2nm 내지 20nm의 두께를 갖는 전자층;

상기 전자층 위에서 상기 표시 영역 전체를 덮도록 도포된 캐소드 전극을 포함하고,

상기 전자층은,

상기 유기발광 층과 직접 면 접촉하도록 도포되며, n형 불순물을 도펀트로 포함하는 전자수송층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 n형 불순물은, Alq3, Balq, 4MAIq3, Alq(CIq)3, Al(Saph-q), SALq 및 Liq을 포함하는 금속 복합체 물질 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 7

제 1 항, 제 3 항, 제 4 항, 제 5 항, 제 6 항 중 어느 한 항에 있어서,

상기 기판 위에서 상기 각 화소 영역 내에 형성된 박막 트랜지스터;

상기 박막 트랜지스터를 덮으며, 상기 애노드 전극 및 상기 보조 캐소드 전극이 그 상부 표면에 형성되는 평탄화 막;

상기 평탄화 막을 덮으며, 상기 애노드 전극의 일부를 노출하는 발광 영역과 상기 보조 캐소드 전극의 일부를 노출하는 캐소드 콘택홀이 형성된 बैं크를 더 포함하고,

상기 유기발광 층은 상기 발광 영역에 도포되며,

상기 캐소드 전극은 상기 बैं크 위에 도포되며, 상기 발광 영역에 형성된 상기 유기발광 층과 접촉하고, 상기 캐소드 콘택홀을 통해 상기 보조 캐소드 전극과 접촉하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 8

제 1 항, 제 3 항, 제 4 항, 제 5 항, 제 6 항 중 어느 한 항에 있어서,

상기 애노드 전극 및 상기 보조 캐소드 전극은,

은(Ag) 및 알루미늄(Al)을 포함하는 반사율이 높은 금속 물질을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 9

제 1 항, 제 3 항, 제 4 항, 제 5 항, 제 6 항 중 어느 한 항에 있어서,

상기 캐소드 전극은,

MoO_3 , In_2O_3 및 WO_3 중 적어도 어느 하나를 포함하는 제1 금속 산화물층 및 제2 금속 산화물층; 그리고

상기 제1 및 제2 금속 산화물층 사이에 개재된, 은(Ag), 알루미늄(Al) 및 금(Au) 중 적어도 어느 하나를 포함하는 금속층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 대면적 상부 발광형 유기발광 다이오드 표시장치에 관한 것이다. 특히, 본 발명은 캐소드 전극의 면저항을 낮추기 위한 보조 캐소드 전극을 구비한 대면적 상부 발광형 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display: OLED)의 구조를 나타내는 평면도이다. 도 2는 도 1에서 절취선 II-II'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0004] 도 1 및 2를 참조하면, 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLED)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판과 대향하여 유기 접합층(POLY)을 사이에 두고 접합하는 캡(ENC)을 포함한다. 박막 트랜지스터 기판은 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다.

[0005] 유리 기판(SUB) 위에 스위칭 TFT(ST)는 게이트 배선(GL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 화소를 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 배선(GL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고, 구동 TFT(DT)는 스위칭 TFT(ST)에 의해 선택된 화소의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체층(DA), 구동 전류 전송 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)과 연결되어 있다.

[0006] 도 2에서는 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 TFT(ST)의 반도체 층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들의 중심부인 채널 층(SA, DA)과 중첩되어 형성된다. 그리고, 채널 층들(SA, DA)의 양 측면에 연결된 반도체 층에는 콘택 홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0007] 또한, 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 배선(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 배선(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 전송 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 스위칭 TFT(ST)와 구동 TFT(DT)가 형성된 기판(SUB) 위에 보호막(PAS)이 전면 도포된다. 그리고, 게이트 패드(GP), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀들이 형성된다. 그리고, 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0008] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서도, 보호막(PAS)에 형성된 콘택홀들을 통해 노출된 게이트 패드(GP), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에 형성된 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDPT)가 각각 형성된다. 표시 영역 내에서 특히 화소 영역을 제외한 기판(SUB) 위에 बैं크(BN)가 형성된다. 그리고, बैं크(BN)의 일부 상부에는 스페이서(SP)를 더 형성할 수도 있다.

[0009] 상기와 같은 구조를 갖는 박막 트랜지스터 기판 위에 스페이서(SP)를 사이에 두고 일정 간격을 유지하여 캡(ENC)이 합착된다. 이 경우, 박막 트랜지스터 기판과 캡(ENC)은 그 사이에 유기 접합층(POLY)을 개재하여 완전 밀봉 합착하도록 하는 것이 바람직하다. 게이트 패드(GP) 및 게이트 패드 단자(GPT) 그리고 데이터 패드(DP) 및 데이터 패드 단자(DPT)는 캡(ENC) 외부에 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.

[0010] 이와 같은 구조를 갖는 유기발광 다이오드 표시장치에서, 기본적인 전압을 갖는 캐소드 전극이 표시 패널의 기판 전체 표면에 걸쳐 도포되는 구조를 갖는다. 캐소드 전극을 비 저항 값이 낮은 금속 물질로 형성할 경우에는 큰 문제가 없다. 하지만, 상부 발광형 유기발광 다이오드 표시장치와 같이, 투과도를 확보하기 위해 투명 도전 물질로 형성하는 경우, 면 저항이 커져서 화질에 문제가 발생할 수 있다.

[0011] 예를 들어, 상부 발광형 유기발광 다이오드 표시장치에서, 캐소드 전극(CAT)을 투명한 도전물질이나 금속보다 비 저항이 큰 물질인 인듐-주석 산화물 혹은 인듐-아연 산화물로 형성할 경우, 면 저항이 커진다. 그러면, 캐소드 전극이 표시 패널 전체 면적에 걸쳐 일정한 전압 값을 갖지 못하는 문제가 발생한다. 특히, 대면적 상부 발광형 유기발광 다이오드 표시장치로 개발할 경우, 전체 화면에 걸쳐서 표시장치의 휘도가 균일하지 못하는 현상이 더욱 중요한 문제로 나타날 수 있다.

발명의 내용

해결하려는 과제

[0012] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출 된 발명으로서, 캐소드 전극의 면 저항을 낮추기 위한 보조 캐소드 전극을 구비한 대면적 상부 발광형 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 보조 캐소드 전극과 캐소드 전극이 가급적 직접 연결에 가까운 특성을 갖도록 접촉되어 캐소드 전극의 면 저항을 낮춤으로써, 화면 휘도가 균일한 대면적 상부 발광형 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0013] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치는, 매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기판; 상기 각 화소 영역 내에서 섬 모양으로 형성된 애노드 전극; 상기 애노드 전극과 일정 거리 이격하여, 상기 표시 영역 전체에 걸쳐 배치된 보조 캐소드 전극; 상기 애노드 전극 위에 적층된 유기발광 층; 상기 유기발광 층 및 상기 보조 캐소드 전극 위에서 상기 표시 영역 전체를 덮도록 도포된 2nm 내지 20nm의 두께를 갖는 전자층; 상기 전자층 위에서 상기 표시 영역 전체를 덮도록 도포된 캐소드 전극을 포함한다.

[0014] 상기 전자층은, 상기 유기발광 층과 직접 면 접촉하도록 도포된 전자수송층; 그리고 상기 전자수송층과 직접 면 접촉하도록 도포된 전자주입층을 포함하는 것을 특징으로 한다.

[0015] 상기 유기발광 층은, 전자수송물질을 도펀트로 포함하고; 상기 전자층은, 상기 유기발광 층과 직접 면 접촉하도록 도포된 전자주입층을 포함하는 것을 특징으로 한다.

[0016] 상기 유기발광 층에 포함되는 전자수송물질은, TPB12 및 m-PhOTPB1 중 적어도 어느 하나를 포함하고; 상기 전자주입층은, LiF, CsF, NaF, NaCl 및 BaF₂을 포함하는 알칼리할라이드 계열의 물질 중 적어도 어느 하나를 포함하는 것을 특징으로 한다.

[0017] 상기 전자층은, 상기 유기발광 층과 직접 면 접촉하도록 도포되며, n형 불순물을 도펀트로 포함하는 전자수송층을 포함하는 것을 특징으로 한다.

[0018] 상기 n형 불순물은, Alq₃, Balq, 4MAIq₃, Alq(CIq)₃, Al(Saph-q), SAIq 및 Liq을 포함하는 금속 복합체 물질

중 적어도 어느 하나를 포함하는 것을 특징으로 한다.

[0019] 상기 기판 위에서 상기 각 화소 영역 내에 형성된 박막 트랜지스터; 상기 박막 트랜지스터를 덮으며, 상기 애노드 전극 및 상기 보조 캐소드 전극이 그 상부 표면에 형성되는 평탄화 막; 상기 평탄화 막을 덮으며, 상기 애노드 전극의 일부를 노출하는 발광 영역과 상기 보조 캐소드 전극의 일부를 노출하는 캐소드 콘택홀이 형성된 बैं크를 더 포함하고, 상기 유기발광 층은 상기 발광 영역에 도포되며, 상기 캐소드 전극은 상기 बैं크 위에 도포되며, 상기 발광 영역에 형성된 상기 유기발광 층과 접촉하고, 상기 캐소드 콘택홀을 통해 상기 보조 캐소드 전극과 접촉하는 것을 특징으로 한다.

[0020] 은(Ag) 및 알루미늄(Al)을 포함하는 반사율이 높은 금속 물질을 포함하는 것을 특징으로 한다.

[0021] 상기 캐소드 전극은, MoO_3 , In_2O_3 및 WO_3 중 적어도 어느 하나를 포함하는 제1 금속 산화물층 및 제2 금속 산화물층; 그리고 상기 제1 및 제2 금속 산화물층 사이에 개재된, 은(Ag), 알루미늄(Al) 및 금(Au) 중 적어도 어느 하나를 포함하는 금속층을 포함하는 것을 특징으로 한다.

발명의 효과

[0022] 본 발명에 의한 유기발광 다이오드 표시장치는 비 저항값이 낮은 은 혹은 알루미늄과 같은 금속물질을 포함하는 애노드 전극을 형성할 때, 애노드 전극과 일정 거리 이격하되, 기판 전체에 걸쳐 배치되어 캐소드 전극과 접촉하는 보조 캐소드 전극을 더 형성한다. 이로써, 캐소드 전극의 면 저항을 더 낮출 수 있다. 특히, 보조 캐소드 전극과 캐소드 전극의 접촉점에서 가급적 직접 접촉되는 특성에 가까운 접촉 구조를 갖는다. 따라서, 대면적 상부 발광형 유기발광 다이오드 표시장치에서, 대화면 전체 면적에 걸쳐 휘도 분포를 균일하게 가질 수 있다.

도면의 간단한 설명

[0023] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 2는 도 1에서 절취선 II-II'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 3은 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도.

도 4는 도 3에서 절취선 II-II'으로 자른 도면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 5는 본 발명의 제1 실시 예에 의한 상부 발광형 유기발광 다이오드 표시장치에서, 보조 캐소드 전극의 연결부와 유기발광 다이오드부의 구조를 나타내는 확대 단면도.

도 6은 본 발명의 제2 실시 예에 의한 상부 발광형 유기발광 다이오드 표시장치에서, 보조 캐소드 전극의 연결부와 유기발광 다이오드부의 구조를 나타내는 확대 단면도.

도 7은 본 발명의 제3 실시 예에 의한 상부 발광형 유기발광 다이오드 표시장치에서, 보조 캐소드 전극의 연결부와 유기발광 다이오드부의 구조를 나타내는 확대 단면도.

발명을 실시하기 위한 구체적인 내용

[0024] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0025] 도 3은 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도이다. 도 4는 도 3에서 절취선 I-I'으로 자른 도면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다. 도 3 및 4를 참조하여, 본 발명의 제1 실시 예에 대하여 설명한다.

[0026] 먼저, 도 3을 참조하여, 평면상에서의 구조에 대하여 설명한다. 본 발명의 제1 실시 예에 의한 유기발광 다이

오드 표시장치는 영상 정보를 표시하는 표시 영역(AA)과, 표시 영역(AA)을 구동하기 위한 여러 소자들이 배치되는 비 표시 영역(NA)으로 구분된 기판(SUB)을 포함한다. 표시 영역(AA)에는 매트릭스 방식으로 배열된 복수 개의 화소 영역(PA)들이 정의된다. 도 3에서는 점선으로 화소 영역(PA)들을 표시하였다.

[0027] 예를 들어, NxM 방식의 장방향으로 화소 영역(PA)들이 정의될 수 있다. 하지만, 반드시 이러한 방식에만 국한되는 것이 아니고, 다양한 방식으로 배열될 수도 있다. 각 화소 영역들이 동일한 크기를 가질 수도 있고, 서로 다른 크기를 가질 수도 있다. 또한, 적색(R), 녹색(G) 및 청색(B) 색상을 나타내는 세 개의 서브 화소를 하나의 단위로 하여, 규칙적으로 배열될 수도 있다. 가장 단순한 구조로 설명하면, 화소 영역(PA)들은 가로 방향으로 진행되는 복수 개의 게이트 배선(GL)들과 세로 방향으로 진행되는 복수 개의 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 교차 구조로 정의할 수 있다.

[0028] 화소 영역(PA)의 외주부에 정의된, 비 표시 영역(NA)에는 데이터 배선(DL)들에 화상 정보에 해당하는 신호를 공급하기 위한 데이터 구동부(혹은, Data Driving Integrated Circuit)(DIC)과, 게이트 배선(GL)들에 스캔 신호를 공급하기 위한 게이트 구동부(혹은, Gate Driving Integrated Circuit)(GIP)가 배치될 수 있다. 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 개수가 많아지는, VGA급보다 더 높은 고 해상도의 경우에는 데이터 구동부(DIC)는 기판(SUB)의 외부에 실장하고, 데이터 구동부(DIC) 대신에 데이터 접속 패드들이 배치될 수도 있다.

[0029] 표시장치의 구조를 단순하게 하기 위해, 게이트 구동부(GIP)는, 기판(SUB)의 일측 부에 직접 형성하는 것이 바람직하다. 그리고, 기판(SUB)의 최 외곽부에는 기저 전압을 공급하는 기저 배선(Vss)이 배치된다. 기저 배선(Vss)은 기판(SUB)의 외부에서 공급되는 기저 전압(Ground Voltage)을 인가받아, 데이터 구동부(DIC) 및 게이트 구동부(GIP)에 모두 기저 전압을 공급하도록 배치하는 것이 바람직하다. 예를 들어, 기저 배선(Vss)은 기판(SUB)의 상부 측면에 배치된 데이터 구동부(DIC)에 연결되고, 기판(SUB)의 좌측 및/또는 우측 면에 배치된 게이트 구동부(GIP)의 외측에서 기판을 감싸듯이 배치될 수 있다.

[0030] 각 화소 영역(PA)에는 유기발광 다이오드 표시장치의 핵심 구성 요소들인 유기발광 다이오드(OLE)와 유기발광 다이오드(OLE)를 구동하기 위한 박막 트랜지스터들(ST, DT)이 배치된다. 박막 트랜지스터들(ST, DT)은 화소 영역(PA)의 일측 부에 정의된 박막 트랜지스터 영역(TA)에 형성될 수 있다. 유기발광 다이오드(OLE)는 애노드 전극(ANO)과 캐소드 전극(CAT) 그리고, 두 전극들 사이에 개재된 유기발광 층(OL)을 포함한다. 실제로 발광하는 영역은 애노드 전극(ANO)과 중첩하는 유기발광 층(OL)의 면적에 의해 결정된다.

[0031] 애노드 전극(ANO)은 화소 영역(PA) 중에서 일부 영역을 차지하도록 형성되며, 박막 트랜지스터 영역(TA)에 형성된 박막 트랜지스터(DT)와 연결된다. 애노드 전극(ANO) 위에 유기발광 층(OL)을 도포하는데, 애노드 전극(ANO)과 유기발광 층(OL)이 중첩된 영역이 실제 발광 영역으로 결정된다. 캐소드 전극(CAT)은 유기발광 층(OL) 위에서 적어도 화소 영역(PA)들이 배치된 표시 영역(NA)의 면적을 모두 덮을 정도로 도포하여 형성한다. 캐소드 전극(CAT)은 기저 전압을 인가받고, 애노드 전극(ANO)은 화상 전압을 인가받아, 그 사이의 전압차이에 의해 유기발광 층(OL)에서 빛이 발광하여 화상 정보를 표시한다.

[0032] 상부 발광형 유기발광 다이오드 표시장치의 경우, 캐소드 전극(CAT) 방향으로 빛이 출광한다. 따라서, 애노드 전극(ANO)은 반사율이 높은 금속층을 포함하는 것이 바람직하다. 예를 들어, 애노드 전극(ANO)은, 은(Ag), 알루미늄(Al)과 같은 저 저항성이면서 반사율이 높은 금속층 위에, 일함수를 고려하여 투명 도전 물질인 인듐-주석 산화물(Indium Tin Oxide), 인듐-아연 산화물(Indium Zinc Oxide) 혹은 인듐-갈륨-아연 산화물(Indium Gallium Zinc Oxide)과 같은 투명도전층이 적층된 구조를 가질 수 있다.

[0033] 캐소드 전극(CAT)은 금속 산화물, 금속물질 및 금속 산화물이 순차적으로 적층된 OMO(Oxide-Metal-Oxide) 구조를 갖는 것이 바람직하다. 예를 들어, 금속 산화물은, MoO_3 , In_2O_3 , 혹은 WO_3 와 같이 투과율이 좋고 유전율이 우수한 물질이 바람직하다. 이와 같은 금속 산화물질은 투명도 높지만 순수 금속 물질보다는 비 저항 값이 높은 편이다. 따라서, 기판(SUB) 전체 면적에 대응하도록 도포할 경우, 면 저항이 커지는 문제가 발생할 수 있다.

[0034] 그리고, 중간에 개재된 금속물질은 저항이 낮은 은(Ag), 알루미늄(Al) 혹은 금(Au)과 같은 금속이 바람직하다. 금속물질은 캐소드 전극(CAT)의 면 저항을 낮추기 위한 것이다. 캐소드 전극(CAT) 쪽으로 빛이 출광하는 상부 발광형에서는, 캐소드 전극(CAT)의 투명도를 확보하기 위해, 캐소드 전극(CAT)의 두께를 가급적 얇게 형성하는 것이 바람직하다. 비록, OMO 구조를 갖는 경우, 캐소드 전극(CAT)의 중간에 금속층을 포함하고 있지만, 상부 발광을 위해서는 두께가 얇아야 한다. 캐소드 전극(CAT)의 두께가 얇아지면, 캐소드 전극(CAT)의 면 저항이 커지는 문제가 발생한다.

- [0035] 특히, 이와 같은 상부 발광형 유기발광 다이오드 표시장치를 20인치 이상의 대면적 표시장치에 적용하고자 할 경우, 면 저항 값은 더욱 커진다. 이로 인해, 기저 전압이 기판(SUB) 전체 면에 걸쳐 일정하지 못할 수 있다. 예를 들어, 기판(SUB)으로 인가되는 기저 전압이 들어오는 쪽인 인입 측면에서의 기저 전압 값과 인입 측면에서 가장 멀리 떨어진 대향 측면에서의 기저 전압 값의 편차가 커져, 화면의 밝기가 일정하지 않을 수 있다.
- [0036] 이를 방지하기 위해, 본 발명의 제1 실시 예에서는, 은(Ag)과 같이 비 저항이 낮은 금속 물질을 포함하는 애노드 전극(ANO)을 형성할 때, 보조 캐소드 전극(AC)을 더 형성한다. 예를 들어, 애노드 전극(ANO)은 개별 화소 영역(PA) 내에서 섬 모양으로 형성한다. 한편, 애노드 전극(ANO)과 일정 거리 이격하되, 표시 영역(NA) 전체에 걸쳐서 연결된 보조 캐소드 전극(AC)을 형성한다. 특히, 보조 캐소드 전극(AC)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉한다. 또한 보조 캐소드 전극(AC)은, 나중에 표시 영역 전체 면에 형성되는 캐소드 전극(CAT)과 접촉하여 전기적으로 연결한다.
- [0037] 좀 더 구체적으로 설명하면, 금속 물질과 투명 도전 물질을 순차적으로 적층한 도전층을 기판(SUB) 전체에 도포하고 패터닝하여, 화소 영역들(PA)을 모두 덮으며, 게이트 구동부(GIP)를 넘어 기저 배선(Vss)와 접촉하는 보조 캐소드 전극(AC)을 형성한다. 그리고 보조 캐소드 전극(AC) 중에서 각 화소 영역(PA)에 정의된 발광 영역에 대응하는 섬 모양을 갖고, 박막 트랜지스터와 연결된 애노드 전극(ANO)을 형성한다. 애노드 전극(ANO)은 보조 캐소드 전극(AC)과 일정 거리 이격하여 서로 전기적으로 단락되지 않도록 고립된 형상을 갖는다.
- [0038] 도 4를 더 참조하여, 제1 실시 예에 의한 유기발광 다이오드 표시장치의 단면 구조를 더 상세히 설명한다. 기판(SUB) 위에 게이트 구동부(GIP)와 기저 배선(Vss)이 배치되는 비 표시 영역(NA), 그리고 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 유기발광 다이오드(OLE)가 형성되는 표시 영역(AA)이 정의된다.
- [0039] 게이트 구동부(GIP)는 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 형성하는 과정에서 함께 형성한 박막 트랜지스터를 구비할 수 있다. 화소 영역(PA)에 형성된 스위칭 박막 트랜지스터(ST)는 게이트 전극(SG), 게이트 절연막(GI), 채널층(SA), 소스 전극(SS) 및 드레인 전극(SD)을 포함한다. 또한, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG), 게이트 절연막(GI), 채널층(DA), 소스 전극(DS) 및 드레인 전극(DD)을 포함한다.
- [0040] 박막 트랜지스터들(ST, DT) 위에는 보호막(PAS)과 평탄화 막(PL)이 연속으로 도포된다. 평탄화 막(PL) 위에는 화소 영역(PA) 내의 일정 부분만을 차지하는 고립된 장방형의 애노드 전극(ANO)이 형성된다. 애노드 전극(ANO)은 보호막(PAS) 및 평탄화막(PL)을 관통하는 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉한다.
- [0041] 또한, 애노드 전극(ANO)과 동일한 물질로, 애노드 전극(ANO)과는 일정거리 이격하는 보조 캐소드 전극(AC)을 형성한다. 보조 캐소드 전극(AC)은 평탄화 막(PL) 위에서 적어도 화소 영역(PA)을 모두 덮는 형상을 갖는다. 또한, 비 표시 영역(NA) 중에서 게이트 구동부(GIP)를 덮는 평탄화막(PL) 위에도 연장되어 기저 배선(Vss)과 접촉하도록 형성한다.
- [0042] 기저 배선(Vss)은 게이트 전극(G)과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)을 덮는 보호막(PAS)을 관통하는 콘택홀을 통해 보조 캐소드 전극(AC)과 접촉할 수 있다. 또 다른 방법으로, 기저 배선(Vss)은 소스-드레인(SS-SD, DS-DD) 전극과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)은 보호막(PAS) 및 게이트 절연막(GI)을 관통하는 콘택홀을 통해 보조 캐소드 전극(AC)과 접촉할 수 있다.
- [0043] 애노드 전극(ANO) 및 보조 캐소드 전극(AC) 위에는 बैं크(BA)가 도포된다. बैं크(BA)를 패터닝하여, 애노드 전극(ANO)의 대부분을 노출한다. 또한, 보조 캐소드 전극(AC)의 일부를 노출하는 캐소드 콘택홀(CHC)을 형성한다. 캐소드 콘택홀(CHC)은 가급적 캐소드 전극(CAT)과 보조 캐소드 전극(AC)을 연결하는 접촉점으로서, 가급적 많이 형성하는 것이 바람직하다. 예를 들어, 게이트 배선(GL)과 중첩하는 위치에서 각 화소 별로 하나씩 형성할 수 있다.
- [0044] बैं크(BA) 패터닝에 의해 노출된 애노드 전극(ANO) 위에는 유기발광 층(OL)을 형성한다. बैं크(BA) 위에는 투명 도전 물질을 도포하여, 캐소드 전극(CAT)을 형성한다. 이로써, 애노드 전극(ANO), 유기발광 층(OL) 및 캐소드 전극(CAT)을 포함하는 유기발광 다이오드(OLE)가 형성된다.
- [0045] 캐소드 전극(CAT)은 캐소드 콘택홀(CHC)을 통해, 보조 캐소드 전극(AC)과 접촉한다. 결국, 기저 전압은 기저 배선(Vss)을 통해 보조 캐소드 전극(AC)으로 전달되고, 다시 캐소드 전극(CAT)으로 전달된다. 특히, 대면적 상

부 발광형 유기발광 표시장치를 구현하는 경우, 캐소드 전극(CAT)의 면적이 커지더라도, 은을 포함하며, 캐소드 전극(CAT)의 면적에 대응하는 면적을 갖는 보조 캐소드 전극(AC)에 의해 면 저항이 낮아지므로, 전체 면적에 걸쳐서, 기저 전압 값이 일정하게 유지될 수 있다.

[0046] 이와 같이 캐소드 전극(CAT)의 면 저항을 낮추기 위해, 보조 캐소드 전극(AC)을 형성하더라도, 캐소드 전극(CAT)과 보조 캐소드 전극(AC)의 접촉이 온전히 이루어져야 면 저항을 원하는 수준으로 확보할 수 있다. 도 5를 참조하여, 캐소드 전극(CAT)과 보조 캐소드 전극(AC)이 접촉되는 구체적인 구조에 대하여 설명한다. 도 5는 본 발명의 제1 실시 예에 의한 상부 발광형 유기발광 다이오드 표시장치에서, 보조 캐소드 전극의 연결부와 유기발광 다이오드부의 구조를 나타내는 확대 단면도이다.

[0047] 도 5를 참조하면, 애노드 전극(ANO) 및 보조 캐소드 전극(AC)이 형성된 평탄화 막(PL) 위에 발광 영역 및 캐소드 콘택홀(CHC)이 형성된 बैं크(BN)가 형성되어 있다. बैं크(BN)가 형성된 기판(SUB) 표면 전체 위에, 증기 증착법 혹은 열 증착법과 같은 방법으로 정공주입층(HIL) 및 정공수송층(HTL)을 순차적으로 도포한다.

[0048] 정공수송층(HTL) 위에 잉크-젯(Ink-Jet) 공법으로 유기발광 물질을 도포하여 애노드 전극(ANO)의 발광 영역에만 선택적으로 유기발광 층(OL)을 형성한다. 특히, 적색 화소 영역에는 적색 유기발광 층을, 녹색 화소 영역에는 녹색 유기발광 층을, 그리고 청색 화소 영역에는 청색 유기발광 층을 선택적으로 형성할 수 있다. 여기서, 캐소드 콘택홀(CHC)에는 유기발광 층(OL)이 도포되지 않도록 하는 것이 중요하다. 캐소드 콘택홀(CHC)에 유기발광 층(OL)이 도포되면, 보조 캐소드 전극(AC)과 캐소드 전극(CAT)이 전기적으로 직접 연결되지 않기 때문이다.

[0049] 다시, 기판(SUB) 전체 표면 위에, 증착법으로 전자수송층(ETL) 및 전자주입층(EIL)을 연속으로 도포한다. 그리고, 전자주입층(EIL) 위에 캐소드 전극(CAT)을 증착한다.

[0050] 그 결과, 각 화소 영역의 발광 영역부인 'B'에서는 애노드 전극(ANO)과 캐소드 전극(CAT) 사이에서 정공주입층(HIL), 정공수송층(HTL), 유기발광 층(EML), 전자수송층(ETL) 및 전자주입층(EIL)이 순차적으로 적층되어 유기발광 다이오드(OLED)를 형성한다. 한편, 캐소드 콘택홀(CHC)이 형성된 영역인 'A'에서는, 보조 캐소드 전극(AC)과 캐소드 전극(CAT) 사이에 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 및 전자주입층(EIL)이 순차적으로 적층된 구조를 갖는다.

[0051] 즉, 캐소드 콘택홀(CHC)에서 캐소드 전극(CAT)이 보조 캐소드 전극(AC)과 직접 접촉되는 구조를 갖지 못한다. 비록, 캐소드 전극(CAT)이 보조 캐소드 전극(AC)과 직접 접촉하지 못하더라도 캐소드 전극(CAT)의 면 저항을 낮추어 24인치 이상의 대면적 상부 발광형 유기발광 다이오드 표시장치를 제조하기 위해서는, 전자수송층(ETL) 및 전자주입층(EIL)의 전체 두께가 20nm 이하인 것이 바람직하다.

[0052] 전자수송층(ETL) 및 전자주입층(EIL)의 전체 두께가 20nm 이상이 되면, 24인치 이상의 대면적 상부 발광형 유기발광 다이오드 표시장치에 적합한 캐소드 전극(CAT)의 면 저항을 확보하기 어렵다. 또한, 2nm 이하의 두께가 되면, 전자주입 및/또는 전자수송의 기능을 충분히 하지 못하기 때문에, 원하는 수준의 유기발광 다이오드 성능을 확보하기 어려울 수 있다. 다양한 실험을 통해, 대면적 상부 발광형 유기발광 다이오드 표시장치를 개발하는 데 있어서, 전자수송층(ETL) 및 전자주입층(EIL)의 전체 두께는 5nm 정도인 것이 가장 바람직하다.

[0053] 본 발명에서는, 유기발광 층(EML)을 용매에 섞어서 기판에 도포하는, 잉크-젯 방식으로 형성한다. 이와 같이 유기발광 층(EML)을 용매에 녹여서 도포하는 경우, 유기발광 층(EML)을 구성하는 도펀트(dopant) 물질들을 다양하게 혼합할 수 있다. 즉, 유기발광 층(EML)의 특성 및 재료 선택의 자유도가 증착법에 비해서 훨씬 높다.

[0054] 본 발명의 제2 실시 예에서는, 캐소드 콘택홀(CHC)에서 캐소드 전극(CAT)이 보조 캐소드 전극(AC)과 직접 접촉에 가깝게 연결되도록 하기 위한 다른 구조를 제안한다. 도 6은 본 발명의 제2 실시 예에 의한 상부 발광형 유기발광 다이오드 표시장치에서, 보조 캐소드 전극의 연결부와 유기발광 다이오드부의 구조를 나타내는 확대 단면도이다.

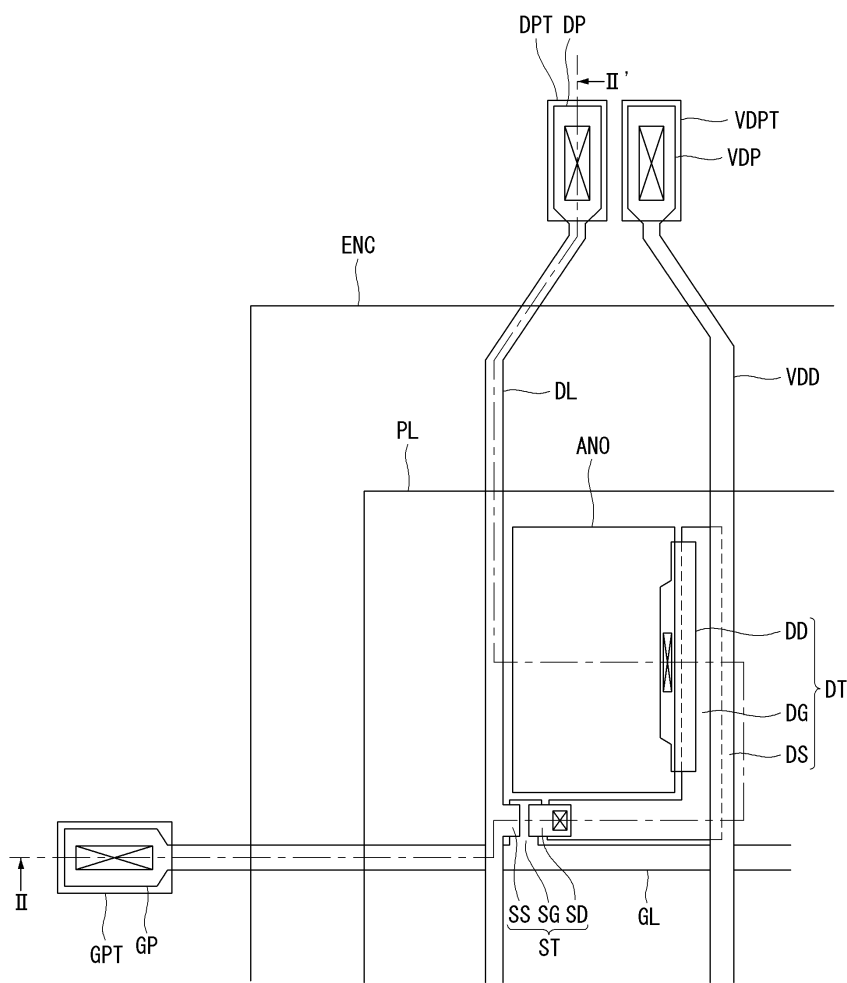
[0055] 제2 실시 예에서는, 유기발광 층(EML)에 전자수송의 기능을 하는 도펀트를 더 첨가할 수 있다. 그러면, 전자수송층(ETL)을 생략하고, 유기발광 층(EML)이 그 기능을 대신할 수 있다. 즉, 'Non-ETL 구조'로 유기발광 다이오드(OLED)를 형성할 수 있다.

[0056] 유기발광 층(EML)에 혼합하는 전자수송물질로는 극성 알코올에 잘 녹는 TPB12 혹은 부타논에 잘 녹는 m-PhOTPB1와 같은 물질을 선택적으로 사용할 수 있다. 그리고, 전자주입층(EIL)은 알칼리할라이드 계열의 물질인 LiF,

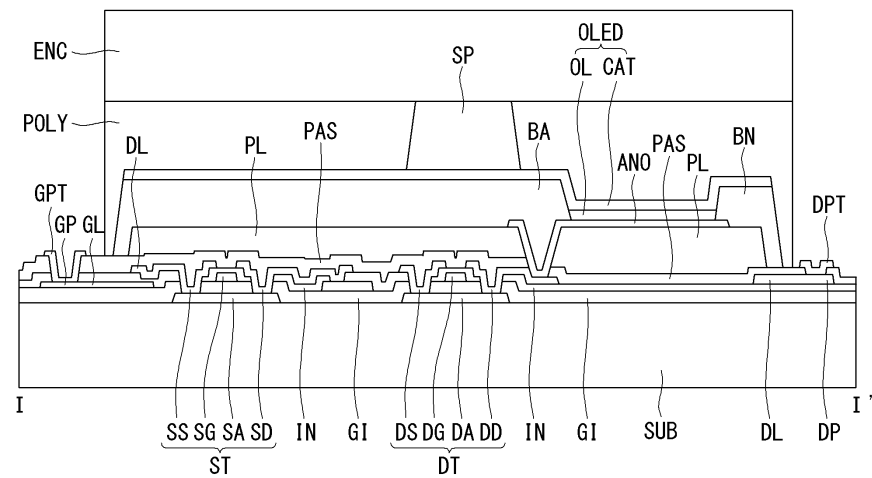
SS: 스위칭 TFT 소스 전극	DS: 구동 TFT 소스 전극
SD: 스위칭 TFT 드레인 전극	DD: 구동 TFT 드레인 전극
SA: 스위칭 TFT 반도체 층	DA: 구동 TFT 반도체 층
GL: 게이트 배선	DL: 데이터 배선
VDD: 구동 전류 배선	GP: 게이트 패드
DP: 데이터 패드	GPT: 게이트 패드 단자
DPT: 데이터 패드 단자	VDP: 구동 전류 패드
VDPT: 구동 전류 패드 단자	GPH: 게이트 패드 콘택홀
DPH: 데이터 패드 콘택홀	VPH: 구동 전류 패드 콘택홀
GI: 게이트 절연막	IN: 절연막
PAS: 보호막	PL: 평탄화 막
OL: 유기발광 층	OLED: 유기발광 다이오드
POLY: 유기 합착막	ENC: 캡
CHC: 캐소드 콘택홀	AC: 보조 캐소드 전극
CH1: 제1 캐소드 콘택홀	CH2: 제2 캐소드 콘택홀
HIL: 정공주입층	HTL: 정공수송층
EIL: 전자주입층	ETL: 전자수송층
EML: 발광층	nETL: n형 불순물 전자수송층
ETML: 전자수송 유기발광 층	

도면

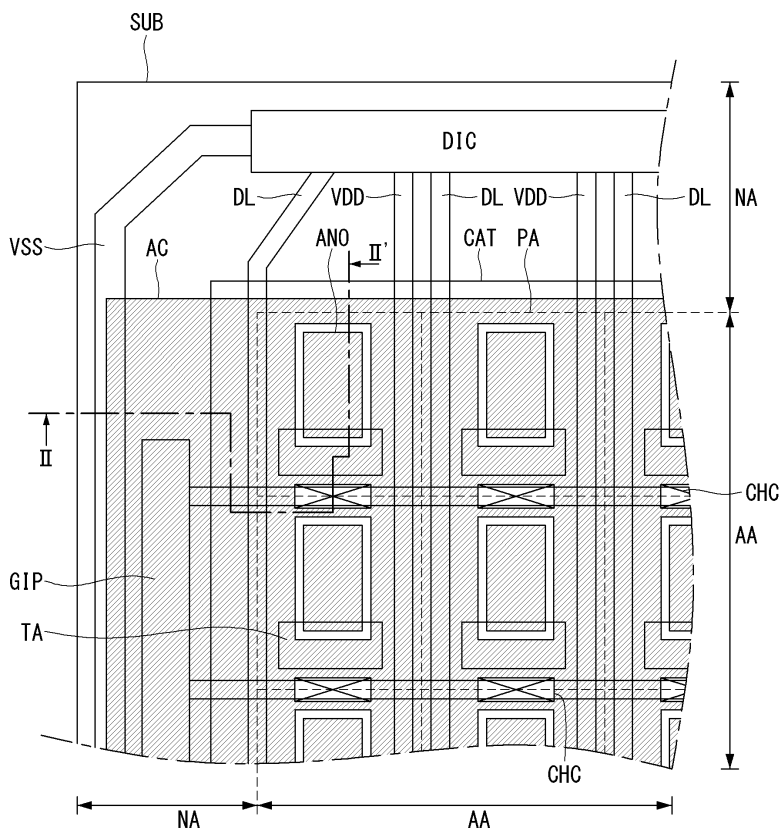
도면1



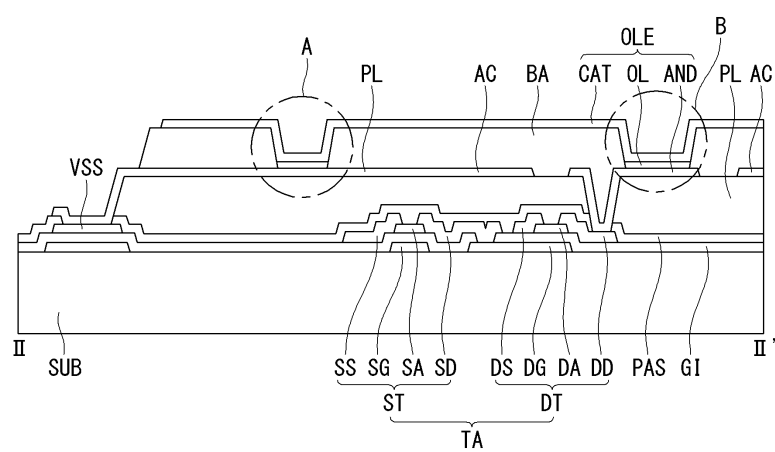
도면2



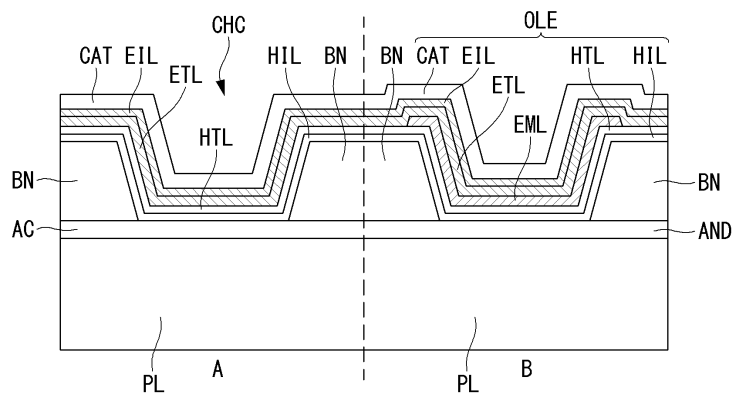
도면3



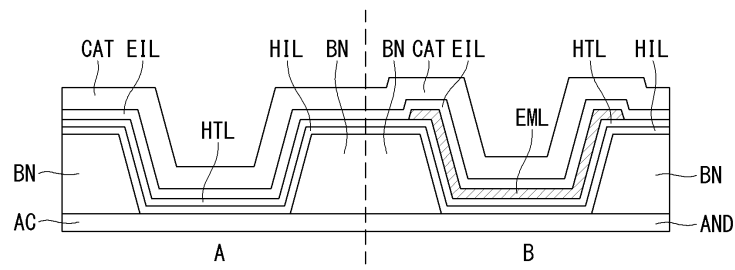
도면4



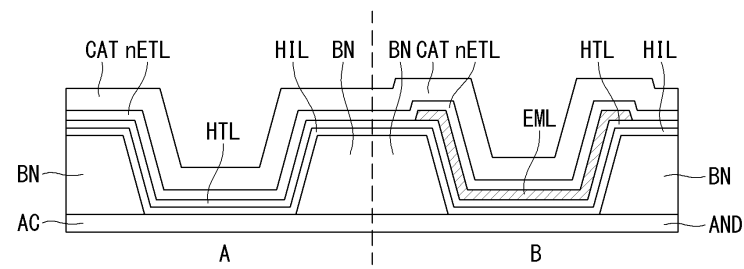
도면5



도면6



도면7



专利名称(译)	大面积有机发光二极管显示器		
公开(公告)号	KR102043825B1	公开(公告)日	2019-11-12
申请号	KR1020130116769	申请日	2013-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PAEK SEUNG HAN 백승한 BAE HYO DAE 배효대		
发明人	백승한 배효대		
IPC分类号	H01L51/52		
CPC分类号	H01L51/56 H01L2251/558 H01L51/5203 H01L51/5048		
其他公开文献	KR1020150037278A		
外部链接	Espacenet		

摘要(译)

大面积顶部发射型有机发光二极管显示器技术领域本发明涉及大面积顶部发射型有机发光二极管显示器。根据本发明的有机发光二极管显示器包括：基板，其具有显示区域，在该显示区域中限定了以矩阵方式布置的多个像素区域；以及非显示区域，该非显示区域设置在该显示区域的周围。在每个像素区域中形成为岛状的阳极。辅助阴极电极与阳极间隔开预定距离，并设置在整個显示区域上。有机发光层堆叠在阳极上；施加厚度为2nm至20nm的电子层以覆盖有机发光层和辅助阴极电极上的整个显示区域；阴极电极涂覆在电子层上以覆盖整个显示区域。 专利注册10-2043825

