(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0032508
(43) 공개일자 2020년03월26일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/043 (2013.01)
(21) 출원번호 10-2018-0111609
(22) 출원일자 2018년09월18일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박상현
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인(유한)유일하이스트

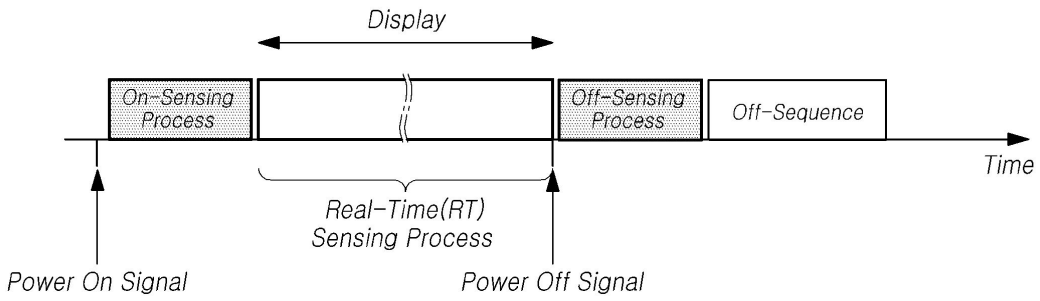
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **구동회로, 유기발광표시장치 및 구동방법**

(57) 요 약

본 발명의 실시예들은 구동회로, 유기발광표시장치 및 구동방법에 관한 것으로서, 더욱 상세하게는, 영상 구동 중 트랜지스터의 문턱전압을 실시간으로 센싱할 수 있고, 더 나아가, 문턱전압과 이동도를 동시에 실시간 센싱할 수 있는 구동회로, 유기발광표시장치 및 구동방법에 관한 것이다. 이러한 본 발명의 실시예들에 의하면, 영상 구동 중에 문턱전압 변화를 즉각적으로 보상해줄 수 있고, 동일한 센싱 구동 과정에서 문턱전압과 이동도를 동시에 센싱함으로써, 센싱 구동 과정에 걸리는 시간이나 횟수를 줄여줄 수 있는 효과가 있다.

대 표 도



(52) CPC특허분류
G09G 2300/0828 (2013.01)
G09G 2310/061 (2013.01)
G09G 2320/0233 (2013.01)
G09G 2320/045 (2013.01)
G09G 2330/028 (2013.01)

명 세 서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널;

상기 다수의 데이터 라인을 구동하는 데이터 구동회로; 및

상기 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하고,

상기 다수의 서브픽셀은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 상기 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 상기 구동 트랜지스터의 제2 노드와 상기 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함하고,

기준전압 공급노드와 상기 기준전압 라인 사이에 전기적으로 연결된 센싱 구동용 기준 스위치;

상기 기준전압 라인의 전압을 센싱하는 아날로그 디지털 컨버터; 및

상기 기준전압 라인과 상기 아날로그 디지털 컨버터 사이에 전기적으로 연결된 샘플링 스위치를 더 포함하고,

상기 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 상기 제2 트랜지스터의 드레인 노드 또는 소스 노드는, 상기 다수의 기준전압 라인 중 제1 기준전압 라인과 전기적으로 연결되고,

제1 센싱 구동 기간 중 초기화 기간 동안, 제1 기준전압이 상기 제1 기준전압 라인에 인가되고,

상기 제1 센싱 구동 기간과 다른 제2 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 기준전압과 다른 제2 기준전압이 상기 제1 기준전압 라인에 인가되는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 제1 센싱 구동 기간과 상기 제2 센싱 구동 기간 각각은 서로 다른 블랭크 기간에 포함되는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 제1 서브픽셀에 포함된 상기 제1 트랜지스터의 드레인 노드 또는 소스 노드는 상기 다수의 데이터 라인 중 제1 데이터 라인과 전기적으로 연결되고,

상기 제1 센싱 구동 기간 중 초기화 기간 동안, 제1 센싱 구동용 데이터 전압이 상기 제1 데이터 라인에 인가되고,

상기 제2 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압이 상기 제1 데이터 라인에 인가되는 유기발광표시장치.

청구항 4

제3항에 있어서,

상기 제1 센싱 구동 기간 중 초기화 기간 이후 미리 정해진 부스팅 시간 동안, 상기 제1 기준전압 라인은 상기 제1 기준전압에서 전압 상승이 진행되고,

상기 제2 센싱 구동 기간 중 초기화 기간 이후 상기 부스팅 시간 동안, 상기 제1 기준전압 라인은 상기 제1 기준전압과 다른 상기 제2 기준전압에서 전압 상승이 진행되는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 제1 센싱 구동 기간 중 초기화 기간 이후 상기 부스팅 시간이 경과한 시점에, 상기 샘플링 스위치가 턴-온 되어 상기 제1 기준전압 라인이 상기 아날로그 디지털 컨버터와 전기적으로 연결되고, 상기 아날로그 디지털 컨버터는 상기 제1 기준전압 라인의 전압을 센싱하여 제1 센싱값을 출력하고,

상기 제2 센싱 구동 기간 중 초기화 기간 이후 상기 부스팅 시간이 경과한 시점에, 상기 샘플링 스위치가 턴-온 되어 상기 제1 기준전압 라인이 상기 아날로그 디지털 컨버터와 전기적으로 연결되고, 상기 아날로그 디지털 컨버터는 상기 제1 기준전압 라인의 전압을 센싱하여 제2 센싱값을 출력하는 유기발광표시장치.

청구항 6

제5항에 있어서,

상기 제1 센싱값과 상기 제2 센싱값으로 토대로, 상기 제1 서브픽셀에 공급되는 영상 구동용 데이터 전압의 게인 및 오프셋이 변경되는 유기발광표시장치.

청구항 7

제6항에 있어서,

상기 제1 서브픽셀에 공급되는 영상 구동용 데이터 전압의 게인 및 오프셋은 상기 제1 서브픽셀에 포함된 상기 구동 트랜지스터의 이동도 및 문턱전압의 변화에 따라 달라지는 유기발광표시장치.

청구항 8

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널; 상기 다수의 데이터 라인을 구동하는 데이터 구동회로; 및 상기 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하고, 상기 다수의 서브픽셀은, 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 상기 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 상기 구동 트랜지스터의 제2 노드와 상기 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함하는 유기발광표시장치의 구동방법에 있어서,

상기 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 상기 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인으로 제1 기준전압을 공급하는 제1 센싱 구동 단계; 및

상기 제1 센싱 구동 단계 이후, 상기 제1 서브픽셀에 포함된 상기 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 상기 제1 기준전압 라인으로 상기 제1 기준전압과 다른 제2 기준전압을 공급하는 제2 센싱 구동 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 9

제8항에 있어서,

상기 제1 서브픽셀에 포함된 상기 제1 트랜지스터의 드레인 노드 또는 소스 노드는 상기 다수의 데이터 라인 중 제1 데이터 라인과 전기적으로 연결되고,

상기 제1 센싱 구동 단계 및 상기 제2 센싱 구동 단계 각각은 초기화 단계와, 상기 초기화 단계 이후 미리 정해진 부스팅 시간 동안 진행되는 트래킹 단계와, 상기 초기화 단계 이후 상기 부스팅 시간이 경과한 시점에 진행되는 샘플링 단계를 포함하고,

상기 제1 센싱 구동 단계의 초기화 단계 동안,

상기 제1 기준전압 라인으로 상기 제1 기준전압을 공급하고, 상기 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압을 공급하고,

상기 제2 센싱 구동 단계의 초기화 단계 동안,

상기 제1 기준전압 라인으로 상기 제1 기준전압과 다른 상기 제2 기준전압을 공급하고, 상기 제1 데이터 라인으로 상기 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압을 공급하는 유기발광표시장치의 구동방법.

청구항 10

제9항에 있어서,

상기 제1 센싱 구동 단계의 트래킹 단계 동안, 상기 제1 기준전압 라인은 상기 제1 기준전압에서 전압 상승이 진행되고,

상기 제2 센싱 구동 단계의 트래킹 단계 동안, 상기 제1 기준전압 라인은 상기 제1 기준전압과 다른 상기 제2 기준전압에서 전압 상승이 진행되는 유기발광표시장치의 구동방법.

청구항 11

제10항에 있어서,

상기 제1 센싱 구동 단계의 샘플링 단계 동안, 아날로그 디지털 컨버터는 상기 제1 기준전압 라인의 전압을 센싱하여 제1 센싱값을 출력하고,

상기 제2 센싱 구동 단계의 샘플링 단계 동안, 상기 아날로그 디지털 컨버터는 상기 제1 기준전압 라인의 전압을 센싱하여 제2 센싱값을 출력하는 유기발광표시장치의 구동방법.

청구항 12

제11항에 있어서,

상기 제1 센싱 구동 단계 및 상기 제2 센싱 구동 단계 이후,

상기 제1 센싱값과 상기 제2 센싱값으로 토대로, 상기 제1 서브픽셀에 공급될 영상 구동용 데이터 전압의 게인 및 오프셋을 변경하여 상기 제1 데이터 라인으로 공급하는 보상 처리 단계를 더 포함하는 유기발광표시장치의 구동방법.

청구항 13

제8항에 있어서,

상기 제1 센싱 구동 단계는 제1 블랭크 기간에 진행되고,

상기 제2 센싱 구동 단계는 상기 제1 블랭크 기간과 다른 제2 블랭크 기간에 진행되는 유기발광표시장치의 구동

방법.

청구항 14

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널; 상기 다수의 데이터 라인을 구동하는 데이터 구동회로; 및 상기 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하고, 상기 다수의 서브픽셀은, 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 상기 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 상기 구동 트랜지스터의 제2 노드와 상기 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 상기 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함하는 유기발광표시장치의 구동회로에 있어서,

상기 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 상기 제1 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 데이터 라인으로 센싱 구동용 데이터 전압을 공급하는 데이터 구동회로; 및

상기 제1 서브픽셀에 포함된 상기 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인으로 기준전압을 공급하는 기준전압 공급회로를 포함하고,

상기 기준전압 공급회로는,

제1 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 기준전압 라인으로 제1 기준전압을 공급하고,

상기 제1 센싱 구동 기간과 다른 제2 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 기준전압 라인으로 상기 제1 기준전압과 다른 제2 기준전압을 공급하는 구동회로.

청구항 15

제1항에 있어서,

상기 데이터 구동회로는,

상기 제1 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압을 공급하고,

상기 제2 센싱 구동 기간 중 초기화 기간 동안, 상기 제1 데이터 라인으로 상기 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압을 공급하는 구동회로.

발명의 설명

기 술 분 야

[0001] 본 발명은 구동회로, 유기발광표시장치 및 구동방법에 관한 것이다.

배 경 기 술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 유기발광표시장치는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0004] 유기발광표시장치의 경우, 표시패널에 정의된 각 서브픽셀에는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터가 배치되는데, 각 서브픽셀 내 구동 트랜지스터의 특성치 (예: 문턱전압, 이동도)가 구동 시간에 따라 변화되거나, 각 서브픽셀의 구동시간 차이로 인해 각 트랜지스터 간의 특성치 편차가 발생할 수 있다. 이로 인해, 서브픽셀 간의 휘도 편차 (휘도 불균일)를 발생하여 화상 품질이 저하될 수 있다.

[0005] 종래의 유기발광표시장치의 경우, 서브픽셀 간 휘도 편차를 해결하기 위해, 구동 트랜지스터 간의 특성치 편차를 센싱하여 이를 보상해주기 위한 센싱 및 보상 기술이 제안되었다. 하지만, 여러 여건 상, 센싱 시간의 부족

등으로 인해, 정상적인 센싱 구동을 할 수 없거나 정확한 센싱값을 얻지 못하는 상황이 발생하고 있는 실정이고, 이 경우, 화상 품질도 저하될 수 있는 상황이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 실시예들의 목적은, 센싱에 필요한 시간을 줄어주면서도 정확한 센싱 및 보상을 가능하게 하는 구동 회로, 유기발광표시장치 및 구동방법을 제공하는 데 있다.

[0007] 또한, 본 발명의 실시예들의 다른 목적은, 영상 구동 중 트랜지스터의 문턱전압을 실시간으로 센싱할 수 있는 구동회로, 유기발광표시장치 및 구동방법을 제공하는 데 있다.

[0008] 또한, 본 발명의 실시예들의 또 다른 목적은, 영상 구동 중 트랜지스터의 문턱전압과 이동도를 실시간으로 동시에 센싱할 수 있는 구동회로, 유기발광표시장치 및 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0009] 일 측면에서, 본 발명의 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널과, 다수의 데이터 라인을 구동하는 데이터 구동회로와, 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하는 유기발광표시장치를 제공할 수 있다.

[0010] 다수의 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1 노드와 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2 노드와 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함할 수 있다.

[0011] 유기발광표시장치는, 기준전압 공급노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 구동용 기준 스위치와, 기준전압 라인의 전압을 센싱하는 아날로그 디지털 컨버터와, 기준전압 라인과 아날로그 디지털 컨버터 사이에 전기적으로 연결된 샘플링 스위치를 더 포함할 수 있다.

[0012] 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 제2 트랜지스터의 드레인 노드 또는 소스 노드는, 다수의 기준전압 라인 중 제1 기준전압 라인과 전기적으로 연결될 수 있다.

[0013] 제1 서브픽셀에 포함된 제1 트랜지스터의 드레인 노드 또는 소스 노드는 다수의 데이터 라인 중 제1 데이터 라인과 전기적으로 연결될 수 있다.

[0014] 제1 센싱 구동 기간 중 초기화 기간 동안, 제1 기준전압이 제1 기준전압 라인에 인가될 수 있다. 그리고, 제1 센싱 구동 기간 중 초기화 기간 동안, 제1 센싱 구동용 데이터 전압이 제1 데이터 라인에 인가될 수 있다.

[0015] 제1 센싱 구동 기간 중 초기화 기간 이후 미리 정해진 부스팅 시간 동안, 제1 기준전압 라인은 제1 기준전압에서 전압 상승이 진행될 수 있다.

[0016] 제1 센싱 구동 기간 중 초기화 기간 이후 부스팅 시간이 경과한 시점에, 샘플링 스위치가 턴-온 되어 제1 기준전압 라인이 아날로그 디지털 컨버터와 전기적으로 연결되고, 아날로그 디지털 컨버터는 제1 기준전압 라인의 전압을 센싱하여 제1 센싱값을 출력할 수 있다.

[0017] 제1 센싱 구동 기간과 다른 제2 센싱 구동 기간 중 초기화 기간 동안, 제1 기준전압과 다른 제2 기준전압이 제1 기준전압 라인에 인가될 수 있다. 그리고, 제2 센싱 구동 기간 중 초기화 기간 동안, 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압이 제1 데이터 라인에 인가될 수 있다.

[0018] 제2 센싱 구동 기간 중 초기화 기간 이후 부스팅 시간 동안, 제1 기준전압 라인은 제2 기준전압에서 전압 상승이 진행될 수 있다.

[0019] 제2 센싱 구동 기간 중 초기화 기간 이후 부스팅 시간이 경과한 시점에, 샘플링 스위치가 턴-온 되어 제1 기준전압 라인이 아날로그 디지털 컨버터와 전기적으로 연결되고, 아날로그 디지털 컨버터는 제1 기준전압 라인의 전압을 센싱하여 제2 센싱값을 출력할 수 있다.

[0020] 제1 센싱 구동 기간 동안에 얻어진 제1 센싱값과 제2 센싱 구동 기간에 얻어진 제2 센싱값으로 토대로, 제1 서브픽셀에 공급되는 영상 구동용 데이터 전압의 게인 및 오프셋이 변경될 수 있다.

[0021] 제1 서브픽셀에 공급되는 영상 구동용 데이터 전압의 게인 및 오프셋은 제1 서브픽셀에 포함된 구동 트랜지스터의 이동도 및 문턱전압의 변화에 따라 달라질 수 있다.

[0022] 제1 센싱 구동 기간과 제2 센싱 구동 기간 각각은 서로 다른 블랭크 기간에 포함될 수 있다.

[0023] 다른 측면에서, 본 발명의 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널; 다수의 데이터 라인을 구동하는 데이터 구동회로; 및 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하고, 다수의 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1 노드와 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2 노드와 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함하는 유기발광표시장치의 구동방법을 제공할 수 있다.

[0024] 구동방법은, 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인으로 제1 기준전압을 공급하는 제1 센싱 구동 단계와, 제1 센싱 구동 단계 이후, 제1 서브픽셀에 포함된 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인으로 제1 기준전압과 다른 제2 기준전압을 공급하는 제2 센싱 구동 단계를 포함할 수 있다.

[0025] 제1 서브픽셀에 포함된 제1 트랜지스터의 드레인 노드 또는 소스 노드는 다수의 데이터 라인 중 제1 데이터 라인과 전기적으로 연결될 수 있다.

[0026] 구동방법에서, 제1 센싱 구동 단계 및 제2 센싱 구동 단계 각각은 초기화 단계와, 초기화 단계 이후 미리 정해진 부스팅 시간 동안 진행되는 트래킹 단계와, 초기화 단계 이후 부스팅 시간이 경과한 시점에 진행되는 샘플링 단계를 포함할 수 있다.

[0027] 제1 센싱 구동 단계의 초기화 단계 동안, 제1 기준전압 라인으로 제1 기준전압을 공급하고, 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압을 공급할 수 있다.

[0028] 제2 센싱 구동 단계의 초기화 단계 동안, 제1 기준전압 라인으로 제1 기준전압과 다른 제2 기준전압을 공급하고, 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압을 공급할 수 있다.

[0029] 제1 센싱 구동 단계의 트래킹 단계 동안, 제1 기준전압 라인은 제1 기준전압에서 전압 상승이 진행되고, 제2 센싱 구동 단계의 트래킹 단계 동안, 제1 기준전압 라인은 제2 기준전압에서 전압 상승이 진행될 수 있다.

[0030] 제1 센싱 구동 단계의 샘플링 단계 동안, 아날로그 디지털 컨버터는 제1 기준전압 라인의 전압을 센싱하여 제1 센싱값을 출력할 수 있다. 제2 센싱 구동 단계의 샘플링 단계 동안, 아날로그 디지털 컨버터는 제1 기준전압 라인의 전압을 센싱하여 제2 센싱값을 출력할 수 있다.

[0031] 구동방법은, 제1 센싱 구동 단계 및 제2 센싱 구동 단계 이후, 제1 센싱값과 제2 센싱값으로 토대로, 제1 서브픽셀에 공급될 영상 구동용 데이터 전압의 게인 및 오프셋을 변경하여 제1 데이터 라인으로 공급하는 보상 처리 단계를 더 포함할 수 있다.

[0032] 영상 구동용 데이터 전압의 게인 및 오프셋은 제1 서브픽셀에 포함된 구동 트랜지스터의 이동도 및 문턱전압의 변화에 따라 달라질 수 있다.

[0033] 제1 센싱 구동 단계는 제1 블랭크 기간에 진행되고, 제2 센싱 구동 단계는 제1 블랭크 기간과 다른 제2 블랭크 기간에 진행될 수 있다.

[0034] 또 다른 측면에서, 본 발명의 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 기준전압 라인이 배치되며, 다수의 서브픽셀이 배열되는 표시패널; 다수의 데이터 라인을 구동하는 데이터 구동회로; 및 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하고, 다수의 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1 노드와 다수의 데이터 라인 중 해당 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2 노드와 다수의 기준전압 라인 중 해당 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1 노드와 제2 노드 사이에 전기적으로 연결된 캐패시터를 포함하는 유기발광표시장치의 구동회로를 제공할 수 있다.

[0035] 구동회로는, 다수의 서브픽셀 중 임의의 제1 서브픽셀에 포함된 제1 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 데이터 라인으로 센싱 구동용 데이터 전압을 공급하는 데이터 구동회로와, 제1 서브

픽셀에 포함된 제2 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인으로 기준전압을 공급하는 기준전압 공급회로를 포함할 수 있다.

[0036] 기준전압 공급회로는, 제1 센싱 구동 기간 중 초기화 기간 동안, 제1 기준전압 라인으로 제1 기준전압을 공급할 수 있다.

[0037] 기준전압 공급회로는, 제1 센싱 구동 기간과 다른 제2 센싱 구동 기간 중 초기화 기간 동안, 제1 기준전압 라인으로 제1 기준전압과 다른 제2 기준전압을 공급할 수 있다.

[0038] 데이터 구동회로는, 제1 센싱 구동 기간 중 초기화 기간 동안, 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압을 공급할 수 있다.

[0039] 데이터 구동회로는, 제2 센싱 구동 기간 중 초기화 기간 동안, 제1 데이터 라인으로 제1 센싱 구동용 데이터 전압과 동일한 제2 센싱 구동용 데이터 전압을 공급할 수 있다.

발명의 효과

[0040] 본 발명의 실시예들에 의하면, 센싱에 필요한 시간을 줄어주면서도 정확한 센싱 및 보상을 가능하게 하는 구동회로, 유기발광표시장치 및 구동방법을 제공하는 효과가 있다.

[0041] 또한, 본 발명의 실시예들에 의하면, 영상 구동 중 트랜지스터의 문턱전압을 실시간으로 센싱할 수 있는 구동회로, 유기발광표시장치 및 구동방법을 제공하는 효과가 있다.

[0042] 또한, 본 발명의 실시예들에 의하면, 영상 구동 중 트랜지스터의 문턱전압과 이동도를 동시에 실시간으로 센싱할 수 있는 구동회로, 유기발광표시장치 및 구동방법을 제공하는 효과가 있다.

도면의 간단한 설명

[0043] 도 1은 본 발명의 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.

도 2는 본 발명의 실시예들에 따른 유기발광표시장치의 시스템 구현 예시도이다.

도 3은 본 발명의 실시예들에 따른 유기발광표시장치의 서브픽셀의 회로이다.

도 4는 본 발명의 실시예들에 따른 유기발광표시장치의 보상 회로이다.

도 5는 본 발명의 실시예들에 따른 유기발광표시장치의 문턱전압 센싱을 위한 구동 타이밍 다이어그램이다.

도 6은 본 발명의 실시예들에 따른 유기발광표시장치의 이동도 센싱을 위한 구동 타이밍 다이어그램이다.

도 7은 본 발명의 실시예들에 따른 유기발광표시장치에서, 다양한 타이밍에 진행될 수 있는 센싱 프로세스를 나타낸 도면이다.

도 8은 본 발명의 실시예들에 따른 유기발광표시장치에서, 하나의 센싱 라인과 연결 가능한 4개의 서브픽셀과 그 주변 배선들의 배치도이다.

도 9는 본 발명의 실시예들에 따른 유기발광표시장치에서, 하나의 센싱 라인과 연결 가능한 4개의 서브픽셀의 등가회로이다.

도 10은 본 발명의 실시예들에 따른 유기발광표시장치의 진보된 실시간 센싱을 설명하기 위한 개념적인 다이어그램이다.

도 11 및 도 12는 본 발명의 실시예들에 따른 유기발광표시장치의 진보된 실시간 센싱을 위한 구동 타이밍 다이어그램이다.

도 13은 본 발명의 실시예들에 따른 유기발광표시장치의 진보된 실시간 센싱을 위한 구동방법에 대한 흐름도이다.

도 14는 본 발명의 실시예들에 따른 유기발광표시장치의 진보된 실시간 센싱을 위한 구동회로를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0044] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조

부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0045] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0046] 도 1은 본 발명의 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.

[0047] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)에 의해 정의되는 다수의 서브픽셀(SP)이 매트릭스 타입으로 배열된 표시패널(110)과, 표시패널(110)을 구동하기 위한 구동회로(111)를 포함할 수 있다.

[0048] 구동회로(111)는, 기능적으로 볼 때, 다수의 데이터 라인(DL)을 구동하는 데이터 구동회로(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 구동회로(130)와, 데이터 구동회로(120) 및 게이트 구동회로(130)를 제어하는 컨트롤러(140) 등을 포함할 수 있다.

[0049] 표시패널(110)에서 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)은 서로 교차하여 배치될 수 있다. 예를 들어, 다수의 게이트 라인(GL)은 행(Row) 또는 열(Column)으로 배열될 수 있고, 다수의 데이터 라인(DL)은 열(Column) 또는 행(Row)으로 배열될 수 있다. 아래에서는, 설명의 편의를 위하여, 다수의 게이트 라인(GL)은 행(Row)으로 배치되고, 다수의 데이터 라인(DL)은 열(Column)로 배치되는 것으로 가정한다.

[0050] 표시패널(110)에는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL) 이외에, 다른 종류의 배선들이 배치될 수 있다.

[0051] 컨트롤러(140)는, 데이터 구동회로(120)로 영상데이터(DATA)를 공급할 수 있다.

[0052] 또한, 컨트롤러(140)는, 데이터 구동회로(120) 및 게이트 구동회로(130)의 구동 동작에 필요한 각종 제어신호(DCS, GCS)를 공급하여 데이터 구동회로(120) 및 게이트 구동회로(130)의 동작을 제어할 수 있다.

[0053] 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상데이터를 데이터 구동회로(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(DATA)를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.

[0054] 컨트롤러(140)는, 데이터 구동회로(120) 및 게이트 구동회로(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등의 타이밍 신호를 외부 (예: 호스트 시스템)로부터 입력 받아, 각종 제어 신호들을 생성하여 데이터 구동회로(120) 및 게이트 구동회로(130)로 출력한다.

[0055] 예를 들어, 컨트롤러(140)는, 게이트 구동회로(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.

[0056] 또한, 컨트롤러(140)는, 데이터 구동회로(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.

[0057] 컨트롤러(140)는, 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행할 수 있는 제어장치일 수 있다.

[0058] 컨트롤러(140)는, 데이터 구동회로(120)와 별도의 부품으로 구현될 수도 있고, 데이터 구동회로(120)와 함께 통합되어 집적회로로 구현될 수 있다.

[0059] 데이터 구동회로(120)는, 컨트롤러(140)로부터 영상데이터(DATA)를 입력 받아 다수의 데이터 라인(DL)로 데이터

전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 구동회로(120)는 소스 구동회로라고도 한다.

[0060] 데이터 구동회로(120)는 시프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.

[0061] 데이터 구동회로(120)는, 경우에 따라서, 하나 이상의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.

[0062] 게이트 구동회로(130)는, 다수의 게이트 라인(GL)로 스캔신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 구동회로(130)는 스캔 구동회로라고도 한다.

[0063] 게이트 구동회로(130)는 시프트 레지스터(Shift Register), 레벨 시프터(Level Shifter) 등을 포함할 수 있다.

[0064] 게이트 구동회로(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔신호를 다수의 게이트 라인(GL)로 순차적으로 공급한다.

[0065] 데이터 구동회로(120)는, 게이트 구동회로(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상데이터(DATA)를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)로 공급한다.

[0066] 데이터 구동회로(120)는, 표시패널(110)의 일 측(예: 상측 또는 하측)에만 위치할 수도 있고, 경우에 따라서는, 구동 방식, 패널 설계 방식 등에 따라 표시패널(110)의 양측(예: 상 측과 하 측)에 모두 위치할 수도 있다.

[0067] 게이트 구동회로(130)는, 표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치할 수도 있고, 경우에 따라서는, 구동 방식, 패널 설계 방식 등에 따라 표시패널(110)의 양측(예: 좌 측과 우 측)에 모두 위치할 수도 있다.

[0068] 데이터 구동회로(120)는 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 구현될 수 있다.

[0069] 각 소스 드라이버 집적회로(SDIC)는, TAB (Tape Automated Bonding) 방식 또는 COG (Chip On Glass) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나 표시패널(110) 상에 직접 배치될 수도 있다. 경우에 따라서, 각 소스 드라이버 집적회로(SDIC)는 표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는 COF (Chip On Film) 방식으로 구현될 수 있다. 이 경우, 각 소스 드라이버 집적회로(SDIC)는 회로필름 상에 실장 되어, 회로필름을 통해 표시패널(110)에서의 데이터 라인들(DL)과 전기적으로 연결될 수 있다.

[0070] 게이트 구동회로(130)는 하나 이상의 게이트 드라이버 집적회로(GDIC: Gate Driver IC)가 TAB 방식 또는 COG 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결될 수 있다. 또한, 게이트 구동회로(130)는 GIP(Gate In Panel) 타입으로 구현되어 표시패널(110) 상에 직접 배치될 수도 있다. 또한, 게이트 구동회로(130)는 COF (Chip On Film) 방식으로 구현될 수 있다. 이 경우, 게이트 구동회로(130)에 포함된 각 게이트 드라이버 집적회로(GDIC)는 회로필름 상에 실장 되어, 회로필름을 통해 표시패널(110)에서의 게이트 라인들(GL)과 전기적으로 연결될 수 있다..

[0071] 도 2는 본 발명의 실시예들에 따른 유기발광표시장치(100)의 시스템 구현 예시도이다.

[0072] 도 2의 예시는, 데이터 구동회로(120)에서 포함된 각 소스 드라이버 집적회로(SDIC)가 다양한 방식들(TAB, COG, COF 등) 중 COF (Chip On Film) 방식으로 구현되고, 게이트 구동회로(130)가 다양한 방식들(TAB, COG, COF, GIP 등) 중 GIP (Gate In Panel) 타입으로 구현된 경우이다.

[0073] 데이터 구동회로(120)에 포함된 다수의 소스 드라이버 집적회로(SDIC) 각각은, 소스 측 회로필름(SF) 상에 실장될 수 있다.

[0074] 소스 측 회로필름(SF)의 일 측은 표시패널(110)과 전기적으로 연결될 수 있다.

[0075] 소스 측 회로필름(SF) 상에는, 소스 드라이버 집적회로(SDIC)과 표시패널(110)을 전기적으로 연결해주기 위한 배선들이 배치될 수 있다.

[0076] 유기발광표시장치(100)는, 다수의 소스 드라이버 집적회로(SDIC)와 다른 장치들 간의 회로적인 연결을 위해, 적어도 하나의 소스 인쇄회로기판(SPCB)과, 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(CPCB)을 포함할 수 있다.

[0077] 적어도 하나의 소스 인쇄회로기판(SPCB)에는 소스 드라이버 집적회로(SDIC)가 실장 된 소스 측 회로필름(SF)의 타 측이 연결될 수 있다.

[0078] 즉, 소스 드라이버 집적회로(SDIC)가 실장 된 소스 측 회로필름(SF)은 일 측이 표시패널(110)과 전기적으로 연결되고, 타 측이 소스 인쇄회로기판(SPCB)과 전기적으로 연결될 수 있다.

[0079] 컨트롤 인쇄회로기판(CPCB)에는, 데이터 구동회로(120) 및 게이트 구동회로(130) 등의 동작을 제어하는 컨트롤러(140)와, 표시패널(110), 데이터 구동회로(120) 및 게이트 구동회로(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 파워 관리 집적회로(PMIC: Power Management IC, 210) 등이 실장될 수 있다.

[0080] 적어도 하나의 소스 인쇄회로기판(SPCB)과 컨트롤 인쇄회로기판(CPCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다. 여기서, 연결 부재는, 일 예로, 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.

[0081] 적어도 하나의 소스 인쇄회로기판(SPCB)과 컨트롤 인쇄회로기판(CPCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.

[0082] 유기발광표시장치(100)는, 컨트롤 인쇄회로기판(CPCB)와 전기적으로 연결된 세트보드(Set Board, 230)를 더 포함할 수 있다. 이러한 세트 보드(230)는 파워 보드(Power Board)라고도 할 수 있다.

[0083] 이러한 세트보드(230)에는 유기발광표시장치(100)의 전체적인 파워를 관리하는 메인 파워 관리 회로(220, M-PMC: Main Power Management Circuit)가 존재할 수 있다.

[0084] 파워 관리 집적회로(210)는 표시패널(110)과 그 구동 회로(120, 130, 140) 등을 포함하는 표시모듈에 대한 파워를 관리하는 회로이고, 메인 파워 관리 회로(220)는 표시모듈을 포함한 전체적인 파워를 관리하는 회로이고, 파워 관리 집적회로(210)와 연동할 수 있다.

[0085] 본 실시예들에 따른 유기발광표시장치(100)에 포함된 표시패널(110)에 배열된 각 서브픽셀(SP)은 자 발광 소자인 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성될 수 있다.

[0086] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.

[0087] 도 3은 본 발명의 실시예들에 따른 유기발광표시장치(100)의 각 서브픽셀(SP)의 회로이다.

[0088] 본 발명의 실시예들에 따른 표시패널(110)에는, 다수의 데이터 라인(DL), 다수의 게이트 라인(GL), 다수의 구동 전압 라인(DVL) 및 다수의 기준전압 라인(RVL) 등이 배치될 수 있다.

[0089] 표시패널(110)에서의 각 서브픽셀(SP)은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT)와, 구동 트랜지스터(DRT)의 제1 노드(N1)와 해당 데이터 라인(DL) 사이에 전기적으로 연결된 제1 트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제2 노드(N2)와 다수의 기준전압 라인(RVL) 중 해당 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cst) 등을 포함하여 구현될 수 있다.

[0090] 유기발광다이오드(OLED)는 애노드 전극, 유기발광층 및 캐소드 전극 등으로 이루어질 수 있다.

[0091] 도 3의 회로 예시에 따르면, 유기발광다이오드(OLED)의 애노드 전극은 구동 트랜지스터(DRT)의 제2 노드(N2)와 전기적으로 연결될 수 있다. 유기발광다이오드(OLED)의 캐소드 전극에는 기저전압(EVSS)이 인가될 수 있다.

[0092] 여기서, 기저전압(EVSS)은, 일 예로, 그라운드 전압이거나 그라운드 전압보다 높거나 낮은 전압일 수 있다. 또한, 기전전압(EVSS)은 구동상태에 따라 가변될 수 있다. 예를 들어, 영상 구동 시 기저전압(EVSS)과 센싱 구동 시 기저전압(EVSS)은 서로 다르게 설정될 수 있다.

[0093] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.

[0094] 구동 트랜지스터(DRT)는 제1 노드(N1), 제2 노드(N2) 및 제3 노드(N3) 등을 포함할 수 있다.

[0095] 구동 트랜지스터(DRT)의 제1 노드(N1)는 게이트 노드일 수 있으며, 제1 트랜지스터(T1)의 소스 노드 또는 드레

인 노드와 전기적으로 연결될 수 있다. 구동 트랜지스터(DRT)의 제2 노드(N2)는 소스 노드 또는 드레인 노드일 수 있으며, 유기발광다이오드(OLED)의 애노드 전극(또는 캐소드 전극)과 전기적으로 연결될 수 있고, 제2 트랜지스터(T2)의 소스 노드 또는 드레인 노드와도 전기적으로 연결될 수 있다. 구동 트랜지스터(DRT)의 제3 노드(N3)는 드레인 노드 또는 소스 노드일 수 있으며, 구동전압(EVDD)이 인가될 수 있고, 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있다. 아래에서는, 설명의 편의를 위하여, 구동 트랜지스터(DRT)에서, 제1 노드(N1)는 게이트 노드이고, 제2 노드(N2)는 소스 노드이고, 제3노드(N3)는 드레인 노드인 것을 예로 들어 설명할 수 있다.

[0096] 스토리지 캐패시터(Cst)는 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 사이에 전기적으로 연결되어, 영상 신호 전압에 해당하는 데이터 전압(Vdata) 또는 이에 대응되는 전압을 한 프레임 시간 (또는 정해진 시간) 동안 유지해줄 수 있다.

[0097] 제1 트랜지스터(T1)의 드레인 노드 또는 소스 노드는 해당 데이터 라인(DL)에 전기적으로 연결되고, 제1 트랜지스터(T1)의 소스 노드 또는 드레인 노드는 구동 트랜지스터(DRT)의 제1 노드(N1)에 전기적으로 연결되고, 제1 트랜지스터(T1)의 게이트 노드는 해당 게이트 라인과 전기적으로 연결되어 스캔신호(SCAN)를 인가 받을 수 있다.

[0098] 제1 트랜지스터(T1)는 해당 게이트 라인을 통해 스캔신호(SCAN)를 게이트 노드로 인가 받아 온-오프가 제어될 수 있다.

[0099] 이러한 제1 트랜지스터(T1)는 스캔신호(SCAN)에 의해 턴-온 되어 해당 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1 노드(N1)로 전달해줄 수 있다.

[0100] 제2 트랜지스터(T2)의 드레인 노드 또는 소스 노드는 기준전압 라인(RVL)에 전기적으로 연결되고, 제2 트랜지스터(T2)의 소스 노드 또는 드레인 노드는 구동 트랜지스터(DRT)의 제2 노드(N2)에 전기적으로 연결될 수 있다. 제2 트랜지스터(T2)의 게이트 노드는 해당 게이트 라인과 전기적으로 연결되어 센스신호(SENSE)를 인가 받을 수 있다.

[0101] 제2 트랜지스터(T2)는 해당 게이트 라인을 통해 센스신호(SENSE)를 게이트 노드로 인가 받아 온-오프가 제어될 수 있다.

[0102] 제2 트랜지스터(T2)는 센스신호(SENSE)에 의해 턴-온 되어 해당 기준전압 라인(RVL)으로부터 공급된 기준전압(Vref)을 구동 트랜지스터(DRT)의 제2 노드(N2)로 전달해줄 수 있다.

[0103] 한편, 스토리지 캐패시터(Cst)는, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)일 수 있다.

[0104] 구동 트랜지스터(DRT), 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각은 n 타입 트랜지스터이거나 p 타입 트랜지스터일 수 있다.

[0105] 한편, 스캔신호(SCAN) 및 센스신호(SENSE)는 별개의 게이트 신호일 수 있다. 이 경우, 스캔신호(SCAN) 및 센스신호(SENSE)는 서로 다른 게이트 라인을 통해, 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드로 각각 인가될 수도 있다.

[0106] 경우에 따라서는, 스캔신호(SCAN) 및 센스신호(SENSE)는 동일한 게이트 신호일 수도 있다. 이 경우, 스캔신호(SCAN) 및 센스신호(SENSE)는 동일한 게이트 라인을 통해 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드에 공통으로 인가될 수도 있다.

[0107] 도 3에 예시된 각 서브픽셀 구조는 3T(Transistor) 1C (Capacitor) 구조로서, 설명을 위한 예시일 뿐, 1개 이상의 트랜지스터를 더 포함하거나, 경우에 따라서는, 1개 이상의 캐패시터를 더 포함할 수도 있다. 또는, 다수의 서브픽셀들 각각이 동일한 구조로 되어 있을 수도 있고, 다수의 서브픽셀들 중 일부는 다른 구조로 되어 있을 수도 있다.

[0108] 아래에서는, 각 서브픽셀(SP)의 영상 구동 동작을 간단하게 예를 들어 설명한다.

[0109] 각 서브픽셀(SP)의 디스플레이 구동 (영상 구동이라고도 함) 동작은 영상 데이터 기록 단계, 부스팅 단계 및 발광 단계로 진행될 수 있다.

[0110] 영상 데이터 기록 단계에서, 구동 트랜지스터(DRT)의 제1 노드(N1)에 영상 신호에 해당하는 영상 구동용 데이터 전압(Vdata)이 인가하고, 구동 트랜지스터(DRT)의 제2 노드(N2)에 영상 구동용 기준전압(Vref)이 인가될 수 있다. 여기서, 구동 트랜지스터(DRT)의 제2 노드(N2)와 기준전압 라인(RVL) 사이의 저항 성분 등으로 인해, 구동 트랜지스터(DRT)의 제2 노드(N2)에 기준전압(Vref)과 유사한 전압(Vref')이 인가될 수 있다.

[0111] 영상 구동을 위한 기준전압(Vref)을 VpreR 이라고도 한다.

[0112] 영상 데이터 기록 단계에서, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는 동시에 또는 약간의 시간 차를 갖고 턴-온 될 수 있다.

[0113] 영상 데이터 기록 단계에서, 스토리지 캐패시터(Cst)는 양단 전위차 (Vdata-Vref 또는 Vdata- Vref')에 대응되는 전하가 충전될 수 있다.

[0114] 구동 트랜지스터(DRT)의 제1 노드(N1)에 영상 구동용 데이터 전압(Vdata)이 인가되는 것을 영상 데이터 기록(Data Writing)이라고 한다.

[0115] 영상 데이터 기록 단계에 이어서 진행되는 부스팅 단계에서, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2)는 동시에 또는 약간의 시간 차를 갖고 전기적으로 플로팅(Floating) 될 수 있다.

[0116] 이를 위해, 스캔신호(SCAN)의 턴-오프 레벨 전압에 의해 제1 트랜지스터(T1)가 턴-오프 될 수 있다. 또한, 센스 신호(SENSE)의 턴-오프 레벨 전압에 의해 제2 트랜지스터(T2)가 턴-오프 될 수 있다.

[0117] 부스팅 단계에서, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2) 간의 전압 차이는 유지되면서, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2) 각각의 전압이 부스팅(Boosting) 될 수 있다.

[0118] 부스팅 단계 동안, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2) 각각의 전압이 부스팅(Boosting)되다가, 구동 트랜지스터(DRT)의 제2 노드(N2)의 상승된 전압이 일정 전압(즉, 유기발광다이오드(OLED)를 턴-온 시킬 수 있는 전압으로서, 기저전압(EVSS)에서 유기발광다이오드(OLED)의 문턱전압만큼 높은 전압)이상이 되면, 발광 단계로 진입된다.

[0119] 이러한 발광 단계에서는, 유기발광다이오드(OLED)로 구동 전류가 흐르게 된다. 이에 따라, 유기발광다이오드(OLED)가 발광할 수 있다.

[0120] 본 발명의 실시예들에 따른 표시패널(110)에 배열된 다수의 서브픽셀(SP) 각각에 배치된 구동 트랜지스터(DRT)는 문턱전압, 이동도 (전자 이동도 라고도 함) 등의 고유한 특성치를 갖는다.

[0121] 구동 트랜지스터(DRT)는 구동시간에 따라 열화가 발생할 수 있다. 이에 따라, 구동 트랜지스터(DRT)의 고유한 특성치는 구동시간에 따라 변할 수 있다.

[0122] 구동 트랜지스터(DRT)는 특성치 변화에 따라 온-오프 타이밍이 달라지거나 유기발광다이오드(OLED)의 구동 능력이 달라질 수 있다. 즉, 구동 트랜지스터(DRT)는 특성치 변화에 따라 유기발광다이오드(OLED)로 전류를 공급하는 타이밍과, 유기발광다이오드(OLED)로 공급하는 전류량이 달라질 수 있다. 이러한 구동 트랜지스터(DRT)의 특성치 변화에 따라, 해당 서브픽셀(SP)의 실제 휘도는 원하는 휘도와 달라질 수 있다.

[0123] 또한, 표시패널(110)에 배열된 다수의 서브픽셀(SP)은 각기 구동 시간이 서로 다를 수 있다. 따라서, 각 서브픽셀(SP) 내 구동 트랜지스터(DRT) 간의 특성치 편차 (문턱전압 편차, 이동도 편차)가 발생할 수 있다.

[0124] 이러한 구동 트랜지스터(DRT) 간의 특성치 편차는 서브픽셀(SP) 간의 휘도 편차를 발생시킬 수 있다. 따라서, 표시패널(110)의 휘도 균일도도 나빠질 수 있으며, 결국, 화상 품질 저하로 이어질 수 있다.

[0125] 따라서, 본 발명의 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT) 간의 특성치 편차를 보상해줄 수 있는 보상회로를 포함하고, 이를 이용한 보상 방법을 제공할 수 있다. 이에 대하여, 도 4 내지 도 7을 참조하여 더욱 상세하게 설명한다.

[0126] 도 4는 본 발명의 실시예들에 따른 유기발광표시장치(100)의 예시적인 보상 회로이다.

[0127] 본 발명의 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT) 간의 특성치 편차를 보상하기 위하여, 각 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화를 센싱해야 한다.

[0128] 본 발명의 실시예들에 따른 유기발광표시장치(100)의 보상회로는, 3T1C 구조 또는 이에 기반하여 변형된 구조를 갖는 서브픽셀(SP)을 구동(센싱 구동)하여 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화를

센싱하기 위한 센싱 회로(410)를 포함할 수 있다.

[0129] 본 명세서에서, 설명의 편의를 위하여, "서브픽셀(SP) 내 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화를 센싱하는 것"을 "서브픽셀(SP)을 센싱한다"라고도 한다. 그리고, "서브픽셀(SP) 내 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화를 보상하는 것"을 "서브픽셀(SP)을 보상한다"라고도 한다.

[0130] 본 발명의 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 통해, 기준전압 라인(RVL)의 전압을 센싱하고, 센싱된 전압으로부터 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화를 알아낼 수 있다. 여기서, 기준전압 라인(RVL)은 기준전압(Vref)을 전달하는 역할 뿐만 아니라, 기준전압(Vref)을 전달해주는 역할 뿐만, 서브픽셀의 특성(예: 구동 트랜지스터(DRT)의 특성치)을 센싱하기 위한 센싱 라인의 역할을 할 수 있다.

[0131] 보다 구체적으로, 본 발명의 실시예들에 따른 유기발광표시장치(100)의 센싱 구동에 따라, 구동 트랜지스터(DRT)의 특성치 또는 특성치 변화는 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압(예: Vdata-Vth)으로 반영된다.

[0132] 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압은, 제2 트랜지스터(T2)가 턴-온 상태인 경우, 기준전압 라인(RVL)의 전압과 대응될 수 있다. 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압에 의해, 기준전압 라인(RVL) 상의 라인 캐패시터(Cline)가 충전될 수 있다. 충전된 라인 캐패시터(Cline)에 의해 기준전압 라인(RVL)은 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압과 대응되는 전압을 가질 수 있다.

[0133] 본 발명의 실시예들에 따른 유기발광표시장치(100)의 보상회로는, 센싱 대상이 되는 서브픽셀(SP) 내 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각의 온-오프 제어와, 데이터 전압(Vdata) 및 기준전압(Vref) 각각의 공급 제어를 통해, 구동 트랜지스터(DRT)의 제2 노드(N2)가 구동 트랜지스터(DRT)의 특성치(문턱전압, 이동도) 또는 특성치 변화를 반영하는 전압 상태가 되도록 구동할 수 있다.

[0134] 도 4를 참조하면, 본 발명의 실시예들에 따른 유기발광표시장치(100)는 다수의 기준전압 라인(RVL)을 센싱하기 위한 센싱회로(410)을 포함할 수 있다.

[0135] 센싱회로(410)는, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압과 대응되는 기준전압 라인(RVL)의 전압을 센싱하고, 센싱된 전압을 디지털 값에 해당하는 센싱값으로 변환하는 아날로그 디지털 컨버터(ADC)와, 센싱 구동을 위한 스위치 회로(SAM, SPRE)를 포함할 수 있다.

[0136] 이러한 센싱회로(410)는, 데이터 구동회로(120)의 외부(예: PCB 등)에 존재할 수도 있지만, 데이터 구동회로(120)의 내부에 포함될 수도 있다.

[0137] 센싱 구동을 위한 스위치 회로(SAM, SPRE)는, 해당 기준전압 라인(RVL)의 전압 상태를 제어하거나, 해당 기준전압 라인(RVL)과 아날로그 디지털 컨버터(ADC) 간의 연결 여부를 제어할 수 있다.

[0138] 센싱 구동을 위한 스위치 회로(SAM, SPRE)는, 각 기준전압 라인(RVL)과 기준전압(Vref)이 공급되는 센싱 구동용 기준전압 공급 노드(Npres) 간의 연결을 제어하는 센싱 구동용 기준 스위치(SPRE)와, 각 기준전압 라인(RVL)과 아날로그 디지털 컨버터(ADC) 간의 연결을 제어하는 샘플링 스위치(SAM)를 포함할 수 있다.

[0139] 위에서 언급한 센싱 구동용 기준 스위치(SPRE)는 센싱 구동 시 이용되는 스위치이다. 센싱 구동용 기준 스위치(SPRE)에 의해 기준전압 라인(RVL)으로 공급되는 기준전압(Vref)은 "센싱 구동용 기준전압(VpreS)"이다.

[0140] 한편, 도 4를 참조하면, 스위치 회로는, 영상 구동 시 이용되는 영상 구동용 기준 스위치(RPRE)를 포함할 수 있다.

[0141] 영상 구동용 기준 스위치(RPRE)는, 각 기준전압 라인(RVL)과 기준전압(Vref)이 공급되는 영상 구동용 기준전압 공급 노드(Nprer) 간의 연결을 제어할 수 있다.

[0142] 위에서 언급한 영상 구동용 기준 스위치(RPRE)는 영상 구동 시 이용되는 스위치이다. 영상 구동용 기준 스위치(SPRE)에 의해 기준전압 라인(RVL)에 공급되는 기준전압(Vref)은 "영상 구동용 기준전압(VpreR)"이다.

[0143] 센싱 구동용 기준 스위치(SPRE)와 영상 구동용 기준 스위치(RPRE)는 별도로 구비될 수도 있고, 하나로 통합되어 구현될 수도 있다. 센싱 구동용 기준전압(VpreS)과 영상 구동용 기준전압(VpreR)은 동일한 전압 값일 수도 있고, 다른 전압 값일 수도 있다.

[0144] 본 발명의 실시예들에 따른 유기발광표시장치(100)의 보상회로는, 아날로그 디지털 컨버터(ADC)에서 출력되는

센싱값을 저장하거나 기준 센싱값을 미리 저장하고 있는 메모리(MEM)와, 메모리(MEM)에 저장된 센싱값과 기준 센싱값을 비교하여 특성치 편차를 보상해주는 보상값을 산출하는 보상기(COMP)를 더 포함할 수 있다.

[0145] 보상기(COMP)에 의해 산출된 보상값은 메모리(MEM)에 저장될 수 있다.

[0146] 컨트롤러(140)는 보상기(COM)에 의해 산출된 보상값을 이용하여 데이터 구동회로(120)에 공급할 영상데이터(Data)를 변경하고, 변경된 영상데이터(Data_comp)를 데이터 구동회로(120)로 출력할 수 있다.

[0147] 이에 따라, 데이터 구동회로(120)는, 디지털 아날로그 컨버터(DAC)를 통해 변경된 영상데이터(Data_comp)를 아날로그 신호 형태의 데이터 전압(Vdata_comp)으로 변환하고, 변환된 데이터 전압(Vdata_comp)을 출력버퍼(BUF)를 통해 해당 데이터 라인(DL)으로 출력할 수 있다. 이에 따라, 해당 서브픽셀(SP)의 구동 트랜지스터(DRT)에 대한 특성치 편차(문턱전압 편차, 이동도 편차)가 보상될 수 있다.

[0148] 한편, 도 4를 참조하면, 데이터 구동회로(120)는, 래치 회로, 디지털 아날로그 컨버터(DAC) 및 출력버퍼(BUF) 등을 포함하는 데이터 전압 출력 회로(400)를 포함할 수 있으며, 경우에 따라서는, 아날로그 디지털 컨버터(ADC) 및 각종 스위치들(SAM, SPRE, RPRE)을 더 포함할 수 있다.

[0149] 이와 다르게, 아날로그 디지털 컨버터(ADC) 및 각종 스위치들(SAM, SPRE, RPRE)는, 데이터 구동회로(120)의 내부가 아니라, 데이터 구동회로(120)의 외부에 위치할 수도 있다.

[0150] 도 4를 참조하면, 보상기(COMP)는 컨트롤러(140)의 외부에 존재할 수도 있지만, 컨트롤러(140)의 내부에 포함될 수도 있다. 또한, 메모리(MEM)는 컨트롤러(140)의 외부에 위치할 수도 있고, 컨트롤러(140)의 내부에 레지스터 형태로 구현될 수도 있다.

[0151] 도 5는 본 발명의 실시예들에 따른 유기발광표시장치(100)의 문턱전압 센싱을 위한 구동 타이밍 다이어그램이다.

[0152] 도 5를 참조하면, 문턱전압 센싱 구동은, 초기화 단계(S510), 트래킹 단계(S520) 및 샘플링 단계(S530)로 진행될 수 있다.

[0153] 초기화 단계(S510)에서, 턴-온 레벨 전압의 스캔신호(SCAN)에 의해, 제1 트랜지스터(T1)가 턴-온 상태가 된다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1)는 문턱전압 센싱 구동용 데이터 전압(Vdata)으로 초기화 된다.

[0154] 초기화 단계(S510)에서, 턴-온 레벨 전압의 센스신호(SENSE)에 의해, 제2 트랜지스터(T2)가 턴-온 상태가 되고, 센싱 구동용 기준 스위치(SPRE)가 턴-온 된다. 이에 따라, 구동 트랜지스터(DRT)의 제2 노드(N2)는 센싱 구동용 기준전압(VpreS)으로 초기화 된다.

[0155] 트래킹 단계(S520)는 구동 트랜지스터(DRT)의 문턱전압(Vth)을 트래킹하는 단계이다. 즉, 트래킹 단계(S520)에서는, 구동 트랜지스터(DRT)의 문턱전압(Vth)을 반영하는 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압을 트래킹 한다.

[0156] 트래킹 단계(S520)에서는, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는 턴-온 상태를 유지하고, 센싱 구동용 기준 스위치(SPRE)가 턴-오프 된다. 이에 따라, 구동 트랜지스터(DRT)의 제2 노드(N2)는 플로팅 되고, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 센싱 구동용 기준전압(VpreS)에서부터 상승하기 시작한다.

[0157] 제2 트랜지스터(T2)가 턴-온 되어 있기 때문에, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압 상승은 기준전압 라인(RVL)의 전압 상승으로 이어진다.

[0158] 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압은 상승하다가 포화(Saturation)가 된다. 구동 트랜지스터(DRT)의 제2 노드(N2)의 포화된 전압은, 문턱전압 센싱 구동용 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압(Vth)의 전압 차이(Vdata-Vth)와 대응된다.

[0159] 따라서, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 포화되었을 때, 기준전압 라인(RVL)의 전압(Vrvl)은 문턱전압 센싱 구동용 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압의 전압 차이(Vdata-Vth)와 대응된다.

[0160] 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 포화(Saturation)가 되면, 샘플링 스위치(SAM)가 턴-온 되어, 샘플링 단계(S530)가 진행된다.

[0161] 샘플링 단계(S530)에서, 아날로그 디지털 컨버터(ADC)는, 샘플링 스위치(SAM)에 의해 연결된 기준전압 라인

(RVL)의 전압(Vrvl)을 센싱 전압(Vsen)으로 센싱하고, 센싱 전압(Vsen)을 디지털 값에 해당하는 센싱값으로 변환할 수 있다. 여기서, 아날로그 디지털 컨버터(ADC)에 의해 센싱된 전압(Vsen)은 "Vdata-Vth"에 해당한다.

[0162] 보상기(COMP)는, 아날로그 디지털 컨버터(ADC)에서 출력된 센싱값을 토대로 해당 서브픽셀(SP)의 구동 트랜지스터(DRT)의 문턱전압을 파악할 수 있고, 구동 트랜지스터(DRT)의 파악된 문턱전압을 보상해 수 있다.

[0163] 보상기(COMP)는, 센싱 구동을 통해 측정된 센싱값(Vdata-Vth와 대응되는 디지털 값)과, 이미 알고 있는 문턱전압 센싱 구동용 데이터(Vdata와 대응되는 디지털 값)으로부터 구동 트랜지스터(DRT)의 문턱전압(Vth)을 파악할 수 있다.

[0164] 보상기(COMP)는, 해당 구동 트랜지스터(DRT)에 대하여 파악된 문턱전압(Vth)을 기준 문턱전압 또는 다른 구동 트랜지스터(DRT)의 문턱전압과 비교하여, 구동 트랜지스터(DRT) 간의 문턱전압 편차를 보상해줄 수 있다. 여기서, 문턱전압 편차 보상은 영상데이터 변경 처리(영상데이터에 보상값(오프셋)을 가감하는 처리)를 의미할 수 있다.

[0165] 도 6은 본 발명의 실시예들에 따른 유기발광표시장치(100)의 이동도 센싱을 위한 구동 타이밍 다이어그램이다.

[0166] 도 6을 참조하면, 이동도 센싱 구동은, 초기화 단계(S610), 트래킹 단계(S620) 및 샘플링 단계(S630)로 진행될 수 있다.

[0167] 초기화 단계(S610)에서, 턴-온 레벨 전압의 스캔신호(SCAN)에 의해, 제1 트랜지스터(T1)가 턴-온 상태가 된다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1)는 이동도 센싱 구동용 데이터 전압(Vdata)으로 초기화 된다.

[0168] 초기화 단계(S610)에서, 턴-온 레벨 전압의 센스신호(SENSE)에 의해, 제2 트랜지스터(T2)가 턴-온 상태가 되고, 센싱 구동용 기준 스위치(SPRE)가 턴-온 된다. 이에 따라, 구동 트랜지스터(DRT)의 제2 노드(N2)는 센싱 구동용 기준전압(VpreS)으로 초기화 된다.

[0169] 트래킹 단계(S620)는 구동 트랜지스터(DRT)의 이동도를 트래킹하는 단계이다. 구동 트랜지스터(DRT)의 이동도는 구동 트랜지스터(DRT)의 전류구동능력을 나타낼 수 있다. 즉, 트래킹 단계(S520)에서는, 구동 트랜지스터(DRT)의 이동도를 산출할 수 있는 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압을 트래킹 한다.

[0170] 트래킹 단계(S620)에서는, 턴-오프 레벨 전압의 스캔신호(SCAN)에 의해 제1 트랜지스터(T1)가 턴-오프 되고, 센싱 구동용 기준 스위치(SPRE)가 턴-오프 된다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2)는 모두 플로팅 된다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1) 및 제2 노드(N2)의 전압이 모두 상승하게 된다. 특히, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압은 센싱 구동용 기준전압(VpreS)에서부터 상승하기 시작한다.

[0171] 제2 트랜지스터(T2)가 턴-온 되어 있기 때문에, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압 상승은 기준전압 라인(RVL)의 전압 상승으로 이어진다.

[0172] 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 상승하기 시작한 시점으로부터 미리 정해져 있는 일정 시간(Δt)이 경과되면, 샘플링 스위치(SAM)가 턴-온 되어, 샘플링 단계(S630)가 진행된다.

[0173] 샘플링 단계(S630)에서, 아날로그 디지털 컨버터(ADC)는, 샘플링 스위치(SAM)에 의해 연결된 기준전압 라인(RVL)의 전압(Vrvl)을 센싱 전압(Vsen)으로서 센싱하고, 센싱 전압(Vsen)을 디지털 값에 해당하는 센싱값으로 변환할 수 있다. 여기서, 아날로그 디지털 컨버터(ADC)에 의해 센싱된 전압(Vsen)은 센싱 구동용 기준전압(VpreS)에서 일정 전압(ΔV)만큼 상승된 전압(VpreS+ΔV)에 해당한다. 여기서, 일정 시간(Δt)은 미리 정해진 시간으로서, 아래에서는 부스팅 시간(Boosting Time)이라고도 기재할 수 있다.

[0174] 보상기(COMP)는, 아날로그 디지털 컨버터(ADC)에서 출력된 센싱값을 토대로 해당 서브픽셀(SP)의 구동 트랜지스터(DRT)의 이동도를 파악할 수 있고, 구동 트랜지스터(DRT)의 파악된 이동도를 보상해 수 있다.

[0175] 보상기(COMP)는, 센싱 구동을 통해 측정된 센싱값(VpreS+ΔV와 대응되는 디지털 값)과, 이미 알고 있는 센싱 구동용 기준전압(VpreS)과 경과시간(Δt)으로부터 구동 트랜지스터(DRT)의 이동도를 파악할 수 있다.

[0176] 구동 트랜지스터(DRT)의 이동도는 트래킹 단계(S620)에서 기준전압 라인(RVL)의 단위 시간 당 전압 변동량(ΔV/Δt)과 비례한다. 즉, 구동 트랜지스터(DRT)의 이동도는 도 6에서 기준전압 라인(RVL)의 전압 파형에서 기울기(Slope, SLP)와 비례한다.

[0177] 보상기(COMP)는, 해당 구동 트랜지스터(DRT)에 대하여 파악된 이동도를 기준 이동도 또는 다른 구동 트랜지스터

(DRT)의 이동도와 비교하여, 구동 트랜지스터(DRT) 간의 이동도 편차를 보상해줄 수 있다. 여기서, 이동도 편차 보상은 영상데이터 변경 처리(영상데이터에 보상값(게인)을 곱하는 연산처리)를 의미할 수 있다.

[0178] 도 7은 본 발명의 실시예들에 따른 유기발광표시장치(100)에서, 다양한 타이밍에 진행될 수 있는 센싱 프로세스를 나타낸 도면이다.

[0179] 도 7을 참조하면, 유기발광표시장치(100)는, 파워 온 신호가 발생하면, 디스플레이 구동을 시작하기 위한 정해진 온 시퀀스 처리를 수행하고, 온 시퀀스 처리가 완료되면, 정상적인 디스플레이 구동이 시작된다.

[0180] 유기발광표시장치(100)는, 파워 오프 신호가 발생하면, 진행 중이던 디스플레이 구동을 중지하고 정해진 오프 시퀀스 처리를 수행하고, 오프 시퀀스 처리가 완료되면, 완전한 오프 상태가 된다.

[0181] 이러한 전원 처리 타이밍과 관련하여 센싱 구동 (문턱전압 센싱 구동, 이동도 센싱 구동)이 진행될 수 있다.

[0182] 센싱 구동은, 파워 온 신호의 발생 이후 디스플레이 구동이 시작하기 전에 진행될 수 있다. 이러한 센싱 및 센싱 프로세스를 온-센싱(On-Sensing) 및 온-센싱 프로세스(On-Sensing Process)라고 한다.

[0183] 또한, 센싱 구동은, 파워 오프 신호의 발생 이후 진행될 수 있다. 이러한 센싱 및 센싱 프로세스를 오프-센싱(Off-Sensing) 및 오프-센싱 프로세스(Off-Sensing Process)라고 한다.

[0184] 또한, 센싱 구동은, 디스플레이 구동 중에서 실시간으로 진행될 수도 있다. 이러한 센싱 프로세서를 실시간(RT: Real-Time, 이하, RT라고 함) 센싱 프로세스라고 한다.

[0185] RT 센싱 프로세스의 경우, 디스플레이 구동 중에서 블랭크 시간마다 하나 이상의 서브픽셀 라인(서브픽셀 행)에서 하나 이상의 서브픽셀(SP)에 대하여 센싱 구동이 진행될 수 있다.

[0186] 블랭크 시간에 센싱 구동 (RT 센싱 구동)이 수행될 때, 센싱 구동이 수행되는 서브픽셀 라인(서브픽셀 행)은 랜덤 하게 선택될 수 있다. 이에 따라, 블랭크 시간에서의 센싱 구동 후 액티브 시간에 센싱 구동이 된 서브픽셀 라인에서의 화상 이상 현상이 완화될 수 있다. 또한, 블랭크 시간에서의 센싱 구동 후 액티브 시간에 센싱 구동이 된 서브픽셀에 센싱 구동 이전의 데이터 전압과 대응되는 회복 데이터 전압을 공급해줄 수 있다. 이에 따라, 블랭크 시간에서의 센싱 구동 후 액티브 시간에 센싱 구동이 된 서브픽셀 라인에서의 화상 이상 현상이 더욱더 완화될 수 있다.

[0187] 한편, 이동도 센싱 구동은, 문턱전압 센싱 구동에 비해 상대적으로 짧은 시간만을 필요로 하기 때문에, 짧은 시간 동안 진행되는 온-센싱 프로세스 및 RT 센싱 프로세스 등 중 어떠한 프로세스로도 진행될 수 있다.

[0188] 예를 들어, 이동도 센싱 구동은, 파워 온 신호가 발생한 이후, 기준이 되는 센싱값을 얻기 위하여 온-센싱 프로세스로 진행되고, 영상 구동 중 블랭크 기간들을 활용하여 RT 센싱 프로세스로도 진행될 수 있다.

[0189] 하지만, 문턱전압 센싱 구동의 경우, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 포화 (Saturation)되는데 긴 시간이 걸릴 수 있기 때문에, 다소 긴 시간 동안 진행될 수 있는 오프-센싱 프로세스로 진행될 수 있다.

[0190] 특히, 고해상도에 따라 서브픽셀 개수가 많아지는 경우, 표시패널(110)에 배치된 모든 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 문턱전압을 센싱하기 위해서는 상당히 오랜 시간이 걸릴 수 있기 때문에, 문턱전압 센싱 구동은 영상 구동 중에 RT 센싱 프로세스로 진행될 수 있다.

[0191] 또한, 문턱전압 센싱 구동을 수행한 이후, 이동도 센싱 구동을 수행할 때, 이동도 센싱 구동을 위한 센싱 구동용 데이터 전압(Vdata_sen)은 문턱전압 보상 값이 적용된 데이터 전압일 수 있다. 즉, 이동도 센싱 구동을 위한 센싱 구동용 데이터 전압(Vdata_sen)은 문턱전압 보상 값에 대응되는 전압만큼 오프셋 된 데이터 전압일 수 있다.

[0192] 한편, 제품 출하 전에 문턱전압 센싱값의 기준값과 이동도 센싱값의 기준 값을 미리 얻어서, 메모리(MEM)에 저장해둔다.

[0193] 한편, 도 3과 같은 구조를 갖는 하나의 서브픽셀(SP)에는, 1개의 데이터 전압(Vdata), 2가지의 게이트 신호(SCAN, SENSE), 기준전압(Vref), 구동전압(EVDD) 등이 공급되어야 한다. 따라서, 하나의 서브픽셀(SP)은 1개의 데이터 라인(DL), 1개 또는 2개의 게이트 라인(GL), 1개의 기준전압(SL), 1개의 구동전압 라인(DVL)과 전기적으로 연결되어야 한다(도 3 참조).

[0194] 하나의 서브픽셀 행을 온-오프 시키기 위하여, 1개 또는 2개의 게이트 라인(GL)이 하나의 서브픽셀 행마다 배치되어야 한다. 단, 아래에서는, 설명의 편의를 위하여, 하나의 서브픽셀 행에 2개의 게이트 라인(GL)이 배치된

것으로 가정한다. 이 가정에 따르면, 스캔신호(SCAN)와 센스신호(SENSE)가 2개의 게이트 라인(GL)을 통해 각각 전달될 수 있다.

[0195] 그리고, 각 서브픽셀(SP)마다 데이터 전압(Vdata)이 공급되어야 하기 때문에, 1개의 데이터 라인(DL)이 하나의 서브픽셀 열마다 배치될 수 있다. 경우에 따라서, 1개의 데이터 라인(DL)이 2개의 서브픽셀 열마다 공통으로 배치될 수도 있다.

[0196] 구동전압(EVDD)은 공통전압일 수 있기 때문에, 1개의 서브픽셀 열(또는 1개의 서브픽셀 행)마다 1개의 구동전압 라인(DVL)이 배치될 수도 있고, 2개 이상의 서브픽셀 열(또는 2개 이상의 서브픽셀 열)마다 1개의 구동전압 라인(DVL)이 배치될 수 있다.

[0197] 마찬가지로, 기준전압(Vref)은 공통전압일 수 있기 때문에, 1개의 서브픽셀 열(또는 1개의 서브픽셀 행)마다 1개의 기준전압 라인(RVL)이 배치될 수도 있고, 2개 이상의 서브픽셀 열(또는 2개 이상의 서브픽셀 열)마다 1개의 기준전압 라인(RVL)이 배치될 수 있다.

[0198] 2개 이상의 서브픽셀 열(또는 2개 이상의 서브픽셀 열)마다 1개의 구동전압 라인(DVL) 및/또는 1개의 기준전압 라인(RVL)이 배치되는 경우, 표시패널(110)의 개구율을 보다 높여줄 수 있다.

[0199] 예를 들어, 표시패널(100)이 4가지 색상(적색, 녹색, 청색, 흰색)을 발광하는 서브픽셀들로 구성되는 경우, 4개의 서브픽셀 열마다 1개의 기준전압 라인(RVL)이 배치될 수 있다. 이 경우, 4개의 서브픽셀 열에 포함된 모든 서브픽셀들은 1개의 기준전압 라인(RVL)으로부터 기준전압(Vref)을 공급받거나 1개의 기준전압 라인(RVL)을 통해 센싱 될 수 있다.

[0200] 아래에서는, 표시패널(110)의 개구율을 높여주기 위하여, 4개 이상의 서브픽셀 열마다 1개의 구동전압 라인(DVL)이 데이터 라인(DL)과 평행하게 배치되고, 4개 이상의 서브픽셀 열마다 1개의 기준전압 라인(RVL)이 데이터 라인(DL)과 평행하게 배치되는 구조를 도 8을 참조하여 설명한다.

[0201] 도 8은 본 발명의 실시예들에 따른 유기발광표시장치(100)에서, 하나의 제1 기준전압 라인(RVL1)과 연결 가능한 4개의 서브픽셀(SP1 ~ SP4)과 그 주변 배선들(DL1 ~ DL4, DVL1, DVL2, SL1, GL1, GL2)의 배치도이고, 도 9는 도 8의 배치 구조에 도 3의 서브픽셀 구조와 센싱회로(410)를 적용한 등가회로이다.

[0202] 1개의 서브픽셀 행은 많은 서브픽셀들을 포함할 수 있으며, 이 중에서 4개의 서브픽셀(SP1 ~ SP4)은 도 8 및 도 9에 도시된 바와 같이, 제1 기준전압 라인(RVL1)과 전기적으로 연결이 가능하다.

[0203] 4개의 서브픽셀(SP1 ~ SP4) 각각은 4개의 서브픽셀 열을 대표하는 서브픽셀을 의미할 수 있다. 즉, 제1 서브픽셀(SP1)은 제1 서브픽셀 열을 대표하고, 제2 서브픽셀(SP2)은 제2 서브픽셀 열을 대표하며, 제3 서브픽셀(SP3)는 제3 서브픽셀 열을 대표하고, 제4 서브픽셀(SP4)은 제4 서브픽셀 열을 대표할 수 있다. 따라서, 도 8 및 도 9의 배치 구조가 표시패널(110)에 확대 적용될 수 있다.

[0204] 도 8의 예시에 따르면, 4개의 서브픽셀(SP1 ~ SP4) 각각에 포함된 제1 트랜지스터(T1)의 게이트 노드에 인가되는 스캔신호(SCAN)와 제2 트랜지스터(T2)의 게이트 노드에 인가되는 센스신호(SENSE)는 서로 별개의 게이트 신호인 것으로 가정한다.

[0205] 따라서, 하나의 서브픽셀 행에 포함된 4개의 서브픽셀(SP1 ~ SP4) 각각으로 스캔신호(SCAN)를 전달하기 위한 게이트 라인(GL1)과, 4개의 서브픽셀(SP1 ~ SP4) 각각으로 센스신호(SENSE)를 전달하기 위한 게이트 라인(GL2)이 배치될 수 있다.

[0206] 표시패널(110)에는, 4개의 서브픽셀(SP1 ~ SP4) 각각으로 데이터 전압(Vdata)을 공급하기 위한 4개의 데이터 라인(DL1 ~ DL4)이 배치될 수 있다.

[0207] 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)는, 제1 서브픽셀(SP1)과 제2 서브픽셀(SP2) 사이에 위치할 수 있다. 제3 데이터 라인(DL3)과 제4 데이터 라인(DL4)는 제3 서브픽셀(SP3)과 제4 서브픽셀(SP4) 사이에 위치할 수 있다.

[0208] 표시패널(110)의 개구율을 높여주기 위하여, 공통전압일 수 있는 구동전압(EVDD)을 전달하는 구동전압 라인(DVL1, DVL2)과, 공통전압일 수 있는 기준전압(Vref)을 전달하는 제1 기준전압 라인(RVL1)은, 공유 구조로 배치될 수 있다.

[0209] 즉, 구동전압 라인(DVL1, DVL2)은 1개의 서브픽셀 열마다 1개씩 배치되지 않고, 복수 개의 서브픽셀 열마다 1개

씩 배치될 수 있다. 제1 기준전압 라인(RVL1)은 1개의 서브픽셀 열마다 1개씩 배치되지 않고, 복수 개의 서브픽셀 열마다 1개씩 배치될 수 있다.

[0210] 보다 구체적으로, 제1 서브픽셀(SP1) 및 제2 서브픽셀(SP2)은 제1 구동전압 라인(DVL1)을 통해 구동전압(EVDD)을 공통으로 공급받을 수 있다. 제3 서브픽셀(SP3) 및 제4 서브픽셀(SP4)은 제2 구동전압 라인(DVL2)을 통해 구동전압(EVDD)을 공통으로 공급받을 수 있다.

[0211] 제1 서브픽셀(SP1), 제2 서브픽셀(SP2), 제3 서브픽셀(SP3) 및 제4 서브픽셀(SP4) 각각에 포함된 제2 트랜지스터(T1)의 소스 노드 또는 드레인 노드는 제1 기준전압 라인(RVL1)에 공통으로 연결될 수 있다.

[0212] 이에 따라, 제1 내지 제4 서브픽셀(SP1 ~ SP4)은 1개의 제1 기준전압 라인(RVL1)을 통해 기준전압(Vref)을 공통으로 공급받을 수 있다.

[0213] 한편, 도 8 및 도 9를 참조하면, 일 예로, 1개의 제1 기준전압 라인(RVL1)은, 제2 서브픽셀(SP2) 및 제3 서브픽셀(SP3) 사이에 배치될 수 있다. 이 경우, 제1 서브픽셀(SP1) 및 제4 서브픽셀(SP4)은 연결 라인(CL)을 통해 1개의 제1 기준전압 라인(RVL1)과 연결될 수 있다. 연결 라인(CL)은 제1 기준전압 라인(RVL1)과 일체일 수 있고, 제1 기준전압 라인(RVL1)과 다른 층에 위치하여 컨택될 수도 있다.

[0214] 한편, 데이터 라인들(DL1~DL4)은 1개의 제1 기준전압 라인(RVL1)을 기준으로 대칭적으로 배치될 수 있다. 구동전압 라인들(DVL1, DVL2)은 1개의 제1 기준전압 라인(RVL1)을 기준으로 대칭적으로 배치될 수 있다.

[0215] 도 8 및 도 9를 참조하면, 센싱회로(410)는 1개의 제1 기준전압 라인(RVL1)과 연결될 수 있다. 이에 따라, 한 시점에, 4개의 서브픽셀(SP1 ~ SP4) 중 하나의 서브픽셀만이 센싱될 수 있다.

[0216] 아래에서는, 도 8 및 도 9와 같이, 하나의 제1 기준전압 라인(RVL1)이 4개의 서브픽셀(SP1 ~ SP4)에 의해 공유되는 경우, 센싱 및 보상에 대하여 설명한다. 단, 아래에서는 도 6과 같은 타이밍도로 진행되는 이동도 센싱을 예로 들어 설명한다.

[0217] 전술한 바와 같이, 문턱전압 센싱 구동의 경우, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압이 포화(Saturation)되는데 긴 시간이 걸릴 수 있기 때문에, 다소 긴 시간 동안 진행될 수 있는 오프-센싱 프로세스로 진행될 수 있다. 특히, 고해상도에 따라 서브픽셀 개수가 많아지는 경우, 표시패널(110)에 배치된 모든 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 문턱전압을 센싱하기 위해서는 상당히 오랜 시간이 걸릴 수 있기 때문에, 문턱전압 센싱 구동은 영상 구동 중에 RT 센싱 프로세스로 진행될 수 있다.

[0218] 따라서, 제품 출하 전에 문턱전압 센싱값의 기준값을 얻는 문턱전압 센싱 구동 과정이 너무 오래 걸리는 단점이 있다. 또한, 제품 출하 후, 문턱전압 센싱 구동이 오프 센싱 프로세스로만 진행되면, 영상 구동 중의 문턱전압 변화를 즉각적으로 반영해주지 못하여 화상 품질이 떨어지는 단점이 발생할 수 밖에 없다. 특히, 장시간 영상 구동 중에는 문턱전압 변화가 크게 발생할 가능성이 있는데, 이 경우, 오프 센싱 프로세스로 진행되는 문턱전압 센싱 구동으로는 즉각적인 문턱전압 변화를 보상해줄 수 없다.

[0219] 또한, 오프 센싱 프로세스로 문턱전압 센싱 구동이 진행되는 도중에, 사용자가 전원 자체를 차단하거나 파워를 다시 켜는 경우, 문턱전압 센싱 구동이 정상적으로 완료되지 못하여, 문턱전압 변화를 보상해줄 수 없다.

[0220] 이에, 본 발명의 실시예들은 영상 구동 중에도 문턱전압을 센싱할 수 있는 구동 방법을 제공할 수 있다. 또한, 본 발명의 실시예들은 영상 구동 중에 이동도와 문턱전압을 모두 센싱할 수 있는 구동 방법을 제공할 수 있다. 아래에서는, 이러한 구동 방법에 대하여 상세히 설명한다.

[0221] 도 10은 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS: Advanced Real-Time Sensing)을 설명하기 위한 개념적인 다이어그램이다.

[0222] 아래에서는, 다수의 서브픽셀(SP) 중 임의의 제1 서브픽셀(SP1)을 예로 든다. 제1 서브픽셀(SP1)은 제1 기준전압 라인(RVL1)과 제1 데이터 라인(DL1)이 전기적으로 연결되어 있다.

[0223] 도 10을 참조하면, 진보된 실시간 센싱(ARTS)에 따르면, 서로 다른 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 제1 서브픽셀(SP1)에 대한 센싱 구동 방식은, 도 6에서의 센싱 구동 방식과 기본적으로 동일하다.

[0224] 다만, 진보된 실시간 센싱(ARTS)에 따르면, 서로 다른 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 사용되는 센싱 구동용 기준전압(VpreS1, VpreS2)은 가변될 수 있다. 즉, 제1 센싱 구동 기간(SDP1)에서 사용되는 제1 센싱 구동용 기준전압(VpreS1)과, 제2 센싱 구동 기간(SDP2)에서 사용되는 제2 센싱 구동용 기준전압(VpreS2)은

다를 수 있다.

[0225] 또한, 진보된 실시간 센싱(ARTS)에 따르면, 서로 다른 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 얻어진 센싱 전압(Vsen1, Vsen2)을 토대로, 서로 다른 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에 대응되는 이동도를 바로 센싱하지 않는다.

[0226] 다시 말해, 제1 센싱 구동 기간(SDP1)에서 얻어지는 제1 센싱 전압(Vsen1)을 토대로 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도를 바로 센싱하지는 않는다. 또한, 제2 센싱 구동 기간(SDP2)에서 얻어지는 제2 센싱 전압(Vsen2)을 토대로 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도를 바로 센싱하지는 않는다.

[0227] 대신에, 진보된 실시간 센싱(ARTS)에 따르면, 서로 다른 둘 이상의 센싱 구동 기간(SDP1, SDP2)이 모두 진행된 이후, 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 얻어진 센싱 전압(Vsen1, Vsen2)에 기초하여, 연산 처리를 통해, 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 문턱전압 및 이동도를 동시에 센싱한다.

[0228] 여기서, 이동도를 센싱한다는 것은 이동도 변화를 센싱한다는 것을 포함할 수 있다. 문턱전압을 센싱한다는 것은 문턱전압 변화를 센싱한다는 것을 포함할 수 있다. 또한, 문턱전압 및 이동도를 동시에 센싱한다는 것은 연산 처리를 통해 문턱전압 또는 그 변화와, 이동도 또는 그 변화를 동시에 산출해내는 것을 의미할 수 있다.

[0229] 문턱전압 및 이동도를 동시에 센싱하기 위한 연산 처리는, 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 얻어지는 둘 이상의 센싱 전압(Vsen1, Vsen2), 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 사용되는 둘 이상의 센싱 구동용 기준전압(VpreS1, VpreS2), 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 사용되는 센싱 구동용 데이터 전압(Vdata_sen1, Vdata_sen2), 둘 이상의 센싱 구동 기간(SDP1, SDP2)에서 사용되는 미리 정해진 부스팅 시간(△t), 제1 기준전압 라인(RVL1) 상의 라인 캐패시터(Cline)가 갖는 미리 알고 있는 캐패시턴스(C)를 이용하여, 문턱전압 및 이동도를 산출하는 처리이다.

[0230] 여기서, 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 얻어지는 둘 이상의 센싱 전압(Vsen1, Vsen2)은 서로 동일하거나 다를 수 있다. 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 사용되는 둘 이상의 센싱 구동용 기준전압(VpreS1, VpreS2)은 서로 다를 수 있다. 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에서 사용되는 센싱 구동용 데이터 전압(Vdata_sen1, Vdata_sen2)은 서로 동일할 수 있다. 둘 이상의 센싱 구동 기간(SDP1, SDP2)에서 사용되는 미리 정해진 부스팅 시간(△t)은 서로 동일할 수 있다.

[0231] 이러한 연산 처리 시, 보상기(COMP)는, 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에 대하여, 이미 알고 있는 값(Vdata_sen, VpreS, C, △t)과 측정된 값(Vsen)을 아래의 식(1) 및 식(2)에 대입하여 식(1) 및 식(2)로부터 생성되는 식(3)을 획득한다. 식(3)에서 미지수는 2개(α, Vth)이다.

[0232] 보상기(COMP)는 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각에 대하여 얻어진 2개 이상의 식(3)을 연립 방정식의 해(α, Vth)를 구함으로써, 문턱전압(Vth)과 α를 산출할 수 있고, α로부터 이동도(μ)를 산출해낼 수 있다.

- $Id = \alpha \times (Vgs - Vth)^2 = \alpha \times (Vdata_sen - VpreS - Vth)^2$ ··· 식(1)
- $Id = C \times \frac{dv}{dt}$ ··· 식(2)
- $\alpha \times (Vdata_sen - VpreS - Vth)^2 = C \times \frac{dv}{dt}$ ··· 식(3)

[0233]

[0234] 상기 식(1)~ (3)에서, Id 는 구동 트랜지스터(DRT)의 드레인 노드(N3)에서 소스 노드(N2)로 흐르는 전류이다. Vgs 는 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2)의 전압 차이이다. Vth는 구동 트랜지스터(DRT)의 문턱전압이다. Vdata_sen은 센싱 구동용 데이터 전압으로서, 센싱 구동 기간(SDP1, SDP2)에 따라 달라지지 않고 일정한 값으로 설정된다. VpreS는 센싱 구동용 기준전압으로서 센싱 구동 기간(SDP1, SDP2)에 따라 가변 되는 값이다. C는 해당 기준전압 라인(RVL)의 라인 캐패시터(Cline)가 갖는 캐패시턴스로서, 패널 설계에 따라 정해진 값이다. dv/dt는 센싱 구동 시 시간에 대한 해당 기준전압 라인(RVL)의 전압의 미분값이다. dv/dt는 부스팅 시간(△t) 동안 해당 기준전압 라인(RVL)의 전압 변화량(△V)과 대응될 수 있다. 즉, dv/dt는 △V/△t와 대응될 수 있다. 해당 기준전압 라인(RVL)의 전압 변화량(△V)은 센싱 전압(Vsen)과 센싱 구동용 기준전압(VpreS)의 차이 값(Vsen - VpreS)에 해당할 수 있다.

[0235] 상기 식(1) 및 (3)에서, α는 (1/2) μ × Cox × W/L 에 해당하는 항목이다. 여기서, μ 는 구동 트랜지스터

(DRT)의 이동도이고, Cox 는 게이트 전극 및 채널에 의해 형성된 평행 판 캐패시터의 단위 면적 당 캐패시턴스이고, W은 구동 트랜지스터(DRT)의 채널 폭이고, L은 구동 트랜지스터(DRT)의 채널 길이다. Cox 및 W/L는 고정된 값이므로, α는 주로 이동도(μ)에 따라 변할 수 있다. 따라서, 아래에서는, α를 이동도라고도 기재한다.

[0236] 도 10을 참조하면, 제1 센싱 구동 기간(SDP1)과 제2 센싱 구동 기간(SDP2)은, 동일한 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 문턱전압 및 이동도를 동시에 센싱하기 위한 센싱 구동 기간으로서, 영상 표시를 위한 구동이 진행되는 하나 이상의 액티브 기간에 의해 시간적으로 분리될 수 있다.

[0237] 제1 센싱 구동 기간(SDP1)과 제2 센싱 구동 기간(SDP2) 각각은 하나 이상의 액티브 기간에 의해 분리되는 서로 다른 블랭크 기간에 포함될 수 있다. 즉, 제1 센싱 구동 기간(SDP1)과 제2 센싱 구동 기간(SDP2) 각각은 RT 센싱 프로세스가 진행되는 타이밍일 수 있다.

[0238] 아래에서는, 도 10을 참조하여 전술한 진보된 실시간 센싱(ARTS)을 위한 센싱 구동 방법을 도 11 및 도 12를 참조하여 더욱 상세하게 예시적으로 설명한다.

[0239] 아래에서는, 제1 서브픽셀(SP1)을 예로 든다. 제1 서브픽셀(SP1)에 포함된 제2 트랜지스터(T2)의 드레인 노드 또는 소스 노드는, 다수의 기준전압 라인(RVL) 중 제1 기준전압 라인(RVL1)과 전기적으로 연결된다. 또한, 제1 서브픽셀(SP1)에 포함된 제1 트랜지스터(T1)의 드레인 노드 또는 소스 노드는 다수의 데이터 라인(DL) 중 제1 데이터 라인(DL1)과 전기적으로 연결된다.

[0240] 도 11 및 도 12는 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS)을 위한 구동 타이밍 다이어그램이다.

[0241] 진보된 실시간 센싱(ARTS)을 위한 둘 이상의 센싱 구동 기간(SDP1, SDP2) 각각은, 초기화 기간(S1110a, S1110b), 트래킹 기간(S1120a, S1120b) 및 샘플링 기간(S1130a, S1130b)을 포함할 수 있다.

[0242] 초기화 기간(S1110a, S1110b)은, 구동 트랜지스터(DRT)의 제1 노드(N1)와 제2 노드(N2) 각각의 전압을 센싱 구동용 데이터 전압(Vdata_sen1, Vdata_sen2)과 센싱 구동용 기준전압(VpreS1, VpreS2)으로 초기화하는 기간이다.

[0243] 트래킹 기간(S1120a, S1120b)은, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압을 일정한 부스팅 시간(△t) 동안 부스팅(boosting) 시키는 기간이다. 이때, 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압 상승 속도는 구동 트랜지스터(DRT)의 이동도와 비례한다.

[0244] 샘플링 기간(S1130a, S1130b)은, 일정한 부스팅 시간(△t) 동안 상승된 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압을 제1 기준전압 라인(RVL1)을 통해 측정(센싱)하는 기간이다.

[0245] 트래킹 기간(S1120a, S1120b) 및 샘플링 기간(S1130a, S1130b)에서, 제2 트랜지스터(T2)는 턴-온 레벨 전압의 센스신호(SENSE)에 의해 턴-온 되어 있기 때문에, 제1 기준전압 라인(RVL1)의 전압(Vrvl)은 구동 트랜지스터(DRT)의 제2 노드(N2)의 전압과 대응될 수 있다.

[0246] 도 11을 참조하면, 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 동안, 턴-온 레벨 전압의 스캔신호(SCAN)에 의해 제1 트랜지스터(T1)가 턴-온 되고, 제1 데이터 라인(DL1)으로 공급된 제1 센싱 구동용 데이터 전압(Vdata_sen1)이 구동 트랜지스터(DRT)의 제1 노드(N1)에 인가된다. 그리고, 턴-온 레벨 전압의 센스신호(SENSE)에 의해 제2 트랜지스터(T2)가 턴-온 되고, 센싱 구동용 기준 스위치(SPRE)가 턴-온 되어, 제1 기준전압(VpreS1)이 제1 기준전압 라인(RVL1)에 공급되어 구동 트랜지스터(DRT)의 제2 노드(N2)에 인가된다.

[0247] 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 동안, 제1 데이터 라인(DL1)에 제1 센싱 구동용 데이터 전압(Vdata_sen1)이 인가되기 전에, 블랙 데이터 전압이 인가된 상태일 수 있다. 여기서, 블랙 데이터 전압은 도 11의 디지털 블랙 데이터(BLK)가 아날로그 전압으로 변환된 것이고, 제1 센싱 구동용 데이터 전압(Vdata_sen1)은 도 11의 제1 디지털 센싱 구동용 데이터(DATA_SEN1)가 아날로그 전압으로 변환된 것이다.

[0248] 도 12를 참조하면, 제1 센싱 구동 기간(SDP1)과 다른 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 턴-온 레벨 전압의 스캔신호(SCAN)에 의해 제1 트랜지스터(T1)가 턴-온 되고, 제1 데이터 라인(DL1)으로 공급된 제2 센싱 구동용 데이터 전압(Vdata_sen2)이 구동 트랜지스터(DRT)의 제1 노드(N1)에 인가된다. 그리고, 턴-온 레벨 전압의 센스신호(SENSE)에 의해 제2 트랜지스터(T2)가 턴-온 되고, 센싱 구동용 기준 스위치(SPRE)가 턴-온 되어, 제1 기준전압(VpreS1)과 다른 제2 기준전압(VpreS2)이 제1 기준전압 라인(RVL1)에 공급되어 구동 트랜지스터(DRT)의 제2 노드(N2)에 인가된다.

[0249] 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 제1 데이터 라인(DL1)에 제2 센싱 구동용 데이터 전압(Vdata_sen2)이 인가되기 전에, 블랙 데이터 전압이 인가된 상태일 수 있다. 여기서, 블랙 데이터 전압은 도 12의 디지털 블랙 데이터(BLK)가 아날로그 전압으로 변환된 것이고, 제2 센싱 구동용 데이터 전압(Vdata_sen2)은 도 12의 제2 디지털 센싱 구동용 데이터(DATA_SEN2)가 아날로그 전압으로 변환된 것이다.

[0250] 도 11 및 도 12를 참조하면, 제1 센싱 구동용 데이터 전압(Vdata_sen1)과 제2 센싱 구동용 데이터 전압(Vdata_sen2)은 동일한 전압 값일 수 있고, 보상기(COMP) 등이 이미 알고 있는 전압 값일 수 있다.

[0251] 도 11 및 도 12를 참조하면, 전술한 바와 같이, 제1 센싱 구동 기간(SDP1)과 다른 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 제1 기준전압(VpreS1)과 다른 제2 기준전압(VpreS2)이 제1 기준전압 라인(RVL1)에 인가될 수 있다.

[0252] 이와 같이, 본 발명의 실시예들에 따른 유기발광표시장치(100)는, 둘 이상의 서로 다른 센싱 구동 기간(SDP1, SDP2) 각각에서 서로 다른 센싱 구동용 기준전압(VpreS1, VpreS2)을 사용함으로써, 둘 이상의 서로 다른 센싱 구동 기간(SDP1, SDP2)이 진행된 이후, 문턱전압과 이동도를 동시에 산출할 수 있다.

[0253] 즉, 본 발명의 실시예들에 따른 유기발광표시장치(100)는, 둘 이상의 서로 다른 센싱 구동 기간(SDP1, SDP2)이 진행된 이후, Vth와 α를 미지수로 갖는 서로 다른 식(3)이 둘 이상 생성되어, 문턱전압과 이동도를 동시에 산출할 수 있다.

[0254] 전술한 바와 같이, 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 동안, 제1 센싱 구동용 데이터 전압(Vdata_sen1)이 제1 데이터 라인(DL1)에 인가되고, 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 제2 센싱 구동용 데이터 전압(Vdata_sen2)이 제1 데이터 라인(DL1)에 인가될 때, 제1 센싱 구동용 데이터 전압(Vdata_sen1)과 제2 센싱 구동용 데이터 전압(Vdata_sen2)은 동일할 수 있다. Vth와 α를 미지수로 갖는 서로 다른 식(3)이 둘 이상 생성될 수만 있다면, 제1 센싱 구동용 데이터 전압(Vdata_sen1)과 제2 센싱 구동용 데이터 전압(Vdata_sen2)은 다를 수도 있다.

[0255] 도 11를 참조하면, 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a) 동안, 턴-오프 레벨 전압의 스캔신호(SCAN)에 의해 제1 트랜지스터(T1)는 턴-오프 상태이다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1)는 플로팅 된다. 그리고, 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a) 동안, 턴-온 레벨 전압의 센스신호(SENSE)에 의해 제2 트랜지스터(T2)는 턴-온 상태가 유지되지만, 센싱 구동용 기준 스위치(SPRE)가 턴-오프 되어, 제1 기준전압(VpreS1)이 제1 기준전압 라인(RVL1)에 공급되지 못하여, 구동 트랜지스터(DRT)의 제2 노드(N2)는 플로팅 된다.

[0256] 전술한 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a)은 미리 정해진 부스팅 시간(△t) 동안 진행된다.

[0257] 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a) 동안, 즉, 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 이후 미리 정해진 부스팅 시간(△t) 동안, 구동 트랜지스터(DRT)의 제2 노드(N2)가 플로팅 된 상태이므로, 구동 트랜지스터(DRT)의 제2 노드(N2)와 전기적으로 연결된 제1 기준전압 라인(RVL1)은 제1 기준전압(VpreS1)에서 전압 상승이 진행된다.

[0258] 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a) 동안, 즉, 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 이후 미리 정해진 부스팅 시간(△t) 동안, 제1 기준전압 라인(RVL1)의 전압 상승치는 △V1이다.

[0259] 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a)이 부스팅 시간(△t) 동안 경과된 이후, 제1 기준전압 라인(RVL1)의 상승된 전압은 Vsen1 (=VpreS1+△V1)이다.

[0260] 제1 센싱 구동 기간(SDP1) 중 트래킹 기간(S1120a)이 완료된 시점에, 즉, 초기화 기간(S1110a) 이후 미리 정해진 부스팅 시간(△t)이 경과한 시점에, 샘플링 단계(S1130a)가 진행된다.

[0261] 제1 센싱 구동 기간(SDP1) 중 샘플링 단계(S1130a)에서, 샘플링 스위치(SAM)는 턴-온 되어, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)와 전기적으로 연결된다.

[0262] 제1 센싱 구동 기간(SDP1) 중 샘플링 단계(S1130a)에서, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)의 전압(Vrv1)을 센싱하여, 센싱된 전압(Vsen1)을 디지털 값에 해당하는 제1 센싱값으로 변환하여 출력한다.

[0263] 이때, 아날로그 디지털 컨버터(ADC)에 의해 제1 기준전압 라인(RVL1)의 센싱된 전압(Vsen1)은 제1 기준전압

(VpreS1)에서 △V1만큼 높아진 전압(VpreS1+△V1)이다.

[0264] 도 12를 참조하면, 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b) 동안, 턴-오프 레벨 전압의 스캔신호(SCAN)에 의해 제1 트랜지스터(T1)는 턴-오프 상태이다. 이에 따라, 구동 트랜지스터(DRT)의 제1 노드(N1)는 플로팅 된다. 그리고, 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b) 동안, 턴-온 레벨 전압의 센스신호(SENSE)에 의해 제2 트랜지스터(T2)는 턴-온 상태가 유지되지만, 센싱 구동용 기준 스위치(SPRE)가 턴-오프 되어, 제2 기준전압(VpreS2)이 제1 기준전압 라인(RVL1)에 공급되지 못하여, 구동 트랜지스터(DRT)의 제2 노드(N2)는 플로팅 된다.

[0265] 전술한 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b)은 미리 정해진 부스팅 시간(△t) 동안 진행된다.

[0266] 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b) 동안, 즉, 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 이후 미리 정해진 부스팅 시간(△t) 동안, 구동 트랜지스터(DRT)의 제2 노드(N2)가 플로팅 된 상태이므로, 구동 트랜지스터(DRT)의 제2 노드(N2)와 전기적으로 연결된 제1 기준전압 라인(RVL1)은 제2 기준전압(VpreS2)에서 전압 상승이 진행된다.

[0267] 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b) 동안, 즉, 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 이후 미리 정해진 부스팅 시간(△t) 동안, 제1 기준전압 라인(RVL1)의 전압 상승치는 △V2이다.

[0268] 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b)이 부스팅 시간(△t) 동안 경과된 이후, 제1 기준전압 라인(RVL1)의 상승된 전압은 Vsen2 (=VpreS2+△V2)이다.

[0269] 제2 센싱 구동 기간(SDP2) 중 트래킹 기간(S1120b)이 완료된 시점에, 즉, 초기화 기간(S1110b) 이후 미리 정해진 부스팅 시간(△t)이 경과한 시점에, 샘플링 단계(S1130b)가 진행된다.

[0270] 제2 센싱 구동 기간(SDP2) 중 샘플링 단계(S1130b)에서, 샘플링 스위치(SAM)는 턴-온 되어, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)와 전기적으로 연결된다.

[0271] 제2 센싱 구동 기간(SDP2) 중 샘플링 단계(S1130b)에서, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)의 전압(Vrvl)을 센싱하고, 센싱된 전압(Vsen2)을 디지털 값에 해당하는 제2 센싱값으로 변환하여 출력한다.

[0272] 이때, 아날로그 디지털 컨버터(ADC)에 의해 제1 기준전압 라인(RVL1)의 센싱된 전압(Vsen2)은 제2 기준전압(VpreS2)에서 △V2만큼 높아진 전압(VpreS2+△V2)이다.

[0273] 제1 센싱 구동 기간(SDP1)에서 얻어진 제1 센싱값과 제2 센싱 구동 기간(SDP2)에서 얻어진 제2 센싱값으로 토대로, 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도(μ) 및 문턱전압(Vth) 각각의 보상값이 산출될 수 있다.

[0274] 이동도(μ)에 대한 보상값을 G라고 하고, 문턱전압(Vth)에 대한 보상값을 OFS이라고 할 때, 데이터 구동회로(120)에 의해 제1 데이터 라인(DL1)을 통해 제1 서브픽셀(SP1)에 공급되는 영상 구동용 데이터 전압(Vdata_comp)은 원래의 데이터 전압(Vdata)에 G가 게인으로 곱해지고 OFS가 오프셋으로 더해진 값에 대응될 수 있다(즉, Vdata_comp = G * Vdata + OFS).

[0275] 즉, 이동도(μ)의 보상값과 문턱전압(Vth)의 보상값에 따라, 제1 서브픽셀(SP1)에 공급되는 영상 구동용 데이터 전압(Vdata_comp)의 게인(G) 및 오프셋(OFS)이 변경될 수 있다.

[0276] 따라서, 제1 서브픽셀(SP1)에 공급되는 영상 구동용 데이터 전압(Vdata_comp)의 게인(G) 및 오프셋(OFS)은 제1 서브픽셀(SP1)에 포함된 구동 트랜지스터(DRT)의 이동도(μ) 및 문턱전압(Vth)의 변화에 따라 달라질 수 있다.

[0277] 이상에서 설명한 진보된 실시간 센싱(ARTS)을 통해 문턱전압(Vth)과 이동도(μ)를 동시에 센싱하는 방식에 대하여, 상기 식(1), 식(2) 및 식(3) 기반의 산출 방식 관점에서 간략하게 다시 설명한다.

[0278] 제1 센싱 구동 기간(SDP1) 동안 제1 센싱 구동용 데이터전압(Vdata_sen1) 및 제1 기준전압(VpreS1)을 이용하여 제1 서브픽셀(SP1)에 대한 센싱 구동이 진행된 이후, 제2 트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2 노드(N1)와 전기적으로 연결된 제1 기준전압 라인(RVL1)의 센싱 전압(Vsen1)에 대한 디지털 값인 제1 센싱 값이 얻어지고 나면, 보상기(COMP)는, 이미 알고 있는 값(Vdata_sen1, VpreS1, C, △t)과 측정된 값(Vsen1)을 상기 식(1)~(3)에 대입하여 다음과 같은 식(4)~(6)을 얻을 수 있다. 식(4)~(5)에서 Id1은 제1 센싱 구동 기간(SDP1) 중 구동 트랜지스터(DRT)의 드레인 노드(N3)에 흐르는 전류이다. 식(6)에서는 미지수는 Vth(문턱전압) 및 α(이

동도 포함 항목)이다.

- $Id1 = \alpha \times (Vdata_sen1 - VpreS1 - Vth)^2$ ··· 식(4)

- $Id1 = C \times dv/dt = C \times \Delta V1/\Delta t = C \times (Vsen1 - VpreS1) / \Delta t$ ··· 식(5)

- $\alpha \times (Vdata_sen1 - VpreS1 - Vth)^2 = C \times (Vsen1 - VpreS1) / \Delta t$ ···식(6)

[0279]

[0280] 제1 센싱 구동 기간(SDP1) 이후, 다른 타이밍의 제2 센싱 구동 기간(SDP2) 동안, 제2 센싱 구동용 데이터전압(Vdata_sen2) 및 제2 기준전압(VpreS2)을 이용하여 제1 서브픽셀(SP1)에 대한 센싱 구동이 진행된 이후, 제2 트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2 노드(N1)와 전기적으로 연결된 제1 기준전압 라인(RVL1)의 센싱 전압(Vsen2)에 대한 디지털 값인 제2 센싱 값이 얻어지고 나면, 보상기(COMP)는, 이미 알고 있는 값(Vdata_sen2, VpreS2, C, △t)과 측정된 값(Vsen2)을 상기 식(1)~(3)에 대입하여 다음과 같은 식(7)~(9)을 얻을 수 있다. 식(7)~(8)에서 Id2은 제2 센싱 구동 기간(SDP2) 중 구동 트랜지스터(DRT)의 드레인 노드(N3)에 흐르는 전류이다. 식(9)에서는 미지수는 Vth(문턱전압) 및 α(이동도 포함 항목)이다.

- $Id2 = \alpha \times (Vdata_sen2 - VpreS2 - Vth)^2$ ··· 식(7)

- $Id2 = C \times dv/dt = C \times \Delta V2/\Delta t = C \times (Vsen2 - VpreS1) / \Delta t$ ··· 식(8)

- $\alpha \times (Vdata_sen2 - VpreS2 - Vth)^2 = C \times (Vsen2 - VpreS1) / \Delta t$ ···식(9)

[0281]

[0282] 이후, 보상기(COMP)는, 상기 식(6)과 식(9)를 포함하는 연립 방정식을 풀어서, 2가지 미지수(Vth, α)를 해로서 산출함으로써, 구동 트랜지스터(DRT)의 문턱전압(Vth)과 α를 산출할 수 있고, α로부터 이동도(μ)를 산출해낼 수 있다.

[0283] 전술한 진보된 실시간 센싱(ARTS)에 따르면, 센싱 구동용 기준전압(VpreS)의 가변 기법과 RT 센싱 구동 방식을 활용하여, 영상 구동 중에 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도(μ) 및 문턱전압(Vth)을 동시에 센싱할 수 있다.

[0284] 그리고, 보상기(COMP)는 구동 트랜지스터(DRT)의 이동도(μ) 및 문턱전압(Vth)에 대한 보상값들을 산출할 수 있다.

[0285] 이후, 컨트롤러(140)는 이동도(μ) 및 문턱전압(Vth)에 대한 보상값들을 이용하여 제1 서브픽셀(SP1)로 공급할 영상 구동용 데이터를 변경하여 데이터 구동회로(120)에 제공할 수 있다.

[0286] 이동도(μ)에 대한 보상값을 G라고 하고, 문턱전압(Vth)에 대한 보상값을 OFS이라고 할 때, 데이터 구동회로(120)에 의해 제1 데이터 라인(DL1)을 통해 제1 서브픽셀(SP1)에 공급되는 영상 구동용 데이터 전압(Vdata_comp)은 원래의 데이터 전압(Vdata)에 G가 게인으로 곱해지고 OFS가 오프셋으로 더해진 값에 대응될 수 있다(즉, Vdata_comp = G * Vdata + OFS).

[0287] 아래에서는, 전술한 진보된 실시간 센싱(ARTS)를 위한 구동방법을 간략하게 다시 설명한다.

[0288] 도 13은 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS)을 위한 구동방법에 대한 흐름도이다.

[0289] 도 13을 참조하면, 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS)을 위한 구동방법은, 다수의 서브픽셀(SP) 중 임의의 제1 서브픽셀(SP1)에 포함된 제2 트랜지스터(T2)의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)을 공급하는 제1 센싱 구동 단계(S1310)와, 제1 센싱 구동 단계(S1310) 이후, 제1 서브픽셀(SP1)에 포함된 제2 트랜지스터(T2)의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)과 다른 제2 기준전압(VpreS2)을 공급하는 제2 센싱 구동 단계(S1320) 등을 포함할 수 있다.

[0290] 제1 센싱 구동 단계(S1310)는, 초기화 단계(S1110a)와, 초기화 단계(S1110a) 이후 미리 정해진 부스팅 시간(△t) 동안 진행되는 트래킹 단계(S1120a)와, 초기화 단계(S1110a) 이후 부스팅 시간(△t)이 경과한 시점에 진행되는 샘플링 단계(S1130a)를 포함할 수 있다.

[0291] 제2 센싱 구동 단계(S1320)는, 초기화 단계(S1110b)와, 초기화 단계(S1110b) 이후 미리 정해진 부스팅 시간(△t) 동안 진행되는 트래킹 단계(S1120b)와, 초기화 단계(S1110b) 이후 부스팅 시간(△t)이 경과한 시점에 진행되는 샘플링 단계(S1130b)를 포함할 수 있다.

[0292] 제1 센싱 구동 단계(S1310)의 초기화 단계(S1110a) 동안, 유기발광표시장치(100)는 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)을 공급하고, 제1 데이터 라인(DL1)으로 제1 센싱 구동용 데이터 전압(Vdata_sen1)을 공급할 수 있다.

[0293] 제2 센싱 구동 단계(S1320)의 초기화 단계(S1110b) 동안, 유기발광표시장치(100)는 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)과 다른 제2 기준전압(VpreS2)을 공급하고, 제1 데이터 라인(DL1)으로 제1 센싱 구동용 데이터 전압(Vdata_sen1)과 동일한 제2 센싱 구동용 데이터 전압(Vdata_sen2)을 공급할 수 있다.

[0294] 제1 센싱 구동 단계(S1310)의 트래킹 단계(S1120a) 동안, 제1 기준전압 라인(RVL1)은 제1 기준전압(VpreS1)에서 전압 상승이 진행될 수 있다.

[0295] 제2 센싱 구동 단계(S1320)의 트래킹 단계(S1120b) 동안, 제1 기준전압 라인(RVL1)은 제2 기준전압(VpreS2)에서 전압 상승이 진행될 수 있다.

[0296] 제1 센싱 구동 단계(S1310)의 샘플링 단계(S1130a) 동안, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)의 전압(Vrv1)을 센싱하여 제1 센싱값을 출력할 수 있다.

[0297] 제2 센싱 구동 단계(S1320)의 샘플링 단계(S1130b) 동안, 아날로그 디지털 컨버터(ADC)는 제1 기준전압 라인(RVL1)의 전압(Vrv1)을 센싱하여 제2 센싱값을 출력할 수 있다.

[0298] 도 13을 참조하면, 제1 센싱 구동 단계(S1310) 및 제2 센싱 구동 단계(S1320) 이후, 동시 센싱 단계(S1330) 및 동시 보상 처리 단계(S1340)가 진행될 수 있다.

[0299] 동시 센싱 단계(S1330)에서, 유기발광표시장치(100)는, 제1 센싱 구동 단계(S1310)에서 얻어진 제1 센싱값과 제2 센싱 구동 단계(S1320)에서 얻어진 제2 센싱값을 토대로, 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도 및 문턱전압을 동시에 센싱할 수 있다. 이러한 동시 센싱은 전술한 바와 같이 연립 방정식의 해를 구하는 방식으로 진행될 수 있다.

[0300] 동시 센싱 단계(S1330)에서, 유기발광표시장치(100)는, 제1 서브픽셀(SP1) 내 구동 트랜지스터(DRT)의 이동도 및 문턱전압 각각의 보상값을 산출하여 메모리(MEM)에 저장해둘 수 있다.

[0301] 동시 보상 처리 단계(S1340)에서, 유기발광표시장치(100)는, 구동 트랜지스터(DRT)의 이동도 및 문턱전압 각각의 보상값을 토대로, 제1 서브픽셀(SP1)에 공급될 영상 구동용 데이터 전압의 게인 및 오프셋을 변경하여 제1 데이터 라인(DL1)으로 공급할 수 있다.

[0302] 영상 구동용 데이터 전압의 게인 및 오프셋은 제1 서브픽셀(SP1)에 포함된 구동 트랜지스터(DRT)의 이동도(μ) 및 문턱전압(Vth)의 변화에 따라 달라질 수 있다.

[0303] 이상에서 전술한 진보상 실시간 센싱(ARTS)을 위한 구동방법을 제공하는 구동회로(111)를 간략하게 설명한다.

[0304] 도 14는 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS)을 위한 구동회로(111)를 나타낸 도면이다.

[0305] 도 14를 참조하면, 본 발명의 실시예들에 따른 유기발광표시장치(100)의 진보된 실시간 센싱(ARTS)을 위한 구동회로(111)는, 다수의 서브픽셀(SP) 중 임의의 제1 서브픽셀(SP1)에 포함된 제1 트랜지스터(T1)의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 데이터 라인(DL1)으로 센싱 구동용 데이터 전압(Vdata_sen)을 공급하는 데이터 구동회로(120)와, 제1 서브픽셀(SP1)에 포함된 제2 트랜지스터(T2)의 드레인 노드 또는 소스 노드에 전기적으로 연결된 제1 기준전압 라인(RVL1)으로 센싱 구동용 기준전압(VpreS)을 공급하는 기준전압 공급회로(1400)를 포함할 수 있다.

[0306] 기준전압 공급회로(1400)는 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 동안, 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)을 공급할 수 있다.

[0307] 데이터 구동회로(120)는, 제1 센싱 구동 기간(SDP1) 중 초기화 기간(S1110a) 동안, 제1 데이터 라인(DL1)으로 제1 센싱 구동용 데이터 전압(Vdata_sen1)을 공급할 수 있다.

[0308] 기준전압 공급회로(1400)는 제1 센싱 구동 기간(SDP1)과 다른 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 제1 기준전압 라인(RVL1)으로 제1 기준전압(VpreS1)과 다른 제2 기준전압(VpreS2)을 공급할 수 있다.

[0309] 데이터 구동회로(120)는, 제2 센싱 구동 기간(SDP2) 중 초기화 기간(S1110b) 동안, 제1 데이터 라인(DL1)으로 제1 센싱 구동용 데이터 전압(Vdata_sen1)과 동일한 제2 센싱 구동용 데이터 전압(Vdata_sen2)을 공급할 수 있다.

[0310] 이상에 전술한 본 발명의 실시예들에 의하면, 센싱에 필요한 시간을 줄어주면서도 정확한 센싱 및 보상을 가능하게 하는 구동회로(111), 유기발광표시장치(100) 및 구동방법을 제공하는 효과가 있다.

[0311] 또한, 본 발명의 실시예들에 의하면, 영상 구동 중 트랜지스터의 문턱전압을 실시간으로 센싱할 수 있는 구동회로(111), 유기발광표시장치(100) 및 구동방법을 제공하는 효과가 있다.

[0312] 또한, 본 발명의 실시예들에 의하면, 영상 구동 중 트랜지스터의 문턱전압과 이동도를 동시에 실시간으로 센싱할 수 있는 구동회로(111), 유기발광표시장치(100) 및 구동방법을 제공하는 효과가 있다.

[0313] 또한, 본 발명의 실시예들에 의하면, 영상 구동 중에 문턱전압 변화를 즉각적으로 보상해줄 수 있고, 동일한 센싱 구동 과정에서 문턱전압과 이동도를 동시에 센싱함으로써, 센싱 구동 과정에 걸리는 시간이나 횟수를 줄여줄 수 있는 효과가 있다.

[0314] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0315] 100: 유기발광표시장치

110: 표시패널

120: 데이터 구동회로

130: 게이트 구동회로

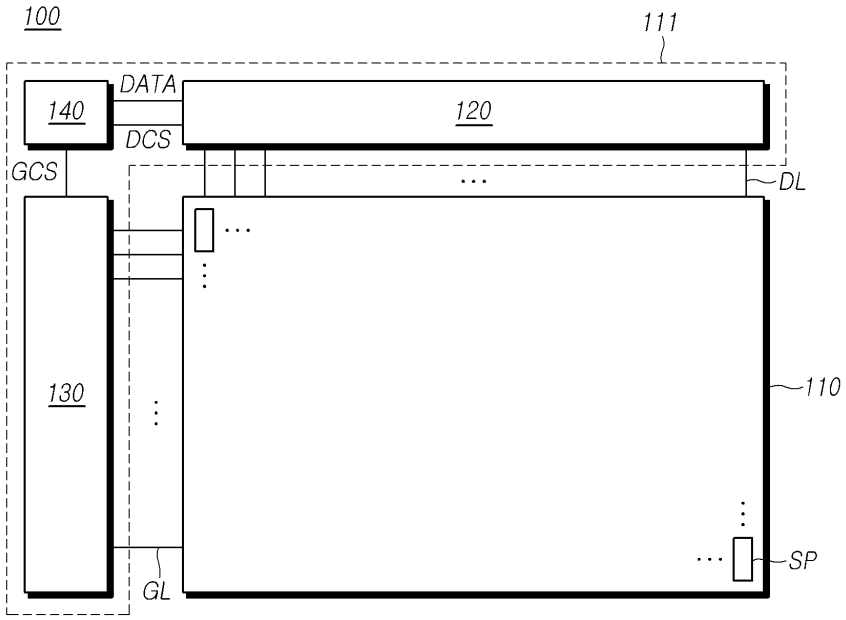
140: 컨트롤러

410: 센싱회로

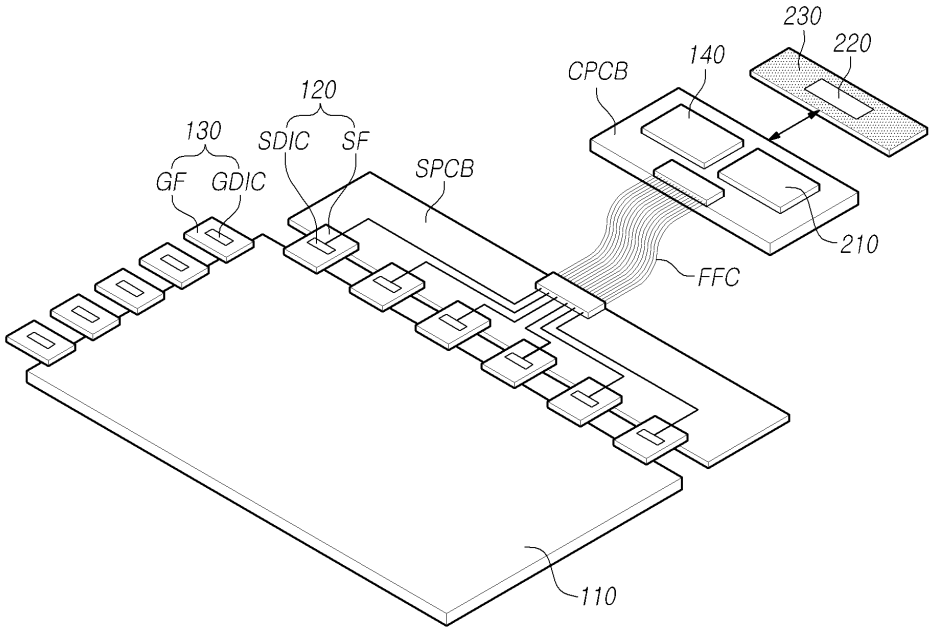
1400: 기준전압 공급회로

도면

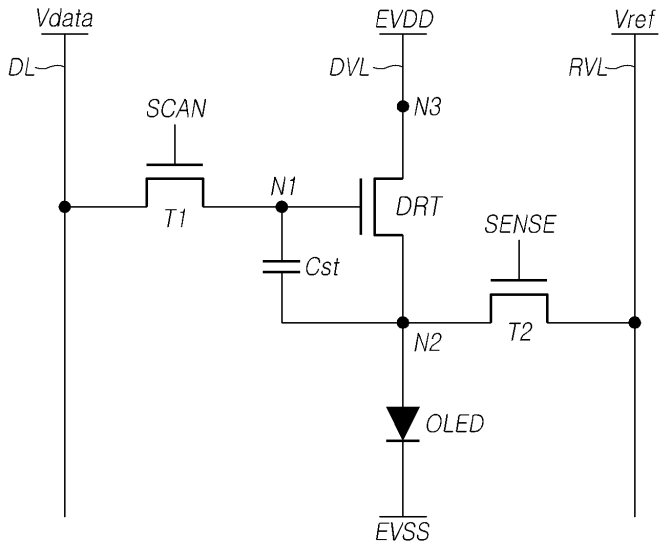
도면1


100
111
140
DATA
DCS
120
GCS
DL
130
110
SP
GL

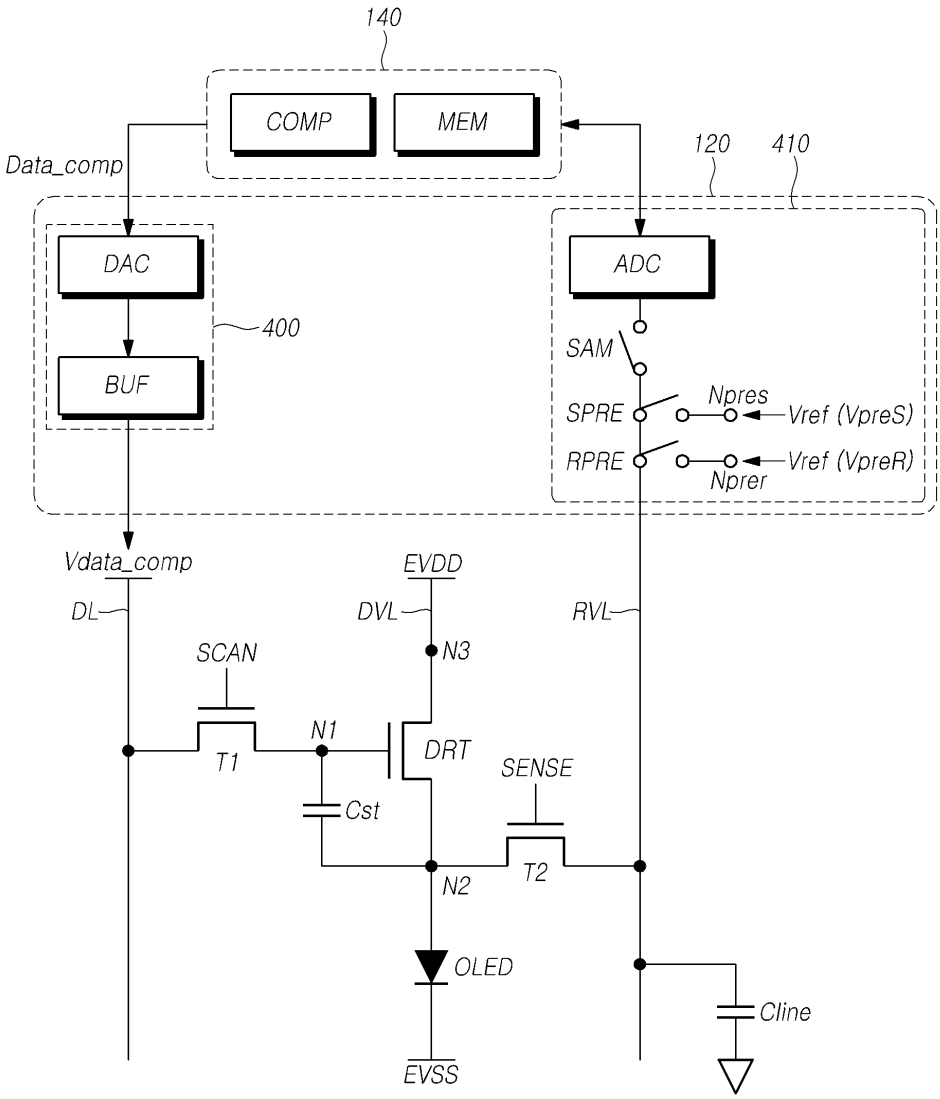
도면2


230
220
CPCB
140
120
130
SDIC
SF
GF
GDIC
SPCB
210
FFC
110

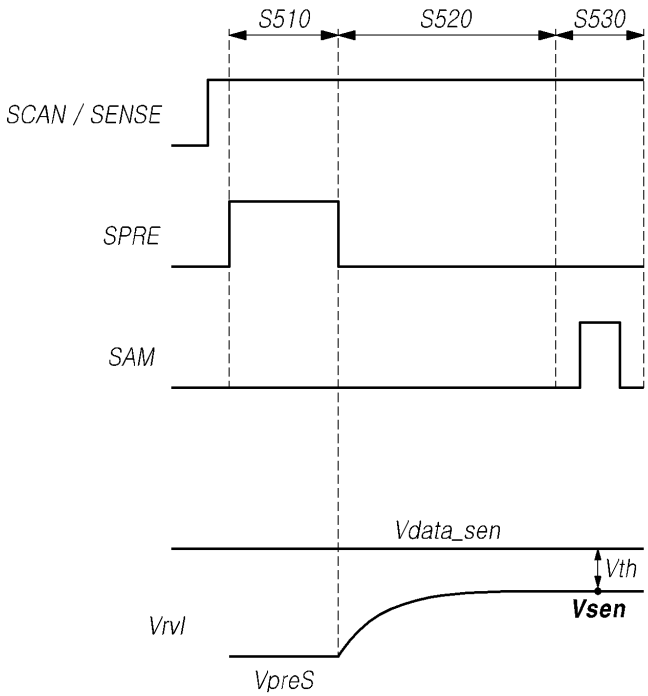
도면3


Vdata
DL
EVDD
DVL
Vref
RVL
SCAN
N3
N1
T1
DRT
SENSE
Cst
N2
T2
OLED
EVSS

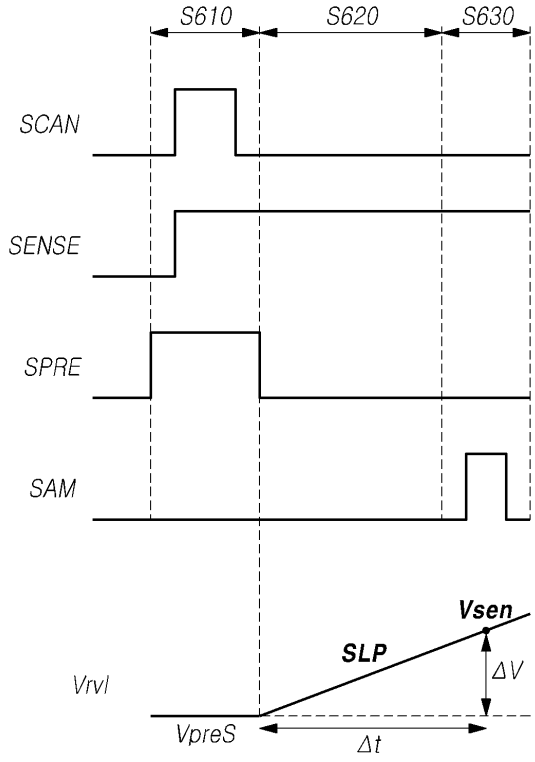
도면4


140
COMP
MEM
Data_comp
120
410
DAC
BUF
400
ADC
SAM
SPRE
Npres
Vref (VpreS)
RPRE
Vref (VpreR)
Nprer
Vdata_comp
DL
EVDD
DVL
RVL
SCAN
N3
N1
T1
DRT
SENSE
Cst
T2
N2
OLED
Cline
EVSS

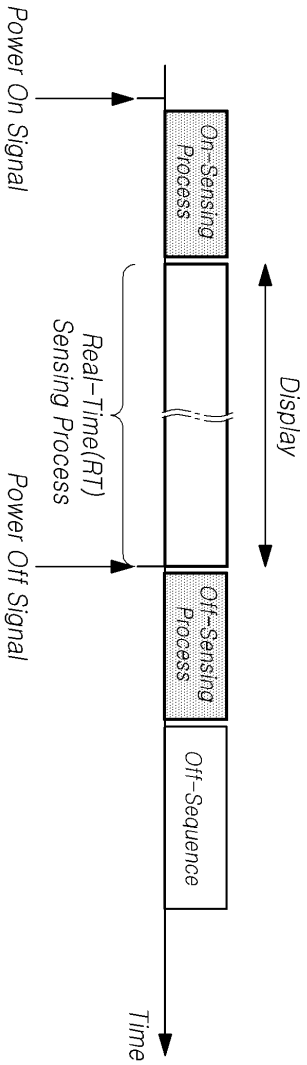
도면5


S510
S520
S530
SCAN / SENSE
SPRE
SAM
Vdata_sen
Vth
Vsen
Vrvl
VpreS

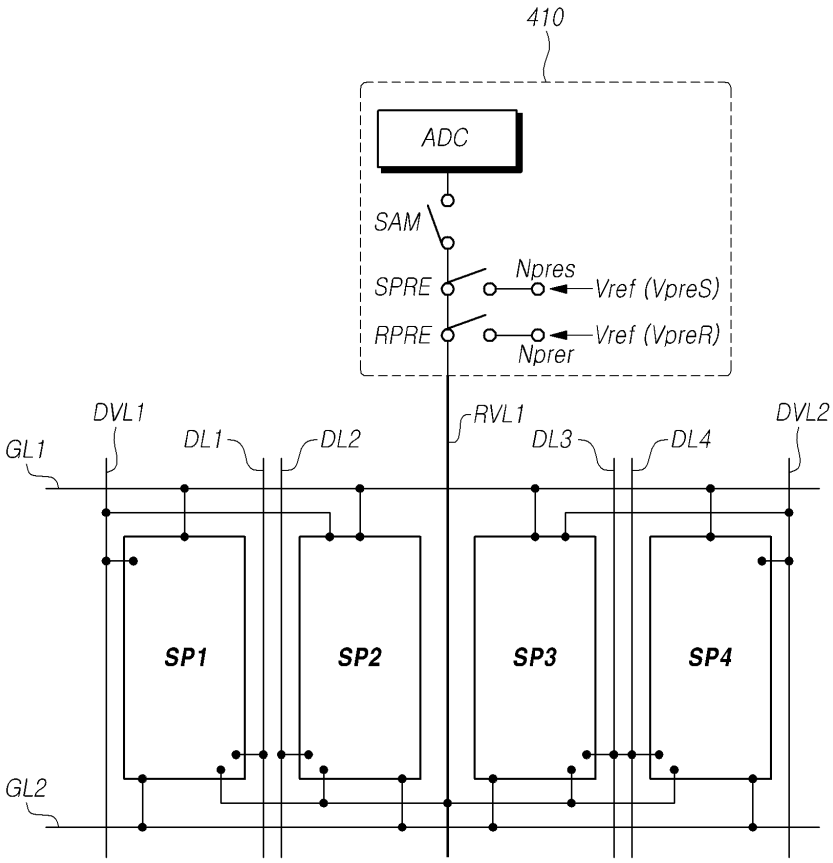
도면6


S610
S620
S630
SCAN
SENSE
SPRE
SAM
Vsen
SLP
ΔV
Vrvl
VpreS
Δt

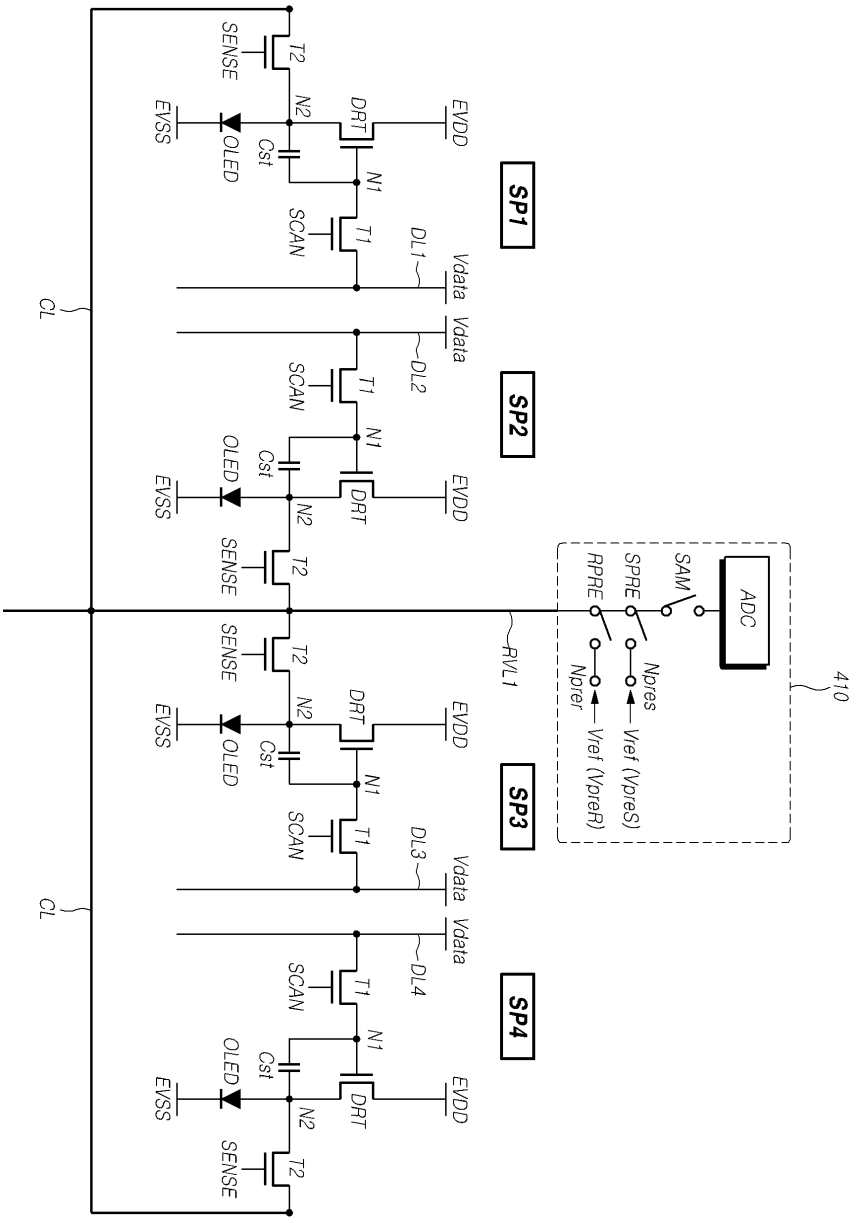
도면7


Power On Signal
On-Sensing Process
Real-Time(RT) Sensing Process
Display
Power Off Signal
Off-Sensing Process
Off-Sequence
Time

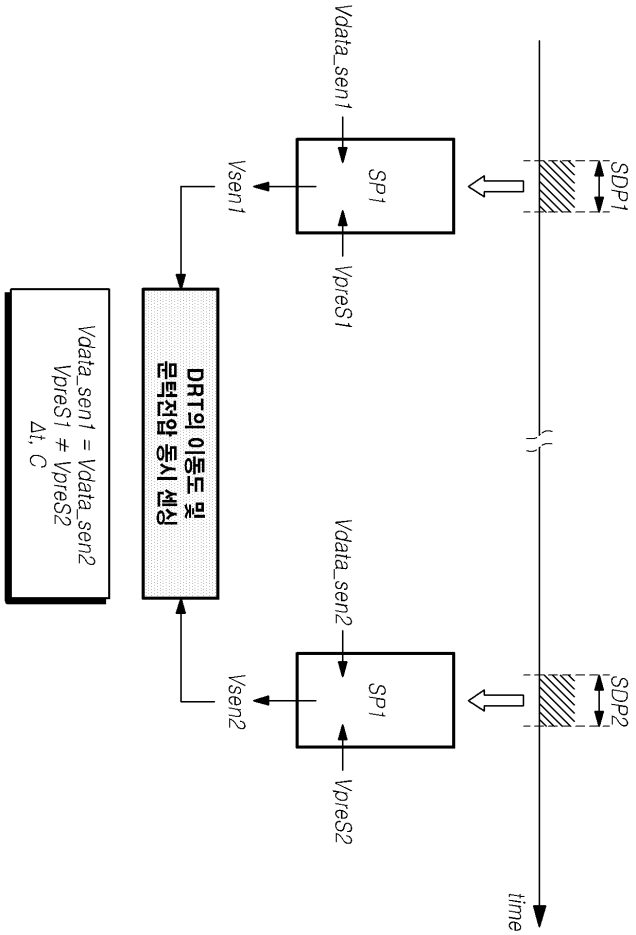
도면8


410
ADC
SAM
SPRE
Npres
Vref (VpreS)
RPRE
Vref (VpreR)
Nprer
DVL1
DL1
DL2
RVL1
DL3
DL4
DVL2
GL1
GL2
SP1
SP2
SP3
SP4

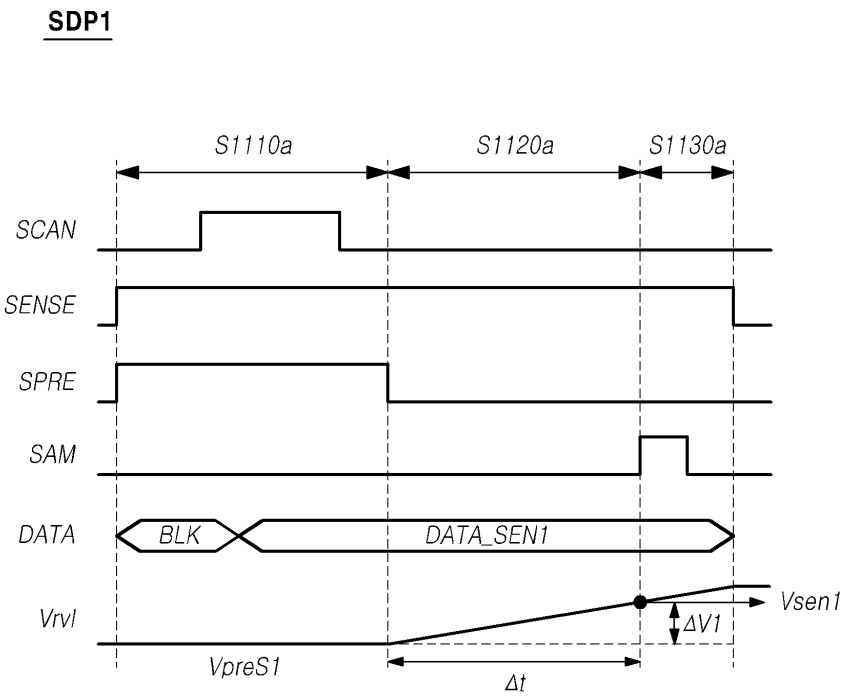
도면9


SP1
SP2
SP3
SP4
CL
CL
RVL1
DL1
DL2
DL3
DL4
Vdata
SCAN
SENSE
EVSS
EVDD
OLED
Cst
DRT
N1
N2
T1
T2
SAM
SPRE
RPRE
ADC
Npres
Npre
Vref (VpreS)
Vref (VpreR)
410

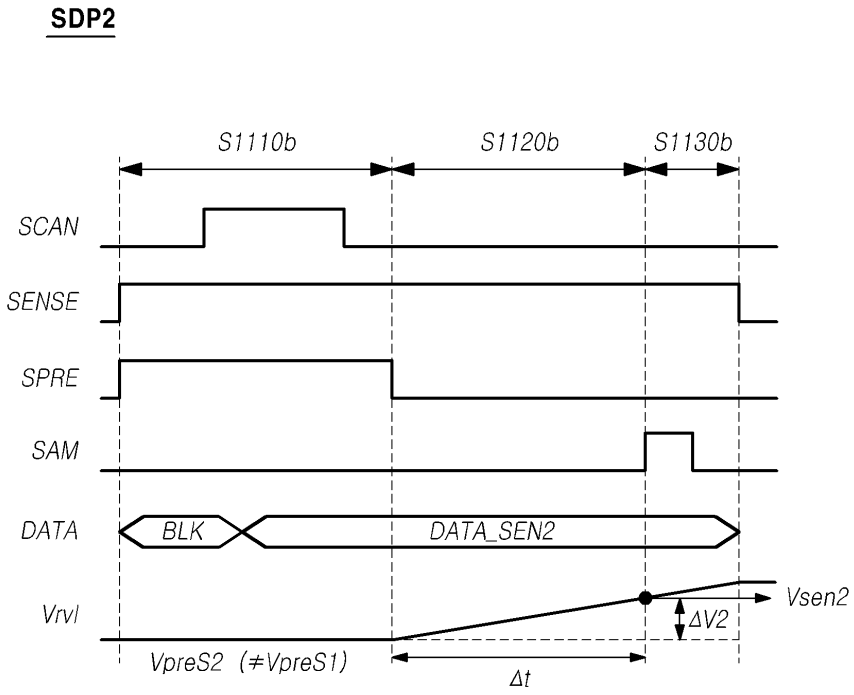
도면10


Vdata_sen1
Vsen1
SP1
SDP1
VpreS1
Vdata_sen1 = Vdata_sen2
VpreS1 ≠ VpreS2
Δt, C
DRT의 이동도 및
문턱전압 동시 센싱
Vdata_sen2
Vsen2
SP1
SDP2
VpreS2
time

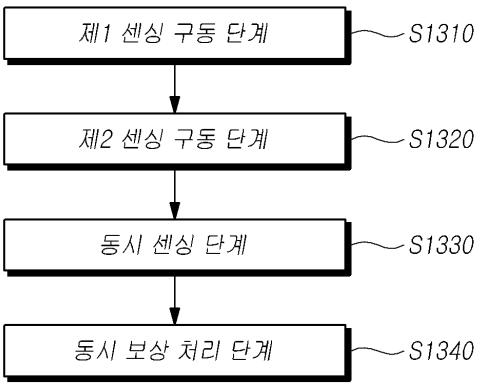
도면11


SDP1
S1110a
S1120a
S1130a
SCAN
SENSE
SPRE
SAM
DATA
BLK
DATA_SEN1
Vrvl
Vsen1
ΔV1
VpreS1
Δt

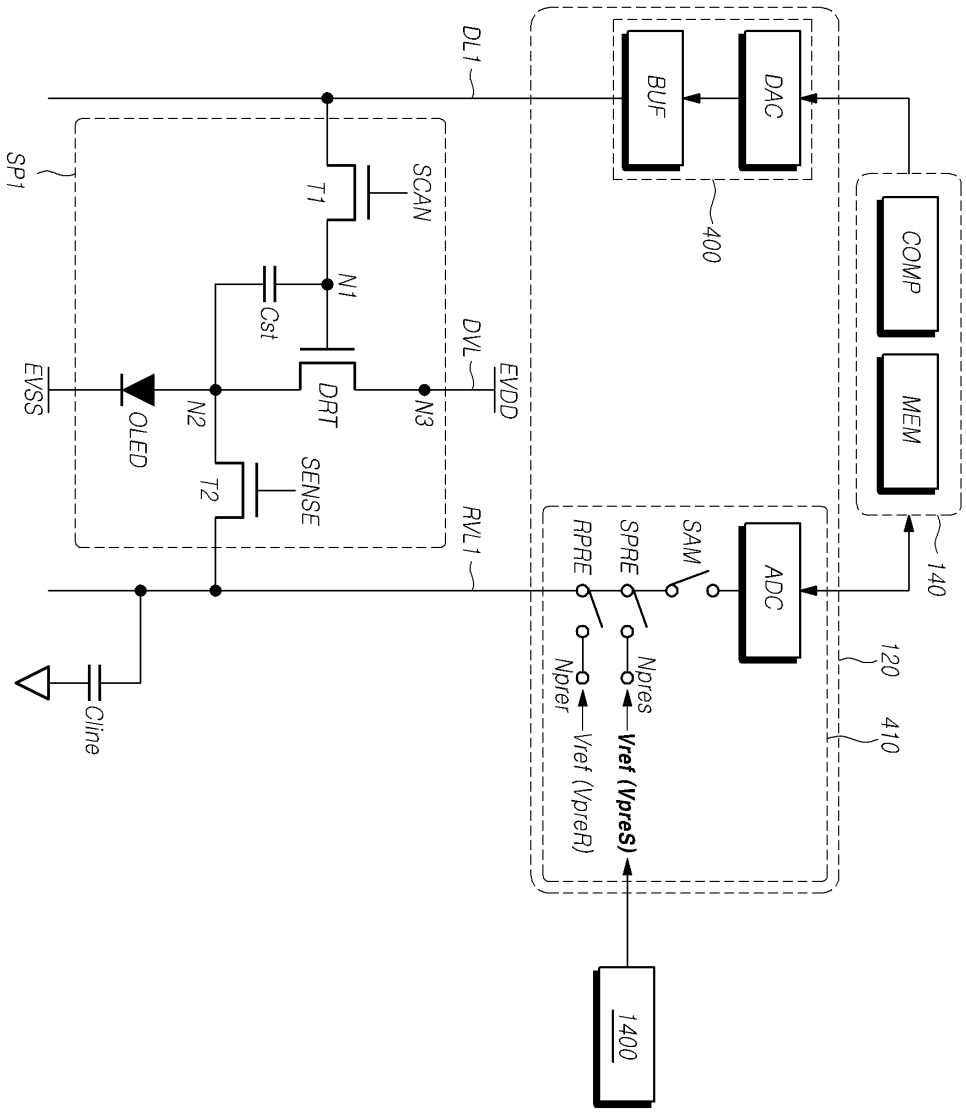
도면12


SDP2
S1110b
S1120b
S1130b
SCAN
SENSE
SPRE
SAM
DATA
BLK
DATA_SEN2
Vrvl
Vsen2
ΔV2
VpreS2 (≠VpreS1)
Δt

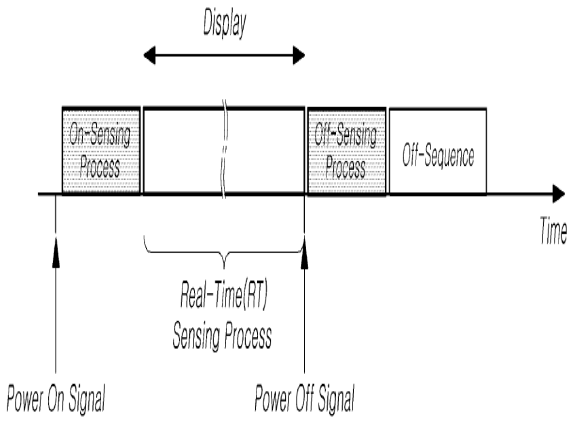
도면13


제1 센싱 구동 단계
S1310
제2 센싱 구동 단계
S1320
동시 센싱 단계
S1330
동시 보상 처리 단계
S1340

도면14


DL1
SP1
SCAN
T1
N1
Cst
DVL
EVDD
EVSS
OLED
N2
DRT
N3
T2
SENSE
RVL1
Cline
BUF
DAC
400
COMP
MEM
140
SAM
SPRE
RPRE
ADC
Npres
Nprer
Vref (VpreS)
Vref (VpreR)
120
410
1400

专利名称(译)	驱动电路，有机发光显示装置及其驱动方法		
公开(公告)号	KR1020200032508A	公开(公告)日	2020-03-26
申请号	KR1020180111609	申请日	2018-09-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	박상현		
发明人	박상현		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/043 G09G2300/0828 G09G2310/061 G09G2320/0233 G09G2320/045 G09G2330/028		
外部链接	Espacenet		

摘要(译)

本发明的实施例涉及一种驱动电路,有机发光显示装置和驱动方法,并且更具体地,涉及一种能够在驱动图像的同时实时地并且进一步同时地感测晶体管的阈值电压的驱动电路。 实时感测阈值电压和迁移率的有机发光显示装置和驱动方法。 根据本发明的实施例,可以在驱动图像的同时立即补偿阈值电压的变化,并且可以通过同时感测阈值电压和迁移率来减少感测驱动过程所需的时间或次数。 相同的感应驱动过程。