



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0062988
(43) 공개일자 2019년06월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0161713

(22) 출원일자 2017년11월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

조성학

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인로알

전체 청구항 수 : 총 8 항

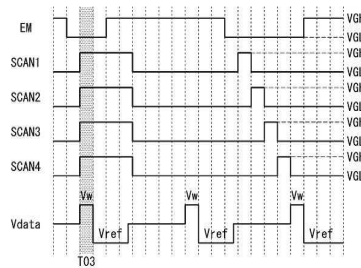
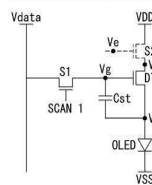
(54) 발명의 명칭 전계 발광 표시장치

(57) 요약

본 발명은 전계 발광 표시장치에 관한 것으로, 이 표시장치의 데이터 전압이 소정의 제1 전압으로 상승된 후, 제2 전압으로 변하여 픽셀 회로를 초기화한다. 따라서, 초기화 전압이 인가되는 배선과, 이 배선에 연결된 트랜지스터 없이 픽셀들이 초기화될 수 있다.

대표도 - 도7

초기화 : data 전압 상승(T03)



(52) CPC특허분류
G09G 2300/0842 (2013.01)

명세서

청구범위

청구항 1

데이터 라인들과 게이트 라인들이 교차되고 다수의 서브 픽셀들이 배치된 표시패널;
 데이터 신호를 상기 데이터 라인들에 공급하는 데이터 구동부; 및
 스캔 신호와 발광 제어 신호게이트 신호를 게이트 라인들에 공급하는 게이트 구동부를 구비하고,
 상기 서브 픽셀들 각각은 픽셀 회로를 포함하고,
 상기 픽셀 회로는,
 발광 소자를 구동하기 위한 구동소자;
 상기 스캔 신호에 따라 상기 데이터 라인으로부터의 데이터 전압을 상기 구동 소자의 게이트에 인가하는 제1 스위치 소자;
 상기 발광 제어 신호에 따라 고전위 전압원과 상기 구동 소자의 제1 전극 사이의 전류 패스를 스위칭하는 제2 스위치 소자; 및
 상기 구동 소자의 게이트와 제2 전극 사이에 연결된 커패시터를 포함하고,
 상기 발광 소자의 애노드가 상기 구동 소자의 제2 전극에 연결되며,
 상기 픽셀 회로의 초기화 단계에서 상기 데이터 전압이 소정의 제1 전압으로 상승된 후, 상기 제1 전압 보다 낮은 제2 전압으로 변하는 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,
 상기 초기화 단계는
 상기 발광 제어 신호가 게이트 오프 전압으로 변하여 상기 제2 스위치가 턴-오프되고, 상기 스캔 신호가 상기 게이트 오프 전압인 제1 초기화 단계;
 상기 발광 제어 신호가 게이트 오프 전압으로 유지되고, 상기 스캔 신호가 게이트 온 전압으로 반전되어 상기 제1 스위치 소자가 턴-온되는 제2 초기화 단계; 및
 상기 발광 제어 신호가 게이트 오프 전압으로 유지되고, 상기 스캔 신호가 상기 게이트 온 전압으로 유지되는 제3 초기화 단계를 포함하고,
 상기 데이터 전압이 상기 제2 초기화 단계에서 상기 제1 전압으로 상승하고 상기 제3 초기화 단계에서 상기 제2 전압으로 낮아지는 전계 발광 표시장치.

청구항 3

제 1 항에 있어서,
 상기 발광 소자는 상기 제1 초기화 단계에서 턴-오프된 후 상기 제2 초기화 단계에서 턴-온된 다음 상기 제3 초기화 단계에서 턴-오프되는 전계 발광 표시장치.

청구항 4

제 3 항에 있어서,
 상기 제1 전압이 상기 발광 소자가 턴-온되는 전압으로 설정된 전계 발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 제2 전압이 상기 구동 소자의 문턱 전압이 센싱될 때 상기 발광 소자의 애노드 전압이 상기 발광 소자의 문턱 전압을 넘지 않는 전압으로 설정된 전계 발광 표시장치.

청구항 6

제 2 항에 있어서,

상기 픽셀 회로는,

상기 초기화 단계에서 초기화된 후, 상기 구동 소자의 문턱 전압 센싱 단계, 홀딩 단계, 데이터 기입 단계 및 발광 단계를 수행하고,

상기 구동 소자의 문턱 전압 센싱 단계에서 상기 발광 제어 신호가 상기 게이트 온 전압으로 반전되고 상기 스캔 신호가 상기 게이트 온 전압으로 유지되고,

상기 홀딩 단계에서 상기 발광 제어 신호가 상기 게이트 온 전압으로 유지되고 상기 스캔 신호가 상기 게이트 오프 전압으로 반전되는 전계 발광 표시장치.

청구항 7

제 5 항에 있어서,

상기 데이터 기입 단계에서 상기 발광 제어 신호가 상기 게이트 오프 전압으로 반전되고 상기 스캔 신호가 순차적으로 시프트되는 상기 게이트 온 전압의 펄스로 발생되고,

상기 발광 단계에서 상기 발광 제어 신호가 상기 게이트 온 전압으로 반전되고 상기 스캔 신호가 상기 게이트 오프 전압으로 유지되며,

상기 데이터 기입 단계에서 상기 스캔 신호의 상기 게이트 온 전압은 상기 데이터 전압의 계조 전압에 동기되고,

상기 계조 전압은 상기 제1 전압과 상기 제2 전압 사이의 전압인 전계 발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 표시패널의 화면은 둘 이상의 블록들로 분할 구동되고,

상기 발광 제어 신호가 인가되는 EM 라인이 블록 내의 모든 픽셀 라인들에 공통으로 연결되고,

상기 스캔 신호가 인가되는 게이트 라인이 상기 블록 내의 픽셀 라인들 간에 분리되고 상기 블록들 간에 분리되며,

상기 EM 라인은 블록들 간에 분리되는 전계 발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 데이터 전압으로 픽셀들이 초기화되는 전계 발광 표시장치에 관한 것이다.

배경 기술

[0002] 전계 발광 표시장치는 발광층의 재료에 따라 무기 발광 표시장치와 유기 발광 표시장치로 대별된다. 액티브 매트릭스 채널(active matrix type)의 유기 발광 표시장치는 스스로 발광하는 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기 발광 표시장치의 픽셀들은 OLED와, 게이트-소스간 전압에 따라 OLED에 전류를 공급하여 OLED를 구동하는 구동소자를 포함한다. 유기 발광 표시장치의 OLED는 애노드 및 캐소드와, 이 전극들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. OLED에 전류가 흐를 때 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자가 형성되고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 구동 소자는 MOSFET(metal oxide semiconductor field effect transistor) 구조의 트랜지스터로 구현될 수 있다. 구동 소자는 모든 픽셀들 간에 그 전기적 특성이 균일하여야 하지만 공정 편차와 소자 특성 편차로 인하여 픽셀들 간에 차이가 있을 수 있고 디스플레이 구동 시간의 경과에 따라 변할 수 있다. 이러한 구동 소자의 전기적 특성 편차를 보상하기 위해, 전계 발광 표시장치에 내부 보상 방법과 외부 보상 방법이 적용될 수 있다. 내부 보상 방법은 구동 소자의 전기적 특성에 따라 변하는 구동 소자의 문턱 전압(V_{th})을 샘플링하고 그 문턱 전압(V_{th}) 만큼 데이터 전압을 보상한다. 외부 보상 방법은 구동 소자의 전기적 특성에 따라 변하는 픽셀의 전압을 센싱하고, 센싱된 전압을 바탕으로 외부 회로에서 입력 영상의 데이터를 변조함으로써 픽셀들 간 구동 소자의 전기적 특성 편차를 보상한다.

발명의 내용

해결하려는 과제

[0005] 유기 발광 표시장치의 픽셀 회로는 구동 소자의 문턱 전압을 센싱하기 전에 OLED의 애노드를 초기화하기 위하여 별도의 트랜지스터, 이 트랜지스터를 제어하기 위한 신호가 인가되는 배선, 초기화 전압을 인가하는 배선 등을 필요로 한다. 이로 인하여, 픽셀의 회로 면적이 커져 고해상도, 고 PPI(Pixel Per Inch)의 픽셀 설계에 어려움이 많다.

[0006] 본 발명은 초기화 전압 배선과 이에 연결된 트랜지스터 없이 픽셀들을 초기화할 수 있는 전계 발광 표시장치를 제공한다.

과제의 해결 수단

[0007] 본 발명의 전계 발광 표시장치는 데이터 라인들과 게이트 라인들이 교차되고 다수의 서브 픽셀들이 배치된 표시패널, 데이터 신호를 상기 데이터 라인들에 공급하는 데이터 구동부, 및 스캔 신호와 발광 제어 신호를 게이트 라인들에 공급하는 게이트 구동부를 구비한다.

[0008] 상기 서브 픽셀들 각각은 픽셀 회로를 포함한다.

[0009] 상기 픽셀 회로는 발광 소자를 구동하기 위한 구동소자, 상기 스캔 신호에 따라 상기 데이터 라인으로부터의 데이터 전압을 상기 구동 소자의 게이트에 인가하는 제1 스위치 소자, 상기 발광 제어 신호에 따라 고전위 전압원과 상기 구동 소자의 제1 전극 사이의 전류 패스를 스위칭하는 제2 스위치 소자, 및 상기 구동 소자의 게이트와 제2 전극 사이에 연결된 커패시터를 포함한다.

[0010] 상기 발광 소자의 애노드가 상기 구동 소자의 제2 전극에 연결된다.

[0011] 상기 픽셀 회로의 초기화 단계에서 상기 데이터 전압이 소정의 제1 전압으로 상승된 후, 상기 제1 전압 보다 낮은 제2 전압으로 변한다.

[0012] 본 발명은 데이터 전압을 사용하여 픽셀을 초기화하기 위하여, 상기 데이터 전압을 적정 전압으로 설정된 제1 전압으로 상승시켜 OLED의 애노드 전압을 OLED 문턱 전압(V_{th})를 넘도록 상승시키는 단계, 애노드 전압 상승으로 OLED로 흐르는 전류가 발생하여 이전 애노드 전압에 무관하게 커패시터(Cst) 양단에 균일하게 전압이 충전되게 하는 단계, 데이터 전압을 제2 전압으로 하강하여 애노드 전압을 일정 전압 이하로 낮추는 단계로 데이터 전압을 제어한다.

발명의 효과

[0013] 본 발명은 데이터 전압을 이용하여 초기화 전압이 인가되는 배선과, 이 배선에 연결된 트랜지스터 없이 픽셀들을 초기화할 수 있다.

[0014] 본 발명은 회로 구성이 단순하고 작은 내부 보상 회로를 포함한 픽셀 회로를 구현할 수 있으므로 고해상도, 고 PPI(Pixel Per Inch)의 픽셀 설계에 유리하다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 실시예에 따른 전계 발광 표시장치를 보여 주는 블록도이다.

도 2는 도 1에 도시된 표시장치의 1 프레임 기간을 보여 주는 도면이다.

도 3은 1 블록에 포함된 픽셀 회로를 보여 주는 회로도이다.

도 4는 도 3에 도시된 픽셀들의 구동 방법을 보여 주는 파형도이다.

도 5 내지 도 14는 본 발명의 실시예에 따른 픽셀 회로의 동작을 단계적으로 보여 주는 도면들이다.

도 15는 본 발명의 시뮬레이션 결과를 보여 주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0016] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0017] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명은 도면에 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0018] 본 명세서 상에서 언급된 "구비한다", "포함한다", "갖는다", "이루어진다" 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수로 해석될 수 있다.

[0019] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0020] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 구성요소들 간에 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 그 구성요소들 사이에 하나 이상의 다른 구성 요소가 개재될 수 있다.

[0021] 구성 요소들을 구분하기 위하여 제1, 제2 등이 사용될 수 있으나, 이 구성 요소들은 구성 요소 앞에 붙은 서수나 구성 요소 명칭으로 그 기능이나 구조가 제한되지 않는다.

[0022] 이하의 실시예들은 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하다. 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.

[0023] 본 발명의 전계 발광 표시장치에서 픽셀 회로는 구동 소자와 스위치 소자를 포함한다. 구동 소자와 스위치 소자는 n 채널 트랜지스터(NMOS)와 p 채널 트랜지스터(PMOS) 중 하나 이상의 트랜지스터로 구현될 수 있다. 표시 패널 상에서 트랜지스터는 TFT(thin film transistor)로 구현될 수 있다. 트랜지스터는 산화물 반도체 패턴을 갖는 Oxide 트랜지스터 또는, 저온 폴리 실리콘(Low Temperature Poly-Silicon, LTPS) 반도체 패턴을 갖는 LTPS 트랜지스터로 구현될 수 있다. 트랜지스터는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. 트랜지스터 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 트랜지스터에서 캐리어가 외부로 나가는 전극이다. 트랜지스터에서 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 채널 트랜지스터(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스로부터 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 채널 트랜지스터(NMOS)에서 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 채널 트랜지스터(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 채널 트랜지스터(PMOS)에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터

드레인 쪽으로 흐른다. 트랜지스터의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, 소스와 드레인은 인가 전압에 따라 변경될 수 있다. 따라서, 트랜지스터의 소스와 드레인으로 인하여 발명이 제한되지 않는다. 이하의 설명에서 트랜지스터의 소스와 드레인을 제1 및 제2 전극으로 칭하기로 한다.

- [0024] 스위치 소자들로 이용되는 트랜지스터의 게이트 신호는 게이트 온 전압(Gate On Voltage)과 게이트 오프 전압(Gate Off Voltage) 사이에서 스위칭한다. 게이트 온 전압은 트랜지스터가 턴-온(turn-on)되는 전압으로 설정되며, 게이트 오프 전압은 트랜지스터가 턴-오프(turn-off)되는 전압으로 설정된다. n 채널 트랜지스터(NMOS)의 경우에, 게이트 온 전압은 게이트 하이 전압(Gate High Voltage, VGH)이고, 게이트 오프 전압은 게이트 하이 전압(VGH) 보다 낮은 게이트 로우 전압(Gate Low Voltage, VGL)일 수 있다. p 채널 트랜지스터(PMOS)의 경우에, 게이트 온 전압은 게이트 로우 전압(VGL)이고, 게이트 오프 전압은 게이트 하이 전압(VGH)일 수 있다.
- [0025] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계 발광 표시장치는 유기 발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 본 발명의 기술적 사상은 유기 발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있다.
- [0026] 도 1 및 도 2는 본 발명의 실시예에 따른 전계 발광 표시장치와 그 구동 방법을 보여 주는 도면들이다.
- [0027] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 전계 발광 표시장치는 표시패널(100)과, 표시패널 구동회로를 포함한다.
- [0028] 표시패널(100)의 화면은 입력 영상을 표시하는 픽셀 어레이(AA)를 포함한다. 픽셀 어레이(AA)는 다수의 데이터 라인들(102), 데이터 라인들(102)과 교차되는 다수의 게이트 라인들(104), 및 매트릭스 형태로 배치되는 픽셀들을 포함한다.
- [0029] 픽셀들 각각은 컬러 구현을 위하여 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀로 나뉘어질 수 있다. 픽셀들 각각은 백색 서브 픽셀을 더 포함할 수 있다. 서브 픽셀들(101) 각각은 도 3과 같은 픽셀 회로를 포함한다. 픽셀 회로는 도 2에 도시된 바와 같이 초기화된 후, Vth 센싱(sensing) 및 홀딩(holding) 단계를 거쳐, 데이터 기입 단계 및 발광 단계 동작한다. 픽셀 데이터는 어드레싱된 픽셀에 기입된다.
- [0030] 표시패널(100) 상에 터치 센서들이 배치될 수 있다. 터치 입력은 별도의 터치 센서들을 이용하여 센싱되거나 픽셀들을 통해 센싱될 수 있다. 터치 센서들은 온-셀(On-cell type) 또는 애드 온 채널(Add on type)으로 표시패널의 화면 상에 배치되거나 픽셀 어레이에 내장되는 인-셀(In-cell type) 터치 센서들로 구현될 수 있다.
- [0031] 표시패널 구동회로(110, 120)는 데이터 구동부(110)와 게이트 구동부(120)를 구비한다. 데이터 구동부(110)와 데이터 라인들(102) 사이에 도시되지 않은 디멀티플렉서(Demultiplexer, DEMUX)가 배치될 수 있다.
- [0032] 표시패널 구동회로(110, 120)는 타이밍 컨트롤러(Timing controller, TCON)(130)의 제어 하에 표시패널(100)의 픽셀 라인을 어드레싱(addressing)하여 픽셀들에 입력 영상의 데이터를 기입하고 픽셀들을 발광시킨다. 표시패널 구동회로(110, 120)는 터치 센서들을 구동하기 위한 터치 센서 구동부를 더 구비할 수 있다. 터치 센서 구동부는 도 1에서 생략되어 있다. 모바일 기기나 웨어러블 기기에서 데이터 구동부(110), 타이밍 컨트롤러(130) 등이 하나의 집적 회로에 집적될 수 있다.
- [0033] 데이터 구동부(110)는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)를 이용하여 매프레임 기간마다 타이밍 컨트롤러(130)로부터 수신되는 입력 영상의 디지털 데이터를 감마 보상 전압으로 변환하여 데이터 신호의 전압(이하, “데이터 전압”이라 함)을 출력한다. 데이터 전압은 데이터 라인(102)을 통해 픽셀들에 인가된다. 디멀티플렉서는 다수의 스위치 소자들을 이용하여 데이터 구동부(110)와 데이터 라인들(102) 사이에 배치되어 데이터 구동부(110)로부터 출력되는 데이터 전압을 데이터 라인들(102)로 분배한다. 디멀티플렉서에 의해 데이터 구동부(110)의 한 채널이 다수의 데이터 라인들로 분배되기 때문에 데이터 라인들(102)의 개수가 감소될 수 있다.
- [0034] 게이트 구동부(120)는 액티브 영역의 트랜지스터 어레이와 함께 표시패널(100) 상의 베젤(bezel) 영역 상에 직접 형성되는 GIP(Gate in panel) 회로로 구현될 수 있다. 게이트 구동부(120)는 타이밍 컨트롤러(130)의 제어 하에 게이트 신호를 게이트 라인들(104)로 출력한다. 게이트 구동부(120)는 시프트 레지스터(Shift register)를 이용하여 게이트 신호를 시프트시킴으로써 그 신호들을 게이트 라인들(104)에 순차적으로 공급할 수 있다. 게이트 신호는 도 4에 도시된 바와 같이 스캔 신호(SCAN1~SCAN4)와 발광 제어 신호(이하, “EM 신호”라 함)를 포함할 수 있다. 도 2에서 “EM ON”은 픽셀 회로의 제2 스위치 소자(S2)가 게이트 온 전압(VGH)의 EM 신호(EM)에 따라 턴-온(turn-on)되어 VDD와 OLED 사이에 전류 패스가 형성된 상태를 의미한다. “EM OFF”는 픽셀

회로의 제2 스위치 소자(S2)가 게이트 오프 전압(VGL)의 EM 신호(EM)에 따라 턴-오프(turn-off)되어 VDD와 OLED 사이에 전류 패스가 차단된 비발광 상태를 의미한다.

- [0035] 타이밍 콘트롤러(130)는 도시하지 않은 호스트 시스템으로부터 입력 영상의 디지털 비디오 데이터(DATA)와, 그와 동기되는 타이밍 신호를 수신한다. 타이밍 신호는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 클럭 신호(DCLK) 및 데이터 인에이블신호(DE) 등을 포함한다.
- [0036] 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, 개인용 컴퓨터(PC), 홈 시어터 시스템, 모바일 기기, 웨어러블 기기 중 어느 하나일 수 있다.
- [0037] 타이밍 콘트롤러(130)는 호스트 시스템으로부터 수신된 타이밍 신호(Vsync, Hsync, DE)를 바탕으로 데이터 구동부(110)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호, 디멀티플렉서의 동작 타이밍을 제어하기 위한 스위치 제어신호, 게이트 구동부(120)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호를 발생하여 표시 패널 구동회로(110, 120)의 동작 타이밍을 제어할 수 있다. 타이밍 콘트롤러(130)로부터 출력된 게이트 타이밍 제어신호의 전압 레벨은 도시하지 않은 레벨 시프터(Level shifter)를 통해 게이트 온 전압과 게이트 오프 전압으로 변환되어 게이트 구동부(120)에 공급될 수 있다. 레벨 시프터는 게이트 타이밍 제어신호의 로우 레벨 전압(low level voltage)을 게이트 로우 전압(VGL)으로 변환하고, 게이트 타이밍 제어신호의 하이 레벨 전압(high level voltage)을 게이트 하이 전압(VGH)으로 변환한다.
- [0038] 본 발명의 표시장치는 도 2에 도시된 바와 같이 화면을 다수의 블록들로 분할 구동될 수 있다. 도 3은 1 블록에 포함된 픽셀 회로를 간략하게 보여 주는 회로도이다. 도 3의 예는 하나의 블록에 네 개의 픽셀 라인들(L1~L4)이 배치되었으나 이에 한정되지 않는다. 블록 각각에 두 개 이상의 픽셀 라인이 배치될 수 있다. 도 4는 도 3에 도시된 픽셀들의 구동 방법을 보여 주는 파형도이다.
- [0039] 도 2 내지 도 4를 참조하면, 표시패널 구동회로(110, 120)는 적어도 둘 이상의 블록들(BL1~BL5)로 분할될 수 있다. 블록들(BL1~BL5)은 둘 이상의 픽셀 라인들(L1~L4)을 포함한다. 픽셀 라인들(L1~L4) 각각은 게이트 라인 방향을 따라 배열된 픽셀들을 포함한다. 1 픽셀 라인의 픽셀들은 스캔 신호가 인가되는 게이트 라인을 공유하여 이 게이트 라인으로부터의 스캔 신호에 따라 동시에 어드레싱되어 픽셀 데이터의 데이터 전압을 공급받는다.
- [0040] 블록들(BL1~BL5) 내에서 스캔 신호가 순차적으로 인가될 수 있도록 게이트 라인(104)이 1 픽셀 라인씩 분리되어 있다. 블록들(BL1~BL5) 간에도 게이트 라인(104)이 분리된다. 반면에, 블록들(BL1~BL5) 내의 모든 픽셀들은 도 3에 도시된 바와 같이 EM 신호(EM)가 인가되는 EM 라인(103)을 공유한다. EM 라인(103)이 블록 내에서 모든 픽셀들에 연결되기 때문에 EM 라인(103)의 개수가 대폭 감소된다. EM 라인(103)은 블록 단위로 발광 타이밍이 시프트될 수 있도록 블록들(BL1~BL5) 간에 분리된다.
- [0041] 스캔 신호는 블록 단위로 구분되지 않고 1 픽셀 라인 단위로 구분되어 1 픽셀 라인씩 시프트되면서 게이트 라인들(104)에 순차적으로 공급되어 픽셀 데이터가 기입된 픽셀 라인을 1 라인씩 어드레싱한다.
- [0042] EM 신호는 블록 내의 픽셀 라인들이 모두 어드레싱된 후, 그 블록 내의 모든 픽셀들에 동시에 공급된다. 블록들(BL1~BL5) 간에 EM 신호가 시프트될 수 있다. 예를 들어, 제1 블록(BL1)에 1 라인씩 픽셀들이 순차적으로 어드레싱되어 픽셀 데이터가 픽셀들에 기입된 후, 제1 블록(BL1)에 포함된 픽셀들에 제1 EM 신호가 동시에 인가된다. 이어서, 제2 블록(BL2)에 1 라인씩 픽셀들이 순차적으로 어드레싱되어 픽셀 데이터가 픽셀들에 기입된 후, 제2 블록(BL2)에 포함된 픽셀들에 EM 신호가 동시에 인가된다. 따라서, 제1 블록(BL1)의 픽셀들이 동시에 발광된 후, 제2 블록(BL2)의 픽셀들이 동시에 발광된다.
- [0043] 픽셀 회로는 도 3에 도시된 바와 같이 OLED, 구동 소자(DT), 스위치 소자들(S1, S2) 및 커패시터(Cst)를 포함한다. 구동 소자(DT)와 스위치 소자들(S1, S2)는 도 3에서 n 채널 트랜지스터로 구현될 수 있다.
- [0044] 픽셀 회로들 각각에 데이터 전압(Vdata), 고전위 전압(VDD), 저전위 전압(VSS), 스캔 신호(SCAN1~SCAN4), 및 EM 신호(EM)가 공급된다.
- [0045] OLED는 애노드와 캐소드 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등을 포함할 수 있으나 이에 한정되지 않는다. OLED는 제2 노드(n2)를 통해 구동 소자(DT)에 연결된 애노드, VSS 전극에 연결된 캐소드를 포함한 발광 소자이다. OLED의 캐소드에 VSS 전극을 통해 저전위 전압(VSS)이 인가된다. OLED는 구동 소자(DT)의 게이트-소스간 전압(Vgs)에 따라 결정되는 전류에 의해 발광된다.

- [0046] 구동 소자(DT)는 게이트-소스간 전압(V_{gs})에 따라 OLED의 전류를 조절하여 OLED를 구동한다. 구동 소자(DT)는 제1 노드($n1$)에 연결된 게이트, 제2 스위치 소자($S2$)를 통해 고전위 전압(VDD)이 공급되는 제1 전극(또는 드레인), 및 제2 노드($n2$)를 통해 OLED의 애노드에 연결된 제2 전극(또는 소스)을 포함한다. 커패시터(Cst)는 제1 및 제2 노드($n1, n2$)를 통해 구동 소자(DT)의 게이트와 소스 사이에 연결된다.
- [0047] 제1 스위치 소자($S1$)는 스캔 신호(SCAN1~SCAN4)에 따라 턴-온(turn-on)되어 데이터 전압($Vdata$)을 제1 노드($n1$)에 연결된 구동 소자(DT)의 게이트에 공급한다. 제1 스위치 소자($S1$)는 제1 스캔 신호(SCAN1)가 인가되는 게이트 라인(104)에 연결된 게이트, 데이터 라인(102)에 연결된 제1 전극, 및 제1 노드($n1$)에 연결된 제2 전극을 포함한다.
- [0048] 제2 스위치 소자($S2$)는 EM 신호(EM)에 따라 VDD 라인(105)과 구동 소자(DT) 간의 전류 패스를 스위칭한다. 고전위 전압(VDD)은 VDD 라인(105)에 공급된다. 제2 스위치 소자($S2$)는 EM 신호(EM)가 인가되는 EM 라인(103)에 연결된 게이트, VDD 라인(105)에 연결된 제1 전극, 및 구동 소자(DT)의 제1 전극에 연결된 제2 전극을 포함한다.
- [0049] 이 픽셀 회로는 도 5 내지 도 14에 도시된 바와 같이 데이터 전압($Vdata$)으로 초기화된 후, 구동 소자(DT)의 문턱 전압을 센싱하여 내부 보상 방법으로 구동된다.
- [0050] OLED의 애노드 전압이 OLED의 문턱 전압을 넘으면 OLED에서 전류가 흐르고 커패시터(Cst)에 이전 애노드 전압과 상관없이 균일한 전압이 충전된다. 이 후 데이터 전압을 낮추면 커패시터(Cst)에 의하여 OLED의 애노드 전압이 낮아져 OLED의 애노드 전압이 균일하게 초기화 된다. 본 발명은 이러한 초기화 방법을 바탕으로 OLED를 초기화하기 위하여 데이터 라인(102)을 통해 픽셀 회로에 인가되는 데이터 전압을 적절히 조절함으로써 초기화 전압 배선과 이에 연결된 트랜지스터 없이 픽셀들을 초기화할 수 있다.
- [0051] 픽셀 회로는 초기화 단계, V_{th} 센싱(sensing) 단계, V_{th} 홀딩(holding) 단계, 데이터 기입 단계 및 발광 단계 동작한다. 초기화 단계는 OLED의 애노드 전압을 일정 전압($V_{ref}-V_{th}$) 이하로 낮춘다. 본 발명은 초기화 단계에서 데이터 전압($Vdata$)과 커패시터 커플링(Capacitor coupling)을 이용하여 OLED의 애노드 전압을 초기화한다. 초기화 단계에서 OLED의 애노드 전압을 낮게 설정하면, V_{th} 센싱 단계에서 구동 소자의 게이트 전압(V_g)이 기준 전압(V_{ref})이고 OLED의 초기 애노드 전압이 구동 소자(DT)의 V_{gs} 가 문턱전압을 넘을 정도로 낮기 때문에 구동 소자(DT)에서 전류가 발생하여 OLED의 애노드 전압이 상승된다. OLED의 애노드 전압이 $V_{ref}-V_{th}$ 에 도달되면 구동 소자(DT)는 턴-오프되기 때문에 구동 소자(DT)에서 전류가 발생하지 않고 커패시터(Cst)에 구동 소자(DT)의 문턱 전압(V_{th})이 저장된다. 초기화 단계에서 OLED의 애노드 전압을 낮추기 위하여 설정된 전압이 기준 전압(V_{ref})이다.
- [0052] V_{th} 홀딩 단계는 V_{th} 센싱 시간과 데이터 기입 단계 사이의 시간 간격이 블록들 내의 픽셀 라인들 간에 편차가 있을 수 있다. V_{th} 홀딩 단계는 이러한 편차를 줄여 블록 분할 구동 방법으로 블록 뎀(block dim)을 개선한다.
- [0053] V_{th} 홀딩 단계는 V_{th} 센싱 시간과 데이터 기입을 위한 비발광(EM OFF) 단계 사이의 시간 간격으로 블록 내의 픽셀 라인들 간 발생하는 V_{th} 센싱 단계부터 데이터 기입 단계까지의 시간 차에 의하여 발생할 수 있는 블록 뎀(block dim)을 개선하는데 도움을 줄 수 있다.
- [0054] V_{th} 센싱 단계에서 애노드 전압이 구동 소자(DT)의 문턱 전압(V_{th})에 따라 다르게 형성된다. 데이터 기입 단계에서 데이터 전압($Vdata$)이 구동 소자(DT)의 게이트와 커패시터(Cst)에 인가되면 구동 소자(DT)의 문턱 전압(V_{th})에 따라 구동 소자(DT)의 V_{gs} 가 다르게 되어 픽셀들 간 구동 소자(DT)의 편차가 보상된다. 구동 소자의 문턱 전압(V_{th})이 보상된 구동 소자(DT)의 V_{gs} 가 커패시터(Cst)에 저장되고, 발광 단계에서 구동 소자(DT)의 V_{gs} 로 OLED가 발광된다.
- [0055] 도 5 내지 도 14는 본 발명의 실시예에 따른 픽셀 회로의 동작을 단계적으로 보여 주는 도면들이다. 도 5 내지 도 14에서, " V_g "는 구동 소자(DT)의 게이트 전압, " V_d "는 구동 소자(DT)의 드레인 전압, " V_s "는 구동 소자(DT)의 소스 전압을 각각 나타낸다. 구동 소자(DT)의 소스 전압(V_s)은 OLED의 애노드 전압과 같다. 도 15에서 " V_{anode} "는 OLED의 애노드 전압이다.
- [0056] 도 5를 참조하면, T01 단계는 제2 스위치 소자($S2$)가 EM 신호(EM)의 V_{GH} 에 따라 온 상태를 유지한 상태에서 커패시터(Cst)에 충전된 이전 프레임 기간에 충전한 데이터 전압(이하, "이전 데이터 전압"이라 함)으로 구동 소자(DT)가 턴-온되어 OLED가 발광되는 기간이다. OLED는 이전 데이터 전압에 따라 결정된 구동 소자(DT)의

Vgs에 따라 발생하는 전류로 발광된다. T01 단계에서 구동 소자(DT)와 제2 스위치 소자(S2)는 턴-온(turn-on)되어 OLED에 전류를 공급한다. 반면에, T01 단계에서 스캔 신호(SCAN1~SCAN4)의 전압은 VGL을 유지하여 제1 스위치 소자(S1)는 턴-오프(turn-off)된다.

- [0057] T01 단계에서, 픽셀 회로의 주요 노드 전압은 $V_e = V_{GH}$, $V_d = V_{DD}$ 이고, V_g 와 V_s 는 이전 데이터 전압(V_{data})에 따라 달라진다.
- [0058] 도 6 내지 도 8은 픽셀 회로의 초기화 단계(T02~T04)이다. 초기화 단계(T02~T04) 동안, EM 신호(EM)는 VGL로 반전되어 제2 스위치 소자(T2)가 턴-오프된다. 초기화 단계(T02~T04)은 EM 신호(EM)가 VGL로 반전되는 제1 초기화 단계(T02), 데이터 전압(V_{data})이 최상위 계조 전압(V_w)까지 높아지는 제2 초기화 단계(T03), 및 데이터 전압(V_{data})이 소정의 기준 전압(V_{ref})까지 낮아지는 제3 초기화 단계(T04)으로 나뉘어진다.
- [0059] 도 6을 참조하면, T02 단계는 EM 신호(EM)가 VGL로 반전되고 스캔 신호(SCAN1~SCAN4)가 VGL로 유지되는 제1 초기화 단계다. T02 단계에서 제1 스위치 소자(S1)는 오프 상태를 유지한다. T02 단계에서, 데이터 전압(V_{data})은 이전 데이터 전압을 유지한다. 제2 스위치 소자(S2)는 EM 신호(EM)의 VGL에 따라 턴-오프되어 OLED로 흐르는 전류 패스를 차단한다. 따라서, T02 단계에서 OLED가 턴-오프되어 발광되지 않는다.
- [0060] T02 단계에서, 픽셀 회로의 주요 노드 전압은 $V_e = V_{GL}$ 이고, V_d 와 V_s 는 OLED의 문턱 전압(V_{th})으로 변한다. 그리고 V_g 는 이전 데이터 전압(V_{data})을 유지한다.
- [0061] 한편, 발광 단계에서 OLED의 애노드 전압은 OLED의 문턱 전압(OLED V_{th}) 이상이다. 이 때, EM 신호(EM)를 VGL로 나누면 OLED 전류로 인하여 애노드 전압이 떨어진다. 그런데 OLED의 애노드 전압이 문턱 전압(OLED V_{th})이 되면 더 이상 OLED 전류가 발생하지 않아 애노드 전압은 OLED의 문턱 전압(OLED V_{th})으로 된다. V_d 가 애노드 전압인 것은 이 시점에 구동 소자(DT)는 턴-온된 상태이기 때문이다.
- [0062] 도 7을 참조하면, T03 단계는 데이터 전압(V_{data})이 OLED의 턴-온 전압으로 상승하는 제2 초기화 단계다. OLED의 턴-온 전압은 최상위 계조 전압(V_w)일 수 있으나 OLED가 턴-온될 수 있는 전압이면 어느 계조의 전압이어도 가능하므로 최상위 계조 전압에 한정되는 않는다. 이 때, OLED가 턴-온되어 일시적으로 발광한다. 최상위 계조는 픽셀 데이터의 최상위 계조(또는 White 계조)이다. 8 bit 데이터의 경우, 최상위 계조 전압(V_w)은 계조 255의 목표 전압(target voltage)이다.
- [0063] T03 단계에서 EM 신호(EM)는 VGL을 유지하고, 스캔 신호(SCAN1~SCAN4)는 V_{GH} 로 반전된다. T03 단계에서 제1 스위치 소자(S1)는 스캔 신호(SCAN1~SCAN4)는 턴-온되어 데이터 전압(V_{data})을 구동 소자(DT)의 게이트와 커패시터(C_{st})에 인가한다. 따라서, T03 단계에서 V_g 는 최상위 계조 전압(V_w)으로 상승하여 구동 소자(DT)가 턴-온되고, 커패시터 커플링으로 인하여 V_s 가 OLED의 문턱 전압(OLED V_{th})에 도달하고 V_d 도 OLED의 문턱 전압(OLED V_{th})으로 변한다. T03 단계에서 V_e 는 VGL이다.
- [0064] 도 8을 참조하면, T04 단계는 데이터 전압(V_{data})이 소정의 기준 전압(V_{ref})으로 낮아지는 제3 초기화 단계다. 이 때, OLED의 애노드 전압 즉, V_s 가 기준 전압(V_{ref})으로 초기화되어 OLED가 턴-오프된다. T04 단계에서 EM 신호(EM)는 VGL을 유지하고, 스캔 신호(SCAN1~SCAN4)는 V_{GH} 를 유지한다.
- [0065] 기준 전압(V_{ref})은 구동 소자(DT)의 문턱 전압(V_{th})이 센싱될 때 OLED의 애노드 전압($V_{ref}-V_{th}$)이 상승하는데, 이 때 애노드 전압이 OLED의 문턱 전압(OLED V_{th})을 넘지 않는 전압으로 설정되어야 한다. 예를 들어, 기준 전압(V_{ref})은 OLED가 턴-오프되는 최하위 계조 전압으로 설정될 수 있으나 이에 한정되지 않다. 최하위 계조는 픽셀 데이터의 최하위 계조(또는 Black 계조)이다.
- [0066] T04 단계에서 V_g 는 V_{ref} 이고, V_d 는 OLED의 문턱 전압(OLED V_{th}) 보다 낮은 전압으로 변한다. V_s 는 OLED $V_{th}-(C_{st}/C_{tot})(V_w-V_{ref})$ 이다. “ C_{tot} ”은 구동 소자(DT)의 소스와 OLED의 애노드에 연결된 전체 용량(Capacitance)를 나타낸다. C_{tot} 은 C_{st} 와 C_{oled} 를 포함한다. C_{oled} 는 OLED 양단 간 기생 용량이다. V_e 는 VGL이다.
- [0067] 도 9를 참조하면, T05 단계는 EM 신호(EM)가 V_{GH} 로 반전된다. T05 단계는 EM 신호(EM)와 스캔 신호(SCAN1~SCAN4)가 V_{GH} 를 유지할 때 구동 소자(V_{th})의 문턱 전압(V_{th})이 센싱되는 V_{th} 센싱 단계다. 데이터 전압(V_{data})은 T05 단계에서 V_{ref} 를 유지한다. 이 때, 제1 및 제2 스위치 소자(S1, S2)는 턴-온되어 V_s 는 $V_{ref}-V_{th}$ 로 변한다. V_{th} 는 구동 소자(DT)의 문턱 전압이다. T05 단계에서, $V_g = V_{ref}$, $V_d = V_{DD}$, $V_e = V_{GH}$ 이다.
- [0068] 도 10을 참조하면, T06 단계는 EM 신호(EM)가 V_{GH} 로 반전되고 스캔 신호(SCAN1~SCAN4)는 VGL로 반전된다. T06 단계는 커패시터(C_{st})에 센싱된 구동 소자의 문턱 전압(V_{th})이 유지되는 기간이다. 이 때, 데이터 전압(V_{dat}

a)은 이전 블록의 픽셀들에 표시될 계조의 전압으로 발생된 후 최상위 계조 전압(V_w)으로 변환된 다음, 기준 전압(V_{ref})으로 변환한다. 이 데이터 전압(V_{data})은 현재 블록에 속한 픽셀들의 주요 노드들에 영향을 주지 않는다. 제1 스위치 소자들(S_1)은 스캔 신호(SCAN1~SCAN4)의 VGL에 따라 턴-오프된다. 따라서, T06 단계에서 데이터 전압이 구동 소자(DT)의 게이트 전압에 영향을 주지 않는다.

[0069] T06 단계에서, 픽셀 회로의 주요 노드 전압은 $V_g = V_{ref}$, $V_d = V_{DD}$, $V_s = V_{ref} - V_{th}$, $V_e = V_{GH}$ 이다.

[0070] 도 11을 참조하면, T07 단계는 EM 신호(EM)가 VGL로 반전되고 스캔 신호(SCAN1~SCAN4)는 VGL로 유지되는 데이터 기입 직전 기간이다. 제1 및 제2 스위치 소자들(S_1 , S_2)은 스캔 신호(SCAN1~SCAN4)와 EM 신호(EM)가 VGL이기 때문에 턴-오프된다. 이 때, 데이터 전압(V_{data})은 기준 전압(V_{ref})을 유지하나 현재 블록에 속한 픽셀들의 주요 노드들에 영향을 주지 않는다.

[0071] T07 단계에서, V_d 는 $V_{ref} - V_{th}$ 이하의 전압으로 변환한다. T07 단계에서, V_g , V_s 및 V_e 는 $V_g = V_{ref}$, $V_s = V_{ref} - V_{th}$, $V_e = V_{GL}$ 이다.

[0072] 도 12를 참조하면, T08 단계는 EM 신호(EM)가 VGL로 유지되고 스캔 신호(SCAN1~SCAN4)가 순차적으로 VGH로 변하는 데이터 기입 기간이다. T08 단계에서, 현재 블록에 속한 픽셀 라인들이 순차적으로 시프트되는 스캔 신호(SCAN1~SCAN4)의 펄스에 따라 어드레싱되어 현재 블록의 픽셀들에 1 라인씩 순차적으로 표시하고자 하는 픽셀 데이터가 기입된다. T08 단계에서 제2 스위치 소자(S_2)는 EM 신호(EM)의 VGL에 따라 오프 상태를 유지하고, 제1 스위치 소자(S_1)는 스캔 신호(SCAN1~SCAN4)의 VGH 펄스에 따라 턴-온되어 데이터 전압(V_{data})을 구동 소자(DT)의 게이트와 커패시터(C_{st})에 공급한다. 데이터 전압(V_{data})은 현재 프레임 데이터의 픽셀 데이터 전압이다. 데이터 전압(V_{data})은 최상위 계조 전압(V_w)과 기준 전압(V_{ref}) 사이의 픽셀 데이터의 계조 전압이다. 따라서, 데이터 전압(V_{data})은 픽셀 데이터의 계조에 따라 달라진다.

[0073] T08 단계에서, V_g 는 V_{data} 로 변하고, V_d 와 V_s 는 $V_{ref} - V_{th} + (C_{st}/C_{tot})(V_{data} - V_{ref})$ 으로 변환한다. V_e 는 VGL을 유지한다.

[0074] 도 13을 참조하면, T09 단계는 EM 신호(EM)가 VGL로 유지되고 스캔 신호(SCAN1~SCAN4)가 VGL로 변하는 데이터 기입 직후 기간이다. T09 단계에서, 제1 및 제2 스위치 소자(S_1 , S_2)는 턴-오프된다. 이 때, 데이터 전압(V_{data})은 최상위 계조 전압(V_w)으로 변환한다. T09 단계에서 발생하는 데이터 전압(V_{data})은 현재 블록 데이터와는 상관 없는 다음 블록의 초기화를 위한 데이터 전압이다.

[0075] T09 단계에서, V_g 는 V_{data} 이고, V_d 와 V_s 는 $V_{ref} - V_{th} + (C_{st}/C_{tot})(V_{data} - V_{ref})$ 으로 유지된다. V_e 는 VGL을 유지한다.

[0076] 도 14를 참조하면, T10 단계는 EM 신호(EM)가 VGH로 반전되고 스캔 신호(SCAN1~SCAN4)가 VGL로 유지되는 발광 단계이다. T10 단계에서, T08 단계에서 제2 스위치 소자(S_2)는 EM 신호(EM)의 VGH에 따라 턴-온되고 구동 소자(DT)는 V_{gs} 에 따라 턴-온되어 OLED에 전류가 공급된다. 따라서, T10 단계에서 OLED는 발광된다.

[0077] T10 단계에서, V_g 와 V_s 는 V_{data} 이고, V_d 는 VDD이다. V_e 는 VGH이다.

[0078] 도 15는 본 발명의 시뮬레이션 결과를 보여 주는 도면이다.

[0079] 도 15에서 알 수 있는 바와 같이, 본 발명은 데이터 전압(V_{data})을 적정 전압으로 상승시켜 OLED의 애노드 전압(V_{anode})의 상승을 유도하여 이전 프레임의 애노드 전압(V_{anode})과 무관하게 동일한 전압이 커패시터(C_{st})에 저장되게 한 후, 데이터 전압을 기준 전압(V_{ref})으로 낮추어 OLED의 애노드 전압을 일정 전압 이하로 하강시킴으로써 애노드 전압 초기화를 한다. 따라서, 본 발명은 초기화 전압이 인가되는 배선과, 이 배선에 연결된 트랜지스터 없이 픽셀들을 초기화할 수 있다.

[0080] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0081] 100 : 표시패널 110 : 데이터 구동부

120 : 게이트 구동부 130 : 타이밍 컨트롤러

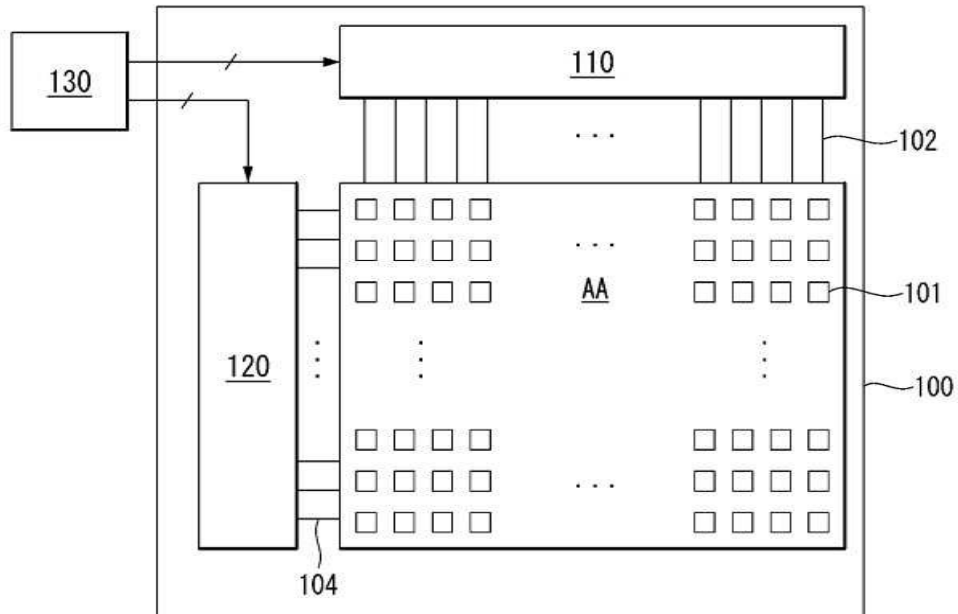
101 : 서브 픽셀 DT : 구동 소자

S1, S2 : 스위치 소자 Cst : 커패시터

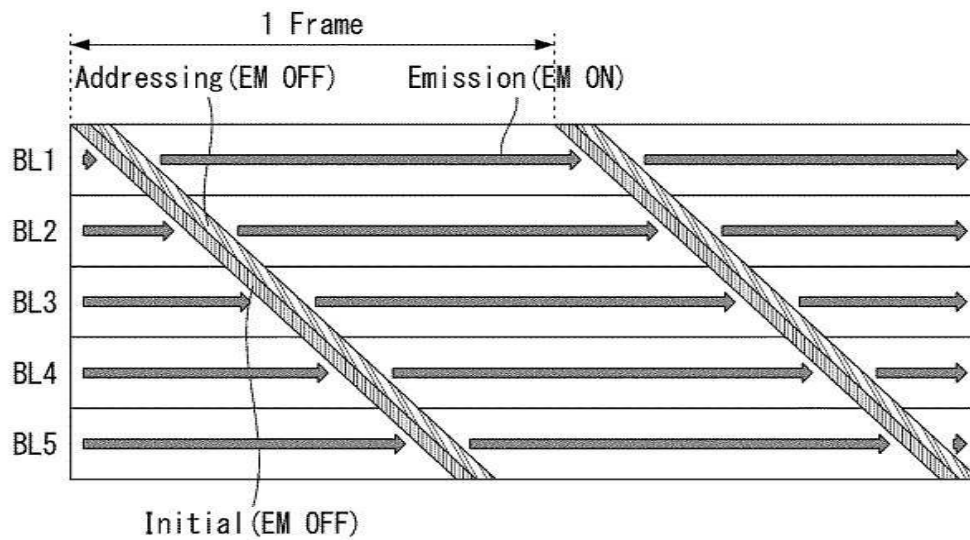
OLED : 유기 발광 다이오드

도면

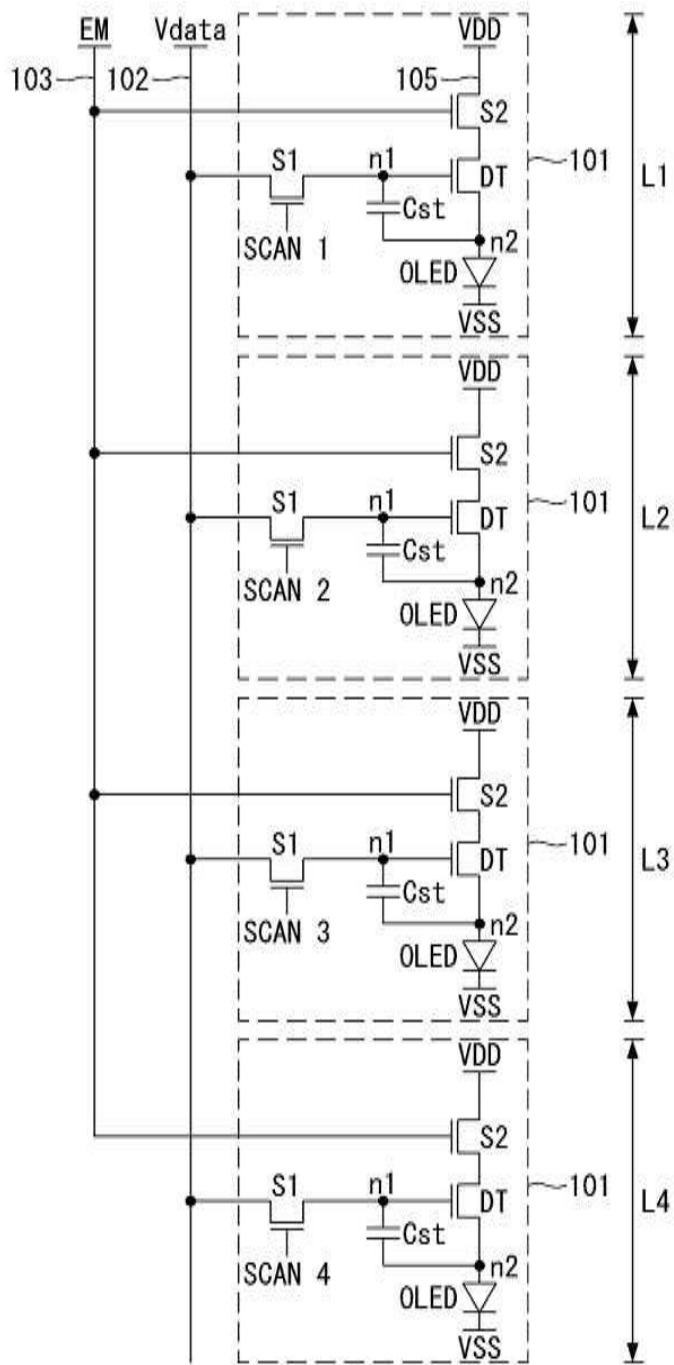
도면1



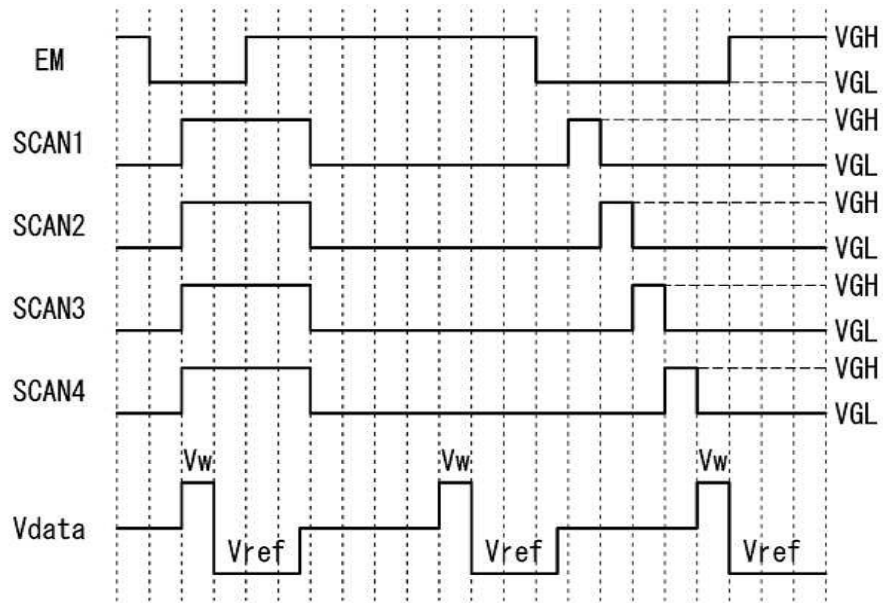
도면2



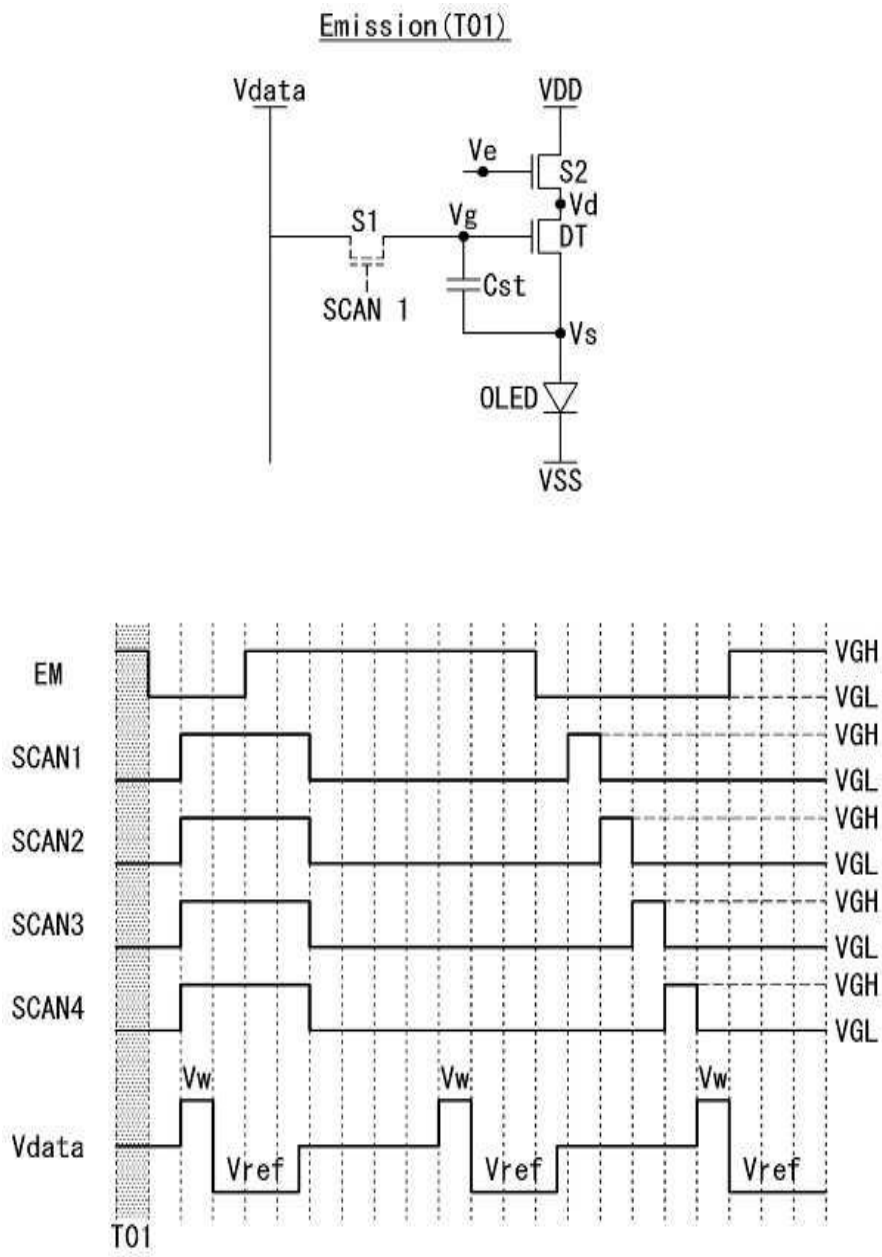
도면3



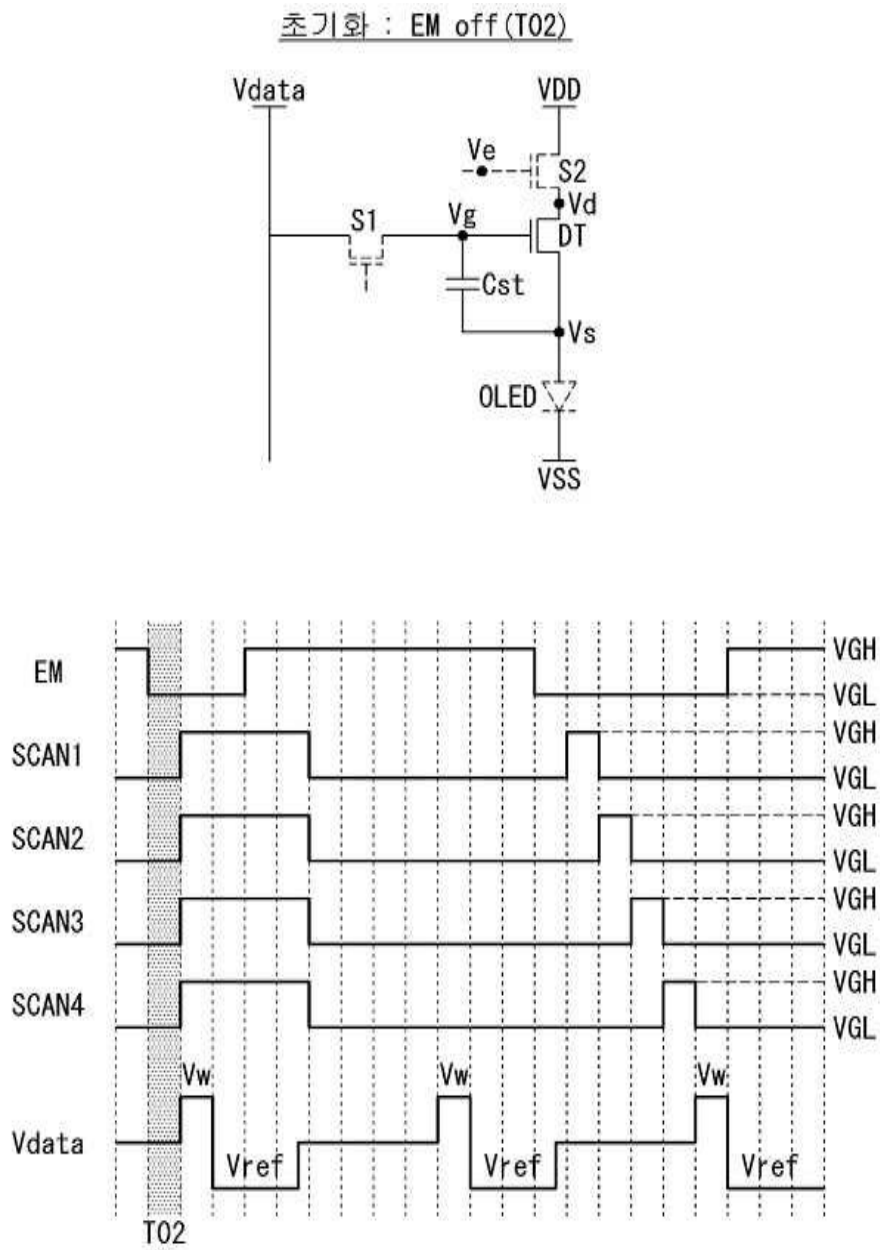
도면4



도면5

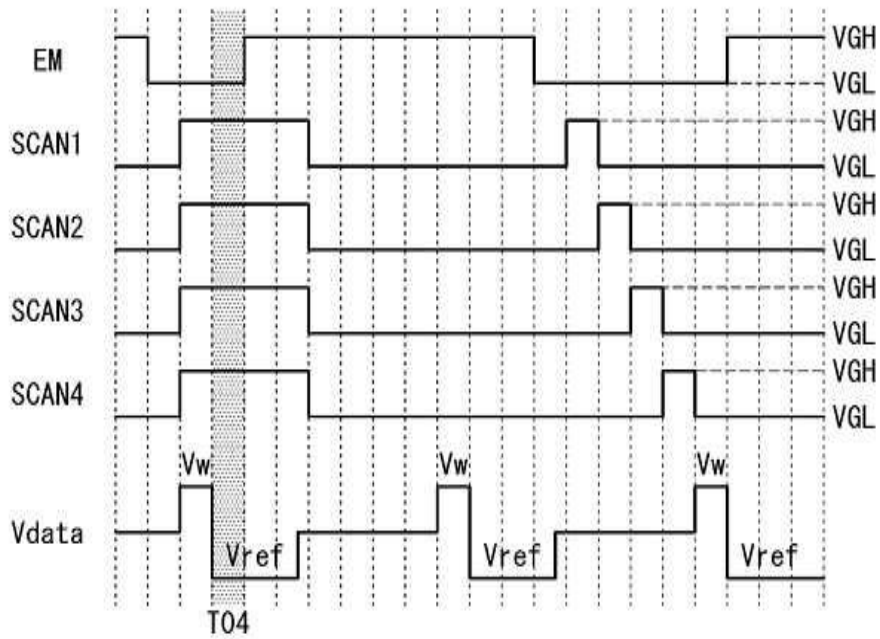
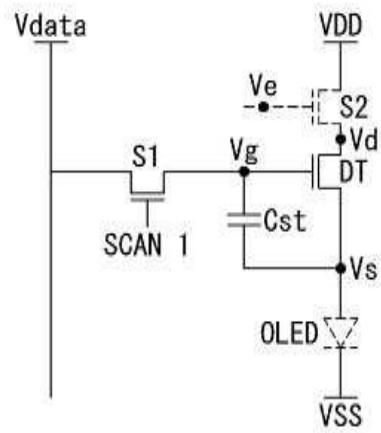


도면6

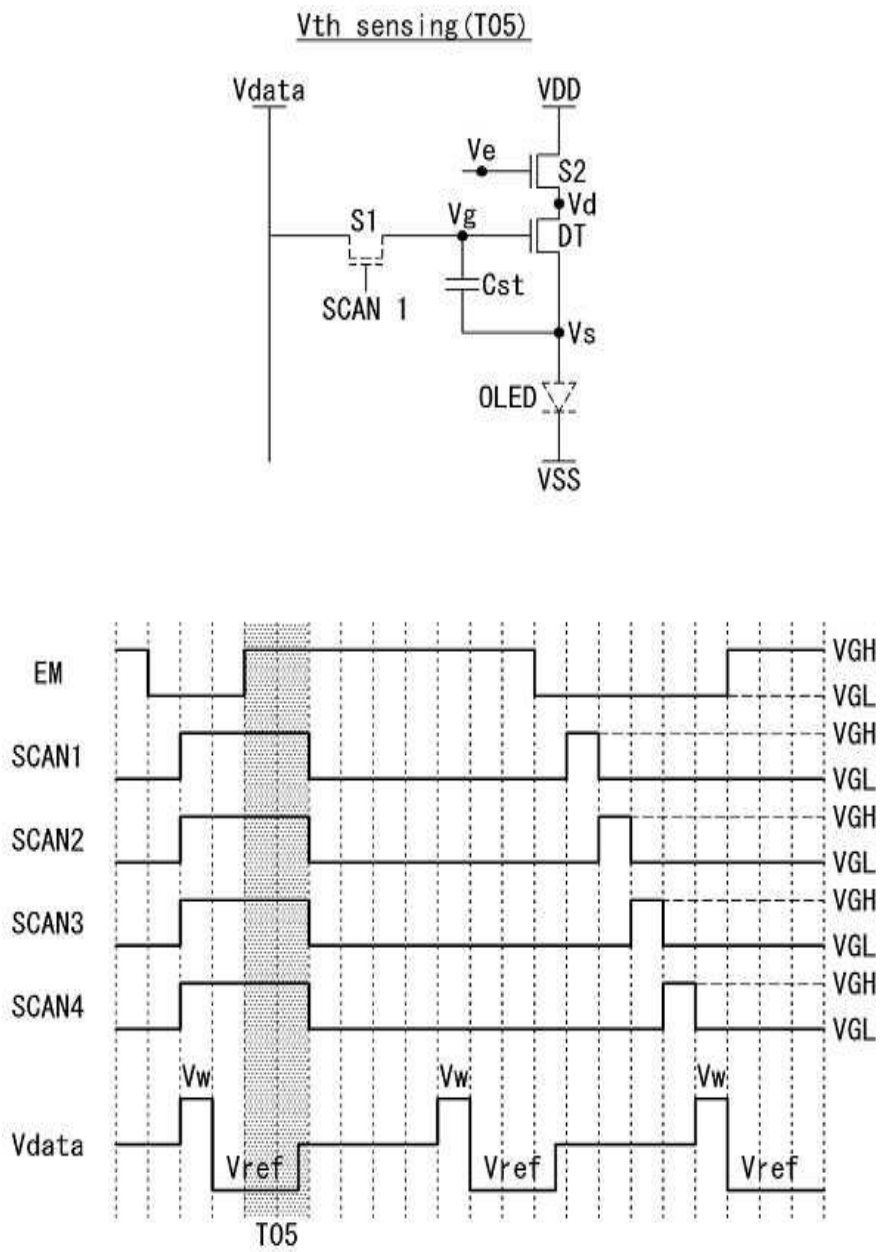


도면8

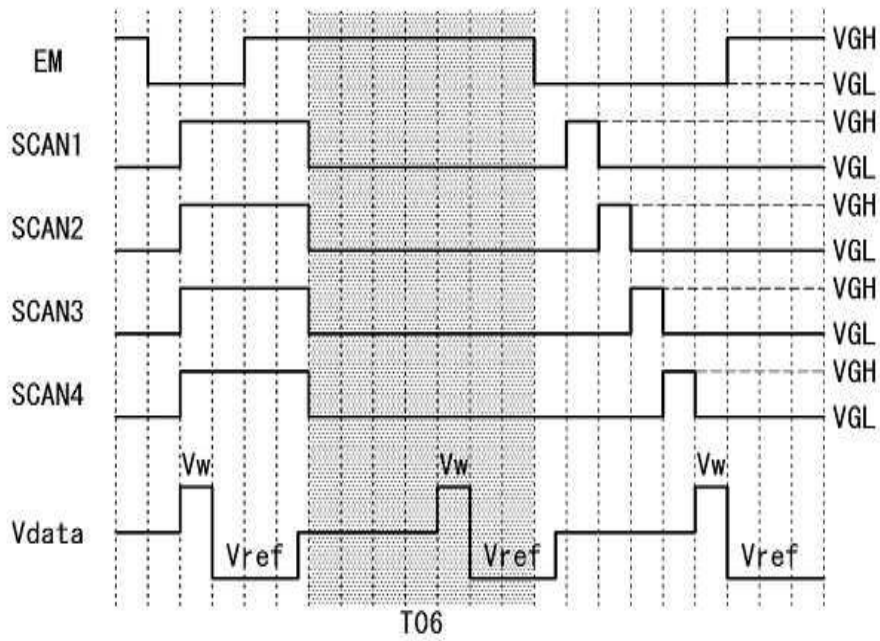
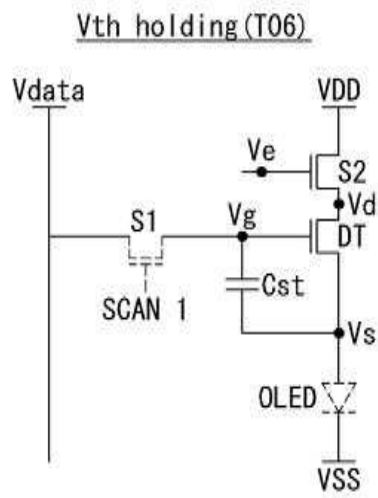
초기화 : data 전압 하강 (T04)



도면9

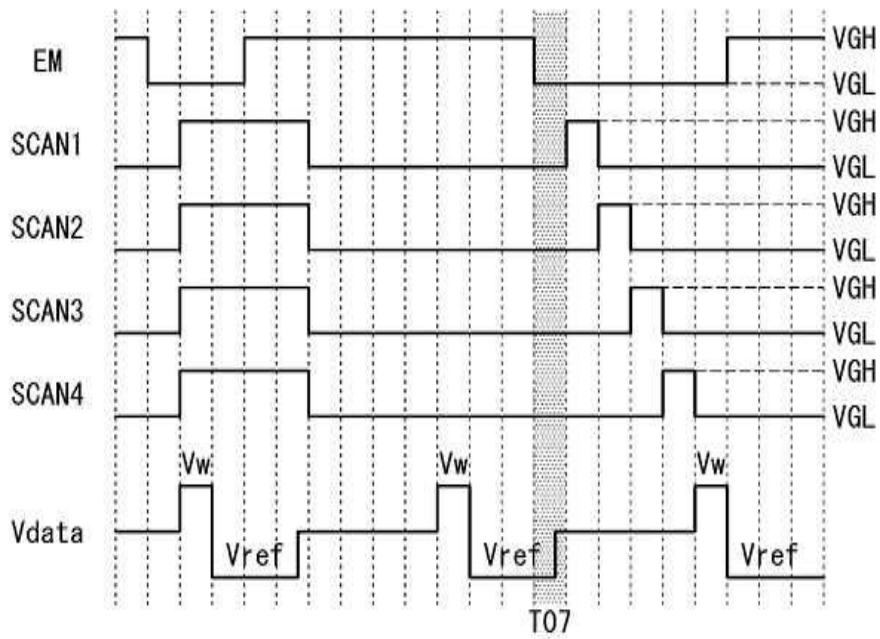
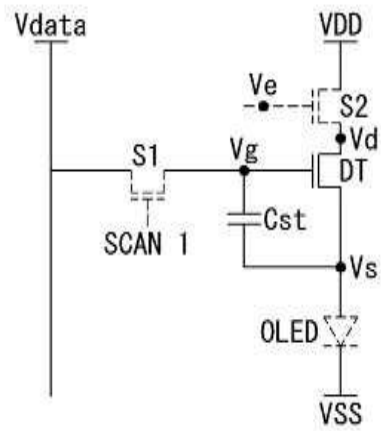


도면10



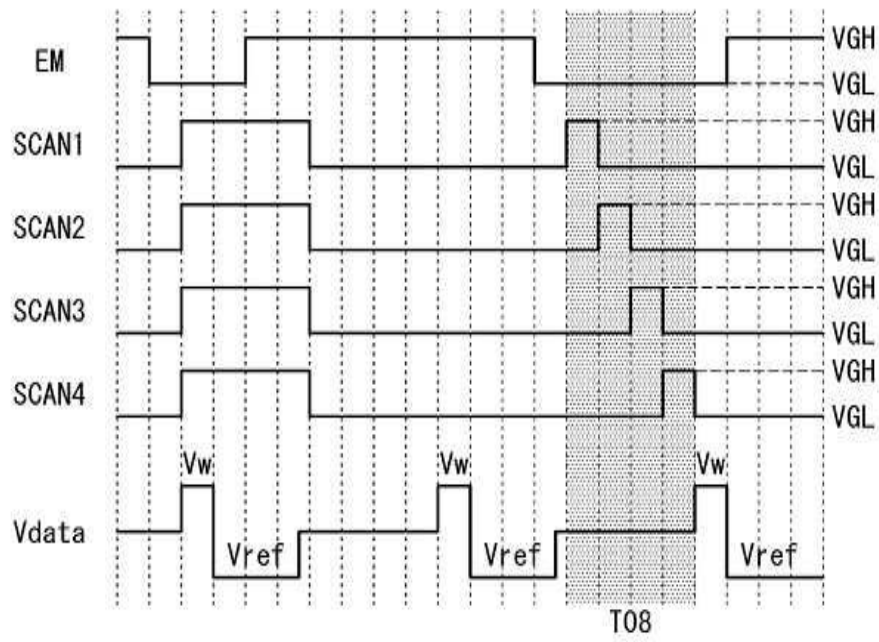
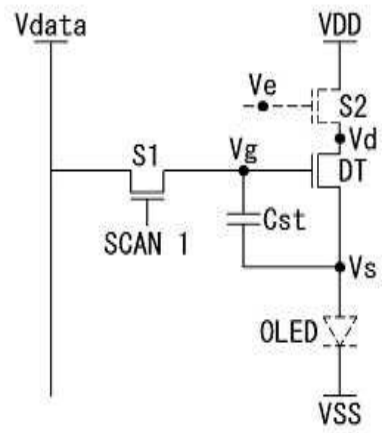
도면11

data writing : EM off (T07)



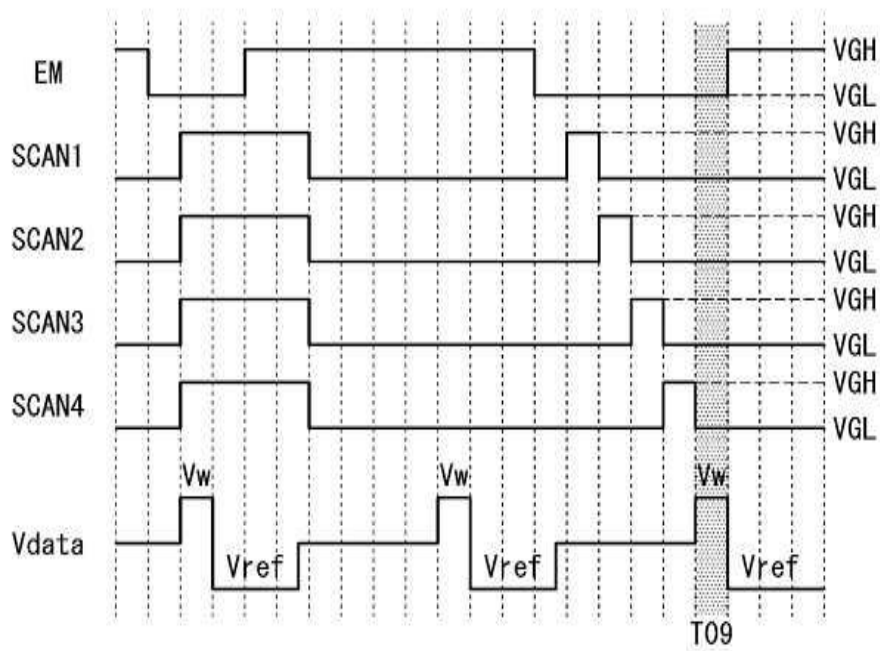
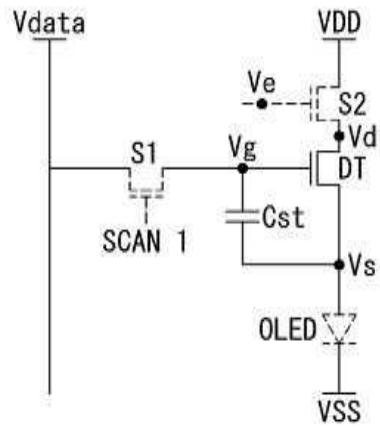
도면12

data writing : data writing(T08)

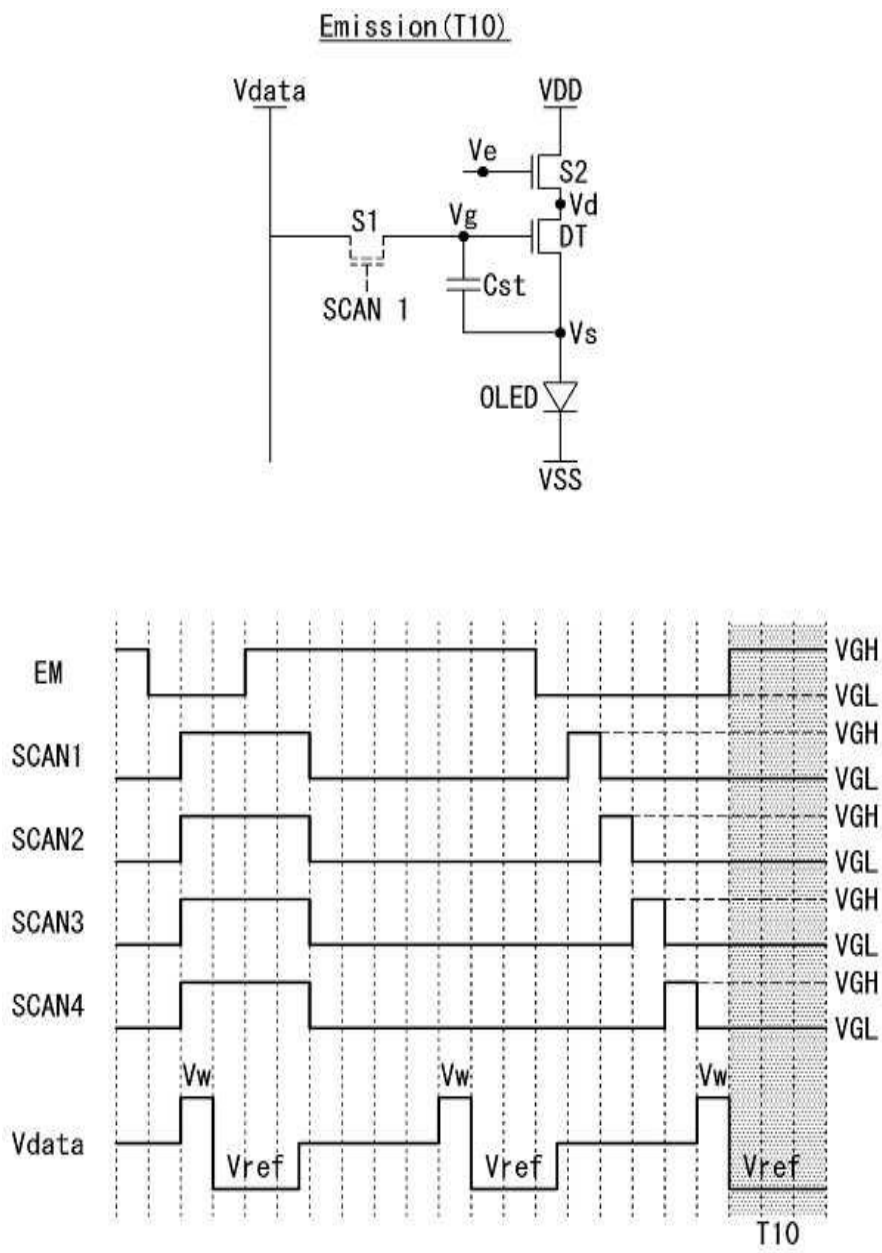


도면13

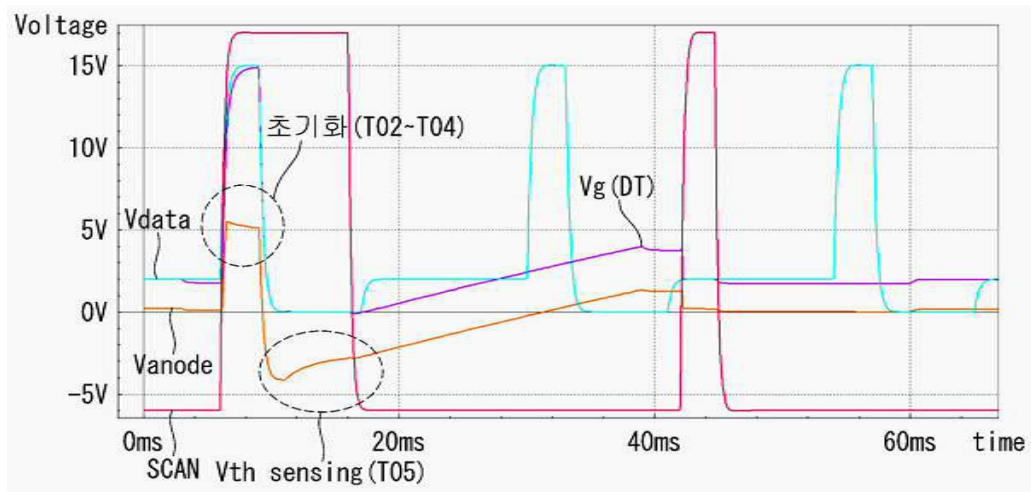
data writing : EM off(T09)



도면14



도면15



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190062988A	公开(公告)日	2019-06-07
申请号	KR1020170161713	申请日	2017-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	조성학		
发明人	조성학		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

电致发光显示装置技术领域本发明涉及一种电致发光显示装置，其中，在将显示装置的数据电压升高至预定的第一电压之后，将其改变为第二电压以初始化像素电路。因此，可以在没有施加初始化电压的布线并且没有将晶体管连接到布线的情况下初始化像素。

초기화 : data 전압 상승 (T03)

