



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0061823
(43) 공개일자 2019년06월05일

- (51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 27/32* (2006.01)
(52) CPC특허분류
H01L 51/5237 (2013.01)
H01L 27/3258 (2013.01)
(21) 출원번호 10-2017-0160593
(22) 출원일자 2017년11월28일
심사청구일자 없음

- (71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이승민
경기도 파주시 월롱면 엘지로 245
노지용
경기도 파주시 월롱면 엘지로 245
조인탁
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인천문

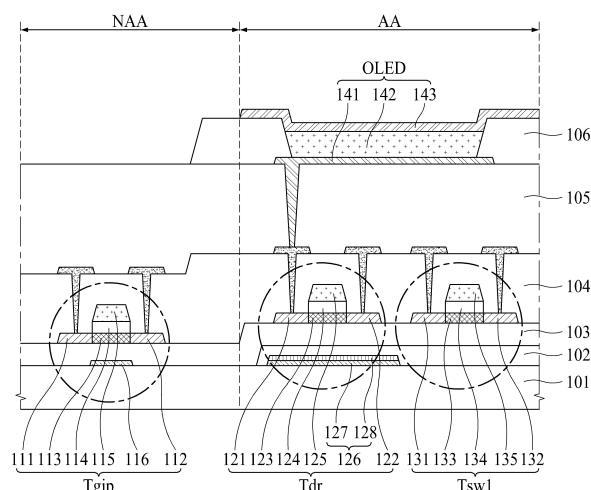
전체 청구항 수 : 총 10 항

- (54) 발명의 명칭 유기발광표시패널 및 이를 이용한 유기발광표시장치

(57) 요 약

본 발명의 목적은, 표시영역에 구비되어 유기발광 다이오드로 흐르는 전류의 양을 제어하는 구동 트랜지스터의 구조와, 상기 표시영역에 구비되어 상기 구동 트랜지스터로 데이터 전압을 공급하는 스위칭 트랜지스터의 구조와, 비표시영역에 구비되어 상기 스위칭 트랜지스터로 게이트 펠스를 공급하는 비표시영역 트랜지스터의 구조가 다른, 유기발광표시패널 및 이를 이용한 유기발광표시장치를 제공하는 것이다.

대 표 도 - 도6



(52) CPC특허분류
H01L 27/3262 (2013.01)

명세서

청구범위

청구항 1

영상이 표시되는 표시영역 및 상기 표시영역의 외곽에 배치되며 게이트 드라이버가 내장되는 비표시영역으로 구분되는 기판;

상기 표시영역에 구비되는 픽셀에 구비되는 유기발광다이오드;

상기 픽셀에 구비되고, 구동용 보텀 게이트와 구동용 액티브층과 구동용 탑 게이트를 포함하며, 상기 유기발광다이오드와 연결되는 구동 트랜지스터;

상기 픽셀에 구비되고, 스위칭용 액티브층과 스위칭용 게이트를 포함하며, 상기 구동용 탑 게이트와 연결되는 스위칭 트랜지스터; 및

상기 비표시영역에 구비되어 상기 게이트 드라이버를 구성하고, 게이트 펠스용 보텀 게이트와 게이트 펠스용 액티브층과 게이트 펠스용 탑 게이트를 포함하며, 상기 스위칭 트랜지스터로 공급되는 게이트 신호를 생성하는 비표시영역 트랜지스터를 포함하고,

상기 구동용 보텀 게이트와 상기 구동용 액티브층 사이에는, 상기 기판에 구비되는 제1 베퍼 및 상기 제1 베퍼 상에 구비되는 제2 베퍼가 구비되고,

상기 게이트 펠스용 보텀 게이트와 상기 게이트 펠스용 액티브층 사이에는, 상기 제2 베퍼가 구비되는 유기발광표시패널.

청구항 2

제 1 항에 있어서,

상기 제1 베퍼를 구성하는 물질과 상기 제2 베퍼를 구성하는 물질은 서로 다른 유기발광표시패널.

청구항 3

제 1 항에 있어서,

상기 구동용 보텀 게이트는,

상기 기판에 구비되며, 제1 금속물질로 형성되는 제1 금속; 및

상기 제1 금속 상단에 구비되며, 제2 금속물질로 형성되는 제2 금속을 포함하며,

상기 게이트 펠스용 보텀 게이트는, 상기 제1 금속물질로 형성되는 유기발광표시패널.

청구항 4

제 1 항에 있어서,

상기 스위칭용 액티브층과 상기 기판 사이에는 상기 제1 베퍼 및 상기 제2 베퍼가 구비되는 유기발광표시패널.

청구항 5

제 1 항에 있어서,

상기 스위칭용 액티브층과 상기 기판 사이에는 상기 제2 베퍼가 구비되는 유기발광표시패널.

청구항 6

제 1 항에 있어서,

게이트 펠스용 탑 게이트의 끝단과 상기 게이트 펠스용 보텀 게이트의 끝단 사이의 길이는, 0 내지 3um인 유기

발광표시패널.

청구항 7

제 1 항에 있어서,

상기 비표시영역 트랜지스터는, 게이트 펠스로 이용되는 게이트 클러이 입력되는 단자와 상기 스위칭용 탑 게이트 사이에 연결되어, 게이트 펠스를 상기 스위칭용 탑 게이트로 전송하는 풀업 트랜지스터인 유기발광표시패널.

청구항 8

제 1 항에 있어서,

상기 구동용 보텀 게이트는 상기 구동 트랜지스터를 구성하는 소스 또는 드레인에 연결되며,

상기 게이트 펠스용 보텀 게이트는 상기 게이트 펠스용 탑 게이트와 연결되는 유기발광표시패널.

청구항 9

제 1 항에 있어서,

상기 구동 트랜지스터, 상기 스위칭 트랜지스터 및 상기 비표시영역 트랜지스터는 산화물 반도체로 구성되는 유기발광 표시패널.

청구항 10

제 1 항에 기재된 유기발광표시패널;

상기 유기발광표시패널에 구비된 데이터 라인들로 데이터 전압들을 공급하는 데이터 드라이버; 및

상기 데이터 드라이버와 상기 게이트 드라이버를 제어하는 제어부를 포함하는 유기발광표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기발광표시패널 및 이를 이용한 유기발광표시장치에 관한 것이다.

배경 기술

[0002]

유기발광표시장치(Organic Light Emitting Display Apparatus)는 자체발광 소자를 이용하고 있으며, 소비 전력이 낮기 때문에, 평판표시장치로서 널리 이용되고 있다.

[0003]

도 1은 종래의 유기발광표시패널의 픽셀 구조를 개략적으로 나타낸 예시도이다.

[0004]

유기발광표시장치에 적용되는 유기발광표시패널은, 광이 출력되는 픽셀들이 구비된 표시영역 및 상기 표시영역 주변에 구비되어 있는 비표시영역을 포함한다.

[0005]

상기 표시영역 중 상기 픽셀들 각각에는, 도 1에 도시된 바와 같이, 광을 출력하는 유기발광다이오드(OLED) 및 상기 유기발광다이오드로 흐르는 전류의 양을 제어하는 구동 트랜지스터(Tdr)가 구비된다. 상기 픽셀들 각각에는, 상기 구동 트랜지스터(Tdr) 이외에도 다양한 기능을 수행하는 트랜지스터들이 더 구비될 수 있다.

[0006]

상기 비표시영역에는 상기 픽셀들로 게이트 펠스를 공급하는, 게이트 인 패널(GIP) 방식의 게이트 드라이버가 구비될 수 있다. 상기 게이트 드라이버는 다양한 기능을 수행하는 트랜지스터들로 구성된다.

[0007]

종래의 유기발광표시패널에서, 상기 표시영역에 구비되는 트랜지스터들과 상기 비표시영역에 구비되는 트랜지스터들은, 모두 동일한 구조를 가지고 있다.

[0008]

그러나, 비표시영역에 구비되는 트랜지스터들의 기능과, 표시영역에 구비되는 트랜지스터들의 기능이 서로 다르기 때문에, 비표시영역 및 표시영역에, 동일한 물질로 구성된 동일한 구조의 트랜지스터들이 구비되면, 유기발광표시패널의 효율이 감소될 수 있다.

[0009]

또한, 최근에는, 유기발광표시패널의 외부 디자인의 차별화를 위해, 비표시영역의 폭이 감축된 유기발광표시패

널에 대한 개발이 활발히 진행되고 있다. 그러나, 비표시영역 및 표시영역에 구비된 모든 트랜지스터들의 구조가 동일하면, 비표시영역의 폭이 감축되기 어렵다.

[0010] 즉, 표시영역에 구비되는 트랜지스터들의 구조와 비표시영역에 구비되는 트랜지스터들의 구조가 동일하면, 감축될 수 있는 비표시영역의 폭이 제한될 수밖에 없다.

[0011] 예를 들어, 상기 게이트 드라이버의 폭을 감축시키기 위해, 상기 게이트 드라이버를 구성하는 트랜지스터들의 특성이 향상되어야 한다. 특히, 상기 트랜지스터들의 전류 능력이 증가하면, 트랜지스터들의 크기를 감소시킬 수 있다. 상기 트랜지스터들의 전류 능력을 증가시키기 위해서는 액티브층의 재료를 고이동도 반도체 소자를 사용하는 방법을 사용할 수 있다. 그러나, 상기 방법에서는, 공정 윈도우가 제한되는 단점이 있다.

발명의 내용

해결하려는 과제

[0012] 상술한 문제점을 해결하기 위해 제안된 본 발명의 목적은, 표시영역에 구비되어 유기발광 다이오드로 흐르는 전류의 양을 제어하는 구동 트랜지스터의 구조와, 상기 표시영역에 구비되어 상기 구동 트랜지스터로 데이터 전압을 공급하는 스위칭 트랜지스터의 구조와, 비표시영역에 구비되어 상기 스위칭 트랜지스터로 게이트 펄스를 공급하는 비표시영역 트랜지스터의 구조가 다른, 유기발광표시장치를 제공하는 것이다.

과제의 해결 수단

[0013] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치는, 영상이 표시되는 표시영역 및 상기 표시영역의 외곽에 배치되며 게이트 드라이버가 내장되는 비표시영역으로 구분되는 기판, 상기 표시영역에 구비되는 픽셀에 구비되는 유기발광다이오드, 상기 픽셀에 구비되고, 구동용 보텀 게이트와 구동용 액티브층과 구동용 탑 게이트를 포함하며, 상기 유기발광다이오드와 연결되는 구동 트랜지스터, 상기 픽셀에 구비되고, 스위칭용 액티브층과 스위칭용 게이트를 포함하며, 상기 구동용 탑 게이트와 연결되는 스위칭 트랜지스터 및 상기 비표시영역에 구비되어 상기 게이트 드라이버를 구성하고, 게이트 펄스용 보텀 게이트와 게이트 펄스용 액티브층과 게이트 펄스용 탑 게이트를 포함하며, 상기 스위칭 트랜지스터로 공급되는 게이트 신호를 생성하는 비표시영역 트랜지스터를 포함한다. 상기 구동용 보텀 게이트와 상기 구동용 액티브층 사이에는, 상기 기판에 구비되는 제1 베퍼 및 상기 제1 베퍼 상에 구비되는 제2 베퍼가 구비된다. 상기 게이트 펄스용 보텀 게이트와 상기 게이트 펄스용 액티브층 사이에는, 상기 제2 베퍼가 구비된다.

[0014] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치는, 상기 유기발광표시장치, 상기 유기발광표시장치에 구비된 데이터 라인들로 데이터 전압들을 공급하는 데이터 드라이버 및 상기 데이터 드라이버와 상기 게이트 드라이버를 제어하는 제어부를 포함한다.

발명의 효과

[0015] 본 발명에서, 비표시영역에 구비되는 비표시영역 트랜지스터는, 탑 게이트와 보텀 게이트를 포함하고, 상기 탑 게이트와 상기 보텀 게이트는 전기적으로 연결되어 있다. 이에 따라, 상기 비표시영역에 구비되는 게이트 펄스용 트랜지스터에서는 상기 탑 게이트와 상기 보텀 게이트에 의해 탑 채널과 보텀 채널이 형성될 뿐만 아니라, 상기 탑 게이트와 상기 보텀 게이트의 전기적 필드가 게이트 펄스용 트랜지스터의 액티브층에서 중첩된다. 따라서, 게이트 펄스용 트랜지스터의 액티브층에 흐르는 전류가 종래의 탑 게이트로만 구성된 트랜지스터의 액티브층에 흐르는 전류보다 증가하게 된다.

[0016] 비표시영역에 구비되는 게이트 펄스용 트랜지스터에서는, 패널의 크기와 해상도, 로드(Load)를 고려하여 출력 전류의 크기가 정해져 있다. 따라서, 상기 탑 게이트와 상기 보텀 게이트가 전기적으로 연결된 트랜지스터의 전류 증가분은 상기 트랜지스터의 크기를 감소시킬 수 있다. 이에 따라, 비표시영역의 면적이 감소될 수 있으며, 따라서, 비표시영역의 폭이 감소될 수 있다.

[0017] 본 발명에서, 표시영역에 구비되는 구동 트랜지스터는, 탑 게이트와 보텀 게이트를 포함하고, 상기 구동 트랜지스터의 제1 단자 및 제2 단자 중 어느 하나는 상기 탑 게이트와 전기적으로 연결되어 있으며, 상기 구동 트랜지스터의 액티브층과 상기 보텀 게이트 사이의 베퍼의 두께는, 상기 비표시영역에 구비되는 상기 비표시영역 트랜지스터의 액티브층과 보텀 게이트 사이의 베퍼의 두께보다 두껍게 형성된다. 이에 따라, 상기 구동 트랜지스터

가 편온되어 전류가 상승하는 구간의 폭이 넓어지고, 이에 따라, 컬러의 계조를 표현하는 전압의 폭이 넓어지며, 따라서, 구동 트랜지스터의 계조 표현 성능이 향상될 수 있다.

도면의 간단한 설명

[0018]

도 1은 종래의 유기발광표시패널의 픽셀 구조를 개략적으로 나타낸 예시도.

도 2는 본 발명에 따른 유기발광표시장치의 일실시예 구성도.

도 3은 본 발명에 따른 유기발광표시패널에 구비되는 픽셀의 구조를 나타낸 예시도.

도 4는 본 발명에 따른 유기발광표시패널에 구비되는 게이트 드라이버의 구성도.

도 5는 도 4에 도시된 스테이지의 구성을 나타낸 예시도.

도 6은 본 발명에 따른 유기발광표시패널의 단면을 나타낸 예시도.

도 7은 본 발명에 따른 유기발광표시패널에 적용되는 트랜지스터들의 구조를 나타낸 예시도들.

도 8 내지 도 16은 본 발명에 따른 유기발광표시패널을 제조하는 방법을 나타낸 예시도들.

도 17은 본 발명에 따른 유기발광표시패널에 적용되는 비표시영역 트랜지스터의 단면을 나타낸 예시도.

도 18은 본 발명에 따른 유기발광표시패널에 적용되는 비표시영역 트랜지스터의 게이트 펄스용 보텀 게이트의 중첩 영역의 길이 변화에 따른 오프-스테이트 캐패시턴스의 변화를 나타낸 일실시예 그래프.

발명을 실시하기 위한 구체적인 내용

[0019]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시 예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0020]

본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0021]

본 발명의 실시 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것으로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0022]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0023]

위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치 할 수도 있다.

[0024]

시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0025]

'적어도 하나'의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, '제1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나'의 의미는 제1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

[0026]

제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

- [0027] 본 발명의 여러 실시 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0028] 이하, 첨부된 도면을 참조하여 본 발명의 실시예가 상세히 설명된다.
- [0029] 도 2는 본 발명에 따른 유기발광표시장치의 일실시예 구성도이고, 도 3은 본 발명에 따른 유기발광표시패널에 구비되는 픽셀의 구조를 나타낸 예시도이고, 도 4는 본 발명에 따른 유기발광표시패널에 구비되는 게이트 드라이버의 구성도이며, 도 5는 도 4에 도시된 스테이지의 구성을 나타낸 예시도이다.
- [0030] 본 발명에 따른 유기발광표시장치는, 도 2 및 도 3에 도시된 바와 같이, 유기발광표시패널(100), 데이터 드라이버(300) 및 제어부(400)를 포함한다.
- [0031] 이하에서는, 상기 구성요소들이 차례대로 설명된다.
- [0032] 우선, 상기 유기발광표시패널(100)은, 도 2에 도시된 바와 같이, 게이트 라인들(GL1 to GLg), 데이터 라인들(DL1 to DLd), 픽셀(110)들 및 상기 픽셀(110)들에 구비된 스위칭 트랜지스터(Tsw1)들로 게이트 펄스(GP)들을 공급하는 게이트 드라이버(200)를 포함한다.
- [0033] 상기 유기발광표시패널(100)은 영상을 표시하는 상기 픽셀(110)들이 구비되는 표시영역(AA) 및 상기 표시영역(AA)의 외곽을 감싸고 있는 비표시영역(NAA)을 포함한다.
- [0034] 상기 픽셀(110)들 각각은, 도 3에 도시된 바와 같이, 광을 출력하는 유기발광다이오드(OLED) 및 상기 유기발광다이오드(OLED)를 구동하는 픽셀 구동부(PD)를 포함한다.
- [0035] 상기 픽셀(110)들 각각에는, 상기 픽셀 구동부(PD)에 구동 신호를 공급하는 신호 라인들(DL, GL, PLA, PLB, SL, SPL)이 형성되어 있다.
- [0036] 상기 데이터 라인(DL)으로는 데이터 전압(Vdata)이 공급되고, 상기 게이트 라인(GL)으로는 게이트 펄스가 공급되고, 제1 전압공급라인(PLA)으로는 제1 구동 전압(ELVDD)이 공급되고, 제2 전압공급라인(PLB)으로는 제2 구동 전압(ELVSS)이 공급되고, 센싱 라인(SL)으로는 센싱전압(Vini)이 공급되며, 센싱 펄스 라인(SPL)으로는 센싱 트랜지스터(Tsw2)를 턴온 또는 턴오프시키는 센싱 펄스(SP)가 공급된다. 상기 제1 구동전압은 제1 구동전압 공급부로부터 공급되며, 상기 제2 구동전압은 제2 구동전압 공급부로부터 공급된다.
- [0037] 상기 픽셀구동부(PD)는, 예를 들어, 도 3에 도시된 바와 같이, 게이트 라인(GL) 및 데이터 라인(DL)과 연결된 스위칭 트랜지스터(Tsw1), 상기 스위칭 트랜지스터(Tsw1)를 통해 전송된 데이터 전압(Vdata)에 따라, 상기 유기발광다이오드(OLED)로 출력되는 전류의 크기를 제어하는 구동 트랜지스터(Tdr) 및 상기 구동 트랜지스터(Tdr)의 특성을 감지하기 위한 센싱 트랜지스터(Tsw2)를 포함할 수 있다. 상기 센싱 트랜지스터(Tsw2)는 보상회로가 될 수 있으며, 상기 보상회로에는 상기 센싱 트랜지스터(Tsw2) 이외의 또 다른 트랜지스터 및 캐패시터가 더 구비될 수 있다. 상기 픽셀구동부(PD)에는 상기한 바와 같은 구성요소들 이외에도, 상기 구동 트랜지스터(Tdr)의 발광 시점을 제어하기 위한 애미션 트랜지스터 및 또 다른 용도의 트랜지스터들이 더 구비될 수 있다.
- [0038] 상기 구동 트랜지스터(Tdr)의 게이트와 상기 유기발광다이오드(OLED)의 애노드 사이에는 스토리지 캐패시터(Cst)가 형성된다.
- [0039] 상기 스위칭 트랜지스터(Tsw1)는 상기 게이트 라인(GL)으로 공급되는 게이트 펄스에 의해 턴온되어, 상기 데이터 라인(DL)으로 공급되는 데이터 전압(Vdata)을 상기 구동 트랜지스터(Tdr)의 게이트로 전송한다.
- [0040] 상기 구동 트랜지스터(Tdr)는 상기 데이터 전압(Vdata)에 따라 턴온되며, 상기 데이터 전압(Vdata)에 대응되는 전류를 상기 유기발광다이오드(OLED)로 공급한다. 상기 구동 트랜지스터(Tdr)를 흐르는 전류의 양에 따라, 상기 유기발광다이오드(OLED)로부터 출력되는 광의 세기가 변경될 수 있다.
- [0041] 상기 센싱 트랜지스터(Tsw2)는 상기 구동 트랜지스터(Tdr)와 상기 유기발광다이오드(OLED) 사이의 제1노드(n1) 및 상기 센싱 라인(SL)에 연결되어, 센싱 펄스(SP)에 의해 턴온 또는 턴오프되며, 센싱 기간에, 상기 구동 트랜지스터의 특성을 감지한다. 상기 센싱 트랜지스터(Tsw2)는 상기 센싱 라인(SL)과 1대1로 연결될 수 있으나, 서로 인접된 제1 픽셀 및 제2 픽셀에 구비된 두 개의 센싱 트랜지스터(Tsw2)들이 하나의 센싱 라인(SL)을 공유할 수도 있다. 또한, 예를 들어, 적색 픽셀, 녹색 픽셀, 청색 픽셀 및 백색 픽셀이 단위 픽셀을 구성하는 경우, 하나의 단위 픽셀에 구비된 네 개의 센싱 트랜지스터(Tsw2)들은 상기 단위 픽셀에 구비된 하나의 센싱 라인(SL)에 연결된다.

L)을 공유할 수도 있다.

[0042] 상기 구동 트랜지스터(Tdr)의 게이트와 연결된 제2노드(n2)는 상기 스위칭 트랜지스터(Tsw1)와 연결된다. 상기 제2노드(n2)와 상기 제1노드(n1) 사이에는 상기 스토리지 캐패시터(Cst)가 형성된다. 상기 스토리지 캐패시터(Cst)의 캐패시턴스(이하, 간단히 스토리지 캐패시턴스라 함)가 커질수록, 상기 구동 트랜지스터(Tdr)의 구동 특성이 향상될 수 있으며, 상기 센싱 트랜지스터(Tsw2)의 센싱 감도가 향상될 수 있다.

[0043] 상기 픽셀 구동부(PD)는, 도 3에 도시된 구조 이외에도, 트랜지스터와 캐패시터를 더 포함하여 다양한 구조로 형성될 수 있다.

[0044] 상기 픽셀 구동부(PD)에 구비되는 상기 트랜지스터들은, 예를 들어, 산화물 반도체를 이용한 산화물 박막트랜지스터가 될 수 있다.

[0045] 상기 게이트 드라이버(200)는 상기 비표시영역(NAA)에 내장된다. 상기 게이트 드라이버(200)는 상기 픽셀들에 구비되는 트랜지스터들을 생성하는 공정을 통해 상기 트랜지스터들과 함께 상기 유기발광표시패널(100)에 구비된다. 상기 유기발광표시패널(100)에 내장되어 있는 게이트 드라이버(200)는 게이트 인 패널(GIP: Gate In Panel) 방식의 게이트 드라이버(200)라 한다.

[0046] 상기 게이트 펄스(GP)는 상기 스위칭 트랜지스터(Tsw1)를 턴온시키는 게이트 펄스 및 상기 스위칭 트랜지스터를 턴오프시키는 게이트 로우 신호를 포함한다.

[0047] 상기 게이트 드라이버(200)는, 도 4에 도시된 바와 같이, 상기 픽셀들과 연결된 게이트 라인들(GL1 to GLg)로 게이트 펄스들(GP1 to GPg)을 공급하는 스테이지(210)들(Stage1 to Stage g)을 포함한다.

[0048] 상기 스테이지(210)들 각각은, 복수의 비표시영역 트랜지스터(Tgip)들을 포함하며, 도 5에는 네 개의 비표시영역 트랜지스터들(T1, T2, T3, T4)이 구비된 상기 스테이지(210)가 도시되어 있다.

[0049] 예를 들어, 제1 비표시영역 트랜지스터(T1)는 스타트 신호(Vst)에 의해 턴온되어, 고전압(VD)을 Q노드(Q)를 통해 제3 비표시영역 트랜지스터(T3)의 게이트로 공급한다.

[0050] 상기 제3 비표시영역 트랜지스터(T3)는 상기 고전압(VD)에 의해 턴온되어, 클럭(CLK)을 게이트 라인으로 출력한다. 이 경우, 상기 게이트 라인으로는 하이 값을 갖는 게이트 펄스(GP)가 출력된다.

[0051] 상기 제1 비표시영역 트랜지스터(T1)를 통과한 상기 고전압(VD)은 인버터(I)에 의해 저전압으로 변환되어 Qb노드(Qb)를 통해 제4 비표시영역 트랜지스터(T4)의 게이트로 공급된다. 이에 따라, 상기 제4 비표시영역 트랜지스터(T4)는 턴오프된다.

[0052] 상기 제1 비표시영역 트랜지스터(T1)가 턴오프되고, 제2 비표시영역 트랜지스터(T2)가 턴온되면, 제1 저전압(VSS1)이 상기 제2 비표시영역 트랜지스터(T2)를 통해 상기 제3 비표시영역 트랜지스터(T3)로 공급되며, 따라서, 상기 제3 비표시영역 트랜지스터(T3)는 턴오프된다.

[0053] 상기 제1 저전압(VSS1)은 상기 인버터(I)에 의해 고전압으로 변환되어 상기 Qb노드(Qb)를 통해 상기 제4 비표시영역 트랜지스터(T4)의 게이트로 공급된다. 이에 따라, 상기 제4 비표시영역 트랜지스터(T4)는 턴온된다. 이 경우, 제2 저전압(VSS2)이 상기 제4 비표시영역 트랜지스터(T4)를 통해 상기 게이트 라인으로 공급된다. 상기 제4 비표시영역 트랜지스터(T4)를 통해 상기 게이트 라인으로 공급되는 신호는 게이트 로우 신호이다. 상기 게이트 펄스(GP)와 상기 게이트 로우 신호를 총칭하여 상기 게이트 신호(VG)라 한다.

[0054] 상기 게이트 펄스(GP)가 상기 스위칭 트랜지스터(Tsw1)의 게이트로 공급될 때, 상기 스위칭 트랜지스터(Tsw1)는 턴온되며, 상기 게이트 로우 신호가 상기 스위칭 트랜지스터(Tsw1)로 공급될 때, 상기 스위칭 트랜지스터(Tsw1)는 턴오프된다.

[0055] 상기 스테이지(210)의 구조 및 기능은, 도 5 및 상기에서 설명된 구조 및 기능 이외에도 다양하게 변경될 수 있다. 따라서, 상기 스테이지(210)에는 상기 비표시영역 트랜지스터들(T1, T2, T3, T4) 이외에도, 또 다른 비표시영역 트랜지스터들이 더 구비될 수 있다.

[0056] 상기 비표시영역 트랜지스터들 중에서, 특히, 상기 제3 비표시영역 트랜지스터(이하, 풀업 트랜지스터라 함)(T3)는 상기 게이트 라인(GL)으로 상기 게이트 펄스(GP)를 출력하는 기능을 수행한다. 즉, 상기 풀업 트랜지스터는 게이트 클럭(CLK)을 이용하여 상기 게이트 펄스를 생성하며, 상기 게이트 펄스를 상기 스위칭 트랜지스터(Tsw1)의 게이트로 전송하는 기능을 수행한다. 상기 게이트 펄스(GP)는 사각형 형태의 구형파를 이루어야

하고, 이를 위해, 상기 풀업 트랜지스터(T3)를 통과하는 전류가 커야 하며, 따라서, 상기 풀업 트랜지스터(T3)는 다른 비표시영역 트랜지스터들보다 큰 것이 바람직하다.

[0057] 본 발명에 따른 유기발광표시패널(100)에서는, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)가 서로 다른 형태로 구성되어 있다. 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)의 구체적인 구조 및 기능은, 이하에서, 도 6 내지 도 18을 참조하여 상세히 설명된다.

[0058] 상기 제어부(400)의 기능은 다음과 같다.

[0059] 상기 제어부(400)는 외부 시스템으로부터 공급되는 타이밍 신호, 예를 들어, 수직 동기신호, 수평 동기신호 및 클럭 등을 이용하여, 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)와, 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS)를 출력한다. 상기 제어부(400)는 상기 외부 시스템으로부터 입력되는 입력영상데이터를 샘플링한 후에 이를 재정렬하여, 재정렬된 디지털 영상데이터(Data)를 상기 데이터 드라이버(300)에 공급한다.

[0060] 상기 데이터 드라이버(300)의 기능은 다음과 같다.

[0061] 상기 데이터 드라이버(300)는 상기 제어부(400)로부터 입력된 상기 영상데이터(Data)를 아날로그 데이터 전압으로 변환하여, 상기 게이트 라인(GL)에 상기 게이트 펄스(GP)가 공급되는 1수평기간마다 1수평라인분의 데이터 전압(Vdata)들을 상기 데이터 라인들(DL1 to DLd)로 전송한다.

[0062] 상기 설명에서는, 상기 데이터 드라이버(300) 및 상기 제어부(400)가 독립적으로 구성된 것으로 설명되었으나, 상기 데이터 드라이버(300)는 상기 제어부(400)와 일체로 구성될 수도 있다.

[0063] 도 6은 본 발명에 따른 유기발광표시패널의 단면을 나타낸 예시도이고, 도 7은 본 발명에 따른 유기발광표시패널에 적용되는 트랜지스터들의 구조를 나타낸 예시도들이며, 도 8 내지 도 16은 본 발명에 따른 유기발광표시패널을 제조하는 방법을 나타낸 예시도들이다. 특히, 도 7의 (a)는 이하에서 설명되는 싱글 게이트 구조를 나타낸 단면도이고, 도 7의 (b)는 이하에서 설명되는 컨택 구조를 나타낸 단면도이며, 도 7의 (c)는 이하에서 설명되는 더블 게이트 구조를 나타낸 단면도이다.

[0064] 본 발명에 따른 유기발광표시패널은, 도 6에 도시된 바와 같이, 기판(101), 유기발광다이오드(OLED), 구동 트랜지스터(Tdr), 스위칭 트랜지스터(Tsw1) 및 비표시영역 트랜지스터(Tgip)를 포함한다. 상기 기판(101)은 영상이 표시되는 표시영역(AA) 및 상기 표시영역(AA)의 외곽에 배치되며 게이트 드라이버(200)가 내장되는 비표시영역(NAA)으로 구분된다. 상기 유기발광다이오드(OLED)는 상기 표시영역(AA)에 구비되는 픽셀(110)에 구비된다. 상기 구동 트랜지스터(Tdr)는 상기 픽셀(110)에 구비되고, 구동용 보텀 게이트(126)와 구동용 액티브층(123)과 구동용 탑 게이트(125)를 포함하며, 상기 유기발광다이오드와 연결된다. 상기 스위칭 트랜지스터(Tsw1)는 상기 픽셀(110)에 구비되고, 스위칭용 액티브층(133)과 스위칭용 게이트(135)를 포함하며, 상기 구동 트랜지스터(Tdr)와 연결된다. 상기 비표시영역 트랜지스터(Tgip)는 상기 비표시영역에 구비되어 상기 게이트 드라이버(200)를 구성하고, 게이트 펄스용 보텀 게이트(116)와 게이트 펄스용 액티브층(113)과 게이트 펄스용 탑 게이트(115)를 포함하며, 상기 스위칭 트랜지스터(Tsw1)로 공급되는 게이트 신호(VG)를 생성한다.

[0065] 여기서, 상기 구동용 보텀 게이트(126)와 상기 구동용 액티브층(123) 사이에는, 상기 기판(101)에 구비되는 제1 버퍼(102) 및 상기 제1 버퍼(102) 상에 구비되는 제2 버퍼(103)가 구비된다. 상기 게이트 펄스용 보텀 게이트(116)와 상기 게이트 펄스용 액티브층(113) 사이에는, 상기 제2 버퍼(102)가 구비된다.

[0066] 상기 유기발광표시패널(100)의 상기 픽셀에는 상기 구성요소를 이외에도, 상기 구동 트랜지스터(Tdr)의 특성 변경을 센싱하기 위한 센싱 트랜지스터(Tsw2)가 더 구비될 수 있다. 상기 센싱 트랜지스터(Tsw2)의 구조는, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1) 중 어느 하나의 구조와 동일할 수 있다.

[0067] 이하에서는, 상기 구동 트랜지스터(Tdr), 상기 스위칭 트랜지스터(Tsw1) 및 상기 비표시영역 트랜지스터(Tgip)의 기본적인 구조가 설명된다.

[0068] 유기발광표시패널(100)에 적용되는 트랜지스터는 산화물 반도체, 아모퍼스 실리콘, 폴리 실리콘, 저온 폴리 실리콘 중 어느 하나를 이용하여 생성될 수 있다.

[0069] 본 발명에 적용되는 상기 트랜지스터들(Tdr, Tsw1, Tgip)은 산화물 반도체를 이용한다. 상기 산화물 반도체를

이용한 트랜지스터는 게이트, 게이트 절연막 및 액티브층이 차례대로 적층되어 있는 스태거드(Staggered) 구조와, 액티브층, 게이트 절연막 및 탑 게이트가 차례대로 적층되어 있는 코플라나(Coplanar) 구조로 분류되며, 상기 스태거드 구조는 다시, BCE(Back Channel Etched) 구조와 ES(Etch Stopper) 구조로 구분될 수 있다.

- [0070] 본 발명에 적용되는 상기 트랜지스터들(Tdr, Tsw1, Tgip)은, 도 6에 도시된 바와 같이, 상기 코플라나 구조를 가지고 있다.
- [0071] 상기 코플라나 구조로 형성된 유기발광표시패널의 제조 공정은, 다른 구조의 유기발광표시패널의 제조 공정보다 복잡해질 수 있으나, 상기 코플라나 구조로 형성된 유기발광표시패널의 소자 균일도 및 신뢰성은, 다른 구조의 유기발광표시패널의 소자 균일도 및 신뢰성보다 우수하다.
- [0072] 상기 코플라나 구조의 트랜지스터는 다시, 도 7의 (a)에 도시된 바와 같이, 탑 게이트(Gt)가 구비되고 보텀 게이트는 구비되어 있지 않은 싱글 게이트(SG) 구조, 도 7의 (b)에 도시된 바와 같이, 탑 게이트(Gt)와 보텀 게이트(Gb)가 구비되어며 보텀 게이트(Gb)가 트랜지스터의 소스 또는 드레인과 연결되어 있는 컨택 구조 및 도 7의 (c)에 도시된 바와 같이, 탑 게이트(Gt)와 보텀 게이트(Gb)가 구비되어 탑 게이트(Gt)와 보텀 게이트(Gb)가 연결되어 있는 더블 게이트(DG) 구조로 구분될 수 있다. 도 7에서 도면부호 101은 기판을 나타낸다.
- [0073] 상기 더블 게이트(DG) 구조를 갖는 트랜지스터를 통과하는 전류의 양은, 상기 싱글 게이트(SG) 구조를 갖는 트랜지스터를 통과하는 전류의 양보가 클 수 있다. 상기 비표시영역 트랜지스터(Tgip)를 통과하는 전류의 양이 커지면 신호의 지연이 작어질 수 있고, 이에 따라, 정상적인 파형을 갖는 게이트 펄스가 출력될 수 있기 때문에, 상기 비표시영역 트랜지스터(Tgip)는 도 7의 (c)에 도시된 바와 같은 상기 더블 게이트(DG) 구조를 갖는다.
- [0074] 즉, 상기 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)에서는, 상기 게이트 펄스용 탑 게이트(115)와 상기 게이트 펄스용 보텀 게이트(116)가 동일한 전압에 의해 구동되기 때문에, 상기 비표시영역 트랜지스터(Tgip)를 통과하는 전류가 증가하게 되며, 따라서, 지연 및 왜곡이 없는 게이트 펄스(GP)가 상기 스테이지(210)에서 출력될 수 있다.
- [0075] 상기 구동 트랜지스터(Tdr)는 외부 광에 의한 영향을 많이 받으며, 큰 캐패시터를 필요로 하지 않는다. 따라서, 상기 구동 트랜지스터(Tdr)는 도 7의 (b)에 도시된 바와 같은 상기 컨택 구조를 갖는다. 여기서, 상기 구동용 보텀 게이트(126)는 외부 광을 차단하는 라이트 쉴드의 기능을 수행한다.
- [0076] 상기 스위칭 트랜지스터(Tsw1)는 외부 광에 의한 영향을 많이 받지 않으며, 큰 캐패시터를 필요로 하지 않는다. 따라서, 상기 스위칭 트랜지스터(Tsw1)는 도 7의 (a)에 도시된 바와 같은 상기 싱글 게이트(SG) 구조를 갖는다.
- [0077] 부연하여 설명하면, 본 발명에 적용되는 산화물 반도체는 광에 민감하다. 따라서, 본 발명에 적용되는 트랜지스터들에는 광의 영향을 차단하기 위한 목적으로 라이트 쉴드가 구비될 수 있다. 그러나, 본 발명에 적용되는 트랜지스터들 중, 특히, 상기 구동 트랜지스터(Tdr)가 외부 광에 의한 영향을 많이 받기 때문에, 상기 구동 트랜지스터에는 상기 구동용 보텀 게이트(126)가 반드시 구비되어야 한다. 상기 스위칭 트랜지스터(Tsw1)는 외부 광에 의한 영향을 받지 않기 때문에, 라이트 쉴드가 구비될 필요가 없으며, 따라서, 상기한 바와 같이 싱글 게이트(SG) 구조를 가질 수 있다. 그러나, 상기 스위칭 트랜지스터(Tsw1)는, 상기 구동 트랜지스터(Tdr)와 동일하게 상기 컨택 구조를 가질 수도 있다.
- [0078] 상기 게이트 펄스용 보텀 게이트(116)는 광을 차단하기 위한 목적보다는, 상기 더블 게이트(DG)를 형성하기 위한 목적으로, 상기 비표시영역 트랜지스터(Tgip)에 구비된다.
- [0079] 상기 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)에서, 상기 게이트 펄스용 탑 게이트(115)와 상기 게이트 펄스용 보텀 게이트(116)의 전기적 필드의 세기는, 상기 게이트 펄스용 절연막(114)의 두께 및 상기 게이트 펄스용 액티브층(113)과 상기 게이트 펄스용 보텀 게이트(116) 사이의 절연막의 두께에 의해 결정된다.
- [0080] 상기 게이트 펄스용 절연막(114)의 두께 및 상기 게이트 펄스용 액티브층(113)과 상기 게이트 펄스용 보텀 게이트(116) 사이의 절연막의 두께가 얇을수록, 전류가 증가한다.
- [0081] 따라서, 본 발명에서, 상기 비표시영역 트랜지스터(Tgip)의 상기 게이트 펄스용 액티브층(113)과 상기 게이트 펄스용 보텀 게이트(116) 사이의 절연막의 두께는, 상기 표시영역에 구비되는 상기 구동 트랜지스터(Tdr)의 상기 구동용 액티브층(123)과 상기 구동용 보텀 게이트(126) 사이의 절연막의 두께보다 얇게 형성된다.

- [0082] 이를 위해, 상기 게이트 펠스용 액티브층(113)과 상기 게이트 펠스용 보텀 게이트(116) 사이에는 상기 제2 베퍼(103)만이 구비되며, 상기 구동용 액티브층(123)과 상기 구동용 보텀 게이트(126) 사이에는 상기 제1 베퍼(102) 및 상기 제2 베퍼(103)가 모두 구비된다.
- [0083] 또한, 상기 비표시영역 트랜지스터(Tgip)에, 상기 게이트 펠스용 보텀 게이트(116)가 적용되면, 상기 게이트 펠스용 보텀 게이트(116)에 의해서, 상기 비표시영역 트랜지스터(Tgip)의 캐패시턴스가 증가될 수 있다.
- [0084] 그러나, 본 발명에서는 상기 게이트 펠스용 보텀 게이트(116)와 상기 게이트 펠스용 탑 게이트(115)의 끝단에서, 상기 게이트 펠스용 보텀 게이트(116)와 상기 게이트 펠스용 탑 게이트(115)가 중첩되는 영역의 길이를 작게함으로써, 캐패시턴스의 증가가 최소화되거나 감소될 수 있다. 또한, 상기 비표시영역 트랜지스터(Tgip)에서 전류가 증가하는 만큼 상기 비표시영역 트랜지스터(Tgip)의 전체적인 크기가 감소될 수 있기 때문에, 상기 비표시영역 트랜지스터(Tgip)의 캐패시턴스는 감소될 수 있다.
- [0085] 따라서, 본 발명에서 상기 비표시영역 트랜지스터(Tgip)의 캐패시턴스는 종래와 비교할 때 크게 증가되지 않으며, 종래와 유사한 크기를 가질 수 있다.
- [0086] 또한, 본 발명에서, 상기 표시영역에 구비되는 상기 구동 트랜지스터(Tdr)의 상기 구동용 보텀 게이트(126)는, 상기 비표시영역에 구비되는 상기 비표시 영역 트랜지스터(Tgip)의 상기 게이트 펠스용 보텀 게이트(116)와 다른 구조를 갖는다.
- [0087] 예를 들어, 유기발광표시패널의 해상도가 증가하게 되면, 구동 트랜지스터(Tdr)의 상기 구동용 보텀 게이트(126)는 광차단층의 역할 뿐만 아니라, 신호 전달 배선으로 활용될 수도 있다. 이로 인해, 본 발명에서는, 상기 구동용 보텀 게이트(126)가 Cu 및 MoTi로 구성된 이중구조를 가지고 있다. 또한, Cu와 베퍼 SiO₂의 산화를 방지하기 위해, SiNx와 같은 물질로 형성된 상기 제1 베퍼(102)가 추가된다.
- [0088] 이하에서는, 도 6 내지 도 16을 참조하여, 본 발명에 따른 유기발광표시패널의 단면 구조 및 제조 방법이 설명된다.
- [0089] 우선, 상기 기판(101)은 유리기판이 될 수도 있으며, 플라스틱기판이 될 수도 있다. 상기 기판(101)에는 복수의 꼭셀(110)들이 구비된다.
- [0090] 다음, 상기 기판(101)의 상기 표시영역(AA) 중 상기 구동 트랜지스터(Tdr)가 구비되는 영역 및 상기 비표시영역(NAA) 중 상기 비표시영역 트랜지스터(Tgip)가 구비되는 영역에는 상기 구동용 보텀 게이트(126) 및 상기 게이트 펠스용 보텀 게이트(116)가 형성된다.
- [0091] 이를 위해, 도 8에 도시된 바와 같이, 상기 기판(101)에는 제1 금속물질(127a) 및 제2 금속물질(128a)이 도포되며, 상기 구동용 보텀 게이트(126) 및 상기 게이트 펠스용 보텀 게이트(116)에 대응되는 위치에 패턴화된 포토레지스터들(501, 502)이 형성된다.
- [0092] 이 경우, 일정한 두께로 상기 제2 금속물질(128a) 상단에 층착된 포토 레지스터가, 하프톤 마스크(Half tone mask)를 이용하여 노광됨으로써, 도 8에 도시된 바와 같이, 서로 다른 높이를 갖는 패턴화된 포토 레지스터들(501, 502)이 형성된다. 상기 게이트 펠스용 보텀 게이트(116)에 대응되는 위치에 형성된 제1 패턴화된 포토 레지스터(501)의 높이는 상기 구동용 보텀 게이트(126)에 대응되는 위치에 형성된 제2 패턴화된 포토 레지스터(502)의 높이보다 작다.
- [0093] 상기 패턴화된 포토 레지스터들(501, 502)을 마스크로 하여 상기 제1 금속물질(127a) 및 상기 제2 금속물질(128a)이 식각되면, 도 9에 도시된 바와 같이, 상기 패턴화된 포토 레지스터들(501, 502) 및 제1 패턴화된 금속물질(127b)과 제2 패턴화된 금속물질(128b)이 남는다.
- [0094] 이후, 이중 두께 포토레지스터 애싱(Ashing) 공정을 통해, 도 10에 도시된 바와 같이, 상기 제1 패턴화된 포토 레지스터(501)가 제거되며, 상기 제2 패턴화된 포토 레지스터(502)의 두께는 감소한다.
- [0095] 상기 제2 패턴화된 금속물질(128b)을 식각할 수 있는 식각액을 이용하여, 도 11에 도시된 바와 같이, 상기 제2 패턴화된 금속물질(128b)이 제거된다.
- [0096] 상기 제2 패턴화된 포토 레지스터(502)가 제거되면, 도 12에 도시된 바와 같이, 상기 게이트 펠스용 보텀 게이트(116) 및 상기 구동용 보텀 게이트(126)가 형성된다.
- [0097] 즉, 상기 구동용 보텀 게이트(126)는, 상기 기판에 구비되며, 상기 제1 금속물질(127a)로 형성되는 제1 금속

(127) 및 상기 제1 금속(127) 상단에 구비되며, 상기 제2 금속물질(128a)로 형성되는 제2 금속(128)을 포함한다.

[0098] 상기 게이트 펄스용 보텀 게이트(116)는, 상기 제1 금속물질(127a)로 형성된다.

[0099] 예를 들어, 상기 제1 금속물질(127a)은 몰리브덴과 티타늄의 합금(MoTi)(이하, 간단히 MoTi라 함)이 될 수 있으며, 상기 제2 금속물질(128a)은 구리(Cu)가 될 수 있다. 즉, 상기 구동용 보텀 게이트(126)를 구성하는 상기 제1 금속(127)은 MoTi로 형성될 수 있으며, 상기 구동용 보텀 게이트(126)를 구성하는 상기 제2 금속(128)은 구리(Cu)로 형성될 수 있다. 또한, 상기 게이트 펄스용 보텀 게이트(116)는 MoTi가 될 수 있다.

[0100] 부연하여 설명하면, 고해상도의 유기발광표시패널에서, 각종 배선들이 MoTi로 형성될 수 있으나, MoTi만으로는 배선들의 간격을 줄이는 데에 한계가 있기 때문에, Cu가 MoTi 상단에 추가적으로 증착된다.

[0101] 그러나, 상기 게이트 펄스용 보텀 게이트(116)에는 Cu가 반드시 필요하지 않기 때문에 삭제될 수 있다.

[0102] 또한, 본 발명에서는, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이가, 0 내지 3um로 설정되는 것이 바람직하다. 이러한 간격이 유지되기 위해서는 상기 게이트 펄스용 보텀 게이트(116)와 상기 기판(101) 사이의 단차가 최소화되는 것이 바람직하다. 이를 위해, 상기 게이트 펄스용 보텀 게이트(116)의 높이가 최소화되는 것이 바람직하다. 따라서, 상기 게이트 펄스용 보텀 게이트(116)는 상기 제1 금속물질(127a)로만 형성된다.

[0103] 다음, 상기 게이트 펄스용 보텀 게이트(116), 상기 구동용 보텀 게이트(126) 및 상기 기판(1201)을 커버하도록, 도 13에 도시된 바와 같이, 제1 베퍼물질(102a)이 도포된다.

[0104] 다음, 도 14에 도시된 바와 같이, 상기 구동용 보텀 게이트(126)가 구비된 상기 표시영역에만 포토레지스터(503)가 증착되며, 상기 포토레지스터(503)를 마스크로 하여 상기 제1 베퍼물질(102a)이 식각된다.

[0105] 다음, 상기 포토레지스터(503)가 제거되면, 도 15에 도시된 바와 같이, 상기 구동용 보텀 게이트(126)는 제1 베퍼(102)에 의해 커버되며, 상기 게이트 펄스용 보텀 게이트(116)는 노출된다. 상기 구동용 보텀 게이트(126)를 구성하는 구리(Cu)의 이동을 방지하기 위해, 상기 제1 베퍼(102)의 두께는 300 내지 2000Å이 될 수 있다.

[0106] 본 발명에서는 상기에서 설명된 바와 같이, 상기 구동용 보텀 게이트(126) 및 배선들 각각이 상기 제1 금속(예를 들어 MoTi) 및 상기 제2 금속(예를 들어 Cu)를 포함하는 이중층으로 구성된다.

[0107] 이 경우, 상기 구동용 보텀 게이트(126)와 배선들에 구비된 상기 제2 금속을 보호하고, 상기 제2 금속을 구성하는 구리의 이동(migration)을 방지하기 위해, SiNx로 형성된 상기 제1 베퍼(102)가 구비되어야 한다. 그러나, SiNx를 구성하는 수소는 소자의 균일도를 감소시키고 열화를 증가시키며, 상기 비표시영역 트랜지스터(Tgip)는 열화에 의한 문턱전압의 쉬프트에 더욱 민감하다.

[0108] 따라서, 상기 비표시영역 트랜지스터(Tgip)에서는, 상기에서 설명된 바와 같이, 상기 제2 금속물질(Cu)이 제거되고, 상기 제1 금속물질(MoTi)만으로 상기 게이트 펄스용 보텀 게이트(116)가 형성된다. 또한, 상기 제2 금속물질(Cu)이 없기 때문에, 비표시영역 트랜지스터(Tgip)가 구비된 상기 비표시영역에서는 SiNx로 형성된 상기 제1 베퍼가 구비되지 않을 수 있다.

[0109] 이와 같은 이유로, 상기 표시영역 중 상기 스위칭 트랜지스터(Tsw1)가 구비되는 영역에도, 상기 제1 베퍼(102)가 구비되지 않을 수 있다. 그러나, 이하에서는, 상기 표시영역 전체에 상기 제1 베퍼(102)가 구비되고, 상기 비표시영역에 상기 제1 베퍼(102)가 구비되어 있지 않은 유기발광표시패널이 본 발명의 일예로서 설명된다.

[0110] 다음, 도 16에 도시된 바와 같이, 상기 제1 베퍼(102), 상기 게이트 펄스용 보텀 게이트(116) 및 상기 기판(101)을 커버하도록, 제2 베퍼(103)가 도포된다.

[0111] 상기 제2 베퍼(103)는 유기물질 또는 무기물질로 형성되며, 적어도 하나 이상의 층으로 구성될 수 있다.

[0112] 특히, 상기 제2 베퍼(103)는 SiO₂로 형성될 수 있으며, 이 경우, 상기 제2 베퍼(103)는 4000Å 이하로 형성될 수 있다.

[0113] 상기 제2 베퍼(103)는 SiNx로 형성된 상기 제1 베퍼(102)에 의한 균일도 감소 및 열화 증가를 방지할 수 있다.

[0114] 특히, 상기 트랜지스터들의 액티브층을 형성하는 인듐 갈륨 아연 산화물(IGZO: Indium gallium zinc oxide)(이하, 간단히 IGZO라 함)은, 인접한 절연막으로부터 확산되어온 수소에 의해 도체화되기 쉽다. 따라서, SiNx로 구성된 상기 제1 베퍼(102)에 액티브층이 직접 증착될 경우, 캐리어 농도의 증가로, 상기 액티브층이 도체화될

수 있다.

[0115] 따라서, 본 발명에서는, 상기 게이트 펠스용 액티브층(113), 상기 구동용 액티브층(123) 및 상기 스위칭용 액티브층(133) 하단에 SiO₂로 형성된 상기 제2 베퍼(103)가 구비된다.

[0116] 다음, 상기 제2 베퍼(102) 상단에는, 도 6에 도시된 바와 같이, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)를 구성하는 각종 소자들이 구비된다.

[0117] 예를 들어, 상기 비표시영역 트랜지스터(Tgip)를 구성하는 게이트 펠스용 제1 단자(111), 게이트 펠스용 제2 단자(112), 게이트 펠스용 액티브층(113), 게이트 펠스용 절연막(114) 및 게이트 펠스용 탑 게이트(115)가 상기 제2 베퍼(102) 상단에 구비된다.

[0118] 또한, 상기 구동 트랜지스터(Tdr)를 구성하는 구동용 제1 단자(121), 구동용 제2 단자(122), 구동용 액티브층(123), 구동용 절연막(124) 및 구동용 탑 게이트(125)가 상기 제2 베퍼(102) 상단에 구비된다.

[0119] 또한, 상기 스위칭 트랜지스터(Tsw1)를 구성하는 스위칭용 제1 단자(131), 스위칭용 제2 단자(132), 스위칭용 액티브층(133), 스위칭용 절연막(134) 및 스위칭용 탑 게이트(135)가 상기 제2 베퍼(102) 상단에 구비된다.

[0120] 다음, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1) 상단에는, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)를 보호하기 위한 절연막(104)이 도포된다. 상기 절연막(104)은 유기물질로 또는 무기물질로 형성되며, 적어도 하나 이상의 층으로 구성될 수 있다.

[0121] 다음, 평탄막(105)이 상기 절연막(104) 상에 구비된다. 상기 평탄막(105)은 유기물질로 또는 무기물질로 형성되며, 적어도 하나 이상의 층으로 구성될 수 있다.

[0122] 상기 평탄막(105)은 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)의 상단을 평탄화시키는 기능을 수행할 수 있다.

[0123] 마지막으로, 상기 유기발광다이오드(OLED)가 상기 평탄막(105) 상에 구비되며, 상기 유기발광다이오드(OLED)는 상기 구동 트랜지스터(Tdr)의 상기 구동용 제1 단자(121)와 연결된다.

[0124] 상기 유기발광다이오드(OLED)는 애노드(141), 발광층(142) 및 캐소드(143)를 포함한다.

[0125] 상기 유기발광다이오드(OLED)를 구성하는 상기 애노드(141)는 상기 구동용 제1 단자(121)와 연결된다. 상기 유기발광다이오드(OLED)는 뱅크(106)에 의해 둘러 쌓여져 있다. 상기 뱅크(106)에 의해 픽셀들 각각이 구분될 수 있다.

[0126] 도 17은 본 발명에 따른 유기발광표시패널에 적용되는 비표시영역 트랜지스터의 단면을 나타낸 예시도이며, 도 18은 본 발명에 따른 유기발광표시패널에 적용되는 비표시영역 트랜지스터의 게이트 펠스용 보텀 게이트의 중첩 영역의 길이 변화에 따른 오프-스테이트 캐페시턴스의 변화를 나타낸 일실시예 그래프이다. 특히, 도 18에 도시된 그래프의 상단에 도시된 표는 도 17에 도시된 상기 게이트 펠스용 탑 게이트(115)의 끝단과 상기 게이트 펠스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 증가할 때의 상기 비표시영역 트랜지스터(Tgip)의 턴온 전류의 변화를 나타낸 것이며, 상기 그래프의 좌측에 도시된 축에 대응되는 값을 갖는다. 상기 턴온 전류는 상기 길이(A)에 따라 크게 변화되지 않는다. 도 18에 도시된 그래프의 하단에 도시된 표는 도 17에 도시된 상기 게이트 펠스용 탑 게이트(115)의 끝단과 상기 게이트 펠스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 증가할 때의 오프-스테이트 캐페시턴스의 변화를 나타낸 것이며, 상기 그래프의 우측에 도시된 축에 대응되는 값을 갖는다. 상기 오프-스테이트 캐페시턴스는 상기 길이(A)에 따라 점점 커진다.

[0127] 이하에서는, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)의 특징이 설명된다.

[0128] 상기한 바와 같이, 본 발명에 따른 유기발광표시패널에서, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1)는 서로 다른 구조를 갖는다.

[0129] 첫째, 상기 비표시영역 트랜지스터(Tgip)는, 상기 게이트 펠스용 탑 게이트(115)와 상기 게이트 펠스용 보텀 게이트(116)가 전기적으로 연결되어 있는, 더블 게이트(DG) 구조를 가지고 있다.

[0130] 상기 비표시영역 트랜지스터(Tgip)는 상기 제1 베퍼(102)를 구성하는 SiNx의 수소에 의한 영향을 많이 받기 때문에, 상기 게이트 펠스용 보텀 게이트(116)와 상기 게이트 펠스용 액티브층(113) 사이에는 상기 제2 베퍼(10

3)만이 구비된다.

[0131] 상기 제1 베피(102)는 상기 구동용 보텀 게이트(126)를 구성하는 Cu를 보호하고, 상기 구리의 이동(migration)을 방지하기 위해 구비된다. 상기 게이트 펄스용 보텀 게이트(116)에는 Cu가 포함되어 있지 않으며, 이에 따라, 상기 게이트 펄스용 보텀 게이트(116)의 상단에는 상기 제1 베피(102)가 구비될 필요가 없다.

[0132] 또한, 상기 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)의 전류 구동 능력을 극대화시키기 위해서는, 상기 게이트 구동용 보텀 게이트(116)와 상기 게이트 구동용 액티브층(113) 사이에 구비되는 절연막의 두께 또는 캡 비율과, 상기 게이트 구동용 절연막(114)의 두께 또는 캡 비율이 1에 가까운 것이 바람직하다. 본 발명에서는 상기 제1 베피(102) 및 상기 제2 베피(103) 중 상기 제2 베피(103) 만이 상기 게이트 구동용 보텀 게이트(116)와 상기 게이트 구동용 액티브층(113) 사이에 구비되기 때문에, 상기 비표시영역 트랜지스터(Tgip)의 전류 구동 능력이 극대화될 수 있다.

[0133] 부연하여 설명하면, 상기 더블 게이트(DG) 구조를 갖는 트랜지스터의 전류는, 액티브와 탑 게이트 사이의 절연막과 액티브와 보텀 게이트 사이의 절연막의 합과 비례한다. 특히, 액티브와 탑 게이트 사이의 절연막의 두께와 액티브와 보텀 게이트 사이의 절연막의 두께가 동일한 경우, 상기 더블 게이트(DG) 구조를 갖는 트랜지스터의 전류는 최대가 될 수 있다. 이 경우, 액티브와 탑 게이트 사이의 절연막의 두께는 액티브와 보텀 게이트 사이의 절연막의 두께보다 작거나 같을 수 있다.

[0134] 따라서, 본 발명에서는, 상기 게이트 펄스용 절연막(114)의 두께는 상기 제2 베피(103)의 두께보다 작거나 같을 수 있으며, 특히, 상기 게이트 펄스용 절연막(114)의 두께가 상기 제2 베피(103)의 두께와 같을 때, 상기 비표시영역 트랜지스터(Tgip)의 전류는 최대가 될 수 있다.

[0135] 상기 구동 트랜지스터(Tdr)에서, 상기 구동용 보텀 게이트(126)는 광신뢰성을 확보하기 위해 구비된다. 따라서, 상기 구동용 보텀 게이트(126)의 폭은, 상기 구동용 액티브층(123)의 폭보다 최소한 3 μ m 크게 형성될 수 있다.

[0136] 그러나, 상기 비표시영역 트랜지스터(Tgip)에 구비되는 상기 게이트 펄스용 보텀 트랜지스터(116)는 광신뢰성과는 관련이 없으며, 캐패시턴스의 증가 및 전류 능력 확보를 위해 구비된다.

[0137] 이를 위해, 도 17에 도시된 바와 같이, 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)는, 0 내지 3 μ m가 될 수 있다.

[0138] 각종 시뮬레이션 및 테스트 결과, 도 18에 도시된 바와 같이, 상기 비표시영역 트랜지스터(Tgip)의 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)가, 0, 1, 3, 5, 7, 11, 13 μ m로 증가될 수록, 상기 비표시영역 트랜지스터(Tgip)의 오프-스테이트 캐패시턴스(Off-State Cap)가 증가되었으며, 이러한 증가는 상기 비표시영역 트랜지스터(Tgip)의 성능을 감소시킨다.

[0139] 따라서, 본 발명에서, 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)는 최소화되는 것이 바람직하며, 특히, 0 내지 3 μ m가 될 수 있다.

[0140] 부연하여 설명하면, 게이트 펄스는 유기발광표시패널(100)의 로드(Load)에 의해 열화되며, 상기 유기발광표시패널의 로드는 다시, 상기 비표시영역에서의 로드와, 상기 표시영역에서의 로드를 포함할 수 있다.

[0141] 상기 비표시영역에서의 로드는 배선들의 중첩과, 상기 비표시영역 트랜지스터(Tgip)의 오프-스테이트 캐패시턴스에 의해 발생된다.

[0142] 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)에서, 상기 게이트 펄스용 보텀 게이트(116)는 상기 게이트 펄스용 액티브층(113) 보다 크게 형성된다. 상기 비표시영역 트랜지스터(Tgip)에서는, 상기 게이트 펄스용 탑 게이트(115)와 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)의 중첩에 의한 오버랩 캐패시턴스 외에도, 상기 게이트 펄스용 보텀 게이트(116)와 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)의 중첩에 의한 오버랩 캐패시턴스가 생성된다. 상기 오버랩 캐패시턴스들에 의해 상기 비표시영역에서의 로드가 증가한다.

[0143] 따라서, 상기 게이트 펄스용 보텀 게이트(116)와 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)의 중첩 영역, 및 상기 게이트 펄스용 보텀 게이트(116)와 상기 게이트 펄스용 탑 게이트(115)의 중첩 영역은, 최소화되는 것이 바람직하다. 상기 중첩 영역의 감소는 상기 비표시영역 트랜지스터(Tgip)의 전류 크기에 영향을 미치지 않는다.

- [0144] 따라서, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)는 0 내지 3 μ m로 설정될 수 있다.
- [0145] 부연하여 설명하면, 전류의 크기를 증가시켜 정상적인 게이트 펄스를 출력하기 위해, 상기 비표시영역 트랜지스터(Tgip)는 상기 더블 게이트 구조를 가지고 있다. 그러나, 상기 더블 게이트 구조에서는 상기 보텀 게이트(116)와 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)와의 중첩에 의해 기생캐패시턴스가 증가될 수 있다.
- [0146] 따라서, 상기 더블 게이트 구조에서는 상기 보텀 게이트(116)의 길이가 커질수록, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 증가하며, 이에 따라, 도 18에 도시된 바와 같이, 오프-스테이트 캐패시턴스가 증가한다.
- [0147] 각종 시뮬레이션 및 테스트 결과, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 0 내지 3 μ m를 가질 때, 상기 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)의 캐패시턴스는 싱글 게이트(SG) 구조를 갖는 비표시영역 트랜지스터의 캐패시턴스와 동일 또는 유사해 진다.
- [0148] 즉, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 0 내지 3 μ m를 가질 때, 본 발명에 적용되는 상기 비표시영역 트랜지스터(Tgip)의 전류의 크기는 싱글 게이트 구조를 갖는 비표시영역 트랜지스터의 전류의 크기보다 큰 값을 가질 수 있으며, 상기 비표시영역 트랜지스터(Tgip)의 캐패시턴스는, 싱글 게이트 구조를 갖는 비표시영역 트랜지스터의 캐패시턴스 성능과 동일 또는 유사한 값을 가질 수 있다. 이 경우, 상기 게이트 펄스용 탑 게이트(115)는, 계면 효과 등을 고려하여, 상기 도 17에 도시된 바와 같이, 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)와 중첩되어 있다. 상기 게이트 펄스용 탑 게이트(115)와, 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)가 중첩되는 길이는, 상기 게이트 펄스용 액티브층(113)의 도핑 정도 및 계면 효과 등을 고려하여 다양한 크기로 설정될 수 있다.
- [0149] 따라서, 상기 게이트 펄스용 탑 게이트(115)와, 상기 게이트 펄스용 제1 단자(111) 또는 상기 게이트 펄스용 제2 단자(112)가 중첩되는 길이는, 상기 게이트 펄스용 액티브층(113)의 도핑 정도 및 계면 효과 등을 고려하여 다양하게 설정될 수 있으며, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)는 0 내지 3 μ m로 형성될 수 있다.
- [0150] 여기서, 상기 게이트 펄스용 탑 게이트(115)의 끝단과 상기 게이트 펄스용 보텀 게이트(116)의 끝단 사이의 길이(A)가 0 보다 큰 경우, 상기 게이트 펄스용 보텀 게이트(116)의 끝단이 상기 게이트 펄스용 탑 게이트(115)의 끝단보다 더 돌출되어 있다.
- [0151] 상기 비표시영역(NAA)에 구비되는 상기 게이트 드라이버(200)에는 상기한 바와 같이, 다양한 기능을 수행하는 트랜지스터들이 구비된다.
- [0152] 상기 게이트 드라이버(200)를 구성하는 모든 트랜지스터들은 상기 비표시영역 트랜지스터(Tgip)가 될 수 있다. 특히, 상기 게이트 드라이버(200)의 각 스테이지(210)에서, 게이트 클럭이 입력되는 단자와 상기 스위칭용 탑 게이트(135) 사이에 연결되어, 게이트 펄스를 상기 스위칭용 탑 게이트(135)로 전송하는 풀업 트랜지스터(T3)가 상기 비표시영역 트랜지스터(Tgip)가 될 수 있다.
- [0153] 부연하여 설명하면, 각 스테이지(210)에서 상기 풀업 트랜지스터(T3)가 가장 크기 때문에, 상기 풀업 트랜지스터(T3)의 크기를 감축시키는 것에 의해, 상기 비표시영역의 폭이 크게 감축될 수 있다. 따라서, 상기 풀업 트랜지스터(T3)는 상기 비표시영역 트랜지스터(Tgip)와 같은 구조로 형성될 수 있다. 이 경우, 상기 게이트 드라이버(200)에 구비된 또 다른 트랜지스터들은, 상기 비표시영역 트랜지스터(Tgip), 상기 구동 트랜지스터(Tdr) 및 상기 스위칭 트랜지스터(Tsw1) 중 어느 하나의 구조와 동일한 구조를 가질 수 있다.
- [0154] 둘째, 상기 구동 트랜지스터(Tdr)는, 상기 구동용 탑 게이트(125)가 상기 구동용 제1 단자(121) 또는 상기 구동용 제2 단자(122)와 전기적으로 연결되어 있는, 컨택 구조를 가지고 있다.
- [0155] 산화물 반도체로 구성된 유기발광트랜지스터는 광에 의해 열화되기 쉽다. 상기 광은 유기발광표시패널의 내부 및 외부에서, 직접 또는 간접적으로, 입사 또는 반사되는 광이다.
- [0156] 상기 구동 트랜지스터(Tdr)에서는, 일반적으로 콘스턴트 커런트 스트레스(constant current stress)가 발생되며, 광이 유입되면 열화가 증가된다. 따라서, 상기 구동 트랜지스터(Tdr)에서는 광을 차단하는 기능을

수행하는 상기 구동용 보텀 게이트(126)가 구비되어야 한다. 이 경우, 각종 시뮬레이션 및 테스트 결과, 상기 구동용 보텀 게이트(126)가 상기 구동용 제1 단자(121) 또는 상기 구동용 제2 단자(122)와 연결될 때의 상기 구동 트랜지스터(Tdr)의 특성이, 상기 구동용 보텀 게이트(126)가 플로팅 상태로 유지될 때의 상기 구동 트랜지스터(Tdr)의 특성보다 우수하다. 따라서, 상기 구동 트랜지스터(Tdr)는 상기 컨택 구조를 갖는다.

[0157] 상기 구동 트랜지스터(Tdr)에서는, 상기 구동용 보텀 게이트(126)와 상기 구동용 액티브(123) 사이의 절연막의 두께가 상기 구동 트랜지스터(Tdr)의 전류와 상관이 없다. 따라서, 상기 구동용 보텀 게이트(126)와 상기 구동용 액티브(123) 사이에는 상기 제1 베퍼(102) 및 상기 제2 베퍼(103)가 구비될 수 있으며, 상기 제1 베퍼(102)의 두께는, 상기 구동용 보텀 게이트(126)를 충분히 커버할 수 있도록, 자유롭게 설정될 수 있다.

[0158] 상기 구동 트랜지스터(Tdr)에서는, 상기 구동용 보텀 게이트(126)를 구성하는 구리가 상기 구동용 액티브층(123)으로 이동하는 것을 방지하기 위해, 상기 제1 베퍼(102)가 상기 구동용 보텀 게이트(126)를 커버하고 있다. 또한, 상기 제1 베퍼(102)를 구성하는 수소가 상기 구동용 액티브층(123)으로 이동하여 상기 구동용 액티브층(123)이 도체화되는 것을 방지하기 위해, 상기 제1 베퍼(102) 상단에는 SiO₂로 형성된 상기 제2 베퍼(103)가 구비된다.

[0159]셋째, 상기 스위칭 트랜지스터(Tsw1)는, 보텀 게이트가 없는, 싱글 게이트(SG) 구조를 가지고 있다.

[0160] 상기 스위칭 트랜지스터(Tsw1)의 구동 조건은 상기 구동 트랜지스터(Tdr)의 구동 조건과 다르며, 특히, 상기 스위칭 트랜지스터(Tsw1)는 주로 펄스에 의해 구동되고 있다. 따라서, 상기 스위칭 트랜지스터(Tsw1)가 광에 의해 열화되더라도, 상기 스위칭 트랜지스터(Tsw1)로부터 출력되는 신호의 특성은 크게 변화되지 않는다.

[0161] 따라서, 상기 스위칭 트랜지스터(Tsw1)는 보텀 게이트가 없는 싱글 게이트(SG) 구조를 가질 수 있다.

[0162] 그러나, 상기 스위칭 트랜지스터(Tsw1)는 상기 구동용 트랜지스터(Tdr)와 함께 상기 표시영역에 형성된다. 따라서, 공정의 편의를 위해, 상기 스위칭 트랜지스터(Tsw1)는 보텀 게이트를 더 포함할 수도 있다.

[0163] 상기 스위칭 트랜지스터(Tsw1)가 보텀 게이트를 구비하고 있지 않기 때문에, 상기 스위칭 트랜지스터(Tsw1)의 하단에는, 상기 비표시영역 트랜지스터(Tgip)와 마찬가지로, 상기 제2 베퍼(103)만이 구비될 수 있다. 그러나, 공정의 편의상, 상기 스위칭 트랜지스터(Tsw1)의 하단에는, 도 6에 도시된 바와 같이, 상기 제1 베퍼(102) 및 상기 제2 베퍼(103)가 구비될 수 있다.

[0164] 이하에서는, 본 발명의 개발 배경이 다시 한번 정리되며, 본 발명의 특징이 간단히 설명된다.

[0165] 유기발광표시패널의 비표시영역에는 게이트 인 패널 방식의 상기 게이트 드라이버가 구비되며, 상기 게이트 드라이버의 면적의 주요 인자는, 풀업 트랜지스터(T3)이다. 종래에는, 상기 풀업 트랜지스터(T3)가 단일 게이트(SG) 구조로 형성되었다. 상기 단일 게이트(SG) 구조에서는 캐페시턴스가 작고 이동도가 낮기 때문에, 고이동도를 갖는 재료를 이용하여 액티브층이 형성되고, 더블 게이트(DG) 구조가 개발되었다. 그러나, 더블 게이트(DG) 구조의 풀업 트랜지스터를 갖는 유기발광표시패널에서는 로드(Load)가 증가하는 문제가 발생되었으며, 고이동도 재료의 원도우가 좁기 때문에, 제조가 어렵다는 문제가 발생되었다.

[0166] 또한, 유기발광표시패널의 표시영역에 구비되는 구동 트랜지스터(Tdr) 및 스위칭 트랜지스터(Tsw1)와, 비표시영역에 구비되는 비표시영역 트랜지스터(Tgip)의 기능 및 특성이 다르기 때문에, 상기 트랜지스터들 모두가 동일한 구조로 형성되면, 각 트랜지스터의 특성이 모두 만족되기 어렵다.

[0167] 따라서, 본 발명에 따른 유기발광표시패널에서는, 상기 구동 트랜지스터(Tdr), 상기 스위칭 트랜지스터(Tsw1) 및 상기 비표시영역 트랜지스터(Tgip)의 구조가 모두 다르게 형성되어 있다.

[0168] 본 발명의 구체적인 특징은 다음과 같다.

[0169] 첫째, 본 발명에서, 상기 구동 트랜지스터(Tdr)의 구동용 보텀 게이트(126)와 상기 비표시영역 트랜지스터(Tgip)의 게이트 펄스용 보텀 게이트(116)는 동일한 층에 구비되어 있으며, 동일한 공정에 의해 형성된다. 특히, 상기 구동용 보텀 게이트(126)는 두 개의 층들로 구성되어 있으나, 상기 게이트 펄스용 보텀 게이트(116)는 상기 구동용 보텀 게이트(126)를 구성하는 두 개의 층들 중 어느 하나로 구성되어 있다.

[0170] 둘째, 본 발명에서, 상기 구동용 보텀 게이트(126)와 상기 구동용 액티브층(123) 사이에는 두 개의 베퍼들(102, 103)이 구비되어 있으나, 상기 게이트 펄스용 보텀 게이트(116)와 상기 게이트 펄스용 액티브층(113) 사이에는, 상기 두 개의 베퍼들(102, 103) 중 어느 하나만이 구비되어 있다. 또한, 상기 스위칭 트랜지스터(Tsw1)의 상기 스위칭용 액티브층(133) 아래에는 상기 제1 베퍼(102) 및 상기 제2 베퍼(103)가 모두 구비될 수도 있으며, 상기

제1 베퍼(102) 및 상기 제2 베퍼(103) 중 어느 하나만이 구비될 수도 있다.

[0171] 셋째, 본 발명에서는, 상기 비표시영역 트랜지스터(Tgip)의 로드를 최소화하기 위해, 게이트 펠스용 탑 게이트(115)의 끝단과 상기 게이트 펠스용 보텀 게이트(116)의 끝단 사이의 길이는, 0 내지 3 μ m로 설정된다. 즉, 상기 게이트 펠스용 보텀 게이트(116)의 끝단은, 상기 게이트 펠스용 탑 게이트(115)의 끝단보다 더 돌출되어 있거나, 상기 게이트 펠스용 탑 게이트의 끝단과 일치한다.

[0172] 상기한 바와 같은 특징을 갖는 본 발명에서는, 더블 게이트(DG) 구조를 갖는 상기 비표시영역 트랜지스터(Tgip)의 소자 특성, 캐패시턴스 성분, 공정 요소 및 상기 게이트 펠스용 보텀 게이트(116)와 게이트 펠스용 탑 게이트(115) 사이의 중첩 영역의 크기 등을 고려하여, 상기 유기발광표시패널(100)이 제조된다. 따라서, 상기 비표시영역 트랜지스터(Tgip)의 성능이 최대화되면서도, 상기 비표시영역 트랜지스터(Tgip)의 크기가 감소될 수 있으며, 이에 따라, 비표시영역(NAA)의 폭이 감소될 수 있다.

[0173] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

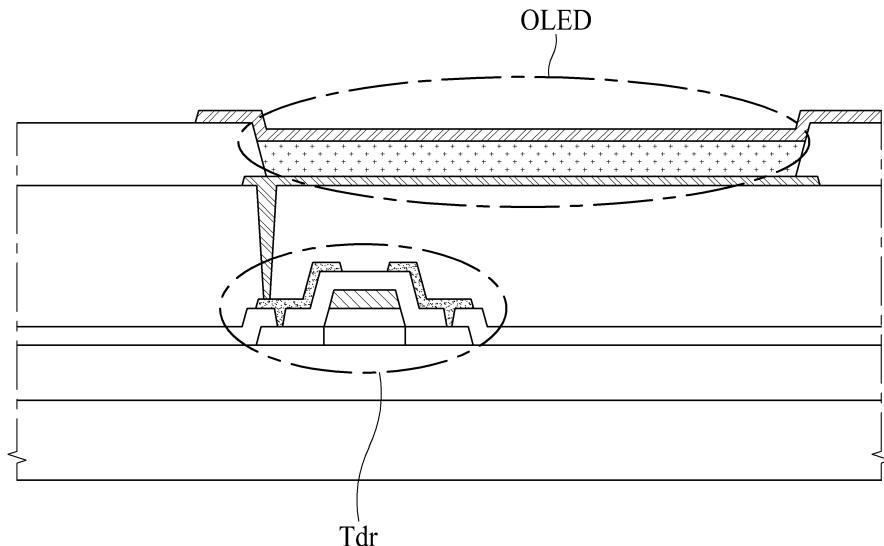
100: 유기발광표시패널 110: 픽셀

200: 게이트 드라이버 300: 데이터 드라이버

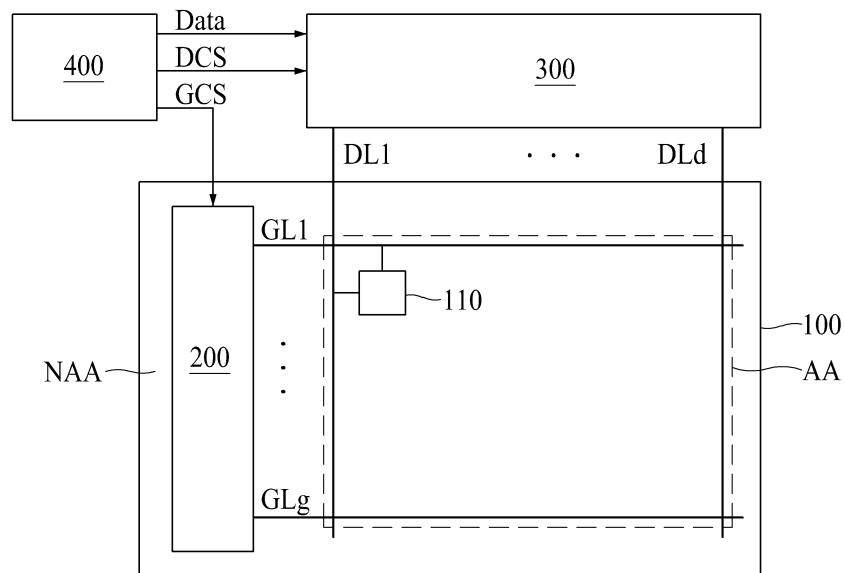
400: 제어부

도면

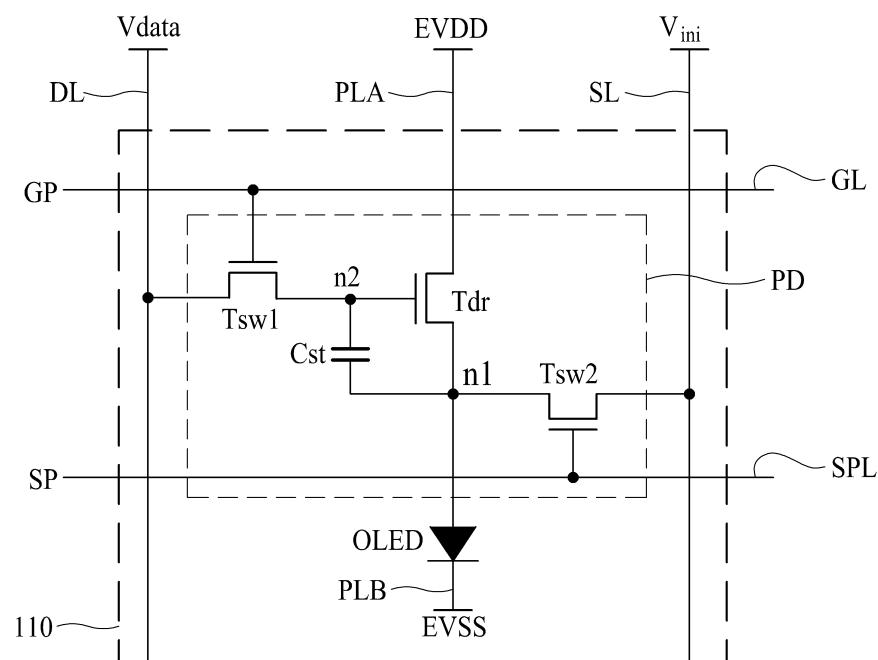
도면1



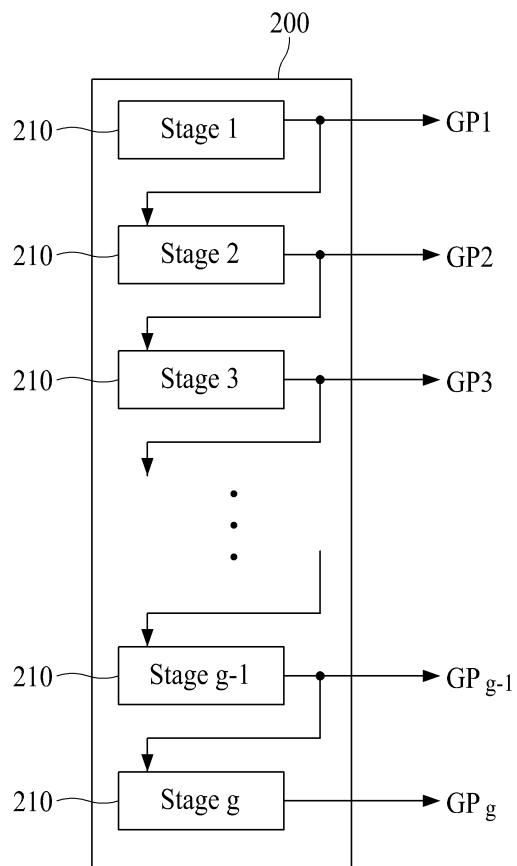
도면2



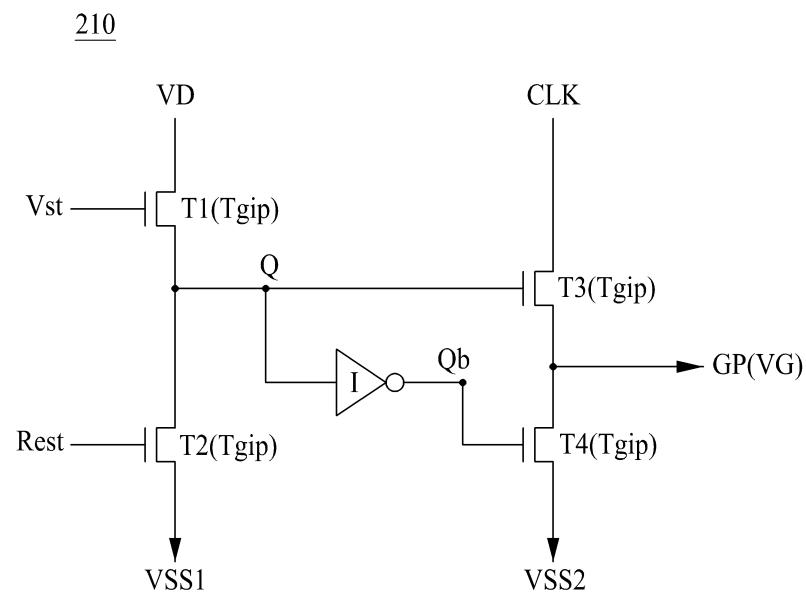
도면3



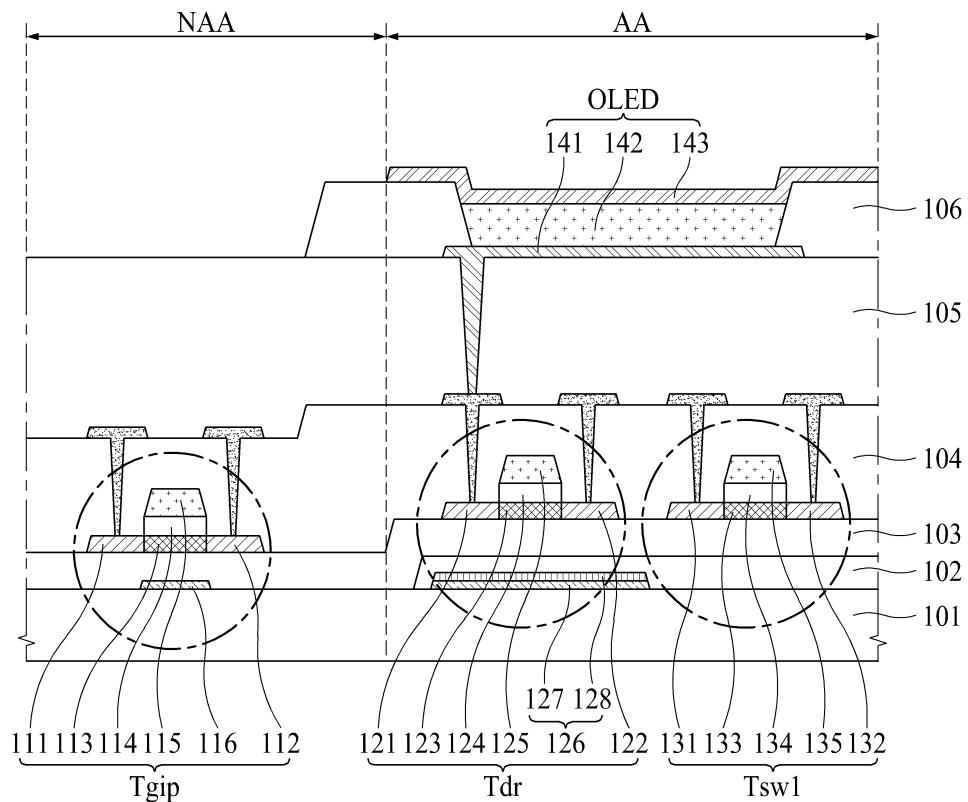
도면4



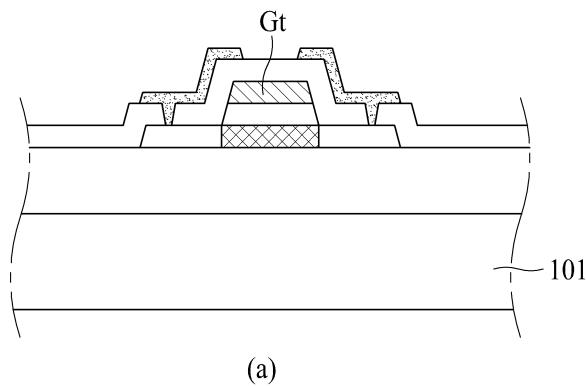
도면5



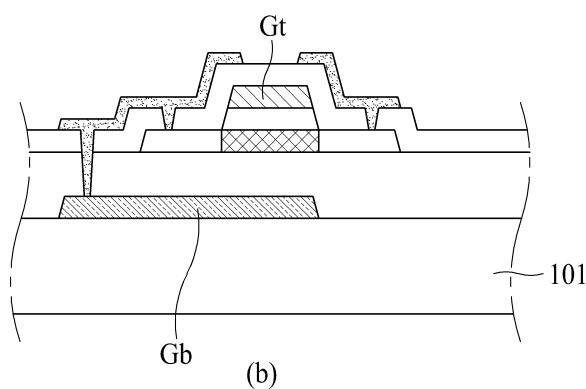
도면6



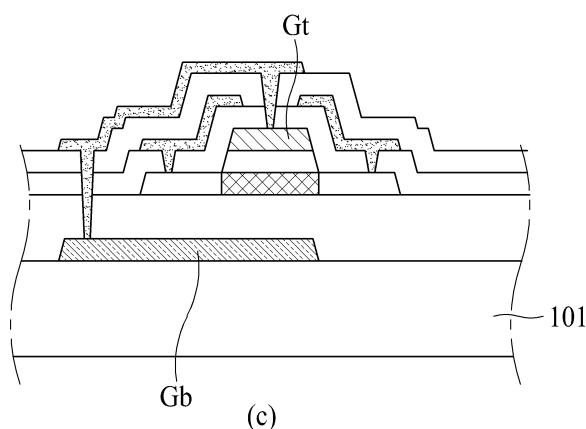
도면7



(a)

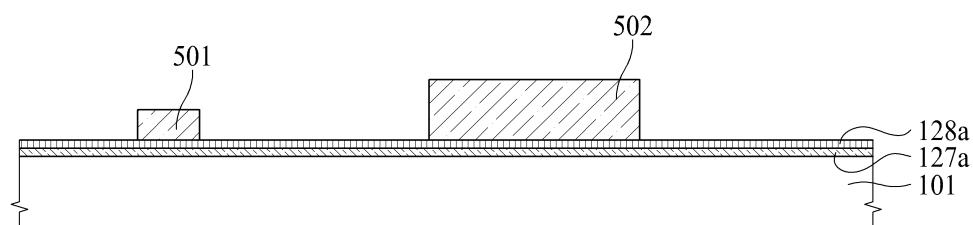


(b)

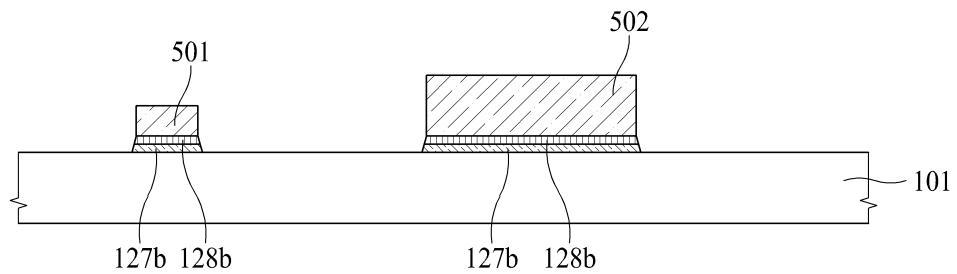


(c)

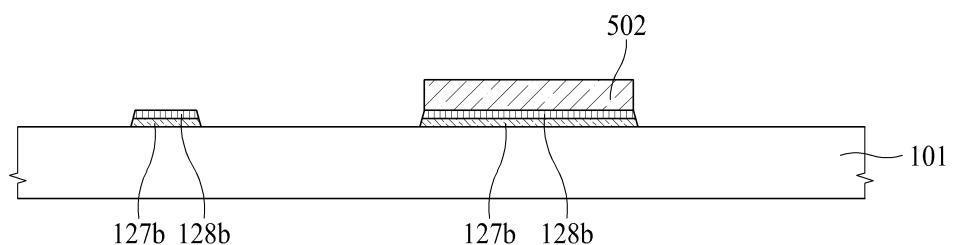
도면8



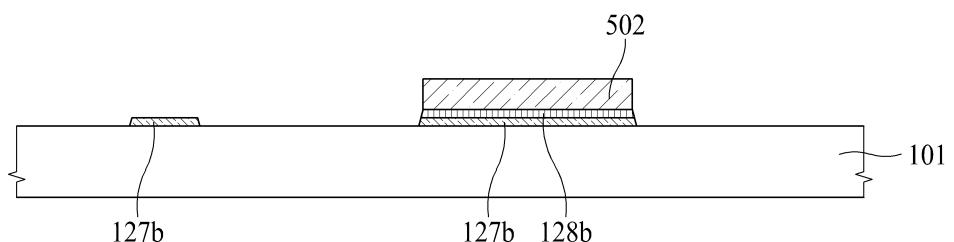
도면9



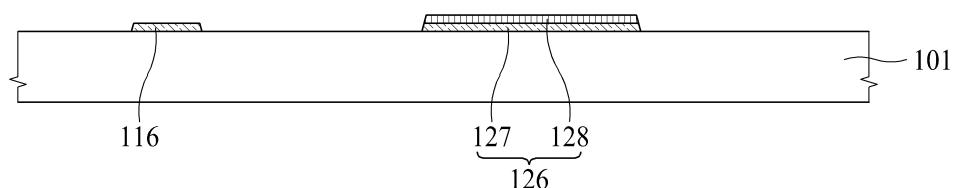
도면10



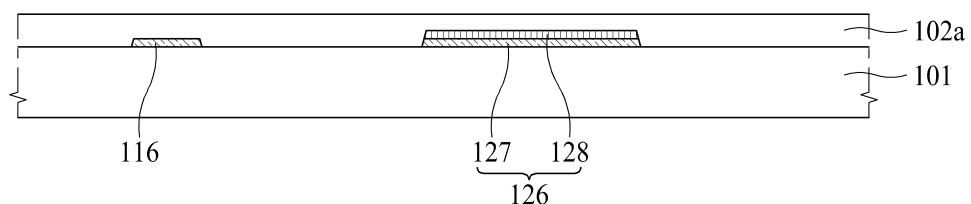
도면11



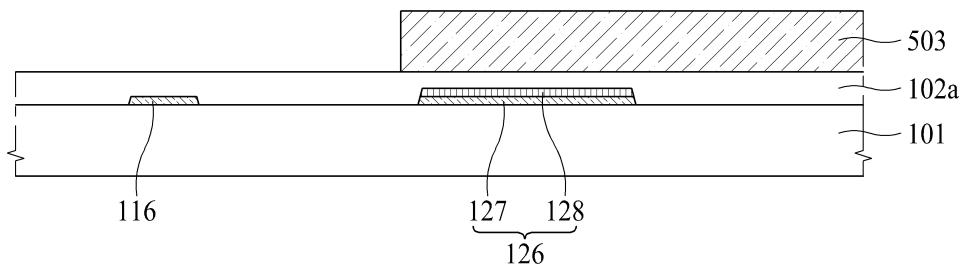
도면12



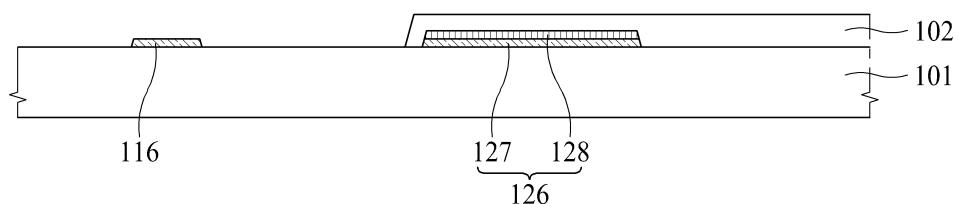
도면13



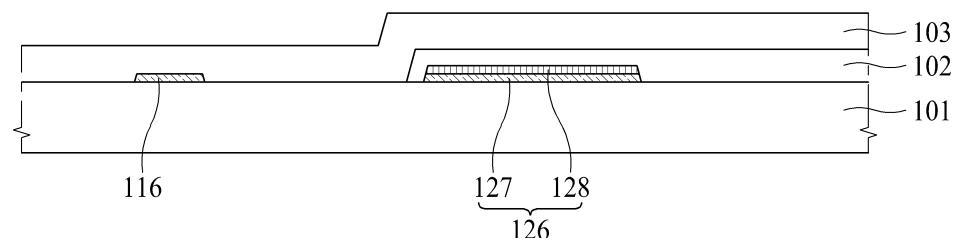
도면14



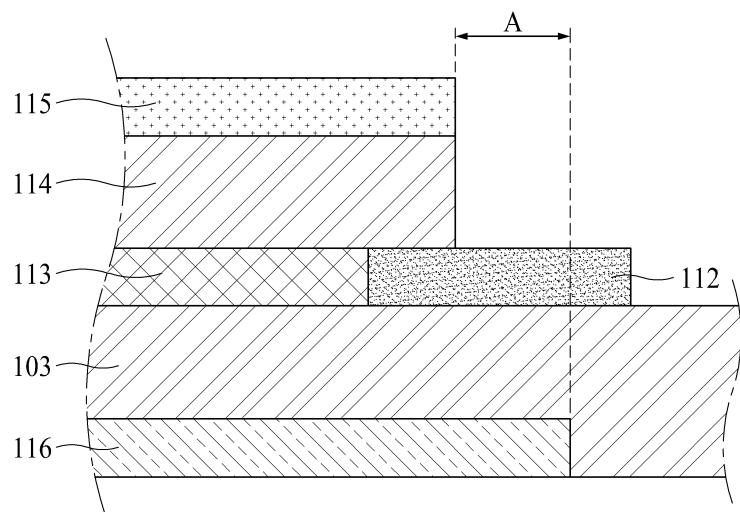
도면15



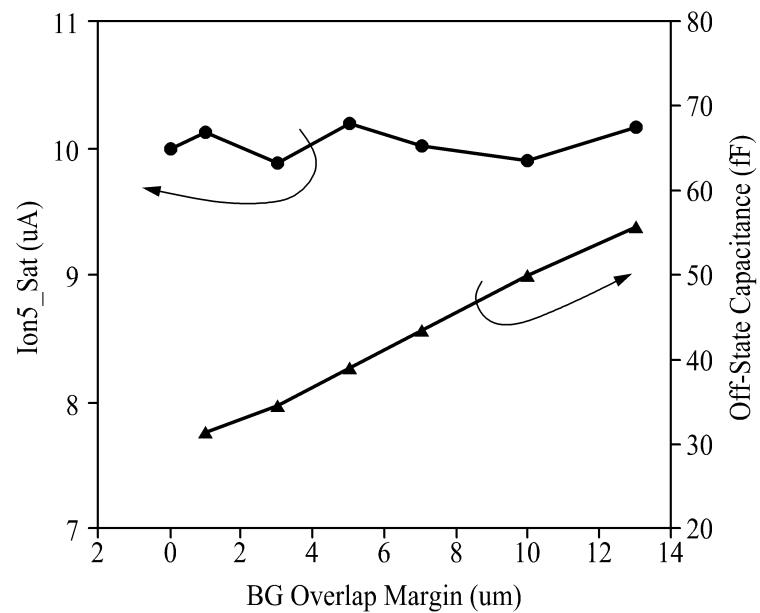
도면16



도면17



도면18



专利名称(译)	有机发光显示面板和使用其的有机发光显示器		
公开(公告)号	KR1020190061823A	公开(公告)日	2019-06-05
申请号	KR1020170160593	申请日	2017-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이승민 노지용 조인탁		
发明人	이승민 노지용 조인탁		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3258 H01L27/3262		
外部链接	Espacenet		

摘要(译)

发明内容本发明的目的是提供一种设置在显示区域中以控制流向有机发光二极管的电流量的驱动晶体管的结构，设置在显示区域中以向驱动晶体管提供数据电压的开关晶体管的结构，提供一种有机发光显示面板，该有机发光显示面板具有与设置在显示区域中的非显示区域晶体管不同的结构，并且向开关晶体管提供栅极脉冲。

