



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0064163
(43) 공개일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3225 (2013.01)
G09G 3/3233 (2013.01)

(21) 출원번호 10-2015-0169497
(22) 출원일자 2015년11월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
윤재환
경기도 성남시 수정구 남문로86번길 16 (태평동)
최진호
경기도 파주시 새말2길 75 302호 (금촌동, 금란빌라)

(74) 대리인
김은구, 송해모

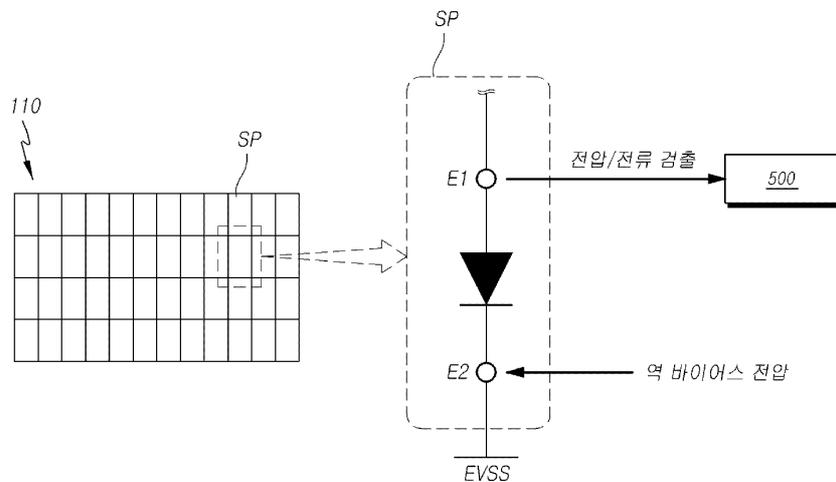
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 유기발광표시장치 및 그 구동방법에 관한 것으로서, 더욱 상세하게는, 유기발광다이오드의 제2전극에 역 바이어스 전압이 인가된 상태에서, 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하여 검출 결과에 따라 유기발광다이오드의 단락 여부를 직접적인 감지 방식으로 감지함으로써, 서브픽셀의 암점을 정확하고 신속하게 감지할 수 있고, 암점이 아닌 서브픽셀이 암점 감지 과정에서 암점으로 유발되는 부작용도 방지해줄 수 있는 유기발광표시장치 및 그 구동방법에 관한 것이다.

대표도



명세서

청구범위

청구항 1

다수의 서브픽셀이 배치되며, 각 서브픽셀에는, 제1전극과 제2전극을 갖는 유기발광다이오드와, 상기 제1전극과 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압이 인가되는 제3노드를 갖는 구동 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시패널; 및

상기 유기발광다이오드의 제2전극에 역 바이어스 전압이 인가된 상태에서, 상기 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하여 검출 결과에 따라 상기 유기발광다이오드의 단락 여부를 감지하는 감지 회로를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

감지 타이밍이 된 서브픽셀의 상기 유기발광다이오드의 제2전극에 역 바이어스 전압이 인가된 상태에서, 상기 구동 트랜지스터는 오프 된 상태인 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 감지 회로는,

상기 유기발광다이오드의 제1전극에서 임계 전류 값 이상의 전류가 검출되는 경우, 상기 유기발광다이오드의 제1전극과 제2전극이 단락 된 것으로 감지하는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 감지 회로는,

상기 유기발광다이오드의 제1전극에서 상기 역 바이어스 전압과 동일한 전압 또는 상기 역 바이어스 전압을 기준으로 정해진 범위 이내에 포함되는 전압이 검출되는 경우, 상기 유기발광다이오드의 제1전극과 제2전극이 단락 된 것으로 감지하는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 감지 회로는,

상기 구동 트랜지스터의 제1노드에 전기적으로 연결되는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 각 서브픽셀은,

상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터를 더 포함하고,

상기 감지 회로는,

상기 센싱 트랜지스터의 드레인 노드 또는 소스 노드에 전기적으로 연결되거나, 상기 기준전압 라인에

연결되고,

감지 타이밍이 된 서브픽셀의 상기 센싱 트랜지스터의 게이트 노드에는 턴-온 게이트 전압이 인가된 상태에서, 상기 기준전압 라인의 전압 또는 전류를 검출함으로써 상기 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하는 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 감지 회로는,

상기 유기발광다이오드가 단락 된 것으로 감지된 서브픽셀을 암점으로 인식하여 암점 인식 결과 정보를 메모리에 저장하는 유기발광표시장치.

청구항 8

제1항에 있어서,

상기 감지 회로는,

상기 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하는 신호 검출부;

검출된 전압 또는 전류를 부호화하여 부호화 데이터를 생성하는 신호 부호화부; 및

상기 부호화 데이터를 레퍼런스 데이터와 비교하여 상기 유기발광다이오드의 단락 여부를 감지하는 단락 감지부를 포함하는 유기발광표시장치.

청구항 9

제1항에 있어서,

상기 감지 회로는,

상기 유기발광다이오드의 제1전극의 전압 또는 전류를 검출한 아날로그 검출 값을 디지털 검출 값으로 변환하는 아날로그 디지털 컨버터와,

상기 아날로그 디지털 컨버터로부터 디지털 검출 값을 수신하여 상기 유기발광다이오드의 단락 여부를 감지하는 타이밍 컨트롤러를 포함하는 유기발광표시장치.

청구항 10

다수의 서브픽셀이 배치되며, 각 서브픽셀에는, 제1전극과 제2전극을 갖는 유기발광다이오드와, 상기 제1전극과 전기적으로 연결되어 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터가 배치된 유기발광표시패널을 포함하는 유기발광표시장치의 구동방법에 있어서,

상기 유기발광다이오드의 제2전극에 역 바이어스 전압을 인가하는 제1 단계;

상기 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하는 제2 단계; 및

검출 결과에 따라 상기 유기발광다이오드의 단락 여부를 감지하는 제3 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 11

제10항에 있어서,

상기 제2 단계가 진행될 때, 상기 구동 트랜지스터는 오프 되어 있는 유기발광표시장치의 구동방법.

청구항 12

제10항에 있어서,

상기 제2 단계에서 상기 유기발광다이오드의 제1전극에서 임계 전류 값 이상의 전류가 검출되는 경우,

상기 제3 단계에서는 상기 유기발광다이오드의 제1전극과 제2전극이 단락 된 것으로 감지하는 유기발광표시장치의 구동방법.

청구항 13

제10항에 있어서,

상기 제2 단계에서 상기 유기발광다이오드의 제1전극에서 상기 역 바이어스 전압과 동일한 전압 또는 상기 역 바이어스 전압과 일정 범위 이내에 포함되는 전압이 검출되는 경우,

상기 제3 단계에서는 상기 유기발광다이오드의 제1전극과 제2전극이 단락 된 것으로 감지하는 유기발광표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치는 유기발광다이오드 및 이를 구동하기 위한 구동 트랜지스터가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0005] 한편, 여러 가지 이유로 인해, 유기발광다이오드의 애노드 전극과 캐소드 전극이 단락 되는 경우, 서브픽셀이 암점화 될 수 있다. 이러한 서브픽셀의 암점화는 화상 품질을 크게 저하시킬 수 있다.

[0006] 이에, 서브픽셀의 암점화를 감지하기 위한 기술이 개발되고 있다. 하지만, 종래의 서브픽셀 암점 감지 기술은, 기본적으로, 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 턴-온 시켜 유기발광다이오드의 애노드 전압을 검출하는 방식으로 진행된다.

[0007] 이러한 종래의 암점 감지 기술은, 구동 트랜지스터가 턴-온 상태에서 유기발광다이오드의 단락 여부를 간접적으로 감지하는 방식이기 때문에, 암점 감지 정확도가 낮아질 수 있다.

[0008] 또한, 종래의 암점 감지 기술은, 구동 트랜지스터가 턴-온 상태에서 턴-오프 될 때까지 기다려야 하는데, 구동 트랜지스터와 연결된 스토리지 캐패시터의 캐패시턴스가 크기 때문에, 구동 트랜지스터가 턴-오프 되는데 상당히 긴 시간이 걸릴 수 있다. 이에 따라 암점 감지 시간도 상당히 길어질 수 있다.

[0009] 따라서, 유기발광표시패널에 배치된 모든 서브픽셀에 대한 암점화를 감지하기 위해서는, 매우 긴 시간이 걸릴 수밖에 없다.

발명의 내용

해결하려는 과제

[0011] 본 실시예들의 목적은, 서브픽셀의 암점을 정확하고 신속하게 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0012] 본 실시예들의 다른 목적은, 서브픽셀의 암점을 유발하는 유기발광다이오드의 단락 여부를 직접적인 감지 방식으로 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0013] 본 실시예들의 또 다른 목적은, 암점이 아닌 서브픽셀이 암점 감지 과정에서 암점으로 유발되는 부작용을 방지해줄 수 있는 방식으로 암점을 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

- [0015] 일 측면에서, 본 실시예들은, 다수의 서브픽셀이 배치되며, 각 서브픽셀에는, 제1전극과 제2전극을 갖는 유기발광다이오드와, 유기발광다이오드의 제1전극과 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압이 인가되는 제3노드를 갖는 구동 트랜지스터와, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 유기발광표시패널과, 유기발광다이오드의 제2전극에 역 바이어스 전압이 인가된 상태에서, 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하여 검출 결과에 따라 유기발광다이오드의 단락 여부를 감지하는 감지 회로를 포함하는 유기발광표시장치를 제공할 수 있다.
- [0016] 다른 측면에서, 본 실시예들은, 다수의 서브픽셀이 배치되며, 각 서브픽셀에는, 제1전극과 제2전극을 갖는 유기발광다이오드와, 유기발광다이오드의 제1전극과 전기적으로 연결되어 유기발광다이오드를 구동하기 위한 구동 트랜지스터가 배치된 유기발광표시패널을 포함하는 유기발광표시장치의 구동방법을 제공할 수 있다.
- [0017] 이러한 유기발광표시장치의 구동방법은, 유기발광다이오드의 제2전극에 역 바이어스 전압을 인가하는 제1 단계와, 유기발광다이오드의 제1전극의 전압 또는 전류를 검출하는 제2 단계와, 검출 결과에 따라 유기발광다이오드의 단락 여부를 감지하는 제3 단계 등을 포함할 수 있다.

발명의 효과

- [0019] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 암점을 정확하고 신속하게 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.
- [0020] 또한, 본 실시예들에 의하면, 서브픽셀의 암점을 유발하는 유기발광다이오드의 단락 여부를 직접적인 감지 방식으로 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.
- [0021] 또한, 본 실시예들에 의하면, 암점이 아닌 서브픽셀이 암점 감지 과정에서 암점으로 유발되는 부작용을 방지해 줄 수 있는 방식으로 암점을 감지할 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.
- 도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.
- 도 3은 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 다른 예시도이다.
- 도 4는 본 실시예들에 따른 유기발광표시장치에서 유기발광다이오드의 단락에 따른 서브픽셀의 암점화를 나타낸 도면이다.
- 도 5는 본 실시예들에 따른 유기발광표시장치에서, 유기발광다이오드의 단락을 감지하기 위한 감지 회로를 나타낸 도면이다.
- 도 6 및 도 7은 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조가 2T1C 구조인 경우, 유기발광다이오드의 단락을 감지하기 위한 감지 회로 및 감지 방식을 나타낸 도면이다.
- 도 8 및 도 9는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조가 3T1C 구조인 경우, 유기발광다이오드의 단락을 감지하기 위한 감지 회로 및 감지 방식을 나타낸 도면이다.
- 도 10은 본 실시예들에 따른 유기발광표시장치에서, 감지 회로가 유기발광다이오드의 제1전극의 전류를 검출하여 유기발광다이오드의 단락 여부를 감지하는 방식을 설명하기 위한 도면이다.
- 도 11은 본 실시예들에 따른 유기발광표시장치에서, 감지 회로가 유기발광다이오드의 제1전극의 전압을 검출하여 유기발광다이오드의 단락 여부를 감지하는 방식을 설명하기 위한 도면이다.
- 도 12는 본 실시예들에 따른 유기발광표시장치에서, 감지 회로가 유기발광다이오드의 단락 여부를 감지하여 암점 인식 결과 정보를 메모리에 저장하는 것을 나타낸 도면이다.

도 13은 본 실시예들에 따른 유기발광표시장치에서, 유기발광다이오드의 단락을 감지하기 위한 감지 회로에 대한 블록도이다.

도 14는 본 실시예들에 따른 유기발광표시장치에서, 암점 감지를 위하여, 아날로그 디지털 컨버터와 컨트롤러로 구현한 감지 회로를 나타낸 도면이다.

도 15는 본 실시예들에 따른 유기발광표시장치의 구동방법에 대한 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0025] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0026] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0027] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 타이밍 컨트롤러(140) 등을 포함한다.
- [0028] 타이밍 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0029] 이러한 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0030] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0031] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0032] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0033] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0034] 게이트 드라이버(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0035] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0036] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0037] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치

할 수도 있다.

- [0038] 전술한 타이밍 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0039] 타이밍 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0040] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0041] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0042] 또한, 타이밍 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0043] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0044] 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0045] 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0046] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.
- [0047] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0048] 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0049] 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0050] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0051] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수 있다.

- [0052] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0053] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 타이밍 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장 될 수 있다.
- [0054] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.
- [0055] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.
- [0056] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0057] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0058] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0059] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0060] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0061] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제2노드(N2)로 데이터 전압을 전달해주기 위한 스위칭 트랜지스터(SWT: Switching Transistor)와, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 포함하여 구성될 수 있다.
- [0062] 유기발광다이오드(OLED)는 제1전극(애노드 전극 또는 캐소드 전극, E1), 유기층(OEL) 및 제2전극(캐소드 전극 또는 애노드 전극, E2) 등을 갖는다.
- [0063] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.
- [0064] 이러한 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결되고 소스 노드 또는 드레인 노드일 수 있는 제1노드(N1)와, 스위칭 트랜지스터(SWT)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며 게이트 노드에 해당하는 제2노드(N2)와, 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결되어 구동전압(EVDD)이 인가되고 드레인 노드 또는 소스 노드일 수 있는 제3노드(N3)를 갖는다.
- [0065] 스위칭 트랜지스터(SWT)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제2노드(N2) 사이에 전기적으로 연결되고, 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.
- [0066] 이러한 스위칭 트랜지스터(SWT)는 스캔 신호(SCAN)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제2노드(N2)로 전달해줄 수 있다.
- [0067] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결될 수 있다.
- [0068] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)이다.
- [0069] 구동 트랜지스터(DRT)와 스위칭 트랜지스터(SWT)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0070] 도 2의 서브픽셀 구조는 2개의 트랜지스터(DRT, SWT)와 1개의 캐패시터(Cstg)를 갖는다는 점에서

2T(Transistor)1C(Capacitor) 구조라고 한다.

- [0071] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 다른 예시도이다.
- [0072] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에 배치된 각 서브픽셀은, 일 예로, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT) 및 스토리지 캐패시터(Cstg) 이외에, 센싱 트랜지스터(SENT: Sensing Transistor)를 더 포함할 수 있다.
- [0073] 도 3을 참조하면, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.
- [0074] 이러한 센싱 트랜지스터(SENT)는 센싱 신호(SENSE)에 의해 턴-온 되어 기준전압 라인(RVL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제1노드(N1)에 인가해준다.
- [0075] 또한, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.
- [0076] 한편, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 별개의 게이트 신호일 수 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는, 다른 게이트 라인을 통해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드로 각각 인가될 수도 있다.
- [0077] 경우에 따라서는, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 신호일 수도 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 라인을 통해 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에 공통으로 인가될 수도 있다.
- [0078] 도 3의 서브픽셀 구조는 3개의 트랜지스터(DRT, SWT, SENT)와 1개의 캐패시터(Cstg)를 갖는다는 점에서 3T1C 구조라고 한다.
- [0079] 도 4는 본 실시예들에 따른 유기발광표시장치(100)에서 유기발광다이오드(OLED)의 단락(Short)에 따라 서브픽셀(SP)이 암점(Dark Spot)으로 보이는 현상을 나타낸 도면이다.
- [0080] 도 4를 참조하면, 유기발광다이오드(OLED)의 단락이 된 경우, 즉, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)이 단락 된 경우, 해당 유기발광다이오드(OLED)가 포함된 서브픽셀(SP)은 암점(Dark Spot)으로 보인다.
- [0081] 이에, 본 실시예들은 각 서브픽셀(SP) 내 유기발광다이오드(OLED)의 단락 여부를 감지하여 서브픽셀(SP)의 암점화 여부를 감지(인식)하기 위한 회로를 제공한다.
- [0082] 도 5는 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 단락을 감지하기 위한 감지 회로(500)를 나타낸 도면이다.
- [0083] 도 5를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110)에 도 2에 예시된 2T1C 구조 또는 도 3에 예시된 3T1C 구조 등의 구조를 갖는 서브픽셀(SP) 내 유기발광다이오드(OLED)의 단락 여부를 감지하기 위한 감지 회로(500)를 포함할 수 있다.
- [0084] 감지 회로(500)는, 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압이 인가된 상태에서, 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출하여 검출 결과에 따라 유기발광다이오드(OLED)의 단락 여부를 감지한다.
- [0085] 전술한 바에 따르면, 감지 회로(500)는, 유기발광다이오드(OLED)의 제1전극(E1)에 비해 제2전극(E2)에 높은 전압(역 바이어스 전압)이 의도적으로 인가된 역 바이어스 전압 인가 상태를 만들어 놓고, 유기발광다이오드(OLED)의 단락이 발생하지 않은 경우에 유기발광다이오드(OLED)의 제1전극(E1)에서 검출될 수 있는 전압 또는 전류와 다른 전압 또는 전류가 유기발광다이오드(OLED)의 제1전극(E1)에서 검출되는지를 확인하여, 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0086] 아래에서는, 도 6 및 도 7을 참조하여 2T1C 구조의 서브픽셀 내 유기발광다이오드(OLED)의 단락을 감지하는 방식과 감지 회로(500)를 설명하고, 도 8 및 도 9를 참조하여 3T1C 구조의 서브픽셀 내 유기발광다이오드(OLED)의 단락을 감지하는 방식과 감지 회로(500)를 설명한다.
- [0087] 도 6 및 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀(SP) 구조가 2T1C 구조인 경우, 유기발광

다이오드(OLED)의 단락을 감지하기 위한 감지 회로(500) 및 감지 방식을 나타낸 도면이다.

- [0088] 도 6을 참조하면, 감지 회로(500)는, 2T1C 구조를 갖는 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제1노드(N1)에 전기적으로 연결될 수 있다.
- [0089] 여기서, 구동 트랜지스터(DRT)의 제1노드(N1)는 유기발광다이오드(OLED)의 제1전극(E1)과 전기적으로 연결된다.
- [0090] 이러한 감지 회로(500)의 연결 구조에 따르면, 유기발광다이오드(OLED)의 제1전극(E1)에 구동 트랜지스터(DRT)의 제1노드(N1)가 연결된 2T1C 구조의 서브픽셀(SP) 내 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0091] 도 7을 참조하면, 전원 제어부(700)는, 감지 타이밍이 된 서브픽셀(SP)의 유기발광다이오드(OLED)의 제2전극(E2)에 인가되는 역 바이어스 전압(Vrev)을 출력할 수 있다.
- [0092] 이러한 전원 제어부(700)는 감지 회로(500)에 포함될 수도 있고, 경우에 따라서는, 컨트롤 인쇄회로기판에 위치한 PMIC(Power Management IC)일 수도 있다.
- [0093] 도 7을 참조하면, 감지 타이밍이 된 서브픽셀(SP)의 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(Vrev)이 인가된 상태에서, 구동 트랜지스터(DRT)는 오프 된 상태이다.
- [0094] 즉, 감지 회로(500)는, 구동 트랜지스터(DRT)가 오프 되고, 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(Vrev)이 인가된 상태에서, 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출한다.
- [0095] 전술한 바와 같이, 감지 회로(500)는, 구동 트랜지스터(DRT)가 오프 된 상태에서, 구동 트랜지스터(DRT)의 제1노드(N1)와 전기적으로 연결된 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출함으로써, 구동 트랜지스터(DRT)의 영향 없이, 유기발광다이오드(OLED)의 단락 여부를 직접적인 방식으로 감지할 수 있다. 이에 따라, 유기발광다이오드(OLED)의 단락 여부 감지 정확도가 높아질 수 있다.
- [0096] 도 8 및 도 9는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀(SP) 구조가 3T1C 구조인 경우, 유기발광다이오드(OLED)의 단락을 감지하기 위한 감지 회로(500) 및 감지 방식을 나타낸 도면이다.
- [0097] 도 6을 참조하면, 3T1C 구조 등과 같이 3개 이상의 트랜지스터를 갖는 각 서브픽셀(SP)은, 구동 트랜지스터(DRT)의 제1노드(N1)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 센싱 트랜지스터(SENT)를 더 포함할 수 있다.
- [0098] 도 6을 참조하면, 감지 회로(500)는, 기준전압 라인(RVL)과 전기적으로 연결되는 센싱 트랜지스터(SENT)의 드레인 노드 또는 소스 노드에 전기적으로 연결되거나, 기준전압 라인(RVL)에 연결될 수 있다.
- [0099] 감지 회로(500)가 감지 타이밍이 된 서브픽셀(SP)의 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출하는 시점에, 감지 타이밍이 된 서브픽셀(SP)의 센싱 트랜지스터(SENT)는 온 상태로 되어 있어야만 한다.
- [0100] 감지 회로(500)는, 감지 타이밍이 된 서브픽셀(SP)의 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출하는 시점에, 센싱 트랜지스터(SENT)의 게이트 노드에는 턴-온 게이트 전압이 인가된 상태에서, 기준전압 라인(RVL)의 전압 또는 전류를 검출함으로써 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출할 수 있다.
- [0101] 이러한 감지 회로(500)의 연결 구조에 따르면, 구동 트랜지스터(DRT)의 제1노드(N1)에 전기적으로 연결된 유기발광다이오드(OLED)의 제1전극(E1)과 기준전압 라인(RVL) 사이에 센싱 트랜지스터(SENT)가 연결된 3T1C 구조의 서브픽셀(SP) 내 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0102] 도 9를 참조하면, 감지 타이밍이 된 서브픽셀(SP)의 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(Vrev)이 인가된 상태에서, 구동 트랜지스터(DRT)는 오프 된 상태이다.
- [0103] 즉, 감지 회로(500)는, 구동 트랜지스터(DRT)가 오프 되고, 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(Vrev)이 인가된 상태에서, 기준전압 라인(RVL)의 전압 또는 전류를 검출함으로써 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출한다.
- [0104] 전술한 바와 같이, 감지 회로(500)는, 구동 트랜지스터(DRT)가 오프 된 상태에서, 구동 트랜지스터(DRT)의 제1노드(N1)와 전기적으로 연결된 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출함으로써, 구동 트랜지스터(DRT)의 영향 없이, 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0105] 도 10은 본 실시예들에 따른 유기발광표시장치(100)에서, 감지 회로(500)가 유기발광다이오드(OLED)의 제1전극

(E1)의 전류를 검출하여 유기발광다이오드(OLED)의 단락 여부를 감지하는 방식을 설명하기 위한 도면이고, 도 11은 본 실시예들에 따른 유기발광표시장치(100)에서, 감지 회로(500)가 유기발광다이오드(OLED)의 제1전극(E1)의 전압을 검출하여 유기발광다이오드(OLED)의 단락 여부를 감지하는 방식을 설명하기 위한 도면이다.

- [0106] 도 10을 참조하면, 감지 회로(500)는, 유기발광다이오드(OLED)의 제1전극(E1)에서 임계 전류 값(I_{th}) 이상의 전류(I_{det})가 검출되는 경우, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)이 단락 된 것으로 감지할 수 있다.
- [0107] 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(V_{rev})이 인가된 상태이더라도, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)가 단락 되지 않았다면, 유기발광다이오드(OLED)의 제1전극(E1)에 전류가 흐르지 않아야 한다.
- [0108] 여기서, 임계 전류 값(I_{th})은 0 [A]이거나, 누설 전류를 고려하여 0 [A]보다 약간 크게 설정된 전류 값일 수 있다.
- [0109] 전술한 전류 검출 방식에 기반하여 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0110] 도 10을 참조하면, 감지 회로(500)는, 유기발광다이오드(OLED)의 제1전극(E1)에서 역 바이어스 전압(V_{rev})과 동일한 전압(V_{det}) 또는 역 바이어스 전압(V_{rev})을 기준으로 정해진 범위($V_{rev}-\Delta V \sim V_{rev}+\Delta V$) 이내에 포함되는 전압(V_{det})이 검출되는 경우, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)이 단락 된 것으로 감지할 수 있다.
- [0111] 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압(V_{rev})이 인가된 상태이더라도, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)가 단락 되지 않았다면, 유기발광다이오드(OLED)의 제1전극(E1)에는 유기발광다이오드(OLED)의 제2전극(E2)에 인가된 역 바이어스 전압(V_{rev}) 또는 이와 유사한 전압이 검출되지 않아야 한다.
- [0112] 그런데, 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)가 단락 되어 있다면, 유기발광다이오드(OLED)의 제1전극(E1)에는 유기발광다이오드(OLED)의 제2전극(E2)에 인가된 역 바이어스 전압(V_{rev}) 또는 이와 유사한 전압이 검출되게 된다.
- [0113] 여기서, 역 바이어스 전압(V_{rev})은, 일 예로, 0[V]일 수 있는 기저전압(EVSS) 보다는 높은 전압(예: 6V)일 수 있다.
- [0114] 전술한 전압 검출 방식에 기반하여 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0115] 도 12는 본 실시예들에 따른 유기발광표시장치(100)에서, 감지 회로(500)가 유기발광다이오드(OLED)의 단락 여부를 감지하여 암점 인식 결과 정보를 메모리에 저장하는 것을 나타낸 도면이다.
- [0116] 도 12를 참조하면, 감지 회로(500)는, 유기발광다이오드(OLED)가 단락 된 것으로 감지된 서브픽셀(SP)을 암점(Dark Spot)으로 인식하여 암점 인식 결과 정보를 메모리(1200)에 저장해둘 수 있다.
- [0117] 여기서, 암점 인식 결과 정보는, 암점으로 인식된 서브픽셀(SP)의 위치 정보(예: 좌표 정보, 또는 해당 게이트 라인 및 해당 데이터 라인의 식별 정보 등)를 포함할 수 있다.
- [0118] 전술한 바와 같이, 메모리(1200)에 암점 인식 결과 정보를 저장해둬으로써, 향후, 암점에 해당하는 서브픽셀(SP)를 쉽게 확인할 수 있다.
- [0119] 만약, 메모리(1200)에 암점 인식 결과 정보가 저장된 경우, 암점 인식과 관련된 정보를 표시해줄 수 있다.
- [0120] 예를 들어, 유기발광표시패널(110)에 암점이 존재한다는 정보를 표시해주어, 사용자에게 패널 이상 발생 사실을 알려주고, 수리를 받을 수 있도록 해줄 수 있다.
- [0121] 한편, 유기발광표시패널(110)에 대한 수리 시, 암점으로 인식되는 서브픽셀(SP)에 대한 리페어(Repair) 처리를 수행한다. 리페어 처리 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 유기발광다이오드(OLED)의 제1전극(E1)을 레이저 커팅할 수 있다.
- [0122] 도 13은 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 단락을 감지하기 위한 감지 회로(500)에 대한 블록도이다.
- [0123] 도 13을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 단락을 감지하기

위한 감지 회로(500)는, 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출 신호로서 검출하는 신호 검출부(1310)와, 검출 신호로서 검출된 전압 또는 전류를 부호화하여 부호화 데이터를 생성하는 신호 부호화부(1320)와, 부호화 데이터를 레퍼런스 데이터와 비교하여 유기발광다이오드(OLED)의 단락 여부를 감지하는 단락 감지부(1330) 등을 포함할 수 있다.

- [0124] 전술한 신호 부호화부(1320)는, 검출된 전압 또는 전류에 대하여 샘플링(Sampling) 및 양자화(Quantization) 처리를 통해, 검출된 전압 또는 전류를 디지털 값에 해당하는 부호화 데이터를 생성할 수 있다.
- [0125] 이러한 부호화 데이터가 검출 전류를 부호화한 데이터인 경우, 부호화 데이터와 비교되는 레퍼런스 데이터는, 임계 전류 값을 디지털 값으로 부호화한 데이터일 수 있다.
- [0126] 또한, 부호화 데이터가 검출 전압을 부호화한 데이터인 경우, 부호화 데이터와 비교되는 레퍼런스 데이터는, 역 바이어스 전압(Vrev) 값을 디지털 값으로 부호화한 데이터이거나, 역 바이어스 전압(Vrev)을 기준으로 정해진 범위(Vrev-ΔV ~ Vrev+ΔV)의 상한 전압(Vrev+ΔV)과 하한치 전압(Vrev-ΔV) 각각을 디지털 값으로 부호화한 데이터일 수 있다.
- [0127] 전술한 감지 회로(500)를 이용하면, 유기발광표시패널(110)에 배치된 서브픽셀(SP) 내 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0128] 도 14는 본 실시예들에 따른 유기발광표시장치(100)에서, 암점 감지를 위하여, 아날로그 디지털 컨버터(ADC)와 타이밍 컨트롤러(140)로 구현한 감지 회로(500)를 나타낸 도면이다.
- [0129] 도 14를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 각 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 문턱전압 또는 이동도를 센싱하거나 유기발광다이오드(OLED)의 문턱전압을 센싱하는 기능을 제공할 수 있다.
- [0130] 이를 위해, 본 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 구동 트랜지스터(DRT)의 문턱전압 또는 이동도 또는 유기발광다이오드(OLED)의 문턱전압을 반영하는 전압 상태가 된 경우, 기준전압 라인(RVL)의 전압을 센싱할 수 있는 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 포함할 수 있다.
- [0131] 또한, 본 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT)의 문턱전압 또는 이동도를 센싱하거나 유기발광다이오드(OLED)의 문턱전압을 센싱하기 위한 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)로의 기준전압(Vref)의 인가를 제어하기 위한 제1 스위치(SW1)와, 기준전압 라인(RVL)과 아날로그 디지털 컨버터(ADC) 간의 연결을 스위칭하는 제2 스위치(SW2)를 포함할 수 있다.
- [0132] 이러한 서브픽셀(SP)의 특성치(예: 구동 트랜지스터의 문턱전압 또는 이동도, 유기발광다이오드의 문턱전압)를 센싱하여 보상하기 위한 회로를 이용하여 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0133] 이에, 감지 회로(500)는 서브픽셀의 특성치를 센싱하여 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC)와, 센싱 데이터를 이용하여 서브픽셀의 특성치를 보상하기 위한 보상값을 연산하는 타이밍 컨트롤러(140)로 구현될 수도 있다.
- [0134] 감지 회로(500)에서, 아날로그 디지털 컨버터(ADC)는, 제1 스위치(SW1)가 턴-온 되어, 기준전압 라인(RVL)의 전압 또는 전류를 검출함으로써 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출하고, 이러한 아날로그 검출 값을 디지털 검출 값으로 변환할 수 있다.
- [0135] 감지 회로(500)에서, 타이밍 컨트롤러(140)는, 아날로그 디지털 컨버터(ADC)로부터 디지털 검출 값을 수신하여 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0136] 전술한 아날로그 디지털 컨버터(ADC)는, 데이터 드라이버(120)에 포함된 소스 드라이버 집적회로(Source Driver IC)의 내부에 포함될 수 있다.
- [0137] 전술한 바에 따르면, 서브픽셀의 특성치를 센싱 및 보상하기 위한 구성들(ADC, 타이밍 컨트롤러)을 이용하여, 유기발광다이오드(OLED)의 단락 여부를 감지할 수 있다.
- [0138] 도 15는 본 실시예들에 따른 유기발광표시장치(100)의 구동방법에 대한 흐름도이다.
- [0139] 본 실시예들에 따른 유기발광표시장치(100)는, 제1전극(E1)과 제2전극(E2)을 갖는 유기발광다이오드(OLED)와, 제1전극(E1)과 전기적으로 연결되어 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(DRT)가 서브픽셀(SP)마다 배치된 유기발광표시패널(110)을 포함한다.

- [0140] 도 15를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 구동방법은, 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압을 인가하는 제1 단계(S1510)와, 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출하는 제2 단계(S1520)와, 검출 결과에 따라 유기발광다이오드(OLED)의 단락 여부를 감지하는 제3 단계(S1530) 등을 포함할 수 있다.
- [0141] 전술한 구동방법에 따르면, 유기발광다이오드(OLED)의 제1전극(E1)에 비해 제2전극(E2)에 높은 전압(역 바이어스 전압)이 의도적으로 인가된 역 바이어스 전압 인가 상태를 만들어 놓고, 유기발광다이오드(OLED)의 단락이 발생하지 않은 경우에 유기발광다이오드(OLED)의 제1전극(E1)에서 검출될 수 있는 전압 또는 전류와 다른 전압 또는 전류가 유기발광다이오드(OLED)의 제1전극(E1)에서 검출되는지를 확인하여, 유기발광다이오드(OLED)의 단락 여부를 직접적인 감지 방식으로 정확하게 감지할 수 있다.
- [0142] 전술한 제2 단계(S1520)가 진행될 때, 구동 트랜지스터(DRT)는 오프(Off) 되어 있다.
- [0143] 전술한 바와 같이, 구동 트랜지스터(DRT)가 오프 된 상태에서, 구동 트랜지스터(DRT)의 제1노드(N1)와 전기적으로 연결된 유기발광다이오드(OLED)의 제1전극(E1)의 전압 또는 전류를 검출함으로써, 구동 트랜지스터(DRT)의 영향 없이, 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0144] 한편, 전술한 제2 단계(S1520)에서 유기발광다이오드(OLED)의 제1전극(E1)에서 임계 전류 값 이상의 전류가 검출되는 경우, 제3 단계(S1530)에서는 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)이 단락 된 것으로 감지할 수 있다.
- [0145] 전술한 바에 따르면, 전류 기반의 검출 방식에 기반하여 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0146] 전술한 제2 단계(S1520)에서 유기발광다이오드(OLED)의 제1전극(E1)에서 역 바이어스 전압과 동일한 전압 또는 역 바이어스 전압을 기준으로 일정 범위 이내에 포함되는 전압이 검출되는 경우, 제3 단계(S1530)에서는 유기발광다이오드(OLED)의 제1전극(E1)과 제2전극(E2)이 단락 된 것으로 감지할 수 있다.
- [0147] 전술한 바에 따르면, 전압 기반의 검출 방식에 기반하여 유기발광다이오드(OLED)의 단락 여부를 정확하게 감지할 수 있다.
- [0148] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 서브픽셀의 암점을 정확하고 신속하게 감지할 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0149] 또한, 본 실시예들에 의하면, 서브픽셀의 암점을 유발하는 유기발광다이오드의 단락 여부를 직접적인 감지 방식으로 감지할 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0150] 한편, 본 실시예들은, 구동 트랜지스터(DRT)가 턴-온 상태에서 턴-오프 되기까지 기다리지 않기 때문에, 유기발광다이오드(OLED)의 제2전극(E2)에 역 바이어스 전압을 장시간 동안 인가할 필요가 없다.
- [0151] 따라서, 본 실시예들에 의하면, 암점이 아닌 서브픽셀이 암점 감지 과정에서 암점으로 유발되는 부작용을 방지해줄 수 있는 방식으로 암점을 감지할 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0152] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

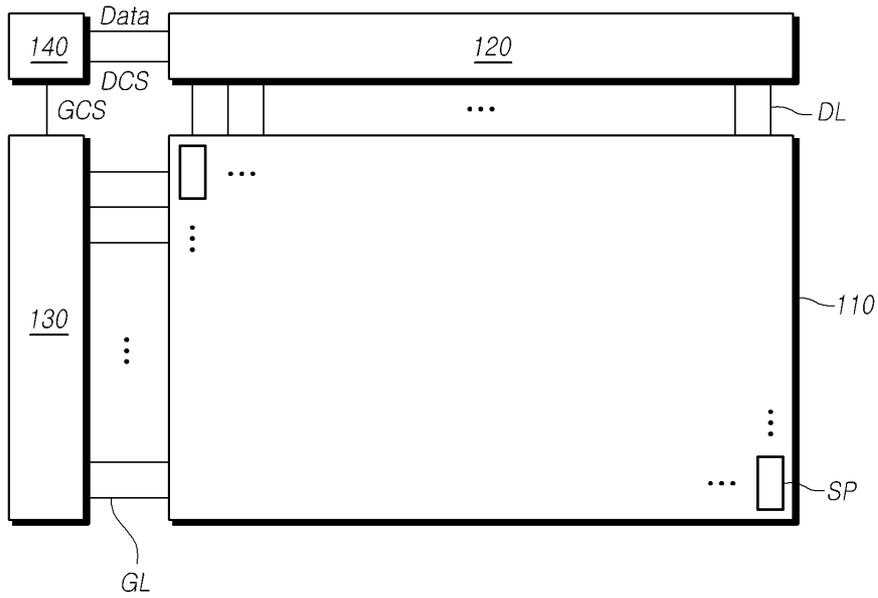
- [0154] 100: 유기발광표시장치
- 110: 유기발광표시패널
- 120: 데이터 드라이버

- 130: 게이트 드라이버
- 140: 타이밍 컨트롤러
- 500: 감지 회로

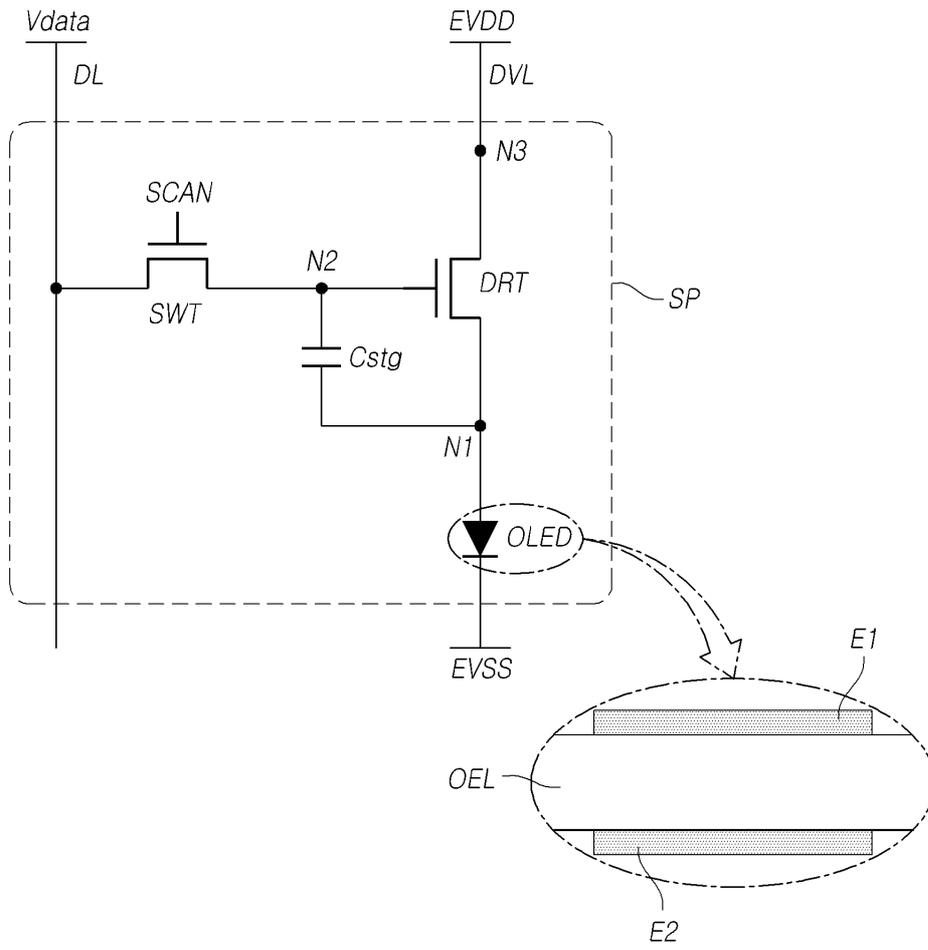
도면

도면1

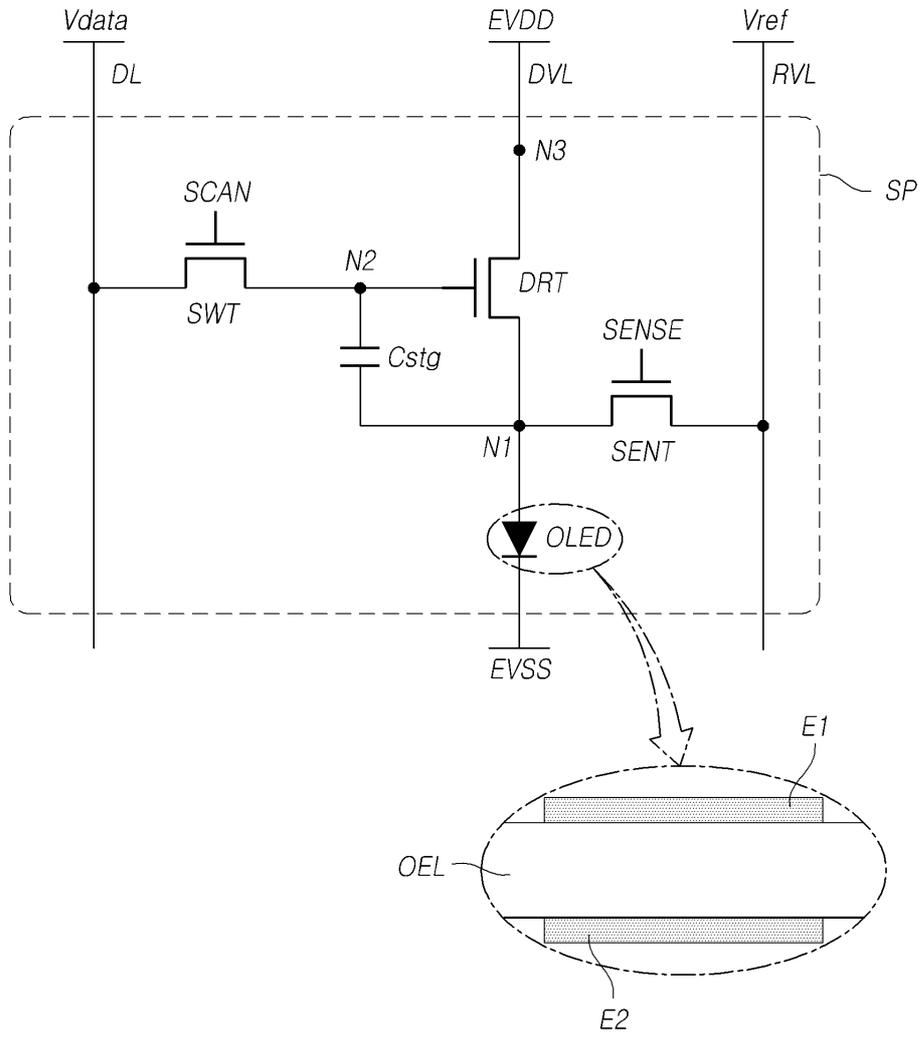
100



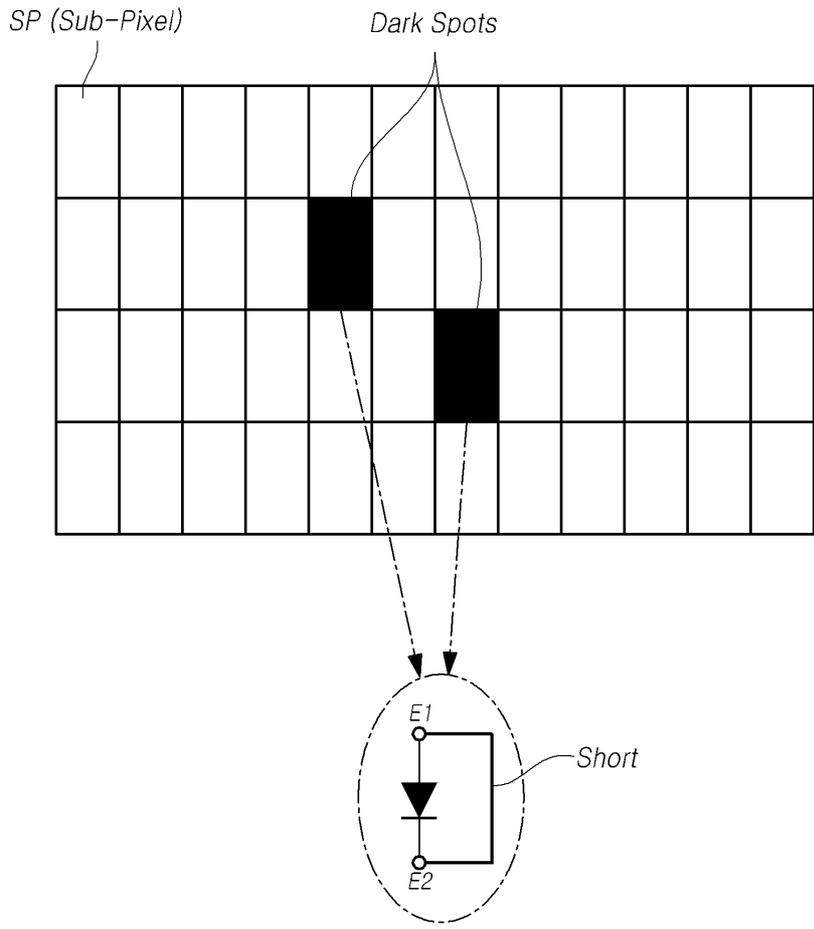
도면2



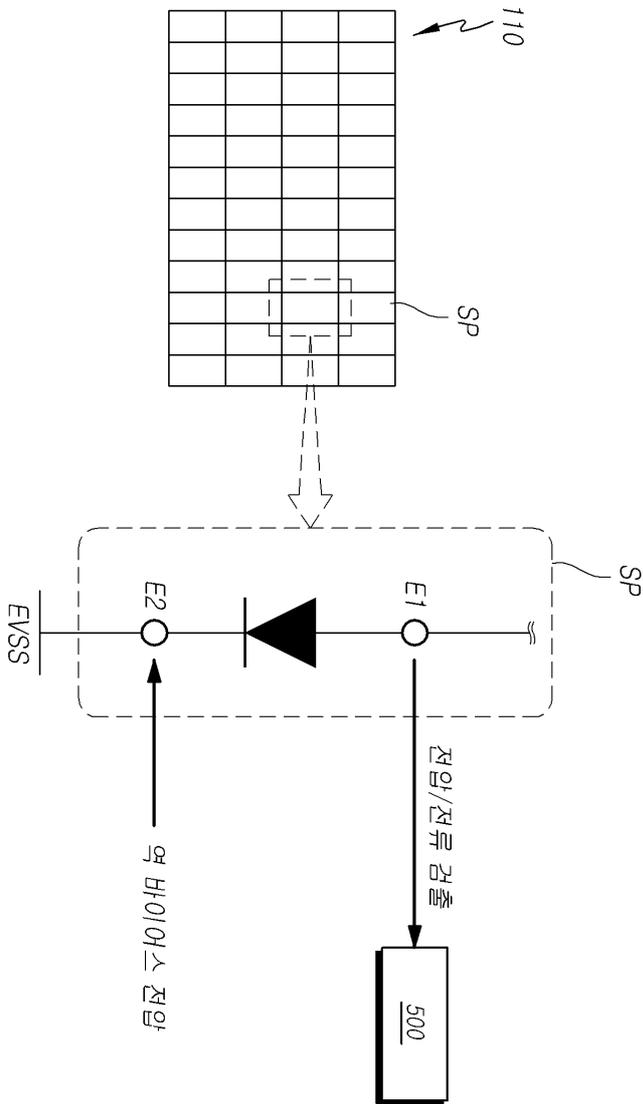
도면3



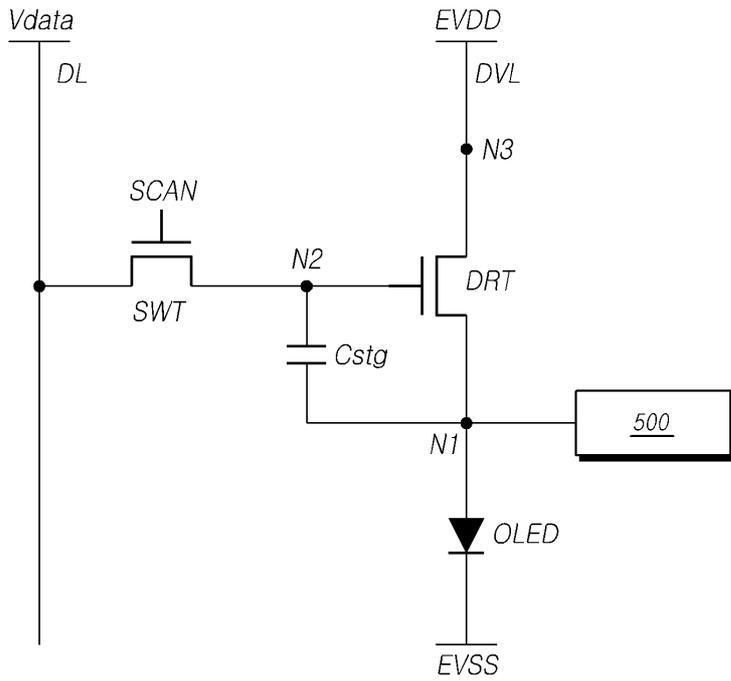
도면4



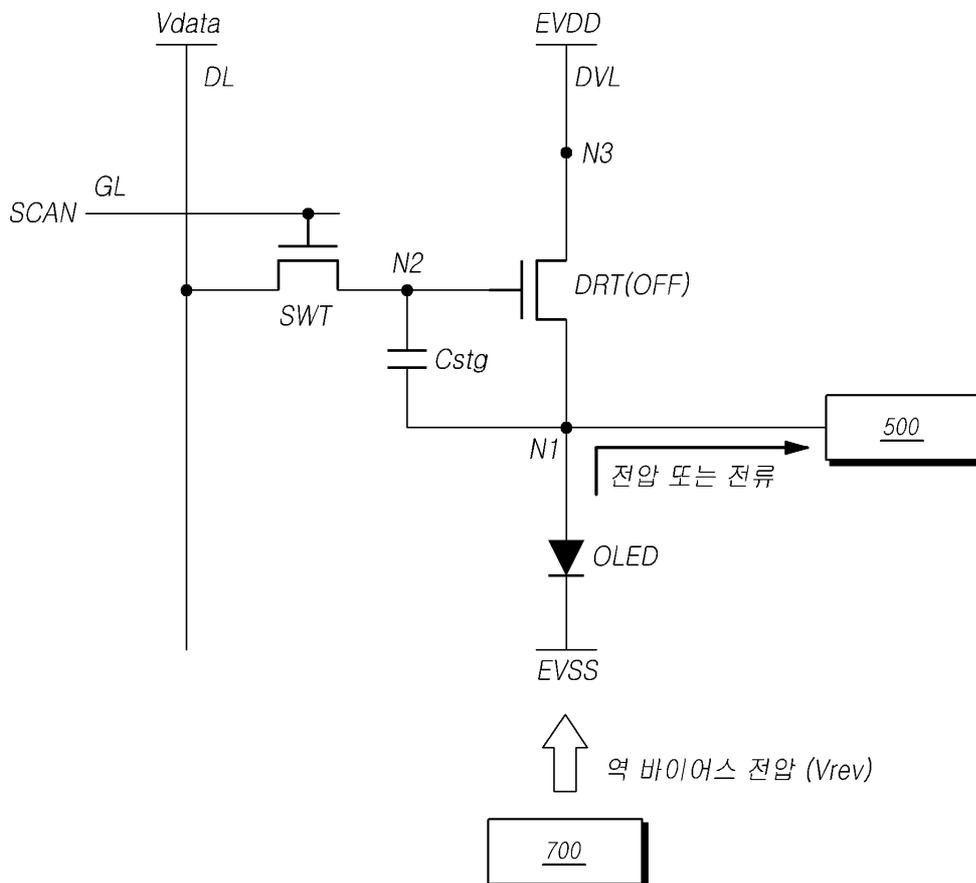
도면5



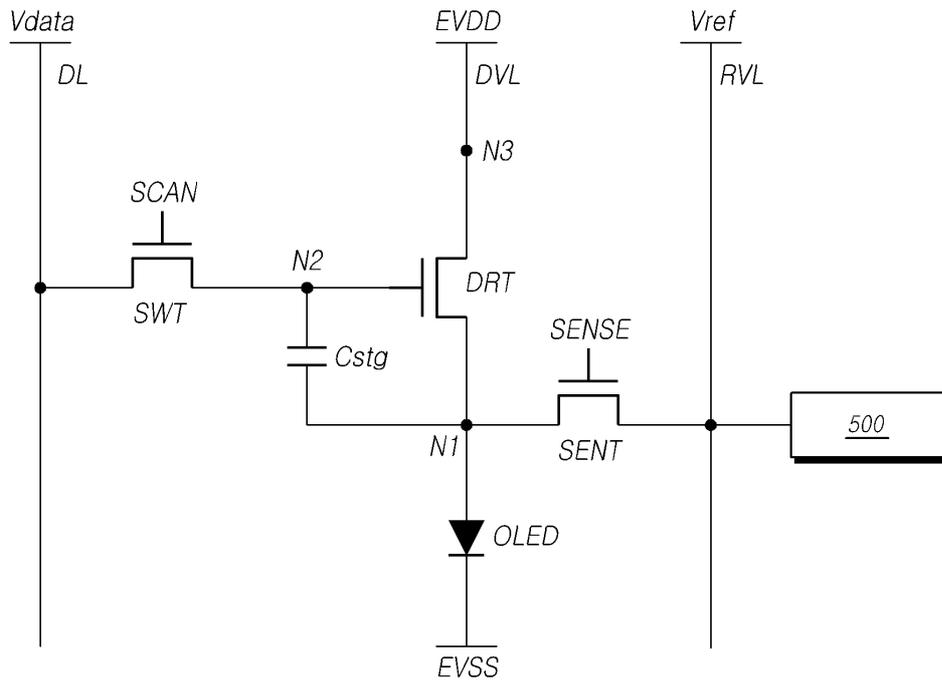
도면6



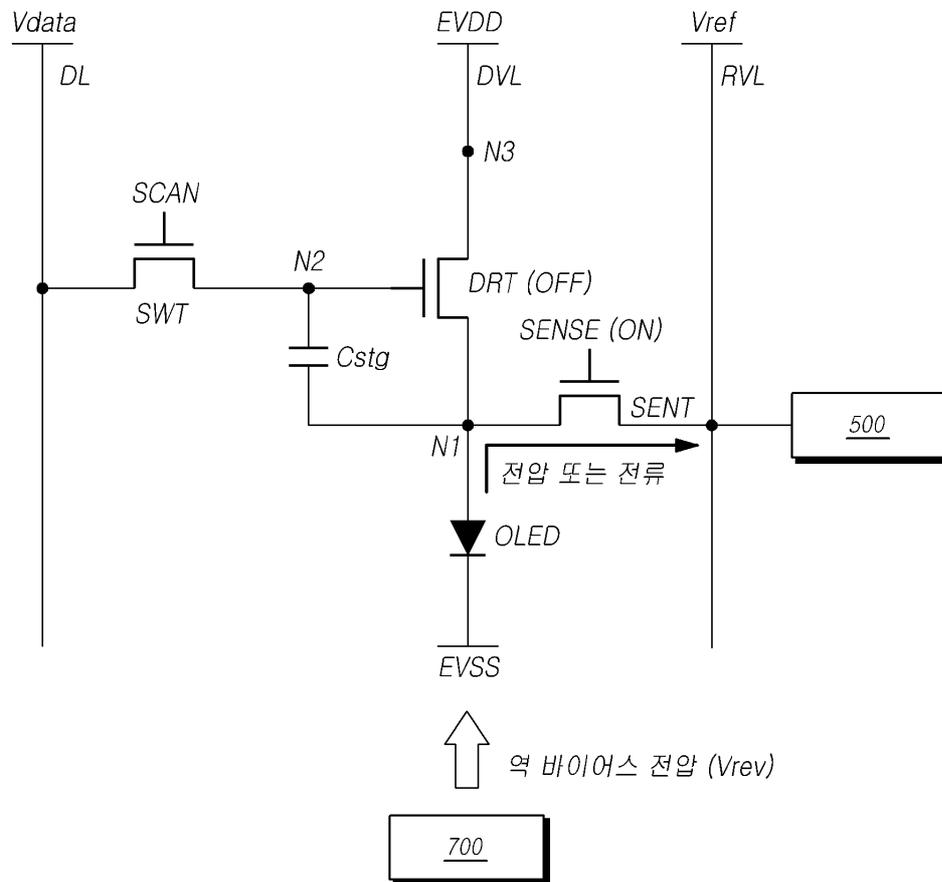
도면7



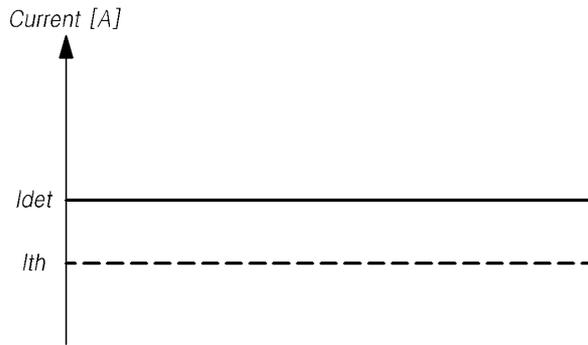
도면8



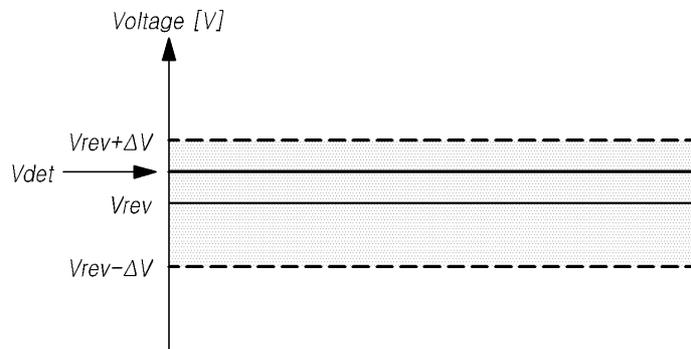
도면9



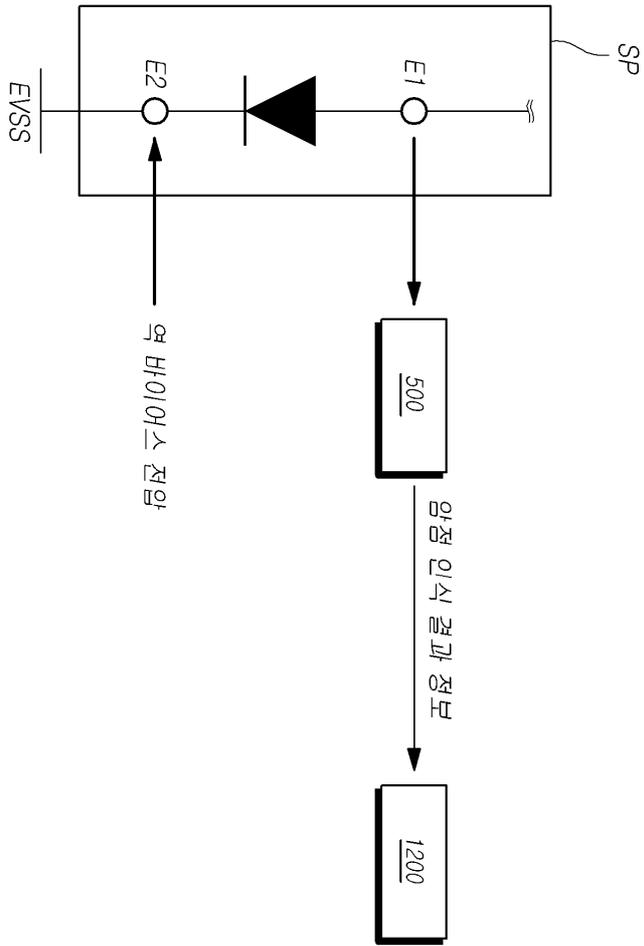
도면10



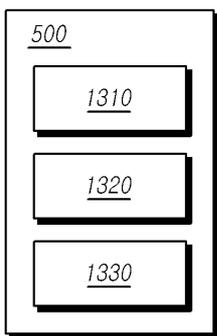
도면11



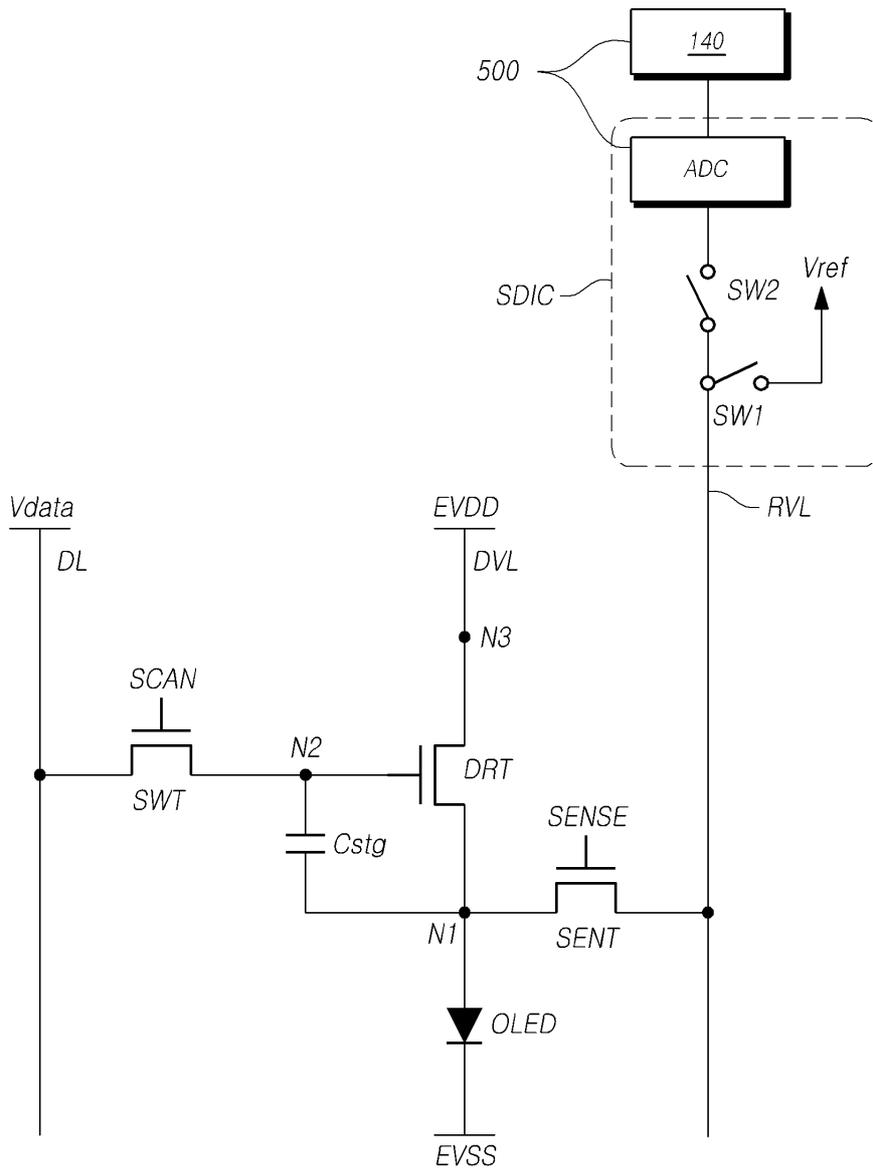
도면12



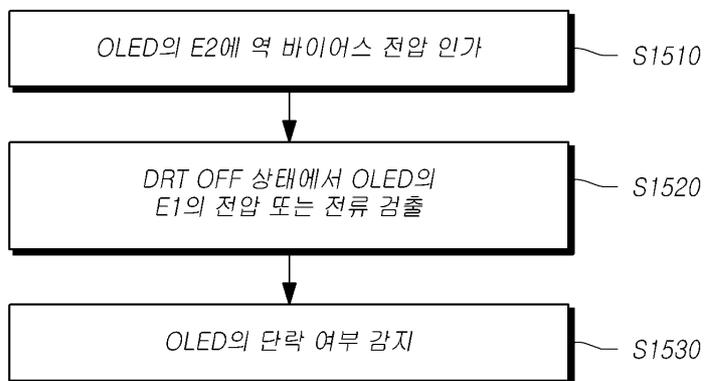
도면13



도면14



도면15



专利名称(译)	标题：有机发光显示器及其驱动方法		
公开(公告)号	KR1020170064163A	公开(公告)日	2017-06-09
申请号	KR1020150169497	申请日	2015-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YUN JAE HWAN 윤재환 CHOI JIN HO 최진호		
发明人	윤재환 최진호		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3225 G09G3/3233		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

由于涉及这些实施例的发明是有机发光显示器及其驱动方法。更具体地说，涉及有机发光显示器及其驱动方法，其检测有机发光二极管的第一电极的电压或在有机发光二极管的第二电极中施加反向偏压的状态下的电流。发光二极管，它根据检测结果检测到有机发光二极管的短路接受和拒绝直接感应模式，并且以这种方式精确且快速地感知到子像素的暗点和副作用。在暗点的暗点感测过程中引起非暗点的子像素可以防止。

