



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0041046
(43) 공개일자 2014년04월04일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01)
(21) 출원번호 10-2012-0107919
(22) 출원일자 2012년09월27일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김준영
경기 파주시 송화로 13, 108동 1204호 (아동동,
팜스프링아파트)
(74) 대리인
특허법인로얄

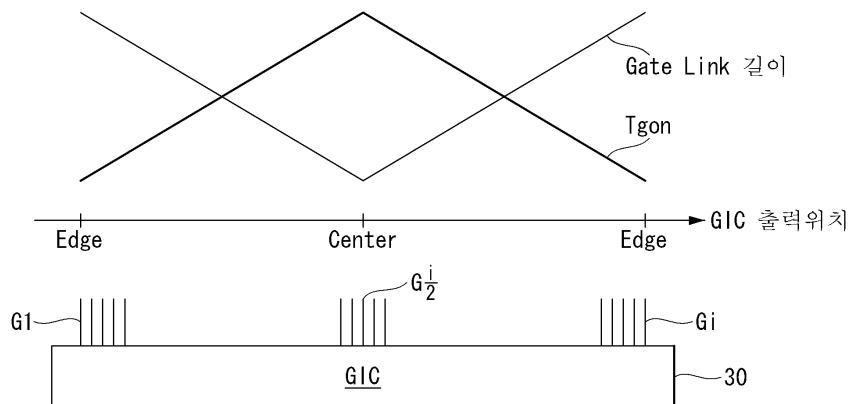
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **유기발광 표시장치와 그 게이트 신호 전압 변조 방법**

(57) 요 약

본 발명은 유기발광 표시장치와 그 게이트 신호 전압 변조 방법에 관한 것으로, 이 유기발광 표시장치는 서로 직교하는 데이터 라인들과 게이트 라인들, 및 유기발광다이오드를 포함한 화소들이 형성된 표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동회로; 상기 표시패널의 위치에 따라 저항이 달라지는 게이트 링크들을 통해 상기 게이트 라인들에 연결되어 상기 게이트 라인들에 게이트 하이 전압과 게이트 로우 전압 사이에서 스윙하는 게이트 신호들을 공급하는 게이트 드라이브 IC; 및 상기 게이트 신호들의 온 뷰티 타임을 가변하는 타이밍 콘트롤러를 포함한다.

대 표 도 - 도7



특허청구의 범위

청구항 1

서로 직교하는 데이터 라인들과 게이트 라인들, 및 유기발광다이오드를 포함한 화소들이 형성된 표시패널;

상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동회로;

상기 표시패널의 위치에 따라 저항이 달라지는 게이트 링크들을 통해 상기 게이트 라인들에 연결되어 상기 게이트 라인들에 게이트 하이 전압과 게이트 로우 전압 사이에서 스윙하는 게이트 신호들을 공급하는 게이트 드라이브 IC; 및

상기 게이트 신호들의 온 듀티 타임을 가변하는 타이밍 콘트롤러를 포함하고,

상기 게이트 신호들은 온 듀티 타임 동안 상기 게이트 하이 전압을 유지한 후에, 변조 타임 동안 상기 게이트 로우 전압 보다 높고 상기 게이트 하이 전압 보다 낮은 변조 전압으로 변하고,

상기 게이트 신호들의 온 듀티 타임은 상기 게이트 링크들의 저항에 따라 다르게 설정되는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 게이트 신호들의 온 듀티 타임은 상기 게이트 링크들의 저항과 반비례 관계인 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 게이트 라인들은 스캔라인들, 에미션라인들, 및 초기화라인들로 나뉘어지고,

상기 게이트 신호들은 상기 스캔라인들에 공급되는 스캔신호, 상기 에미션라인들에 공급되는 발광제어신호, 상기 초기화라인들에 공급되는 초기화신호로 나뉘어지는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 타이밍 콘트롤러는 상기 스캔신호의 온 듀티 타임만 가변시키는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 3 항에 있어서,

상기 타이밍 콘트롤러는 상기 스캔신호와 상기 발광제어신호의 온 듀티 타임만 가변시키는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 3 항에 있어서,

상기 타이밍 콘트롤러는 상기 스캔신호와 상기 발광제어신호 및 상기 초기화신호의 온 듀티 타임만 가변시키는 것을 특징으로 하는 유기발광 표시장치.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 게이트 드라이브 IC의 양 끝단으로 갈수록 상기 게이트 드라이브 IC의 출력 단자들에 연결된 상기 게이트 링크들의 저항이 커지고,

상기 타이밍 콘트롤러는,

상기 게이트 드라이브 IC의 양 끝단에 위치하는 출력 단자들을 통해 출력되는 상기 게이트 신호들의 온 듀티 타임을, 상기 게이트 드라이브 IC의 중앙에 위치하는 출력 단자를 통해 출력되는 상기 게이트 신호들의 온 듀티 타임 보다 짧게 제어하는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 게이트 드라이브 IC의 양 끝단으로 갈수록 상기 게이트 드라이브 IC의 출력 단자들에 연결된 상기 게이트 링크들의 저항이 커지고,

상기 타이밍 콘트롤러는,

상기 게이트 드라이브 IC의 양 끝단으로 갈수록 상기 게이트 드라이브 IC의 출력 단자들을 통해 출력되는 상기 게이트 신호들의 온 듀티 타임을 줄이는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

서로 직교하는 데이터 라인들과 게이트 라인들, 및 유기발광다이오드를 포함한 화소들이 형성된 표시패널, 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동회로, 및 상기 표시패널의 위치에 따라 저항이 달라지는 게이트 링크들을 통해 상기 게이트 라인들에 연결되어 상기 게이트 라인들에 게이트 하이 전압과 게이트 로우 전압 사이에서 스윙하는 게이트 신호들을 공급하는 게이트 드라이브 IC를 포함하는 유기발광 표시장치의 게이트 신호 전압 변조 방법에 있어서,

상기 게이트 신호들의 온 듀티 타임을 가변하는 단계를 포함하고,

상기 게이트 신호들은 온 듀티 타임 동안 상기 게이트 하이 전압을 유지한 후에, 변조 타임 동안 상기 게이트 로우 전압 보다 높고 상기 게이트 하이 전압 보다 낮은 변조 전압으로 변하고,

상기 게이트 신호들의 온 듀티 타임은 상기 게이트 링크들의 저항에 따라 다르게 설정되는 것을 특징으로 하는 유기발광 표시장치의 게이트 신호 전압 변조 방법.

청구항 10

제 9 항에 있어서,

상기 게이트 신호들의 온 듀티 타임은 상기 게이트 링크들의 저항과 반비례 관계인 것을 특징으로 하는 유기발광 표시장치의 게이트 신호 전압 변조 방법.

명세서

기술 분야

[0001]

본 발명은 화면 위치에 따라 게이트 신호 전압의 변조 시간을 가변하는 유기발광 표시장치와 그 게이트 신호 전압 변조 방법에 관한 것이다.

[0002]

배경 기술

[0003]

유기발광 표시장치의 화소들은 자발광 소자인 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함한다. OLED는 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL) 등의 유기 화합물층이 적층된다. OLED는 형광 또는 인광 유기물 박막에 전류를 흐르게 하여 전자와 정공이 유기물층에서 결합할 때 발광한다.

[0004]

유기발광 다이오드 표시장치의 화소들에 인가되는 게이트 신호들이 많다. 예를 들어, 하나의 화소에 인가되는 게이트 신호들은 초기화 신호, 스캔 신호, 발광제어시호로 나뉘어지고 이러한 신호들은 서로 독립적으로 게이트 배선들에 나뉘어 진다. 유기발광 다이오드 표시장치의 게이트 드라이브 IC(integrated circuit)를 각각은 게이

트 신호들을 게이트 라인들에 공급한다. 게이트 드라이브 IC의 출력 단자들 간의 간격(pitch)과 표시패널의 게이트 라인들 간의 간격이 다르기 때문에 도 1과 같이 게이트 드라이브 IC의 출력 단자들과 표시패널의 게이트 라인들을 연결하는 게이트 링크들의 저항이 달라진다. 예를 들어, 도 1에서 게이트 드라이브 IC(30)의 출력 단자들 간의 간격(Pic)은 표시패널에 형성된 게이트 라인들 간의 간격(Pgate) 보다 좁다. 이 때문에, 게이트 드라이브 IC(30)의 출력 단자와 게이트 라인(32)의 인입부(32a)를 연결하는 게이트 링크(31)의 길이가 표시패널의 위치에 따라 달라진다. 게이트 링크들(31)이 길수록 저항과 기생 용량 값이 커지므로 RC 딜레이(delay)가 길어져 상대적으로 긴 게이트 링크를 통해 게이트 라인(32)에 전송되는 게이트 신호의 전압이 작아지고 지연이 커진다.

[0005] 이러한 게이트 링크들(31)의 저항 차이로 인하여, 게이트 드라이브 IC(30)의 가장 자리(edge) 부분에 형성된 출력 단자들로부터 게이트 신호가 인가되는 표시패널의 화소들의 휘도는 게이트 드라이브 IC(30)의 중앙(center) 부분에 형성된 출력 단자들로부터 게이트 신호가 인가되는 표시패널의 화소들의 휘도와 달라진다. 게이트 드라이브 IC(30)의 가장 자리 부분에 형성된 출력 단자에 연결된 게이트 링크(31)의 저항은 게이트 드라이브 IC(30)의 중앙 부분에 형성된 출력 단자에 연결된 게이트 링크(31)의 저항 보다 같다. 그 결과, 도 2와 같이 표시패널(10)에서 상하 방향(y축 방향)을 따라 표시패널(10)의 라인들 간의 휘도 차이가 나타난다. 도 2에서, x축 방향은 표시패널(10)의 좌우 방향을 나타낸다.

[0006] 액정표시장치에서도 게이트 드라이브 IC와 표시패널의 게이트 라인들 간에 형성된 게이트 링크들의 길이도 표시패널의 위치에 따라 달라지지만 상하 방향을 따라 휘도차가 거의 인식되지 않는다. 이에 비하여, 유기발광 다이오드 표시장치는 게이트 링크들의 저항 차이로 인하여 표시패널의 상하 방향을 따라 휘도차가 보여진다. 이는 유기발광 다이오드 표시장치는 액정표시장치에 대비할 때 동일 해상도에서 필요한 게이트 라인들의 개수가 훨씬 많아 게이트 라인들의 저항 편차가 크고, 구동 특성의 차이로 인하여 게이트 신호의 RC 딜레이 시간 차이가 휘도 차이로 확연하게 보이기 때문이다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 표시패널의 상하 방향을 따라 보이는 휘도 차이를 보상할 수 있는 유기발광 표시장치와 그 게이트 신호 전압 변조 방법을 제공한다.

과제의 해결 수단

[0008] 본 발명의 유기발광 표시장치는 서로 직교하는 데이터 라인들과 게이트 라인들, 및 유기발광다이오드를 포함한 화소들이 형성된 표시패널; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 구동회로; 상기 표시패널의 위치에 따라 저항이 달라지는 게이트 링크들을 통해 상기 게이트 라인들에 연결되어 상기 게이트 라인들에 게이트 하이 전압과 게이트 로우 전압 사이에서 스윙하는 게이트 신호들을 공급하는 게이트 드라이브 IC; 및 상기 게이트 신호들의 온 드티 타임을 가변하는 타이밍 콘트롤러를 포함한다.

[0009] 상기 유기발광 표시장치의 게이트 신호 전압 변조 방법은 상기 게이트 신호들의 온 드티 타임을 가변하는 단계를 포함한다.

[0010] 상기 게이트 신호들은 온 드티 타임 동안 상기 게이트 하이 전압을 유지한 후에, 변조 타임 동안 상기 게이트 로우 전압 보다 높고 상기 게이트 하이 전압 보다 낮은 변조 전압으로 변한다.

[0011] 상기 게이트 신호들의 온 드티 타임은 상기 게이트 링크들의 저항에 따라 다르게 설정된다.

발명의 효과

[0012] 본 발명은 게이트 링크 저항 편차에 따라 초래되는 게이트 신호의 RC 딜레이 차이로 인하여 발생되는 휘도 차이를 게이트 링크 저항에 따라 달라지도록 온 드티 타임을 표시패널의 위치 별로 최적화하여 상기 게이트 신호를 변조한다. 그 결과, 본 발명은 유기발광 표시장치에서 표시패널의 상하 방향에서 휘도를 균일하게 제어할 수

있다.

도면의 간단한 설명

[0013]

도 1은 게이트 드라이브 IC의 출력 단자들과 표시패널의 게이트 라인들을 연결하는 게이트 링크들을 보여 주는 평면도이다.

도 2는 게이트 링크들의 저항 차이로 인하여 초래되는 표시패널의 휘도 차이를 보여 주는 도면이다.

도 3은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 블록도이다.

도 4는 도 3에 도시된 화소의 일 예를 나타내는 회로도이다.

도 5a 내지 도 5c는 도 4에 도시된 화소의 동작을 보여 주는 과정도이다.

도 6 및 도 7은 본 발명의 실시예에 따른 유기발광 표시장치에서 게이트 드라이브 IC의 출력 위치, 게이트 링크 저항, 및 게이트 신호의 온 드uty 타임의 관계를 보여 주는 도면들이다.

도 8은 본 발명의 실시예에 따른 게이트 신호 과정을 보여 주는 과정도이다.

도 9 및 도 10은 게이트 라인들에 인가되는 게이트 신호 과정의 다양한 실시예들을 보여 주는 과정도들이다.

도 11은 게이트 신호 전압의 변조를 위한 회로 구성을 간략히 보여 주는 도면이다.

도 12는 도 11에 도시된 게이트 신호 전압 변조부의 일 예를 보여 주는 회로도이다.

도 13은 게이트 변조 타이밍 신호에 따른 게이트 신호의 변조 타임을 보여 주는 과정도이다.

발명을 실시하기 위한 구체적인 내용

[0014]

이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0015]

도 3을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 표시패널(10)에 데이터를 기입하기 위한 패널 구동회로 등을 포함한다. 패널 구동회로는 데이터 구동회로(12), 게이트 구동회로(13), 타이밍 콘트롤러(11) 등을 포함한다.

[0016]

표시패널(10)에는 다수의 데이터 라인(14)들과 다수의 게이트 라인들(15)이 교차되고, 화소들(P)이 매트릭스 형태로 배치된다. 게이트 라인들(15)은 스캔라인들(15a), 에미션라인들(15b), 및 초기화라인들(15c)로 나뉘어진다. 화소들(P) 각각에는 도 4와 같이 데이터 라인(14), 스캔라인(15a), 에미션라인(15b), 및 초기화라인(15c)에 연결될 수 있다. 화소들(P) 각각은 도 4와 같이 OLED, 구동 TFT(Thin Film Transistor), 4개의 스위치 TFT들, 2개의 커패시터들을 포함하는 회로로 형성될 수 있으나 이에 한정되지 않는다. 예를 들어, 화소들(P)은 OLED, 데이터전압에 따라 OLED에 흐르는 전류를 조절하는 구동소자, 하나 이상의 스위치 소자, 하나 이상의 커패시터 등을 포함하고 스캔펄스에 응답하여 데이터전압을 구동소자의 게이트에 공급한 후에 발광제어신호에 응답하여 OLED를 발광시키는 공지의 어떠한 회로로도 구현될 수 있다.

[0017]

타이밍 콘트롤러(11)는 외부의 호스트 시스템(host system)으로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 화소 배치에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템은 입력 영상의 디지털 비디오 데이터와 함께 그 데이터와 동기되는 타이밍 신호들(Vsync, Hsync, CLK, DE)을 타이밍 콘트롤러(11)로 전송한다.

[0018]

타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 메인 클럭신호(CLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)를 발생한다. 타이밍 콘트롤러(11)는 게이트 타이밍 제어신호(GDC)를 이용하여 게이트 구동회로(13)를 제어하여 게이트 구동회로(13)로부터 출력되는 게이트 신호들의 온 드uty 타임(On duty time)을 가변한다. 게이트 신호들의 온

듀티 타임은 게이트 신호 파형에서 게이트 하이 전압(Gate high voltage, VGH)을 유지하는 시간이다. 본 발명에서, 게이트 신호의 온 듀티 타임은 게이트 링크의 저항에 따라 다르게 설정된다. 예를 들어, 게이트 신호의 온 듀티 타임은 게이트 링크의 저항에 반비례 관계로 설정될 수 있다. 저항이 큰 게이트 링크와 연결된 게이트 라인에 인가되는 게이트 신호의 온 듀티 타임은 상대적으로 작게 제어된다. 반면에, 저항이 작은 게이트 링크와 연결된 게이트 라인에 인가되는 게이트 신호의 온 듀티 타임은 상대적으로 길게 제어된다. 이렇게 게이트 신호의 온 듀티 타임을 제어하는 이유는 게이트 라인들을 통해 인가되는 게이트 라인들의 충전양을 균일하게 하기 위함이다. 게이트 신호의 온 듀티 타임을 줄이면 게이트 신호의 게이트 하이 전압이 낮아지기 시작하는 시간을 더 빠르게 하므로 긴 게이트 링크에 연결된 게이트 라인의 충전양을 짧은 게이트 링크에 연결된 게이트 라인의 충전양과 유사하게 조절할 수 있다.

[0019] 데이터 구동회로(12)는 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 감마보상전압으로 변환하여 아날로그 데이터전압을 발생하고, 그 데이터전압을 데이터 라인들(14)에 공급한다. 게이트 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 게이트 신호들을 발생하고 그 게이트 신호들을 화소 어레이의 로우 라인 단위로 순차적으로 시프트(shift)한다. 게이트 구동회로(13)는 하나 이상의 게이트 드라이브 IC들을 포함한다. 게이트 드라이브 IC들은 COG(Chip On Glass) 공정으로 게이트 라인들(15)과 연결되도록 표시패널(10)의 기판 상에 접착되거나, GIP(Gate In Panel) 공정으로 화소 어레이와 동시에 표시패널(10)의 기판 상에 형성될 수 있다.

[0020] 게이트 구동회로(13)는 도 3에서 게이트 라인들(15)의 일측에 연결된 예이지만 도 2와 같이 게이트 라인들의 양측 인입부들에 연결될 수 있다. 게이트 신호들은 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT)를 포함한다. 게이트 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 데이터전압과 동기되는 스캔신호(SCAN)를 스캔라인들(15a)에 순차적으로 공급하고, 발광제어신호(EM)를 애미션라인들(15b)에 순차적으로 공급한다. 그리고 게이트 구동회로(12)는 초기화신호(INIT)를 초기화라인들(15c)에 순차적으로 공급한다. 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT) 각각은 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙(swing)한다. 게이트 하이 전압(VGH)은 화소들(P)에 형성된 스위치 TFT들의 문턱 전압 이상의 높은 전압으로 설정되는 반면, 게이트 로우 전압(VGL)은 화소들(P)에 형성된 스위치 TFT들의 문턱 전압 보다 낮은 전압으로 설정된다.

[0021] 본 발명은 게이트 링크 저항 편차에 따른 휘도 차이를 보상하기 위하여, 도 5a와 같이 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT) 중에서 스캔신호(SCAN)의 온 듀티 타임을 가변할 수 있다. 다른 방법으로, 도 5b와 같이 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT) 중에서 스캔신호(SCAN)의 온 듀티 타임과 발광제어신호(EM)의 온 듀티 타임이 가변될 수 있다. 스캔신호(SCAN)의 온 듀티 타임이 가변되면, 그 스캔신호(SCAN)의 폴링 에지에서 RC 딜레이를 조절할 수 있고 또한, 구동 TFT의 게이트 전압 즉, 화소의 데이터전압을 조절할 수 있다. 발광제어신호(EM)의 온 듀티 타임이 가변되면, 그 스캔신호(SCAN)의 폴링 에지에서 RC 딜레이를 조절할 수 있고 또한, 발광되는 OLED의 전류양이 가변된다. 게이트 타이밍 제어신호는 일반적으로 모든 게이트 신호들에 영향을 끼친다. 이를 고려할 때 신규 드라이브 IC 개발이 필요 없이 게이트 타이밍 제어신호를 변경하고 기존 게이트 드라이브 IC를 사용하여 본 발명을 구현할 수 있는 방법은 도 5c와 같이 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT) 모두의 온 듀티 타임을 가변하는 방법이다.

[0022] 도 4는 화소(P)의 일 예를 나타내는 회로도이다. 도 5a 내지 도 5c는 도 4에 도시된 화소(P)의 동작을 보여 주는 파형도이다.

[0023] 도 4 및 도 5를 참조하면, 화소(P)는 OLED, 구동 TFT(DT), 제1 내지 제4 스위치 TFT(ST1~ST4), 보상 커패시터(Cgss) 및 스토리지 커패시터(Cst)를 구비한다.

[0024] 화소들(P) 각각은 고전위 전원 전압(EVDD), 저전위 전원 전압(EVSS), 기준전압(Vref), 초기화전압(Vinit) 등의 화소 구동 전원을 공급받는다. 기준전압(Vref)과 초기화전압(Vinit)은 저전위 전원 전압(EVSS)보다 낮게 설정될 수 있다. 기준전압(Vref)은 초기화전압(Vinit)보다 높게 설정된다. 기준전압(Vref)과 초기화전압(Vinit) 간의 차는 구동 TFT의 문턱전압보다 더 크도록 설정될 수 있다.

[0025] OLED는 구동 TFT(DT)로부터 공급되는 전류에 의해 발광한다. OLED의 애노드(Anode)와 캐소드(Cathode) 사이에는 유기 화합물층들이 적층된다. OLED의 유기 화합물층들은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등을 포함할 수 있으나, 이에 한정되는 것이 아니라 공지의 어떠한 OLED 구조로도 적용 가능하다.

- [0026] 구동 TFT(DT)는 자신의 게이트-소스 간 전압으로 OLED에 흐르는 전류를 조절한다. 구동 TFT(DT)의 게이트전극은 노드 B에, 드레인전극은 고전위 셀구동전압(EVDD) 입력단에, 소스전극은 노드 C에 각각 접속된다.
- [0027] 제1 스위치 TFT(ST1)는 발광제어신호(EM)에 응답하여 노드 A와 노드 B 사이의 전류 패스를 스위칭한다. 제1 스위치 TFT(ST1)는 턴-온(turn-on)됨으로써 노드 A에 저장된 데이터전압(Vdata)을 노드 B에 전달한다. 제1 스위치 TFT(ST1)의 게이트전극은 에미션라인(15b)에, 드레인전극은 노드 A에, 소스전극은 노드 B에 각각 접속된다.
- [0028] 제2 스위치 TFT(ST2)는 초기화신호(INIT)에 응답하여 초기화전압(Vinit)의 입력단과 노드 C 사이의 전류 패스를 스위칭한다. 제2 스위치 TFT(ST2)는 턴-온 됨으로써 노드 C에 초기화전압(Vinit)을 공급한다. 제2 스위치 TFT(ST2)의 게이트전극은 초기화라인(15c)에, 드레인전극은 초기화전압(Vinit)의 입력단에, 소스전극은 노드 C에 각각 접속된다.
- [0029] 제3 스위치 TFT(ST3)는 초기화신호(INIT)에 응답하여 기준전압(Vref)의 입력단과 노드 B 사이의 전류 패스를 스위칭한다. 제3 스위치 TFT(ST3)는 턴-온됨으로써 노드 B에 기준전압(Vref)을 공급한다. 제3 스위치 TFT(ST3)의 게이트전극은 초기화라인(15c)에, 드레인전극은 기준전압(Vref)의 입력단에, 소스전극은 노드 B에 각각 접속된다.
- [0030] 제4 스위치 TFT(ST4)는 스캔신호(SCAN)에 응답하여 데이터 라인(14)과 노드 A 사이의 전류 패스를 스위칭한다. 제4 스위치 TFT(ST4)는 턴-온됨으로써 노드 A에 데이터전압(Vdata)을 공급한다. 제4 스위치 TFT(ST4)의 게이트전극은 스캔라인(15a)에, 드레인전극은 데이터 라인(14)에, 소스전극은 노드 A에 각각 접속된다.
- [0031] 보상 커패시터(Cgss)는 노드 B와 노드 C 사이에 접속된다. 보상 커패시터(Cgss)는 구동 TFT(DT)의 문턱전압 검출시 소스 팔로워(source follower) 방식을 가능케 하며, 문턱전압에 대한 보상 능력 향상에 기여한다.
- [0032] 스토리지 커패시터(Cst)는 노드 A와 노드 C 사이에 접속된다. 스토리지 커패시터(Cst)는 노드 A에 입력된 데이터전압(Vdata)을 저장하고 노드 C에 전달한다.
- [0033] 화소(P)의 동작은 노드 A,B,C를 특정 전압으로 초기화하는 초기화기간(Ti), 구동 TFT(DT)의 문턱전압을 검출 및 저장하는 센싱기간(Ts), 데이터 기입을 위하여 데이터전압(Vdata)을 화소(P)에 인가하는 프로그래밍기간(Tp), 및 구동 TFT(DT)의 문턱전압에 영향을 받지 않는 데이터전압(Vdata)에 따라 구동되는 구동 TFT(DT)를 통해 OLED의 전류를 공급하는 발광기간(Te)으로 나뉘어진다. 발광기간(Te)은 제1 및 제2 발광기간(Te1,Te2)으로 나뉘어질 수 있다.
- [0034] 초기화기간(Ti)에서, 제2 및 제3 스위치 TFT(ST2, ST3)는 하이 로직 레벨(high logic level)의 초기화신호(INIT)에 응답하여 동시에 턴-온된다. 제1 스위치 TFT(ST1)는 초기화기간(Ti)에 발광제어신호(EM)의 제1 펄스(P1)에 응답하여 턴-온된다. 발광제어신호(EM)의 제1 펄스(P1)는 초기화신호(INIT)와 중첩된다. 초기화신호(INIT)의 펄스는 초기화를 안정화하기 위하여 발광제어신호(EM)의 제1 펄스(P1) 보다 더 넓게 설정되는 것이 바람직하다. 그 결과, 초기화기간(Ti) 동안 초기화전압(Vinit)은 노드 C에 공급되고, 기준전압(Vref)은 노드 B에 공급된다. 또한, 기준전압(Vref)은 제1 및 제3 스위치 TFT들(ST1, ST3)을 경유하여 노드 A에 공급된다. 제4 스위치 TFT(ST4)는 초기화기간(Ti)에 오프 상태를 유지한다. 구동 TFT(DT)의 게이트 전압을 소스 전압 보다 높게 하여 구동 TFT(DT)의 드레인-소스 간 전류 패스를 도통시키기 위하여, 기준전압(Vref)은 초기화전압(Vinit)에 비해 높게 설정된다.
- [0035] 초기화전압(Vinit)은 발광기간(Te)을 제외한 나머지 기간들(Ti, Ts, Tp)에서 OLED가 발광이 방지되지 않도록 적절히 낮은 값으로 설정된다. 예컨대, 고전위 셀구동전압(EVDD)가 20V, 저전위 셀구동전압(EVSS)가 0V로 설정되는 경우, 기준전압(Vref) 및 초기화전압(Vinit)은 각각 -1V 및 -5V로 설정될 수 있다.
- [0036] 도 5와 같은 스캔신호(SCAN), 발광제어신호(EM), 및 초기화신호(INIT)는 한 조를 이루어 화소 어레이의 1 라인을 선택하기 위한 스캔라인(15a), 에미션라인(15b), 및 초기화라인(15c)을 포함한 1 조의 게이트 라인들에 공급된다. 이러한 신호들(SCAN, EM, INIT)은 화소 어레이의 로우 라인(Row line) 단위로 시프트(shift)되면서 게이트 라인들(15)에 공급된다.
- [0037] 센싱기간(Ts)에서, 발광제어신호(EM)와 초기화신호(INIT)는 로우 로직 레벨로 반전된다. 스캔신호(SCAN)도 센싱 기간(Ts)에 로우 로직 레벨로 유지된다. 그 결과, 제1 내지 제4 스위치 TFT들(ST1, ST2, ST3, ST4)은 센싱 기간(Ts) 동안 오프 상태를 유지하고, 구동 TFT(DT)를 통해 흐르는 전류(Idt)는 서서히 감소된다. 구동 TFT(DT)의 게이트-소스간 전압이 구동 TFT(DT)의 문턱전압(Vth)까지 도달하면 구동 TFT(DT)가 턴 오프되며, 이 때 구동 TFT(DT)의 문턱전압(Vth)이 소스 팔로워 방식으로 검출되어 노드 C에 충전된다.

- [0038] 프로그래밍기간(Tp)에서, 제4 스위치 TFT(ST4)는 입력 영상의 데이터전압(Vdata)에 동기되는 하이 로직 레벨의 스캔신호(SCAN)에 의해 터-온된다. 이 때 데이터전압(Vdata)은 노드 A에 공급된다. 제1 내지 제3 스위치 TFT들(ST1, ST2, ST3)은 프로그래밍기간(Tp) 동안 오프 상태를 유지한다. 프로그래밍기간(Tp)에서, 노드 B 및 C는 TFT 또는 커페시터에 의해 노드 A와 분리되어 있으므로 센싱기간(Ts)에서의 전위를 거의 그대로 유지한다.
- [0039] 제1 발광기간(Te1)에서, 제1 스위치 TFT(ST1)는 발광제어신호(EM)의 제2 펄스(P2)에 의해 터-온된다. 이 때, 노드 A에 충전된 데이터전압(Vdata)이 노드 B로 전달된다. 제2 내지 제4 스위치 TFT들(ST2, ST3, ST4)은 제1 발광기간(Te1) 동안 오프 상태를 유지한다. 구동 TFT(DT)는 제1 발광기간(Te1)에 노드 B에 전달되는 데이터전압(Vdata)에 비례하는 전류를 OLED에 공급한다. 제1 발광기간(Te1) 동안, 구동 TFT(DT)를 통해 흐르는 전류에 의해 노드 C의 전위가 상승하여 그 전위가 OLED의 문턱 전압 이상으로 상승하면 OLED를 도통시킬 수 있는 "Volled"까지 증가시키고, 그 결과 OLED가 터-온되어 발광한다.
- [0040] 제2 발광기간(Te2)에서, 제1 내지 제4 스위치 TFT들(ST1, ST2, ST3, ST4)은 오프 상태를 유지한다. 제2 발광기간(Te2)은 발광제어신호(EM)가 인가되는 제1 스위치 TFT(ST1)의 열화 방지를 위해 설정된다. 이를 위해, 발광제어신호(EM)는 제1 스위치 TFT(ST1)의 게이트 바이어스 스트레스(gate bias stress)를 보상하기 위하여 제2 발광기간(Te2) 동안 로우 로직 레벨로 반전된다.
- [0041] 도 6 및 도 7은 본 발명의 실시예에 따른 유기발광 표시장치에서 게이트 드라이브 IC의 출력 위치, 게이트 링크 저항, 및 게이트 신호의 온 드ュ티 타임의 관계를 보여 주는 도면들이다.
- [0042] 도 6 및 도 7을 참조하면, 게이트 드라이브 IC(30)의 양쪽 끝단으로 갈수록 게이트 드라이브 IC(30)의 출력 단자에 연결되는 게이트 링크(31)의 길이가 길어 저항이 큰 반면에, 게이트 드라이브 IC(30)의 중앙으로 갈수록 게이트 드라이브 IC(30)의 출력 단자에 게이트 링크(31)의 저항이 짧아져 그 저항이 작아진다. 따라서, 게이트 드라이브 IC(30)의 양쪽 끝단에 배치된 게이트 드라이브 IC(30)의 출력 단자에 연결된 게이트 링크(31)의 저항은 게이트 드라이브 IC(30)의 중앙에 배치된 게이트 드라이브 IC(30)의 출력 단자에 연결된 게이트 링크(31)의 저항 보다 크다.
- [0043] 도 6 및 도 7에서 게이트 라인들(32)은 도 3에 도시된 게이트 라인들(15) 중에서 스캔신호(SCAN)가 순차적으로 인가되는 스캔라인들(15a)일 수 있다. 또한, 도 6 및 도 7에서 게이트 라인들(32)은 스캔라인들(15a), 에미션 라인들(15b), 및 초기화라인들(15c)를 포함한 모든 게이트 라인들일 수 있다.
- [0044] 본 발명의 유기발광 표시장치는 게이트 신호의 온 드ュ티 타임 가변 방법을 이용하여 게이트 링크 저항 편차로 인한 휘도 차이를 보상한다. 이를 위하여, 본 발명은 게이트 드라이브 IC(30)로부터 출력되는 게이트 신호의 온 드ュ티 타임(Tgon)을 게이트 링크 저항에 반비례하도록 제어한다. 예를 들어, 게이트 드라이브 IC(30)의 출력 단자들이 i (i 는 3 이상의 양의 정수) 개이면, 타이밍 콘트롤러(11)는 게이트 드라이브 IC(30)의 중앙에 위치하는 제 $i/2$ 출력 단자(G $i/2$)를 통해 출력되는 게이트 신호의 온 드ュ티 타임(Tgon)을 길게 제어하고, 게이트 드라이브 IC(30)의 양쪽 끝단에 위치하는 제1 및 제 i 출력 단자들(G1, G i)을 통해 출력되는 게이트 신호의 온 드ュ티 타임(Tgon)을 짧게 제어한다.
- [0045] 도 8은 본 발명의 실시예에 따른 게이트 신호 파형을 보여 주는 파형도이다.
- [0046] 도 8을 참조하면, 게이트 신호(SCAN, EM, INIT)는 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙한다.
- [0047] 게이트 신호(SCAN, EM, INIT)는 게이트 로우 전압(VGL) 보다 높은 전압으로 발생된다. 게이트 신호(SCAN, EM, INIT)의 펄스폭 기간은 게이트 하이 전압(VGH)을 유지하는 온 드ュ티 타임(Tgon)과, 게이트 하이 전압(VGH)이 낮게 변조된 변조 타임(Tgpm)으로 나뉘어 진다.
- [0048] 온 드ュ티 타임(Tgon)은 게이트 신호 파형에서 게이트 하이 전압(Gate high voltage, VGH)을 유지하는 시간이다. 변조 타임(Tgpm) 동안, 게이트 신호(SCAN, EM, INIT)의 전압은 게이트 로우 전압(VGL) 보다 높고 게이트 하이 전압(VGH) 보다 낮은 변조 전압(VGM)으로 변한다. 변조 타임(Tgpm)은 게이트 신호(SCAN, EM, INIT)의 파형에서 도 8과 같이 온 드ュ티 타임(Tgon) 뒤에 설정된다.
- [0049] 게이트 신호(SCAN, EM, INIT)의 파형에서, 오프 드ュ티 타임(off duty time)은 게이트 로우 전압(VGL)을 유지하는 시간이다.
- [0050] 본 발명은 고정된 펄스폭 기간 내에서 게이트 신호(SCAN, EM, INIT)의 변조 타임(Tgpm)을 조절하여 그 게이트

신호(SCAN, EM, INIT)의 온 듀티 타임(Tgon)을 가변한다.

[0051] 본 발명은 고정된 펄스폭 기간 내에서 게이트 신호(SCAN, EM, INIT)의 변조 타임(Tgpm)을 조절하여 그 게이트 신호(SCAN, EM, INIT)의 온 듀티 타임(Tgon)을 가변한다. 게이트 신호(SCAN, EM, INIT)의 온 듀티 타임은 게이트 링크 저항에 반비례한다.

[0052] 도 9 및 도 10은 게이트 라인들에 인가되는 게이트 신호 파형의 다양한 실시예들을 보여 주는 파형도들이다. 도 9 및 도 10은 예 있어서, "G1~Gi"는 제N(N은 양의 정수) 게이트 드라이브 IC에서 스캔신호(SCAN)가 출력되는 출력 단자들이며, "Gi+1"과 "Gi+2"는 제N+1 게이트 드라이브 IC(30)에서 스캔신호(SCAN)가 출력되는 제1 및 제2 출력 단자를 나타낸다. "DATA"는 스캔신호(SCAN)와 동기되는 데이터를 나타낸다. 도 10 및 도 11에서, 게이트 드라이브 IC(30)에서 중앙부의 출력 단자(Gi/2)로부터 출력되는 게이트 신호는 온 듀티 타임이 가장 길기 때문에 그 게이트 신호의 변조 타임이 최소로 설정되거나 변조 타임(Tgpm)이 설정되지 않는다. 반면에, 게이트 드라이브 IC(30)에서 양 끝단의 출력 단자(G1, Gi)로부터 출력되는 게이트 신호는 온 듀티 타임이 가장 길기 때문에 그 게이트 신호의 변조 타임이 최대로 설정된다.

[0053] 도 11은 게이트 신호 전압의 변조를 위한 회로 구성을 간략히 보여 주는 도면이다. 도 12는 도 11에 도시된 게이트 신호 전압 변조부의 일 예를 보여 주는 회로도이다. 도 13은 게이트 변조 타이밍 신호(CGPM)에 따른 게이트 신호의 변조 타임(Tgpm)을 보여 주는 파형도들이다.

[0054] 도 11 내지 도 13을 참조하면, 타이밍 콘트롤러(11)로부터 발생되는 게이트타이밍 제어신호는 게이트 신호의 스타트 타이밍을 정의하는 게이트 스타트 펄스(Gate Start Pulst, GSP), 게이트 신호의 시프트 타이밍을 정의하는 시프트 클럭(shift clock, GSC), 게이트 신호의 변조 타임을 정의하는 변조 타이밍 신호(CGPM), 게이트 신호의 출력 타이밍을 정의하는 게이트 출력 인에이블 신호(Gate Output Enable, GOE) 등을 포함한다. 변조 타이밍 신호(CGPM)는 기준의 플리커 신호(FLK)를 이용하여 생성될 수 있다.

[0055] 게이트 구동회로(13)는 게이트 신호 전압 변조부(21)와, 시프트 레지스터(shift register, 22)를 포함한다.

[0056] 게이트 신호 전압 변조부(21)는 변조 타이밍 신호(CGPM)와 게이트 시프트 클럭(GSC)을 입력 받아 변조 타이밍 신호(CGPM)에 응답하여 변조 전압(VGM)을 출력한다. 그리고 게이트 신호 전압 변조부(21)는 게이트 시프트 클럭(GSC)의 하이 로직 전압에 응답하여 게이트 하이 전압(VGH)을 출력하고, 게이트 시프트 클럭(GSC)의 로우 로직 전압에 응답하여 게이트 로우 전압(VGH)을 출력한다. 시프트 레지스터(22)는 게이트 신호 전압 변조부(21)를 통해 변조된 게이트 신호를 시프트시키면서 게이트 라인들(32)에 순차적으로 공급한다.

[0057] 게이트 신호 전압 변조부(21)는 로직부(20), 제1 내지 제3 트랜지스터(T1~T3) 등을 구비한다. 제1 및 제2 트랜지스터(T1, T2)는 n 타입 MOS TFT(Metal Oxide Semiconductor TFT)로 구현되고, 제3 트랜지스터(T3)는 p 타입 MOS TFT로 구현될 수 있다.

[0058] 타이밍 콘트롤러(11)는 변조 타이밍 신호(CGPM)의 펄스폭(W)을 가변하여 게이트 신호의 온 듀티 타임(Tgon)과 변조 타임(Tgpm)을 가변한다. 로직부(20)는 변조 타이밍 신호(CGPM)와 게이트 시프트 클럭(GSC)의 논리값에 따라 트랜지스터들(T1, T2, T3) 온/오프(ON/OFF) 동작 타이밍을 제어한다. 제1 트랜지스터(T1)는 로직부(20)의 제어 하에 변조 타이밍 신호(CGPM)가 발생되지 않는 구간 내에서 게이트 시프트 클럭(GSC)의 하이 로직 전압에 응답하여 턴-온되어 게이트 하이 전압(VGH)을 출력단자에 공급한다. 제2 트랜지스터(T2)는 로직부(20)의 제어 하에 변조 타이밍 신호(CGPM)에 응답하여 턴-온되어 변조 전압(VGM)을 출력단자에 공급한다. 제3 트랜지스터(T3)는 로직부(20)의 제어 하에 변조 타이밍 신호(CGPM)의 유무와 무관하게 게이트 시프트 클럭(GSC)의 로우 로직 전압에 응답하여 턴-온되어 게이트 로우 전압(VGL)을 출력단자에 공급한다.

[0059] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0060] 10 : 표시패널

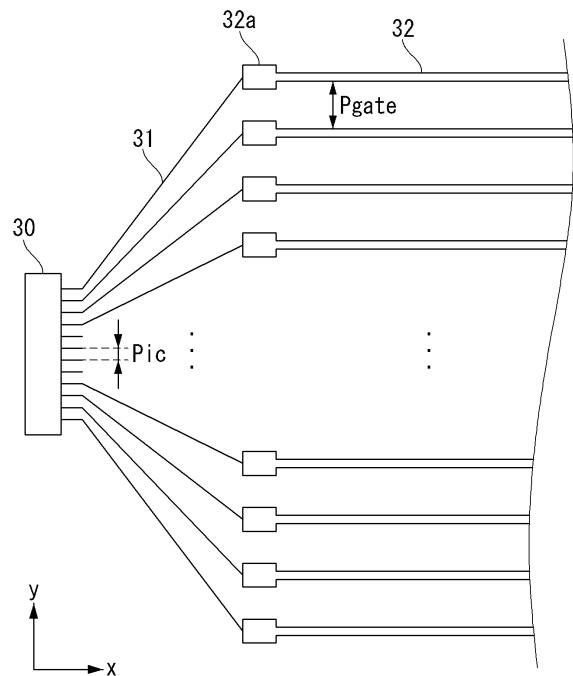
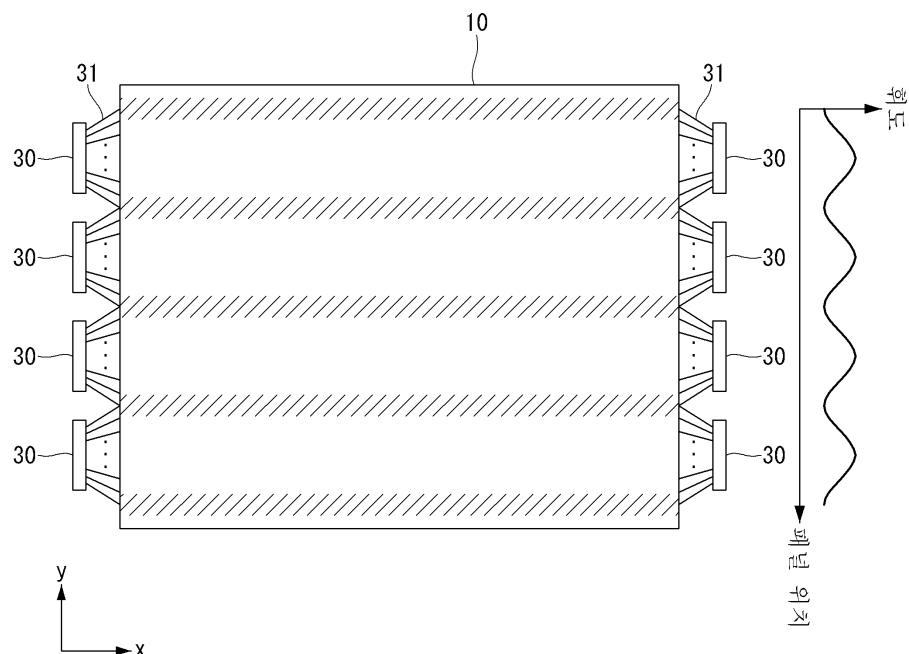
11 : 타이밍 콘트롤러

12 : 데이터 구동회로

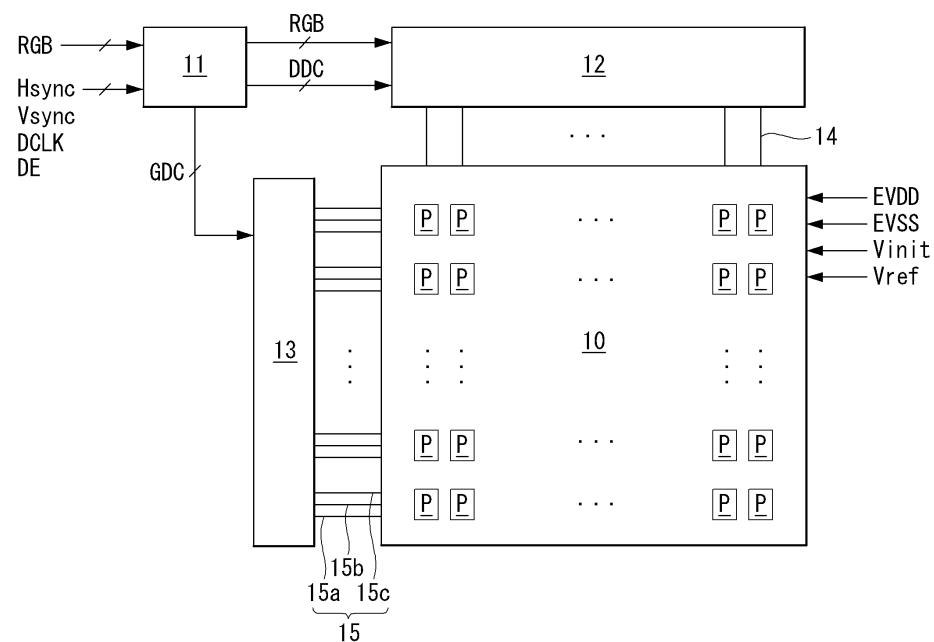
13 : 게이트 구동회로

14 : 레이터 라인

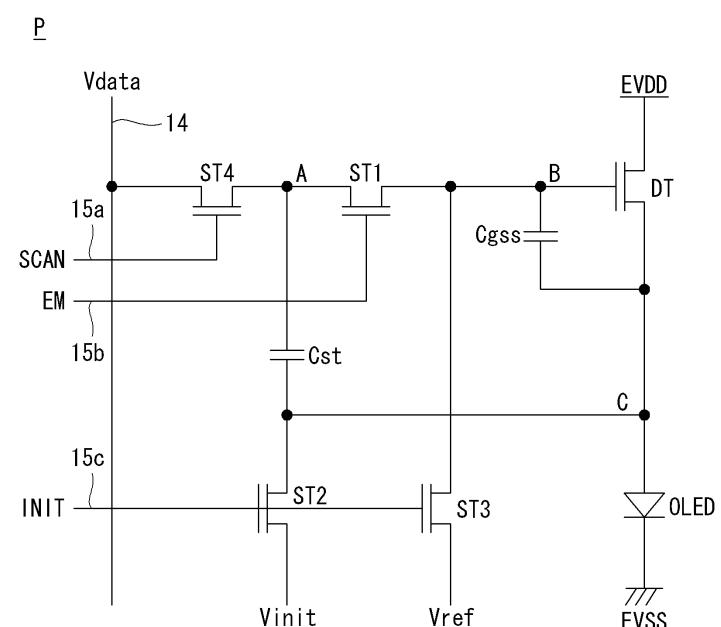
15 : 게이트 라인

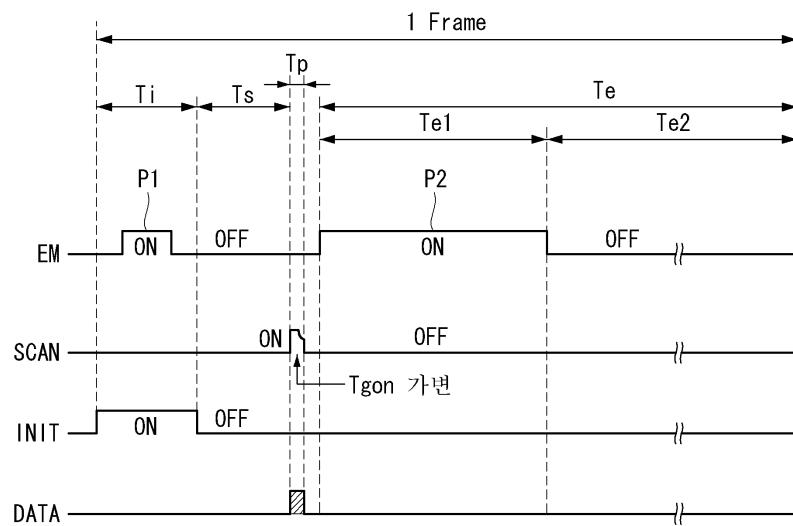
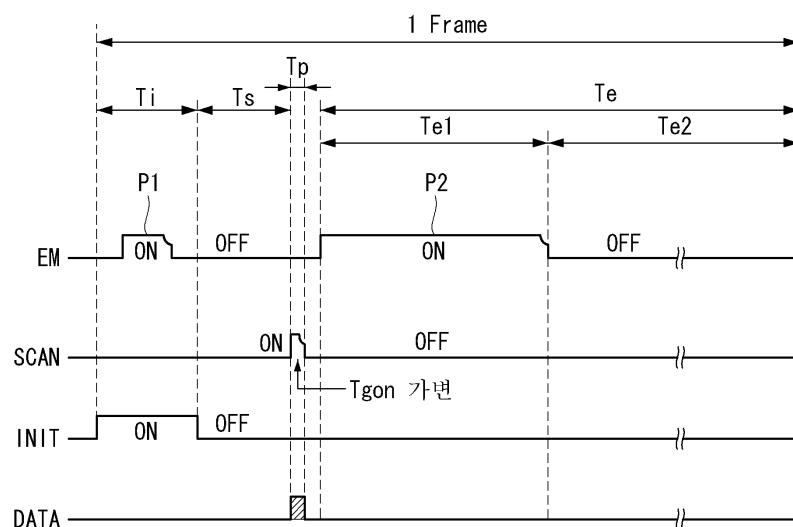
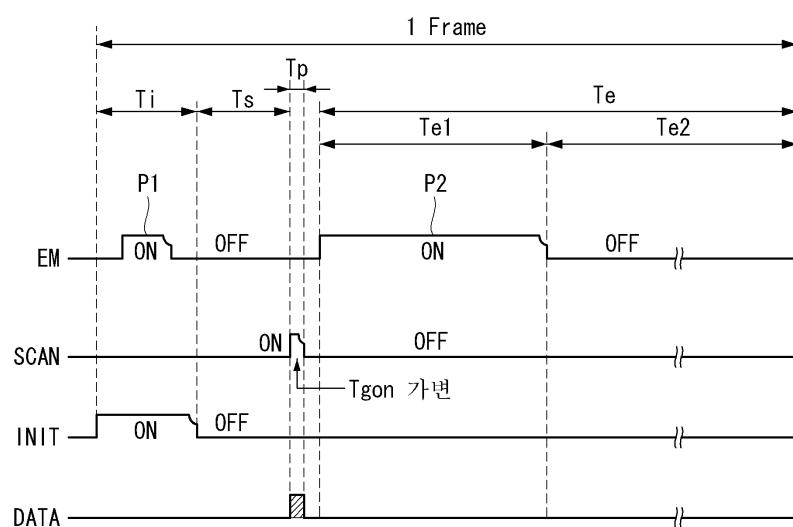
도면**도면1****도면2**

도면3

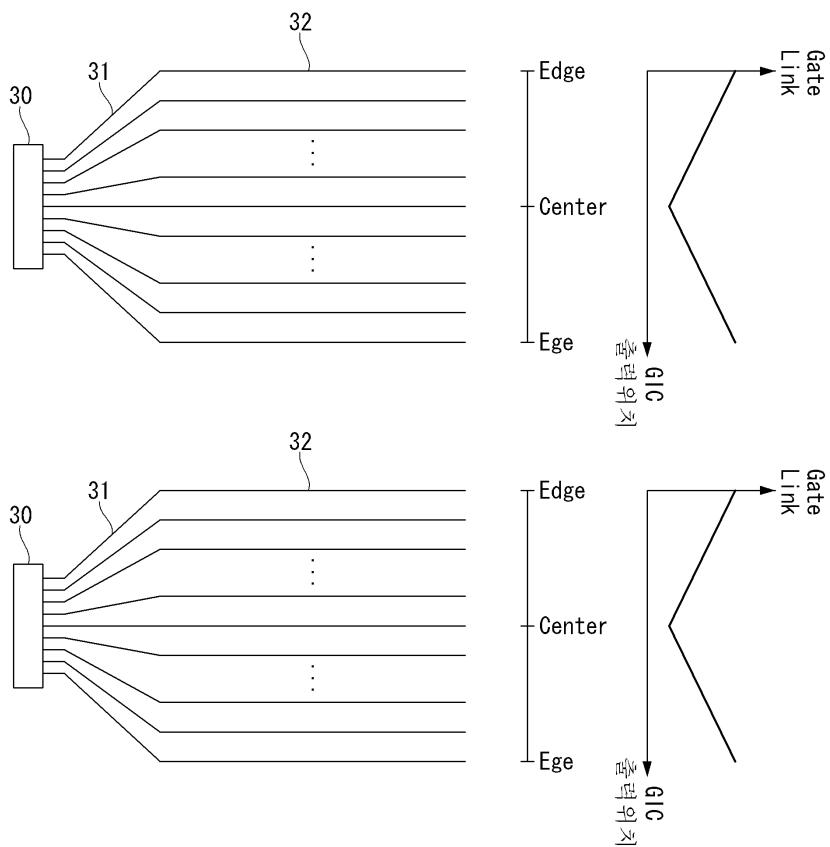


도면4

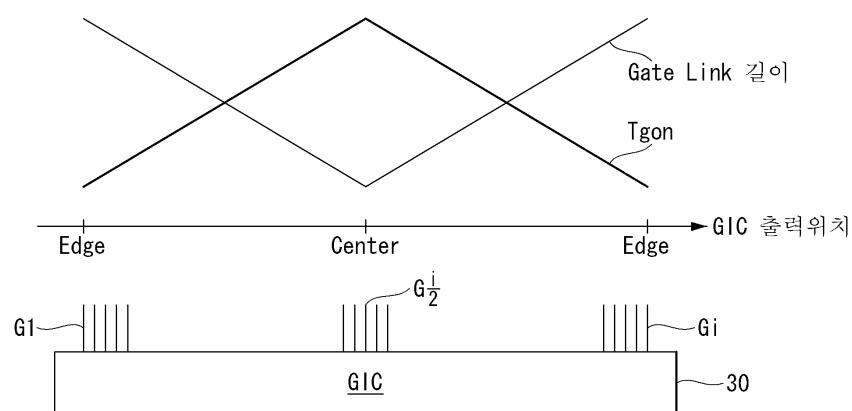


도면5a**도면5b****도면5c**

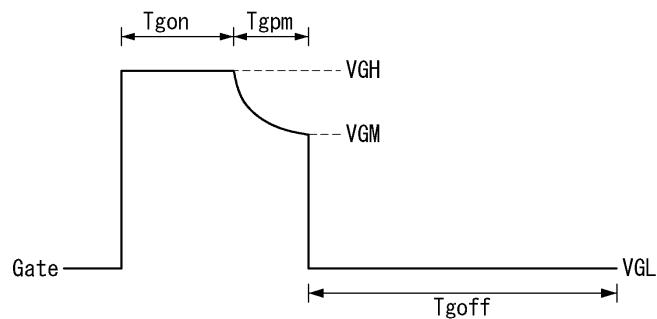
도면6



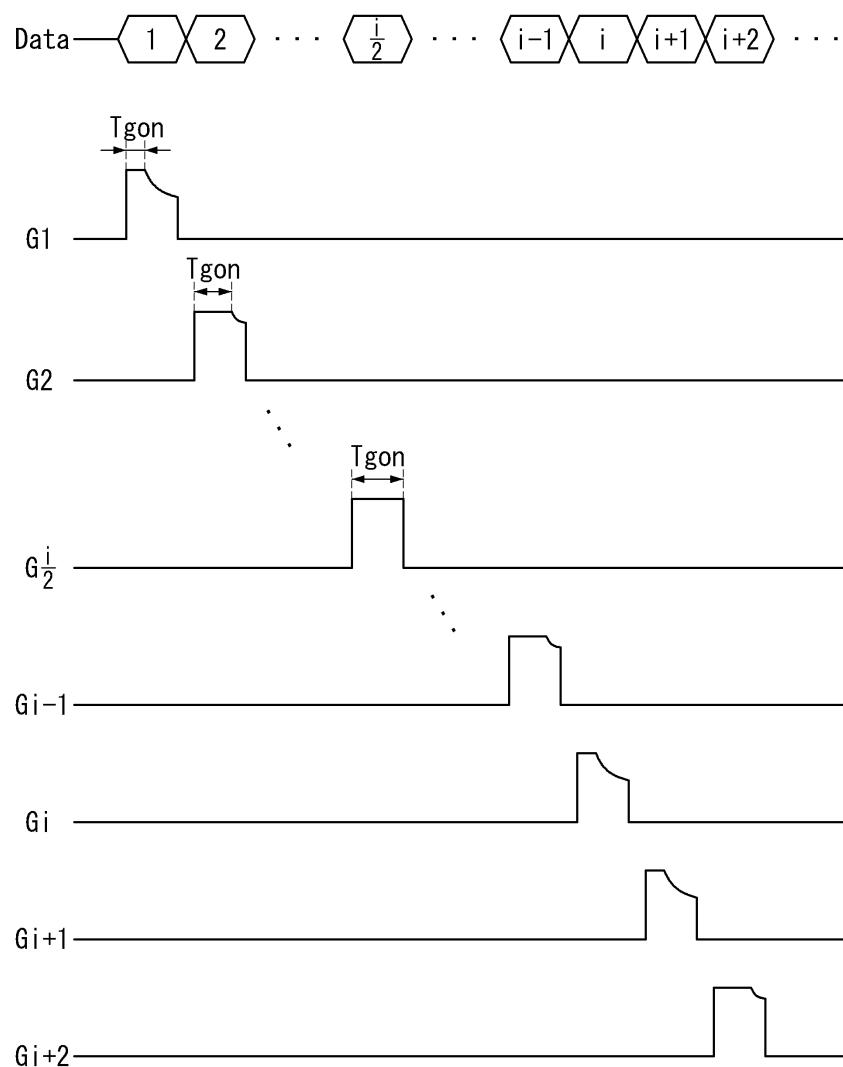
도면7

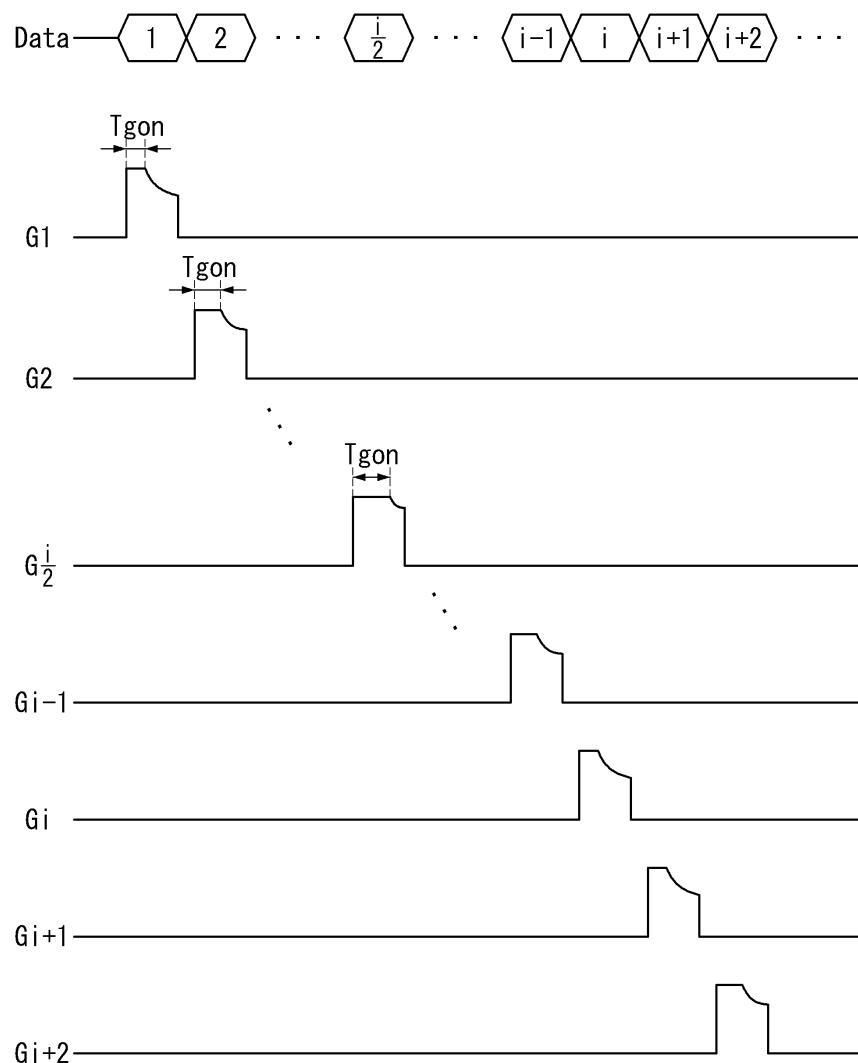
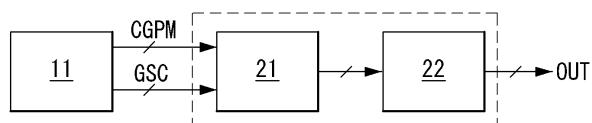


도면8

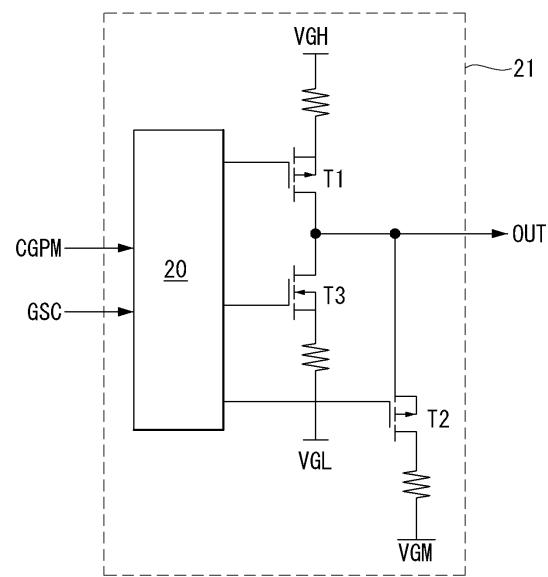


도면9

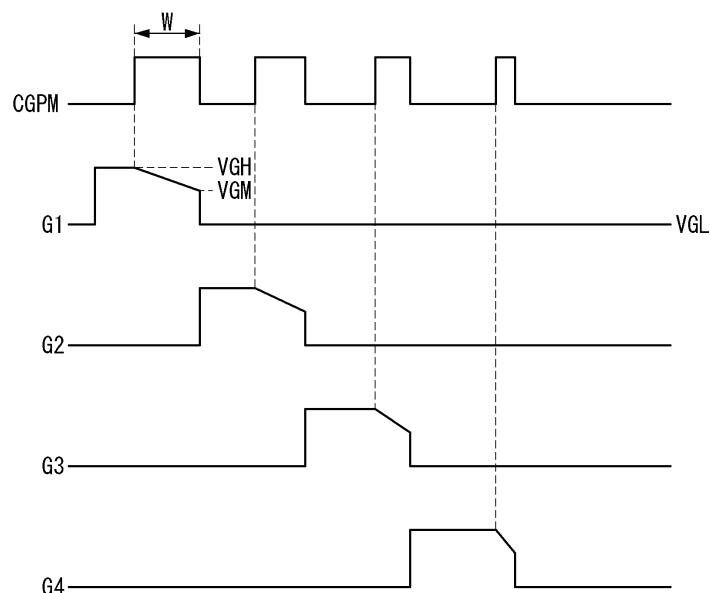


도면10**도면11**

도면12



도면13



专利名称(译)	OLED显示器件及其栅极信号电压调制方法		
公开(公告)号	KR1020140041046A	公开(公告)日	2014-04-04
申请号	KR1020120107919	申请日	2012-09-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JOON YOUNG 김준영		
发明人	김준영		
IPC分类号	G09G3/30 G09G3/3225 H05B37/02		
CPC分类号	G09G3/3225 H05B37/0281 G09G2320/0223		
其他公开文献	KR101938001B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光二极管(OLED)显示器和调制OLED显示器的栅极信号电压的方法，该OLED显示器包括：显示面板，具有彼此正交的数据线和栅极线以及包括有机发光二极管的像素；一种数据驱动电路，用于向数据线提供数据电压；栅极驱动IC根据显示面板的位置经由具有不同电阻的栅极连接而连接到栅极线，以将栅极高电压和栅极低电压之间摆动的栅极信号提供给栅极线；以及用于改变栅极信号的占空比时间的定时控制器。 专利文献10-2014-0041046

