



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0093926
(43) 공개일자 2013년08월23일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01) H05B 33/04 (2006.01)
(21) 출원번호 10-2012-0015179
(22) 출원일자 2012년02월15일
심사청구일자 2012년02월15일

(71) 출원인
최도현
서울특별시 양천구 목동동로 100, 1324동 401호
(신정동, 목동신시가지아파트)
(72) 발명자
최도현
서울특별시 양천구 목동동로 100, 1324동 401호
(신정동, 목동신시가지아파트)

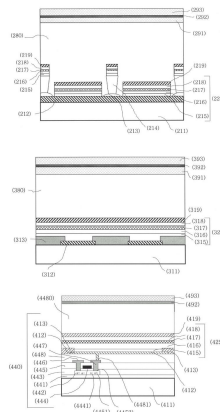
전체 청구항 수 : 총 25 항

(54) 발명의 명칭 박막봉지를 이용한 유기전계발광표시소자의 제조방법

(57) 요약

본 발명은 보호층을 소자의 다른 부분에 영향을 주지 않고 열처리하여 소자의 특성 및 신뢰성을 개선시킨 유기전계발광표시소자의 제조방법에 관한 것으로, 더욱 상세하게는 양전극층, 유기전계발광층, 음극층을 순차적으로 형성하는 단계, 실리콘 계열의 절연물질로 제1 보호층을 형성하는 단계, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 사용하여 제2 보호층을 형성하는 단계, 그리고 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계와 상기 제2 보호층을 발열체층으로 이용하여 상기 제1 보호층과 상기 제3 보호층을 동시에 열처리하는 단계를 포함하는 것을 특징으로 한다.

대 표 도



특허청구의 범위

청구항 1

투명기판 상에 제1 전극을 형성하는 단계;

상기 제1 전극 상에 유기전계발광층을 형성하는 단계;

상기 유기전계발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 평탄화층 상에 실리콘 계열의 절연물질로 제1 보호층을 형성하는 단계;

상기 제1 보호층 상에 제2 보호층을 형성하는 단계;

상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계;

엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층으로 만들어지는 단계;

상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 2

제1항에 있어서, 상기 제1 전극으로 ITO 층을 형성한 후에,

상기 ITO 층을 노출시키는 복수의 개구를 가지는 절연막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 3

제2항에 있어서,

상기 ITO 층과 직교하는 상기 절연막 상에 복수의 격벽을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 4

제1항에 있어서,

상기 제1 전극을 형성하기 전이나, 또는 상기 제1 전극을 형성한 후에, 은, 금, 백금, 크롬, 텅스텐, 몰리브덴, 몰리브덴 텅스텐, 알루미늄, 알루미늄 합금 등의 금속 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 보조 전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 5

제1항에 있어서,

상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 6

제1항에 있어서,

상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 7

제1항에 있어서,

상기 평탄화층은 유기물질 또는 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 8

제1항 또는 제7항에 있어서,

상기 실리콘 계열의 절연물질은 실리콘 산화막, 실리콘 질화산화막, 그리고 실리콘 질화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 9

제1항에 있어서,

상기 제2 보호층은 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 10

제1항에 있어서,

상기 제2 보호층은 Ar_2 , Kr_2 , F_2 , Xe_2 , ArF , KrF , $XeCl$, 그리고 XeF 엑시머 레이저 중 하나를 선택하여 적어도 한번은 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 11

제1항 또는 제10항에 있어서,

상기 제2 전극 상에 제1 보호층, 상기 제2 보호층, 그리고 상기 제3 보호층의 3중층을 적어도 한번은 적층시키는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 12

제1항에 있어서,

상기 제3 보호층 상에 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 13

투명기관 상에 제1 전극을 형성하는 단계;

상기 제1 전극 상에 유기전계발광층을 형성하는 단계;

상기 유기전계발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 실리콘 계열의 절연물질로 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 평탄화층을 제1 보호층으로 사용하고, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 선택하여 제2 보호층을 형성하는 단계;

상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계;

엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층으로 만들어지는 단계;

상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 14

투명기관 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계;

상기 구동부의 제1 전극 상에 유기전계발광층을 형성하는 단계;

상기 유기전계발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 평탄화층 상에 실리콘 계열의 절연물질로 제1 보호층을 형성하는 단계;

상기 제1 보호층 상에 제2 보호층을 형성하는 단계;

상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계;

엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층으로 만들어지는 단계;

상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 15

제14항에 있어서,

상기 투명기관 상에 형성되는 상기 구동부는 드라이빙 트랜지스터, 스위칭 트랜지스터 및 커패시터로 구성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 16

제14항에 있어서, 상기 구동부를 형성하는 단계는,

투명기관 상에 절연막과 상기 절연막에 활성층 및 커패시터층을 형성하는 단계;

상기 절연막 및 상기 활성층 상에 게이트 절연막을 형성하는 단계;

상기 활성층과 대응되는 상기 절연막 상에 게이트 전극을 형성하는 단계;

상기 활성층에 소오스 및 드레인 전극을 형성하는 단계;

상기 게이트 절연막 및 상기 게이트 전극을 포함하는 상기 투명기관 상에 제2 절연막을 형성하는 단계;

상기 소오스 및 상기 드레인에 대응하는 상기 제2 절연막과 상기 게이트 절연막을 선택적으로 식각하여 콘택홀을 형성하는 단계;

상기 드라이빙 트랜지스터의 소오스에 해당하는 콘택홀에 버스전극과 드레인에 대응하는 콘택홀에 제1 전극층을 형성하는 단계;

상기 스위칭 트랜지스터 소오스의 버스 전극 상에 시그널 라인과 상기 드라이빙 트랜지스터의 상기 게이트 전극 및 상기 스위칭 트랜지스터의 상기 드레인에 상기 커패시터와 연결되는 저장 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 17

제14항에 있어서,

상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 18

제14항에 있어서,

상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 19

제14항에 있어서,

상기 평탄화층은 유기물질 또는 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성되는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 20

제14항 또는 제19항에 있어서,

상기 실리콘 계열의 절연물질은 실리콘 산화막, 실리콘 질화산화막, 그리고 실리콘 질화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 21

제14항에 있어서,

상기 제2 보호층은 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 22

제14항에 있어서,

상기 제2 보호층은 Ar_2 , Kr_2 , F_2 , Xe_2 , ArF , KrF , $XeCl$, 그리고 XeF 엑시머 레이저 중 하나를 선택하여 적어도 한번은 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 23

제14항 또는 제22항에 있어서,

상기 제2 전극 상에 제1 보호층, 상기 제2 보호층, 그리고 상기 제3 보호층의 3중층을 적어도 한번은 적층시키는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 24

제14항에 있어서,

상기 제3 보호층 상에 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호층을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

청구항 25

투명기관 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계;

상기 구동부의 제1 전극 상에 유기전계발광층을 형성하는 단계;

상기 유기전계발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 실리콘 계열의 절연물질로 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 평탄화층을 제1 보호층으로 사용하고, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 선택하여 제2 보호층을 형성하는 단계;

상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계;

엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층으로 만들어지는 단계;

상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광표시소자의 제조에 관한 것으로서, 특히 투명기관 상에 제작된 유기전계발광표시소자 상에 실리콘 계열의 절연물질로 제1 보호층을 전면에서 형성하고, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막, 실리콘 과잉 실리콘 산화막, 그리고 실리콘 과잉 실리콘 질산화막 중 하나를 사용하여 제2 보호층을 형성하고, 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 순차적으로 전면 적층한 후, 엑시머 레이저를 사용하여 상기 제2 보호층으로 용융상태의 발열체층을 형성하고, 상기 발열체층에서 발생하는 높은 온도의 열에너지로 상기 제1 보호층과 상기 제3 보호층 전체를 동시에 열처리하여 고밀도 균질막으로 변형시킴으로써, 외부로부터 산소 및 수분 등의 침투를 효과적으로 억제할 수 있는 유기전계발광표시소자의 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보통신분야에 있어서 소프트웨어 및 하드웨어의 비약적인 발전은 컴퓨터, 전화기, TV 등의 기능을 하나의 단말기에 집적화하여 사용할 수 있는 스마트 기기의 수요를 폭발적으로 증가시키고 있으며, 그에 따라 스마트 기기와 인간을 연결해주는 디스플레이에 대한 요구도 점점 다양해지고 있다.

[0003] 디스플레이소자의 이러한 다양한 요구를 만족시키기 위하여 액정표시소자(Liquid Crystal Display: LCD), PDP(Plasma Display Panel), 발광 다이오드 디스플레이(Light Emitting Display) 및 유기전계발광표시소자(Organic Light Emitting Display: OLED) 등과 같은 평판 디스플레이(Flat Panel Display: FPD) 소자들이 주로 사용되고 있으나, 최근 경량박형화, 저가격화, 대형화 및 고품질화 등에서 유리한 특성을 가지고 있을 뿐만 아니라, 향후 거대 시장을 형성할 차세대 조명 소자로도 응용이 가능한 유기전계발광표시소자의 개발 및 상용화가 본격적으로 진행되고 있다.

[0004] 유기전계발광표시소자는 자체발광 소자로서 응답속도가 빠를 뿐만 아니라, 휘도가 우수하고, 색감이 우수하여 고품질의 디스플레이를 실현할 수 있으며, 또한 액정표시소자에서와 같이 백라이트 및 칼라 필터 등이 필요 없기 때문에 구조가 간단하고 경량박형화, 롤투롤(Roll to Roll) 생산 등의 유리한 장점을 갖고 있어 정보통신분야의 다양한 요구를 만족시킬 수 있는 차세대 평판디스플레이 소자로서 주목을 받고 있다.

[0005] 상술한 유기전계발광표시소자는 일반적으로 유리, 플라스틱 등의 투명기관 위에 투명 전도성 양극층, 호일주입층(Hole Injection Layer), 호일수송층(Hole Transport Layer), 유기발광층(Organic Light Emitting Layer), 전자수송층(Electron Transport Layer) 및 음극층을 순차적으로 적층하여 제조한다.

[0006] 그런데 유기발광층을 형성하는 유기물질들과 음극층을 형성하는 금속들은 외부 환경에 매우 민감하여 외부의 산소 및 수분 등에 노출될 경우, 소자의 발광 휘도 및 발광 균일성과 같은 소자특성이 현저히 저하될 뿐만 아니라, 또한 소자의 열화(Degradation)에 의해 유기전계발광표시소자의 수명이 단축되므로 이를 방지하기 위해 밀폐된 보호층(Passivation Layer)으로 소자를 보호해야만 한다.

[0007] 일반적으로 상기 유기발광층의 재료로 사용되는 저분자물질은 대략 100 ℃ 이상의 온도에서 열화되기 때문에 소자의 열화 방지를 위해서 반드시 100 ℃ 이하의 낮은 온도 영역에서 보호층을 형성해야만 하는 어려움이 있으나, 저온 공정으로도 외부 환경에 대한 우수한 배리어(Barrier) 특성을 가지는 보호층 형성을 위한 다양한 방지방법들이 개발되어 사용되고 있다.

[0008] 모바일 기기의 표시창과 같은 소형 판넬의 경우에는 유기전계발광표시소자부 전체를 금속캡 또는 유리캡을 유기봉지제를 사용하여 봉지하는 리드형(Lid Type)이나, 또는 유리캡을 유리원료와 같은 무기봉지제를 사용하여 봉

지하는 플릿글라스형(Frit Glass Type)과 같은 봉지방법들이 주로 사용되고 있으나, 상기의 방법들은 두껍고 충격에 약할 뿐만 아니라, 구조적인 한계 때문에 대형 패널 제조 시에는 많은 문제가 있다.

[0009] 그리고 대형 TV 또는 모니터와 같은 대형 패널의 경우, 100 °C 이하의 저온 영역에서 형성된 실리콘 질화막은 수분과 산소의 투과도 특성이 좋지 않기 때문에 상기 실리콘 질화막 상에 유기물 시트(Organic Sheet)를 라미네이팅(Laminating)하고 그 위에 별도의 유리 기판을 전면 부착하여 밀봉하는 페이스 실(Face Seal) 방법이나, 또는 유기물층과 무기물층을 교대로 적층하여 복수의 층으로 보호막을 형성하는 다층봉지(Multi Layer Encapsulation) 방법과 같은 박막형 봉지방법이 개발되어 상용화가 진행되고 있다.

[0010] 그러나 장수명 및 고신뢰성의 대형 유기전계발광표시소자의 제작을 위해 상기 박막형 봉지방법들을 중심으로 상용화가 진행되고 있지만, 아직 상대적으로 두껍고, 공정 및 구조가 복잡하며, 낮은 생산성과 낮은 투과도에 의한 패널 특성 저하 등의 많은 문제점을 가지고 있기 때문에, 대면적 유기전계발광표시소자부의 효과적인 봉지를 위해서는 대면적 유리 기판 상에 쉽게 증착이 가능한 실리콘 질화막과 같은 절연물질을 기본 구성 물질로 하는 새로운 박막 보호층 제조방법을 고려할 필요가 있다.

[0011] 그런데 상기 유기전계발광표시소자의 열화 방지를 위해 100 °C 이하의 저온에서 실리콘 질화막을 형성할 경우, 그 막질이 치밀하지 못하고 막 내부에 다수의 결함이 포함되어 있어, 외부로부터 산소와 수분을 효과적으로 차단할 수 없는 문제가 있다.

[0012] 그래서 100 °C 이하의 저온 공정으로 만들어진 상기 실리콘 질화막의 막질을 향상시키기 위하여, 상기 실리콘 질화막을 엑시머 레이저로 상온에서 열처리하여, 800 °C 이상의 고온에서 형성된 양질의 실리콘 질화막과 거의 같은 특성의 막으로 개질시키는 박막형 보호층 제조방법(대한민국 등록특허 10-0483165)이 개발되었다.

[0013] 그러나 상기 방법은 보호층을 구성하는 실리콘 질화막의 표면층 일부만이 엑시머 레이저로 열처리되고, 표면층 이외의 부분은 열처리되지 않기 때문에, 최초 실리콘 질화막 내에 열처리로 막질 개선이 이루어진 얇은 영역과 열처리되지 않고 최초 실리콘 질화막 상태를 그대로 유지하고 있는 두꺼운 영역이 연속하는 2중층 구조로 보호층이 형성되어서, 전체적으로 막질이 불균일하고, 최초 막에 결함이 있을 경우, 완전한 보호층을 형성할 수 없는 단점이 있다.

[0014] 이하 첨부된 도면을 참고하여 종래 기술의 유기전계발광표시소자 제조 시, 유기전계발광표시소자를 외부와 차단하는 박막형 보호층 제조방법에 대하여 상세하게 설명하면 다음과 같다.

[0015] 도1은 종래 기술의 박막형 보호층 제조방법을 이용한 유기전계발광표시소자의 공정 단면도이다.

[0016] 종래 기술에서는 유리, 석영 또는 투명 플라스틱과 같은 투명기판(111) 상에 인듐 주석 산화물(ITO), 인듐 아연 화합물(IXO), 산화아연(TO), 주석, 금, 백금, 등과 같은 물질을 사용하여 양극층(112)을 형성한 후, 상기 양극층(112) 상에 호몰주입층(115), 호몰수송층(116), 유기발광층(117), 전자수송층(118), 음전극층(119)을 순차적으로 적층한다.

[0017] 그리고 상기 음전극층(119)을 포함하는 상기 투명기판(111) 상에 상기 유기발광층(117) 및 상기 음극층(119) 등이 외부의 산소 및 수분 등의 침투로부터 열화되는 것을 억제하기 위하여, 화학기상증착, 스퍼터링, 진공증착 또는 전자빔 등의 방법으로 100 Å ~ 50,000 Å 정도의 두께(d_1)를 가지는 실리콘 산화막(SiO_2), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 질화막(Si_3N_4 또는 SiN_x)과 같은 실리콘 계열의 절연물질 중에서 선택된 단층 막 또는 두 개 이상의 복수의 박막을 적층하여 보호층(170)을 형성한다.

[0018] 여기서 화학기상증착 방법으로 실리콘 계열의 절연물질을 사용하여 상기 보호층(170)을 형성하는 경우, 25 °C ~ 300 °C의 온도 범위에서 SiN_x 는 불활성 기체와 함께 반응가스로 SiH_4 , NH_3 , N_2 , 가스를 사용하고, SiON 은 불활성 기체와 함께 반응가스로 SiH_4 , N_2O , NH_3 , N_2 가스를 사용하며, SiO_2 는 불활성 기체와 함께 반응가스로 SiH_4 와 O_2 가스를 각각 사용하여 공정을 실시한다.

[0019] 여기서 스퍼터링 방법으로 상기 실리콘 계열의 절연물질을 사용하여 상기 보호층(170)을 형성하는 경우에는 25 °C ~ 300 °C의 온도 범위에서 SiN_x , SiON , SiO_2 는 각각 SiN_x , SiON , SiO_2 타겟을 이용하여 공정을 실시한다.

[0020] 그리고 상기 보호층(170) 표면 전면에 Ar_2 (파장= 126 nm), Kr_2 (파장= 146 nm), F_2 (파장= 157 nm), Xe_2 (파장= 172 nm), ArF (파장= 193 nm), KrF (파장= 248 nm), XeCl (파장= 308 nm), XeF (파장= 351 nm)와 같은 엑시머 레이저를 일정량 조사(Irradiation)하여, 레이저 빛이 대부분 흡수되는 실리콘 질화막의 표면층(d_2)만을 국부적으로 열처

리하여 상기 보호층(170)을 형성한다.

[0021] 여기서 상기 보호층(170)은 열처리되어 양질의 박막층으로 막질이 개선된 극히 얇은 영역(d_2)과, 그리고 열처리되지 않아 막질 개선이 전혀 이루어지지 않은 두꺼운 영역(d_1-d_2)이 많은 결함을 포함한 최초막 상태로 남아 있는 형태로 형성되기 때문에, 결과적으로 상기 보호층(170) 전체에 걸쳐 막질이 불균일한 문제가 있을 뿐만 아니라 소자의 수명 및 신뢰성 등을 저하시키는 문제가 있다.

[0022] 또한, 상기와 같은 종래 기술은 열처리 공정을 진행하기 전 최초막 중에 이미 막갈라짐(Crack), 핀홀(Pin Hole) 또는 먼지 입자(Particle)와 같은 결함(Defect)이 포함되어 있을 경우, 열처리 공정을 진행할 때 그러한 결함 때문에 표면층에 막질 개선이 안 되는 부분이 발생하여, 유기전계발광표시소자를 효과적으로 보호할 수 없는 구조적인 문제가 있다.

발명의 내용

해결 하고자하는 과제

[0023] 본 발명의 목적은 상기 종래 기술에서 실리콘 계열의 절연물질로 구성되는 유기전계발광표시소자의 보호층을 엑시머 레이저로 열처리할 때 발생하는 막질 불균일성을 개선할 수 있는 유기전계발광표시소자의 제조방법을 제공하는데 있다.

[0024] 또한, 열처리 후에도 보호층 내에 막질 개선이 전혀 이루어지지 않는 영역이 존재하기 때문에 발생하는 소자의 성능 저하 및 신뢰성 저하 등의 문제를 개선시킬 수 있는 유기전계발광표시소자의 제조방법을 제공한다.

[0025] 또한, 상기 종래 기술에서 열처리된 영역이 극히 얇기 때문에 발생하는 막 중 결함에 의한 구조적인 약점을 개선할 수 있는 유기전계발광표시소자의 제조방법을 제공하는 데 그 목적이 있다.

과제 해결수단

[0026] 상기와 같은 본 발명의 목적은 다음과 같은 구성에 의해 달성된다.

[0027] (1) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기판 상에 제1 전극을 형성하는 단계; 상기 제1 전극 상에 유기전계발광층을 형성하는 단계; 상기 유기전계발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 평탄화층 상에 실리콘 계열의 절연물질로 제1 보호층을 형성하는 단계; 상기 제1 보호층 상에 제2 보호층을 형성하는 단계; 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계; 엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층(Heating Unit Layer)으로 만들어지는 단계; 상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.

[0028] (2) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서 상기 제1 전극으로 ITO 층을 형성한 후에, ITO 층을 노출시키는 복수의 개구를 가지는 절연막을 형성하는 단계를 더 포함하는 것을 특징으로 한다.

[0029] (3) 상기 2)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 ITO 층과 직교하는 상기 절연막 상에 복수의 격벽을 형성하는 단계를 더 포함하는 것을 특징으로 한다.

[0030] (4) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극을 형성하기 전이나, 또는 상기 제1 전극을 형성한 후에, 은, 금, 백금, 크롬, 텅스텐, 몰리브덴, 몰리브덴 텅스텐, 알루미늄, 알루미늄 합금 등의 금속 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 보조 전극을 형성하는 단계를 더 포함하는 것을 특징으로 한다.

[0031] (5) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 한다.

[0032] (6) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 한다.

[0033] (7) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 평탄화층은 유기물질 또는 실리콘 계열의

절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성되는 것을 특징으로 한다.

[0034] (8) 상기 1) 또는 7)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 계열의 절연물질은 실리콘 산화막, 실리콘 질화산화막, 그리고 실리콘 질화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 한다.

[0035] (9) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 보호층은 실리콘 박막, 실리콘 과잉 실리콘 질화막(Silicon-Rich Silicon Nitride: SRSN), 실리콘 과잉 실리콘 산화막(Silicon-Rich Silicon Oxide: SRSO), 그리고 실리콘 과잉 실리콘 질산화막(Silicon-Rich Silicon Oxi-Nitride: SRSON) 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 한다.

[0036] (10) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 보호층은 Ar_2 (과장= 126 nm), Kr_2 (과장= 146 nm), F_2 (과장= 157 nm), Xe_2 (과장= 172 nm), ArF (과장= 193 nm), KrF (과장= 248 nm), $XeCl$ (과장= 308 nm), 그리고 XeF (과장= 351 nm) 엑시머 레이저 중 하나를 선택하여 적어도 한번은 열처리하는 것을 특징으로 한다.

[0037] (11) 상기 1) 또는 상기 10)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 전극 상에 제1 보호층, 상기 제2 보호층, 그리고 상기 제3 보호층의 3중층을 적어도 한번은 적층시키는 것을 특징으로 한다.

[0038] (12) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제3 보호층 상에 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 한다.

[0039] (13) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기관 상에 제1 전극을 형성하는 단계; 상기 제1 전극 상에 유기전계발광층을 형성하는 단계; 상기 유기전계발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 실리콘 계열의 절연물질로 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 평탄화층을 제1 보호층으로 사용하고, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 제2 보호층을 형성하는 단계; 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계; 엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층(Heating Unit Layer)으로 만들어지는 단계; 상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.

[0040] (14) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기관 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계; 상기 구동부의 제1 전극 상에 유기전계발광층을 형성하는 단계; 상기 유기전계발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 평탄화층 상에 실리콘 계열의 절연물질로 제1 보호층을 형성하는 단계; 상기 제1 보호층 상에 제2 보호층을 형성하는 단계; 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계; 엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층(Heating Unit Layer)으로 만들어지는 단계; 상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.

[0041] (15) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 투명기관 상에 형성되는 상기 구동부는 드라이빙 트랜지스터, 스위칭 트랜지스터 및 커패시터로 구성되는 것을 특징으로 한다.

[0042] (16) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 구동부를 형성하는 단계는 투명기관 상에 절연막과 상기 절연막에 활성층 및 커패시터층을 형성하는 단계; 상기 절연막 및 상기 활성층 상에 게이트 절연막을 형성하는 단계; 상기 활성층과 대응되는 상기 절연막 상에 게이트 전극을 형성하는 단계; 상기 활성층에 소오스 및 드레인 전극을 형성하는 단계; 상기 게이트 절연막 및 상기 게이트 전극을 포함하는 상기 투명기관 상에 제2 절연막을 형성하는 단계; 상기 소오스 및 상기 드레인에 대응하는 상기 제2 절연막과 상기 게이트 절연막을 선택적으로 식각하여 콘택홀(Contact Hole)을 형성하는 단계; 상기 드라이빙 트랜지스터의 소오스에 해당하는 콘택홀에 버스전극과 드레인에 대응하는 콘택홀에 제1 전극층을 형성하는 단계; 상기 스위칭 트랜지스

터 소오스의 버스 전극 상에 시그널 라인과 상기 드라이빙 트랜지스터의 상기 게이트 전극 및 상기 스위칭 트랜지스터의 상기 드레인에 상기 커패시터와 연결되는 저장 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

- [0043] (17) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 한다.
- [0044] (18) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 유기전계발광층은 호몰주입층, 호몰수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 한다.
- [0045] (19) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 평탄화층은 유기물질 또는 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성되는 것을 특징으로 한다.
- [0046] (20) 상기 14) 또는 19)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 계열의 절연물질은 실리콘 산화막, 실리콘 질화산화막, 그리고 실리콘 질화막 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 한다.
- [0047] (21) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 보호층은 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성하는 것을 특징으로 한다.
- [0048] (22) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 보호층은 Ar_2 , Kr_2 , F_2 , Xe_2 , ArF , KrF , $XeCl$, 그리고 XeF 엑시머 레이저 중 하나를 선택하여 적어도 한번은 열처리하는 것을 특징으로 한다.
- [0049] (23) 상기 14) 또는 상기 22)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제2 전극 상에 제1 보호층, 상기 제2 보호층, 그리고 상기 제3 보호층의 3중층을 적어도 한번은 적층시키는 것을 특징으로 한다.
- [0050] (24) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제3 보호층 상에 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호층을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 한다.
- [0051] (25) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기판 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계; 상기 구동부의 제1 전극 상에 유기전계발광층을 형성하는 단계; 상기 유기전계발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 실리콘 계열의 절연물질로 상기 제2 전극을 덮고, 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 평탄화층을 제1 보호층으로 사용하고, 상기 제1 보호층 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 제2 보호층을 형성하는 단계; 상기 제2 보호층 상에 실리콘 계열의 절연물질로 제3 보호층을 형성하는 단계; 엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 열처리된 상기 제2 보호층이 발열체층(Heating Unit Layer)으로 만들어지는 단계; 상기 발열체층에서 발생하는 열에너지로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.

효 과

- [0052] 이와 같은 본 발명에 따른 유기전계발광표시소자의 제조방법은 다음과 같은 효과가 있다.
- [0053] 본 발명은 유기전계발광표시소자 상에 실리콘 계열의 절연물질로 구성되는 제1 보호층과 제3 보호층 사이에 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나로 구성되는 제2 보호층이 개재된 3중층의 적층구조 상에 엑시머 레이저 빔으로 상기 제3 보호층을 투과하여 상기 제2 보호층을 열처리함으로써, 상기 제2 보호층 내의 실리콘 성분을 용융시켜 발열체층(Heating Unit Layer)을 형성하고, 용융상태의 상기 발열체층에서 발생하는 높은 열에너지로 상기 발열체층의 양쪽 면에 접한 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 열처리하여 고밀도 균질막으로 변형시킬 수 있는 장점이 있다.
- [0054] 또한, 상기 종래 기술에서는 실리콘 계열의 절연막의 표면층만을 국부적으로 열처리하기 때문에 열처리되지 않는 영역에는 미결합수(Dangling Bond) 또는 다공성(Porosity) 등과 같은 결함이 많이 존재하게 되는데, 본 발명에서는 용융상태의 상기 발열체층으로 상기 제1 보호층과 상기 제3 보호층을 동시에 전체적으로 고온으로 열처

리할 수 있기 때문에, 이러한 치명적인 결함들을 최소화시켜 소자의 성능과 신뢰성 등을 향상시킬 수 있는 장점이 있다.

[0055] 또한, 본 발명은 복합층으로 보호층을 구성하기 때문에 엑시머 레이저로 열처리 공정을 진행하기 전에 실리콘 계열의 절연막 내에 막갈라짐(Crack), 핀 홀(Pin Hole), 먼지 입자(Particle) 등의 결함(Defect)이 존재하더라도, 상기 실리콘 계열의 절연물질을 효과적으로 고밀도 균질막으로 변형시킬 수 있을 뿐만 아니라, 상기 종래 기술에서 열처리된 영역이 극히 얇기 때문에 발생할 수밖에 없는 구조적인 약점을 개선하여, 외부로부터 산소 및 수분 등의 침투를 더욱 효과적으로 억제할 수 있는 장점이 있다.

발명의 실시를 위한 구체적인 내용

[0056] 이하에서는 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.

[0057] 본 발명의 제1 실시예에 따른 유기전계발광표시소자의 제조방법에 대하여 설명하면 다음과 같다.

[0058] 도2는 본 발명의 제1 실시예에 따른 수동형 유기전계발광표시소자의 공정 단면도이다

[0059] 도2a는 본 발명의 제1 실시예에 따른 수동형 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.

[0060] 도2b는 본 발명의 제1 실시예에 따른 수동형 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.

[0061] 본 발명의 제1 실시예에서는 투명유리, 석영 기판, 플라스틱 기판 등과 같은 투명기판(211) 상에 ITO 등으로 구성되는 양전극층(212)을 스퍼터링 방법으로 50 Å ~ 3,000 Å의 두께로 전면 적층하고, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 제1 전극(212)을 형성한다.

[0062] 여기서 응용 분야에 따라서는 상기 투명기판(211) 대신 실리콘 기판 및 금속 시트 등과 같은 불투명 기판을 사용할 수도 있다.

[0063] 여기서 상기 양전극층(212)의 면저항은 15 Ω/□ 이하가 되도록 하고, 가시광 투과율이 100 %에 근접한 것이 바람직하나 10 % 이상이면 사용이 가능하다.

[0064] 여기서 상기 양전극층(212)은 일함수가 4.0 eV 이상인 금속, 합금, 전기전도성을 가지는 화합물 또는 그 혼합물을 사용하며, 주석산화물(ITO), 인듐 아연 화합물(IXO), 산화아연(TO), 주석, 금, 백금, 팔라듐 등을 단층 또는 복수층, 또는 이들의 혼합물로 형성한다.

[0065] 그리고 상기 양전극층(212)을 형성하기 전에 스퍼터링 방법으로 은(Ag), 금(Au), 백금(Pt), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(MoW), 알루미늄(Al), 알루미늄 합금 등의 금속 중 하나를 선택하여 100 Å ~ 10,000 Å의 두께로 전면 증착하고, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 보조전극(도면에 도시하지 않음)을 형성할 수도 있다. 또는, 상기 투명기판(211) 상에 상기 양전극층(212)을 먼저 형성한 후에 상기 보조전극(도면에 도시하지 않음)을 형성하기도 한다.

[0066] 그리고 상기 제1 전극(212)을 포함하는 상기 투명기판(211) 상에 폴리이미드(Polyimide)계, 아크릴(Acrylic)계, 노볼락(Novolak)계, 에폭시(Epoxy)계 등으로 구성되는 포지티브 타입(Positive Type)의 유기 감광성 물질로 유기절연층을 500 Å ~ 10,000 Å의 두께로 전면 적층하고, 광리소그래피 기술을 이용하여 유기절연층패턴(213)을 형성한다.

[0067] 여기서 상기 유기절연층패턴(213)을 대신하여 실리콘 산화막, 실리콘 질화막 등의 무기절연층을 일정한 두께로 전면 적층한 후, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 무기절연층패턴을 형성하여 사용할 수도 있다.

[0068] 그리고 상기 유기절연층패턴(213) 상에 전기적으로 절연성을 지닌 네가티브 타입의 유기감광성 물질을 5,000 Å ~ 60,000 Å의 두께로 전면 적층하고, 광리소그래피 기술을 이용하여 상기 제1 전극층(212)과 직교하는 절연층 상에 오버행 구조의 역경사를 가지는 복수의 격벽(214)을 형성한다.

[0069] 그리고 상기 제1 전극(212), 상기 유기절연층패턴(213) 및 상기 격벽(214)을 포함하는 상기 투명기판(211)을 진공증착 장치 내로 이동하고, 웨도우 마스크를 이용하여 상기 제1 전극(212) 상에 호몰주입층(215), 호몰수송층(216), 유기발광층(217), 전자수송층(218)을 순차적으로 적층하여 유기전계발광층(225)을 형성한다.

- [0070] 여기서 상기 유기전계발광층(225)을 저분자 형태의 유기물질을 사용하여 적층하는 경우, 상기 호일주입층(215)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 호일수송층(216)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 유기발광층(217)은 재료에 따라 5 Å ~ 800 Å 정도, 상기 전자수송층(218)은 재료에 따라 2 Å ~ 500 Å 정도의 두께로 적층한다.
- [0071] 여기서 상기 저분자 형태의 유기물 대신 고분자 형태의 유기물로 형성되는 유기전계발광표시소자의 경우에는 피닷(PEDOT)과 피에스에스(PSS)등과 같은 물질로 구성되는 버퍼층 및 폴리페닐비닐렌 유도체(Poly(Phenylvinylene) Derivative, PPV)와 같은 물질로 구성되는 유기발광층 등으로 구성된 유기적층 구조를 스핀코팅(Spin Coating), 딥핑(Dipping), 열진공증착법(Thermal Vacuum Evaporation) 등과 같은 방법을 이용하여 유기전계발광층을 형성한다. 이 때 버퍼층은 50 Å ~ 1,500 Å 정도, 유기발광층은 100 Å ~ 1,000 Å 정도의 두께로 형성한다.
- [0072] 그리고 열진공증착법, 전자빔법, 스퍼터링 등의 방법으로 상기 전자수송층(218) 상에 전기전도도가 양호한 금속인 알루미늄, 인듐, 마그네슘, 리튬, 금, 나트륨 또는 은 등을 단층 또는 복수층, 또는 이들의 혼합물로 구성되는 음전극층(219)을 10 Å ~ 10,000 Å 정도의 두께로 적층하고, 패터닝 기술을 이용하여 제2 전극(219)을 형성한다.
- [0073] 또한, 상기 음극층(219)과 상기 전자수송층(218) 사이에 전자주입효율을 증가시키기 위한 목적으로 불화리튬(LiF), 산화리튬(Li₂O), 불화세슘(CsF), 리튬-알루미늄 합금(Li:Al Alloy) 중 하나를 1 Å ~ 150 Å 정도의 두께로 형성할 수도 있다.
- [0074] 그리고 본 발명에서는 후술하는 제2 보호층(292)의 균일한 열처리 공정 진행을 위하여, 상기 제2 전극(219)을 덮고, 그 상면을 평면화하는 평탄화층(Planarization Layer)(280)을 형성한다.
- [0075] 여기서 상기 평탄화층(280)은 저분자형태의 유기물질을 열진공증착법을 이용하여 500 Å ~ 70,000 Å 정도의 두께로 증착하여 형성하거나, 고분자형태의 유기물질을 스핀코팅, 딥핑(Dipping), 프린팅 등의 방법으로 적층하거나, 또는 CVD, 스퍼터링 등의 방법으로 실리콘 산화막, 실리콘 질화막, 그리고 실리콘 질산화막과 같은 실리콘 계열의 무기 절연물질 중에서 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성할 수도 있다.
- [0076] 그리고 외부로부터 산소 및 수분 등의 침투로 상기 유기발광층(217) 및 상기 제2 전극(219)이 열화되는 것을 억제하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로, 상기 제2 전극(219)을 포함한 상기 투명기판(211) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 증착하여, 두께 30 Å ~ 10,000 Å 정도의 제1 보호층(291)을 형성한다.
- [0077] 여기서 RF 마그네트론 스퍼터링 방법으로 상기 실리콘 계열의 절연막을 형성하는 경우에는 막형성 온도는 23 °C ~ 300 °C이며, 운송가스(Carrier Gas)로서 불활성 기체를 사용하고, SiN_x, SiON, SiO₂는 각각 Si₃N₄, SiON, SiO₂ 타겟을 사용한다.
- [0078] 여기서 반응성 스퍼터링 방법으로 상기 실리콘 계열의 절연막을 형성하는 경우에는 막형성 온도 23 °C ~ 300 °C에서 실리콘(Si) 타겟을 사용하며, 불활성 기체인 운송가스 외에 반응가스(Reactive Gas)를 주입하는데, SiN_x를 증착할 경우에는 N₂ 가스를 주입하고, SiO_xN_y를 증착할 경우에는 O₂ 가스와 N₂ 가스를 주입하며, SiO₂를 증착할 경우에는 O₂ 가스를 각각 주입한다.
- [0079] 여기서 화학기상증착법을 사용하여 상기 실리콘 계열의 절연막을 형성하는 경우에는 막형성 온도는 23 °C ~ 300 °C이며, 운송가스로서 불활성 기체를 사용하고, SiN_x는 SiH₄, NH₃, N₂ 가스를 반응가스로, SiO₂는 SiH₄, N₂O 가스를 반응가스로, SiO_xN_y는 SiH₄, N₂O, NH₃, N₂ 가스를 반응가스로 각각 사용하여 공정을 실시한다.
- [0080] 여기서 상기 화학기상증착법을 사용하여 적층된 실리콘 계열의 절연막은 막 중에 수소가 다량 포함되어 있어, 후술하는 엑시머 레이저 열처리 시 수소 분출에 의한 막 파괴 현상을 방지하기 위하여, 엑시머 레이저로 30 mJ/cm² ~ 500 mJ/cm² 정도의 에너지 밀도에서 탈수소 공정을 실시하여 막 중의 수소를 제거할 수도 있다.
- [0081] 그리고 상기 제1 보호층(291)과 후술하는 제3 보호층(293)을 동시에 열처리하기 위하여, 상기 제1 보호층(291) 상에 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 사용하거나 둘

이상의 복합층으로 전면 적층하여, 두께 10 Å ~ 1,500 Å 정도의 제2 보호층(292)을 형성한다.

- [0082] 여기서 상기 제2 보호층(292)을 형성하기 위하여 RF 마그네트론 스퍼터링 방법을 사용할 경우, 실리콘 박막은 막형성 온도 23 °C ~ 300 °C에서 운송가스로서 불활성 기체를 사용하여 공정을 실시하고, 그리고 실리콘 과잉 실리콘 산화막(SRSO)은 막형성 온도 23 °C ~ 300 °C에서 운송가스로서 불활성 기체를 사용하고, SiO_x와 SiN_x 타겟을 사용하여 공정을 실시한다.
- [0083] 여기서 상기 제2 보호층(292)을 형성하기 위하여 반응성 스퍼터링 방법을 사용할 경우, 막형성 온도 23 °C ~ 300 °C에서 운송가스로서 Ar과 같은 불활성 기체를 사용하고, 실리콘 과잉 실리콘 질화막(SRSN)은 Si 또는 Si₃N₄ 타겟에 N₂ 가스를 반응가스로, 실리콘 과잉 실리콘 산화막(SRSO)은 Si 타겟에 O₂ 가스를 반응가스로, 그리고 실리콘 과잉 실리콘 질산화막(SRSON)은 SiN_x 타겟에 O₂ 가스를 반응가스로 각각 사용하여 공정을 실시한다.
- [0084] 여기서 상기 제2 보호층(292)을 형성하기 위하여 화학기상증착법을 사용하는 경우, 막형성 온도는 23 °C ~ 300 °C이며, 운송가스로서 불활성 기체를 사용하며, 실리콘 박막은 반응가스로 SiH₄, H₂를 사용하고, 실리콘 과잉 실리콘 질화막(SRSN)은 SiH₄, NH₃, N₂ 등을 사용하고, 실리콘 과잉 실리콘 산화막(SRSO)은 SiH₄, N₂O 등을 사용하고, 그리고 실리콘 과잉 실리콘 질산화막(SRSON)은 SiH₄, N₂O, NH₃, N₂ 등의 가스를 사용하여 공정을 실시한다.
- [0085] 그리고 엑시머 레이저 열처리 시 상기 제2 보호층(292)을 보호하고, 외부로부터 산소 및 수분 등의 침투를 억제하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제2 보호층(292) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중에서 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 증착하여, 두께 30 Å ~ 10,000 Å 정도의 제3 보호층(293)을 형성한다.
- [0086] 여기서 상기 제3 보호층(293)은 상기 제1 보호층(291) 형성 시와 같은 방법으로 공정을 실시하는 것이 바람직하지만, 경우에 따라서는 가스의 종류 및 유량, 압력, 온도 등의 공정 조건을 상기 제1 보호층(291) 형성 시와 다르게 하여 실시할 수도 있다.
- [0087] 또한, 본 발명에서는 상기 제1 보호층(291), 상기 제2 보호층(292), 그리고 상기 제3 보호층(293)을 스퍼터링 장치 또는 PECVD 장치 중 하나를 이용하여 적층하는 경우, 생산성 향상을 위하여 동일한 공정 공간(챔버) 내에서 공정 조건만을 변화시켜 상기 제1 보호층(291), 상기 제2 보호층(292), 그리고 상기 제3 보호층(293)을 순차적으로 연속 증착하여 형성할 수도 있다.
- [0088] 여기서 상기 제1 보호층(291)과 제3 보호층(293)은 고온에서 열성장 방법에 의해 형성되지 않고 저온에서 형성되기 때문에, 막 내부에 실리콘과 질소 또는 산소 등의 불완전한 결합으로 인한 다수의 미결합수(Dangling Bond)와 다공성(Porosity) 등의 내부 결함들을 포함하고 있어 산소 및 수분 등이 쉽게 투과되므로, 이러한 수분 및 산소에 대한 배리어(Barrier) 특성을 향상시키기 위하여 상기 제1 보호층(291)과 제3 보호층(293)의 막질을 개선해야 한다.
- [0089] 여기서 상기 제1 보호층(291)과 제3 보호층(293) 내부의 결함들을 제거하기 위해서는 실제로 700 °C ~ 1,100 °C 정도의 열처리 온도가 요구되지만, 이러한 높은 온도는 상기 유기전계발광표시소자의 유기발광층(217)을 포함한 다른 구성 요소에 치명적인 영향을 주기 때문에, 본 발명에서는 후술하는 엑시머 레이저를 이용한 열처리 방법으로 상기의 문제를 해결한다.
- [0090] 이어서 상기 제1 보호층(291)과 제3 보호층(293)의 막질 개선을 위하여, Ar₂(파장= 126 nm), Kr₂(파장= 146 nm), F₂(파장= 157 nm), Xe₂(파장= 172 nm), ArF(파장= 193 nm), KrF(파장= 248 nm), XeCl(파장= 308 nm), 그리고 XeF(파장= 351 nm) 엑시머 레이저 중 하나를 선택하여, 50 mJ/cm² ~ 3,000 mJ/cm² 정도의 에너지 밀도로 상기 제3 보호층(293)을 투과하여 상기 제2 보호층(292)을 적어도 한번은 열처리함으로써, 열처리된 상기 제2 보호층(292)이 발열체층(292)이 되도록 한다.
- [0091] 그리고 용융상태의 상기 발열체층(292)에서 발생하는 높은 열에너지로 상기 발열체층(292)의 양쪽 면에 접한 상기 제1 보호층(291)과 제3 보호층(293)을 동시에 전체적으로 양질의 박막으로 개질하여 고밀도 균질막으로 변형시킨다.
- [0092] 여기서 상기 엑시머 레이저는 고출력의 광 에너지로 극히 짧은 시간(대략 5×10^{-8} 초 정도) 안에 열처리 공정

을 완료할 수 있기 때문에, 열과 빛 등에 의한 손상(Damage)을 상기 제1 보호층(291)의 아래 설치된 유기전계발광표시소자 쪽으로 전달하지 않고, 상온에서도 고온으로 상기 제1 보호층(291)과 제3 보호층(293)을 동시에 전체적으로 균일하게 열처리할 수 있다.

[0093] 즉, 실리콘 계열의 절연물질로 구성되는 상기 제1 보호층(291)과 상기 제3 보호층(293) 사이에 실리콘 박막으로 구성되는 상기 제2 보호층(292)이 개재된 3중층의 적층구조를 소정의 두께로 형성한 후, 상기 제3 보호층(293)을 투과하여 XeCl 또는 KrF 엑시머 레이저를 조사하면, 상기 제2 보호층(292)의 실리콘 박막이 용융되면서 상기 제2 보호층(292)이 순간적으로 실리콘의 용융 온도까지 상승하는 상기 발열체층(292)으로 되는데, 이때 상기 발열체층(292)의 양쪽 면과 이웃한 상기 제1 보호층(291)과 상기 제3 보호층(293) 전체를 동시에 1,000 °C 이상의 고온으로 짧은 시간 안에 효과적으로 열처리할 수 있다.

[0094] 여기서 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 상기 제2 보호층(292)으로 사용하는 경우에는, 막 중에 존재하는 미세한 실리콘 입자들을 상기 엑시머 레이저로 용융시켜 상기 발열체층(292)을 형성한다.

[0095] 또한, 본 발명에서는 엑시머 레이저의 종류와 상기 제1 보호층(291)과 상기 제3 보호층(293)을 구성하는 물질을 적절히 선정하면 열처리 효과를 더욱 증진시킬 수도 있다.

[0096] 실리콘 질화막으로 구성되는 상기 제1 보호층(291)과 상기 제3 보호층(293) 사이에 실리콘 박막으로 구성되는 상기 제2 보호층(292)이 개재된 3중층의 적층구조를 소정의 두께로 형성한 후, 상기 제3 보호층(293)을 투과하여 ArF 엑시머 레이저를 조사하면, 엑시머 레이저 빛의 일부는 상기 실리콘 질화막 표면에 흡수되어 상기 제3 보호층(293)의 표면층 일부를 800 °C 근처의 고온으로 열처리하는데 사용되고, 상기 제3 보호층(293)을 투과한 상기 엑시머 레이저 빛의 일부는 상기 제2 보호층(292)의 실리콘 박막을 용융시켜 상기 제1 보호층(291)과 상기 제3 보호층(293)을 전체적으로 동시에 1,000 °C 이상으로 열처리하는데 사용되고, 그리고 상기 제2 보호층(292)을 투과한 상기 엑시머 레이저 빛의 일부는 상기 제1 보호층(291)의 표면층 일부를 800 °C 근처의 고온으로 열처리하는데 사용될 수 있어, 빛 에너지와 열에너지에 의한 2중 열처리 효과를 얻을 수도 있다.

[0097] 여기서 베리어 특성을 더욱 향상시키기 위해, 상기 제1 보호층(291), 상기 제2 보호층(292), 상기 제3 보호층(293)의 3중층의 적층구조를 연속적으로 적층 성막하여, 상기 제1 보호층(291), 상기 제2 보호층(292), 상기 제3 보호층(293), 상기 제2 보호층(292), 상기 제3 보호층(293)으로 이루어진 복수개의 3중층의 적층구조를 형성할 수도 있다. 여기서 제1 보호층(291)은 제3 보호층(293)으로, 제3 보호층(293)은 제1 보호층(291)으로 서로 대신하여 각각 형성할 수도 있다.

[0098] 또한, 도2b에서와 같이 상기 평탄화층(280)을 실리콘 계열의 무기 절연물질로 형성할 경우, 제조공정의 단순화를 위해, 실리콘 계열의 절연물질로 형성된 상기 평탄화층(280)을 상기 제1 보호층(280)으로 사용하고, 그 위에 상기 제2 보호층(292)과 상기 제3 보호층(293)을 순차적으로 적층하여 3중층의 적층구조를 형성할 수도 있다.

[0099] 그리고 상기 투명기판(211) 상에 상기 제3 보호층(293)을 포함하는 상술한 구조를 덧붙여 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호층을 접착 봉지하여 상기 3중층 구조의 기계적 강도를 보강할 수도 있다.

[0100] 그리고 본 발명에서는 상기 투명기판(211) 상에 상기 양극층(212) 대신 상기 음극층(219)을 형성하고 나중에 상기 양극층(212)을 형성할 수도 있다.

[0101] 본 발명의 제1 실시예에 의한 유기전계발광표시소자는 상기 제1 전극(212) 및 상기 제2 전극(219)에 전압이 인가되면 두 전극 사이에 존재하는 상기 호일수송층(216)을 통하여 주입된 호일과 상기 전자수송층(218)을 통해 주입된 전자가 상기 유기발광층(217)에서 만나 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.

[0102] 본 발명의 제2 실시예에 따른 유기전계발광표시소자의 제조방법에 대하여 설명하면 다음과 같다.

[0103] 유기전계발광표시소자는 디스플레이 소자 외에 조명소자로도 응용할 수 있다. 유기발광체를 사용하여 제작되는 유기전계발광조명소자는 점광원, 선형광원, 면광원 등의 다양한 형태의 광원으로 제작될 수 있으며, 에너지 효율성, 친환경성 및 감성적인 측면에서 우수한 특성을 가지고 있기 때문에 차세대 조명으로서 주목을 받고 있다.

[0104] 또한, 유기전계발광조명소자는 경량박형의 대형 조명원으로 제작이 가능할 뿐만 아니라, 빛의 색감 및 색질이

우수하고, 구동시 열이 발생하지 않으며, 타 조명방법에 비하여 소비전력이 작고, 조명 사용 시 눈에 피로를 주지 않는 등의 우수한 특징을 가지고 있기 때문에 가전, 공업, 의학, 농업 등의 다양한 분야에 걸쳐서 향후 거대시장을 창출할 것으로 예상된다.

[0105] 또한, 유기전계발광조명소자는 플렉서블 기판 상에 다양한 형태로 조명소자를 제작할 수 있기 때문에 기존의 형광등이나 LED 조명 등과 비교하여 디자인의 자유도가 매우 높은 장점을 가지고 있다.

[0106] 도3은 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도이다.

[0107] 도3a는 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.

[0108] 도3b는 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.

[0109] 본 발명의 제2 실시례에서는 본 발명의 제1 실시례와 같이 투명유리, 석영 기판, 플렉서블 플라스틱 기판 등과 같은 투명기판(311) 상에 ITO 등으로 구성되는 양전극층(312)을 스퍼터링 방법으로 50 Å ~ 3,000 Å의 두께로 전면 적층하고, 패터닝 기술을 이용하여 제1 전극(312)을 형성한다.

[0110] 여기서 상기 제1 전극(312)은 광리소그라피 및 식각 등의 패터닝 기술을 이용하여 패터닝하거나, 또는 레이저 식각 기술을 이용하여 직접 패터를 형성할 수도 있다.

[0111] 여기서 응용 분야에 따라서는 상기 투명기판(311) 대신 실리콘 기판 및 금속 시트 등과 같은 불투명 기판을 사용할 수도 있다.

[0112] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 양전극층(312)을 형성하기 전에 스퍼터링 방법으로 은(Ag), 금(Au), 백금(Pt), 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(MoW), 알루미늄(Al), 알루미늄 합금 등의 금속 중 하나를 선택하여 100 Å ~ 10,000 Å의 두께로 전면 증착하고, 광리소그라피 및 식각 등의 패터닝 기술을 이용하여 보조전극(도면에 도시하지 않음)을 형성할 수도 있다. 또는, 상기 투명기판(311) 상에 상기 양전극층(312)을 먼저 형성한 후에 상기 보조전극(도면에 도시하지 않음)을 형성할 수도 있다.

[0113] 또는, 상기 보조전극은 스크린 프린팅기술을 이용하여 은(Ag)으로 형성할 수도 있으며, 프린팅 재료로는 두께 5,000 Å ~ 60,000 Å 정도의 실버 페이스트(Silver Paste)를 사용한다.

[0114] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 전극(312)을 포함하는 상기 투명기판(311) 상에 폴리이미드(Polyimide)계, 아크릴(Acrylic)계, 노볼락(Novolak)계, 에폭시(Epoxy)계 등으로 구성되는 유기 감광성 물질로 유기절연층을 1,000 Å ~ 50,000 Å의 두께로 전면 적층하고, 광리소그라피 기술을 이용하여 유기절연층 패턴(313)을 형성한다.

[0115] 여기서 상기 유기절연층패턴(313)은 스크린 프린팅기술을 이용하여 형성할 수도 있으며, 프린팅 재료로는 점성이 높은 폴리이미드(Polyimide)계, 아크릴(Acrylic)계, 노볼락(Novolak)계, 에폭시(Epoxy)계의 유기절연물질 중 하나를 선택하여 5,000 Å ~ 60,000 Å의 두께로 형성한다.

[0116] 여기서 상기 유기절연층패턴(313)을 대신하여 실리콘 산화막, 실리콘 질화막, 그리고 실리콘 질산화막 등의 무기절연층을 일정한 두께로 전면 적층한 후, 광리소그라피 및 식각 등의 패터닝 기술을 이용하여 무기절연층패턴을 형성하여 사용할 수도 있다.

[0117] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 전극(312) 및 상기 유기절연층패턴(313)을 포함하는 상기 투명기판(311)을 진공증착 장치 내로 이동하고, 웨도우 마스크를 이용하여 상기 제1 전극(312) 상에 호몰주입층(315), 호몰수송층(316), 유기발광층(317), 전자수송층(318)을 순차적으로 적층하여 유기전계발광층(325)을 형성한다.

[0118] 여기서 상기 유기전계발광층(325)을 저분자 형태의 유기물질을 사용하여 적층하는 경우, 상기 호몰주입층(315)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 호몰수송층(316)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 유기발광층(317)은 재료에 따라 5 Å ~ 800 Å 정도, 상기 전자수송층(318)은 재료에 따라 2 Å ~ 500 Å 정도의 두께로 적층한다.

[0119] 여기서 본 발명의 제1 실시례와 같은 방법으로 상기 저분자 형태의 유기물 대신 고분자 형태의 유기물로 형성되는 유기전계발광표시소자의 경우에는 피닷(PEDOT)과 피에스에스(PSS) 등과 같은 물질로 구성되는 버퍼층 및 폴

리페닐비닐렌 유도체(Poly(Phenylvinylene) Derivative, PPV)와 같은 물질로 구성되는 유기발광층 등으로 구성된 유기적층 구조를 스핀코팅, 딥핑, 열진공증착법 등의 방법을 이용하여 유기전계발광층을 형성한다. 이때 버퍼층은 50 Å ~ 1,500 Å 정도, 유기발광층은 100 Å ~ 1,000 Å 정도의 두께로 형성한다.

[0120] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 전자수송층(318) 상에 전기전도도가 양호한 금속인 알루미늄, 인듐, 마그네슘, 리튬, 금, 나트륨 또는 은 등을 단층 또는 복수층, 또는 이들의 혼합물로 구성되는 음전극층(319)을 10 Å ~ 10,000 Å 정도의 두께로 적층하고, 패터닝 기술을 이용하여 제2 전극(319)을 형성한다.

[0121] 또한, 본 발명의 제1 실시례와 같은 방법으로 상기 음극층(319)과 상기 전자수송층(318) 사이에 전자주입효율을 증가시키기 위한 목적으로 불화리튬(LiF), 산화리튬(Li₂O), 불화세슘(CsF), 리튬-알루미늄 합금(Li:Al Alloy) 중 하나를 1 Å ~ 150 Å 정도의 두께로 형성할 수도 있다.

[0122] 또한, 본 발명의 제1 실시례와 같은 방법으로 후술하는 제2 보호층(392)의 균일한 열처리 공정 진행을 위하여, 상기 제2 전극(319)을 덮고, 그 상면을 평면화하는 평탄화층(380)을 형성할 수도 있다.

[0123] 여기서 상기 평탄화층(380)은 저분자형태의 유기물질을 열진공증착법을 이용하여 500 Å ~ 70,000 Å 정도의 두께로 증착하여 형성하거나, 고분자형태의 유기물질을 스핀코팅, 딥핑(Dipping), 프린팅 등의 방법으로 적층하거나, 또는 CVD, 스퍼터링 등의 방법으로 실리콘 산화막, 실리콘 질화막, 그리고 실리콘 질산화막 등과 같은 실리콘 계열의 무기 절연물질 중의 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성할 수도 있다.

[0124] 그리고 본 발명의 제1 실시례와 같은 방법으로 외부로부터 산소 및 수분 등의 침투로 상기 유기발광층(317) 및 상기 제2 전극(319)이 열화되는 것을 억제하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제2 전극(319)을 포함한 상기 투명기판(311) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 적층하여, 두께 30 Å ~ 10,000 Å 정도의 제1 보호층(391)을 형성한다.

[0125] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 보호층(391)과 후술하는 제3 보호층(393)을 동시에 열처리하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제1 보호층(391) 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 적층하여, 두께 10 Å ~ 1,500 Å 정도의 제2 보호층(392)을 형성한다.

[0126] 그리고 본 발명의 제1 실시례와 같은 방법으로 스퍼터링 방법 또는 화학기상증착법 등의 방법으로, 상기 제2 보호층(392) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 증착하여, 두께 30 Å ~ 10,000 Å 정도의 제3 보호층(393)을 형성한다.

[0127] 여기서 본 발명의 제1 실시례와 같이 상기 제3 보호층(393)은 상기 제1 보호층(391) 형성 시와 같은 방법으로 공정을 실시하는 것이 바람직하지만, 경우에 따라서는 가스의 종류 및 유량, 압력, 온도 등의 공정 조건을 상기 제1 보호층(391) 형성 시와 다르게 하여 실시할 수도 있다.

[0128] 또한, 본 발명의 제1 실시례와 같이 스퍼터링장치 또는 PECVD 장치 중 하나를 사용하여 상기 제1 보호층(391), 상기 제2 보호층(392), 그리고 상기 제3 보호층(393)을 적층하는 경우, 생산성 향상을 위하여 동일한 공정 공간(챔버) 내에서 공정 조건만을 변화시켜, 상기 제1 보호층(391), 상기 제2 보호층(392), 그리고 상기 제3 보호층(393)을 순차적으로 연속 증착하여 형성할 수도 있다.

[0129] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 보호층(391)과 제3 보호층(393)의 막질 개선을 위하여, Ar₂(파장= 126 nm), Kr₂(파장= 146 nm), F₂(파장= 157 nm), Xe₂(파장= 172 nm), ArF(파장= 193 nm), KrF(파장= 248 nm), XeCl(파장= 308 nm), 그리고 XeF(파장= 351 nm) 엑시머 레이저 중 하나를 선택하여, 50 mJ/cm² ~ 3,000 mJ/cm² 정도의 에너지 밀도로 상기 제3 보호층(393)을 투과하여 상기 제2 보호층(392)을 적어도 한번은 열처리함으로써, 열처리된 상기 제2 보호층(392)이 발열체층(392)이 되도록 한다.

[0130] 그리고 본 발명의 제1 실시례와 같은 방법으로 용융상태의 상기 발열체층(392)에서 발생하는 높은 열에너지로 상기 발열체층(392)의 양쪽 면에 접한 상기 제1 보호층(391)과 제3 보호층(393)을 동시에 전체적으로 양질의 박막으로 개질하여 고밀도 균질막으로 변형시킨다.

- [0131] 그리고 본 발명의 제1 실시례와 같은 방법으로 베리어 특성을 더욱 향상시키기 위해, 상기 제1 보호층(391), 상기 제2 보호층(392), 상기 제3 보호층(392)의 3중층의 적층구조를 연속적으로 적층 성막하여, 상기 제1 보호층(391), 상기 제2 보호층(392), 상기 제3 보호층(393), 상기 제2 보호층(392), 상기 제3 보호층(393)으로 이루어진 복수개의 3중층의 적층구조를 형성할 수도 있다. 여기서 제1 보호층(391)은 제3 보호층(393)으로, 제3 보호층(393)은 제1 보호층(391)으로 대신하여 각각 형성할 수도 있다.
- [0132] 또한, 도3b에서와 같이 상기 평탄화층(3380)을 실리콘 계열의 무기 절연물질로 형성할 경우, 제조공정의 단순화를 위해, 실리콘 계열의 절연물질로 형성된 상기 평탄화층(3380)을 상기 제1 보호층(3380)으로 사용하고, 그 위에 상기 제2 보호층(392)과 상기 제3 보호층(393)을 순차적으로 적층하여 3중층의 적층구조를 형성할 수도 있다.
- [0133] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 투명기판(311) 상에 상기 제3 보호층(393)을 포함하는 상술한 구조를 덮도록 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호캡을 접착 봉지하여 상기 3중층 구조의 기계적 강도를 보강할 수도 있다.
- [0134] 그리고 본 발명의 제1 실시례와 같이 상기 투명기판(311) 상에 상기 양극층(312) 대신 상기 음극층(319)을 형성하고 나중에 상기 양극층(312)을 형성할 수도 있다.
- [0135] 본 발명의 제2 실시례에 의한 유기전계발광표시소자는 상기 제1 전극(312) 및 상기 제2 전극(319)에 전압이 인가되면 두 전극 사이에 존재하는 상기 호일수송층(316)을 통하여 주입된 호일과 상기 전자수송층(318)을 통해 주입된 전자가 상기 유기발광층(317)에서 만나 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.
- [0136] 본 발명의 제3 실시례에 따른 유기전계발광표시소자의 제조방법에 대하여 설명하면 다음과 같다.
- [0137] 능동형 유기전계발광표시소자는 개개의 픽셀 내에 데이터 라인을 통해 인가된 구동전압을 드라이빙 박막 트랜지스터의 게이트 단자로 기입하기 위한 스위치 역할을 하는 스위칭 박막 트랜지스터(Switching Thin Film Transistor)와 유기전계발광표시소자에 전류를 주입하여 OLED를 구동하는 역할을 하는 드라이빙 박막 트랜지스터(Driving Thin Film Transistor) 및 드라이빙 박막 트랜지스터 게이트 단의 전압을 1 프레임(Frame) 동안 유지하는 역할을 하는 데이터 저장 커패시턴스(Data Storage Capacitance)를 기본으로 회로를 구성하는데, 그 구성 방법에 따라 트랜지스터와 커패시턴스의 수와 배열이 달라진다.
- [0138] 이러한 능동형 유기전계발광표시소자의 제작에는 투명 유리기판, 투명 플렉서블 기판, 금속기판, 석영기판 및 실리콘 기판 등의 다양한 기판 상에 후술하는 Poly-Si TFT, 비정질 실리콘 TFT, IGZO(InGaZnO)와 같은 Zn-O 계열의 산화물 반도체 TFT 중 하나를 탑재한 백플레인을 제조하는 과정 및 그 위에 유기전계발광표시소자를 탑재하는 과정이 포함된다.
- [0139] 도4는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도이다.
- [0140] 도4a는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.
- [0141] 도4b는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.
- [0142] 본 발명의 제3 실시례에서는 능동형 유기전계발광표시소자의 제작을 위하여 투명기판(411) 상에 스퍼터링 방법과 열 CVD, PECVD, APCVD와 같은 CVD 방법 등을 이용하여 실리콘 산화막이나 실리콘 질화막 등의 무기절연층을 1,000 Å ~ 5,000 Å 정도의 두께로 전면 적층하여 버퍼층(Buffer Layer)(441)을 형성한 후, 상기 버퍼층(441) 상에 PECVD 또는 스퍼터링 등의 방법으로 두께 100 Å ~ 1,500 Å 정도의 비정질 실리콘을 적층한다.
- [0143] 여기서 응용 분야에 따라서는 상기 투명기판(411) 대신 실리콘 기판 및 금속 시트 등과 같은 불투명 기판을 사용할 수도 있다.
- [0144] 그리고 레이저 열처리 시 발생하는 수소 분출에 의한 상기 비정질 실리콘의 막 손상을 방지하기 위해, 200 °C ~ 450 °C 정도의 온도에서 30분 ~ 1시간 정도 탈수소화 공정을 실시한 후, KrF(파장= 248 nm), ArF(파장= 193 nm), XeCl(파장= 308 nm) 등의 엑시머 레이저를 사용하여 23 °C ~ 400 °C 정도의 온도에서 50 mJ/cm² ~ 1,500 mJ/cm² 정도의 에너지 밀도로 상기 비정질 실리콘 막을 열처리하여 Poly-Si 박막을 형성하고, 광리소그래피 및

식각 등의 패터닝 기술을 이용하여 섬(Island) 모양의 활성층(442)을 형성한다.

- [0145] 그리고 도면에서의 도시는 하지 않았으나, 리소그래피 및 이온주입 등의 기술을 이용하여 저장 커패시턴스층을 형성하고자 하는 부분에 보론 또는 인과 같은 이온들을 일정량 주입한 후, 상기 KrF, ArF, XeCl 등의 엑시머 레이저를 사용하여 23 °C ~ 400 °C의 온도에서 50 mJ/cm² ~ 500 mJ/cm² 정도의 에너지 밀도로 열처리 공정을 실시하여 주입된 이온들을 활성화시킨다.
- [0146] 그리고 PECVD 등의 방법으로 상기 버퍼층(441)과 상기 활성층(442) 상에 실리콘 산화막이나 실리콘 질화막을 두께 1,000 Å ~ 5,000 Å 정도로 적층하여 게이트 절연막층(443)을 형성한다.
- [0147] 그리고 스퍼터링 방법 또는 PECVD 등의 방법으로 상기 활성층(442)과 대응되는 상기 게이트 절연막층(443) 상에 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(Mo-W), 알루미늄(Al), 알루미늄 합금, Cu, Ag, Au 등과 같은 금속들 중 하나를 1,000 Å ~ 5,000 Å 정도의 두께로 전면 적층하고, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 상기 활성층(442)과 대응되는 상기 게이트 절연막층(443) 상에 게이트 전극(444)을 형성한다.
- [0148] 그리고 후술하는 백플레인(440)을 N 채널 트랜지스터를 사용하여 구성하는 경우, 상기 활성층(442) 상의 후술하는 제1 콘택홀(Contact Hole)(4452) 영역에 이온 주입기를 이용하여 소정의 인 이온을 주입하여 N⁺ 영역(4451)을 형성한다. 그러나 도4에는 도시하지 않았으나 P 채널 트랜지스터를 사용하여 구성하는 경우에는 상기 활성층(442) 상에 소정의 보론 이온을 주입하여 P⁺ 영역을 형성한다.
- [0149] 그리고 핫 캐리어(Hot Carrier)에 의한 TFT의 단 채널 효과(Short Channel Effect)를 개선하기 위하여, N 채널의 경우에는 상기 N⁺ 영역(4451)의 채널 안쪽으로 인접하여 상기 N⁺(4451) 영역보다 적은양의 이온을 주입하여 N⁻ 영역(4441)을 설치함으로써 LDD(Lightly Doped Drain Layer) 구조를 형성할 수도 있다. P 채널의 경우에는 P⁺ 영역의 채널 안쪽으로 인접하여 P⁺ 영역보다 적은양의 이온을 주입하여 P⁻ 영역을 설치하여 LDD 구조를 형성한다.
- [0150] 그리고 소정의 이온이 주입된 상기 N⁻ 영역(4441)은 엑시머 레이저로 열처리하여 활성화시킨다. P 채널의 경우에는 P⁻ 영역을 엑시머 레이저로 열처리하여 활성화시킨다.
- [0151] 그리고 PECVD 등의 방법으로 상기 게이트 절연막(443) 및 상기 게이트 전극(444)을 포함하는 상기 투명기판(411) 상에 두께 2,000 Å ~ 10,000 Å 정도의 실리콘 산화막 혹은 실리콘 질화막 등을 사용하여 제2 절연막(445)을 적층한 후, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 제1 콘택홀(4452)을 형성한다.
- [0152] 그리고 스퍼터링 방법으로 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(Mo-W), 알루미늄(Al), 알루미늄 합금, Cu, Ag, Au 등과 같은 금속 중에서 하나를 선택하여 사용하거나 둘 이상의 복합층으로 소오스-드레인 금속(Source-Drain Metal)을 500 Å ~ 5,000 Å 정도의 두께로 전면 적층하고, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 상기 제1 콘택홀(4452)을 매립하여 소오스 전극(446)과 드레인 전극(447)을 형성한다.
- [0153] 여기서 드라이빙 박막 트랜지스터의 소오스 영역에 대응하는 콘택홀에는 버스 전극을 설치하고, 스위칭 박막 트랜지스터의 소오스 영역의 버스 전극 상에는 시그널 라인(Signal Line)을 설치하며, 드라이빙 박막 트랜지스터의 게이트 전극 및 스위칭 박막 트랜지스터의 드레인 영역에는 커패시터와 연결되는 저장전극(Storage Electrode)을 형성한다.
- [0154] 그리고 PECVD 방법 등을 이용하여 제작된 TFT 소자의 보호를 위하여 두께 3,000 Å ~ 10,000 Å 정도의 실리콘 산화막 또는 실리콘 질화막을 전면 적층하여 제3 절연막(448)을 형성하고, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 상기 제3 절연막(448) 상에 드라이빙 박막 트랜지스터의 드레인 영역에 제2 콘택홀(4481)을 형성한다.
- [0155] 이어서 스퍼터링 방법으로 두께 300 Å ~ 1,000 Å 정도의 ITO 전극을 적층하고, 상기 제2 콘택홀(4481)을 포함하는 표시부를 형성할 영역에 ITO 양전극층(412)으로 이루어지는 제1 전극(412)을 형성한다. 여기서 상기 ITO 양전극층(412)은 유기전계발광표시소자의 발광을 위한 양전극으로 사용한다.
- [0156] 그리고 두께 500 Å ~ 20,000 Å 정도의 감광성 폴리이미드를 전면 도포하고, 유기발광표시소자의 표시부를 정의하기 위해 광리소그래피 기술을 이용하여 상기 ITO 전극(412)의 소정영역을 노출시켜 유기절연층패턴(413)을 형성한다.

- [0157] 여기서 상기 감광성 폴리이미드와 같은 유기절연물질을 대신하여 실리콘 산화막 또는 실리콘 질화막 등의 무기 절연물질을 일정한 두께로 전면 적층한 후, 광리소그래피 및 식각 등의 패터닝 기술을 이용하여 무기절연층패턴을 형성할 수도 있다.
- [0158] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기의 유기절연층패턴(413)이 형성된 Poly-Si TFT 백플레인(440)을 진공증착 장치 내로 이동하고, 소정영역이 노출된 상기 ITO 전극(412) 상에 두께 10 Å ~ 1,000 Å 정도의 호일주입층(415), 두께 10 Å ~ 1,000 Å 정도의 호일수송층(416), 두께 5 Å ~ 800 Å 정도의 유기발광층(417), 두께 2 Å ~ 50 Å 정도의 전자수송층(418) 등을 저분자 형태의 유기물을 사용하여 순차적으로 적층하여 유기전계발광층(425)을 형성한다.
- [0159] 여기서 본 발명의 제1 실시례와 같이 상기 저분자 형태의 유기물 대신 고분자 형태의 유기물로 형성되는 유기전계발광표시소자의 경우에는 피닷(PEDOT)과 피에스에스(PSS)등과 같은 물질로 구성되는 버퍼층 및 폴리페닐비닐렌 유도체(Poly(Phenylvinylene) Derivative, PPV)와 같은 물질로 구성되는 유기발광층 등으로 구성된 유기적층 구조를 스핀코팅(Spin Coating), 딥핑(Dipping), 열진공증착법(Thermal Vacuum Evaporation) 등과 같은 방법을 이용하여 유기전계발광층을 형성한다. 이 때 버퍼층은 50 Å ~ 1,500 Å 정도, 유기발광층은 100 Å ~ 1,000 Å 정도의 두께로 형성한다.
- [0160] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 전자수송층(418) 상에 알루미늄, 인듐, 마그네슘, 리튬, 금, 나트륨 또는 은 등을 단층 또는 복수층, 또는 이들의 혼합물로 구성되는 음전극층(419)을 10 Å ~ 10,000 Å 정도의 두께로 적층하고, 패터닝 기술을 이용하여 제2 전극(419)을 형성한다.
- [0161] 또한 상기 제2 전극(419)과 상기 전자수송층(418) 사이에 전자 주입 효율을 증가시키기 위해 두께 1 Å ~ 150 Å 정도의 불화리튬(LiF), 산화리튬(Li₂O), 불화세슘(CsF), 리튬-알루미늄 합금(Li:Al Alloy) 중 하나를 개재하기도 한다.
- [0162] 또한, 본 발명의 제1 실시례와 같은 방법으로 후술하는 제2 보호층(492)의 균일한 열처리 공정 진행을 위하여, 상기 제2 전극(419)을 덮고, 그 상면을 평면화하는 평탄화층(480)을 형성할 수도 있다.
- [0163] 여기서 상기 평탄화층(480)은 저분자형태의 유기물질을 열진공증착법을 이용하여 500 Å ~ 30,000 Å 정도의 두께로 증착하여 형성하거나, 고분자형태의 유기물질을 스핀코팅, 딥핑(Dipping), 프린팅 등의 방법으로 적층하거나, 또는 CVD, 스퍼터링 등의 방법으로 실리콘 산화막, 실리콘 질화막, 실리콘 질산화막과 같은 실리콘 계열의 무기 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 형성할 수도 있다.
- [0164] 그리고 본 발명의 제1 실시례와 같은 방법으로 외부로부터 산소 및 수분 등의 침투로 상기 유기발광층(417) 및 상기 제2 전극(419)이 열화되는 것을 억제하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제2 전극(419)을 포함한 상기 투명기판(411) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 적층하여, 두께 30 Å ~ 10,000 Å 정도의 제1 보호층(491)을 형성한다.
- [0165] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 보호층(491)과 후술하는 제3 보호층(493)을 동시에 열처리하기 위하여, 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제1 보호층(491) 상에 실리콘 박막, 실리콘 과잉 실리콘 질화막(SRSN), 실리콘 과잉 실리콘 산화막(SRSO), 그리고 실리콘 과잉 실리콘 질산화막(SRSON) 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 적층하여, 두께 10 Å ~ 1,500 Å 정도의 제2 보호층(492)을 형성한다.
- [0166] 그리고 본 발명의 제1 실시례와 같은 방법으로 스퍼터링 방법 또는 화학기상증착법 등의 방법으로 상기 제2 보호층(492) 상에 실리콘 질화막(Si₃N₄ 또는 SiN_x), 실리콘 질산화막(SiO_xN_y) 또는 실리콘 산화막(SiO₂)과 같은 실리콘 계열의 절연물질 중 하나를 선택하여 사용하거나 둘 이상의 복합층으로 전면 증착하여 두께 30 Å ~ 10,000 Å 정도의 제3 보호층(493)을 형성한다.
- [0167] 여기서 본 발명의 제1 실시례와 같이 상기 제3 보호층(493)은 상기 제1 보호층(491) 형성 시와 같은 방법으로 공정을 실시하는 것이 바람직하지만, 경우에 따라서는 가스의 종류 및 유량, 압력, 온도 등의 공정 조건을 상기 제1 보호층(491) 형성 시와 다르게 하여 실시할 수도 있다.
- [0168] 또한, 본 발명의 제1 실시례와 같이 스퍼터링 장치 또는 PECVD 장치 중 하나를 이용하여 상기 제1 보호층(491), 상기 제2 보호층(492), 그리고 상기 제3 보호층(493)을 적층하는 경우, 생산성 향상을 위하여 동일한 공정 공간

(챔버) 내에서 공정 조건 만을 변화시켜, 상기 제1 보호층(491), 상기 제2 보호층(492), 그리고 상기 제3 보호층(493)을 순차적으로 연속 증착하여 형성할 수도 있다.

[0169] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 제1 보호층(491)과 제3 보호층(493)의 막질 개선을 위하여, Ar_2 (파장= 126 nm), Kr_2 (파장= 146 nm), F_2 (파장= 157 nm), Xe_2 (파장= 172 nm), ArF (파장= 193 nm), KrF (파장= 248 nm), XeCl (파장= 308 nm), 그리고 XeF (파장= 351 nm) 엑시머 레이저 중 하나를 선택하여, $50 \text{ mJ}/\text{cm}^2 \sim 3,000 \text{ mJ}/\text{cm}^2$ 정도의 에너지 밀도로 상기 제3 보호층(493)을 투과하여 상기 제2 보호층(492)을 적어도 한번은 열처리함으로써, 열처리된 상기 제2 보호층(492)이 발열체층(492)이 되도록 한다.

[0170] 그리고 본 발명의 제1 실시례와 같은 방법으로 용융상태의 상기 발열체층(492)에서 발생하는 높은 열에너지로 상기 발열체층(492)의 양쪽 면에 접한 상기 제1 보호층(491)과 제3 보호층(493)을 동시에 전체적으로 양질의 박막으로 개질하여 고밀도 균질막으로 변형시킨다.

[0171] 그리고 본 발명의 제1 실시례와 같은 방법으로 베리어 특성을 더욱 향상시키기 위해, 상기 제1 보호층(491), 상기 제2 보호층(492), 상기 제3 보호층(493)의 3중층의 적층구조를 연속적으로 적층 성막하여, 상기 제1 보호층(491), 상기 제2 보호층(492), 상기 제3 보호층(493), 상기 제2 보호층(492), 상기 제3 보호층(493)으로 이루어진 복수개의 3중층의 적층구조를 형성할 수도 있다. 여기서 제1 보호층(491)은 제3 보호층(493)으로, 제3 보호층(493)은 제1 보호층(491)으로 대신하여 각각 형성할 수도 있다.

[0172] 또한, 도4b에서와 같이 상기 평탄화층(4480)을 실리콘 계열의 무기 절연물질로 형성할 경우, 제조공정의 단순화를 위해, 실리콘 계열의 절연물질로 형성된 상기 평탄화층(4480)을 상기 제1 보호층(4491)으로 사용하고, 그 위에 상기 제2 보호층(492)과 상기 제3 보호층(493)을 순차적으로 적층하여 3중층의 적층구조를 형성할 수도 있다.

[0173] 그리고 본 발명의 제1 실시례와 같은 방법으로 상기 투명기판(411) 상에 상기 제3 보호층(493)을 포함하는 상술한 구조를 덮도록 유리, AS수지, ABS수지, 폴리프로필렌(PP), 폴리스틸렌(HIPS), 폴리메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트, 그리고 금속 중 하나를 사용하거나 둘 이상의 복합층으로 외부 보호캡을 접착 봉지하여 상기 3중층 구조의 기계적 강도를 보강할 수도 있다.

[0174] 그리고 본 발명의 제1 실시례와 같이 상기 투명기판(411) 상에 상기 양극층(412) 대신 상기 음극층(419)을 형성하고 나중에 상기 양극층(412)을 형성할 수도 있다.

[0175] 본 발명의 제3 실시례에 의한 능동형 유기전계발광표시소자는 상기 백플레인(440) 상의 트랜지스터를 이용하여 선택적인 위치의 한 픽셀의 상기 양전극층(412)과 상기 음전극층(419) 사이에 전압을 인가하면, 두 전극 사이에 존재하는 상기 호일수송층(416)을 통하여 주입된 호일과 상기 전자수송층(418)을 통해 주입된 전자가 상기 유기발광층(417)에서 만나 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.

[0176] 이상에서 본 발명의 바람직한 실시례들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허청구의 범위에 속하는 것으로 보아야 할 것이다.

도면의 간단한 설명

[0177] 도1은 종래 기술의 유기전계발광표시소자의 공정 단면도이다.

[0178] 도2는 본 발명의 제1 실시례에 따른 수동형 유기전계발광표시소자의 공정 단면도이다.

[0179] 도2a는 본 발명의 제1 실시례에 따른 수동형 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.

[0180] 도2b는 본 발명의 제1 실시례에 따른 수동형 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.

[0181] 도3은 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도이다.

[0182] 도3a는 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.

[0183] 도3b는 본 발명의 제2 실시례에 따른 조명용 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로

로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.

[0184] 도4는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도이다.

[0185] 도4a는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도로서 평탄화층 상에 제1 보호층, 제2 보호층, 그리고 제3 보호층이 순차적으로 적층된 경우이다.

[0186] 도4b는 본 발명의 제3 실시례에 따른 능동형 유기전계발광표시소자의 공정 단면도로서 평탄화층을 제1 보호층으로 하고, 그 위에 제2 보호층과 제3 보호층이 순차적으로 적층된 경우이다.

[0187] 도면의 주요 부분에 대한 부호의 설명

[0188] 111, 211, 311, 411: 투명기판 112, 212, 312, 412: 양전극층(제1 전극)

[0189] 213, 313, 413: 유기절연층패턴 214: 격벽

[0190] 115, 215, 315, 415: 호일주입층 116, 216, 316, 416: 호일수송층

[0191] 117, 217, 317, 417: 유기발광층 118, 218, 318, 418: 전자수송층

[0192] 225, 325, 425: 유기전계발광층 119, 219, 319, 419: 음전극층(제2 전극)

[0193] 440: 백플레인 213, 313, 413: 유기절연층패턴

[0194] 280, 380, 480: 평탄화층 2280, 3380, 4480: 평탄화층(제1 보호층)

[0195] 291, 391, 491: 제1 보호층 2280, 3380, 4480: 제1 보호층(평탄화층)

[0196] 292, 392, 492: 제2 보호층(발열체층)

[0197] 293, 393, 493: 제3 보호층

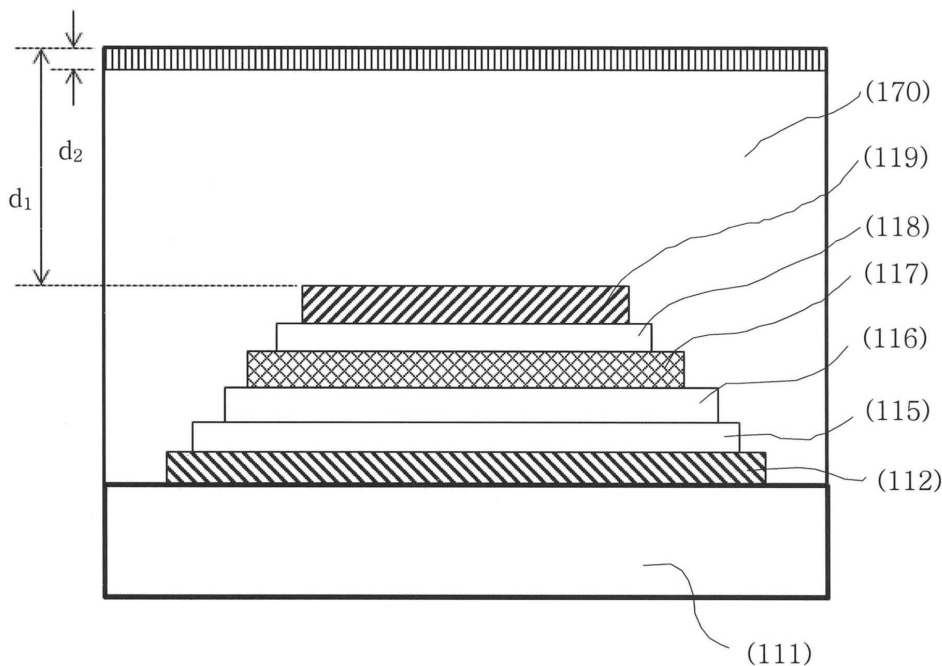
[0198] 441: 버퍼층 442: 활성층 443: 게이트 절연막 444: 게이트 전극

[0199] 445: 제2 절연막 448: 제3 절연막 446: 소오스 전극 447: 드레인 전극

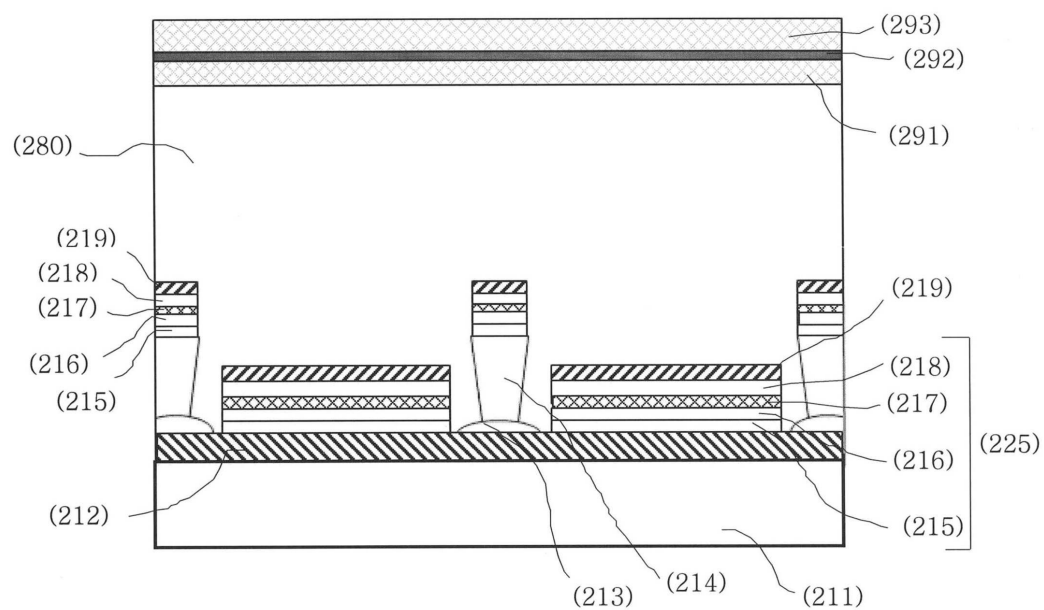
[0200] 4451: N^+ 영역 4441: N^- 영역 4452: 제1 콘택홀 4481: 제2 콘택홀

도면

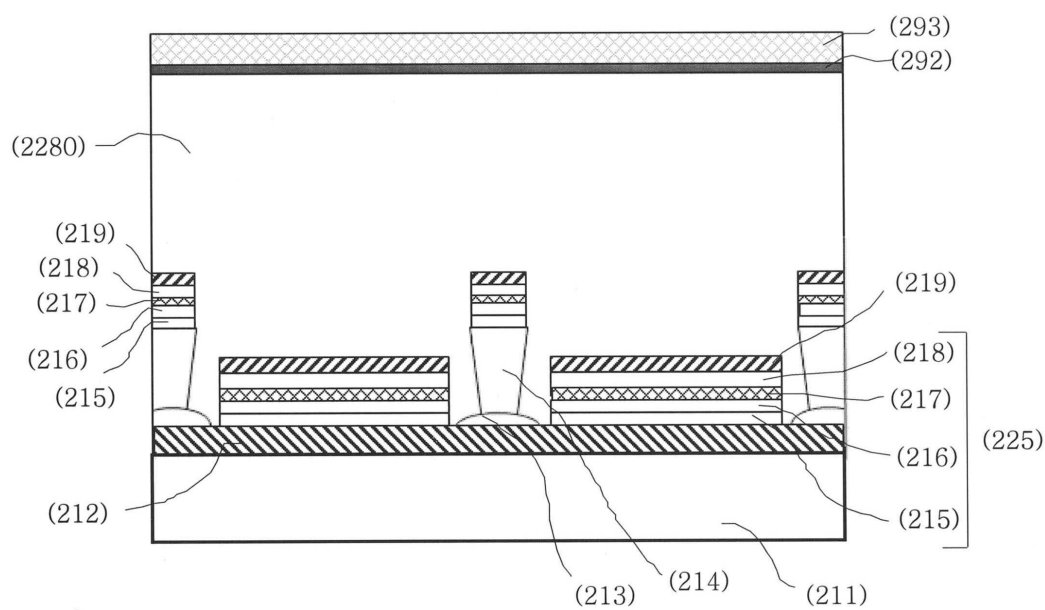
도면1



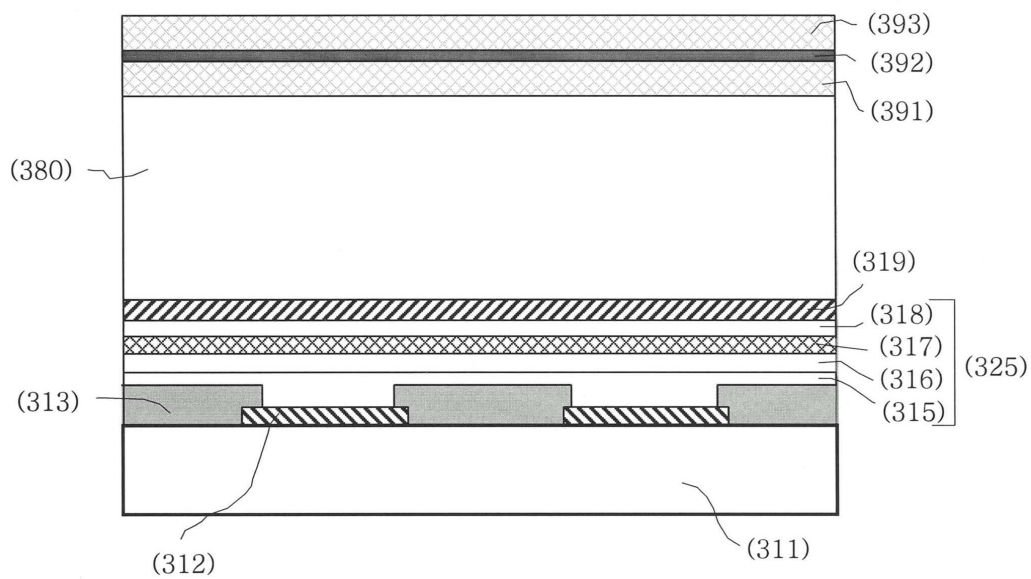
도면2a



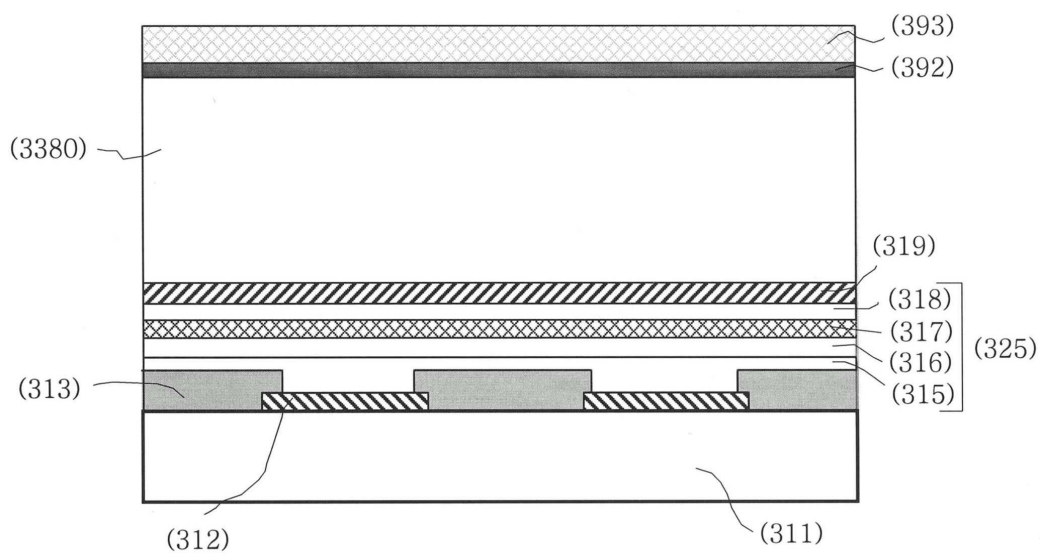
도면2b



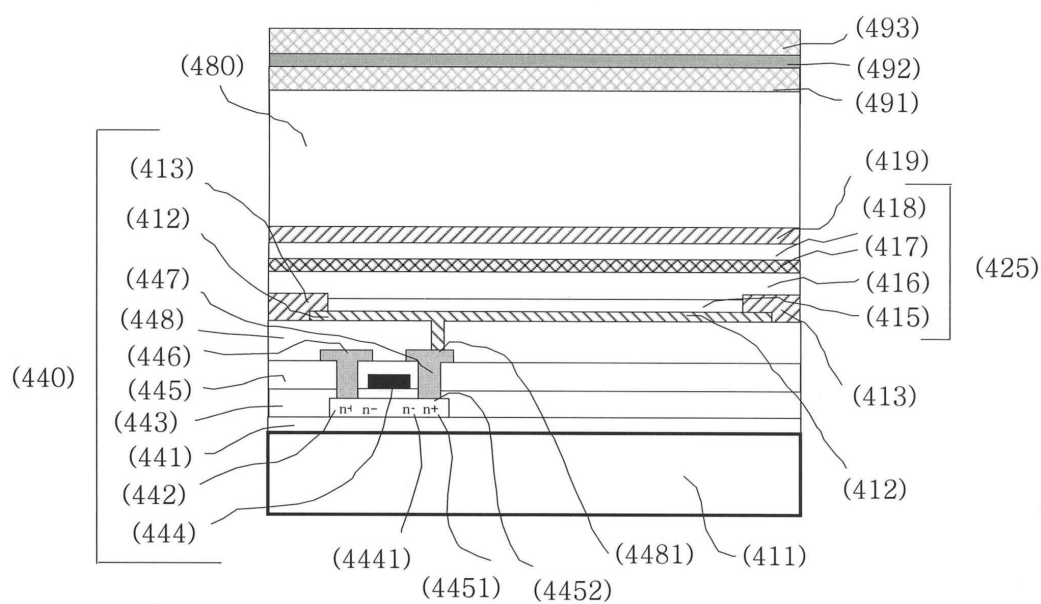
도면3a



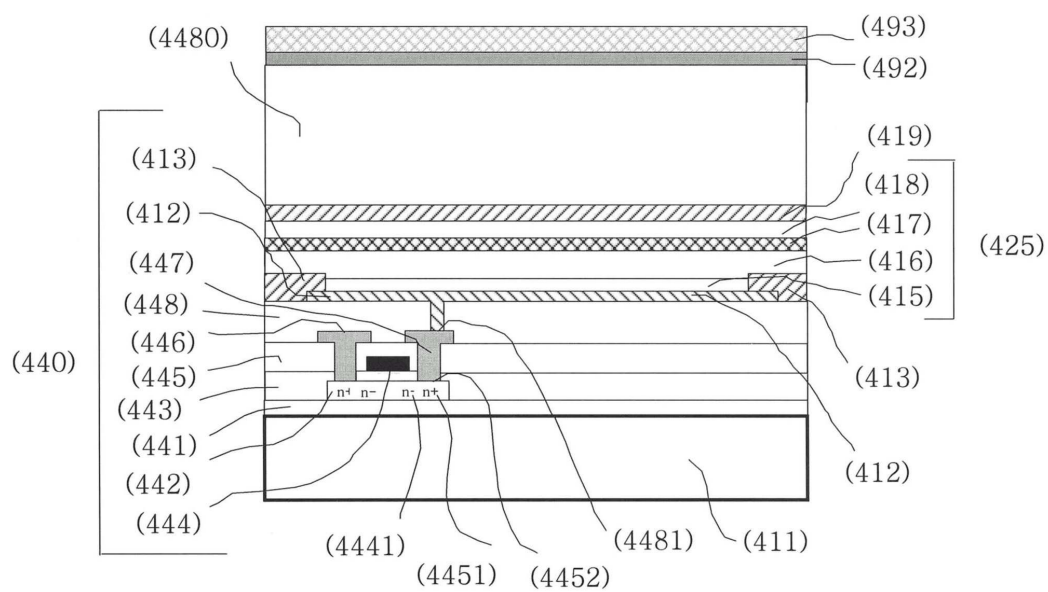
도면3b



도면4a



도면4b



专利名称(译)	标题：使用薄膜封装制造有机电致发光显示装置的方法		
公开(公告)号	KR1020130093926A	公开(公告)日	2013-08-23
申请号	KR1020120015179	申请日	2012-02-15
[标]申请(专利权)人(译)	CHOI DO HYUN Choedohyeon		
申请(专利权)人(译)	Choedohyeon		
当前申请(专利权)人(译)	Choedohyeon		
[标]发明人	CHOI DO HYUN		
发明人	CHOI, DO HYUN		
IPC分类号	H01L51/56 H05B33/04		
CPC分类号	H01L27/3244 H01L51/5253		
其他公开文献	KR101303382B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种有机电致发光显示装置的制造方法，该装置不会给保护层带来影响装置的其他部分并进行热处理，提高了装置的性能和可靠性。并且它包括形成更具体地连续形成的步骤的步骤，阳极层，有机电致发光层和阴极层，以及硅树脂的绝缘材料基底和第一保护层，以及形成硅薄的步骤使用富硅氧化硅膜和富硅氮氧化硅化合物中的一种，在第一保护层，富硅氮化硅膜和第二保护层上形成薄膜，形成硅树脂基底的绝缘材料的步骤在第二保护层上，第三保护层和在其用作加热元件层的第一保护层和第三保护层同时进行热处理的步骤。

