



등록특허 10-2114999



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2020년05월26일  
(11) 등록번호 10-2114999  
(24) 등록일자 2020년05월19일

- (51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01)  
(21) 출원번호 10-2013-0164721  
(22) 출원일자 2013년12월27일  
심사청구일자 2018년11월26일  
(65) 공개번호 10-2015-0076485  
(43) 공개일자 2015년07월07일  
(56) 선행기술조사문현  
KR1020030058150 A\*

\*는 심사관에 의하여 인용된 문현

- (73) 특허권자  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
박성희  
경기 고양시 일산동구 강송로 156, 202동 1001호  
(마두동, 강촌마을2단지아파트)  
(74) 대리인  
특허법인(유한) 대아

전체 청구항 수 : 총 11 항

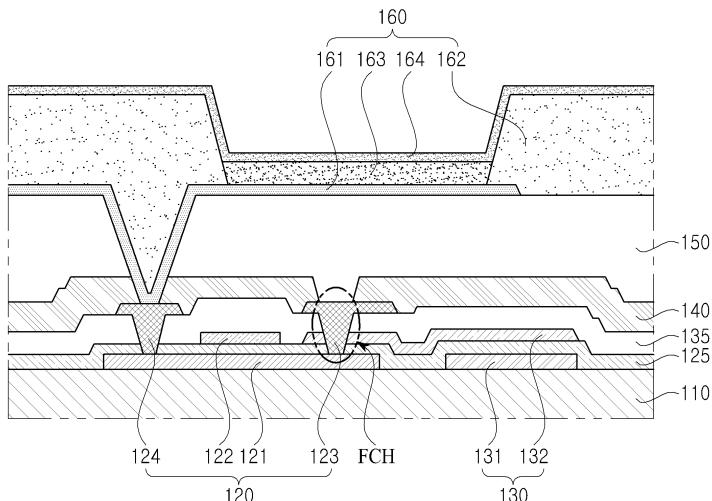
심사관 : 구본재

(54) 발명의 명칭 유기전계발광표시장치 및 그 제조방법

**(57) 요 약**

본 발명의 일 측면에 따른 유기전계발광표시장치는 기판; 상기 기판 상에 위치하고, 액티브층, 게이트 전극, 상기 액티브층과 연결되는 제 1 전극 및 제 2 전극을 포함하는 박막 트랜지스터; 서로 마주보며 정전용량을 생성하는 도전층 및 전압 전달층을 포함하는 스토리지 전극;을 포함하고, 상기 액티브층 및 상기 전압 전달층은 단일 컨택홀 내부에 위치하는 제 1 전극을 통해 연결되는 것을 특징으로 한다.

**대 표 도** - 도1



## 명세서

### 청구범위

#### 청구항 1

삭제

#### 청구항 2

삭제

#### 청구항 3

기판;

상기 기판 상에 위치하고, 액티브층, 게이트 전극, 상기 액티브층과 연결되는 제 1 전극 및 제 2 전극을 포함하는 박막 트랜지스터; 및

서로 마주보며 정전용량을 생성하는 도전층 및 전압 전달층을 포함하는 스토리지 전극;을 포함하고,

상기 액티브층 및 상기 전압 전달층은 컨택홀 내부에 위치하는 제 1 전극을 통해 연결되며,

상기 컨택홀은 상기 액티브층 및 상기 전압 전달층 중 어느 하나를 관통하고, 나머지 하나의 표면까지 위치하는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 4

기판;

상기 기판 상에 위치하고, 액티브층, 게이트 전극, 상기 액티브층과 연결되는 제 1 전극 및 제 2 전극을 포함하는 박막 트랜지스터; 및

서로 마주보며 정전용량을 생성하는 도전층 및 전압 전달층을 포함하는 스토리지 전극;을 포함하고,

상기 액티브층 및 상기 전압 전달층은 컨택홀 내부에 위치하는 제 1 전극을 통해 연결되며,

상기 컨택홀은 상기 액티브층 및 상기 전압 전달층 중 어느 하나를 관통하고, 나머지 하나의 일부 영역까지 연장되는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 5

기판;

상기 기판 상에 위치하고, 액티브층, 게이트 전극, 상기 액티브층과 연결되는 제 1 전극 및 제 2 전극을 포함하는 박막 트랜지스터; 및

서로 마주보며 정전용량을 생성하는 도전층 및 전압 전달층을 포함하는 스토리지 전극;을 포함하고,

상기 액티브층 및 상기 전압 전달층은 컨택홀 내부에 위치하는 제 1 전극을 통해 연결되며,

상기 컨택홀은 상기 액티브층 및 상기 전압 전달층을 모두 관통하는 것을 특징으로 하는 유기전계발광표시장치.

#### 청구항 6

제 3 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 도전층 및 상기 전압 전달층 중 어느 하나는 상기 액티브층 및 상기 게이트 전극 중 어느 하나와 동일층에 위치하는 유기전계발광표시장치.

#### 청구항 7

제 3 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 유기전계발광표시장치는 상기 박막 트랜지스터 상에 위치하는 유기발광소자를 더 포함하고,

상기 유기발광소자는,

상기 제 2 전극과 연결되는 화소 전극;

상기 화소 전극 상에 위치하는 유기 발광층; 및

상기 유기 발광층 상에 위치하는 공통 전극;을 포함하는 유기전계발광표시장치.

#### 청구항 8

기판 상에 액티브층 및 도전층을 형성하는 단계;

상기 액티브층 및 상기 도전층을 덮는 제 1 절연층 상에, 상기 액티브층과 대응되는 게이트 전극 및 상기 도전층과 대응되는 전압 전달층을 형성하는 단계;

상기 게이트 전극 및 상기 전압 전달층을 덮는 제 2 절연층을 형성하는 단계;

상기 제 2 절연층, 상기 전압 전달층 및 상기 제 1 절연층을 관통하고 상기 액티브층의 표면까지 위치하며 상기 액티브층의 일부에 대응하는 컨택홀을 형성하는 단계; 및

상기 제 2 절연층 상에 상기 컨택홀을 통해 상기 액티브층 및 상기 전압 전달층에 접하는 제 1 전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법.

#### 청구항 9

삭제

#### 청구항 10

삭제

#### 청구항 11

삭제

#### 청구항 12

기판 상에 액티브층 및 도전층을 형성하는 단계;

상기 액티브층 및 상기 도전층을 덮는 제 1 절연층 상에, 상기 액티브층과 대응되는 게이트 전극 및 상기 도전층과 대응되는 전압 전달층을 형성하는 단계;

상기 게이트 전극 및 상기 전압 전달층을 덮는 제 2 절연층을 형성하는 단계;

상기 제 2 절연층, 상기 전압 전달층 및 상기 제 1 절연층을 관통하고 상기 액티브층의 적어도 일부 영역까지 연장되는 컨택홀을 형성하는 단계; 및

상기 제 2 절연층 상에 상기 컨택홀을 통해 상기 액티브층 및 상기 전압 전달층에 접하는 제 1 전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법.

#### 청구항 13

기판 상에 액티브층 및 도전층을 형성하는 단계;

상기 액티브층 및 상기 도전층을 덮는 제 1 절연층 상에, 상기 액티브층과 대응되는 게이트 전극 및 상기 도전층과 대응되는 전압 전달층을 형성하는 단계;

상기 게이트 전극 및 상기 전압 전달층을 덮는 제 2 절연층을 형성하는 단계;

상기 제 2 절연층, 상기 전압 전달층, 상기 제 1 절연층 및 상기 액티브층을 관통하는 컨택홀을 형성하는 단계; 및

상기 제 2 절연층 상에 상기 컨택홀을 통해 상기 액티브층 및 상기 전압 전달층에 접하는 제 1 전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법.

#### 청구항 14

제 8 항, 제 12 항 및 제 13 항 중 어느 한 항에 있어서,

상기 컨택홀을 형성하는 단계는 건식 식각 공정으로 진행되는 유기전계발광표시장치의 제조방법.

#### 청구항 15

제 8 항, 제 12 항 및 제 13 항 중 어느 한 항에 있어서,

상기 컨택홀을 형성하는 단계는 BOE 식각 공정으로 진행되는 유기전계발광표시장치의 제조방법.

#### 청구항 16

제 3 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 제 1 전극은 투명 도전성 산화물층을 포함하고,

상기 투명 도전성 산화물층이 상기 컨택홀 내부에서 상기 액티브층 및 상기 전압 전달층과 접하는 유기전계발광표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것으로서, 보다 구체적으로 능동형 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

#### 배경 기술

[0002] 대형 TV나 컴퓨터 모니터 등 정보표시장치를 기반으로, 최근 들어 태블릿 PC 및 휴대 전화와 같은 휴대용 전자장치의 소비 증가에 힘입어 최첨단 정보통신 전자기기의 시장은 활발히 증가하고 있다. 표시장치(Display Device)는 정보통신 전자기기의 정보를 표시하는 장치로 휴대용 및 공공 장소에서의 정보 또는 광고 표시용으로 그 사용 영역이 확대되고 있으며, 이에 따라 경량화 및 저전력화 기술이 요구되고 있다. 이에 따라 종래의 음극선관(Cathode Ray Tube: CRT)을 대체하여 액정표시장치(Liquid Crystal Display: LCD), 유기전계발광표시장치(Organic Light Emitting Diode Display Device: OELD)와 같은 평판표시장치(FPD)가 주목을 받고 있다.

[0003] 이 중, 유기전계발광표시장치는 색재현성, 소비전력, 응답시간 등의 면에 있어서 액정표시장치를 뛰어넘는 특성을 갖으며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 표시장치의 구현이 가능하며, 시야각이 넓은 장점을 가지고 있다.

[0004] 상기 장점들로 인해 유기전계발광표시장치는 차세대 표시장치인 투명 디스플레이(transparent display)나 플렉서블 디스플레이(flexible display)를 구현하는 데 유리한 장치로 각광받고 있다. 일반적인 유기전계발광표시장치의 연구 화두 중 하나는 발광 효율을 증가시키는 것이고, 특히 투명 디스플레이의 경우에는 투명도 향상이 주된 연구 이슈다.

[0005] 유기전계발광표시장치는 크게 발광 방향에 따라, 상면발광방식(top emission type)과 배면발광방식(bottom emission type)으로 구분되는데, 상면발광방식은 유기발광소자(organic light emitting element)를 구동하는 구동소자(driving element)의 상부에 위치하는 유기발광소자가 상면으로 발광하기 때문에, 구동소자가 발광 영역에 영향을 미치지 않으나, 배면발광방식의 경우, 구동소자의 상부에 위치하는 유기발광소자가 구동소자 방향인 배면으로 발광하기 때문에, 구동소자의 면적만큼 발광 영역이 줄어들게 된다.

[0006] 또한, 투명 디스플레이의 경우, 구동소자의 영역이 증가할수록, 발광 영역 또는 투명 영역의 면적이 줄어들기 때문에, 구동소자가 차지하는 영역을 줄여야 발광 영역 또는 투명 영역이 증가하여 발광 효율 혹은 투명도가 향상될 수 있다.

### 발명의 내용

## 해결하려는 과제

[0007]

본 발명은 상술한 문제점을 해결하기 위한 것으로서, 발광 영역 또는 투명 영역이 증가할 수 있는 유기전계발광 표시장치를 제공하는 것을 그 기술적 과제로 한다.

## 과제의 해결 수단

[0008]

상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 기판; 상기 기판 상에 위치하고, 액티브층, 게이트 전극, 상기 액티브층과 연결되는 제 1 전극 및 제 2 전극을 포함하는 박막 트랜지스터; 서로 마주보며 정전용량을 생성하는 도전층 및 전압 전달층을 포함하는 스토리지 전극;을 포함하고, 상기 액티브층 및 상기 전압 전달층은 단일 컨택홀 내부에 위치하는 제 1 전극을 통해 연결되는 것을 특징으로 한다.

[0009]

상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치의 제조방법은 기판 상에 액티브층 및 게이트 전극을 형성하는 단계; 상기 기판 상에 도전층 및 전압 전달층 포함하는 스토리지 전극을 형성하는 단계; 상기 액티브층 및 상기 전압 전달층을 연결하는 컨택홀을 형성하는 단계; 및 상기 컨택홀 내부에 제 1 전극을 형성하여, 상기 액티브층 및 상기 전압 전달층을 연결하는 단계;를 포함한다.

## 발명의 효과

[0010]

본 발명에 따르면, 도전층을 연결하는 컨택홀의 수를 줄여 구동소자 영역의 면적을 줄이고, 발광 영역 또는 투명 영역의 면적을 증가시킬 수 있는 효과가 있다.

[0011]

또한, 본 발명에 따르면, 유기전계발광표시장치의 발광 영역의 면적을 증가시켜 발광 효율을 향상시킬 수 있는 효과가 있다.

[0012]

또한, 본 발명에 따르면, 투명 유기전계발광표시장치의 투명 영역의 면적을 증가시켜 투명도를 향상시킬 수 있는 효과가 있다.

## 도면의 간단한 설명

[0013]

도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치를 도시한 단면도;

도 2는 도 1에 도시된 실시예에 따른 유기전계발광표시장치의 박막 트랜지스터와 스토리지 전극의 연결 구조를 도시한 단면도;

도 3 ~ 도 5는 본 발명의 다양한 실시예에 따른 유기전계발광표시장치의 박막 트랜지스터와 스토리지 전극의 연결 구조를 도시한 단면도; 및

도 6a ~ 6c는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 도시한 단면도.

## 발명을 실시하기 위한 구체적인 내용

[0014]

이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.

[0015]

도 1 내지 도 2는 본 발명의 일 실시예에 따른 유기전계발광표시장치를 도시한 단면도이다. 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치가 개략적으로 도시되어 있으며, 도 2는 도 1의 실시예에서 박막 트랜지스터와 스토리지 전극의 연결 구조가 확대된 단면도이다.

[0016]

먼저, 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광표시장치는, 기판(110), 박막 트랜지스터(120), 스토리지 전극(130), 유기발광소자(160)을 포함하고, 이들 사이에 위치하는 다양한 절연층 등을 포함한다. 박막 트랜지스터(120)와 스토리지 전극(130)의 구성 요소 사이에는 제 1 절연층(125), 제 2 절연층(135) 및 제 3 절연층(140)이 위치하고, 박막 트랜지스터(120) 및 스토리지 전극(130) 상에는 유기발광소자(160)의 안정적인 형성을 위해 하부 요철을 평탄화시키는 평탄화층(150)이 위치한다. 평탄화층(150)도 박막 트랜지스터(120)와 유기발광소자(160)를 전기적으로 절연시키므로, 일종의 절연층으로 볼 수 있다.

[0017]

박막 트랜지스터(120)와 스토리지 전극(130)은 화소의 구동소자를 구성하는 구성 요소 중 일부로, 도 1에서는 구동소자의 일부만 도시되었다. 또한, 박막 트랜지스터(120)와 유기발광소자(160)는 서로 연결되며, 특히 유기발광소자(160)의 화소 전극(161)과 연결되어 전압을 공급할 수 있다.

[0018]

먼저, 기판(110)은 유리(glass), 플라스틱(plastic) 및 금속(metal) 중 어느 하나를 포함할 수 있다. 또한, 기

판(110)은 상기 물질 중 어느 하나가 포함되어, 구부러질 수 있는 플렉서블(flexible) 기판으로 구현될 수 있다. 상기 플라스틱은 폴리에테르술폰(Polyethersulphone; PES), 폴리아크릴레이트(Polyacrylate; PAR), 폴리에테르 이미드(Polyetherimide; PEI), 폴리에틸렌 나프탈레이트(Polyethylenen Naphthalate; PEN), 폴리에틸렌 테레프탈레이트(Polyethylene Terephthalate; PET), 폴리페닐렌 살파이드(Polyphenylene Sulfide; PPS), 폴리아릴레이트(Polyallylate), 폴리아이미드(Polyimide), 폴리카보네이트(PC), 셀룰로오스 트리 아세테이트(TAC), 셀룰로오스 아세테이트 프로피오네이트(Cellulose Acetate Propionate: CAP) 중 어느 하나일 수 있다.

[0019] 다음으로, 박막 트랜지스터(120)는 기판(110) 상에 위치하며, 액티브층(121), 게이트 전극(122), 제 1 전극(123) 및 제 2 전극(124)을 포함한다. 본 발명의 모든 도면에서 박막 트랜지스터(120)는 탑 게이트(top gate) 형식으로 도시되어 있으나, 박막 트랜지스터(120)는 이에 제한되지 않는다. 또한, 도 1에 도시된 박막 트랜지스터(120)는 유기발광소자(160)의 화소 전극(161)과 연결되는 구동 박막 트랜지스터일 수 있으며, 박막 트랜지스터(120)와 화소 전극(161) 사이에 박막 트랜지스터(120)와 화소 전극(161)을 연결하는 다른 회로 구성요소가 추가될 수도 있다.

[0020] 본 발명에서 박막 트랜지스터(120)는 도 1에 도시된 예에 국한되지 않고, 액티브층(121)이 게이트 전극(122) 상에 위치하는 바텀 게이트(bottom gate) 형식일 수도 있고, 게이트 전극(122)이 복수개인 더블 게이트(double gate) 형식일 수도 있으며, 액티브층(121)이 산화물인 산화물 박막 트랜지스터일 수도 있다. 즉, 박막 트랜지스터(120)는 본 발명의 도면에 도시된 탑 게이트(top gate) 형식뿐만 아니라 상기 부연 설명된 박막 트랜지스터의 형식을 포함하여 다양한 형식의 박막 트랜지스터가 적용될 수 있다.

[0021] 본 발명에서는 도 1에 도시된 박막 트랜지스터(120)를 예를 들어 설명하도록 한다.

[0022] 먼저, 기판(110) 상에 액티브층(121)이 위치하고, 제 1 절연층(125)이 액티브층(121) 상에 위치한다. 제 1 절연층(125) 상의 액티브층(121)과 대응되는 영역에 게이트 전극(122)이 위치한다. 게이트 전극(122)은 신호를 전달 받아, 신호가 전달되는 시간 동안 액티브층(121)에 전류를 흐르게 하는 역할을 한다. 더욱 구체적으로, 박막 트랜지스터(120)가 구동 박막 트랜지스터일 경우, 게이트 전극(122)이 전달받는 신호는 스위칭 박막 트랜지스터(미도시)로부터 게이트 신호에 따라 전달되는 데이터 신호일 수 있다.

[0023] 상기 데이터 신호에 의해 액티브층(121)에 전류가 흐르게 되면, 전원 전압이 제 1 전극(123) 및 액티브층(121)을 거쳐 제 2 전극(124)으로 전달된 후, 제 2 전극(124)과 연결되어 있는 화소 전극(161)으로 공급된다. 박막 트랜지스터(120)가 P형일 경우, 제 1 전극(123) 및 제 2 전극(124)은 각각 소스 전극 및 드레인 전극일 수 있으며, 반대로 박막 트랜지스터(120)가 N형일 경우, 제 1 전극(123) 및 제 2 전극(124)은 각각 드레인 전극 및 소스 전극일 수 있다.

[0024] 다음으로, 스토리지 전극(130)은 도전층(131) 및 전압 전달층(132)을 포함한다. 도전층(131)과 전압 전달층(132)은 서로 마주보며 정전용량을 생성한다. 도전층(131)은 추가로 형성될 수 있으며, 충분한 정전용량 생성에 도움이 될 수 있다. 전압 전달층(132)은 제 1 전극(123)과 연결되어 전원 전압(Vdd)을 공급받는다. 또한, 도전층(131)은 데이터 전압을 공급받는다. 이때, 전압 전달층(132)과 도전층(131) 간의 전위차만큼을 스토리지 전극(130)에 저장하여 한 프레임(frame) 동안 유기발광소자(160)의 발광을 유지시켜줄 수 있는 정전용량을 생성한다.

[0025] 또한, 도전층(131) 및 전압 전달층(132)은 박막 트랜지스터(120)를 구성하는 구성 요소인 액티브층(121), 게이트 전극(122), 제 1 전극(123) 및 제 2 전극(124)과 동일한 층에 위치할 수 있다. 구동소자의 다수의 배선들은 박막 트랜지스터(120)를 구성하는 구성 요소와 중첩되지 않도록 설계되어 동일한 층 상에 동시에 형성되어 공정의 효율성을 극대화할 수 있다.

[0026] 다음으로, 박막 트랜지스터(120) 상에 박막 트랜지스터(120)와 연결되는 유기발광소자(160)가 위치한다. 유기발광소자(160)는 화소 전극(161), 화소 전극(161) 상에 위치하는 유기 발광층(163) 및 유기 발광층(163) 상에 위치하는 공통 전극(164)을 포함한다. 유기발광소자(160)는 뱅크층(162)을 더 포함할 수 있다. 뱅크층(162)은 화소 전극(161) 상에 위치하며, 화소 전극(161)의 가장자리와 일부 중첩되어 발광 영역을 정의한다.

[0027] 박막 트랜지스터(120)의 제 1 전극(123)은 전원 전압(미도시)과 같은 전압원과 연결될 수 있으며, 동시에, 액티브층(121) 및 전압 전달층(132)을 연결할 수 있다. 제 1 전극(123)을 통해 공급된 전압은 액티브층(121)에 형성되는 채널을 거쳐 제 2 전극(124)으로 전달된다. 제 2 전극(124)은 유기발광소자(160)의 화소 전극(161)과 연결되어, 유기발광소자(160)를 구동하는 전압을 전달한다. 제 2 전극(124)에도 전원 전압(미도시)가 연결되어 전압이 공급되며, 제 1 전극(123) 및 제 2 전극(124)의 전압차에 의해 유기 발광층(163)에 전류가 흐르며, 이 때 공

급되는 전자(electron) 및 정공(hole)의 결합에 의해 생성되는 여기자(exciton)가 여기 상태(excited state)에서 기저 상태(ground state)로 천이되면서, 유기 발광층(163)에서 빛이 발광하게 된다.

[0028] 액티브층(121)과 전압 전달층(132)은 박막 트랜지스터(120)의 전극 중 하나인 제 1 전극(123)을 통해 연결되며, 제 1 전극(123)은 하나의 컨택홀(FCH) 내부에 위치하여, 액티브층(121)과 전압 전달층(132)을 연결하는 것이 특징이다. 제 1 전극(123)은 전원 전압 등 다른 배선에도 연결될 수 있다.

[0029] 제 1 전극(123)은 복수의 컨택홀을 통해 액티브층(121)과 전압 전달층(132)을 연결할 수도 있지만, 단일 컨택홀(FCH)을 통해 다른 배선에도 연결되면서, 액티브층(121)과 전압 전달층(132)도 동시에 연결시킴으로써, 구동소자 내부의 배선 연결을 위한 컨택홀의 수를 줄여 구동소자의 면적을 줄일 수 있다. 구동소자의 면적이 줄어든 만큼, 발광 영역 또는 투명 영역을 증가시킬 수 있어, 발광 효율 및 투명도를 향상시킬 수 있는 장점이 있다.

[0030] 또한, 제 1 전극(123)은 투명 도전성 산화물층(미도시)을 포함할 수 있다. 상기 투명 도전성 산화물층(미도시)은 컨택홀(FCH) 내부의 표면에 증착되어, 액티브층(121)과 전압 전달층(132)과 접한다. 투명 도전성 산화물(transparent conductive oxide)은 특히 스퍼터링(sputtering) 방식으로 증착 시, 스텝 커버리지(step coverage)가 매우 뛰어나게 되어, 배선의 측면이나 하부면까지 증착될 수 있다. 따라서, 투명 도전성 산화물층(미도시)은 제 1 전극(123)이 액티브층(121)과 전압 전달층(132)과 더욱 안정적으로 접촉될 수 있도록 돋는다.

[0031] 제 1 전극(123)은 액티브층(121)과 전압 전달층(132)을 연결시키기 위해, 액티브층(121)과 전압 전달층(132) 중 어느 하나를 관통하여, 나머지 하나와 연결되는 것이 특징이다. 제 1 전극(123)이 위치하는 영역은 컨택홀(FC H)이 위치하는 영역과 동일하므로, 컨택홀(FCH)도 액티브층(121) 및 전압 전달층(132) 중 어느 하나를 관통하여 나머지 하나와 연결되도록 위치할 수 있다.

[0032] 도 2에서 구체적으로, 박막 트랜지스터(120)는 탑 게이트(top gate) 형식이며, 액티브층(121)이 상대적으로 하부에 위치하므로, 제 1 전극(123)이 전압 전달층(132)을 관통하여 하부의 액티브층(121)의 표면에 연결될 수 있다. 마찬가지로, 컨택홀(FCH)은 전압 전달층(132)을 관통하여 액티브층(121)의 표면까지 위치할 수 있다. 즉, 컨택홀(FCH)은 제 1 절연층(125), 전압 전달층(132) 및 제 2 절연층(135)을 관통하여 액티브층(121)의 표면까지 위치할 수 있다.

[0033] 여기서, 전압 전달층(132)을 관통하여 액티브층(121)의 표면까지 위치하는 컨택홀(FCH)을 통해 제 1 전극(123)은 전압 전달층(132)과 측면 컨택하고, 액티브층(121)과 전면 컨택한다. 컨택홀(FCH)은 전압 전달층(132)을 관통하므로, 제 1 전극(123)과 전압 전달층(132)이 접할 수 있는 영역은 컨택홀(FCH) 형성 시, 식각된 전압 전달층(132)의 내부 측면이 될 수 있다. 또한, 컨택홀(FCH) 형성 시, 액티브층(121)은 식각되지 않고, 액티브층(121) 상에 위치한 제 1 절연층(125)까지 식각되므로, 제 1 전극(123)은 액티브층(121)의 전면과 접할 수 있다.

[0034] 도 3 내지 도 5는 다양한 실시예에 따른 유기전계발광표시장치의 박막 트랜지스터(120)와 스토리지 전극(130)의 연결 구조를 도시한 단면도이다.

[0035] 먼저, 도 3에는 제 1 전극(123)이 전압 전달층(132)을 관통하고, 액티브층(121)의 일부 영역까지 연장되는 것으로 도시되어 있다. 마찬가지로 컨택홀(FCH)은 전압 전달층(132)을 관통하고 액티브층(121)의 일부 영역까지 연장되어 형성될 수 있다. 여기서, 컨택홀(FCH)은 제 1 절연층(125), 전압 전달층(132) 및 제 2 절연층(135)을 관통하고, 액티브층(121)의 일부 식각된 영역까지 연장될 수 있다.

[0036] 전압 전달층(132)을 관통하여 액티브층(121)의 일부 영역까지 연장된 컨택홀(FCH)을 통해 제 1 전극(123)은 전압 전달층(132)과 측면 컨택하고, 액티브층(121)의 내부 식각된 영역에 컨택한다. 컨택홀(FCH)은 전압 전달층(132)을 관통하므로, 제 1 전극(123)과 전압 전달층(132)이 접할 수 있는 영역은 컨택홀(FCH) 형성 시, 식각된 전압 전달층(132)의 내부 측면이 될 수 있다. 또한, 컨택홀(FCH) 형성 시, 액티브층(121)의 일부가 식각되므로, 제 1 전극(123)은 액티브층(121)의 식각된 내부 영역과 접할 수 있다.

[0037] 도 4에는 제 1 전극(123)이 전압 전달층(132) 및 액티브층(121)을 모두 관통하는 것으로 도시되어 있다. 따라서, 컨택홀(FCH)도 전압 전달층(132) 및 액티브층(121)을 모두 관통한다. 컨택홀(FCH)은 제 1 절연층(125), 전압 전달층(132) 및 제 2 절연층(135) 및 액티브층(121) 모두를 관통할 수 있다.

[0038] 전압 전달층(132) 및 액티브층(121)을 모두 관통하는 컨택홀(FCH)을 통해 제 1 전극(123)은 전압 전달층(132) 및 액티브층(121)과 모두 측면 컨택할 수 있다. 컨택홀(FCH)은 전압 전달층(132) 및 액티브층(121)을 모두 관통하므로, 제 1 전극(123)이 전압 전달층(132) 및 액티브층(121)과 접할 수 있는 영역은 컨택홀(FCH) 형성 시, 식각된 전압 전달층(132) 및 액티브층(121)의 내부 측면이 될 수 있다.

- [0039] 도 5에는 제 1 전극(123)과 전압 전달층(132) 간의 컨택 영역의 면적 및 제 1 전극(123)과 액티브층(121) 간의 컨택 영역의 면적이 더욱 커질 수 있는 실시예를 도시하고 있다. 컨택홀(FCH) 형성 시 실시하는 식각 공정에 BOE(Buffered Oxide Etch) 방식의 식각 공정을 추가적으로 진행하면 컨택 영역이 더욱 확장될 수 있다.
- [0040] BOE 방식의 식각 공정은 불화 암모늄(NH<sub>4</sub>F)이나 불산(HF) 등을 포함한 식각액(etchant)을 사용하는 습식 식각 방법 중 하나이다. 특히, 불산(HF)의 경우, 식각 공정 시, 빠른 속도로 실리콘 산화물을 식각할 수 있는 장점이 있어, BOE 방식의 식각 공정을 추가 실시하면, 실리콘 산화물을 포함하는 제 1 절연층(125) 및 제 2 절연층(135)의 일부를 다른 영역보다 더 많이 식각할 수 있다.
- [0041] 따라서, 제 1 절연층(125), 전압 전달층(132) 및 제 2 절연층(135)을 1차 식각하고, 이후 BOE 식각 공정을 진행함으로써, 액티브층(121) 및 전압 전달층(132)과 각각 접하는 제 1 절연층(125) 및 제 2 절연층(135)의 하부를 다른 영역보다 더 식각할 수 있다. 이로써, 제 1 전극(123)과 액티브층(121) 간의 컨택 영역의 면적 및 제 1 전극(123)과 전압 전달층(132) 간의 컨택 영역의 면적을 더 증가시킬 수 있어, 측면 컨택 안정성을 향상시킬 수 있다.
- [0042] 도 6a 내지 도 6c는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 도시한 단면도이다.
- [0043] 먼저, 도 6a에 도시된 바와 같이, 기판(110) 상에 박막 트랜지스터(120)의 액티브층(121)을 형성한다. 액티브층(121)을 형성하기 전에, 기판(110) 상에 베퍼층(미도시)을 더 형성할 수 있다. 또한, 액티브층(121)과 동시에 스토리지 전극(130)의 도전층(131)을 형성할 수 있다. 액티브층(121)은 반도체 물질로 형성되며, 도핑(doping)된 부분만 도전성을 갖기 때문에, 액티브층(121)과 동시에 형성된 도전층(131)은 도핑되어 도전성을 가질 수 있다.
- [0044] 액티브층(121)과 도전층(131)이 동시에 형성되는 것은 하나의 실시예에 불과하며, 이에 제한되지 않고 도전층(131)은 액티브층(121)과 별도로 형성될 수도 있다.
- [0045] 그 다음으로, 액티브층(121) 및 도전층(131) 상에 제 1 절연층(125)을 형성한다. 제 1 절연층(125)은 일반적인 절연층 형성 물질로 형성될 수 있으며, 대표적으로 실리콘 산화물(SiO<sub>x</sub>)나 실리콘 질화물(SiN<sub>x</sub>) 등이 있으나, 이에 제한되지 않는다.
- [0046] 그 다음으로, 액티브층(121)과 대응되는 영역에 게이트 전극(122)을 형성한다. 게이트 전극(122)도 액티브층(121)과 마찬가지로, 전압 전달층(132)과 동시에 형성될 수 있다. 그러나, 이에 제한되지 않고, 게이트 전극(122)과 전압 전달층(132)은 별도로 형성될 수도 있다. 따라서, 스토리지 전극(130)은 기판(110) 상에 박막 트랜지스터(120)와 동시에 혹은 별도로 형성될 수 있다. 스토리지 전극(130)은 도전층(131) 및 전압 전달층(132)을 포함할 수 있다.
- [0047] 다음으로, 게이트 전극(122) 및 도전층(131) 상에 제 2 절연층(135)을 형성하고, 패터닝하여 컨택홀(FCH, SCH)을 형성한다. 컨택홀(FCH)은 제 2 절연층(135), 전압 전달층(132) 및 제 1 절연층(125)이 식각되어 형성되며, 액티브층(121)을 노출시킬 수 있다. 또는, 액티브층(121)의 일부나 액티브층(121)이 관통되도록 식각되어 컨택홀(FCH)이 형성될 수도 있다. 즉, 컨택홀(FCH)은 액티브층(121) 및 전압 전달층(132)을 연결한다. 컨택홀(FCH)이 액티브층(121) 및 전압 전달층(132)을 연결하도록, 컨택홀(FCH)은 액티브층(121) 및 전압 전달층(132) 중 어느 하나를 관통할 수 있다. 도 6a에서는 컨택홀(FCH)이 전압 전달층(132)을 관통하고 있으나, 박막 트랜지스터(120)의 방식 변경되어 액티브층(121)이 전압 전달층(132) 보다 상부에 형성될 경우에는, 액티브층(121)이 컨택홀(FCH)에 의해 관통될 수 있다.
- [0048] 컨택홀(SCH)은 제 2 절연층(135) 및 제 1 절연층(125)이 식각되어 형성되며, 액티브층(121)을 노출시킬 수 있다. 컨택홀(FCH, SCH)은 포토리소그래피(photolithography) 공정을 통해 형성할 수 있으며, 제 2 절연층(135) 상에 감광층(미도시)을 도포한 후, 노광 공정(exposure)를 거쳐, 식각할 영역에 대응되는 감광층(미도시)을 제거한다. 이후, 식각 공정(etch)을 통해, 제거된 감광층(미도시)에 의해 노출된 영역에 컨택홀(FCH, SCH)을 형성하는데, 본 발명에서는 건식 식각(dry etch)을 이용하여 1차 식각 공정을 진행한다. 상기 건식 식각은 제 1 절연층(125) 및 제 2 절연층(135)을 식각할 수 있는 식각물질(etchant)을 사용할 수 있다.
- [0049] 특히, 제 1 전극(123)이 배치되는 컨택홀(FCH)을 형성하는 것까지 고려한다면, 1차 식각 공정은 제 1 절연층(125), 제 2 절연층(135) 및 전압 전달층(132)까지 동시에 식각할 수 있는 식각 물질을 이용하여야 한다. 액티브층(121)의 일부나 액티브층(121)이 관통되도록 식각되어 컨택홀(FCH)이 형성된다면, 1차 식각 공정에서 사용되는 식각 물질은 제 1 절연층(125), 제 2 절연층(135), 전압 전달층(132) 및 액티브층(121)까지 동시에 식각할

수 있어야 한다.

[0050] 또는, 제 1 절연층(125) 및 제 2 절연층(135)을 식각하는 식각 물질, 전압 전달층(132)을 식각하는 식각 물질을 각각 사용하여 1차 식각 공정을 진행함으로써, 제 1 절연층(125), 전압 전달층(132) 및 제 2 절연층(135)을 순차적으로 식각할 수 있다. 마찬가지로, 액티브층(121)의 일부나 액티브층(121)이 관통되도록 식각되어 컨택홀(FCH)이 형성된다면, 제 1 절연층(125), 제 2 절연층(135), 전압 전달층(132) 및 액티브층(121)을 식각하는 식각 물질을 각각 사용하여 1차 식각 공정을 진행함으로써, 제 1 절연층(125), 전압 전달층(132), 제 2 절연층(135), 액티브층(121)을 순차적으로 식각할 수 있다.

[0051] 도 6a에 도시되지는 않았지만, 도 5에 도시된 실시예의 구현을 위해 2차 식각 공정을 진행할 수 있다. 2차 식각 공정은 제 1 전극(123)이 액티브층(121) 및 전압 전달층(132)과 컨택되는 면적을 넓혀 보다 안정적인 컨택을 유도하기 위해 실시될 수 있다. 2차 식각 공정은 BOE(Buffered Oxide Etch) 방식으로 진행될 수 있으며, BOE 방식의 식각 공정은 불화 암모늄(NH<sub>4</sub>F)이나 불산(HF) 등을 포함한 식각액(etchant)을 사용하는 습식 식각 방법 중 하나이다.

[0052] 즉, 1차 식각 공정인 건식 식각 공정 이후, 불화 암모늄(NH<sub>4</sub>F)이나 불산(HF) 등을 포함한 식각액(etchant)을 사용하는 습식 식각을 통해 2차 식각 공정을 진행할 수 있다. 상기 2차 식각 공정을 통해 제 1 절연층(125) 및 제 2 절연층(135)이 액티브층(121) 및 전압 전달층(132)의 경계 영역에서 더 많이 식각되어, 제 1 전극(123)이 액티브층(121) 및 전압 전달층(132)과의 컨택되는 영역의 면적을 증가시킬 수 있는 장점이 있다.

[0053] 따라서, 1차 식각 공정인 건식 식각을 통해 상기 액티브층 및 상기 전압 전달층 중 적어도 하나를 식각하고, 이후, 2차 식각 공정인 BOE 식각 공정을 진행할 수 있다.

[0054] 다음으로, 컨택홀(FCH) 내부에 제 1 전극(123)을 형성하여 액티브층(121) 및 전압 전달층(132)을 연결하며, 컨택홀(SCH) 내부에 액티브층(121)과 연결되는 제 2 전극(124)을 형성한다. 상기와 같이 제 1 전극(123) 및 제 2 전극(124)을 형성하여 박막 트랜지스터(120)의 형성을 완료하고, 박막 트랜지스터(120) 상에 제 3 절연층(140)을 형성한다.

[0055] 제 3 절연층(140) 상에는 평탄화층(150)이 형성되고, 평탄화층(150) 상에 유기발광소자(160)가 형성될 수 있다. 유기발광소자(160)는 화소 전극(161), 뱅크층(162), 유기 발광층(163) 및 공통 전극(164)을 포함한다.

[0056] 평탄화층(150) 및 제 3 절연층(140)을 식각하여, 제 2 전극(124)을 노출시킴으로써, 화소 전극(161) 형성 시, 화소 전극(161)이 제 2 전극(124)에 연결될 수 있다. 화소 전극(161) 상에 화소 전극(161)의 가장자리와 중첩되는 뱅크층(162)을 형성하여 유기 발광층(163) 및 화소 전극(161)이 접하는 영역을 한정하여, 발광 영역을 정의 할 수 있다.

[0057] 이후, 제 1 전극(123) 및 뱅크층(162) 상에 유기 발광층(163)을 형성하고, 유기 발광층(163) 상에 공통 전극(164)을 형성할 수 있다.

[0058] 상기와 같이 액티브층(121) 및 전압 전달층(132)과 같은 도전 배선을 제 1 전극(123)과 같은 단일 연결부재를 통해 연결하여, 배선을 연결하는 컨택홀의 수를 줄여 구동소자 영역의 면적을 줄이고, 발광 영역의 면적을 증가시킬 수 있는 효과가 있으며, 이에 따라, 유기전계발광표시장치의 발광 영역의 면적을 증가시켜 발광 효율을 향상시킬 수 있는 효과가 있다. 또한, 본 발명이 투명 디스플레이에 적용될 경우, 구동소자 영역의 면적을 줄이고 투명 영역의 면적을 증가시켜 투명도를 향상시킬 수 있는 효과가 있다.

[0059] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0060] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

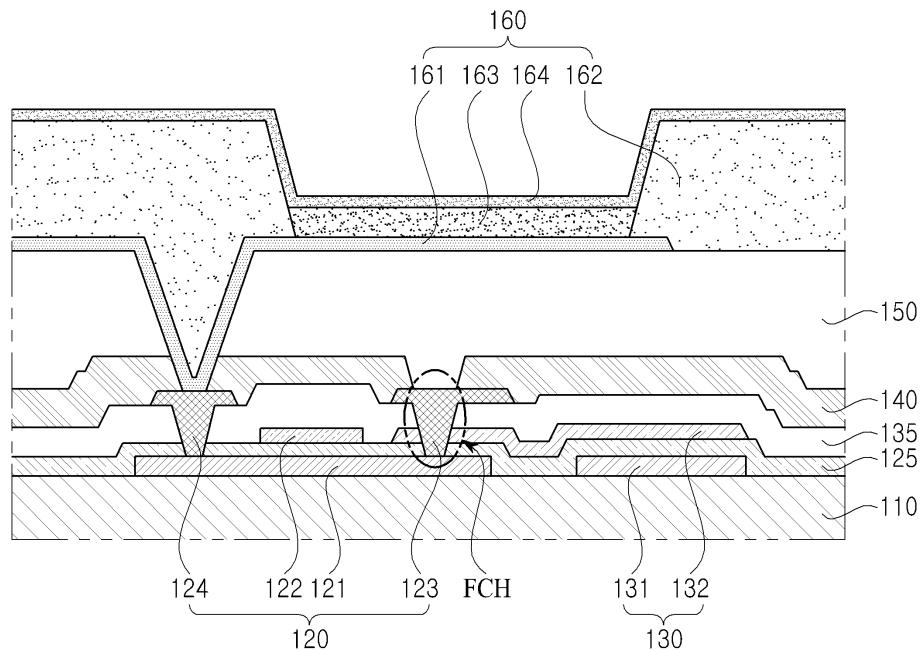
## 부호의 설명

[0061] 110: 기판                          120: 박막 트랜지스터  
121: 액티브층                          122: 게이트 전극

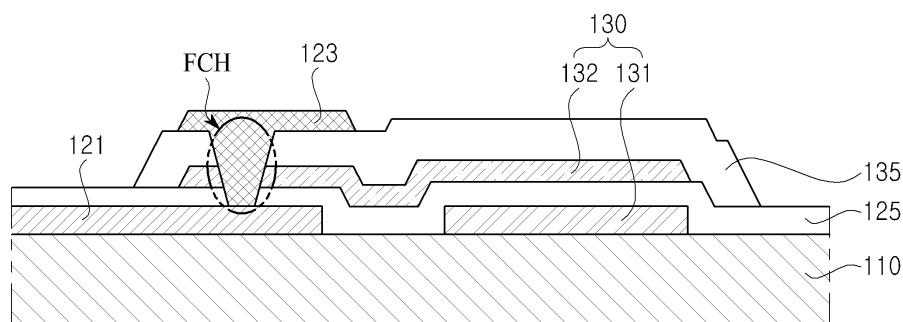
123: 제 1 전극	124: 제 2 전극
125: 제 1 절연층	130: 스토리지 전극
131: 도전층	132: 전압 전달층
135: 제 2 절연층	140: 제 3 절연층
150: 평탄화층	160: 유기발광소자

## 도면

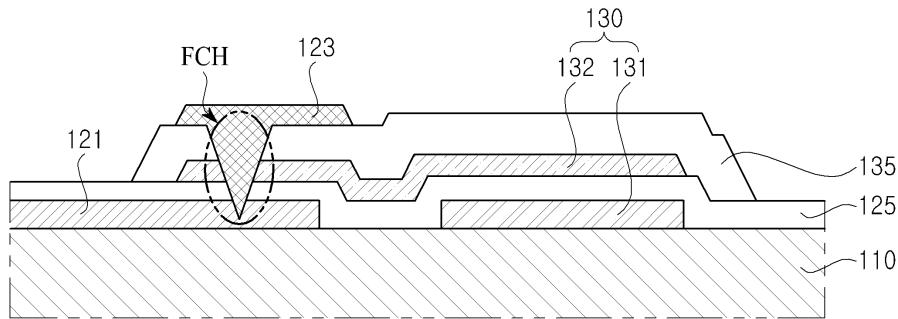
### 도면1



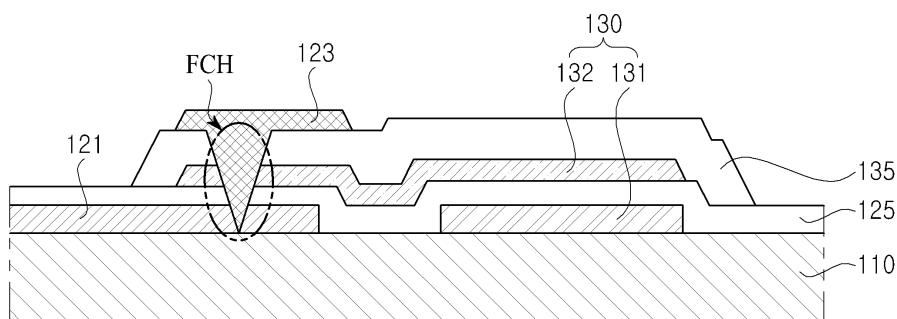
### 도면2



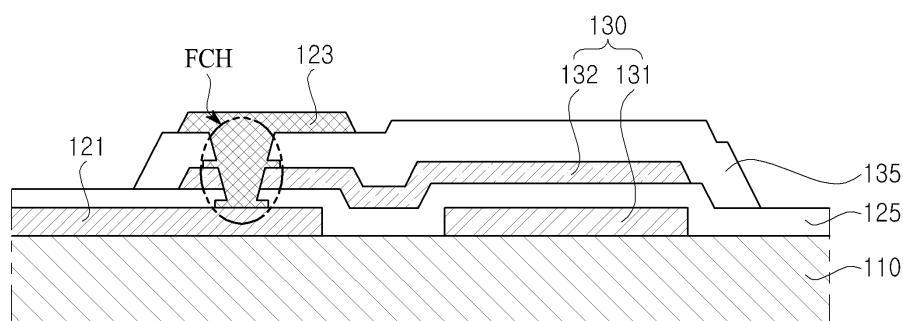
도면3



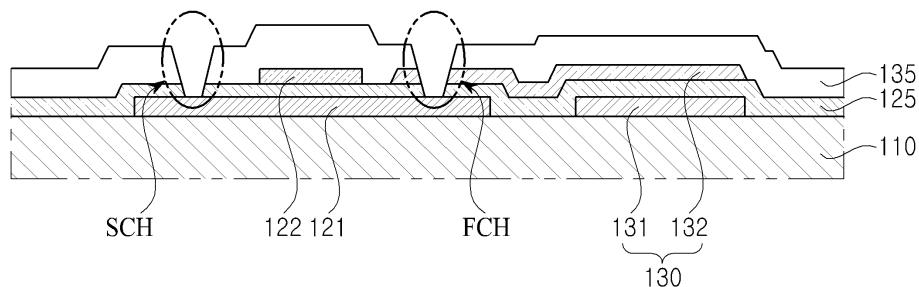
도면4



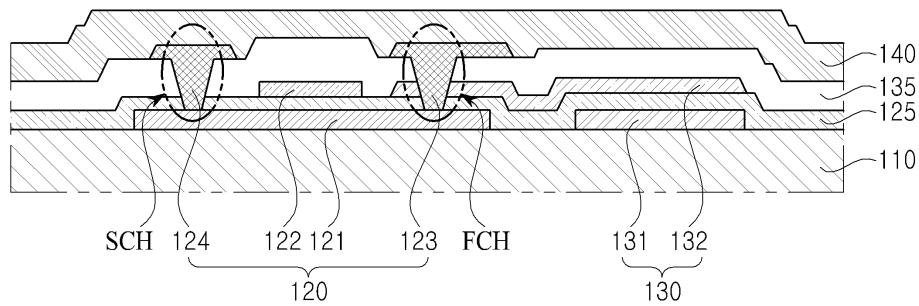
도면5



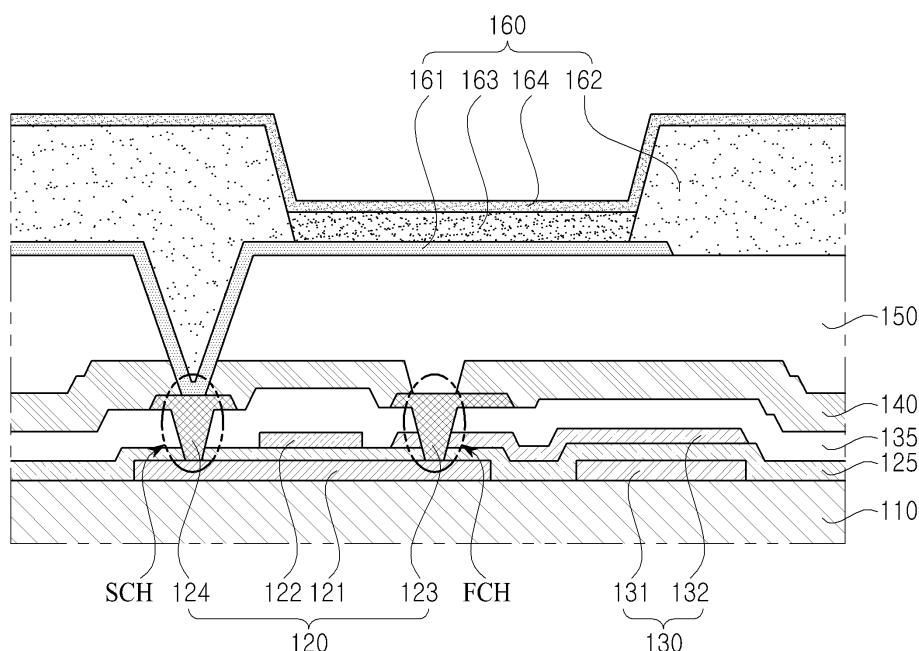
도면6a



도면6b



도면6c



专利名称(译)	有机发光二极管显示装置及其制造方法		
公开(公告)号	<a href="#">KR102114999B1</a>	公开(公告)日	2020-05-26
申请号	KR1020130164721	申请日	2013-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	박성희		
发明人	박성희		
IPC分类号	H01L27/32		
CPC分类号	H01L27/124 H01L27/1255 H01L27/3276		
审查员(译)	Gubonjae		
其他公开文献	<a href="#">KR1020150076485A</a>		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

根据本发明的一个方面,一种有机电致发光显示装置包括:基板;和 薄膜晶体管,位于基板上,包括有源层,栅电极以及与有源层相连的第一电极和第二电极; 包括彼此面对并产生电容的导电层和电压传输层的存储电极,其中有源层和电压传输层通过位于单个接触孔中的第一电极连接。

