(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0016425
(43) 공개일자 2020년02월17일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) *H01L 27/32* (2006.01)
H01L 51/50 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/3276 (2013.01)
(21) 출원번호 10-2018-0091513
(22) 출원일자 2018년08월06일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
곽원규
경기도 성남시 분당구 미금로 177, 312동 1602호
최상무
경기도 용인시 수지구 신봉2로 26
(뒷면에 계속)
(74) 대리인
박영우

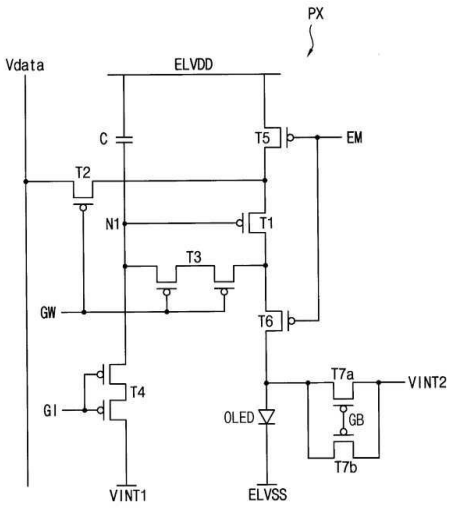
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **유기발광 표시 장치**

(57) 요 약

유기발광 표시 장치는 복수의 화소에 대응하여 배치되고, 제1 방향으로 서로 연결되는 액티브 패턴, 제1 초기화 전압이 인가되는 제1 초기화 전원 배선, 상기 제1 초기화 전압과 다른 전압 레벨을 갖고 제2 초기화 전압이 인가되는 제2 초기화 전원 배선, 유기발광 다이오드, 및 상기 유기발광 다이오드의 애노드 전극에 상기 제2 초기화 전압을 인가하는 유기발광 다이오드 초기화 트랜지스터를 포함한다.

대 표 도 - 도2



(52) CPC특허분류
H01L 51/50 (2013.01)
G09G 2300/0426 (2013.01)
G09G 2310/061 (2013.01)
G09G 2330/028 (2013.01)
G09G 2330/06 (2013.01)
(72) 발명자
이동선
경기도 화성시 노작로 175, 910호
강철규
경기도 수원시 권선구 세권로 334, 336동 1705호
차승지
서울특별시 송파구 올림픽로 525, 102동 903호

명 세 서

청구범위

청구항 1

복수의 화소에 대응하여 배치되고, 제1 방향으로 서로 연결되는 액티브 패턴;

제1 초기화 전압이 인가되는 제1 초기화 전원 배선;

상기 제1 초기화 전압과 다른 전압 레벨을 갖고 제2 초기화 전압이 인가되는 제2 초기화 전원 배선;

유기발광 다이오드; 및

상기 유기발광 다이오드의 애노드 전극에 상기 제2 초기화 전압을 인가하는 유기발광 다이오드 초기화 트랜지스터를 포함하는 유기발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 유기발광 다이오드 초기화 트랜지스터는 제1 유기발광 다이오드 초기화 트랜지스터와 제2 유기발광 다이오드 초기화 트랜지스터를 포함하고,

상기 제1 유기발광 다이오드 초기화 트랜지스터의 제1 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 제1 전극과 연결되고,

상기 제1 유기발광 다이오드 초기화 트랜지스터의 제2 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 제2 전극과 연결되고,

상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터의 게이트 전극들에는 제2 초기화 신호가 인가되는 것을 특징으로 하는 유기발광 표시 장치.

청구항 3

제2 항에 있어서,

상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 서로 인접하여 배치되는 것을 특징으로 하는 유기발광 표시 장치.

청구항 4

제3 항에 있어서,

상기 액티브 패턴은 하나의 화소 내에서 물리적으로 연결된 하나의 배선을 이루고, 상기 제1 유기발광 다이오드 초기화 트랜지스터의 채널 영역 및 상기 제2 유기발광 다이오드 초기화 트랜지스터의 채널 영역을 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 5

제2 항에 있어서,

제1 방향으로 연장되고 제1 초기화 신호 또는 제2 초기화 신호가 인가되는 초기화 배선을 더 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 6

제5 항에 있어서,

상기 제1 유기발광 다이오드 초기화 트랜지스터, 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 초기화 배선과 중첩하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 7

제1 항에 있어서,

제1 전원(ELVDD) 및 상기 유기발광 다이오드의 애노드 전극에 전기적으로 연결되고, 데이터 신호(Vdata)에 상응하는 구동 전류를 상기 유기발광 다이오드에 인가하는 제1 트랜지스터;

상기 제1 트랜지스터의 게이트 전극과 상기 제1 전원 사이에 전기적으로 연결된 구동 커패시터; 및

제1 초기화 신호에 응답하여 상기 제1 초기화 전압을 상기 구동 커패시터 및 상기 제1 트랜지스터의 상기 게이트 전극에 인가하는 초기화 트랜지스터를 더 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제7 항에 있어서,

상기 제1 방향과 교차하는 제2 방향으로 연장되고, 상기 데이터 신호가 인가되는 데이터 라인;

상기 제1 트랜지스터의 제1 전극 및 상기 데이터 라인에 연결된 제2 트랜지스터; 및

상기 제1 트랜지스터의 상기 게이트 전극 및 제2 전극에 연결된 제3 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제1 항에 있어서,

상기 복수의 화소들은 상기 제1 방향 및 상기 제1 방향과 교차하는 제2 방향으로 매트릭스 형태로 배열되고,

상기 액티브 패턴은 상기 제1 방향으로 복수의 화소들에 대응하여 서로 연결되나, 상기 제2 방향으로는 복수의 화소들에 대해 서로 단절된 것을 특징으로 하는 표시 장치.

청구항 10

제9 항에 있어서,

상기 유기발광 다이오드 초기화 트랜지스터는 제1 유기발광 다이오드 초기화 트랜지스터와 제2 유기발광 다이오드 초기화 트랜지스터를 포함하고,

상기 제1 유기발광 다이오드 초기화 트랜지스터의 소스 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 소스 전극과 연결되고,

상기 제1 유기발광 다이오드 초기화 트랜지스터의 드레인 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 드레인 전극과 연결되고,

상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터의 게이트 전극들에는 제2 초기화 신호가 인가되고,

상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 제1 방향으로 서로 인접하여 배치되는 것을 특징으로 하는 유기발광 표시 장치.

청구항 11

기판;

상기 기판 상에 배치되고, 적어도 두개 이상의 화소에 대응하여 서로 연결된 액티브 패턴을 포함하는 액티브층;

상기 액티브 패턴이 배치된 상기 기판 상에 배치되는 제1 게이트 절연층;

상기 제1 게이트 절연층 상에 배치되는 제1 게이트 층;

상기 제1 게이트 층이 배치된 상기 제1 게이트 절연층 상에 배치되는 제2 게이트 절연층;

상기 제2 게이트 절연층 상에 배치되는 제2 게이트 층

상기 제2 게이트 층이 배치된 상기 제2 게이트 절연층 상에 배치되는 층간 절연층; 및

상기 층간 절연층 상에 배치되는 데이터 층을 포함하는 유기발광 표시장치.

청구항 12

제11 항에 있어서,

상기 제1 게이트 층은 제1 초기화 신호 또는 제2 초기화 신호가 인가되는 초기화 배선, 스캔 신호가 인가되는 스캔 배선 및 발광 제어 신호가 인가되는 발광 제어 배선을 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 13

제12 항에 있어서,

상기 제2 게이트 층은 제1 초기화 전원이 인가되는 제1 초기화 전원 배선 및 제2 초기화 전원이 인가되는 제2 초기화 전원 배선을 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 14

제13 항에 있어서,

상기 데이터 층은 데이터 신호가 인가되는 데이터 라인 및 제1 전원이 인가되는 제1 전원 배선을 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 15

제14 항에 있어서,

상기 제2 초기화 신호에 응답하여 상기 제2 초기화 전압을 유기발광 다이오드의 애노드 전극에 인가하는 제1 및 제2 유기발광 다이오드 초기화 트랜지스터를 더 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 16

제15 항에 있어서,

상기 제1 전원 배선 및 상기 유기발광 다이오드의 애노드 전극에 전기적으로 연결되고, 상기 데이터 신호에 상응하는 구동 전류를 상기 유기발광 다이오드에 인가하는 제1 트랜지스터;

상기 제1 트랜지스터의 게이트 전극과 전기적으로 연결된 구동 커패시터; 및

상기 제1 초기화 신호에 응답하여 상기 제1 초기화 전압을 상기 구동 커패시터 및 상기 제1 트랜지스터의 상기 게이트 전극에 인가하는 초기화 트랜지스터를 더 포함하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 17

제16 항에 있어서,

상기 데이터 층은 연결 전극을 더 포함하고,

상기 연결 전극은 상기 제2 초기화 전원 배선 및 상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 18

제15 항에 있어서,

상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 초기화 배선과 중첩하는 것을 특징으로 하는 유기발광 표시 장치.

청구항 19

제11 항에 있어서,

상기 복수의 화소들은 제1 방향 및 상기 제1 방향과 교차하는 제2 방향으로 매트릭스 형태로 배열되고,

상기 액티브 패턴은 상기 제1 방향으로 복수의 화소들에 대응하여 서로 연결되나, 상기 제2 방향으로는 복수의 화소들에 대해 서로 단절된 것을 특징으로 하는 표시 장치.

청구항 20

유기발광 다이오드; 및

유기발광 다이오드 초기화 신호에 응답하여, 상기 유기발광 다이오드의 애노드 전극에 유기발광 다이오드 초기화 전압을 인가하는 시키는 제1 및 제2 유기발광 다이오드 초기화 트랜지스터들을 포함하고,

상기 제1 초기화 트랜지스터의 제1 전극 및 제2 전극은 상기 제2 초기화 트랜지스터의 제1 전극 및 제2 전극과 각각 연결되고, 상기 제1 초기화 트랜지스터의 게이트 전극은 상기 제2 초기화 트랜지스터의 게이트 전극과 연결되는 유기발광 표시 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 유기발광 표시 장치에 관한 것이다.

배 경 기 술

[0002] 유기발광 표시 장치는 유기발광 다이오드(Organic Light Emitting Diode: OLED)을 이용하여 영상을 표시한다. 유기발광 다이오드는 애노드 전극(anode)으로부터 제공되는 정공들과 캐소드 전극(cathode)으로부터 제공되는 전자들이 애노드 전극 및 캐소드 전극 사이의 발광층에서 결합하여 발광한다.

[0003] 상기 유기발광 표시 장치는 복수의 화소들을 포함하며, 상기 유기발광 표시 장치의 표시 품질을 향상시키기 위하여, 상기 화소의 구조나, 상기 화소를 구현하는 레이아웃을 개선하기 위한 다양한 노력이 있어왔다.

발명의 내용

해결하려는 과제

[0004] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 표시 품질이 향상된 유기발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0005] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기발광 표시 장치는 복수의 화소에 대응하여 배치되고, 제1 방향으로 서로 연결되는 액티브 패턴, 제1 초기화 전압이 인가되는 제1 초기화 전원 배선, 상기 제1 초기화 전압과 다른 전압 레벨을 갖고 제2 초기화 전압이 인가되는 제2 초기화 전원 배선, 유기발광 다이오드, 및 상기 유기발광 다이오드의 애노드 전극에 상기 제2 초기화 전압을 인가하는 유기발광 다이오드 초기화 트랜지스터를 포함한다.

[0006] 본 발명의 일 실시예에 있어서, 상기 유기발광 다이오드 초기화 트랜지스터는 제1 유기발광 다이오드 초기화 트랜지스터와 제2 유기발광 다이오드 초기화 트랜지스터를 포함할 수 있다. 상기 제1 유기발광 다이오드 초기화 트랜지스터의 제1 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 제1 전극과 연결될 수 있다. 상기 제1 유기발광 다이오드 초기화 트랜지스터의 제2 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 제2 전극과 연결될 수 있다. 상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터의 게이트 전극들에는 제2 초기화 신호가 인가될 수 있다.

[0007] 본 발명의 일 실시예에 있어서, 상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 서로 인접하여 배치될 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 액티브 패턴은 하나의 화소 내에서 물리적으로 연결된 하나의 배선을 이루고, 상기 제1 유기발광 다이오드 초기화 트랜지스터의 채널 영역 및 상기 제2 유기발광 다이오드 초기화 트랜지

스터의 채널 영역을 포함할 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 유기발광 표시 장치는 제1 방향으로 연장되고 제1 초기화 신호 또는 제2 초기화 신호가 인가되는 초기화 배선을 더 포함할 수 있다.

[0010] 본 발명의 일 실시예에 있어서, 상기 제1 유기발광 다이오드 초기화 트랜지스터, 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 초기화 배선과 중첩할 수 있다.

[0011] 본 발명의 일 실시예에 있어서, 상기 유기발광 표시 장치는 제1 전원(ELVDD) 및 상기 유기발광 다이오드의 애노드 전극에 전기적으로 연결되고, 데이터 신호(Vdata)에 상응하는 구동 전류를 상기 유기발광 다이오드에 인가하는 제1 트랜지스터, 상기 제1 트랜지스터의 게이트 전극과 상기 제1 전원 사이에 전기적으로 연결된 구동 커패시터, 제1 초기화 신호에 응답하여 상기 제1 초기화 전압을 상기 구동 커패시터 및 상기 제1 트랜지스터의 상기 게이트 전극에 인가하는 초기화 트랜지스터를 더 포함할 수 있다.

[0012] 본 발명의 일 실시예에 있어서, 상기 유기발광 표시 장치는 상기 제1 방향과 교차하는 제2 방향으로 연장되고, 상기 데이터 신호가 인가되는 데이터 라인, 상기 제1 트랜지스터의 제1 전극 및 상기 데이터 라인에 연결된 제2 트랜지스터, 및 상기 제1 트랜지스터의 상기 게이트 전극 및 제2 전극에 연결된 제3 트랜지스터를 더 포함할 수 있다.

[0013] 본 발명의 일 실시예에 있어서, 상기 복수의 화소들은 상기 제1 방향 및 상기 제1 방향과 교차하는 제2 방향으로 매트릭스 형태로 배열될 수 있다. 상기 액티브 패턴은 상기 제1 방향으로 복수의 화소들에 대응하여 서로 연결되나, 상기 제2 방향으로는 복수의 화소들에 대해 서로 단절될 수 있다.

[0014] 본 발명의 일 실시예에 있어서, 상기 유기발광 다이오드 초기화 트랜지스터는 제1 유기발광 다이오드 초기화 트랜지스터와 제2 유기발광 다이오드 초기화 트랜지스터를 포함할 수 있다. 상기 제1 유기발광 다이오드 초기화 트랜지스터의 소스 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 소스 전극과 연결될 수 있다. 상기 제1 유기발광 다이오드 초기화 트랜지스터의 드레인 전극은 상기 제2 유기발광 다이오드 초기화 트랜지스터의 드레인 전극과 연결될 수 있다. 상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터의 게이트 전극들에는 제2 초기화 신호가 인가될 수 있다. 상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 제1 방향으로 서로 인접하여 배치될 수 있다.

[0015] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기발광 표시 장치는 기판, 상기 기판 상에 배치되고, 적어도 두개 이상의 화소에 대응하여 서로 연결된 액티브 패턴을 포함하는 액티브 층, 상기 액티브 패턴이 배치된 상기 기판 상에 배치되는 제1 게이트 절연층, 상기 제1 게이트 절연층 상에 배치되는 제1 게이트 층, 상기 제1 게이트 층이 배치된 상기 제1 게이트 절연층 상에 배치되는 제2 게이트 절연층, 상기 제2 게이트 절연층 상에 배치되는 제2 게이트 층, 상기 제2 게이트 층이 배치된 상기 제2 게이트 절연층 상에 배치되는 층간 절연층, 및 상기 층간 절연층 상에 배치되는 데이터 층을 포함한다.

[0016] 본 발명의 일 실시예에 있어서, 상기 제1 게이트 층은 제1 초기화 신호 또는 제2 초기화 신호가 인가되는 초기화 배선, 스캔 신호가 인가되는 스캔 배선 및 발광 제어 신호가 인가되는 발광 제어 배선을 포함할 수 있다.

[0017] 본 발명의 일 실시예에 있어서, 상기 제2 게이트 층은 제1 초기화 전원이 인가되는 제1 초기화 전원 배선 및 제2 초기화 전원이 인가되는 제2 초기화 전원 배선을 포함할 수 있다.

[0018] 본 발명의 일 실시예에 있어서, 상기 데이터 층은 데이터 신호가 인가되는 데이터 라인 및 제1 전원이 인가되는 제1 전원 배선을 포함할 수 있다.

[0019] 본 발명의 일 실시예에 있어서, 상기 제2 초기화 신호에 응답하여 상기 제2 초기화 전압을 유기발광 다이오드의 애노드 전극에 인가하는 제1 및 제2 유기발광 다이오드 초기화 트랜지스터를 더 포함할 수 있다.

[0020] 본 발명의 일 실시예에 있어서, 상기 유기발광 표시 장치는 상기 제1 전원 배선 및 상기 유기발광 다이오드의 애노드 전극에 전기적으로 연결되고, 상기 데이터 신호에 상응하는 구동 전류를 상기 유기발광 다이오드에 인가하는 제1 트랜지스터, 상기 제1 트랜지스터의 게이트 전극과 전기적으로 연결된 구동 커패시터, 및 상기 제1 초기화 신호에 응답하여 상기 제1 초기화 전압을 상기 구동 커패시터 및 상기 제1 트랜지스터의 상기 게이트 전극에 인가하는 초기화 트랜지스터를 더 포함할 수 있다.

[0021] 본 발명의 일 실시예에 있어서, 상기 데이터 층은 연결 전극을 더 포함할 수 있다. 상기 연결 전극은 상기 제2 초기화 전원 배선 및 상기 제1 및 제2 유기발광 다이오드 초기화 트랜지스터에 연결될 수 있다.

[0022] 본 발명의 일 실시예에 있어서, 상기 제1 유기발광 다이오드 초기화 트랜지스터와 상기 제2 유기발광 다이오드 초기화 트랜지스터는 상기 초기화 배선과 중첩할 수 있다.

[0023] 본 발명의 일 실시예에 있어서, 상기 복수의 화소들은 제1 방향 및 상기 제1 방향과 교차하는 제2 방향으로 매트릭스 형태로 배열될 수 있다. 상기 액티브 패턴은 상기 제1 방향으로 복수의 화소들에 대응하여 서로 연결되나, 상기 제2 방향으로는 복수의 화소들에 대해 서로 단절된 될 수 있다.

[0024] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기발광 표시 장치는 유기발광 다이오드, 및 유기발광 다이오드 초기화 신호에 응답하여, 상기 유기발광 다이오드의 애노드 전극에 유기발광 다이오드 초기화 전압을 인가하는 시키는 제1 및 제2 유기발광 다이오드 초기화 트랜지스터들을 포함한다. 상기 제1 초기화 트랜지스터의 제1 전극 및 제2 전극은 상기 제2 초기화 트랜지스터의 제1 전극 및 제2 전극과 각각 연결되고, 상기 제1 초기화 트랜지스터의 게이트 전극은 상기 제2 초기화 트랜지스터의 게이트 전극과 연결된다.

발명의 효과

[0025] 본 발명의 실시예들에 따르면, 유기발광 표시 장치는 복수의 화소에 대응하여 배치되고, 제1 방향으로 서로 연결되는 액티브 패턴, 제1 초기화 전압이 인가되는 제1 초기화 전원 배선, 상기 제1 초기화 전압과 다른 전압 레벨을 갖고 제2 초기화 전압이 인가되는 제2 초기화 전원 배선, 유기발광 다이오드, 및 상기 유기발광 다이오드의 애노드 전극에 상기 제2 초기화 전압을 인가하는 유기발광 다이오드 초기화 트랜지스터를 포함한다.

[0026] 상기 액티브 층의 액티브 패턴들이 복수의 화소들에 대응하여 연결되므로, 제조 공정 또는 사용 등의 과정에서 정전기가 유입되더라도, 상기 정전기가 분산되어, 상기 액티브 패턴의 특성 변화 정도 또는 상기 액티브 패턴의 손상이 줄어들고, 상기 제1 내지 제7b 트랜지스터들의 산포가 줄어들 수 있다. 이에 따라 상기 유기발광 표시 장치의 표시 품질이 향상될 수 있다.

[0027] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0028] 도 1은 본 발명의 실시예들에 따른 유기발광 표시 장치를 나타내는 블록도이다.

도 2는 도 1의 유기발광 표시 장치에 포함된 화소의 일 예를 나타내는 회로도이다.

도 3은 도 1 및 2의 유기발광 표시 장치의 화소의 레이아웃을 나타낸 평면도이다.

도 4a 내지 4d는 도 3의 유기발광 표시 장치의 액티브 층, 제1 게이트 층 및 제2 게이트 층, 데이터 층을 각각 나타낸 평면도이다.

도 5는 도 3의 유기발광 표시 장치의 단면도이다.

도 6은 본 발명의 실시예들에 따른 전자 기기를 나타내는 블록도이다.

도 7a는 도 6의 전자 기기가 텔레비전으로 구현된 일 예를 나타내는 도면이다.

도 7b는 도 6의 전자 기기가 스마트폰으로 구현된 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.

[0030] 도 1은 본 발명의 실시예들에 따른 유기발광 표시 장치를 나타내는 블록도이다.

[0031] 도 1을 참조하면, 상기 유기발광 표시 장치(1000)는 표시 패널(100), 스캔 구동부(200), 데이터 구동부(300), 발광 제어 구동부(400), 전원 공급부(500), 및 제어부(600)를 포함할 수 있다.

[0032] 상기 표시 패널(100)은 복수의 화소(PX)들을 포함할 수 있다. 예를 들어, 상기 표시 패널(100)은 스캔 라인들(SL1 내지 SLn) 및 데이터 라인들(DL1 내지 DLm)의 교차부마다 위치되는 n*m 개의 상기 화소(PX)들을 포함할 수 있다.

[0033] 상기 스캔 구동부(200)는 제1 제어 신호(CTL1)에 기초하여 상기 스캔 라인들(SL1 내지 SLn)을 통해 상기 화소

(PX)들에 스캔 신호를 제공할 수 있다.

[0034] 상기 데이터 구동부(300)는 제2 제어 신호(CTL2)에 기초하여 데이터 라인들(DL1 내지 DLm)을 통해 상기 화소(PX)들에 데이터 신호를 제공할 수 있다.

[0035] 상기 발광 제어 구동부(400)는 제3 제어 신호(CTL3)에 기초하여 발광 제어 라인들(EM1 내지 EMn)을 통해 상기 화소(PX)들에 발광 제어 신호를 제공할 수 있다.

[0036] 상기 전원 공급부(500)는 상기 화소(PX)들에 제1 전원(ELVDD), 제2 전원(ELVSS), 제1 초기화 전원(VINT1), 제2 초기화 전원(VINT2)과 같은 구동 전원을 제공할 수 있다. 상기 전원 공급부(500)는 상기 화소(PX)들의 제1 전원 단자에 상기 제1 전원(ELVDD)을 공급하고, 상기 화소(PX)들의 제2 전원 단자에 상기 제1 전원의 전압 레벨보다 낮은 전압 레벨을 갖는 제2 전원(ELVSS)을 공급할 수 있다. 여기서, 상기 화소(PX)들의 제2 전원 단자는 유기발광 다이오드의 캐소드 전극에 연결될 수 있다. 상기 제1 초기화 전원(VINT1) 및 상기 제2 초기화 전원(VINT2)은 상기 제1 전원(ELVDD)과 상기 제2 전원(ELVSS) 사이의 전압 레벨을 가질 수 있으며, 상기 제1 초기화 전원(VNT1)의 전압 레벨은 상기 제2 초기화 전원(VINT2)의 전압 레벨 보다 높을 수 있다.

[0037] 상기 제어부(600)는 상기 스캔 구동부(200), 상기 데이터 구동부(300), 상기 발광 제어 구동부(400), 및 상기 전원 공급부(500)를 제어할 수 있다. 상기 제어부(600)는 상기 스캔 구동부(200)를 제어하기 위해, 상기 스캔 구동부(200)에 상기 제1 제어 신호(CLT1)를 제공할 수 있다. 상기 제어부(600)는 상기 데이터 구동부(300)를 제어하기 위해 상기 데이터 구동부(300)에 상기 제2 제어 신호(CLT2)를 제공할 수 있다. 상기 제어부(600)는 상기 발광 제어 구동부(400)를 제어하기 위해 상기 발광 제어 구동부(400)에 상기 제3 제어 신호(CLT3)를 제공할 수 있다. 상기 제어부(600)는 상기 전원 공급부(500)를 제어 하기 위해, 상기 전원 공급부(500)에 상기 제4 제어 신호(CTL4)를 제공할 수 있다.

[0038] 도 2는 도 1의 유기발광 표시 장치에 포함된 화소의 일 예를 나타내는 회로도이다.

[0039] 도 2를 참조하면, 상기 화소(PX)는 복수의 트랜지스터들(T1, T2, T3, T4, T5, T6, T7a 및 T7b) 및 구동 커패시터(C)를 포함할 수 있다. 예를 들어, 상기 화소(PX)는 제1 전원(ELVDD) 및 유기발광 다이오드(OLED)의 애노드 전극에 전기적으로 연결되고, 데이터 신호(Vdata)에 상응하는 구동 전류를 상기 유기발광 다이오드(OLED)에 인가하는 제1 트랜지스터(T1), 상기 제1 트랜지스터(T1)의 제1 전극 및 데이터 라인에 연결된 제2 트랜지스터(T2), 상기 제1 트랜지스터(T1)의 게이트 전극 및 제2 전극에 연결된 제3 트랜지스터(T3), 제1 초기화 전압(VINT1) 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극에 연결된 제4 트랜지스터(T4), 상기 제1 전원(ELVDD) 및 상기 제1 트랜지스터(T1)의 상기 제1 전극에 연결된 제5 트랜지스터(T5), 상기 제1 트랜지스터(T1)의 상기 제2 전극 및 유기발광 다이오드(OLED)의 애노드 전극에 연결된 제6 트랜지스터(T6), 및 제2 초기화 전압(VINT2) 및 상기 유기발광 다이오드(OLED)의 상기 애노드 전극에 연결된 제7a 및 제7b 트랜지스터들(T7a, T7b)를 포함할 수 있다.

[0040] 구체적으로, 상기 제4 트랜지스터(T4)는 상기 구동 커패시터(C) 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극의 전압을 상기 제1 초기화 전압(VINT1)으로 리셋하기 위해 제1 초기화 신호(GI)에 응답하여 상기 제1 초기화 전압(VINT1)을 상기 구동 커패시터(C) 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극에 인가할 수 있다. 즉, 상기 제4 트랜지스터(T4)는 초기화 트랜지스터일 수 있다.

[0041] 상기 제7a 및 7b 트랜지스터들(T7a, T7b)는 상기 유기발광 다이오드(OLED)의 상기 애노드 전극의 전압을 상기 제2 초기화 전압(VINT2)으로 리셋시키기 위해 제2 초기화 신호(GB)에 응답하여 상기 제2 초기화 전압(VINT2)을 상기 유기발광 다이오드(OLED)의 상기 애노드 전극에 인가할 수 있다. 즉 상기 제7a 및 7b 트랜지스터들(T7a, T7b)은 제1 및 제2 유기발광 다이오드 초기화 트랜지스터들일 수 있다.

[0042] 여기서 상기 제7a 및 7b 트랜지스터들(T7a, T7b)은 서로 병렬로 연결될 수 있다. 즉, 상기 제7a 트랜지스터(T7a)의 게이트 전극과 상기 제7a 트랜지스터(T7a)의 게이트 전극이 서로 연결되고, 상기 제7a 트랜지스터(T7a)의 제1 전극과 상기 제7b 트랜지스터(T7b)의 제1 전극이 서로 연결되고, 상기 제7a 트랜지스터(T7a)의 제2 전극과 상기 제7b 트랜지스터(T7b)의 제2 전극이 서로 연결될 수 있다.

[0043] 상기 제2 트랜지스터(T2)는 스캔 신호(GW)에 응답하여 데이터 신호(Vdata)를 상기 제1 트랜지스터(T1)로 인가할 수 있다.

[0044] 상기 제3 트랜지스터(T3)는 상기 스캔 신호(GW)에 응답하여 상기 제1 트랜지스터(T1)를 다이오드 연결시킴으로써 상기 제1 트랜지스터(T1)의 문턱 전압을 보상할 수 있다. 상기 제2 트랜지스터(T2)와 상기 제3 트랜지스터

(T3)는 각각 게이트 전극에 동일한 상기 스캔 신호(GW)를 인가 받아 동작하므로 상기 제1 트랜지스터(T1)의 문턱 전압이 보상되는 기간 동안 상기 데이터 신호(Vdata)가 인가될 수 있다.

[0045] 상기 제1 트랜지스터(T1)는 상기 데이터 신호(Vdata)에 상응하는 구동 전류를 상기 유기발광 다이오드(OLED)에 인가할 수 있다.

[0046] 상기 제6 트랜지스터(T6)는 상기 제1 트랜지스터(T1)의 상기 제2 전극과 상기 유기발광 다이오드(OLED)의 상기 애노드 전극 사이에 위치하여 발광 제어 신호(EM)에 응답하여 스위치 역할을 수행할 수 있다.

[0047] 비록, 도 2에서는 상기 화소(PX)가 상기 제1 내지 제7b 트랜지스터들(T1 내지 T7b) 및 구동 커패시터(C)를 포함하는 것으로 설명하였으나, 상기 화소(PX)는 다양한 구조를 가질 수 있다.

[0048] 도 3은 도 1 및 2의 유기발광 표시 장치의 화소의 레이아웃을 나타낸 평면도이다. 도 4a 내지 4d는 도 3의 유기발광 표시 장치의 액티브 층, 제1 게이트 층 및 제2 게이트 층, 데이터 층을 각각 나타낸 평면도이다. 도 5는 도 3의 유기발광 표시 장치의 단면도이다.

[0049] 도 3, 4a, 4b, 4c, 4d 및 5를 참조하면, 상기 유기발광 표시 장치는 기판(100), 버퍼층(110), 액티브 층, 제1 게이트 절연층(120), 제1 게이트 층, 제2 게이트 절연층(130), 제2 게이트 층, 층간 절연층(140), 데이터 층, 비아층(150), 발광 구조물(160), 화소 정의막(PDL) 및 박막 봉지층(190)을 포함할 수 있다.

[0050] 상기 기판(100)은 투명한 또는 불투명한 재료로 구성될 수 있다. 예를 들면, 상기 기판(100)은 석영 기판, 합성 석영(synthetic quartz) 기판, 불화칼슘 기판, 불소가 도핑된 석영(F-doped quartz) 기판, 소다라임(sodalime) 유리 기판, 무알칼리(non-alkali) 유리 기판 등을 포함할 수 있다. 선택적으로, 상기 기판(100)은 연성을 갖는 투명 수지 기판으로 이루어질 수도 있다. 상기 기판(100)으로 이용될 수 있는 투명 수지 기판의 예로는 폴리이미드 기판을 들 수 있다.

[0051] 상기 버퍼층(110)은 상기 기판(100) 상에 전체적으로 배치될 수 있다. 상기 버퍼층(110)은 상기 기판(100)으로부터 금속 원자들이나 불순물들이 상기 액티브 층으로 확산되는 현상을 방지할 수 있으며, 상기 액티브 층을 형성하기 위한 결정화 공정 동안 열의 전달 속도를 조절하여 실질적으로 균일한 상기 액티브 층을 수득하게 할 수 있다.

[0052] 상기 액티브 층은 상기 버퍼층(110) 상에 배치될 수 있다. 상기 액티브 층은 액티브 패턴들을 포함할 수 있다. 각각의 액티브 패턴들은 제1 방향(D1)을 따라 복수의 화소들에 대응하여 배치되고, 상기 제1 방향(D1)으로 물리적으로 연결된 하나의 배선을 이룰 수 있다. 상기 액티브 패턴들은 상기 제1 방향(D1)과 교차하는 제2 방향(D2)으로는 서로 단절될 수 있다.

[0053] 상기 액티브 패턴은 비정질 실리콘을 포함하거나, 다결정 실리콘을 포함할 수 있다. 다른 실시예로, 상기 액티브 패턴은 인듐(In), 갈륨(Ga), 스태늄(Sn), 지르코늄(Zr), 바나듐(V), 하프늄(Hf), 카드뮴(Cd), 게르마늄(Ge), 크롬(Cr), 티타늄(Ti) 및 아연(Zn)을 포함하는 군에서 선택된 적어도 하나 이상의 물질의 산화물을 포함할 수 있다. 상기 액티브 패턴은 제 1, 2, 3, 4, 5, 6, 7a 및 7b 트랜지스터들(T1, T2, T3, T4, T5, T6, T7a, T7b) 각각의 드레인 영역, 소스 영역 및 이들 사이의 채널 영역을 포함할 수 있다. 예를 들면, 상기 액티브 패턴(ACT)은 상기 제6 트랜지스터(T6)의 불순물이 도핑(doping)된 드레인 영역(D)과 소스 영역(S) 및 상기 드레인 영역(D)과 상기 소스 영역(S) 사이의 채널 영역(C)을 포함할 수 있다. (도 5 참조)

[0054] 상기 제1 게이트 절연층(120)은 상기 액티브 층이 배치된 상기 버퍼층(110) 상에 배치될 수 있다. 상기 제1 게이트 절연층(120)은 상기 버퍼층(110) 상에서 상기 액티브 층을 덮으며, 상기 액티브 층의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수 있다. 상기 제1 게이트 절연층(120)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다.

[0055] 상기 제1 게이트 절연층(120) 상에 상기 제1 게이트 층이 배치될 수 있다. 상기 제1 게이트 층은 상기 제1 트랜지스터(T1)의 제1 게이트 전극(GE1), 초기화 배선(GI/GB), 스캔 배선(GW) 및 발광 제어 배선(EM)을 포함할 수 있다. 상기 제1 게이트 층은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다.

[0056] 상기 초기화 배선(GI/GB)은 상기 제1 방향(D1)으로 연장될 수 있다. 상기 초기화 배선(GI/GB)에는 제1 초기화 신호(GI) 또는 제2 초기화 신호(GB)가 인가될 수 있다.

[0057] 상기 스캔 배선(GW)은 상기 제1 방향(D1)으로 연장될 수 있다. 상기 스캔 배선(GW)은 상기 초기화 배선(GI/GB)

과 상기 발광 제어 배선(EM) 사이에 배치될 수 있다. 상기 스캔 배선(GW)에는 스캔 신호(GW)가 인가될 수 있다.

[0058] 상기 발광 제어 배선(EM)은 상기 제1 방향(D1)으로 연장될 수 있다. 상기 발광 제어 배선(EM)에는 발광 제어 신호(EM)이 인가될 수 있다.

[0059] 상기 제2 게이트 절연층(130)이 상기 제1 게이트 층이 배치된 상기 제1 게이트 절연층(120) 상에 배치될 수 있다. 상기 제2 게이트 절연층(130)은 상기 제1 게이트 절연층(120) 상에서 상기 제1 게이트 층을 덮으며, 상기 제1 게이트 층의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수 있다. 상기 제2 게이트 절연층(130)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다.

[0060] 상기 제2 게이트 층이 상기 제2 게이트 절연층(130) 상에 배치될 수 있다. 상기 제2 게이트 층은 제1 초기화 전원 배선(VINT1), 제2 초기화 전원 배선(VINT2) 및 스토리지 전극(CSTE)을 포함할 수 있다. 상기 제2 게이트 층은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다.

[0061] 상기 제1 초기화 전원 배선(VINT1)은 상기 제1 방향(D1)으로 연장될 수 있다. 상기 제1 초기화 전원 배선(VINT1)에는 제1 초기화 전원(VINT1)이 인가될 수 있다.

[0062] 상기 제2 초기화 전원 배선(VINT2)은 상기 제1 방향(D1)으로 연장될 수 있다. 상기 제2 초기화 전원 배선(VINT2)에는 제2 초기화 전원(VINT2)이 인가될 수 있다.

[0063] 상기 스토리지 전극(CSTE)은 상기 제1 게이트 전극(GE1)과 중첩하여 배치되어, 상기 제1 게이트 전극(CE1)과 구동 캐퍼시터(C)를 형성할 수 있다.

[0064] 상기 층간 절연층(140)이 상기 제2 게이트 층이 배치된 상기 제2 게이트 절연층(130) 상에 배치될 수 있다. 예를 들면, 상기 층간 절연층(140)은 상기 제2 게이트 절연층(130) 상에서 상기 제2 게이트 층을 충분히 덮을 수 있으며, 상기 제2 게이트 층의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수 있다. 이와는 달리, 상기 층간 절연층(140)은 상기 제2 게이트 절연층(130) 상에서 상기 제2 게이트 층을 덮으며, 상기 제2 게이트 패턴의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수도 있다. 상기 층간 절연층(140)은 유기 또는 무기 절연 물질을 사용하여 형성할 수 있다. 상기 층간 절연층(140)은 복수의 층으로 형성될 수 있다.

[0065] 상기 데이터 층이 상기 층간 절연층(140) 상에 배치될 수 있다. 상기 데이터 층은 데이터 라인(Vdata), 제1 전원 배선(ELVDD), 제1 연결 전극(CE1), 제2 연결 전극(CE2), 제3 연결 전극(CE3) 및 비아 콘택 전극(VC)을 포함할 수 있다.

[0066] 상기 데이터 라인(Vdata)은 상기 제2 방향(D2)으로 연장될 수 있다. 상기 데이터 라인(Vdata)에는 데이터 신호(Vdata)가 인가될 수 있다. 상기 데이터 라인(Vdata)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀들을 통해 상기 액티브 층과 전기적으로 연결될 수 있다.

[0067] 상기 제1 전원 배선(ELVDD)은 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제1 전원 배선(ELVDD)에는 제1 전원(ELVDD)가 인가될 수 있다. 상기 제1 전원 배선(ELVDD)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀들을 통해 상기 액티브 층 및 상기 제2 게이트 층과 전기적으로 연결될 수 있다.

[0068] 상기 제1 연결 전극(CE1)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀들을 통해 상기 액티브 층 및 상기 제2 게이트 층과 전기적으로 연결될 수 있다. 즉, 상기 제1 연결 전극(CE1)은 상기 제1 초기화 전원 배선(VINT1) 및 상기 제4 트랜지스터(T4)에 연결될 수 있다.

[0069] 상기 제2 연결 전극(CE2)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀들을 통해 상기 액티브 층 및 상기 제2 게이트 층과 전기적으로 연결될 수 있다. 즉, 상기 제2 연결 전극(CE2)은 상기 제2 초기화 전원 배선(VINT2) 및 상기 제7a 및 제 7b 트랜지스터(T7a, T7b)에 연결될 수 있다.

[0070] 상기 제3 연결 전극(CE3)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀들을 통해 상기 액티브 층 및 상기 제1 게이트 층과 전기적으로 연결될 수 있다. 즉, 상기 제2 연결 전극(CE2)은 상기 제2 초기화 전원 배선(VINT2) 및 상기 제7a 및 제 7b 트랜지스터(T7a, T7b)에 연결될 수 있다.

[0071] 상기 비아 콘택 전극(VC)은 상기 층간 절연층(140), 상기 제2 게이트 절연층(130) 및 상기 제1 게이트 절연층(120)을 통해 형성되는 콘택홀을 통해 상기 액티브 층과 전기적으로 연결될 수 있다. 즉, 상기 비아 콘택 전극(VC)은 상기 제6 트랜지스터(T6)에 연결될 수 있다.

[0072] 상기 데이터 층이 배치된 상기 층간 절연층(140) 상에 비아층(150)이 배치될 수 있다. 상기 비아층(150)은 단층 구조로 형성될 수 있지만, 적어도 2이상의 절연막들을 포함하는 다층 구조로 형성될 수도 있다. 상기 비아층(150)은 포토레지스트, 아크릴계 수지, 폴리이미드계 수지, 폴리아미드계 수지, 실록산계(siloxane-based) 수지 등의 유기 물질을 사용하여 형성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 비아층(150)은 실리콘 화합물, 금속, 금속 산화물 등의 무기 물질을 사용하여 형성될 수도 있다.

[0073] 상기 발광 구조물(160)은 제1 전극(161), 발광층(162) 및 제2 전극(163)을 포함할 수 있다.

[0074] 상기 제1 전극(161)은 상기 비아층(150) 상에 배치될 수 있다. 상기 제1 전극(161)은 유기발광 다이오드(OLED)의 애노드 전극일 수 있다. 상기 표시 장치의 발광 방식에 따라, 상기 제1 전극(161)은 반사성을 갖는 물질 또는 투광성을 갖는 물질을 사용하여 형성될 수 있다. 예를 들면, 상기 제1 전극(161)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 몰리브데늄, 몰리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테늄 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제1 전극(161)은 금속막, 합금막, 금속 질화물막, 도전성 금속 산화물막 및/또는 투명 도전성 물질막을 포함하는 단층 구조 또는 다층 구조로 형성될 수 있다.

[0075] 상기 화소 정의막(PDL)은 상기 제1 전극(161)이 배치된 상기 비아층(150) 상에 배치될 수 있다. 상기 화소 정의막(PDL)은 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(PDL)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다. 예시적인 실시예들에 따르면, 상기 화소 정의막(PDL)을 식각하여 상기 제1 전극(161)을 부분적으로 노출시키는 개구(opening)를 형성할 수 있다. 이러한 상기 화소 정의막(PDL)의 개구에 의해 상기 표시 장치의 발광 영역과 비발광 영역이 정의될 수 있다. 예를 들면, 상기 화소 정의막(PDL)의 개구가 위치하는 부분이 상기 발광 영역에 해당될 수 있으며, 상기 비발광 영역은 상기 화소 정의막(PDL)의 개구에 인접하는 부분에 해당될 수 있다.

[0076] 상기 발광층(162)은 상기 화소 정의막(PDL)의 개구를 통해 노출되는 상기 제1 전극(161)상에 배치될 수 있다. 또한, 상기 발광층(162)은 상기 화소 정의막(PDL)의 상기 개구의 측벽 상으로 연장될 수 있다. 예시적인 실시예들에 있어서, 상기 발광층(162)은 유기 발광층(EL), 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL), 전자 주입층(EIL) 등을 포함하는 다층 구조를 가질 수 있다. 다른 실시예에서, 상기 유기 발광층을 제외하고, 상기 정공 주입층, 상기 정공 수송층, 상기 전자 수송층 및 상기 전자 주입층 등은 복수의 화소들에 대응되도록 공통적으로 형성될 수 있다. 상기 발광층(162)의 유기 발광층은 상기 표시 장치의 각 화소에 따라 적색광, 녹색광, 청색광 등과 같은 서로 상이한 색광들을 발생시킬 수 있는 발광 물질들을 사용하여 형성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 발광층(182)의 유기 발광층은 적색광, 녹색광, 청색광 등의 상이한 색광들을 구현할 수 있는 복수의 발광 물질들이 적층되어 백색광을 발광하는 구조를 가질 수도 있다. 이때, 상기 발광 구조물들은 복수의 화소들에 대응되도록 공통적으로 형성되고, 상기 컬러 필터층에 의해 각각의 화소들이 구분될 수 있다.

[0077] 상기 제2 전극(163)은 상기 화소 정의막(PDL) 및 상기 발광층(162) 상에 배치될 수 있다. 상기 제2 전극(163)은 유기발광 다이오드의 캐소드 전극일 수 있다. 상기 표시 장치의 발광 방식에 따라, 상기 제2 전극(163)은 투광성을 갖는 물질 또는 반사성을 갖는 물질을 포함할 수 있다. 예를 들면, 상기 제2 전극(163)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 몰리브데늄, 몰리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테늄 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제2 전극(163)도 금속막, 합금막, 금속 질화물막, 도전성 금속 산화물막 및/또는 투명 도전성 물질막을 포함하는 단층 구조 또는 다층 구조로 형성될 수 있다.

[0078] 상기 박막 봉지층(190)이 상기 제2 전극(163) 상에 배치될 수 있다. 상기 박막 봉지층(190)은 외부의 습기 및 산소의 침투를 방지할 수 있다. 상기 박막 봉지층(190)은 제1 무기층, 유기층 및 제2 무기층을 포함할 수 있다.

상기 제1 무기층, 상기 유기층 및 상기 제2 무기층은 상기 제2 전극(163) 상에 순차적으로 적층될 수 있다.

[0079] 여기서 상기 박막 봉지층(190)은 서로 교번적으로 적층되는 적어도 하나의 유기층과 적어도 하나의 무기층을 구비할 수 있다. 적어도 하나의 유기층과 적어도 하나의 무기층은 서로 교번적으로 적층될 수 있다. 본 실시예에서는 상기 박막 봉지층(190)은 제1 및 제2 무기층과 이들 사이의 한개의 유기층을 포함하는 것을 설명되었으나, 이에 제한되지 않는다.

[0080] 여기서, 상기 복수의 화소들은 상기 제1 방향(D1) 및 상기 제1 방향(D1)과 교차하는 제2 방향(D2)으로 매트릭스 형태로 배열될 수 있다. 상기 제7a 트랜지스터(T7a)와 상기 제2 유기발광 다이오드 초기화 트랜지스터(T7b)는 상기 제1 방향(D1)으로 서로 인접하여 배치될 수 있다. 또한 상기 제7a 트랜지스터(T7a)와 상기 제2 유기발광 다이오드 초기화 트랜지스터(T7b)는 상기 제2 방향(D2)으로 인접하는 화소의 제4 트랜지스터와 상기 제1 방향(D1)으로 인접하여 배치될 수 있다.

[0081] 본 실시예에 따르면, 상기 액티브 층의 액티브 패턴들이 복수의 화소들에 대응하여 연결되므로, 제조 공정 또는 사용 등의 과정에서 정전기가 유입되더라도, 상기 정전기가 분산되어, 상기 액티브 패턴의 특성 변화 정도 또는 상기 액티브 패턴의 손상이 줄어들고, 상기 제1 내지 제7b 트랜지스터들의 산포가 줄어들 수 있다. 이에 따라 상기 유기발광 표시 장치의 표시 품질이 향상될 수 있다.

[0082] 도 5은 본 발명의 실시예들에 따른 전자 기기를 나타내는 블록도이고, 도 6a는 도 5의 전자 기기가 텔레비전으로 구현된 일 예를 나타내는 도면이며, 도 6b는 도 5의 전자 기기가 스마트폰으로 구현된 일 예를 나타내는 도면이다.

[0083] 도 10 내지 도 11b를 참조하면, 전자 기기(500)는 프로세서(510), 메모리 장치(520), 스토리지 장치(530), 입출력 장치(540), 파워 서플라이(550) 및 유기발광 표시 장치(560)를 포함할 수 있다. 이 때, 상기 유기발광 표시 장치(560)는 도 1의 유기발광 표시 장치에 상응할 수 있다. 상기 전자 기기(500)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 일 실시예에서, 도 11a에 도시된 바와 같이, 상기 전자 기기(500)는 텔레비전으로 구현될 수 있다. 다른 실시예에서, 도 11b에 도시된 바와 같이, 상기 전자 기기(500)는 스마트폰으로 구현될 수 있다. 다만, 이것은 예시적인 것으로서 상기 전자 기기(500)는 그에 한정되지 않는다. 예를 들어, 상기 전자 기기(500)는 휴대폰, 비디오폰, 스마트패드(smart pad), 스마트 워치(smart watch), 태블릿(tablet) PC, 차량용 네비게이션, 컴퓨터 모니터, 노트북, 헤드 마운트 디스플레이(head mounted display; HMD) 등으로 구현될 수도 있다.

[0084] 상기 프로세서(510)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 상기 프로세서(510)는 마이크로프로세서(micro processor), 중앙 처리 유닛(Central Processing Unit; CPU), 어플리케이션 프로세서(Application Processor; AP) 등일 수 있다. 상기 프로세서(510)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통해 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 상기 프로세서(510)는 주변 구성 요소 상호 연결(Peripheral Component Interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다. 상기 메모리 장치(520)는 상기 전자 기기(500)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 상기 메모리 장치(520)는 이피롬(Erasable Programmable Read-Only Memory; EPROM) 장치, 이이피롬(Electrically Erasable Programmable Read-Only Memory; EEPROM) 장치, 플래시 메모리 장치(flash memory device), 피램(Phase Change Random Access Memory; PRAM) 장치, 알램(Resistance Random Access Memory; RRAM) 장치, 엔에프지엠(Nano Floating Gate Memory; NFGM) 장치, 폴리머램(Polymer Random Access Memory; PoRAM) 장치, 엠램(Magnetic Random Access Memory; MRAM), 에프램(Ferroelectric Random Access Memory; FRAM) 장치 등과 같은 비휘발성 메모리 장치 및/또는 디램(Dynamic Random Access Memory; DRAM) 장치, 에스램(Static Random Access Memory; SRAM) 장치, 모바일 DRAM 장치 등과 같은 휘발성 메모리 장치를 포함할 수 있다. 상기 스토리지 장치(530)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다. 상기 입출력 장치(540)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 상기 파워 서플라이(550)는 상기 전자 기기(500)의 동작에 필요한 파워를 공급할 수 있다.

[0085] 상기 유기발광 표시 장치(560)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 상기 유기발광 표시 장치(560)는 상기 입출력 장치(540)에 포함될 수도 있다. 상술한 바와 같이, 상기 유기발광 표시 장치(560)는 복수의 화소에 대응하여 배치되고, 제1 방향으로 서로 연결되는 액티브 패턴, 제1 초기화 전압이 인가되는 제1 초기화 전원 배선, 상기 제1 초기화 전압과 다른 전압 레벨을 갖고 제2

초기화 전압이 인가되는 제2 초기화 전원 배선, 유기발광 다이오드, 및 상기 유기발광 다이오드의 애노드 전극에 상기 제2 초기화 전압을 인가하는 유기발광 다이오드 초기화 트랜지스터를 포함한다.

[0086] 다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

산업상 이용가능성

[0087] 본 발명은 유기발광 표시 장치 및 이를 포함하는 다양한 전자 기기들에 적용될 수 있다. 예를 들어, 본 발명은 휴대폰, 스마트폰, 비디오폰, 스마트패드, 스마트 워치, 태블릿 PC, 차량용 네비게이션, 텔레비전, 컴퓨터 모니터, 노트북, 헤드 마운트 디스플레이 등에 적용될 수 있다.

[0088] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0089] 100: 기판 110: 버퍼층

120: 제1 게이트 절연층 130: 제2 게이트 절연층

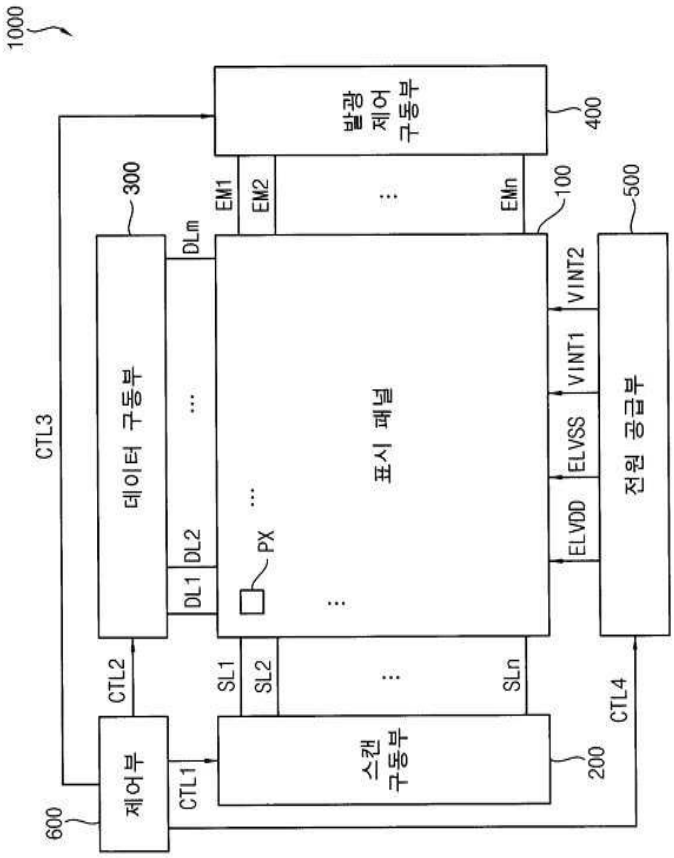
140: 층간 절연층 150: 비아층

160: 발광 구조물 190: 박막 봉지층

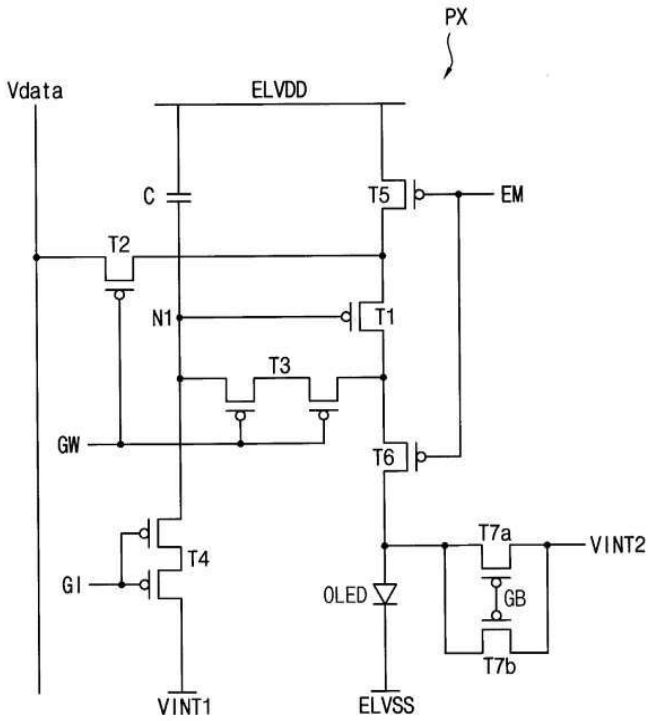
T1 내지 T7b: 제1 내지 7b 트랜지스터

도면

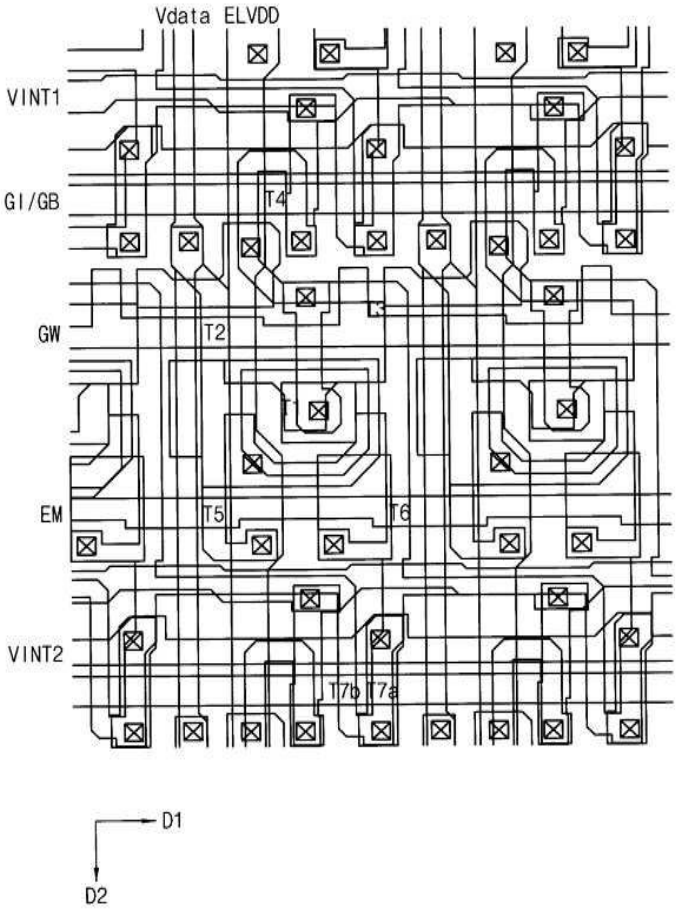
도면1



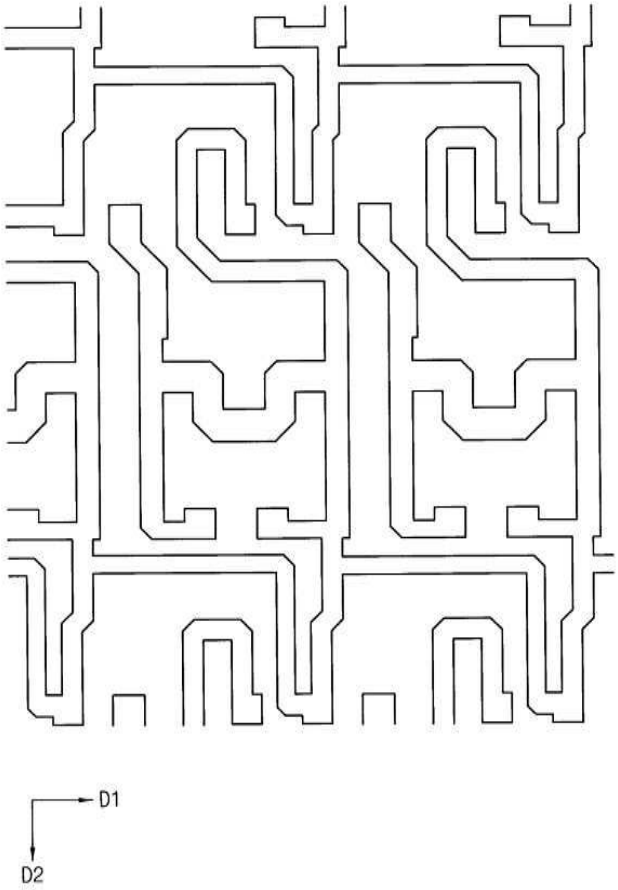
도면2


PX
Vdata
ELVDD
C
T5
EM
T2
N1
T1
T3
GW
T6
T7a
VINT2
T4
GI
OLED
GB
T7b
VINT1
ELVSS

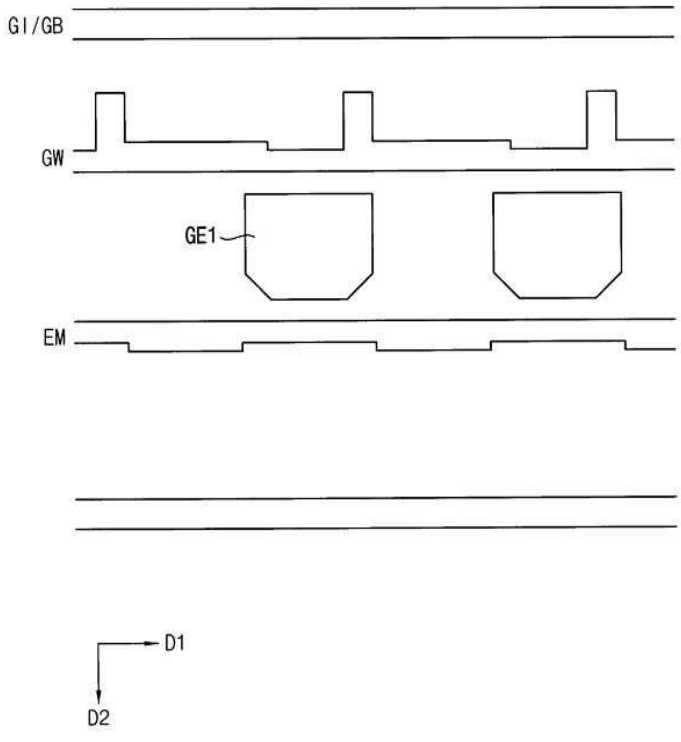
도면3



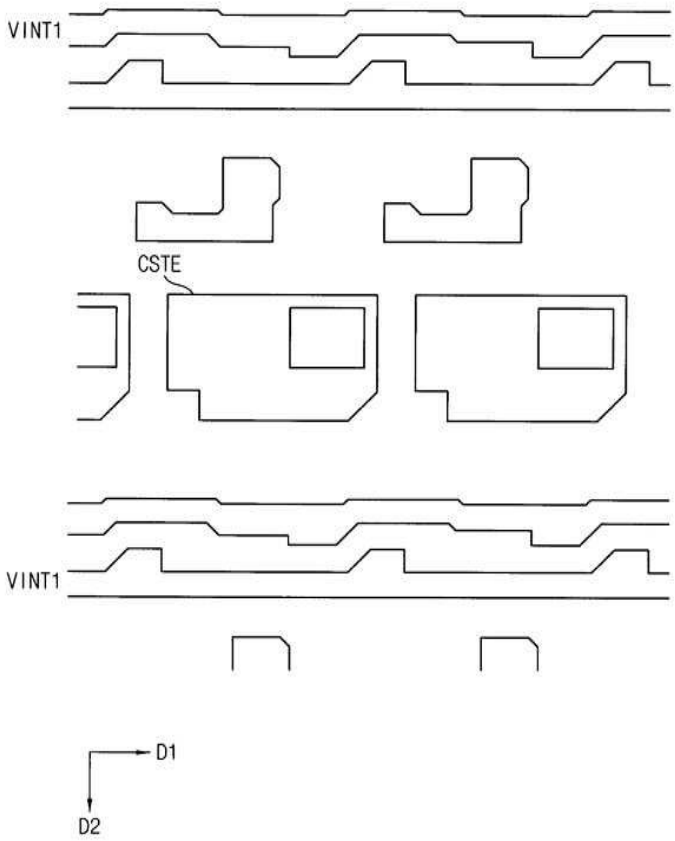
도면4a



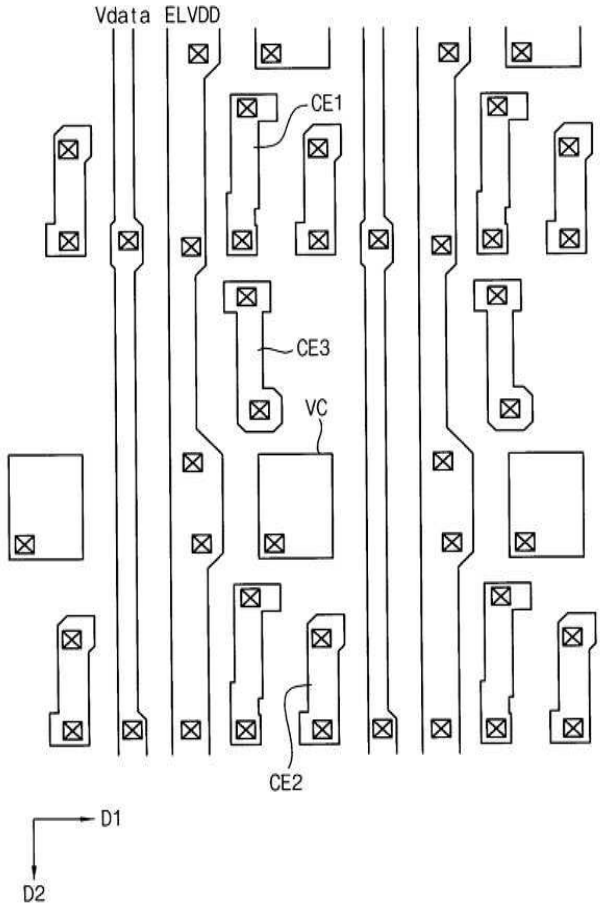
도면4b



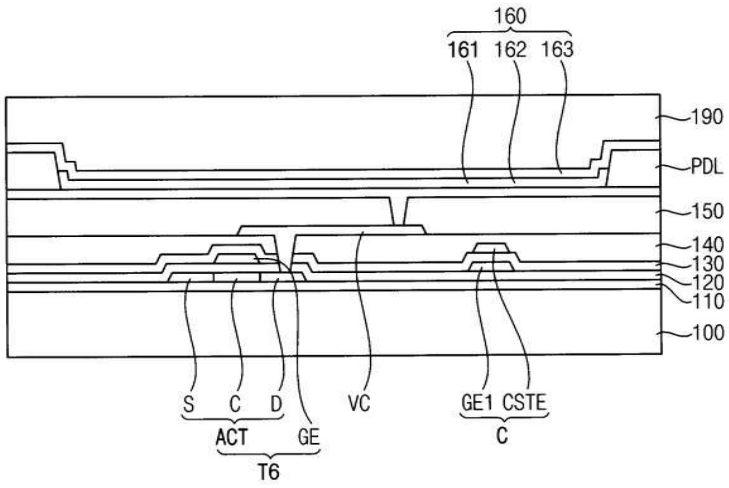
도면4c



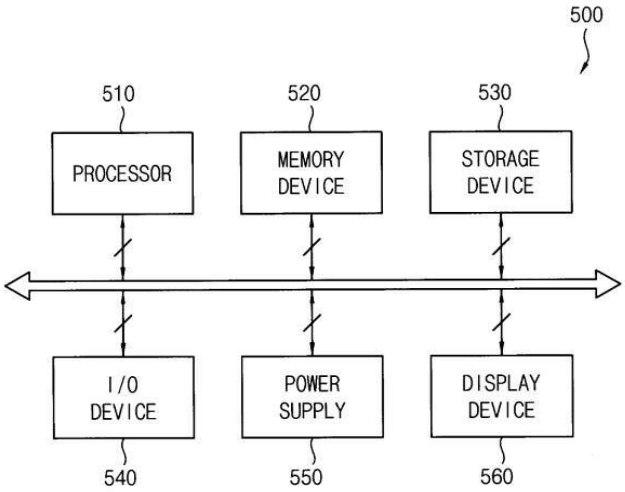
도면4d


Vdata
ELVDD
CE1
CE3
VC
CE2
D1
D2

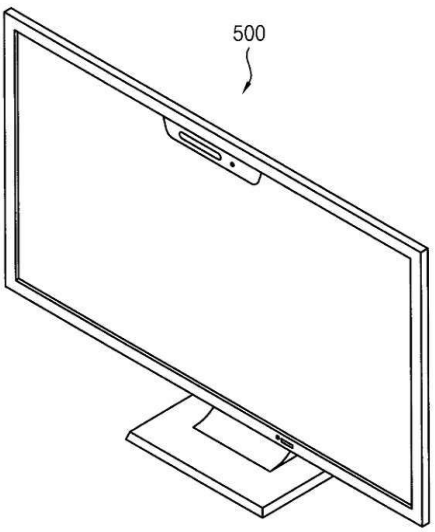
도면5


160
161
162
163
190
PDL
150
140
130
120
110
100
S
C
D
ACT
GE
T6
VC
GE1
CSTE
C

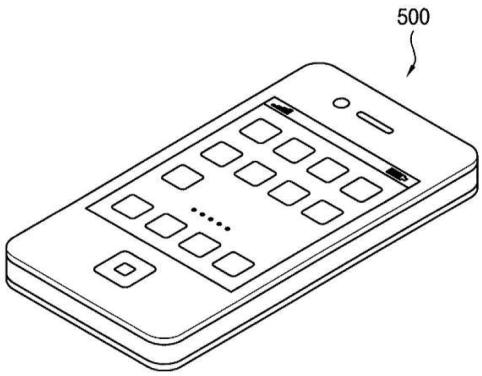
도면6



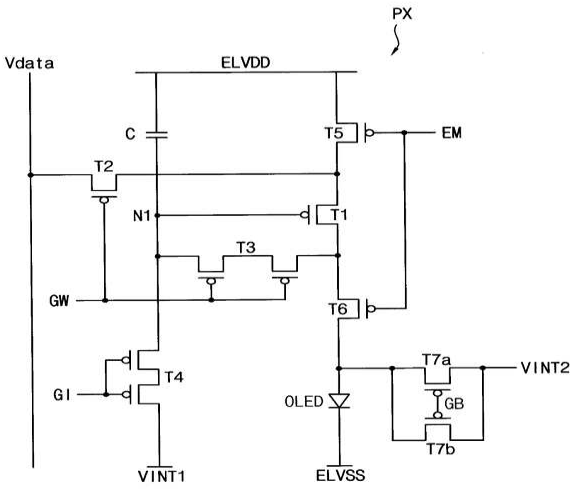
도면7a



도면7b



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200016425A	公开(公告)日	2020-02-17
申请号	KR1020180091513	申请日	2018-08-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	곽원규 최상무 이동선 강철규 차승지		
发明人	곽원규 최상무 이동선 강철규 차승지		
IPC分类号	G09G3/3233 H01L27/32 H01L51/50		
CPC分类号	G09G3/3233 H01L27/3276 H01L51/50 G09G2300/0426 G09G2310/061 G09G2330/028 G09G2330/06 G09G3/3225 H01L27/3244 H01L27/3248 G09G2300/0842 G09G2310/0251 G09G2310/0262 H01L27/3262 G09G3/3275 H01L27/3265		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

一种具有改善的显示质量的有机发光显示装置，包括：有源图案，其对应于多个像素设置并且在第一方向上彼此连接；以及有源图案。 施加第一初始化电压的第一初始化电源线； 第二初始化电源线，其电压电平不同于第一初始化电压的电压电平，并且被施加第二初始化电压； 有机发光二极管； 有机发光二极管初始化晶体管将第二初始化电压施加到有机发光二极管的阳极。