



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0069211  
(43) 공개일자 2019년06월19일

(51) 국제특허분류(Int. Cl.)  
G09G 3/3275 (2016.01)

(52) CPC특허분류  
G09G 3/3275 (2013.01)  
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0169697

(22) 출원일자 2017년12월11일  
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김지훈

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

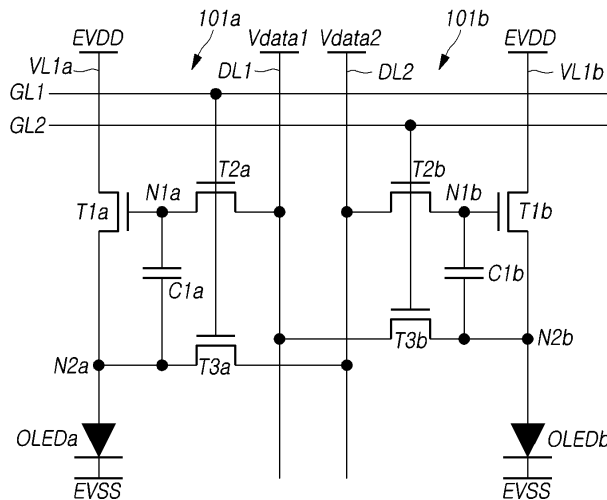
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 데이터드라이버 및 그를 이용한 유기발광표시장치

(57) 요약

본 실시예에 의하면, 제1앰프, 샘플/홀드회로, 구동초기화전압과 센싱초기화전압을 제1데이터라인과 제2데이터라인에 선택적으로 연결하는 제1스위치부, 및 앰프와 제1데이터라인과 제2데이터라인을 선택적으로 연결하고, 샘플/홀드회로와 제1데이터라인과 제3데이터라인을 선택적으로 연결하는 제2스위치부를 포함하는 데이터드라이버 및 그를 이용한 유기발광표시장치를 제공할 수 있다.

대표도 - 도4



(52) CPC특허분류

G09G 2300/0465 (2013.01)

G09G 2310/0294 (2013.01)

G09G 2330/021 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

제1앰프;

샘플/홀드회로;

구동초기화전압과 센싱초기화전압을 제1데이터라인과 제2데이터라인에 선택적으로 연결하는 제1스위치부; 및

상기 제1앰프와 상기 제1데이터라인과 상기 제2데이터라인을 선택적으로 연결하고, 상기 샘플/홀드회로와 상기 제1데이터라인과 상기 제2데이터라인을 선택적으로 연결하는 제2스위치부를 포함하는 데이터드라이버.

#### 청구항 2

제1항에 있어서,

제2앰프;

상기 구동초기화전압과 상기 센싱초기화전압을 제3데이터라인과 제4데이터라인에 선택적으로 연결하는 제3스위치부; 및

상기 제2앰프와 상기 제3데이터라인과 상기 제4데이터라인에 선택적으로 연결하고, 상기 샘플/홀드회로를 상기 제3데이터라인과 상기 제4데이터라인에 선택적으로 연결하는 제4스위치부를 포함하는 데이터드라이버.

#### 청구항 3

제1항에 있어서,

상기 제1스위치부는 제1스위치 내지 제4스위치를 포함하고, 상기 제1스위치 및 제2스위치는 제1전압선택신호 및 제2전압선택신호에 대응하여 상기 센싱초기화전압을 상기 제1데이터라인과 상기 제2데이터라인에 선택적으로 전달하고, 상기 제3스위치 및 상기 제4스위치는 상기 제3전압선택신호 및 상기 제4전압선택신호에 대응하여 상기 구동초기화전압을 상기 제1데이터라인과 상기 제2데이터라인에 선택적으로 전달하고,

상기 제2스위치부는 제5스위치 내지 제8스위치를 포함하고, 상기 제5스위치 및 상기 제6스위치는 제1모드선택신호 및 제2모드선택신호에 대응하여 선택적으로 상기 제1앰프를 상기 제1데이터라인 또는 상기 제2데이터라인에 연결하고, 상기 제7스위치 및 상기 제8스위치는 제3모드선택신호 및 제4모드선택신호에 대응하여 선택적으로 상기 샘플/홀드회로를 상기 제1데이터라인 또는 상기 제2데이터라인에 연결하는 데이터드라이버.

#### 청구항 4

제2항에 있어서,

상기 제1스위치부는 제1스위치 내지 제4스위치를 포함하고, 상기 제1스위치 및 제2스위치는 제1전압선택신호 및 제2전압선택신호에 대응하여 상기 센싱초기화전압을 상기 제1데이터라인과 상기 제2데이터라인에 선택적으로 전달하고, 상기 제3스위치 및 상기 제4스위치는 상기 제3전압선택신호 및 상기 제4전압선택신호에 대응하여 상기 구동초기화전압을 상기 제1데이터라인과 상기 제2데이터라인에 선택적으로 전달하고,

상기 제2스위치부는 제5스위치 내지 제8스위치를 포함하고, 상기 제5스위치 및 상기 제6스위치는 제1모드선택신호 및 제2모드선택신호에 대응하여 선택적으로 상기 제1앰프를 상기 제1데이터라인 또는 상기 제2데이터라인에 연결하고, 상기 제7스위치 및 상기 제8스위치는 제3모드선택신호 및 제4모드선택신호에 대응하여 선택적으로 상기 샘플/홀드회로를 상기 제1데이터라인 또는 상기 제2데이터라인에 연결하고,

상기 제3스위치부는 제9스위치 내지 제12스위치를 포함하고, 상기 제9스위치 및 제10스위치는 제1전압선택신호 및 제2전압선택신호에 대응하여 상기 센싱초기화전압을 상기 제3데이터라인과 상기 제4데이터라인에 선택적으로 전달하고, 상기 제11스위치 및 상기 제12스위치는 상기 제3전압선택신호 및 상기 제4전압선택신호에 대응하여 상기 구동초기화전압을 상기 제1데이터라인과 상기 제2데이터라인에 선택적으로 전달하고,

상기 제4스위치부는 제13스위치 내지 제16스위치를 포함하고, 상기 제13스위치 및 상기 제14스위치는 제1모드선택신호와 제2모드선택신호에 대응하여 선택적으로 상기 제2앰프를 상기 제3데이터라인 또는 상기 제4데이터라인에 연결하고, 상기 제15스위치 및 상기 제16스위치는 제5모드선택신호와 제6모드선택신호에 대응하여 선택적으로 상기 샘플/홀드회로를 상기 제3데이터라인 또는 상기 제4데이터라인에 연결하는 데이터드라이버.

#### 청구항 5

제1구동기간에 제1데이터라인으로 데이터신호를 공급하고 제2구동기간에 제2데이터라인으로 데이터신호를 공급하고, 제1센싱기간에 상기 제1데이터라인으로 데이터신호를 공급하고 제2센싱기간에 상기 제2데이터라인으로 데이터신호를 공급하는 제1앰프; 및

상기 제1센싱기간에 상기 제2데이터라인을 통해 센싱전압을 전달받고 상기 제2센싱기간에 상기 제1데이터라인을 통해 센싱전압을 전달받는 샘플/홀드회로를 포함하는 데이터드라이버.

#### 청구항 6

제5항에 있어서,

상기 제1구동기간에 제3데이터라인으로 데이터신호를 공급하고 상기 제2구동기간으로 상기 제3데이터라인으로 데이터신호를 공급하고, 상기 제3센싱기간에 상기 제3데이터라인으로 데이터신호를 출력하고 상기 제4센싱기간에 상기 제4데이터라인으로 데이터신호를 출력하는 제2앰프를 더 포함하고,

상기 샘플/홀드회로는 상기 제3센싱기간에 상기 제4데이터라인을 통해 센싱전압을 전달받고 상기 제4센싱기간에서 상기 제3데이터라인을 통해 센싱전압을 전달받는 데이터드라이버.

#### 청구항 7

제5항에 있어서,

상기 제1센싱기간 중 제1기입기간에 상기 제2데이터라인으로 센싱초기화전압을 전달하고 상기 제2센싱기간 중 제2기입기간에 상기 제1데이터라인으로 센싱초기화전압을 전달하는 제1스위치부와,

상기 제1구동기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2구동기간에 상기 제1앰프와 상기 제2데이터라인을 연결하며, 상기 제1센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고, 상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간 중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하는 제2스위치부를 포함하는 데이터드라이버.

#### 청구항 8

제6항에 있어서,

상기 제1센싱기간 중 제1기입기간에 상기 제2데이터라인으로 센싱초기화전압을 전달하고 상기 제2센싱기간 중 제2기입기간에 상기 제1데이터라인으로 센싱초기화전압을 전달하는 제1스위치부와,

상기 제1구동기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2구동기간에 상기 제1앰프와 상기 제2데이터라인을 연결하며, 상기 제1센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고, 상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간 중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하는 제2스위치부와,

상기 제3센싱기간 중 제3기입기간에 상기 제4데이터라인으로 센싱초기화전압을 전달하고 상기 제4센싱기간 중 제4기입기간에 상기 제3데이터라인으로 센싱초기화전압을 전달하는 제3스위치부와,

상기 제1구동기간에 상기 제2앰프와 상기 제3데이터라인을 연결하고 상기 제2구동기간에 상기 제2앰프와 상기 제4데이터라인을 연결하며, 상기 제1센싱기간과 상기 제3센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2앰프와 상기 제3데이터라인을 연결하고, 상기 제2센싱기간과 상기 제4센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고 상기 제2앰프와 상기 제4데이터라인을 연결하고,

상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간

중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하고, 상기 제3센싱기간 중 제3리드기간에 상기 샘플/홀드회로와 상기 제4데이터라인을 연결하고, 상기 제4센싱기간 중 제4리드기간에 상기 샘플/홀드회로와 상기 제3데이터라인을 연결하는 상기 제4스위치부를 포함하는 데이터드라이버.

**청구항 9**

제6항에 있어서,

상기 제1센싱기간에서 상기 제3데이터라인은 블랙데이터신호를 전달받고, 상기 제2센싱기간에서 상기 제4데이터라인은 블랙데이터신호를 전달받고, 상기 제3센싱기간에서 상기 제1데이터라인은 블랙데이터신호를 전달받고 제4센싱기간에서 상기 제1데이터라인은 블랙데이터를 전달받는 데이터드라이버.

**청구항 10**

제1데이터라인을 통해 데이터신호를 공급받고 제2데이터라인을 통해 초기화전압을 전달받는 제1화소와, 상기 제2데이터라인을 통해 데이터신호를 공급받고 상기 제1데이터라인을 통해 초기화전압을 전달받는 제2화소와,

제1방향으로 연장되는 제1데이터라인과

상기 제2데이터라인과 나란하며, 상기 제1데이터라인과 인접하게 배치되는 제2데이터라인과,

제2방향으로 연장되며 서로 인접하게 배치되고, 상기 제1화소에 게이트신호를 인가하는 제1게이트라인과,

상기 제2화소에 게이트신호를 인가하는 제2게이트라인을 포함하는 유기발광표시장치.

**청구항 11**

제10항에 있어서,

상기 제1게이트라인으로 제1게이트신호를 공급하고 상기 제2게이트라인으로 제2게이트신호를 공급하는 게이트드라이버; 및

제1구동기간에 상기 제1데이터라인으로 데이터신호를 공급하고 상기 제2게이트라인으로 구동초기화전압을 공급하고, 제2구동기간에 상기 제1데이터라인으로 구동초기화전압을 공급하고 상기 제2데이터라인으로 데이터신호를 공급하고,

제1센싱기간에 상기 제1데이터라인으로 데이터신호를 공급하고 상기 제2데이터라인에서 센싱전압을 전달받고, 제2센싱기간에 상기 제2데이터라인으로 데이터신호를 공급하고 상기 제1데이터라인에서 센싱전압을 전달받는 데이터드라이버를 포함하는 유기발광표시장치.

**청구항 12**

제11항에 있어서,

상기 데이터드라이버는,

제1구동기간에 상기 제1데이터라인으로 데이터신호를 공급하고 제2구동기간에 상기 제2데이터라인으로 데이터신호를 공급하고, 제1센싱기간에 상기 제1데이터라인으로 데이터신호를 공급하고 제2센싱기간에 상기 제2센싱라인으로 데이터신호를 공급하는 제1앰프; 및

상기 제1센싱기간에 상기 제2데이터라인을 통해 센싱전압을 전달받고 상기 제2센싱기간에 상기 제1데이터라인을 통해 센싱전압을 전달받는 샘플/홀드회로를 포함하는 데이터드라이버를 포함하는 유기발광표시장치.

**청구항 13**

제11항에 있어서,

제3데이터라인을 통해 데이터신호를 공급받고 제4데이터라인을 통해 센싱초기화전압을 전달받는 제3화소와,

상기 제4데이터라인을 통해 데이터신호를 공급받고 상기 제3데이터라인을 통해 상기 센싱초기화전압을 전달받는 제4화소를 더 포함하는 유기발광표시장치.

**청구항 14**

제12항에 있어서,

상기 데이터드라이버는

상기 제1구동기간에 상기 제3데이터라인으로 데이터신호를 공급하고 상기 제2구동기간으로 상기 제3데이터라인으로 데이터신호를 공급하고, 상기 제3센싱기간에 상기 제3데이터라인으로 데이터신호를 출력하고 상기 제4센싱기간에 상기 제4데이터라인으로 데이터신호를 출력하는 제2앰프를 더 포함하고,

상기 샘플/홀드회로는 상기 제3센싱기간에 상기 제4데이터라인을 통해 센싱전압을 전달받고 상기 제4센싱기간에서 상기 제3데이터라인을 통해 센싱전압을 전달받는 유기발광표시장치.

**청구항 15**

제11항에 있어서,

상기 제1센싱기간 중 제1기입기간에 상기 제2데이터라인으로 센싱초기화전압을 전달하고 상기 제2센싱기간 중 제2기입기간에 상기 제1데이터라인으로 센싱초기화전압을 전달하는 제1스위치부와,

상기 제1구동기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2구동기간에 상기 제1앰프와 상기 제2데이터라인을 연결하며, 상기 제1센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고, 상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간 중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하는 제2스위치부를 포함하는 유기발광표시장치.

**청구항 16**

제13항에 있어서,

상기 제1센싱기간 중 제1기입기간에 상기 제2데이터라인으로 센싱초기화전압을 전달하고 상기 제2센싱기간 중 제2기입기간에 상기 제1데이터라인으로 센싱초기화전압을 전달하는 제1스위치부와,

상기 제1구동기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2구동기간에 상기 제1앰프와 상기 제2데이터라인을 연결하며, 상기 제1센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고, 상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간 중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하는 제2스위치부와,

상기 제3센싱기간 중 제3기입기간에 상기 제4데이터라인으로 센싱초기화전압을 전달하고 상기 제4센싱기간 중 제4기입기간에 상기 제3데이터라인으로 센싱초기화전압을 전달하는 제3스위치부와,

상기 제1구동기간에 상기 제2앰프와 상기 제3데이터라인을 연결하고 상기 제2구동기간에 상기 제2앰프와 상기 제4데이터라인을 연결하며, 상기 제1센싱기간과 상기 제3센싱기간에 상기 제1앰프와 상기 제1데이터라인을 연결하고 상기 제2앰프와 상기 제3데이터라인을 연결하고, 상기 제2센싱기간과 상기 제4센싱기간에 상기 제1앰프와 상기 제2데이터라인을 연결하고 상기 제2앰프와 상기 제4데이터라인을 연결하고,

상기 제1센싱기간 중 제1리드기간에 상기 샘플/홀드회로와 상기 제2데이터라인을 연결하고, 상기 제2센싱기간 중 제2리드기간에 상기 샘플/홀드회로와 상기 제1데이터라인을 연결하고, 상기 제3센싱기간 중 제3리드기간에 상기 샘플/홀드회로와 상기 제4데이터라인을 연결하고, 상기 제4센싱기간 중 제4리드기간에 상기 샘플/홀드회로와 상기 제3데이터라인을 연결하는 상기 제4스위치부를 포함하는 유기발광표시장치.

**청구항 17**

제15항에 있어서,

상기 제1센싱기간에서 상기 제3데이터라인은 블랙데이터신호를 전달받고, 상기 제2센싱기간에서 상기 제4데이터라인은 블랙데이터신호를 전달받고, 상기 제3센싱기간에서 상기 제1데이터라인은 블랙데이터신호를 전달받고 제4센싱기간에서 상기 제1데이터라인은 블랙데이터신호를 전달받는 유기발광표시장치.

**청구항 18**

제12항에 있어서,

상기 제1데이터라인 내지 제4데이터라인 중 적어도 하나의 데이터라인은 상기 제1센싱기간에서 상기 데이터신호에 대응하는 데이터전압이 인가되고, 상기 제2센싱기간 중 제2기입기간에서 상기 센싱초기화전압이 인가되고, 제3센싱기간에 블랙데이터에 대응하는 블랙데이터전압이 인가되고, 제4센싱기간 중 제4기입기간에 상기 센싱초기화전압이 인가되는 유기발광표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명의 실시예들은 데이터드라이버 및 그를 이용한 유기발광표시장치에 관한 것이다.

**배경 기술**

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 유기발광표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 액정유기발광표시장치(LCD: Liquid Crystal Display Device), 플라즈마유기발광표시장치(Plasma Display Device), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등과 같은 여러 가지 타입의 유기발광표시장치가 활용되고 있다.

[0003] 상기의 유기발광표시장치 중 유기발광표시장치는 자발광소자이고 응답속도, 시야각, 색재현성 등이 매우 우수하고 얇게 구현할 수 있어 최근에 각광받고 있다.

[0004] 최근에 유기발광표시장치는 고해상도 및/또는 대면적화가 필요하게 되고 있다. 고해상도 및/또는 대면적을 갖는 유기발광표시장치는 게이트드라이버와 데이터드라이버에서 게이트신호와 데이터신호를 출력하는 채널의 수가 매우 많아지게 되면 게이트드라이버 및/또는 데이터드라이버의 제조비용이 증가하여 유기발광표시장치의 제조비용이 증가하게 된다. 또한, 디자인적인 요소로 인해 표시장치의 베젤부분을 얇게 구현하는 경향이 있는데, 게이트드라이버와 데이터드라이버에서 게이트신호와 데이터신호를 출력하는 채널의 수가 많게 되면 표시패널과 게이트드라이버 및/또는 데이터드라이버 간의 배선이 복잡해지는 문제가 발생할 수 있다. 또한, 게이트드라이버와 데이터드라이버의 채널의 수 증가로 인해 크기가 커지게 되면 베젤부분을 얇게 구현하는 것이 곤란하게 될 수 있다.

[0005] 그리고, 유기발광표시장치는 개구율이 높은 경우 고휘도로 발광할 수 있는 장점이 있으며, 소비전력을 절감할 수 있다. 따라서, 개구율을 높일 수 있는 방안이 필요하다.

**발명의 내용**

**해결하려는 과제**

[0006] 본 발명의 실시예들의 목적은 제조비용을 절감할 수 있는 데이터드라이버 및 그를 이용한 유기발광표시장치를 제공하는 것이다.

[0007] 본 발명의 실시예들의 다른 목적은 베젤영역을 줄일 수 있고 개구율을 높일 수 있는 고해상도 및/또는 대면적을 갖는 유기발광표시장치를 제공하는 것이다.

**과제의 해결 수단**

[0008] 일측면에서, 본 발명의 실시예들은, 제1앰프, 샘플/홀드회로, 구동초기화전압과 센싱초기화전압을 제1데이터라인과 제2데이터라인에 선택적으로 연결하는 제1스위치부, 및 앰프와 제1데이터라인과 제2데이터라인을 선택적으로 연결하고, 샘플/홀드회로와 제1데이터라인과 제3데이터라인을 선택적으로 연결하는 제2스위치부를 포함하는 데이터드라이버를 제공할 수 있다.

[0009] 다른 일측면에서, 본 발명의 실시예들은, 제1구동기간에 제1데이터라인으로 데이터신호를 공급하고 제2구동기간에 제2데이터라인으로 데이터신호를 공급하고, 제1센싱기간에 제1데이터라인으로 데이터신호를 공급하고 제2센싱기간에 제2데이터라인으로 데이터신호를 공급하는 제1앰프, 및, 제1센싱기간에 제2데이터라인을 통해 센싱전

압을 전달받고 제2센싱기간에 상기 제1데이터라인을 통해 센싱전압을 전달받는 샘플/홀드회로를 포함하는 데이터드라이버를 제공할 수 있다.

[0010] 다른 일측면에서, 본 발명의 실시예들은, 제1데이터라인을 통해 데이터신호를 공급받고 제2데이터라인을 통해 초기화전압을 전달받는 제1화소와, 제2데이터라인을 통해 데이터신호를 공급받고 제1데이터라인을 통해 초기화전압을 전달받는 제2화소와, 제1방향으로 연장되는 제1데이터라인과, 제2데이터라인과 나란하며, 상기 제1데이터라인과 인접하게 배치되는 제2데이터라인과, 제2방향으로 연장되며 서로 인접하게 배치되고, 제1화소에 게이트신호를 인가하는 제1게이트라인과, 제2화소에 게이트신호를 인가하는 제2게이트라인을 포함하는 유기발광표시장치를 제공할 수 있다.

**발명의 효과**

[0011] 본 발명의 실시예들에 의하면, 제조비용을 절감할 수 있는 데이터드라이버 및 그를 이용한 유기발광표시장치를 제공할 수 있다.

[0012] 또한, 본 발명의 실시예들에 의하면, 베젤영역을 줄일 수 있고 개구율을 높일 수 있는 고해상도 및/또는 대면적을 갖는 유기발광표시장치를 제공할 수 있다.

**도면의 간단한 설명**

- [0013] 도 1은 본 발명의 실시예들에 따른 유기발광표시장치의 일 실시예를 나타내는 구조도이다.
- 도 2는 유기발광표시장치 구동의 일 실시예를 나타내는 개념도이다.
- 도 3은 본 발명의 실시예들에 따른 유기발광표시장치에서 화소들이 배치되어 있는 표시패널의 일 실시예를 나타내는 회로도이다.
- 도 4는 본 발명의 실시예들에 따른 유기발광표시장치에서 채용된 화소들의 일 실시예를 나타내는 회로도이다.
- 도 5a는 구동모드에서 도 4에 도시된 화소에 입력되는 신호들의 타이밍도이다.
- 도 5b는 센싱모드에서 도 4에 도시된 화소에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- 도 6은 본 발명의 실시예들에 따른 데이터드라이버의 일 실시예를 나타내는 구조도이다.
- 도 7은 본 발명의 실시예들에서 화소와 데이터드라이버의 연결관계의 일 실시예를 나타내는 회로도이다.
- 도 8a는 구동모드에서 도 7에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- 도 8b는 구동모드에서 도 7에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- 도 9는 본 발명의 실시예들에서 화소와 데이터드라이버의 연결관계의 일 실시예를 나타내는 회로도이다.
- 도 10a는 구동모드에서 도 9에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- 도 10b는 센싱모드에서 도 9에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.

**발명을 실시하기 위한 구체적인 내용**

[0014] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0015] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각

구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

- [0016] 도 1은 본 발명의 실시예들에 따른 유기발광표시장치의 일 실시예를 나타내는 구조도이다.
- [0017] 도 1을 참조하면, 유기발광표시장치(100)는 표시패널(110), 터치센서부(120), 데이터드라이버(120), 게이트드라이버(130) 및 제어부(140)를 포함할 수 있다.
- [0018] 표시패널(110)은 복수의 화소(101)를 포함할 수 있다. 복수의 화소(101)는 데이터신호와 게이트신호를 전달받아 구동될 수 있고, 데이터신호의 데이터 전압레벨에 대응하여 계조를 표현할 수 있다. 복수의 화소(101)는 각각 적색, 청색, 녹색의 빛이 발광할 수 있게 할 수 있다. 하지만, 화소(101)에서 발광하는 빛의 색이 이에 한정되는 것은 아니다.
- [0019] 표시패널(110)은 복수의 화소(101)에 데이터신호를 전달하기 위한 데이터라인(D1, ..., Dm)과 게이트신호를 전달하기 위한 게이트라인(G1, ..., Gn)이 배치되고 교차할 수 있다. 복수의 화소(101)는 데이터라인(D1, ..., Dm), 게이트라인(G1, ..., Gn)에 연결될 수 있다. 표시패널(110)에 배치되어 있는 배선은 데이터라인(D1, ..., Dm), 게이트라인(G1, ..., Gn)에 한정되는 것은 아니다.
- [0020] 데이터드라이버(120)는 데이터신호를 데이터라인(D1, ..., Dm)으로 전달할 수 있다. 데이터드라이버(120)에서 출력되는 데이터신호는 아날로그 데이터신호일 수 있다. 또한, 아날로그데이터신호는 계조에 대응하는 데이터전압일 수 있다. 데이터드라이버(120)는 복수의 드라이버 IC를 포함할 수 있다. 데이터드라이버(120)에 포함되어 있는 드라이버 IC의 수는 표시패널(110)의 해상도에 따라 그 수가 결정될 수 있다.
- [0021] 게이트드라이버(130)는 게이트신호가 순차적으로 게이트라인 (G1, ..., Gn)에 구동되도록 할 수 있다. 게이트드라이버(130)는 표시패널 (110)과 구분되는 별도의 구성요소인 것으로 도시되어 있지만, 이에 한정되는 것은 아니다. 게이트 드라이버는 GIP(Gate In Panel) 회로로 형성되어 표시패널(110)의 일 영역에 배치될 수 있다. 또한, 게이트드라이버(130)는 표시패널(110)의 일측에 배치되어 있는 것으로 도시되어 있지만, 이에 한정되는 것은 아니다. 또한, 게이트드라이버(130)은 복수의 드라이브 IC를 포함할 수 있다.
- [0022] 데이터구동부(120)와 게이트구동부(130)는 PCB(Printed circuit board)를 통해 각각 표시패널(110)에 연결될 수 있다.
- [0023] 제어부(140)는 데이터드라이버(120)와 게이트드라이버(130)를 제어하는 제어신호를 출력할 수 있다. 또한, 제어부(140)는 데이터드라이버(120)에 디지털 데이터신호를 전달할 수 있다. 제어부(140)는 외부에서 영상신호를 전달받아 디지털 데이터신호로 변경하고 전달할 수 있다.
- [0024] 도 2는 유기발광표시장치 구동의 일 실시예를 나타내는 개념도이다.
- [0025] 도 2를 참조하면, 표시패널(100)은 나란하게 배치된 2개의 제1데이터라인(D1) 및 제2데이터라인(D2)이 제1방향으로 연장되고, 제1게이트라인(GL1) 내지 제4게이트라인(GL4)은 나란하게 배치되며 제2방향으로 연장된다. 또한, 제1게이트라인(GL1) 내지 제4게이트라인(GL4) 중 제2게이트라인(GL2)과 제3게이트라인(GL3)는 서로 인접하게 배치될 수 있다. 제2게이트라인(GL2)과 제3게이트라인(GL3)이 인접하다는 것은 제2게이트라인(GL2)과 제3게이트라인(GL3) 사이에 화소가 배치되지 않게 되어 있는 것을 의미할 수 있다. 하지만, 이에 한정되는 것은 아니다.
- [0026] 제1화소(101a)의 스위칭트랜지스터(STa)는 제1데이터라인(D1)과 제1게이트라인(GL1)에 연결될 수 있다. 제2화소(101b)의 스위칭트랜지스터(STb)는 제1데이터라인(D1)과 제2게이트라인(GL2)에 연결될 수 있다. 제3화소(101c)의 스위칭트랜지스터(STa)는 제2데이터라인(D2)과 제1게이트라인(GL1)에 연결될 수 있다. 제4화소(101d)의 스위칭트랜지스터(STb)는 제2데이터라인(D2)과 제2게이트라인(GL2)에 연결될 수 있다.
- [0027] 제5화소(102a)의 스위칭트랜지스터(STa)는 제1데이터라인(D1)과 제3게이트라인(GL3)에 연결될 수 있다. 제6화소(102b)의 스위칭트랜지스터(STb)는 제1데이터라인(D1)과 제4게이트라인(GL4)에 연결될 수 있다. 제7화소(102c)의 스위칭트랜지스터(STa)는 제2데이터라인(D2)과 제3게이트라인(GL3)에 연결될 수 있다. 제8화소(102d)의 스위칭트랜지스터(STb)는 제2데이터라인(D2)과 제4게이트라인(GL4)에 연결될 수 있다.
- [0028] 여기서는 표시패널(110)에 2×4로 배열되어 있는 복수의 화소를 포함하고 있는 것으로 도시되어 있지만, 이는 설명을 위한 예시적인 것으로 이에 한정되는 것은 아니다.
- [0029] 상기와 같이 화소들이 배치되어 있는 표시패널(110)은 예를 들어 제1화소(101a)와 제2화소(101b)가 서로 다른

시간에 데이터신호를 공급받되 1수평기간(Hsync)동안 데이터라인(D1, ..., D2)에 데이터신호를 두 번 전송하고 제1 게이트라인(GL1)과 제2게이트라인(GL2)에 순차적으로 제1게이트신호와 제2게이트신호를 인가함으로써 화소들에 데이터신호가 공급되도록 할 수 있다. 이러한 방식으로 표시패널(110)을 구동하는 것을 더블레이트 드라이빙(Double rate driving: 이하 DRD)방식이라고 칭할 수 있다.

- [0030] 유기발광표시장치(100)의 구동에서 DRD 방식을 이용하게 되면, 표시패널(110)에 배치되는 데이터라인들(D1, ..., Dn)의 수를 줄일 수 있다. 또한, 데이터라인들(D1, ..., Dn)의 수를 줄임으로 인해 표시패널(110)에 데이터신호를 출력하는 채널의 수가 작은 데이터드라이버를 채용할 수 있다. 이로 인해, 표시패널(110)에 채용된 데이터드라이버(120)는 해상도에 비해 데이터신호를 출력하는 채널의 수가 적을 수 있다. 또한, 데이터드라이버(120)가 복수의 드라이브 IC를 채용한 경우 드라이브 IC의 수를 절감할 수 있다. 하지만, 표시패널(110)에 배치되는 게이트라인의 수가 증가하게 되어 게이트드라이버(130)의 크기가 커질 수 있고 게이트드라이버(130)의 제조비용이 증가하는 문제가 발생할 수 있다. 이로 인해, 유기발광표시장치(100)의 제조비용이 증가하게 되는 문제가 발생할 수 있다. 또한, 게이트드라이버(130)와 표시패널(110) 간에 배선의 수가 증가하여 베젤부분을 얇게 구현하는 것이 곤란하게 될 수 있다.
- [0031] 도 3은 본 발명의 실시예들에 따른 유기발광표시장치에서 화소들이 배치되어 있는 표시패널의 일 실시예를 나타내는 회로도이다.
- [0032] 도 3을 참조하면, 제1화소(101a)는 유기발광다이오드(OLEDA)와, 제1 내지 제3트랜지스터(T1a 내지 T3a) 및 캐패시터(C1a)를 포함하는 화소회로를 포함할 수 있다. 제2화소(101b)는 유기발광다이오드(OLEDB)와, 제1 내지 제3트랜지스터(T1b 내지 T3b) 및 캐패시터(C1b)를 포함하는 화소회로를 포함할 수 있다. 여기서, 제1트랜지스터(T1a, T1b)는 유기발광다이오드(OLEDA, OLEDB)에 구동전류를 구동하는 구동트랜지스터일 수 있다. 또한, 제2트랜지스터(T2a, T2b)는 도 2에 도시되어 있는 스위칭 트랜지스터(Sta, STb)에 대응할 수 있다.
- [0033] 제1화소(101a)의 제1트랜지스터(T1a)는 게이트전극이 제1노드(N1a)에 연결되고 제1전극이 제1전원(EVDD)를 공급하는 제1전압라인(VL1a)에 연결되고 제2전극이 제2노드(N2a)에 연결될 수 있다. 제2트랜지스터(T2a)는 게이트전극이 게이트라인(GL1)에 연결되고 제1전극이 데이터전압(Vdata)를 공급하는 데이터라인(DL1)에 연결되고 제2전극이 제1노드(N1a)에 연결될 수 있다. 제3트랜지스터(T3a)는 게이트전극이 제1센싱라인(Sense1)에 연결되고 제1전극이 제2노드(N2a)에 연결되고 제2전극이 기준전압(Vref)을 전달하는 제2전압라인(VL2)에 연결될 수 있다. 또한, 제1화소(101a)의 제1캐패시터(C1a)는 제1전극이 제1노드(N1a)에 연결되고 제2전극이 제2노드(N2a) 사이에 배치될 수 있다. 또한, 제1화소(101a)의 유기발광다이오드(OLEDA)는 애노드전극이 제2노드(N2a)에 연결되고 캐소드전극에 제2전압(EVSS)가 전달될 수 있다.
- [0034] 제2화소(101b)의 제1트랜지스터(T1b)는 게이트전극이 제1노드(N1b)에 연결되고 제1전극이 제1전원(EVDD)를 공급하는 제1전압라인(VL1b)에 연결되고 제2전극이 제2노드(N2b)에 연결될 수 있다. 제2트랜지스터(T2b)는 게이트전극이 게이트라인(GL2)에 연결되고 제1전극이 데이터전압(Vdata)를 공급하는 데이터라인(DL)에 연결되고 제2전극이 제1노드(N1b)에 연결될 수 있다. 제3트랜지스터(T3b)는 게이트전극이 제1센싱라인(Sense2)에 연결되고 제1전극이 제2노드(N2a)에 연결되고 제2전극이 기준전압(Vref)을 전달하는 제2전압라인(VL2)에 연결될 수 있다. 또한, 제2화소(101b)의 제1캐패시터(C1b)는 제1전극이 제1노드(N1b)에 연결되고 제2전극이 제2노드(N2b) 사이에 배치될 수 있다. 또한, 제1화소(101b)의 유기발광다이오드(OLEDB)는 애노드전극이 제2노드(N2b)에 연결되고 캐소드전극에 제2전압(EVSS)가 전달될 수 있다.
- [0035] 여기서, 제2전압라인(VL2)에 전달되는 기준전압(Vref)은 센싱전압(Vsense) 또는 초기화전압(Vinit) 중 어느 하나일 수 있다. 또한, 센싱전압(Vsense) 또는 초기화전압(Vinit)은 시간을 달리하여 제2전압라인(VL2)에 전달될 수 있다. 또한, 센싱전압(Vsense)는 제2전압라인(VL2)에 특정 시점(센싱시점)에 인가되어 있는 전압일 수 있다.
- [0036] 상기와 같이 구현된 화소들(101a, 101b)은 하나의 데이터라인(DL)을 이용하는 대신, 2개의 게이트라인(GL1, GL2)과 2개의 센싱라인(Sense1, Sense2)이 필요하게 된다. 따라서, 게이트신호와 센싱신호를 전달하는 게이트드라이버(130)의 크기가 커지는 문제점이 있다. 게이트드라이버(130)의 크기가 커지게 됨으로써 베젤 영역이 커지는 문제가 발생할 수 있다. 또한, 표시패널(110)에 배치되어 있는 게이트라인과 센싱라인의 수가 증가하게 되어 표시패널(110)의 개구율이 저하되는 문제가 발생할 수 있다.
- [0037] 도 4는 본 발명의 실시예들에 따른 유기발광표시장치에서 채용된 화소들의 일 실시예를 나타내는 회로도이다.
- [0038] 도 4를 참조하면, 제1화소(101a)의 제1트랜지스터(T1a)는 게이트전극이 제1노드(N1a)에 연결되고 제1전극이 제1

전원(EVDD)를 전달하는 제1전원선(VL1a)에 연결되며 제3전극은 제2노드(N2a)에 연결될 수 있다. 제2트랜지스터(T2a)는 게이트전극이 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제1노드(N1a)에 연결될 수 있다. 제3트랜지스터(T3a)는 게이트전극이 제1게이트라인(GL1)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제2노드(N2a)에 연결될 수 있다. 또한, 제1화소(101a)의 제1캐패시터(C1a)는 제1노드(N1a)와 제2노드(N2a) 사이에 배치될 수 있다. 제2화소(101a)의 유기발광다이오드(OLEDa)는 애노드전극이 제2노드(N2a)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.

[0039] 제2화소(101b)의 제1트랜지스터(T1b)는 게이트전극이 제1노드(N1b)에 연결되고 제1전극이 제1전원선(VLb)에 연결되며 제3전극은 제2노드(N2b)에 연결될 수 있다. 제2트랜지스터(T2b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제1노드(N1b)에 연결될 수 있다. 제3트랜지스터(T3b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제2노드(N2b)에 연결될 수 있다. 또한, 제2화소(101b)의 제1캐패시터(C1b)는 제1노드(N1b)와 제2노드(N2b) 사이에 배치될 수 있다. 제2화소(101b)의 유기발광다이오드(OLEDb)는 애노드전극이 제2노드(N2b)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.

[0040] 상기와 같이 표시패널(110)에 화소들(101a, 101b)이 배치되면, 도 3에 도시된 화소들과 달리 센싱신호가 필요하지 않아 게이트드라이버(130)에서 센싱신호를 출력할 필요가 없어 채널의 수를 줄일 수 있어 게이트드라이버(130)의 크기를 줄일 수 있다. 또한, 게이트드라이버(130)가 복수의 드라이브 IC를 포함하는 경우 드라이브 IC의 수가 줄어들 수 있다. 따라서, 유기발광표시장치의 제조비용을 절감할 수 있다. 또한, 표시장치(100)는 게이트드라이버(130)의 크기가 줄어들고 드라이브 IC의 수를 줄일 수 있어 베젤영역의 크기를 줄일 수 있다. 또한, 센싱신호를 출력하지 않기 때문에 표시패널(110)에 센싱라인(Sense1, Sense2)이 배치될 필요가 없어 표시패널(110)의 개구율이 증가하게 될 수 있다.

[0041] 또한, 유기발광표시장치(100)는 제1트랜지스터(T1a, T1b)와 유기발광다이오드(OLEDa, OLEDb)의 문턱전압, 이동도 등을 센싱하고 데이터신호를 보정함으로써 화질을 개선하고 열화를 보상하여 유기발광표시장치(100)의 수명을 증가시키도록 한다. 이를 위해, 도 3에 도시된 표시패널(110)은 제2전원선(VL2)을 통해 제2노드(N2a, N2b)의 전압을 센싱함으로써 문턱전압, 이동도 등에 대한 정보를 획득할 수 있다.

[0042] 반면, 표시패널(110)에 도 4에 도시된 것과 같이 화소들이 배치되면 제2전원선(VL2)이 필요하지 않게 될 수 있다.

[0043] 도 5a는 구동모드에서 도 4에 도시된 화소에 입력되는 신호들의 타이밍도이다.

[0044] 도 5a를 참조하면, 구동모드는 표시패널(110)에서 영상을 표시하는 모드일 수 있다. 또한, 구동모드는 제1구동기간(TD2)과 제2구동기간(TD1)을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0045] 제1구동기간(TD1)에서 제1게이트라인(GL1)으로 제1게이트신호(g1)가 공급되고 제1데이터라인(DL1)으로 제1데이터신호(VData1)가 공급될 수 있다. 또한, 제2데이터라인(DL2)으로 구동초기화전압(VPRER)이 공급될 수 있다. 제1구동기간(TD1)에서 제1게이트신호(g1)에 대응하여 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 그리고, 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터(T3b)는 턴오프상태일 수 있다.

[0046] 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온되면, 제1화소(101a)의 제1노드(N1a)에 데이터신호가 전달되고 제2노드(N2)에 구동초기화전압(VPRER)이 전달될 수 있다. 제1캐패시터(C1a)와 유기발광다이오드(OLEDa)의 애노드 전극은 구동초기화전압(VPRER)에 의해 초기화되고 제1노드(N1a)에 전달되는 제1데이터신호(VData1)에 의해 제1트랜지스터(T1a)의 제1전극에서 제2전극으로 구동전류가 흐르게 될 수 있다. 구동전류는 유기발광다이오드(OLEDa)에 공급될 수 있어 제1화소(101a)는 제1데이터신호(VData1)에 대응하는 구동전류가 유기발광다이오드(OLED)로 공급되어 발광할 수 있다. 제2화소(101b)는 제2트랜지스터(T2)와 제3트랜지스터(T3b)가 턴오프상태이기 때문에 유기발광다이오드(OLEDb)에는 구동전류가 공급되지 않아 발광하지 않게 된다.

[0047] 그리고, 제2구동기간(TD2)에서 제2게이트라인(GL2)으로 제2게이트신호(g2)가 공급되고 제1데이터라인(DL1)으로 구동초기화전압(VPRER)이 공급될 수 있고 제2데이터라인(DL2)으로 제2데이터신호(VData2)이 공급될 수 있다. 제2기간(T2)에서 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)는 턴오프상태일 수 있다. 그리고, 제2게이트신호(g2)에 대응하여 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터(T3b)는 턴온될 수 있다.

[0048] 제1화소(101a)는 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴오프상태이기 때문에 유기발광다이오드(OLEDa)에는 구동전류가 공급되지 않아 발광하지 않게 된다. 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터

(T3b)가 턴온되면, 제2화소(101b)의 제1노드(N1a)에 제2데이터신호(Vdata2)가 전달되고 제2노드(N2b)에 구동초기화전압(VPRER)이 전달될 수 있다. 제1캐패시터(C1b)와 유기발광다이오드(OLEDb)의 애노드 전극은 구동초기화전압(VPRER)에 의해 초기화되고 제1노드(N1b)에 전달되는 제2데이터신호(VData2)에 의해 제1트랜지스터(T1b)의 제1전극에서 제2전극으로 구동전류가 흐르게 될 수 있다. 구동전류는 유기발광다이오드(OLEDb)에 공급될 수 있어 제2화소(101b)는 제2데이터신호(Data2)에 대응하는 구동전류가 유기발광다이오드(OLEDb)로 공급되어 발광할 수 있다.

- [0049] 도 5b는 센싱모드에서 도 4에 도시된 화소에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- [0050] 도 5b를 참조하면, 센싱모드는 표시패널(110)에 배치되어 있는 화소들(101)에 포함되어 있는 트랜지스터(T1)와 유기발광다이오드(OLED)의 문턱전압 및/또는 이동도를 센싱하는 모드일 수 있다. 센싱모드는 제1센싱기간(TS1)과 제2센싱기간(TS2)를 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다.
- [0051] 제1센싱기간(TS1)은 제1센싱기간(TS1)과 제1기입기간(Tsr1)과 제1리드(read)기간(Tss1)을 포함하고, 제2센싱기간(TS2)은 제2기입기간(Tsr2)과 제2리드기간(Tss2)을 포함할 수 있다. 여기서, 기입기간(Tsr1, Tsr2)이 리드기간(Tss1, Tss2)보다 짧은 것으로 도시되어 있지만, 이는 예시적인 것으로 이에 한정되는 것은 아니다. 제1센싱기간(TS1)에서 제1게이트라인(GL1)을 통해 제1게이트신호(g1)가 전달될 수 있다. 제1게이트신호(g1)에 의해 제1센싱기간(TS1)에서 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 또한, 제1센싱기간(TS1)에서 제1데이터라인(DL1)에 제1데이터신호(Vdata1)가 전달될 수 있고, 제1센싱기간(TS1) 중 제1기입기간(Tsr1)에서 제2데이터라인(DL2)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제1기입기간(Tsr1)에서 제2노드(N2a)에 센싱초기화전압(VPRES)이 전달될 수 있다.
- [0052] 제1센싱기간(TS1)에서 제1화소(101a)의 제1트랜지스터(T1a)의 게이트전극에 제1데이터신호(Vdata1)가 전달되면 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata1)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDa)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDa)는 발광하지 않게 될 수 있다.
- [0053] 제1리드기간(Tss1)은 센싱초기화전압(VPRES)이 제2데이터라인(DL2)에 전달되지 않게 될 수 있다. 제2데이터라인(DL2)에 센싱초기화전압(VPRES)이 전달되지 않게 되면 제2데이터라인(DL2)에는 제2노드(N2b)의 전압이 유지되게 되고 제2데이터라인(DL2)의 전압(Vsense)을 센싱하여 트랜지스터와 유기발광다이오드의 문턱전압, 이동도 등에 대한 정보를 판단할 수 있다.
- [0054] 제2기간(TS1)에서 제2게이트라인(GL2)을 통해 제1게이트신호(g2)가 전달될 수 있다. 제1게이트신호(g1)에 의해 제2센싱기간(TS2)에서 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터(T3b)가 턴온될 수 있다. 이로 인해, 제2센싱기간(TS2)에서 제2데이터라인(DL1)에 제2데이터신호(Vdata2)가 전달되고 제1데이터라인(DL1)에 센싱초기화전압(VPRES)이 전달될 수 있다. 또한, 제2기간(TS1) 중 제2기입기간(Tsr2)에서 제1데이터라인(DL1)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제2기입기간(Tsr2)에서만 제2노드(N2b)에 센싱초기화전압(VPRES)이 전달될 수 있다.
- [0055] 제2기입기간(Tsr2)에서 제2화소(101b)의 제1트랜지스터(T1b)의 게이트전극에 제2데이터신호(Vdata2)가 전달되면 제1트랜지스터(T1b)는 제1전극에서 제2전극 방향으로 제2데이터신호(Vdata2)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDb)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDb)는 발광하지 않게 될 수 있다.
- [0056] 제2리드기간(Tss2)은 센싱초기화전압(VPRES)이 제1데이터라인(DL1)에 전달되지 않게 될 수 있다. 제1데이터라인(DL1)에 센싱초기화전압(VPRES)이 전달되지 않게 되면 제1데이터라인(DL1)에는 제2노드(N2a)의 전압이 유지되게 되고 제1데이터라인(DL1)의 전압(Vsense)을 센싱하여 트랜지스터와 유기발광다이오드의 문턱전압, 이동도 등에 대한 정보를 판단할 수 있다.
- [0057] 따라서, 도 3에 도시되어 있는 제2전원라인(VL2)와 같은 별도의 라인을 이용하지 않고 데이터라인(DL1, DL2)를 이용하여 데이터신호와 초기화전압을 화소(101a, 101b)에 전달하고 데이터라인(DL1, DL2)에 인가되어 있는 센싱전압(Vsense)을 센싱할 수 있다.
- [0058] 도 6은 본 발명의 실시예들에 따른 데이터드라이버의 일 실시예를 나타내는 구조도이다.
- [0059] 도 6을 참조하면, 데이터드라이버(120)는 제앰프(121), 샘플/홀드회로(122), 제1스위치부(123), 제2스위치부(124)를 포함할 수 있다. 제1스위치부(123)와 제2스위치부(124)는 제1데이터라인(DL1)과 제2데이터라인(DL2)에

연결되고 구동모드와 센싱모드에 대응하여 제1데이터라인(DL1)과 제2데이터라인(DL2)을 제1앰프(121) 또는 샘플/홀드회로(122)에 연결할 수 있다. 또한, 제1스위치부(123)와 제2스위치부(124)는 구동모드와 센싱모드에 대응하여 구동초기화전압(VPRER) 또는 센싱초기화전압(VPRES)을 제1데이터라인(DL1) 또는 제2데이터라인(DL2)에 공급할 수 있다. 구동모드는 표시패널(110)에서 영상을 표시하는 모드이고 센싱모드는 표시패널(110)에 배치되어 있는 화소들(101)에 포함되어 있는 트랜지스터(T1)와 유기발광다이오드(OLED)의 문턱전압 및/또는 이동도를 센싱하는 모드일 수 있다. 구동모드와 센싱모드는 서로 다른 시간에 수행될 수 있다. 또한, 구동모드는 제1구동기간(TD2)과 제2구동기간(TD1)을 포함할 수 있고, 센싱모드는 제1센싱기간(TS1)과 제2센싱기간(TS2)을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다.

- [0060] 제1앰프(121)는 제1구동기간(TD1)에 제1데이터라인(DL1)으로 데이터신호를 공급하고 제2구동기간(TD2)에 제2데이터라인(DL2)으로 데이터신호를 공급하고, 제1센싱기간에 제1데이터라인(DL1)으로 제1데이터신호(Vdata1)를 공급하고 제2센싱기간(TS2)에 제2데이터라인(DL2)으로 제2데이터신호(Vdata2)를 공급할 수 있다. 또한, 제1앰프(121)는 제1데이터라인(DL1)으로 제1데이터신호(Vdata1)를 공급한 후 제2데이터라인(DL2)으로 제2데이터신호(Vdata2)를 공급할 수 있다. 제1앰프(121)은 제1구동기간(TD1)과 제2구동기간(TD2)에 순차적으로 제1데이터신호와 제2데이터신호를 출력함으로써, 순차적으로 제1데이터라인(DL1)과 제2데이터라인(DL2)에 제1데이터신호와 제2데이터신호를 공급할 수 있다.
- [0061] 샘플/홀드회로(122)는 제1센싱기간(TS1)에 제2데이터라인(DL2)을 통해 센싱전압을 전달받고 제2센싱기간(TS2)에 제1데이터라인(DL1)을 통해 센싱전압을 전달받을 수 있다.
- [0062] 샘플/홀드회로(122)는 제1센싱기간(TS1)과 제2센싱기간(TS2)에서 제1화소(101a)의 제2노드(N1a)의 전압과 제2화소(101b)의 제2노드(N1a)의 전압에 대응하는 센싱전압을 제1데이터라인(DL1)과 제2데이터라인(DL2)으로부터 각각에 전달받을 수 있다. 샘플/홀드회로(122)는 순차적으로 제1센싱기간(TS1)과 제2센싱기간(TS2)에서 제1화소(101a)의 제2노드(N1a)의 전압과 제2화소(101b)의 제2노드(N1b)의 전압을 전달받을 수 있다.
- [0063] 따라서, 데이터드라이버(120)은 데이터라인(DL1,DL2)에 연결되어 데이터신호를 전달하고 센싱전압을 전달받을 수 있다. 이로 인해, 데이터드라이버(120)은 데이터라인(DL1,DL2) 이외의 라인에 연결되는 채널의 수를 줄일 수 있다.
- [0064] 도 7은 본 발명의 실시예들에서 화소와 데이터드라이버의 연결관계의 일 실시예를 나타내는 회로도이다.
- [0065] 도 7을 참조하면, 표시패널(110)에는 제1화소(101a)와 제2화소(101b)가 배치될 수 있다. 제1화소(101a)와 제2화소(101b)는 제1데이터라인(DL1)과 제2데이터라인(DL2)에 의해 데이터드라이버(120)가 연결될 수 있다. 또한, 제1데이터라인(DL1)과 제2데이터라인(DL2)은 서로 인접하게 배치되고 제1게이트라인과 제2게이트라인은 서로 인접하게 배치될 수 있다. 인접하게 배치되는 것은 인접한 두개의 라인 사이에 화소가 배치되지 않는 것을 의미할 수 있다.
- [0066] 제1화소(101a)의 제1트랜지스터(T1a)는 게이트전극이 제1노드(N1a)에 연결되고 제1전극이 제1전원(EVDD)을 전달하는 제1전원선(VL1a)에 연결되며 제3전극은 제2노드(N2a)에 연결될 수 있다. 제2트랜지스터(T2a)는 게이트전극이 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제1노드(N1a)에 연결될 수 있다. 제3트랜지스터(T3a)는 게이트전극이 제1게이트라인(GL1)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제2노드(N2a)에 연결될 수 있다. 또한, 제1화소(101a)의 제1캐패시터(C1a)는 제1노드(N1a)와 제2노드(N2a) 사이에 배치될 수 있다. 제2화소(101a)의 유기발광다이오드(OLEDa)는 애노드전극이 제2노드(N2a)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0067] 제2화소(101b)의 제1트랜지스터(T1b)는 게이트전극이 제1노드(N1b)에 연결되고 제1전극이 제1전원선(VLb)에 연결되며 제3전극은 제2노드(N2b)에 연결될 수 있다. 제2트랜지스터(T2b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제1노드(N1b)에 연결될 수 있다. 제3트랜지스터(T3b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제2노드(N2b)에 연결될 수 있다. 또한, 제2화소(101b)의 제1캐패시터(C1b)는 제1노드(N1b)와 제2노드(N2b) 사이에 배치될 수 있다. 제2화소(101b)의 유기발광다이오드(OLEDb)는 애노드전극이 제2노드(N2b)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0068] 데이터드라이버(120)는 제1앰프(121), 샘플/홀드회로(122), 제1스위치부(123), 제2스위치부(124)를 포함할 수 있다.
- [0069] 제1앰프(121)는 제1구동기간(TD1)에 제1데이터라인(DL1)으로 데이터신호를 공급하고 제2구동기간(TD2)에 제2데

이터라인(DL2)으로 데이터신호를 공급하고, 제1센싱기간(TS1)에 제1데이터라인(DL1)으로 데이터신호를 공급하고 제2센싱기간에 제2데이터라인(DL2)으로 데이터신호를 공급할 수 있다.

- [0070] 샘플/홀드회로(122)는 제1센싱기간(TS1)에 제2데이터라인(DL2)을 통해 센싱전압(Vsense)을 전달받고 제2센싱기간(TS2)에 제1데이터라인(DL1)을 통해 센싱전압(Vsense)을 전달받을 수 있다.
- [0071] 제1스위치부(123)는 제1스위치(SW1a) 내지 제4스위치(SW2b)를 포함할 수 있다. 제1스위치(SW1a)는 제1데이터라인(DL1)에 센싱초기화전압(VPRES)을 선택적으로 전달하고, 제2스위치(SW1b)는 제2데이터라인(DL2)에 센싱초기화전압(VPRES)을 선택적으로 전달하고, 제3스위치(SW2a)는 제1데이터라인(DL1)에 구동초기화전압(VPRER)을 선택적으로 전달하고 제4스위치(SW2b)는 제2데이터라인(DL2)에 구동초기화전압을 선택적으로 전달할 수 있다.
- [0072] 제1스위치(SW1a)는 제1전압선택신호(SPRES1)에 의해 턴온/턴오프가 결정되고 제2스위치(SW1b)는 제2전압선택신호(SPRES2)에 의해 턴온/턴오프가 결정될 수 있다. 또한, 제3스위치(SW2a)는 제3전압선택신호(RPRE1)에 의해 턴온/턴오프가 결정되고 제4스위치는 제4전압선택신호(RPRE2)에 의해 턴온/턴오프가 결정될 수 있다.
- [0073] 제2스위치부(124)는 제5스위치(SW3a) 내지 제8스위치(SW4b)를 포함할 수 있다. 제5스위치(SW3a) 및 제6스위치(SW1b)는 제1모드선택신호(DSEL1) 및 제2모드선택신호(DSEL2)에 대응하여 선택적으로 제1앰프(121)를 제1데이터라인(DL1) 또는 제2데이터라인(DL2)에 연결하고, 제7스위치(SW4a) 및 제8스위치(SW4b)는 제3모드선택신호(SSEL1) 및 제4모드선택신호(SSEL2)에 대응하여 선택적으로 샘플/홀드회로(122)를 제1데이터라인(DL1) 또는 제2데이터라인(DL2)에 연결할 수 있다.
- [0074] 제5스위치(SW3a)는 제1모드선택신호(DSEL1)에 의해 턴온/턴오프가 결정되고 제6스위치(SW1b)는 제2모드선택신호(DSEL2)에 의해 턴온/턴오프가 결정되고 제7스위치(SW4a)는 제3모드선택신호(SSEL1)에 의해 턴온/턴오프가 결정되고 제8스위치(SW4b)는 제2모드선택신호(DSEL2)에 의해 턴온/턴오프가 선택될 수 있다.
- [0075] 제1스위치부(123)와 제2스위치부(124)에 포함되어 있는 제1스위치(SW1a) 내지 제8스위치(SW4b)는 P 모스 타입의 트랜지스터일 수 있다. 하지만, 이에 한정되는 것은 아니다.
- [0076] 도 8a는 구동모드에서 도 7에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- [0077] 도 8a를 참조하면, 제1구동기간(TD1)에서 제1게이트신호(g1)가 전달될 수 있다. 또한, 제1구동기간(TD1)에서 제4전압선택신호(RPRE2)가 턴온신호(ON)로 전달될 수 있고 제1모드선택신호(DSEL1)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제1구동기간(TD1)에서 제1게이트신호(g1)에 의해 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 또한, 제1구동기간(TD1)에서 제4전압선택신호(RPRE2)에 의해 제4스위치(SW2b)가 턴온되고 제1모드선택신호(DSEL1)에 의해 제5스위치(SW3a)가 턴온될 수 있다. 이로 인해, 제1구동기간(TD1)에서 제1데이터라인(DL1)에 제1데이터신호(Vdata1)가 전달되고 제2데이터라인(DL2)에 구동초기화전압(VPRER)이 전달될 수 있다.
- [0078] 따라서, 제1화소(101a)의 제1노드(N1a)에 제1데이터신호(Vdata1)가 전달되고 제2노드(N1a)에 구동초기화전압(VPRER)이 전달될 수 있다. 또한, 제1화소(101a)의 제1트랜지스터(T1a)의 게이트전극에 제1데이터신호(Vdata1)가 전달되어 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata1)에 대응하는 구동전류가 흐를 수 있다. 이때, 구동초기화전압(VPRER)이 제1트랜지스터(T1a)의 제2전극에 전달되기 때문에 제1전극에서 제2전극으로 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 따라서, 유기발광다이오드(OLEDa)에 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 구동초기화전압(VPRER)이 문턱전압, 이동도에 대한 정보에 대응하면 유기발광다이오드(OLEDa)에 흐르는 구동전류는 문턱전압, 이동도에 대응하여 보상된 구동전류일 수 있다.
- [0079] 제2구동기간(TD2)에서 제2게이트신호(g2)가 전달될 수 있다. 또한, 제2구동기간(TD2)에서 제3전압선택신호(RPRE1)가 턴온신호(ON)로 전달될 수 있고 제2모드선택신호(DSEL2)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제2구동기간(TD2)에서 제2게이트신호(g2)에 의해 제2화소(101b)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 또한, 제2구동기간(TD2)에서 제3전압선택신호(RPRE1)에 의해 제3스위치(SW2a)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제6스위치(SW1b)가 턴온될 수 있다. 이로 인해, 제2구동기간(TD2)에서 제2데이터라인(DL2)에 제2데이터신호(Vdata1)가 전달되고 제1데이터라인(DL1)에 구동초기화전압(VPRER)이 전달될 수 있다.
- [0080] 따라서, 제2화소(101b)의 제1노드(N1a)에 제2데이터신호(Vdata1)가 전달되고 제2노드(N1a)에 구동초기화전압

(VPRER)이 전달될 수 있다. 또한, 제2화소(101b)의 제1트랜지스터(T1a)의 게이트전극에 제2데이터신호(Vdata 2)가 전달되어 제1트랜지스터(T1b)는 제1전극에서 제2전극 방향으로 제2데이터신호(Vdata2)에 대응하는 구동전류가 흐를 수 있다. 이때, 구동초기화전압(VPRER)이 제1트랜지스터(T1a)의 제2전극에 전달되기 때문에 제1전극에서 제2전극으로 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 따라서, 유기발광다이오드(OLEDb)에 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 구동초기화전압(VPRER)이 문턱전압, 이동도에 대한 정보에 대응하면 유기발광다이오드(OLEDa)에 흐르는 구동전류는 문턱전압, 이동도에 대응하여 보상된 구동전류일 수 있다.

[0081] 도 8b는 구동모드에서 도 7에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.

[0082] 도 8b를 참조하면, 제1센싱기간(TS1)은 제1기입기간(Tsr1)과 제1리드기간(Tss1)을 포함하고, 제2센싱기간(TS2)은 제2기입기간(Tsr2)과 제2리드기간(Tss2)를 포함할 수 있다.

[0083] 제1센싱기간(TS1)에서 제1게이트라인(GL1)을 통해 제1게이트신호(g1)가 전달될 수 있다. 또한, 제1센싱기간(TS1)의 제1기입기간(Tsr1)에서 제2전압선택신호(SPRES)가 턴온신호(ON)로 전달될 수 있다. 제1모드선택신호(DSEL1)가 턴온신호(ON)로 전달될 수 있다. 또한, 제1리드기간(Tss1)에서 제4모드선택신호(SSEL2)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제1센싱기간(TS1)에서 제1게이트신호(g1)에 의해 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온되고 제1모드선택신호(DSEL1)에 의해 제5스위치(SW3a)가 턴온될 수 있다. 또한, 제1센싱기간(TS1) 중 제1기입기간(Tsr1)에서 제2전압선택신호(SPRES)에 의해 제2스위치(SW1b)가 턴온되고 제1센싱기간(TS1) 중 제1리드기간(Tss1)에서 제4모드선택신호(SSEL2)에 의해 제8스위치(SW4b)가 턴온될 수 있다.

[0084] 이로 인해, 제1센싱기간(TS1)에서 제1데이터라인(DL1)에 제1데이터신호(Vdata1)가 전달되고 제2데이터라인(DL2)에 센싱초기화전압(VPRES)이 전달될 수 있다. 또한, 제1센싱기간(TS1) 중 제1기입기간(Tsr1)에서 제2데이터라인(DL2)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제1기입기간(Tsr1)에서만 제2노드(N2a)에 센싱초기화전압(VPRES)이 전달될 수 있다.

[0085] 제1기입기간(Tsr1)에서 제1화소(101a)의 제1트랜지스터(T1a)의 게이트전극에 제1데이터신호(Vdata1)가 전달되면 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata1)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDa)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDa)는 발광하지 않게 될 수 있다.

[0086] 제1리드기간(Tss1)에서 제2스위치(SW1b)는 턴오프가 되고 제8스위치(SW4b)는 턴온될 수 있다. 또한, 제5스위치(SW3a)는 턴온을 유지할 수 있다. 제2스위치(SW1b)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제2데이터라인(DL2)에 전달되지 않게 될 수 있다. 제8스위치(SW4b)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제2데이터라인(DL2)과 연결될 수 있다. 따라서, 제1리드기간(Tss1)에서 샘플/홀드회로(122)는 제1화소(101a)의 제2노드(N2a)의 전압을 제3트랜지스터(T3a), 제2데이터라인(DL2), 제8스위치(SW4b)를 통해 전달받을 수 있다.

[0087] 제2기간(TS1)에서 제2게이트라인(GL2)을 통해 제1게이트신호(g2)가 전달될 수 있다. 또한, 제2센싱기간(TS2)의 제2기입기간(Tsr2)에서 제1전압선택신호(SPRES)가 턴온신호(ON)로 전달될 수 있다. 제2모드선택신호(DSEL2)가 턴온신호(ON)로 전달될 수 있다. 또한, 제2리드기간(Tss2)에서 제3모드선택신호(SSEL1)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제2센싱기간(TS2)에서 제1게이트신호(g1)에 의해 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터(T3b)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제6스위치(SW3b)가 턴온될 수 있다. 또한, 제2센싱기간(TS2) 중 제2기입기간(Tsr2)에서 제1전압선택신호(SPRES)에 의해 제1스위치(SW1a)가 턴온되고 제2센싱기간(TS2) 중 제2리드기간(Tss2)에서 제3모드선택신호(SSEL1)에 의해 제7스위치(SW4a)가 턴온될 수 있다.

[0088] 이로 인해, 제2센싱기간(TS2)에서 제2데이터라인(DL1)에 제2데이터신호(Vdata2)가 전달되고 제1데이터라인(DL1)에 센싱초기화전압(VPRES)이 전달될 수 있다. 또한, 제2기간(TS1) 중 제2기입기간(Tsr2)에서 제1데이터라인(DL1)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제2기입기간(Tsr2)에서만 제2노드(N2b)에 센싱초기화전압(VPRES)이 전달될 수 있다.

[0089] 제2기입기간(Tsr2)에서 제2화소(101b)의 제1트랜지스터(T1b)의 게이트전극에 제2데이터신호(Vdata2)가 전달되면 제1트랜지스터(T1b)는 제1전극에서 제2전극 방향으로 제2데이터신호(Vdata2)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDb)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDb)는 발광하지 않게 될 수 있다.

- [0090] 제2리드기간(Tss2)에서 제1스위치(SW1a)는 턴오프가 되고 제7스위치(SW4a)는 턴온될 수 있다. 또한, 제6스위치(SW3b)는 턴온을 유지할 수 있다. 제1스위치(SW1a)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제1데이터라인(DL1)에 전달되지 않게 될 수 있다. 제7스위치(SW4a)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제1데이터라인(DL1)과 연결될 수 있다. 따라서, 제2리드기간(Tss2)에서 샘플/홀드회로(122)는 제2화소(101b)의 제2노드(N2b)의 전압을 제3트랜지스터(T3b), 제1데이터라인(DL1), 제7스위치(SW4b)를 통해 전달받을 수 있다.
- [0091] 도 9는 본 발명의 실시예들에서 화소와 데이터드라이버의 연결관계의 일 실시예를 나타내는 회로도이다.
- [0092] 도 9를 참조하면, 표시패널(110)에는 제1화소(101a), 제2화소(101b), 제3화소(101c), 제4화소(101d)가 배치될 수 있다. 또한, 제1화소(101a) 내지 제4화소(101d)는 각각 적색, 녹색, 청색, 백색의 빛 중 어느 하나를 발광하는 화소일 수 있다. 하지만, 제1화소(101a) 내지 제4화소(101d)가 발광하는 빛의 색이 이에 한정되는 것은 아니다. 또한, 제1화소(101a)와 제2화소(101b)는 제1데이터라인(DL1)과 제2데이터라인(DL2)을 통해 데이터드라이버(120)에 연결되고 제3화소(101c)와 제4화소(101d)는 제3데이터라인(DL3)과 제4데이터라인(DL4)을 통해 데이터드라이버(120)에 연결될 수 있다. 여기서, 데이터드라이버(120)는 복수의 드라이브 IC 중 하나일 수 있다. 하지만, 이에 한정되는 것은 아니다. 또한, 제1데이터라인(DL1)과 제2데이터라인(DL2)은 서로 인접하게 배치되고 제3데이터라인과 제4데이터라인(DL4)은 서로 인접하게 배치될 수 있다. 또한, 제1게이트라인(GL1)과 제2게이트라인(GL2)은 서로 인접하게 배치될 수 있다. 인접하게 배치되는 것은 인접한 두개의 라인 사이에 화소가 배치되지 않는 것을 의미할 수 있다.
- [0093] 제1화소(101a)의 제1트랜지스터(T1a)는 게이트전극이 제1노드(N1a)에 연결되고 제1전극이 제1전원(EVDD)를 전달하는 제1전원선(VL1a)에 연결되며 제3전극은 제2노드(N2a)에 연결될 수 있다. 제2트랜지스터(T2a)는 게이트전극이 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제1노드(N1a)에 연결될 수 있다. 제3트랜지스터(T3a)는 게이트전극이 제1게이트라인(GL1)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제2노드(N2a)에 연결될 수 있다. 또한, 제1화소(101a)의 제1캐패시터(C1a)는 제1노드(N1a)와 제2노드(N2a) 사이에 배치될 수 있다. 제2화소(101a)의 유기발광다이오드(OLEDa)는 애노드전극이 제2노드(N2a)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0094] 제2화소(101b)의 제1트랜지스터(T1b)는 게이트전극이 제1노드(N1b)에 연결되고 제1전극이 제1전원선(VLb)에 연결되며 제3전극은 제2노드(N2b)에 연결될 수 있다. 제2트랜지스터(T2b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제2데이터라인(DL2)에 연결되고 제2전극이 제1노드(N1b)에 연결될 수 있다. 제3트랜지스터(T3b)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제1데이터라인(DL1)에 연결되고 제2전극이 제2노드(N2b)에 연결될 수 있다. 또한, 제2화소(101b)의 제1캐패시터(C1b)는 제1노드(N1b)와 제2노드(N2b) 사이에 배치될 수 있다. 제2화소(101b)의 유기발광다이오드(OLEDb)는 애노드전극이 제2노드(N2b)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0095] 제3화소(101c)의 제1트랜지스터(T1c)는 게이트전극이 제1노드(N1c)에 연결되고 제1전극이 제1전원(EVDD)를 전달하는 제1전원선(VL1c)에 연결되며 제3전극은 제2노드(N2c)에 연결될 수 있다. 제2트랜지스터(T2c)는 게이트전극이 제1전극이 제3데이터라인(DL3)에 연결되고 제2전극이 제1노드(N1c)에 연결될 수 있다. 제3트랜지스터(T3c)는 게이트전극이 제1게이트라인(GL1)에 연결되고 제1전극이 제4데이터라인(DL4)에 연결되고 제2전극이 제2노드(N2a)에 연결될 수 있다. 또한, 제1화소(101c)의 제1캐패시터(C1c)는 제1노드(N1c)와 제2노드(N2c) 사이에 배치될 수 있다. 제3화소(101c)의 유기발광다이오드(OLEDc)는 애노드전극이 제2노드(N2c)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0096] 제4화소(101d)의 제1트랜지스터(T1d)는 게이트전극이 제1노드(N1d)에 연결되고 제1전극이 제1전원선(VLd)에 연결되며 제3전극은 제2노드(N2d)에 연결될 수 있다. 제2트랜지스터(T2d)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제4데이터라인(DL4)에 연결되고 제2전극이 제1노드(N1d)에 연결될 수 있다. 제3트랜지스터(T3d)는 게이트전극이 제2게이트라인(GL2)에 연결되고 제1전극이 제3데이터라인(DL3)에 연결되고 제2전극이 제2노드(N2d)에 연결될 수 있다. 또한, 제4화소(101b)의 제1캐패시터(C1d)는 제1노드(N1d)와 제2노드(N2d) 사이에 배치될 수 있다. 제4화소(101d)의 유기발광다이오드(OLEDd)는 애노드전극이 제2노드(N2d)에 연결되고 캐소드전극에 제2전원(EVSS)이 전달될 수 있다.
- [0097] 데이터드라이버(120)는 제1스위치부(123a), 제2스위치부(124a), 제3스위치부(123b), 제4스위치부(124b)를 포함할 수 있다. 또한, 데이터드라이버(120)은 제1데이터라인(DL1)과 제2데이터라인(DL2)에 선택적으로 연결되는 제1앰프(121a)와 제3데이터라인(DL3)과 제4데이터라인(DL4)에 선택적으로 연결되는 제2앰프(121b)와 제1데이터

라인(DL1) 내지 제4데이터라인(DL4)에 선택적으로 연결되는 샘플/홀드회로(122)를 포함할 수 있다.

- [0098] 제1스위치부(123a)는 제1스위치(SW1a), 제2스위치(SW1b), 제3스위치(SW2a), 제4스위치(SW2b)를 포함할 수 있다. 제1스위치(SW1a) 및 제2스위치(SW1b)는 제1전압선택신호(SPRES1) 및 제2전압선택신호(SPRES2)에 대응하여 센싱초기화전압(VPRES)을 제1데이터라인(DL1)과 제2데이터라인(DL2)에 선택적으로 전달하고, 제3스위치(SW2a) 및 제4스위치(SW2b)는 제3전압선택신호(RPRES1) 및 제4전압선택신호(RPRES2)에 대응하여 구동초기화전압(VPRER)을 제1데이터라인(DL1)과 제2데이터라인(DL2)에 선택적으로 전달할 수 있다.
- [0099] 제1스위치(SW1a)는 제1전압선택신호(SPRES1)에 의해 턴온/턴오프가 결정되고 제2스위치(SW1b)는 제2전압선택신호(SPRES2)에 의해 턴온/턴오프가 결정될 수 있다. 또한, 제3스위치(SW2a)는 제3전압선택신호(RPRES1)에 의해 턴온/턴오프가 결정되고 제4스위치는 제4전압선택신호(RPRES2)에 의해 턴온/턴오프가 결정될 수 있다.
- [0100] 제2스위치부(124a)는 제5스위치(SW3a), 제6스위치(SW1b), 제7스위치(SW4a), 제8스위치(SW4b)를 포함할 수 있다. 제5스위치(SW3a) 내지 제8스위치(SW4b)를 포함하고, 제5스위치(SW3a) 및 제6스위치(SW1b)는 제1모드선택신호(DSEL1) 및 제2모드선택신호(DSEL2)에 대응하여 선택적으로 제1앰프(121)를 제1데이터라인(DL1) 또는 제2데이터라인(DL2)에 연결하고, 제7스위치(SW4a) 및 제8스위치(SW4b)는 제3모드선택신호(SSEL1) 및 제4모드선택신호(SSEL2)에 대응하여 선택적으로 샘플/홀드회로(122)를 제1데이터라인(DL1) 또는 제2데이터라인(DL2)에 연결할 수 있다.
- [0101] 제5스위치(SW3a)는 제1모드선택신호(DSEL1)에 의해 턴온/턴오프가 결정되고 제6스위치(SW1b)는 제2모드선택신호(DSEL2)에 의해 턴온/턴오프가 결정되고 제7스위치(SW4a)는 제3모드선택신호(SSEL1)에 의해 턴온/턴오프가 결정되고 제8스위치(SW4b)는 제2모드선택신호(DSEL2)에 의해 턴온/턴오프가 선택될 수 있다.
- [0102] 제3스위치부(123b)는 제9스위치(SW1c), 제10스위치(SW1d), 제11스위치(SW2c), 제12스위치(SW2d)를 포함할 수 있다. 제9스위치(SW1c) 및 제10스위치(SW1d)는 제1전압선택신호(SPRES1) 및 제2전압선택신호(SPRES2)에 대응하여 센싱초기화전압(VPRES)을 제3데이터라인(DL3)과 제4데이터라인(DL4)에 선택적으로 전달하고, 제11스위치(SW2c) 및 제12스위치(SW2d)는 제3전압선택신호(RPRES1) 및 제4전압선택신호(RPRES2)에 대응하여 구동초기화전압(VPRER)을 제1데이터라인(DL1)과 제2데이터라인(DL2)에 선택적으로 전달할 수 있다.
- [0103] 제9스위치(SW1c)는 제1전압선택신호(SPRES1)에 의해 턴온/턴오프가 결정되고 제10스위치(SW1d)는 제2전압선택신호(SPRES2)에 의해 턴온/턴오프가 결정될 수 있다. 또한, 제11스위치(SW2c)는 제3전압선택신호(RPRES1)에 의해 턴온/턴오프가 결정되고 제12스위치는 제4전압선택신호(RPRES2)에 의해 턴온/턴오프가 결정될 수 있다.
- [0104] 제4스위치부(124b)는 제13스위치(SW3c), 제14스위치(SW3d), 제15스위치(SW4c), 제16스위치(SW4d)를 포함할 수 있다. 제13스위치(SW3c) 및 제14스위치(SW3d)는 제1모드선택신호(DSEL1)와 제2모드선택신호(DSEL2)에 대응하여 선택적으로 제2앰프(121b)를 제3데이터라인(DL3) 또는 제4데이터라인(DL4)에 연결하고, 제15스위치(SW4c) 및 제16스위치(SW4d)는 제5모드선택신호(SSEL3)와 제6모드선택신호(SSEL6)에 대응하여 선택적으로 샘플/홀드회로(122)를 제3데이터라인(DL3) 또는 제4데이터라인(DL4)에 연결할 수 있다.
- [0105] 제13스위치(SW3c)는 제1전압선택신호(SPRES1)에 의해 턴온/턴오프가 결정되고 제14스위치(SW3d)는 제2전압선택신호(SPRES2)에 의해 턴온/턴오프가 결정될 수 있다. 또한, 제15스위치(SW4c)는 제5모드선택신호(SSEL3)에 의해 턴온/턴오프가 결정되고 제16스위치(SW4d)는 제6모드선택신호(SSEL6)에 의해 턴온/턴오프가 결정될 수 있다.
- [0106] 도 10a는 구동모드에서 도 9에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.
- [0107] 도 10a를 참조하면, 제1구동기간(TD1)에서 제1게이트신호(g1)가 전달될 수 있다. 또한, 제1구동기간(TD1)에서 제4전압선택신호(RPRES2)가 턴온신호(ON)로 전달될 수 있고 제1모드선택신호(DSEL1)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제1구동기간(TD1)에서 제1게이트신호(g1)에 의해 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 제1게이트신호(g1)에 의해 제3화소(101c)의 제2트랜지스터(T2c)와 제3트랜지스터(T3c)가 턴온될 수 있다. 또한, 제1구동기간(TD1)에서 제4전압선택신호(RPRES2)에 의해 제4스위치(SW2b)가 턴온되고 제1모드선택신호(DSEL1)에 의해 제5스위치(SW3a)가 턴온될 수 있다. 이로 인해, 제1구동기간(TD1)에서 제1데이터라인(DL1)에 제1데이터신호(Vdata1)가 전달되고 제2데이터라인(DL2)에 구동초기화전압(VPRER)이 전달될 수 있다.
- [0108] 따라서, 제1화소(101a)의 제1노드(N1a)에 제1데이터신호(Vdata1)가 전달되고 제2노드(N1a)에 구동초기화전압(VPRER)이 전달될 수 있다. 또한, 제1화소(101a)의 제1트랜지스터(T1a)의 게이트전극에 제1데이터신호(Vdata

1)가 전달되어 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata1)에 대응하는 구동전류가 흐를 수 있다. 또한, 제3화소(101c)의 제1노드(N1a)에 제3데이터신호(Vdata3)가 전달되고 제2노드(N1a)에 구동초기화전압(VPRER)이 전달될 수 있다. 또한, 제3화소(101c)의 제1트랜지스터(T1a)의 게이트전극에 제3데이터신호(Vdata3)가 전달되어 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제3데이터신호(Vdata3)에 대응하는 구동전류가 흐를 수 있다.

[0109] 이때, 구동초기화전압(VPRER)이 제1트랜지스터(T1a,T1c)의 제2전극에 전달되기 때문에 제1전극에서 제2전극으로 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 따라서, 유기발광다이오드(OLEDa,OLEDc)에 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 구동초기화전압(VPRER)이 문턱전압, 이동도에 대한 정보에 대응하면 유기발광다이오드(OLEDa,OLEDc)에 흐르는 구동전류는 문턱전압, 이동도에 대응하여 보상된 구동전류일 수 있다.

[0110] 제2구동기간(TD2)에서 제2게이트신호(g2)가 전달될 수 있다. 또한, 제2구동기간(TD2)에서 제3전압선택신호(RPRE1)가 턴온신호(ON)로 전달될 수 있고 제2모드선택신호(DSEL2)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제2구동기간(TD2)에서 제2게이트신호(g2)에 의해 제2화소(101b)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다. 또한, 제2게이트신호(g2)에 의해 제4화소(101d)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온될 수 있다.

[0111] 제2구동기간(TD2)에서 제3전압선택신호(RPRE1)에 의해 제3스위치(SW2a)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제6스위치(SW1b)가 턴온될 수 있다. 또한, 제3전압선택신호(RPRE1)에 의해 제11스위치(SW2c)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제14스위치(SW3d)가 턴온될 수 있다. 이로 인해, 제2구동기간(TD2)에서 제2데이터라인(DL2)에 제2데이터신호(Vdata2)가 전달되고 제1데이터라인(DL1)에 구동초기화전압(VPRER)이 전달될 수 있고, 제4데이터라인(DL4)에 제4데이터신호(Vdata4)가 전달되고 제3데이터라인(DL3)에 구동초기화전압(VPRER)이 전달될 수 있다.

[0112] 따라서, 제2화소(101b)의 제1노드(N1a)에 제2데이터신호(Vdata1)가 전달되고 제2노드(N1a)에 구동초기화전압(VPRER)이 전달될 수 있다. 또한, 제2화소(101b)의 제1트랜지스터(T1a)의 게이트전극에 제2데이터신호(Vdata2)가 전달되어 제1트랜지스터(T1b)는 제1전극에서 제2전극 방향으로 제2데이터신호(Vdata2)에 대응하는 구동전류가 흐를 수 있다. 제4화소(101d)의 제1노드(N1a)에 제4데이터신호(Vdata4)가 전달되고 제2노드(N1a)에 구동초기화전압(VPRER)이 전달될 수 있다. 또한, 제4화소(101d)의 제1트랜지스터(T1a)의 게이트전극에 제4데이터신호(Vdata4)가 전달되어 제1트랜지스터(T1d)는 제1전극에서 제2전극 방향으로 제4데이터신호(Vdata4)에 대응하는 구동전류가 흐를 수 있다. 이때, 구동초기화전압(VPRER)이 제1화소(101a)와 제3화소(101c)의 제1트랜지스터(T1a,T1c)의 제2전극에 전달되기 때문에 제1트랜지스터(T1a,T1c)의 제1전극에서 제2전극으로 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 따라서, 유기발광다이오드(OLEDb,OLEDd)에 흐르는 구동전류는 구동초기화전압(VPRER)에 의해 보정될 수 있다. 구동초기화전압(VPRER)이 문턱전압, 이동도에 대한 정보에 대응하면 유기발광다이오드(OLEDb,OLEDd)에 흐르는 구동전류는 문턱전압, 이동도에 대응하여 보상된 구동전류일 수 있다.

[0113] 도 10b는 센싱모드에서 도 9에 도시된 화소와 데이터드라이버에 입력되는 신호들의 파형을 나타내는 타이밍도이다.

[0114] 도 10b를 참조하면, 제1데이터라인(DL1)과 제2데이터라인(DL2) 중 하나에 데이터전압(Vdata1)이 인가되면, 제1데이터라인(DL1)과 제2데이터라인(DL2) 중 다른 하나에 센싱초기화전압(VPRES)이 인가되고, 제1데이터라인(DL1)과 제2데이터라인(DL2) 중 하나에 블랙데이터전압(BLACK)이 인가되면, 제1데이터라인(DL1)과 제2데이터라인(DL2) 중 다른 하나에 센싱초기화전압(VPRES)이 인가될 수 있다.

[0115] 제1센싱기간(TS1)은 제1기입기간(Tsr1)과 제1리드(read)기간(Tss1)을 포함하고, 제2센싱기간(TS2)은 제2기입기간(Tsr2)과 제2리드기간(Tss2)을 포함할 수 있다. 제3센싱기간(TS3)은 제3기입기간(Tsr3)과 제3리드기간(Tss3)을 포함할 수 있다. 또한, 제4센싱기간(TS4)은 제4기입기간(Tsr4)과 제4리드기간(Tss4)을 포함할 수 있다.

[0116] 또한, 제1센싱기간(TS1)에서 제3데이터라인(DL3)은 블랙데이터신호를 전달받고, 제2센싱기간(TS2)에서 제4데이터라인(DL4)은 블랙데이터신호를 전달받고, 제3센싱기간(TS3)에서 제1데이터라인(DL1)은 블랙데이터신호를 전달받고 제4센싱기간(TS4)에서 제1데이터라인은 블랙데이터신호를 전달받을 수 있다.

[0117] 제1데이터라인(DL1) 내지 제4데이터라인(DL4) 중 적어도 하나의 데이터라인은 제1센싱기간(TS1)에서 데이터신호에 대응하는 데이터전압(Vdata1)이 인가되고, 제2센싱기간(TS2) 중 제2기입기간(Tsr2)에서 센싱초기화전압

(VPRES)이 인가되고, 제3센싱기간(TS3)에 블랙데이터신호에 대응하는 블랙데이터전압(BLACK)이 인가되고, 제4센싱기간(TS4) 중 제4기입기간(Tsr4)에 센싱초기화전압(VPRES)이 인가될 수 있다.

- [0118] 제1센싱기간(TS1)에서 제1게이트라인(GL1)을 통해 제1게이트신호(g1)가 전달될 수 있다. 또한, 제1센싱기간(TS1)의 제1기입기간(Tsr1)에서 제2전압선택신호(SPRES2)가 턴온신호(ON)로 전달될 수 있다. 제1모드선택신호(DSEL1)가 턴온신호(ON)로 전달될 수 있다. 또한, 제1리드기간(Tss1)에서 제4모드선택신호(SSEL2)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제1센싱기간(TS1)에서 제1게이트신호(g1)에 의해 제1화소(101a)의 제2트랜지스터(T2a)와 제3트랜지스터(T3a)가 턴온되고 제1모드선택신호(DSEL1)에 의해 제5스위치(SW3a)가 턴온될 수 있다. 또한, 제1센싱기간(TS1) 중 제1기입기간(Tsr1)에서 제2전압선택신호(SPRES2)에 의해 제2스위치(SW1b)가 턴온되고 제1센싱기간(TS1) 중 제1리드기간(Tss1)에서 제4모드선택신호(SSEL2)에 의해 제8스위치(SW4b)가 턴온될 수 있다.
- [0119] 이로 인해, 제1센싱기간(TS1)에서 제1데이터라인(DL1)에 제1데이터신호(Vdata1)가 전달되고 제2데이터라인(DL2)에 센싱초기화전압(VPRES)이 전달될 수 있다. 또한, 제1센싱기간(TS1) 중 제1기입기간(Tsr1)에서 제2데이터라인(DL2)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제1기입기간(Tsr1)에서만 제2노드(N2a)에 센싱초기화전압(VPRES)이 전달될 수 있다.
- [0120] 제1기입기간(Tsr1)에서 제1화소(101a)의 제1트랜지스터(T1a)의 게이트전극에 제1데이터신호(Vdata1)가 전달되면 제1트랜지스터(T1a)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata1)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDa)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDa)는 발광하지 않게 될 수 있다.
- [0121] 제1리드기간(Tss1)에서 제2스위치(SW1b)는 턴오프가 되고 제8스위치(SW4b)는 턴온될 수 있다. 또한, 제5스위치(SW3a)는 턴온을 유지할 수 있다. 제2스위치(SW1b)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제2데이터라인(DL2)에 전달되지 않게 될 수 있다. 제8스위치(SW4b)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제2데이터라인(DL2)와 연결될 수 있다. 따라서, 제1리드기간(Tss1)에서 샘플/홀드회로(122)는 제1화소(101a)의 제2노드(N2a)의 전압을 제3트랜지스터(T3a), 제2데이터라인(DL2), 제8스위치(SW4b)를 통해 전달받을 수 있다.
- [0122] 제2기간(TS1)에서 제2게이트라인(GL2)을 통해 제1게이트신호(g2)가 전달될 수 있다. 또한, 제2센싱기간(TS2)의 제2기입기간(Tsr2)에서 제1전압선택신호(SPRES1)가 턴온신호(ON)로 전달될 수 있다. 제2모드선택신호(DSEL2)가 턴온신호(ON)로 전달될 수 있다. 또한, 제2리드기간(Tss2)에서 제3모드선택신호(SSEL1)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제2센싱기간(TS2)에서 제1게이트신호(g1)에 의해 제2화소(101b)의 제2트랜지스터(T2b)와 제3트랜지스터(T3b)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제6스위치(SW3b)가 턴온될 수 있다. 또한, 제2센싱기간(TS2) 중 제2기입기간(Tsr2)에서 제1전압선택신호(SPRES1)에 의해 제1스위치(SW1a)가 턴온되고 제2센싱기간(TS2) 중 제2리드기간(Tss2)에서 제3모드선택신호(SSEL1)에 의해 제7스위치(SW4a)가 턴온될 수 있다.
- [0123] 이로 인해, 제2센싱기간(TS2)에서 제2데이터라인(DL2)에 제2데이터신호(Vdata2)가 전달되고 제1데이터라인(DL1)에 센싱초기화전압(VPRES)이 전달될 수 있다. 또한, 제2기간(TS1) 중 제2기입기간(Tsr2)에서 제1데이터라인(DL1)으로 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제2기입기간(Tsr2)에서만 제2노드(N2b)에 센싱초기화전압(VPRES)이 전달될 수 있다.
- [0124] 제2기입기간(Tsr2)에서 제2화소(101b)의 제1트랜지스터(T1b)의 게이트전극에 제2데이터신호(Vdata2)가 전달되면 제1트랜지스터(T1b)는 제1전극에서 제2전극 방향으로 제2데이터신호(Vdata2)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDb)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDb)는 발광하지 않게 될 수 있다.
- [0125] 제2리드기간(Tss2)에서 제1스위치(SW1a)는 턴오프가 되고 제7스위치(SW4a)는 턴온될 수 있다. 또한, 제6스위치(SW3b)는 턴온을 유지할 수 있다. 제1스위치(SW1a)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제1데이터라인(DL1)에 전달되지 않게 될 수 있다. 제7스위치(SW4a)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제1데이터라인(DL1)과 연결될 수 있다. 따라서, 제2리드기간(Tss2)에서 샘플/홀드회로(122)는 제2화소(101b)의 제2노드(N2b)의 전압을 제3트랜지스터(T3b), 제1데이터라인(DL1), 제7스위치(SW4a)를 통해 전달받을 수 있다.
- [0126] 제3센싱기간(TS1)에서 제1게이트라인(GL1)을 통해 제1게이트신호(g1)가 전달될 수 있다. 또한, 제3센싱기간(TS1)의 제3기입기간(Tsr1)에서 제2전압선택신호(SPRES2)가 턴온신호(ON)로 전달될 수 있다. 제1모드선택신호(DSEL1)가 턴온신호(ON)로 전달될 수 있다. 또한, 제3리드기간(Tss3)에서 제6모드선택신호(SSEL4)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제3센싱기간(TS3)에서 제1게이트신호(g1)에 의해 제3화소(101c)의 제2트랜지

스터(T2c)와 제3트랜지스터(T3c)가 턴온되고 제1모드선택신호(DSEL1)에 의해 제13스위치(SW3c)가 턴온될 수 있다. 또한, 제3센싱기간(TS3) 중 제3기입기간(Tsr3)에서 제2전압선택신호(SPRES2)에 의해 제10스위치(SW1d)가 턴온되고 제3센싱기간(TS3) 중 제3리드기간(Tss3)에서 제4모드선택신호(SSEL2)에 의해 제8스위치(SW4b)가 턴온될 수 있다.

[0127] 이로 인해, 제3센싱기간(TS3)에서 제3데이터라인(DL3)에 제3데이터신호(Vdata3)가 전달되고 제4데이터라인(DL4)에 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제3기입기간(Tsr1)에서 제2노드(N2c)에 센싱초기화전압(VPRES)이 전달될 수 있다.

[0128] 제3기입기간(Tsr1)에서 제3화소(101c)의 제1트랜지스터(T1c)의 게이트전극에 제3데이터신호(Vdata3)가 전달되면 제1트랜지스터(T1c)는 제1전극에서 제2전극 방향으로 제1데이터신호(Vdata3)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDc)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDc)는 발광하지 않게 될 수 있다.

[0129] 제3리드기간(Tss3)에서 제10스위치(SW1d)는 턴오프가 되고 제16스위치(SW4d)는 턴온될 수 있다. 또한, 제13스위치(SW3c)는 턴온을 유지할 수 있다. 제10스위치(SW1d)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제4데이터라인(DL4)에 전달되지 않게 될 수 있다. 제16스위치(SW4d)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제2데이터라인(DL4)과 연결될 수 있다. 따라서, 제3리드기간(Tss3)에서 샘플/홀드회로(122)는 제1화소(101c)의 제2노드(N2c)의 전압을 제3트랜지스터(T3c), 제4데이터라인(DL4), 제16스위치(SW4d)를 통해 전달받을 수 있다.

[0130] 제4센싱기간(TS4)에서 제2게이트라인(GL2)을 통해 제2게이트신호(g2)가 전달될 수 있다. 또한, 제4센싱기간(TS4)의 제4기입기간(Tsr4)에서 제1전압선택신호(SPRES1)가 턴온신호(ON)로 전달될 수 있다. 제2모드선택신호(DSEL2)가 턴온신호(ON)로 전달될 수 있다. 또한, 제2리드기간(Tss2)에서 제5모드선택신호(SSEL3)가 턴온신호(ON)로 전달될 수 있다. 따라서, 제4센싱기간(TS4)에서 제2게이트신호(g2)에 의해 제4화소(101d)의 제2트랜지스터(T2d)와 제3트랜지스터(T3d)가 턴온되고 제2모드선택신호(DSEL2)에 의해 제14스위치(SW3d)가 턴온될 수 있다. 또한, 제4센싱기간(TS4) 중 제4기입기간(Tsr4)에서 제1전압선택신호(SPRES1)에 의해 제9스위치(SW1c)가 턴온되고 제4센싱기간(TS4) 중 제4리드기간(Tss4)에서 제5모드선택신호(SSEL3)에 의해 제15스위치(SW4c)가 턴온될 수 있다.

[0131] 이로 인해, 제4센싱기간(TS4)에서 제4데이터라인(DL4)에 제4데이터신호(Vdata4)가 전달되고 제3데이터라인(DL3)에 센싱초기화전압(VPRES)이 전달될 수 있다. 이로 인해, 제4기입기간(Tsr4)에서 제2노드(N2c)에 센싱초기화전압(VPRES)이 전달될 수 있다.

[0132] 제4기입기간(Tsr4)에서 제4화소(101d)의 제1트랜지스터(T1d)의 게이트전극에 제4데이터신호(Vdata4)가 전달되면 제1트랜지스터(T1d)는 제1전극에서 제2전극 방향으로 제4데이터신호(Vdata4)에 대응하는 센싱전류가 흐를 수 있다. 이때, 센싱초기화전압(VPRES)은 유기발광다이오드(OLEDd)의 문턱전압보다 낮은 전압레벨을 갖도록 할 수 있다. 따라서, 유기발광다이오드(OLEDd)는 발광하지 않게 될 수 있다.

[0133] 제4리드기간(Tss4)에서 제9스위치(SW1c)는 턴오프가 되고 제15스위치(SW4c)는 턴온될 수 있다. 또한, 제14스위치(SW3d)는 턴온을 유지할 수 있다. 제9스위치(SW1c)가 턴오프가 되면 센싱초기화전압(VPRES)이 더 이상 제3데이터라인(DL3)에 전달되지 않게 될 수 있다. 제15스위치(SW4c)가 턴온상태이기 때문에 샘플/홀드회로(122)는 제3데이터라인(DL3)과 연결될 수 있다. 따라서, 제4리드기간(Tss4)에서 샘플/홀드회로(122)는 제4화소(101d)의 제2노드(N2d)의 전압을 제3트랜지스터(T3d), 제3데이터라인(DL3), 제15스위치(SW4c)를 통해 전달받을 수 있다.

[0134] 상기와 같이 제1화소(101a) 내지 제4화소(101d)에는 제1데이터라인(DL1) 내지 제4데이터라인(DL4)을 통해 데이터신호의 전압과 초기화전압을 전달하고 전압을 센싱할 수 있다. 따라서, 도 3에 도시된 것과 같이 제2전원라인(VL2)을 통해 초기화전압을 전달하고 전압을 센싱하는 것과 달리 제2전원라인(VL2)을 필요로 하지 않게 될 수 있다. 따라서, 표시패널(110)에 배치되는 배선의 수를 줄일 수 있다. 제2전원라인(VL2)을 통해 데이터드라이버(120)가 전압을 센싱하게 되면, 데이터드라이버(120)는 데이터라인과 연결되는 채널 외에 제2전원라인과 연결되는 채널을 필요로 하게 되는데, 도 9에 도시된 것과 같이 배치된 화소가 채용된 표시패널(110)에서 데이터드라이버(120)는 제2전원라인이 연결되지 않기 때문에 데이터드라이버(120)의 채널의 수를 줄일 수 있다. 따라서, 데이터드라이버(120)의 비용을 절감하여 유기발광표시장치의 제조비용을 줄일 수 있다.

[0135] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의

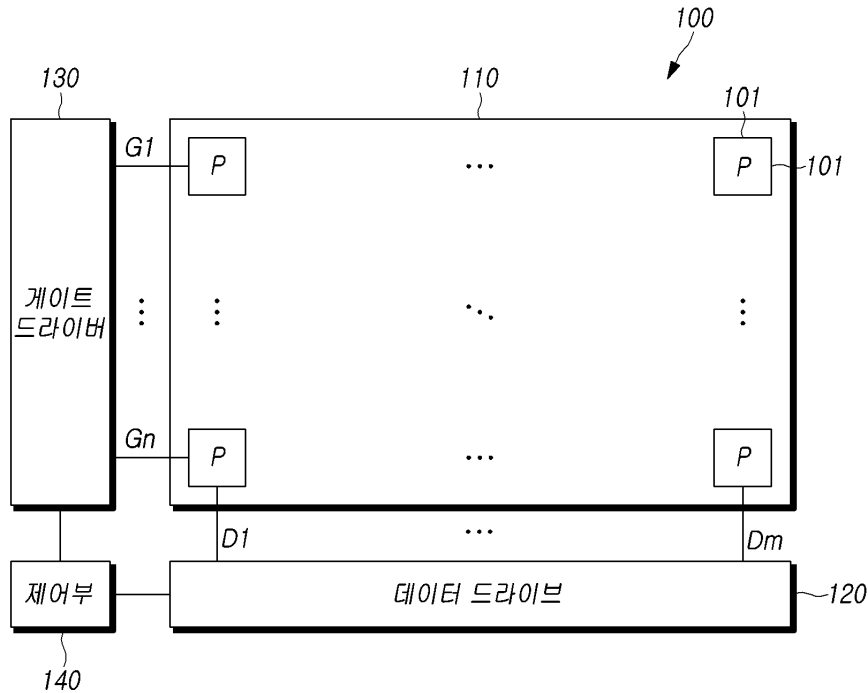
결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

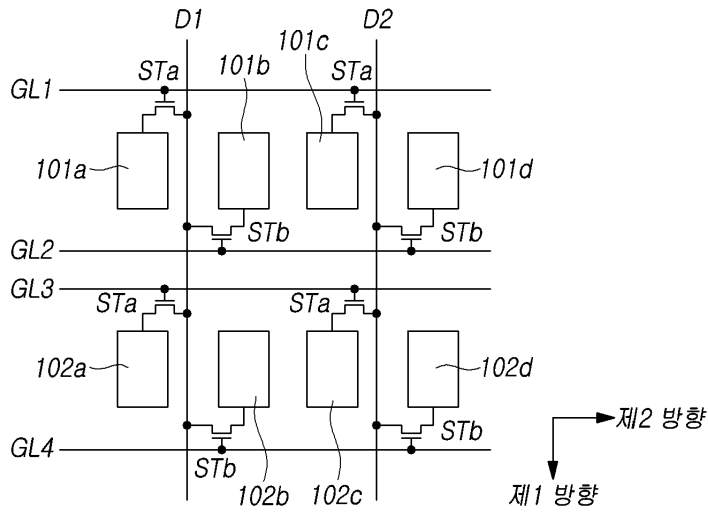
- 100: 유기발광표시장치
- 101: 화소
- 110: 표시패널
- 120: 데이터드라이버
- 130: 게이트드라이버
- 140: 제어부

**도면**

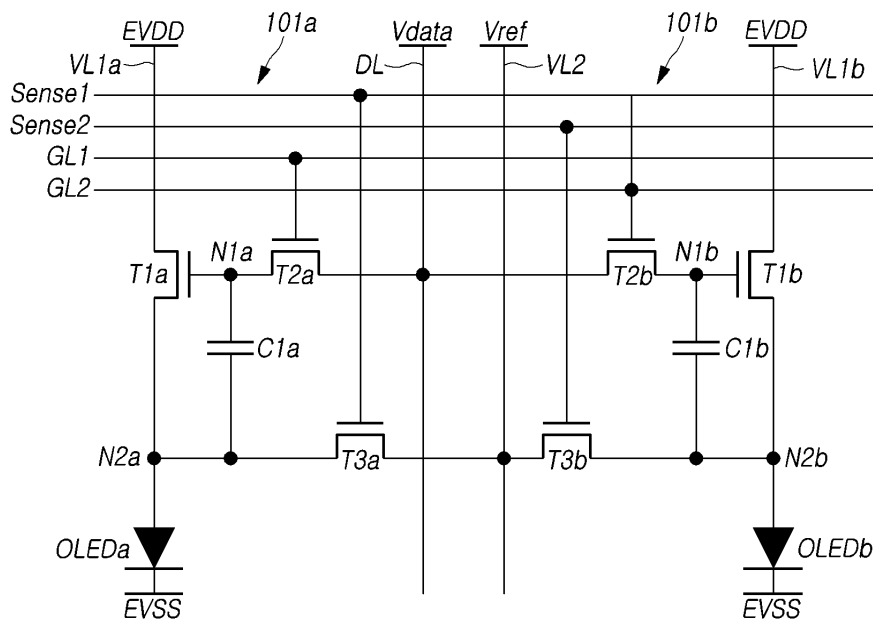
**도면1**



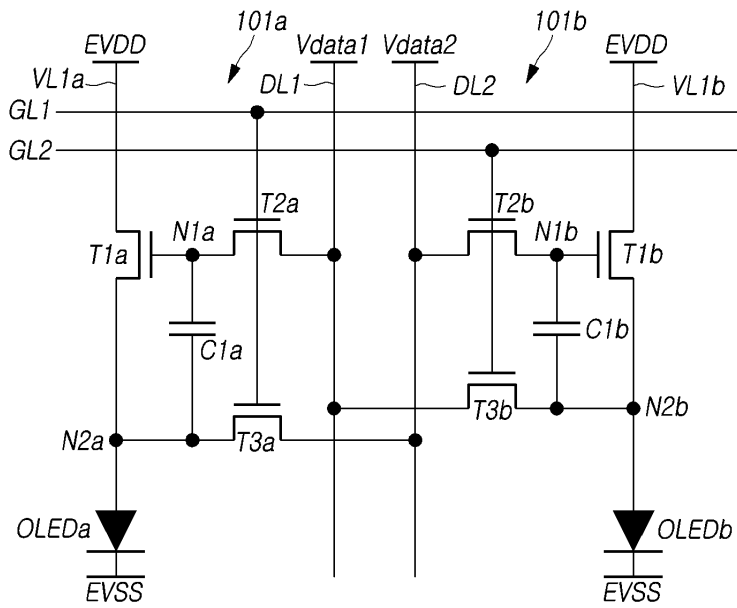
도면2



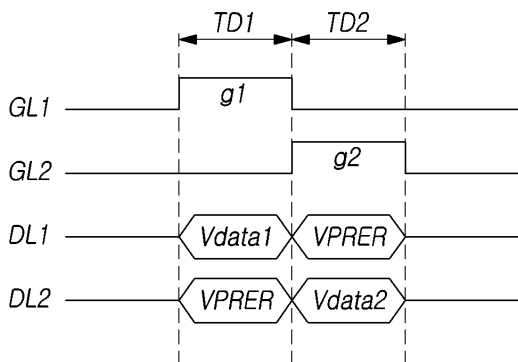
도면3



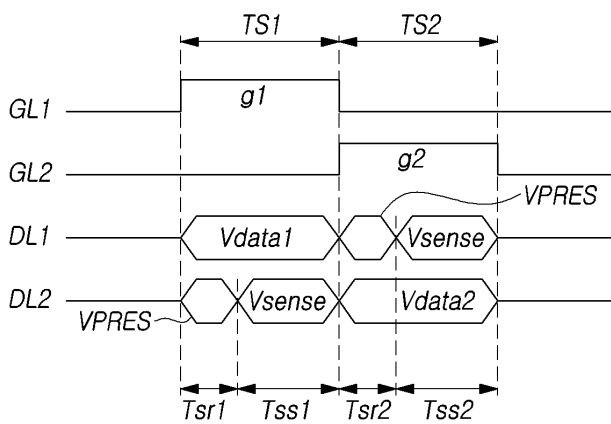
도면4



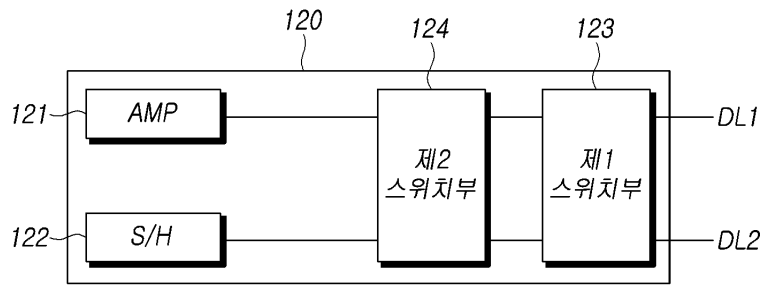
도면5a



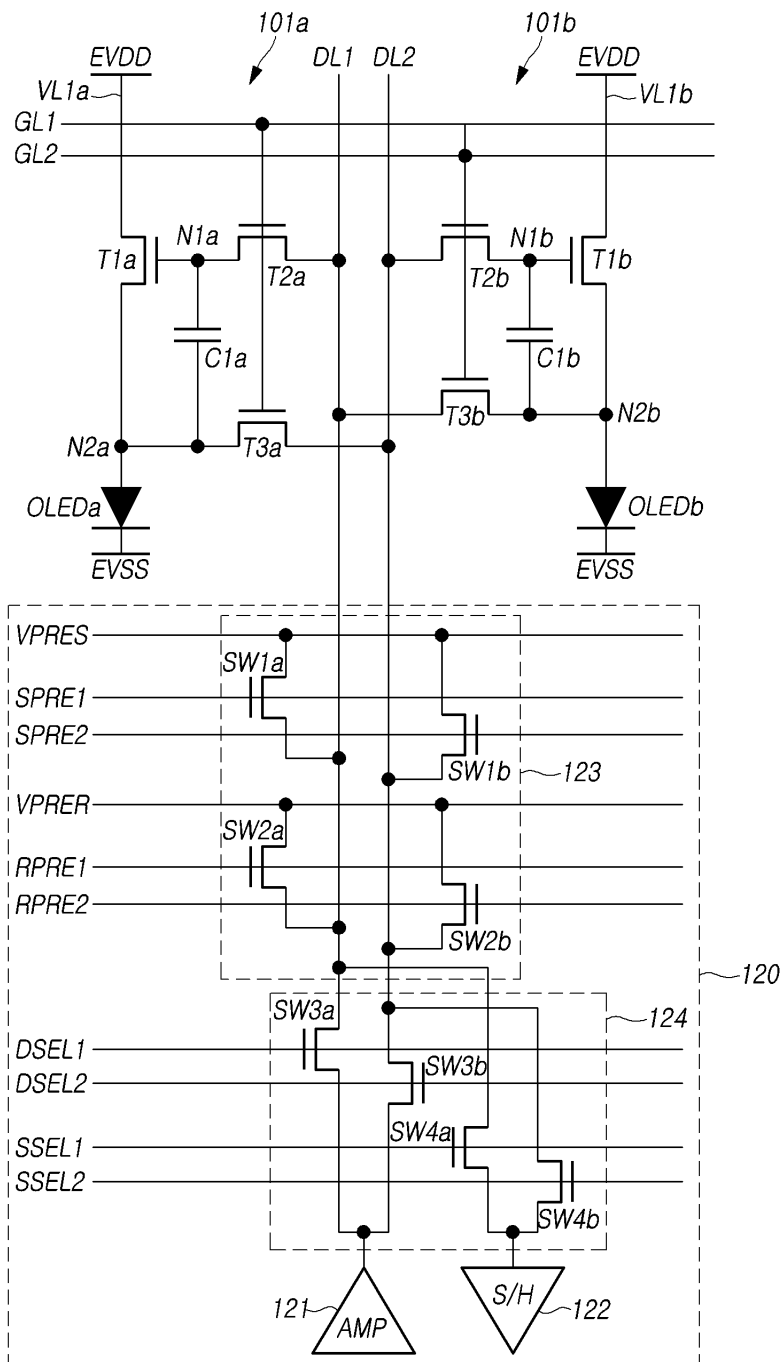
도면5b



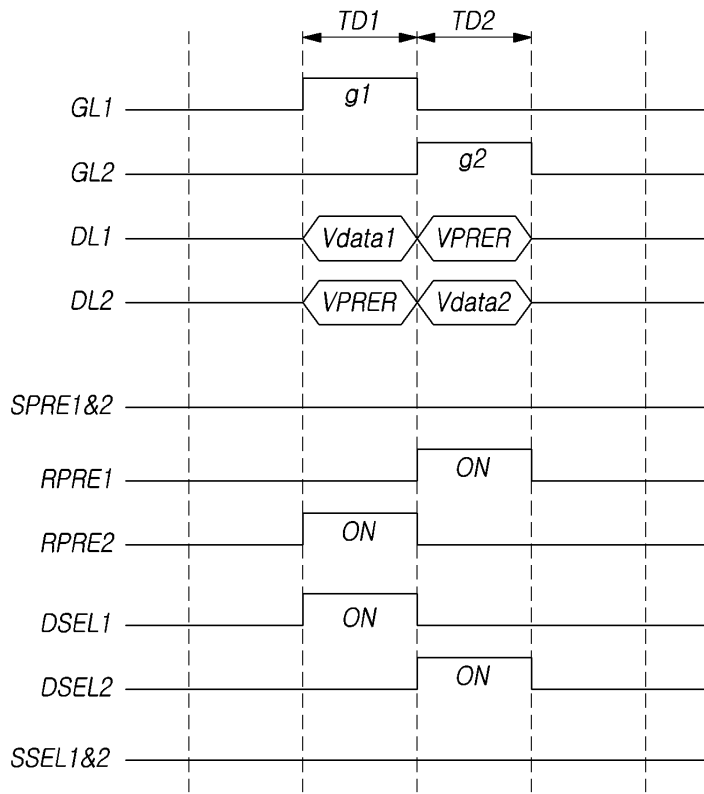
도면6



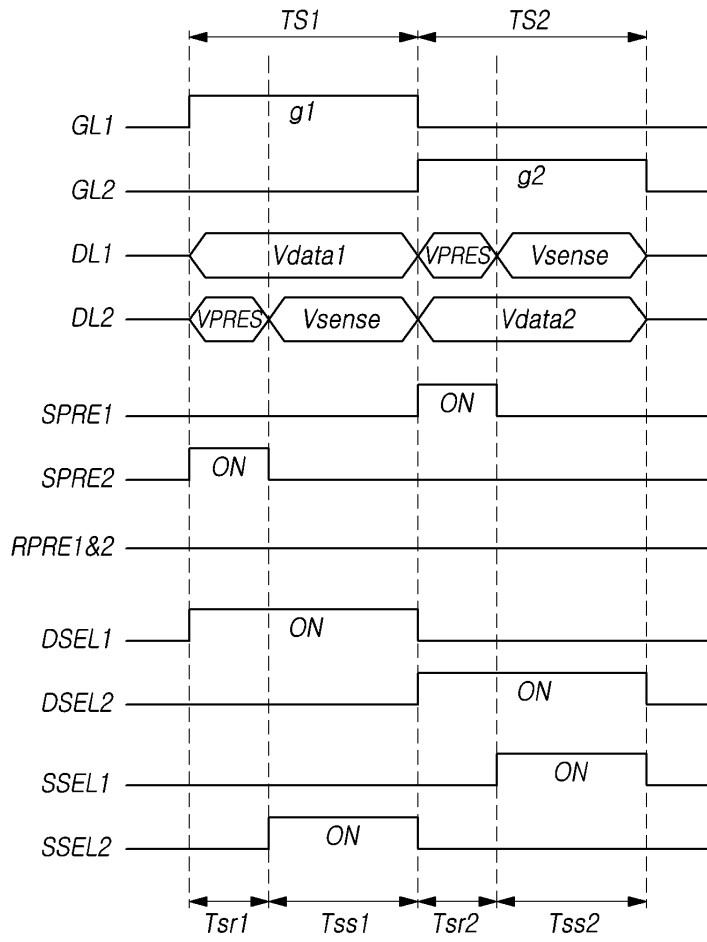
도면7



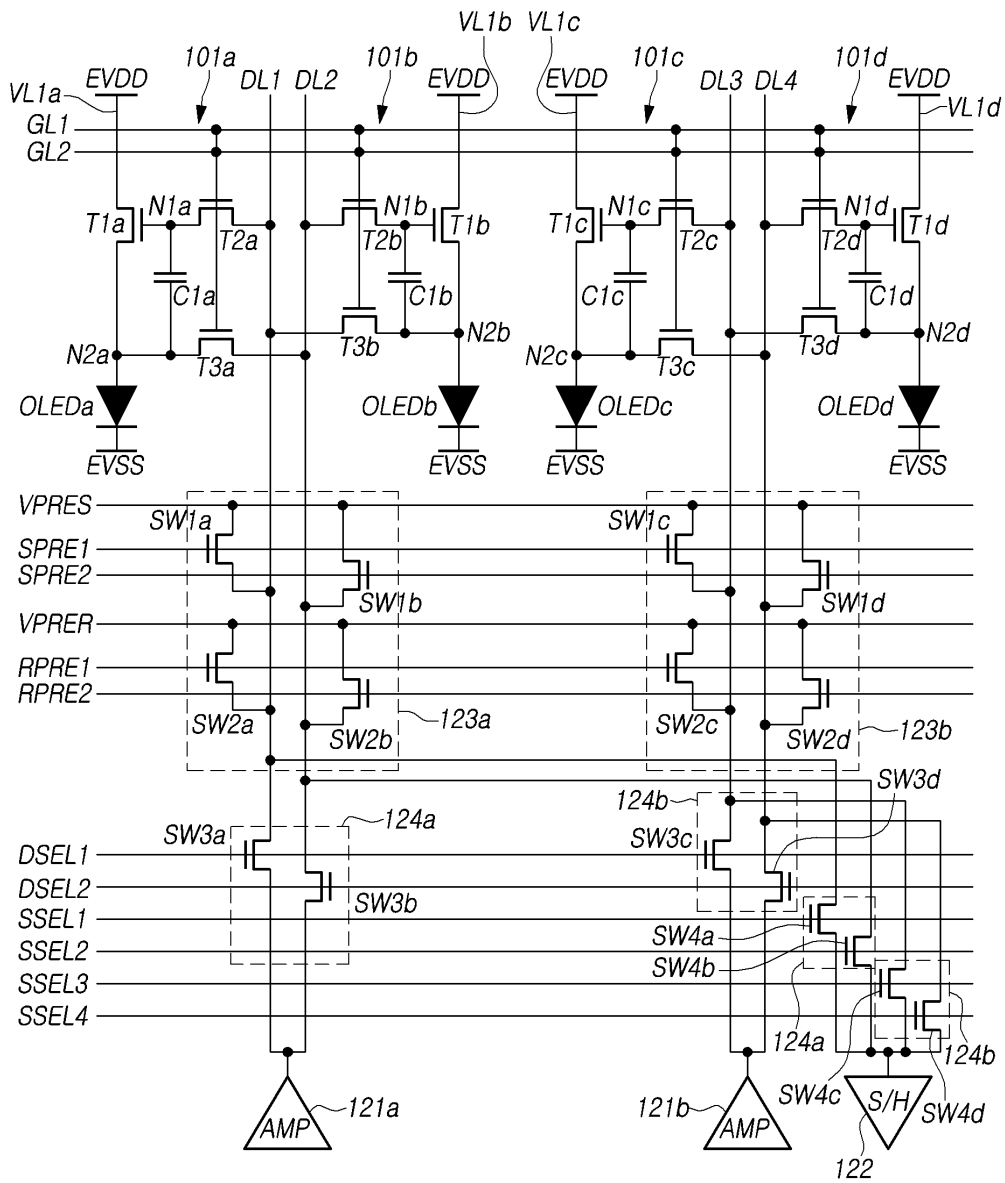
도면8a



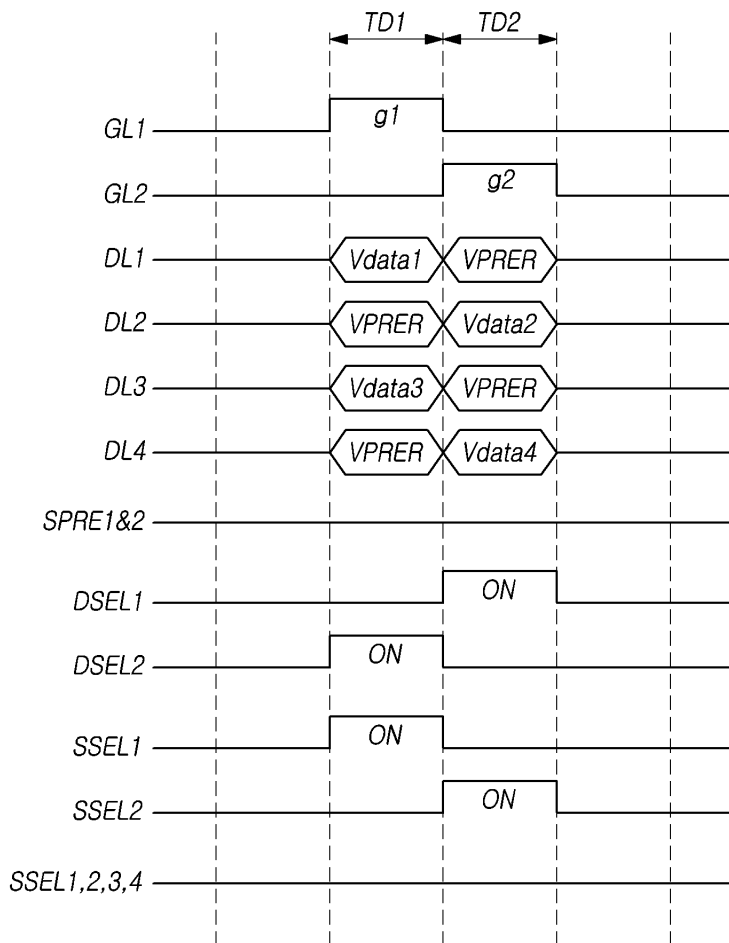
도면8b



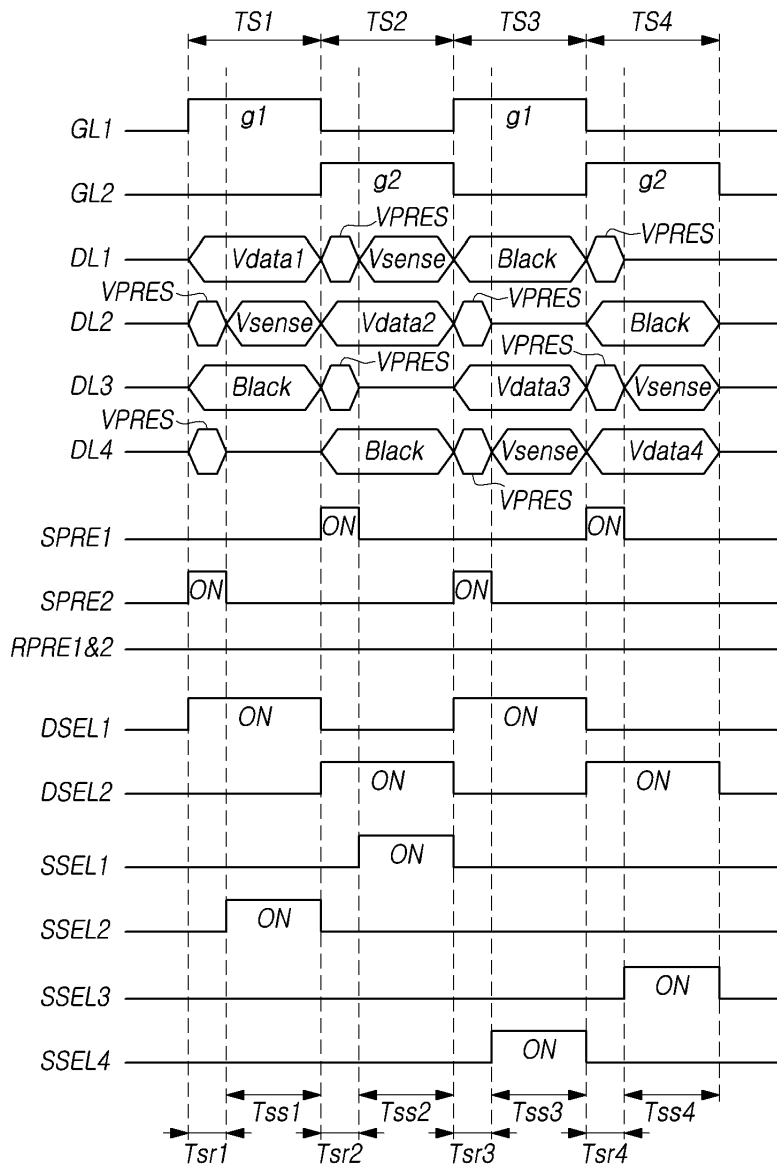
도면9



도면10a



도면10b



专利名称(译)	数据驱动器和使用其的有机发光显示器		
公开(公告)号	<a href="#">KR1020190069211A</a>	公开(公告)日	2019-06-19
申请号	KR1020170169697	申请日	2017-12-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김지훈		
发明人	김지훈		
IPC分类号	G09G3/3275		
CPC分类号	G09G3/3275 G09G2230/00 G09G2300/0465 G09G2310/0294 G09G2330/021 H01L27/3276 G09G3/3233 G09G2310/0291 G09G2310/08 G09G2320/0295 G09G3/3266 G09G2300/0809		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本实施例，用于将第一放大器，采样/保持电路，驱动初始化电压和感测初始化电压选择性地连接到第一数据线和第二数据线的第二开关单元以及放大器和第一数据线数据驱动器，包括第二开关单元和使用其的有机发光显示装置，该第二开关单元选择性地连接第二数据线，并选择性地连接采样/保持电路，第一数据线和第三数据线。

