



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0027057
(43) 공개일자 2019년03월14일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0113537
(22) 출원일자 2017년09월05일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자
양태훈
경기도 용인시 기흥구 죽현로 12, 309-402
노대현
경기도 화성시 병점2로 78, 404동 302호
(뒷면에 계속)

(74) 대리인
박영우

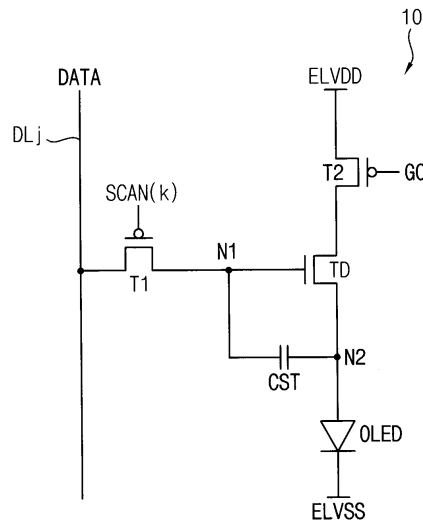
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 장치 및 화소

(57) 요약

표시 장치는 표시 패널 및 스캔 신호, 글로벌 신호 및 데이터 신호를 구동하고, 표시 패널에 제1 전원 및 제2 전원을 제공하는 패널 구동부를 포함한다. 화소들 각각은 데이터 라인들 중 하나와 제1 노드 사이에 결합되고, 게이트 전극으로 스캔 신호를 수신하는 제1 트랜지스터, 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 제1 전원의 전압을 화소에 전달하는 제2 트랜지스터, 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 제1 노드에 결합된 구동 트랜지스터, 제2 노드와 제1 전압 레벨과 제2 전압 레벨 사이의 전압 레벨을 갖는 제2 전원 사이에 연결되는 유기 발광 다이오드, 및 제1 노드와 제2 노드 사이에 연결되는 저장 커패시터를 포함한다. 구동 트랜지스터의 타입은 제2 트랜지스터와는 다르다.

대표도 - 도3



(52) CPC특허분류

G09G 2300/0819 (2013.01)

G09G 2320/0214 (2013.01)

G09G 2330/021 (2013.01)

(72) 발명자

박용성

서울특별시 송파구 올림픽로35길 104, 14동 507호

변민우

경기도 성남시 분당구 돌마로 138, 202동 2002호

명세서

청구범위

청구항 1

복수의 화소들을 포함하는 표시 패널; 및

상기 표시 패널에 연결되는 복수의 스캔 라인들에 각각 제공되는 스캔 신호, 공통 발광 제어 라인에 제공되는 글로벌 신호 및 복수의 데이터 라인들에 제공되는 데이터 신호를 구동하고, 상기 표시 패널에 제1 전원 및 제2 전원을 제공하는 패널 구동부를 포함하고,

상기 화소들 각각은,

상기 데이터 라인들 중 하나와 제1 노드 사이에 결합되고, 게이트 전극으로 상기 스캔 신호를 수신하는 제1 트랜지스터;

상기 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 상기 제1 전원의 전압을 상기 화소에 전달하는 제2 트랜지스터;

상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터;

상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 상기 제2 전원 사이에 연결되는 유기 발광 다이오드; 및

상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함하며,

상기 구동 트랜지스터와 상기 제2 트랜지스터의 타입이 서로 다른 것을 특징으로 하는 표시 장치.

청구항 2

제 1 항에 있어서, 상기 구동 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 3

제 2 항에 있어서, 하나의 프레임은 상기 제1 노드 및 상기 제2 노드의 전압을 초기화하는 초기화 구간, 상기 초기화 구간 후의 상기 구동 트랜지스터의 문턱 전압을 보상하는 보상 구간, 상기 보상 구간 후의 화소행들에 상기 데이터 신호를 순차적으로 기입하는 기입 구간 및 상기 기입 구간 후의 상기 화소들 전체가 상기 데이터 신호에 기초하여 동시에 발광하는 동시 발광 구간을 포함하는 것을 특징으로 하는 표시 장치.

청구항 4

제 3 항에 있어서, 상기 패널 구동부는 기 설정된 프레임 주기마다 상기 기입 구간에서의 스캔 신호 출력의 순서를 반전시키는 것을 특징으로 하는 표시 장치.

청구항 5

제 4 항에 있어서, 상기 패널 구동부는 제k(단, k는 자연수) 프레임에서 첫 번째 스캔 라인으로부터 마지막 스캔 라인으로 순차적으로 상기 스캔 신호를 제공하고, 제k+1 프레임에서 상기 마지막 스캔 라인으로부터 상기 첫 번째 스캔 라인으로 순차적으로 상기 스캔 신호를 제공하는 것을 특징으로 하는 표시 장치.

청구항 6

제 3 항에 있어서, 상기 초기화 구간에서, 상기 제1 전원은 상기 제1 전압 레벨을 가지고, 상기 스캔 신호 및 상기 글로벌 신호는 턴-온 레벨을 갖는 것을 특징으로 하는 표시 장치.

청구항 7

제 3 항에 있어서, 상기 보상 구간에서, 상기 제1 전원은 상기 제2 전압 레벨을 가지고, 상기 스캔 신호 및 상기 글로벌 신호는 턴-온 레벨을 갖는 것을 특징으로 하는 표시 장치.

청구항 8

제 3 항에 있어서, 상기 기입 구간에서, 상기 제1 전원은 상기 제1 전압 레벨을 가지고, 상기 스캔 신호는 턴-온 레벨을 가지며, 상기 글로벌 신호는 턴-오프 레벨을 갖는 것을 특징으로 하는 표시 장치.

청구항 9

제 3 항에 있어서, 상기 동시 발광 구간에서, 상기 제1 전원은 상기 제2 전압 레벨을 가지고, 상기 스캔 신호는 턴-오프 레벨을 가지며, 상기 글로벌 신호는 턴-온 레벨을 갖는 것을 특징으로 하는 표시 장치.

청구항 10

제 3 항에 있어서, 상기 패널 구동부는 상기 초기화 구간 및 상기 보상 구간에서 상기 데이터 라인들로 기 설정된 초기화 전압을 제공하는 것을 특징으로 하는 표시 장치.

청구항 11

제 3 항에 있어서, 상기 제1 트랜지스터는 상기 피모스 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 12

제 3 항에 있어서, 상기 제1 트랜지스터는 상기 엔모스 트랜지스터인 것을 특징으로 하는 표시 장치.

청구항 13

제 12 항에 있어서, 상기 스캔 신호의 턴-온 레벨은 논리 하이 레벨이고, 상기 글로벌 신호의 턴-온 레벨은 논리 로우 레벨인 것을 특징으로 하는 표시 장치.

청구항 14

제 13 항에 있어서, 상기 글로벌 신호의 스윙 폭이 상기 스캔 신호의 스윙 폭보다 작은 것을 특징으로 하는 표시 장치.

청구항 15

제 14 항에 있어서, 상기 글로벌 신호의 논리 하이 레벨이 상기 스캔 신호의 상기 논리 하이 레벨보다 낮은 전압 레벨인 것을 특징으로 하는 표시 장치.

청구항 16

제 3 항에 있어서, 상기 초기화 구간 및 상기 보상 구간은 각각 상기 화소들 전체에서 동시에 진행되는 것을 특징으로 하는 표시 장치.

청구항 17

데이터 라인과 제1 노드 사이에 결합되고, 게이트 전극으로 스캔 신호를 수신하는 제1 트랜지스터;
 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 제1 전원의 전압을 화소에 전달하는 제2 트랜지스터;
 상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터;
 상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 제2 전원 사이에 연결되는 유기 발광 다이오드; 및
 상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함하며,
 상기 구동 트랜지스터와 상기 제2 트랜지스터의 타입이 서로 다른 것을 특징으로 하는 화소.

청구항 18

제 17 항에 있어서, 상기 구동 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제1 트랜지스터 및 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터인 것을 특징으로 하는 화소.

청구항 19

제 18 항에 있어서, 상기 구동 트랜지스터는 산화물 박막 트랜지스터, 저온 폴리 실리콘(Low Temperature Polysilicon; LTPS) 박막 트랜지스터 및 저온 폴리 옥사이드(Low Temperature Polycrystalline Oxide; LTPO) 박막 트랜지스터 중 하나인 것을 특징으로 하는 화소.

청구항 20

제 17 항에 있어서, 상기 구동 트랜지스터 및 상기 제1 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터인 것을 특징으로 하는 화소.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로서, 더욱 상세하게는 동시 발광 구동 방식의 표시 장치 및 이에 포함되는 화소에 관한 것이다.

배경 기술

[0002] 화소는 데이터 전압에 기초하여 발광하며, 화소의 구동을 제어하는 트랜지스터(예를 들어, 박막 트랜지스터(TFT))를 포함한다. 표시 장치는 화소가 화소행 단위로 순차적으로 발광하는 순차 발광 방식 또는 데이터 기입을 순차적으로 완료한 후 전체 화소들이 동시에 발광하는 동시 발광 방식으로 영상을 표시할 수 있다.

[0003] 유기 발광 표시 장치는 공정 편차 등에 의해 화소들 각각에 포함된 구동 트랜지스터의 문턱 전압의 편차가 발생하고, 화소들 간에 휘도 편차에 의해 표시 품질이 낮아질 수 있다. 이를 위해, 동시 발광 방식의 표시 장치에서 화소 내부에서 구동 트랜지스터의 문턱 전압을 보상할 수 있는 다양한 구조의 화소들이 연구되고 있다. 하지만, 구동 트랜지스터의 문턱 전압을 보상하거나 동시 발광 방식으로 화소들을 구동하기 위해 화소가 상대적으로 복잡한 구조를 갖는 경우, 고해상도 표시 장치를 구현하기 어려울 수 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 목적은 스캔 신호 및/또는 글로벌 신호의 스윙폭을 줄이기 위한 고해상도 표시 장치를 제공하는 것이다.

[0005] 본 발명의 다른 목적은 상기 표시 장치에 적용되는 화소를 제공하는 것이다.

[0006] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0007] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 표시 장치는 복수의 화소들을 포함하는 표시 패널 및 상기 표시 패널에 연결되는 복수의 스캔 라인들에 각각 제공되는 스캔 신호, 공통 발광 제어 라인에 제공되는 글로벌 신호 및 복수의 데이터 라인들에 제공되는 데이터 신호를 구동하고, 상기 표시 패널에 제1 전원 및 제2 전원을 제공하는 패널 구동부를 포함할 수 있다. 상기 화소들 각각은 상기 데이터 라인들 중 하나와 제1 노드 사이에 결합되고, 게이트 전극으로 상기 스캔 신호를 수신하는 제1 트랜지스터, 상기 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 상기 제1 전원의 전압을 상기 화소에

전달하는 제2 트랜지스터, 상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터, 상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 상기 제2 전원 사이에 연결되는 유기 발광 다이오드, 및 상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함할 수 있다. 상기 구동 트랜지스터와 상기 제2 트랜지스터의 타입이 서로 다를 수 있다.

- [0008] 일 실시예에 의하면, 상기 구동 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터일 수 있다.
- [0009] 일 실시예에 의하면, 하나의 프레임은 상기 제1 노드 및 상기 제2 노드의 전압을 초기화하는 초기화 구간, 상기 초기화 구간 후의 상기 구동 트랜지스터의 문턱 전압을 보상하는 보상 구간, 상기 보상 구간 후의 화소행들에 상기 데이터 신호를 순차적으로 기입하는 기입 구간 및 상기 기입 구간 후의 상기 화소들 전체가 상기 데이터 신호에 기초하여 동시에 발광하는 동시 발광 구간을 포함할 수 있다.
- [0010] 일 실시예에 의하면, 상기 패널 구동부는 기 설정된 프레임 주기마다 상기 기입 구간에서의 스캔 신호 출력의 순서를 반전시킬 수 있다.
- [0011] 일 실시예에 의하면, 상기 패널 구동부는 제k(단, k는 자연수) 프레임에서 첫 번째 스캔 라인으로부터 마지막 스캔 라인으로 순차적으로 상기 스캔 신호를 제공하고, 제k+1 프레임에서 상기 마지막 스캔 라인으로부터 상기 첫 번째 스캔 라인으로 순차적으로 상기 스캔 신호를 제공할 수 있다.
- [0012] 일 실시예에 의하면, 상기 초기화 구간에서, 상기 제1 전원은 상기 제1 전압 레벨을 가지고, 상기 스캔 신호 및 상기 글로벌 신호는 턴-온 레벨을 가질 수 있다.
- [0013] 일 실시예에 의하면, 상기 보상 구간에서, 상기 제1 전원은 상기 제2 전압 레벨을 가지고, 상기 스캔 신호 및 상기 글로벌 신호는 턴-온 레벨을 가질 수 있다.
- [0014] 일 실시예에 의하면, 상기 기입 구간에서, 상기 제1 전원은 상기 제1 전압 레벨을 가지고, 상기 스캔 신호는 턴-온 레벨을 가지며, 상기 글로벌 신호는 턴-오프 레벨을 가질 수 있다.
- [0015] 일 실시예에 의하면, 상기 동시 발광 구간에서, 상기 제1 전원은 상기 제2 전압 레벨을 가지고, 상기 스캔 신호는 턴-오프 레벨을 가지며, 상기 글로벌 신호는 턴-온 레벨을 가질 수 있다.
- [0016] 일 실시예에 의하면, 상기 패널 구동부는 상기 초기화 구간 및 상기 보상 구간에서 상기 데이터 라인들로 기 설정된 초기화 전압을 제공할 수 있다.
- [0017] 일 실시예에 의하면, 상기 제1 트랜지스터는 상기 피모스 트랜지스터일 수 있다.
- [0018] 일 실시예에 의하면, 상기 제1 트랜지스터는 상기 엔모스 트랜지스터일 수 있다.
- [0019] 일 실시예에 의하면, 상기 스캔 신호의 턴-온 레벨은 논리 하이 레벨이고, 상기 글로벌 신호의 턴-온 레벨은 논리 로우 레벨일 수 있다.
- [0020] 일 실시예에 의하면, 상기 글로벌 신호의 스윙 폭이 상기 스캔 신호의 스윙 폭보다 작을 수 있다.
- [0021] 일 실시예에 의하면, 상기 글로벌 신호의 논리 하이 레벨이 상기 스캔 신호의 상기 논리 하이 레벨보다 낮은 전압 레벨일 수 있다.
- [0022] 일 실시예에 의하면, 상기 초기화 구간 및 상기 보상 구간은 각각 상기 화소들 전체에서 동시에 진행될 수 있다.
- [0023] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 화소는 데이터 라인과 제1 노드 사이에 결합되고, 게이트 전극으로 스캔 신호를 수신하는 제1 트랜지스터, 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 제1 전원의 전압을 화소에 전달하는 제2 트랜지스터, 상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터, 상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 제2 전원 사이에 연결되는 유기 발광 다이오드, 및 상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함할 수 있다. 상기 구동 트랜지스터와 상기 제2 트랜지스터의 타입이 서로 다를 수 있다.
- [0024] 일 실시예에 의하면, 상기 구동 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제1 트랜지스터 및 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트

랜지스터일 수 있다.

[0025] 일 실시예에 의하면, 상기 구동 트랜지스터는 산화물 박막 트랜지스터, 저온 폴리 실리콘(Low Temperature Poly-silicon; LTPS) 박막 트랜지스터 및 저온 폴리 옥사이드(Low Temperature Polycrystalline Oxide; LTPO) 박막 트랜지스터 중 하나일 수 있다.

[0026] 일 실시예에 의하면, 상기 구동 트랜지스터 및 상기 제1 트랜지스터는 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터이고, 상기 제2 트랜지스터는 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터일 수 있다.

발명의 효과

[0027] 본 발명의 실시예들에 따른 표시 장치 및 이에 포함되는 화소는 엔모스 구동 트랜지스터 및 적어도 하나의 피모스 스위칭 트랜지스터(예를 들어, 제1 및 제2 트랜지스터들)를 포함함으로써 스캔 신호 및/또는 글로벌 신호의 스윙폭이 감소되며, 동시 발광 구동 방식의 표시 장치의 전체 소비 전력이 감소될 수 있다. 또한, 기 설정된 프레임 주기로 스캔 신호의 출력 순서가 반전됨으로써, 동시 발광 구동 시 발생할 수 있는 전류 누설 및 이로 인한 얼룩 불량이 방지될 수 있다.

[0028] 나아가, 데이터 신호를 화소 내부로 전달하는 제1 트랜지스터를 누설에 강건한 엔모스 트랜지스터로 형성하고 발광 제어를 위한 제2 트랜지스터는 피모스 트랜지스터로 형성함으로써, 동시 발광 구동 방식의 표시 장치에서 발생할 수 있는 제1 트랜지스터에서의 전류 누설이 방지됨과 동시에 상기 제2 트랜지스터를 구동하는 글로벌 신호의 스윙폭이 감소될 수 있다. 따라서, 상기 전류 누설에 의한 표시 패널 상하의 휘도 편차 및 얼룩이 방지되고 소비 전력이 감소될 수 있다.

[0029] 다만, 본 발명의 효과는 상술한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0030] 도 1은 본 발명의 실시예들에 따른 표시 장치를 나타내는 블록도이다.

도 2는 도 1의 표시 장치의 동작의 일 예를 나타내는 타이밍도이다.

도 3은 도 1의 표시 장치에 포함되는 본 발명의 실시예들에 따른 화소를 나타내는 회로도이다.

도 4는 도 3의 화소의 동작의 일 예를 나타내는 타이밍도이다.

도 5는 도 1의 표시 장치의 동작의 일 예를 나타내는 타이밍도이다.

도 6은 본 발명의 실시예들에 따른 화소의 일 예를 나타내는 회로도이다.

도 7은 도 6의 화소의 동작의 일 예를 나타내는 타이밍도이다.

도 8은 본 발명의 실시예들에 따른 전자 기기의 일 예를 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0031] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0032] 도 1은 본 발명의 실시예들에 따른 표시 장치를 나타내는 블록도이다.

[0033] 도 1을 참조하면, 표시 장치(100)는 표시 패널(110) 및 표시 패널을 구동하는 패널 구동부를 포함할 수 있다.

[0034] 표시 장치(100)는 순차 기입(순차 스캔) 및 동시 발광 구동 방식으로 영상을 표시할 수 있다. 표시 장치(100)는 유기 발광 표시 장치로 구현될 수 있다. 또한, 표시 장치(100)는 평판 표시 장치, 플렉서블 표시 장치, 투명 표시 장치, 헤드 마운트 표시 장치 등에 적용될 수 있다.

[0035] 상기 패널 구동부는 하나의 프레임에서 화소(10)들 전체가 동시에 발광하는 동시 발광 구간을 포함하는 동시 발광 구동 방식으로 표시 패널(110)을 구동할 수 있다. 일 실시예에서, 상기 패널 구동부는 스캔 구동부(120), 글로벌 게이트 구동부(130), 데이터 구동부(140), 전원 공급부(150) 및 타이밍 제어부(160)를 포함할 수 있다.

- [0036] 표시 패널(100)은 영상을 표시하기 위한 복수의 화소(10)들을 포함할 수 있다. 예를 들어, 표시 패널(110)은 복수의 스캔 라인들(SL1 내지 SLn), 복수의 데이터 라인들(DL1 내지 DLm) 및 복수의 스캔 라인들(SL1 내지 SLn) 및 복수의 데이터 라인들(DL1 내지 DLm)에 각각 연결되는 복수의 화소(10)들을 포함할 수 있다(단, n과 m은 2 이상의 정수). 화소(10)들은 공통 발광 제어 라인(GCL)에 공통으로 연결될 수 있다.
- [0037] 화소(10)들 각각은 데이터 라인들(DL1 내지 DLm) 중 하나와 제1 노드 사이에 결합되고, 게이트 전극으로 상기 스캔 신호를 수신하는 제1 트랜지스터, 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 제1 전원(ELVDD)의 전압을 상기 화소에 전달하는 제2 트랜지스터, 상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터, 상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 제2 전원(ELVSS) 사이에 연결되는 유기 발광 다이오드 및 상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함할 수 있다. 화소(10)의 구조 및 동작 방법에 대해서는 도 2 내지 도 7을 참조하여 자세히 설명하기로 한다.
- [0038] 상기 패널 구동부는 표시 패널(110)에 연결되는 스캔 라인들(SL1 내지 SLn)에 각각 제공되는 스캔 신호, 공통 발광 제어 라인(GCL)에 제공되는 글로벌 신호 및 데이터 라인들(DL1 내지 DLm)에 제공되는 데이터 신호를 구동하고, 표시 패널(110)에 제1 전원(ELVDD) 및 제2 전원(ELVSS)을 제공할 수 있다.
- [0039] 스캔 구동부(120)는 제1 제어 신호(CON1)에 기초하여 스캔 라인들(SL1 내지 SLn)에 스캔 신호를 제공할 수 있다. 일 실시예에서, 스캔 구동부(144)는 상기 스캔 신호(즉, 활성화 레벨 또는 턴-온 레벨을 갖는 스캔 신호)를 화소(10)들 전체에 동시에 제공하거나, 화소행 단위로 순차적으로 표시 패널(110)에 제공할 수 있다.
- [0040] 글로벌 게이트 구동부(130)는 제2 제어 신호(CON2)에 기초하여 공통 발광 제어 라인(GCL)으로 상기 글로벌 신호를 제공할 수 있다. 상기 글로벌 신호는 화소(10)들 전체의 발광 여부를 동시에 제어할 수 있다. 예를 들어, 상기 글로벌 신호의 레벨에 따라 제1 전원(ELVDD)과 화소(10)에 포함되는 구동 트랜지스터 사이의 전기적 연결이 결정될 수 있다. 일 실시예에서, 글로벌 게이트 구동부(130)는 물리적으로 스캔 구동부(120)와 분리될 수 있다. 다른 실시예에서, 상기 글로벌 게이트 구동부(130)는 스캔 구동부(120) 내에 포함되어 동작할 수 있다.
- [0041] 데이터 구동부(140)는 타이밍 제어부(160)로부터 수신한 제3 제어 신호(CON3) 및 영상 데이터(IDATA)에 기초하여 데이터 신호(또는 데이터 전압)를 생성할 수 있다. 예를 들어, 데이터 구동부(140)는 디지털 형식의 영상 데이터(IDATA)를 아날로그 형식의 상기 데이터 신호로 변환하고, 제1 내지 제m 데이터 라인들(DL1 내지 DLm)을 통해 화소(10)들에 상기 데이터 신호를 제공할 수 있다.
- [0042] 전원 공급부(150)는 제1 전원(ELVDD) 및 제2 전원(ELVSS)을 표시 패널(110)에 제공할 수 있다. 예를 들어, 전원 공급부(150)는 입력 전압(예를 들어, 배터리 전압)으로부터 다양한 전압 레벨을 갖는 출력 전압들을 생성하는 DC-DC 컨버터를 포함하고, 제4 제어 신호(CON4)에 기초하여 상기 출력 전압을 제1 전원(ELVDD) 및 제2 전원(ELVSS) 각각의 전압 레벨에 상응하도록 출력할 수 있다. 일 실시예에서, 제1 전원(ELVDD)은 하나의 프레임 내에서 제1 전압 레벨과 상기 제1 전압 레벨보다 높은 제2 전압 레벨 사이를 스윙하며 제공되고, 제2 전원(ELVSS)은 정전압 레벨로 제공될 수 있다. 예를 들어, 상기 제2 전원(ELVSS)은 그라운드 전압으로 제공되고, 제1 전원(ELVDD)의 상기 제1 전압 레벨은 음극성 전압으로, 상기 제2 전압 레벨은 양극성 전압으로 제공될 수 있다. 즉, 동시 발광 구동 방식 하에서 전원 공급부(150)는 제1 전원(ELVDD)의 출력을 스윙할 수 있다.
- [0043] 타이밍 제어부(160)는 스캔 구동부(120), 글로벌 게이트 구동부(130), 데이터 구동부(140) 및 전원 공급부(150)의 구동을 제어할 수 있다. 타이밍 제어부(160)는 스캔 구동부(144), 스캔 구동부(120), 글로벌 게이트 구동부(130), 데이터 구동부(140) 및 전원 공급부(150) 각각에 제1 내지 제4 제어 신호들(CON1, CON2, CON3, CON4)을 각각 제공하고, 스캔 구동부(120), 글로벌 게이트 구동부(130), 데이터 구동부(140) 및 전원 공급부(150) 각각의 구동을 제어할 수 있다. 일 실시예에서, 타이밍 제어부(160)는 외부의 그래픽 컨트롤러(도시되지 않음)로부터 RGB 화상 신호, 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 수신하고, 이러한 신호들에 기초하여 제1 내지 제4 제어 신호들(CON1, CON2, CON3, CON4) 및 상기 RGB 화상 신호에 상응하는 영상 데이터(IDATA)를 생성할 수 있다.
- [0044] 이와 같이, 표시 장치(100)는 동시 발광 구동 방식으로 구동되며, 간단한 형태의 화소 구조를 포함할 수 있다.
- [0045] 도 2는 도 1의 표시 장치의 동작의 일 예를 나타내는 타이밍도이다.
- [0046] 도 1 및 도 2를 참조하면, 표시 장치(100)의 하나의 프레임은 초기화 구간(P1), 초기화 구간(P1) 후의 보상 구간(P2), 보상 구간(P2) 후의 기입 구간(P3) 및 기입 구간(P3) 후의 동시 발광 구간(P4)을 포함할 수 있다.

- [0047] 본 실시예에서는, 화소(10)에 포함되는 스위칭 트랜지스터들이 피모스(p-channel metal oxide semiconductor; PMOS) 트랜지스터로 구현된 것으로 가정하여 설명하기로 한다. 즉, 스캔 신호(SCAN(1) 내지 SCAN(n)) 및 글로벌 신호(GC)의 턴-온 레벨(L)은 논리 로우 레벨(L)이고, 스캔 신호(SCAN(1) 내지 SCAN(n)) 및 글로벌 신호(GC)의 턴-오프 레벨(H)은 논리 하이 레벨(H)일 수 있다. 이와 반대로, 화소(10)에 포함되는 스위칭 트랜지스터가 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터이면, 해당 스위칭 트랜지스터를 구동하는 신호의 턴-온 레벨은 논리 하이 레벨이고, 턴-오프 레벨은 논리 로우 레벨일 수 있다.
- [0048] 초기화 구간(P1) 동안 제1 전원(ELVDD)은 제1 전압 레벨(V1)을 출력하고, 제1 내지 제n 스캔 신호들(SCAN(1) 내지 SCAN(n)) 및 글로벌 신호(GC)는 턴-온 레벨(L)을 가질 수 있다. 이에 따라, 모든 화소(10)들에서 초기화 동작이 수행되며, 구동 트랜지스터의 게이트 전압 및 유기 발광 다이오드의 애노드 전압이 각각 소정의 전압 레벨로 초기화될 수 있다. 즉, 초기화 구간(P1)은 화소(10)들 전체에서 동시에 진행될 수 있다.
- [0049] 보상 구간(P2)에서, 제1 전원(ELVSS)은 제1 전압 레벨(V1)보다 높은 제2 전압 레벨(V2)을 출력하고, 제1 내지 제n 스캔 신호들(SCAN(1) 내지 SCAN(n)) 및 글로벌 신호(GC)는 턴-온 레벨(L)을 유지할 수 있다. 이에 따라, 보상 구간(P2) 동안 화소(10)들 전체에서 문턱 전압 보상 동작이 수행되며, 구동 트랜지스터의 문턱 전압이 보상될 수 있다. 즉, 보상 구간(P2)은 화소(10)들 전체에서 동시에 진행될 수 있다. 일 실시예에서, 제1 전원의 제1 전압 레벨(V1)은 약 -2.2V이고 제2 전압 레벨(V2)은 약 7V일 수 있다.
- [0050] 기입 구간(P3)에서, 제1 전원(ELVDD)은 다시 제1 전압 레벨(V1)을 출력하고, 글로벌 신호(GC)은 턴-오프 레벨(H)을 가지며, 제1 내지 제n 스캔 신호들(SCAN(1) 내지 SCAN(n))은 순차적으로 턴-온 레벨(L)로 출력될 수 있다. 이에 따라, 기입 구간(P3) 동안 화소행 단위로 순차적으로 데이터 신호가 기입될 수 있다. 예를 들어, 도 2에 도시된 바와 같이, 데이터 기입 동작은 제1 스캔 신호(SCAN(1))가 인가되는 제1 화소행의 화소(10)들에서 시작되어 제n 스캔 신호(SCAN(n))가 인가되는 제n 화소행의 화소(10)들까지 순차적으로 진행될 수 있다.
- [0051] 동시 발광 구간(P4)에서, 제1 전원(ELVDD)은 다시 제2 전압 레벨(V2)을 가지며, 제1 내지 제n 스캔 신호들(SCAN(1) 내지 SCAN(n)) 및 글로벌 신호(GC)는 턴-오프 레벨(H)을 가질 수 있다. 이에 따라, 각각의 화소(10)들은 인가된 데이터 신호에 상응하는 휘도로 동시에 발광할 수 있다.
- [0052] 이에 따라, 표시 장치(100)는 하나의 프레임 내에서 화소행 단위로 순차적으로 데이터를 기입하고 전체 화소(10)들을 동시에 발광시킬 수 있다.
- [0053] 도 3은 도 1의 표시 장치에 포함되는 본 발명의 실시예들에 따른 화소를 나타내는 회로도이다.
- [0054] 도 3을 참조하면, 화소(10)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 구동 트랜지스터(TD), 유기 발광 다이오드(OLED) 및 저장 커패시터(CST)를 포함할 수 있다.
- [0055] 일 실시예에서, 구동 트랜지스터(TD)는 엔모스 트랜지스터이고, 제1 및 제2 트랜지스터들(T1, T2)은 피모스 트랜지스터일 수 있다. 제1 및 제2 트랜지스터들(T1, T2)은 스위칭 트랜지스터로서 동작할 수 있다.
- [0056] 제1 트랜지스터(T1)는 데이터 라인(DL_j)(단, j는 자연수)과 제1 노드(N1) 사이에 결합될 수 있다. 예를 들어, 제1 트랜지스터(T1)는 데이터 라인(DL_j)에 연결되는 제1 전극 및 제1 노드(N1)에 연결되는 제2 전극을 포함할 수 있다. 제1 트랜지스터(T1)의 게이트 전극은 스캔 신호(SCAN(k))(단, k는 자연수)를 수신할 수 있다. 제1 트랜지스터(T1)는 스캔 신호(SCAN(k))에 응답하여 데이터 신호(DATA)를 제1 노드(N1)(즉, 구동 트랜지스터(TD)의 게이트 전극)에 전달할 수 있다. 일 실시예에서, 데이터 신호(DATA)는 초기화를 위한 초기화 전압 또는 발광 휘도에 상응하는 데이터 전압을 포함할 수 있다.
- [0057] 제2 트랜지스터(T2)는 제1 전원(ELVDD)과 구동 트랜지스터(TD) 사이에 결합될 수 있다. 예를 들어, 제2 트랜지스터는 제1 전원(ELVDD)에 연결된 제1 전극 및 구동 트랜지스터(TD)에 연결되는 제2 전극을 포함할 수 있다. 제2 트랜지스터(T2)의 게이트 전극은 글로벌 신호(GC)를 수신할 수 있다. 제2 트랜지스터(T2)는 글로벌 신호(GC)에 응답하여 제1 전원(ELVDD)과 구동 트랜지스터(TD)를 전기적으로 연결하고 제1 전원(ELVDD)의 전압을 구동 트랜지스터(TD)의 제1 전극으로 전달할 수 있다. 제1 전원(ELVDD)의 전압은 제2 전원(ELVSS)의 전압 레벨보다 작은 제1 전압 레벨 또는 상기 제2 전원(ELVSS)의 전압 레벨보다 큰 제2 전압 레벨을 가질 수 있다.
- [0058] 일 실시예에서, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2) 각각은 저온 폴리 실리콘(Low Temperature Polysilicon; LTPS) 박막 트랜지스터 및 저온 폴리 옥사이드(Low Temperature Polycrystalline Oxide; LTPO) 박막 트랜지스터 중 하나로 구현될 수 있다. 다만, 이는 예시적인 것으로서 제1 및 제2 트랜지스터(T1, T2)의 구성이 이에 한정되는 것은 아니고, 다양한 방식으로 형성되는 엔모스 트랜지스터로 대체될 수도 있다.

- [0059] 여기서, 제2 트랜지스터(T2)의 상기 제1 전극은 고전압의 제1 전원(ELVDD)에 직접 연결된다. 따라서, 제2 트랜지스터(T2)가 피모스 트랜지스터인 경우, 제2 트랜지스터(T2)의 스위칭(예를 들어, 턴 온)을 위해서는 제2 트랜지스터(T2)의 상기 게이트 전극에 인가되는 글로벌 신호(GC)의 턴-온 레벨이 제1 전원(ELVDD)의 제2 전압 레벨보다 충분히 높아야 한다. 이 경우, 글로벌 신호(GC)의 스윙폭이 커질 수밖에 없다. 예를 들어, 제1 전원(ELVDD)이 약 7V와 약 -2.2V 사이에서 스윙하는 경우, 제2 트랜지스터(T2)의 완전한 턴 온 및 턴 오프를 위해서는 글로벌 신호(GC)의 턴-온 레벨과 턴-오프 레벨은 각각 17V 및 -7V로 설정될 수 있다. 따라서, 글로벌 신호(GC)의 스윙폭은 약 24V 정도일 수 있다.
- [0060] 그러나, 제2 트랜지스터(T2)가 피모스 트랜지스터인 경우, 제2 트랜지스터(T2)의 턴-온 전압은 논리 로우 레벨에 의해 결정될 수 있다. 예를 들어, 제1 전원(ELVDD)이 약 7V와 약 -2.2V 사이에서 스윙하는 경우, 제2 트랜지스터(T2)의 완전한 턴 온 및 턴 오프를 위해서는 글로벌 신호(GC)의 턴-온 레벨과 턴-오프 레벨은 각각 9V 및 -7V로 설정될 수 있다. 따라서, 글로벌 신호(GC)의 스윙폭은 약 18V 정도일 수 있다. 즉, 앤모스 구동 트랜지스터(TD)를 포함하는 동시 발광 구동 방식의 화소(10)에서, 제2 트랜지스터(T2)가 피모스 트랜지스터로 구현되는 경우, 글로벌 신호(GC)의 스윙폭이 30% 이상 감소될 수 있다. 따라서, 글로벌 신호(GC) 출력을 위한 소비 전력이 감소할 수 있다. 이와 마찬가지로, 제1 트랜지스터(T1)가 상기 피모스 트랜지스터로 구현되는 경우, 스캔 신호(SCAN(k))의 스윙폭 또한 30% 이상 감소되므로, 스캔 신호(SCAN(k)) 출력을 위한 소비 전력이 감소될 수 있다.
- [0061] 구동 트랜지스터(TD)는 제2 트랜지스터(T2)와 제2 노드(N2) 사이에 결합될 수 있다. 예를 들어, 구동 트랜지스터(TD)는 제2 트랜지스터(T2)의 상기 제2 전극에 연결되는 제1 전극 및 제2 노드(N2)에 연결되는 제2 전극을 포함할 수 있다. 구동 트랜지스터(TD)의 게이트 전극은 제1 노드(N1)에 연결될 수 있다. 구동 트랜지스터(TD)는 데이터 신호(DATA)에 응답하여 유기 발광 다이오드(OLED)의 발광을 위한 구동 전류를 생성할 수 있다.
- [0062] 저장 커패시터(CST)는 제1 노드(N1)와 제2 노드(N2) 사이에 연결될 수 있다. 일 실시예에서, 저장 커패시터(CST)는 구동 트랜지스터(CST)의 상기 게이트 전극과 상기 제2 전극 사이의 전압차를 저장할 수 있다.
- [0063] 유기 발광 다이오드(OLED)는 제2 노드(N2)와 제2 전원(ELVSS) 사이에 연결될 수 있다. 유기 발광 다이오드(OLED)의 애노드는 제2 노드(N2)에 대응할 수 있다. 유기 발광 다이오드(OLED)는 구동 트랜지스터(TD)로부터 생성된 상기 구동 전류에 대응하는 휘도로 발광할 수 있다.
- [0064] 이와 같이, 앤모스 트랜지스터로 구현되는 구동 트랜지스터(TD)를 포함하는 화소(10)에 피모스 트랜지스터로 구현되는 제1 및 제2 트랜지스터들(T1, T2)이 포함됨으로써 스캔 신호(SCAN(k)) 및 글로벌 신호(GC)의 스윙폭이 큰 폭으로 줄어들 수 있다. 따라서, 스캔 신호(SCAN(k)) 및 글로벌 신호(GC)의 출력을 위한 전력 소모가 감소할 수 있으며, 동시 발광 구동 방식의 표시 장치(100)의 전체 소비 전력이 감소할 수 있다.
- [0065] 도 4는 도 3의 화소의 동작의 일 예를 나타내는 타이밍도이다.
- [0066] 도 3 및 도 4를 참조하면, 하나의 프레임은 초기화 구간(P1), 초기화 구간(P1) 후의 보상 구간(P2), 보상 구간(P2) 후의 기입 구간(P3) 및 기입 구간(P3) 후의 동시 발광 구간(P4)을 포함할 수 있다.
- [0067] 동시 발광 구동 방식으로 동작하는 표시 장치(100)에서, 제1 전원(ELVDD)은 제1 전압 레벨(V1) 및 제1 전압 레벨(V2)보다 큰 제2 전압 레벨(V2) 사이를 스윙할 수 있다. 여기서, 제2 전원(ELVSS)은 정전압 레벨을 가질 수 있으며, 예를 들어, 제2 전원(ELVSS)의 전압 레벨은 그라운드 전압일 수 있다. 일 실시예에서, 제1 전압 레벨(V1)은 제2 전원(ELVSS)의 전압 레벨(즉, 그라운드 전압)보다 크고, 제2 전압 레벨(V2)은 제2 전원 전압(ELVSS)의 전압 레벨보다 작다. 예를 들어, 제1 전압 레벨(V1)은 약 -2.2V이고 제2 전압 레벨(V2)은 약 7V일 수 있다.
- [0068] 초기화 구간(P1)에서, 제1 전원(ELVDD)은 제1 전압 레벨(V1)을 가지고, 스캔 신호(SCAN(k)) 및 글로벌 신호(GC)는 턴-온 레벨(L)(즉, 피모스 트랜지스터에 대한 활성화 레벨, 논리 하이 레벨)을 가질 수 있다. 또한, 초기화 구간(P1)에서 데이터 신호(DATA)는 초기화를 위한 기준 전압(VREF)을 포함하고, 데이터 라인(DLj)을 통해 기준 전압(VREF)이 화소(10)에 전달될 수 있다. 이에 따라, 초기화 구간(P1)에서 구동 트랜지스터(T1)의 게이트 전압(즉, 제1 노드(N1)의 전압) 및 유기 발광 다이오드(OLED)의 애노드 전압(즉, 제2 노드(N2)의 전압)이 초기화(또는, 리셋)될 수 있다.
- [0069] 초기화 구간(P1)에서 제1 및 제2 트랜지스터들(T1, T2)은 턴 온되어 기준 전압(VREF)이 제1 노드(N1)에 제공되고 제2 노드(N2)에는 제1 전원(ELVDD)의 제1 전압(V1)이 제공될 수 있다. 즉, 구동 트랜지스터(N1)의 게이트 전

압은 기준 전압(VREF)으로 초기화되고, 유기 발광 다이오드(OLED)의 애노드 전압은 제1 전원(ELVDD)의 제1 전압(V1)으로 초기화될 수 있다.

- [0070] 보상 구간(P2)에서, 제1 전원(ELVDD)은 제2 전압 레벨(V2)을 가지고, 스캔 신호(SCAN(k)) 및 글로벌 신호(GC)는 턴-온 레벨(L)을 유지할 수 있다. 또한, 보상 구간(P2)에서 데이터 신호(DATA)는 기준 전압(VREF)을 유지할 수 있다. 보상 구간(P2)에서는 구동 트랜지스터(TD)의 문턱 전압 보상 동작이 수행될 수 있다. 이에 따라, 보상 구간(P2)에서 구동 트랜지스터(TD)의 상기 게이트 전압은 기준 전압(VREF)으로 유지되고, 구동 트랜지스터(TD)의 드레인-소스 전류가 저장 커패시터(CST)에 유입되어 제2 노드(N2)의 전압은 VREF-Vth에 상응할 수 있다. 즉, 저장 커패시터(CST)는 구동 트랜지스터(TD)의 문턱 전압(즉, Vth)에 대응하는 전압을 저장할 수 있다.
- [0071] 기입 구간(P3)에서, 제1 전원(ELVDD)은 제1 전압 레벨(V1)을 가지고, 스캔 신호(SCAN(k))는 턴-온 레벨(L)을 가지며, 글로벌 신호(GC)는 턴-오프 레벨(H)을 가질 수 있다. 또한, 데이터 신호(DATA)는 발광하려는 휘도에 대응하는 데이터 전압(VDATA)을 포함할 수 있다. 이에 따라, 기입 구간(P3)에서 제1 트랜지스터(T1)는 턴 온되고, 제2 트랜지스터(T2)는 턴 오프될 수 있다. 기입 구간(P3)에서 데이터 전압(VDATA)가 제1 노드(N1)에 전달되고, 제2 노드(N2)의 전압은 VDATA-Vth 값으로 변할 수 있다.
- [0072] 동시 발광 구간(P4)에서, 제1 전원(ELVDD)은 다시 제2 전압 레벨(V2)을 가지고, 스캔 신호(SCAN(k))는 턴-오프 레벨(H)을 가지며, 글로벌 신호(GC)는 턴-온 레벨(L)을 가질 수 있다. 이에 따라, 제2 트랜지스터(T2)가 턴 온되고, 구동 트랜지스터(TD)가 데이터 전압(VDATA)에 기초한 구동 전류를 생성할 수 있다. 여기서, 상기 구동 전류의 생성과 관련하여, 상기 문턱 전압 보상 동작에 의해 데이터 전압(VDATA)만이 상기 구동 전류 생성의 변수로 작용한다. 따라서, 유기 발광 다이오드(OLED)는 상기 구동 전류에 기초하여 데이터 전압(VDATA)에 대응하는 휘도로 발광할 수 있다.
- [0073] 상술한 바와 같이, 본 발명의 실시예들에 따른 동시 발광 구동 방식의 표시 장치(100) 및 이에 포함되는 화소(10)는 엔모스 구동 트랜지스터(TD) 및 피모스 스위칭 트랜지스터들(즉, 제1 및 제2 트랜지스터들(T1, T2))를 포함함으로써 스캔 신호(SCAN(k)) 및 글로벌 신호(GC)의 스위핑이 감소되며, 표시 장치(100)의 전체 소비 전력이 감소될 수 있다.
- [0074] 도 5는 도 1의 표시 장치의 동작의 일 예를 나타내는 타이밍도이다.
- [0075] 도 1 및 도 5를 참조하면, 표시 장치(100)는 기 설정된 프레임 주기마다 기입 구간(P3)에서의 스캔 신호의 출력 순서를 반전시킬 수 있다.
- [0076] 동시 발광 구동 방식으로 구동되는 표시 장치의(100)의 각각의 프레임은 초기화 구간(P1), 초기화 구간(P1) 후의 보상 구간(P2), 보상 구간(P2) 후의 기입 구간(P3) 및 기입 구간(P3) 후의 동시 발광 구간(P4)을 포함할 수 있다. 다만, 상기 각각의 구간들의 동작에 대해서는 도 2 내지 도 4를 참조하여 자세히 설명하였으므로, 이에 중복되는 설명은 생략하기로 한다.
- [0077] 또한, 표시 장치(100)는 도 3의 화소(10)를 포함할 수 있다.
- [0078] 하나의 프레임 내에서, 초기화 구간(P1)은 화소들 전체에 대해 동시에 진행될 수 있다. 이와 마찬가지로, 보상 구간(P2) 또한 화소들 전체에 대해 동시에 진행될 수 있다. 다만, 기입 구간(P3)에서의 데이터 기입 동작은 화소행 단위로 순차적으로 수행될 수 있다.
- [0079] 다만, 동시 발광 구동의 특성 상, 한 프레임 내에서 첫 번째 화소행의 경우, 데이터 기입 후 발광 구간(P4)이 시작되기까지의 대기 시간이 길기 때문에 전류 누설로 인한 얼룩이 시인될 우려가 있다.
- [0080] 상기 전류 누설 및 얼룩 발생을 최소화하기 위해 표시 장치(100)는 기 설정된 프레임 주기마다 기입 구간(P3)에서의 스캔 신호의 출력 순서를 반전시킬 수 있다. 일 실시예에서, 패널 구동부(예를 들어, 스캔 구동부(120))는 k(단, k는 자연수) 프레임에서 첫 번째 스캔 라인으로부터 마지막 스캔 라인으로 순차적으로 상기 스캔 신호를 제공하고, 제k+1 프레임에서 상기 마지막 스캔 라인으로부터 상기 첫 번째 스캔 라인으로 순차적으로 상기 스캔 신호를 제공할 수 있다. 도 5에 도시된 바와 같이, 제k 프레임에서, 기입 구간(P3) 동안 제1 스캔 신호(SCAN(1))로부터 제n 스캔 신호(SCAN(n))(단, n은 1보다 큰 정수)의 순서로 스캔 신호가 순차적으로 턴-온 레벨을 가질 수 있다. 이와 반대로, 제k+1 프레임에서는, 기입 구간(P3) 동안 제n 스캔 신호(SCAN(n))로부터 제1 스캔 신호(SCAN(1))의 순서로 스캔 신호가 순차적으로 턴-온 레벨을 가질 수 있다. 즉, 매 프레임마다 스캔 신호의 출력 순서가 반전될 수 있다. 다만, 이는 예시적인 것으로서, 스캔 신호의 출력 순서가 반전되는 주기가 이에 한정되는 것은 아니다.

- [0081] 이와 같이, 기 설정된 프레임 주기로 스캔 신호의 출력 순서가 반전됨으로써, 동시 발광 구동 시 발생할 수 있는 전류 누설 및 이로 인한 열폭 불량이 방지될 수 있다.
- [0082] 도 6은 본 발명의 실시예들에 따른 화소의 일 예를 나타내는 회로도이고, 도 7은 도 6의 화소의 동작의 일 예를 나타내는 타이밍도이다.
- [0083] 본 실시예에 따른 화소는 제1 트랜지스터(T1)의 구성을 제외하면 제1 내지 도 4에 따른 화소 및 이를 포함하는 표시 장치와 동일하므로, 동일하거나 대응되는 구성 요소에 대해서는 동일한 참조 번호를 이용하고, 중복되는 설명은 생략한다.
- [0084] 도 6 및 도 7을 참조하면, 화소(20)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 구동 트랜지스터(TD), 유기 발광 다이오드(OLED) 및 저장 커패시터(CST)를 포함할 수 있다.
- [0085] 일 실시예에서, 구동 트랜지스터(TD) 및 제1 트랜지스터(T1)는 엔모스 트랜지스터이고, 제2 트랜지스터(T2)는 피모스 트랜지스터일 수 있다. 제1 및 제2 트랜지스터들(T1, T2)은 스위칭 트랜지스터로서 동작할 수 있다.
- [0086] 제1 트랜지스터(T1)는 스캔 신호(SCAN(k))에 응답하여 데이터 신호(DATA)를 제1 노드(N1)(즉, 구동 트랜지스터(TD)의 게이트 전극)에 전달할 수 있다. 제1 트랜지스터(T1)가 엔모스 트랜지스터이므로, 스캔 신호(SCAN(k))의 턴-온 레벨은 논리 하이 레벨(H1)에 상응하고 턴-오프 레벨은 논리 로우 레벨(L1)에 상응할 수 있다.
- [0087] 제2 트랜지스터(T2)는 글로벌 신호(GC)에 응답하여 제1 전원(ELVDD)과 구동 트랜지스터(TD)를 전기적으로 연결하고 제1 전원(ELVDD)의 전압을 구동 트랜지스터(TD)의 제1 전극으로 전달할 수 있다. 제2 트랜지스터(T2)는 피모스 트랜지스터이므로, 글로벌 신호(GC)의 턴-온 레벨은 논리 로우 레벨(L2)에 상응하고 턴-오프 레벨은 논리 하이 레벨(H2)에 상응할 수 있다.
- [0088] 다만, 여기서, 스캔 신호(SCAN(k))의 논리 하이 레벨(H1)과 글로벌 신호(GC)의 논리 하이 레벨(H2)은 서로 다른 전압 레벨일 수 있다. 예를 들어, 스캔 신호(SCAN(k))의 논리 하이 레벨(H1), 즉, 턴-온 레벨은 약 17V로 설정되고, 글로벌 신호(GC)의 논리 하이 레벨(H2)은 약 7V로 설정될 수 있다. 또한, 스캔 신호(SCAN(k))의 논리 로우 레벨(L1)과 글로벌 신호(GC)의 논리 로우 레벨(L2)은 서로 동일할 수도 있고 다를 수도 있다.
- [0089] 다시 말하면, 피모스 트랜지스터에 제공되는 글로벌 신호(GC)의 스윙폭이 엔모스 트랜지스터에 제공되는 스캔 신호(SCAN(k))의 스윙폭보다 작을 수 있다. 따라서, 글로벌 신호(GC)의 스윙폭이 큰 폭으로 감소될 수 있다.
- [0090] 구동 트랜지스터(TD)는 데이터 신호(DATA)에 응답하여 유기 발광 다이오드(OLED)의 발광을 위한 구동 전류를 생성할 수 있다.
- [0091] 도 6 및 도 7에 도시된 바와 같이, 스캔 신호(SCAN(k))의 논리 하이 레벨(H1)에 응답하여 제1 트랜지스터(T1)가 턴 온될 수 있다. 초기화 구간(P1), 보상 구간(P2), 기입 구간(P3) 및 동시 발광 구간(P4)에서의 동작은 도 3 및 도 4의 화소와 실질적으로 동일하므로 중복되는 설명을 생략하기로 한다.
- [0092] 이와 같이, 데이터 신호(DATA)를 화소(20) 내부로 전달하는 제1 트랜지스터(T1)를 전류 누설에 강건한 엔모스 트랜지스터로 형성함으로써 동시 발광 구동 방식의 표시 장치(100)에서 발생할 수 있는 제1 트랜지스터(T1)에서의 전류 누설이 방지될 수 있다. 따라서, 상기 전류 누설에 의한 표시 패널 상하의 휘도 편차 및 열폭이 방지될 수 있다.
- [0093] 도 8은 본 발명의 실시예들에 따른 전자 기기의 일 예를 나타내는 블록도이다.
- [0094] 도 8을 참조하면, 전자 기기(1000)는 프로세서(1010), 메모리 장치(1020), 스토리지 장치(1030), 입출력 장치(1040), 파워 서플라이(1050) 및 표시 장치(1060)를 포함할 수 있다.
- [0095] 이 때, 표시 장치(1060)는 도 1의 표시 장치(100)에 상응할 수 있다. 전자 기기(1000)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 일 실시예에서, 전자 기기(1000)는 스마트 워치(smart watch), 헤드 마운트 디스플레이 전자 기기 등의 웨어러블 기기, 텔레비전, 스마트폰, VR(Virtual Reality) 기기, 휴대폰, 비디오폰, 스마트패드(smart pad), , 태블릿(tablet) PC, 차량용 네비게이션, 컴퓨터 모니터, 노트북 등으로 구현될 수도 있다.
- [0096] 프로세서(1010)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 프로세서(1010)는 마이크로프로세서(micro processor), 중앙 처리 유닛, 어플리케이션 프로세서 등일 수 있다. 프로세서(1010)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통해 다른 구성 요소들에 연

결될 수 있다. 실시예에 따라, 프로세서(1010)는 주변 구성 요소 상호 연결(Peripheral Component Interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다.

[0097] 메모리 장치(1020)는 전자 기기(1000)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(1020)는 이피롬(Erasable Programmable Read-Only Memory; EPROM) 장치, 이이피롬(Electrically Erasable Programmable Read-Only Memory; EEPROM) 장치, 플래시 메모리 장치(flash memory device), 피램(Phase Change Random Access Memory; PRAM) 장치, 알램(Resistance Random Access Memory; RRAM) 장치, 엔에프지엠(Nano Floating Gate Memory; NFGM) 장치, 폴리머램(Polymer Random Access Memory; PoRAM) 장치, 엠램(Magnetic Random Access Memory; MRAM), 에프램(Ferroelectric Random Access Memory; FRAM) 장치 등과 같은 비휘발성 메모리 장치 및/또는 디램(Dynamic Random Access Memory; DRAM) 장치, 에스램(Static Random Access Memory; SRAM) 장치, 모바일 DRAM 장치 등과 같은 휘발성 메모리 장치를 포함할 수 있다.

[0098] 스토리지 장치(1030)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다.

[0099] 입출력 장치(1040)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다.

[0100] 파워 서플라이(1050)는 전자 기기(1000)의 동작에 필요한 파워를 공급할 수 있다.

[0101] 표시 장치(1060)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 표시 장치(1060)는 입출력 장치(1040)에 포함될 수도 있다. 상술한 바와 같이, 표시 장치(1060)는 복수의 화소 회로들을 포함하는 표시 패널, 하나의 프레임에서 화소들 전체가 동시에 발광하는 동시 발광 구간을 포함하는 동시 발광 구동 방식으로 상기 표시 패널을 구동하는 패널 구동부를 포함할 수 있다. 상기 패널 구동부는 스캔 구동부, 글로벌 게이트 구동부, 데이터 구동부, 전원 공급부 및 타이밍 제어부를 포함할 수 있다.

[0102] 상기 화소들 각각은 데이터 라인들 중 하나와 제1 노드 사이에 결합되고, 게이트 전극으로 상기 스캔 신호를 수신하는 제1 트랜지스터, 글로벌 신호에 응답하여 제1 전압 레벨 또는 제1 전압 레벨보다 높은 제2 전압 레벨을 갖는 제1 전원의 전압을 상기 화소에 전달하는 제2 트랜지스터, 상기 제2 트랜지스터와 제2 노드 사이에 결합되고, 게이트 전극이 상기 제1 노드에 결합된 구동 트랜지스터, 상기 제2 노드와 상기 제1 전압 레벨과 상기 제2 전압 레벨 사이의 전압 레벨을 갖는 제2 전원 사이에 연결되는 유기 발광 다이오드 및 상기 제1 노드와 상기 제2 노드 사이에 연결되는 저장 커패시터를 포함할 수 있다. 일 실시예에서, 상기 구동 트랜지스터는 엔모스 트랜지스터이고, 상기 제2 트랜지스터는 피모스 트랜지스터일 수 있다. 상기 표시 장치의 동작 및 구성에 대해서는 도1 내지 도 7을 참조하여 상술하였으므로 중복되는 설명은 생략하기로 한다.

[0103] 따라서, 표시 패널에 인가되는 스캔 신호 및/또는 글로벌 신호의 스윙폭이 감소되며, 표시 장치 및 이를 포함하는 전자 기기의 전체 소비 전력이 감소될 수 있다.

산업상 이용가능성

[0104] 본 발명은 표시 장치를 포함하는 임의의 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 HMD 장치, TV, 디지털 TV, 3D TV, PC, 가정용 전자기기, 노트북 컴퓨터, 태블릿 컴퓨터, 휴대폰, 스마트 폰, PDA, PMP, 디지털 카메라, 음악 재생기, 휴대용 게임 콘솔, 내비게이션 등에 적용될 수 있다.

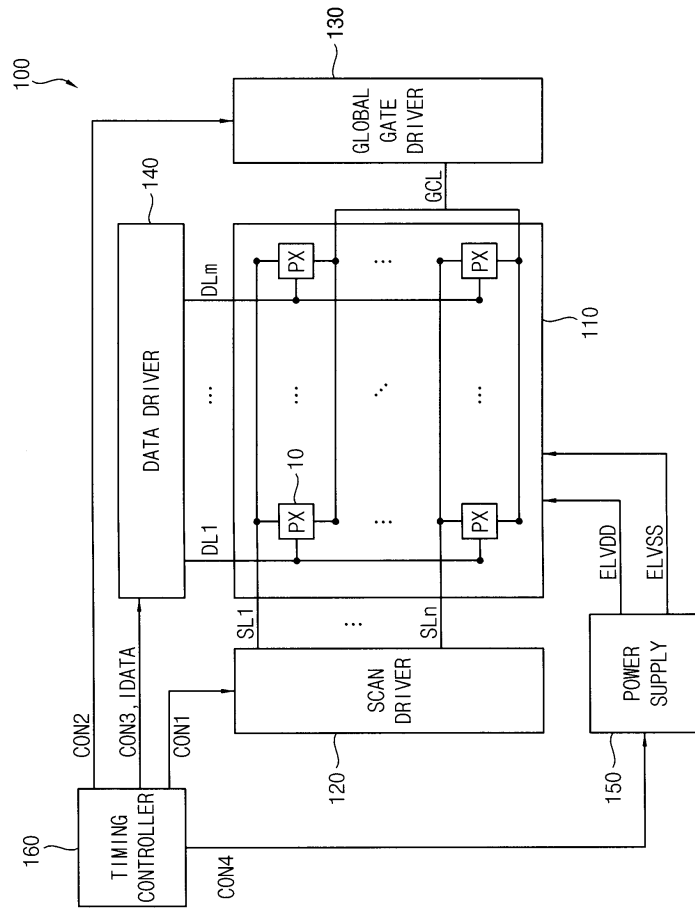
[0105] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

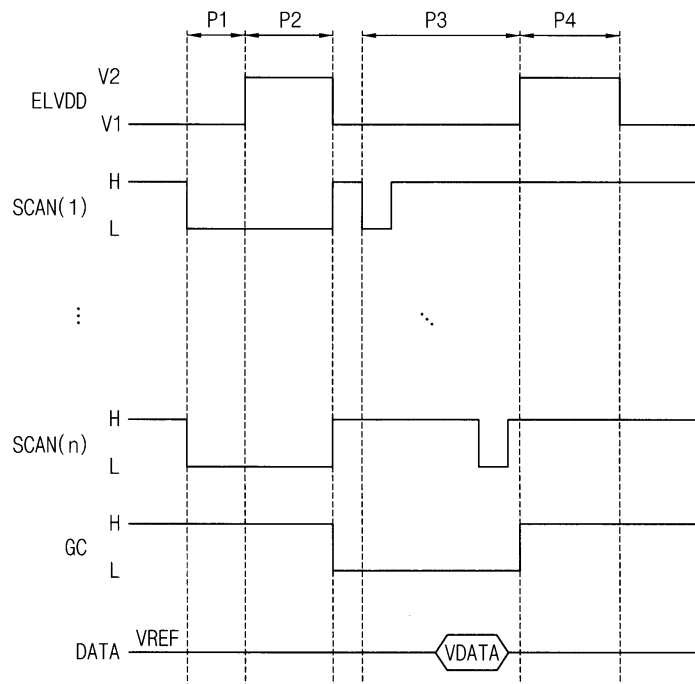
[0106] 10, 20: 화소 100: 표시 장치
 110: 표시 패널 120: 스캔 구동부
 130: 글로벌 게이트 구동부 140: 데이터 구동부
 150: 전원 공급부 160: 타이밍 제어부

도면

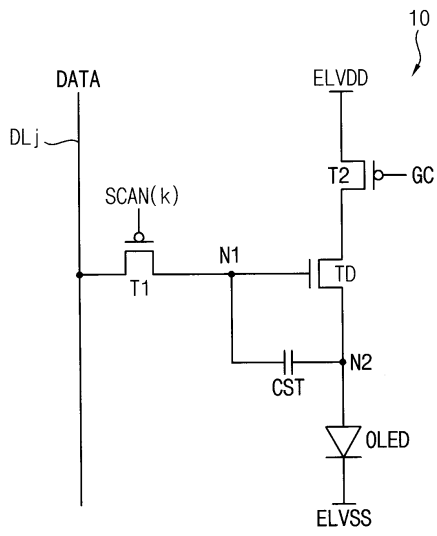
도면1



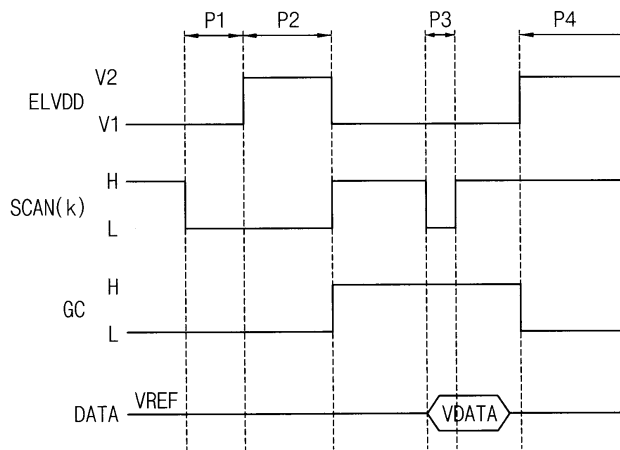
도면2



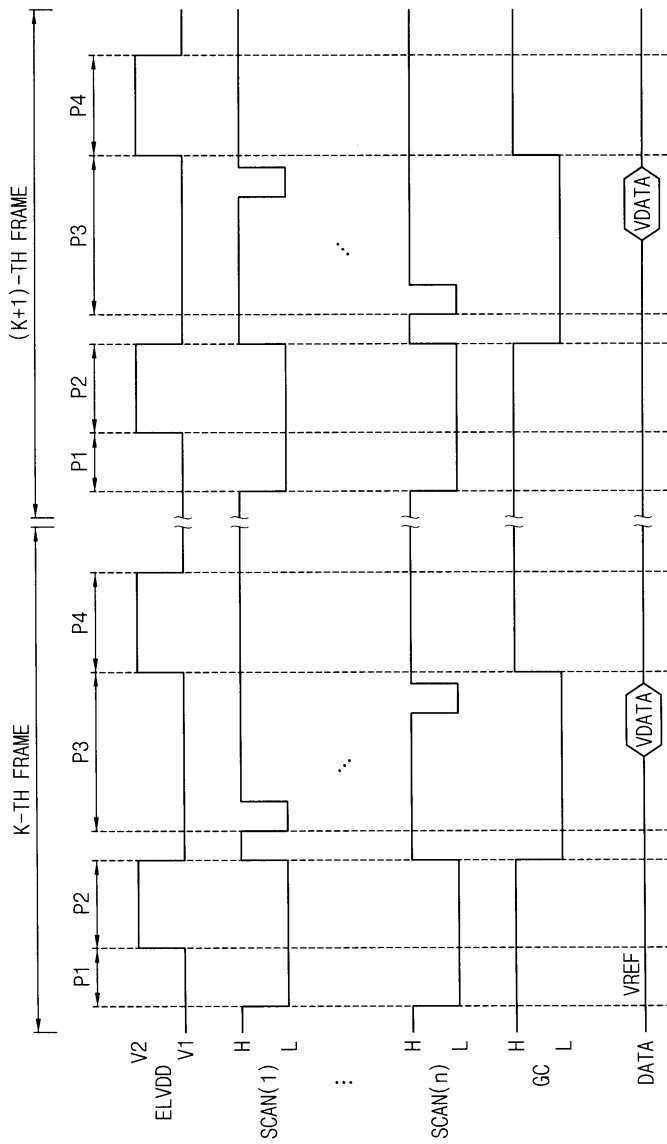
도면3



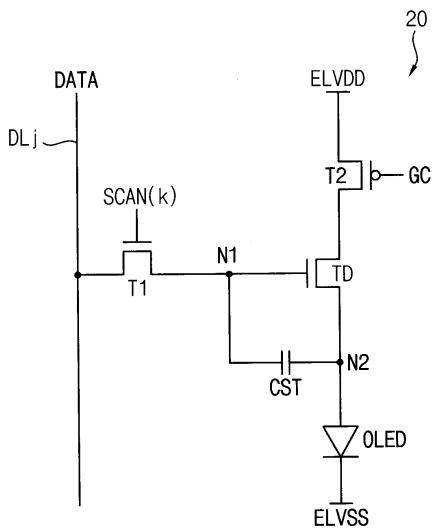
도면4



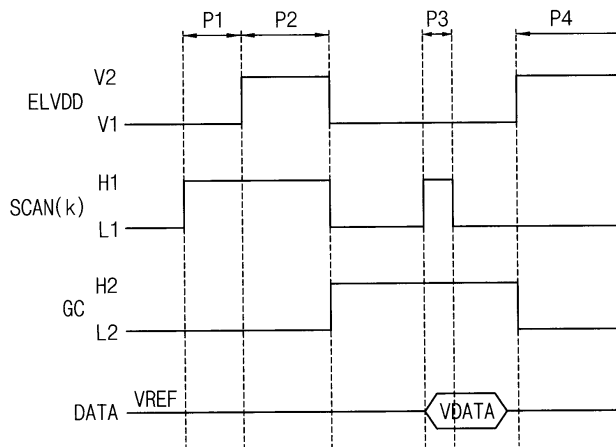
도면5



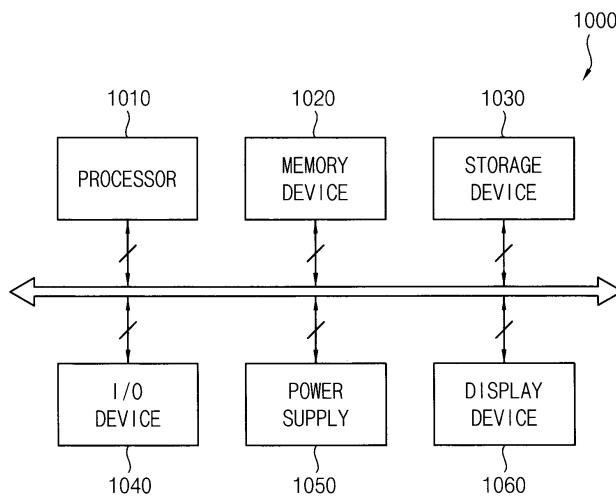
도면6



도면7



도면8



专利名称(译)	显示设备和像素		
公开(公告)号	KR1020190027057A	公开(公告)日	2019-03-14
申请号	KR1020170113537	申请日	2017-09-05
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	양태훈 노대현 박용성 변민우		
发明人	양태훈 노대현 박용성 변민우		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0819 G09G2320/0214 G09G2330/021 G09G3/3266 G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2320/045 G09G3/3258 G09G3/3275		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

该显示装置包括面板驱动器，该面板驱动器驱动显示面板以及扫描信号，全局信号和数据信号，并且向显示面板提供第一电源和第二电源。每个像素耦合在数据线之一和第一节点之间，第一晶体管响应于全局信号接收具有栅电极，高于第一电压电平或第二电压电平的扫描信号的扫描信号。第二晶体管，其将具有像素的第一电源的电压传送到像素；驱动晶体管，其耦合在第二晶体管和第二节点之间；以及栅电极，其耦合到第一节点，第二节点和第一电压电平并且有机发光二极管连接在具有在两个电压电平之间的电压电平的第二电源之间，以及连接在第一节点和第二节点之间的存储电容器之间。驱动晶体管的类型不同于第二晶体管的类型。

