(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0101656
(43) 공개일자 2018년09월13일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 27/3246 (2013.01)
H01L 27/3216 (2013.01)
(21) 출원번호 10-2017-0027144
(22) 출원일자 2017년03월02일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
홍상민
충청남도 천안시 서북구 충무로 124-24, 106동 1003호 (쌍용동, 현대아이파크홈타운)
정희성
서울특별시 강서구 강서로47라길 66, 501호 (내발산동, 청솔수아트빌B)
(74) 대리인
윤여광, 허창준, 염주석

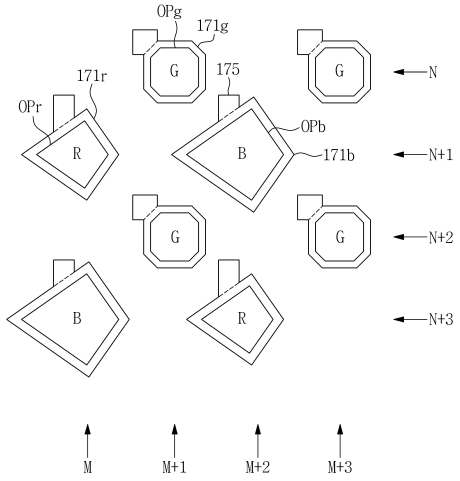
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **유기 발광 표시 장치**

(57) 요 약

본 발명은 우수한 표시 특성을 갖는 유기 발광 표시 장치에 관한 것으로, 기판; 기판 상에 배치된 제 1 보호막; 제 1 보호막 상에 배치되며, 실질적으로 제 1 방향을 따라 연장된 도전성 라인; 도전성 라인 상에 배치된 제 2 보호막; 제 2 보호막 상에 배치되며, 도전성 라인의 적어도 일부와 중첩하는 제 1 전극; 제 2 보호막 상에 배치되며, 제 1 전극의 적어도 일부를 노출시키는 복수의 개구부를 정의하는 화소 정의막; 제 1 전극 상에 배치된 유기 발광층; 및 유기 발광층 상에 배치된 제 2 전극;을 포함하며, 복수의 개구부 중 적어도 하나는 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 다각형 및 제 2 다각형으로 분할될 때, 제 1 다각형의 면적은 제 2 다각형의 면적과 다르고, 제 1 다각형과 도전성 라인의 중첩 면적은 제 2 다각형과 도전성 라인의 중첩 면적과 1:0.8 내지 1:1.2의 비율을 갖는다.

대 표 도 - 도3



(52) CPC특허분류
H01L 27/3218 (2013.01)
H01L 27/3248 (2013.01)

명 세 서

청구범위

청구항 1

기판;

상기 기판 상에 배치된 제 1 보호막;

상기 제 1 보호막 상에 배치되며, 실질적으로 제 1 방향을 따라 연장된 도전성 라인;

상기 도전성 라인 상에 배치된 제 2 보호막;

상기 제 2 보호막 상에 배치되며, 상기 도전성 라인의 적어도 일부와 중첩하는 제 1 전극;

상기 제 2 보호막 상에 배치되며, 상기 제 1 전극의 적어도 일부를 노출시키는 복수의 개구부를 정의하는 화소 정의막;

상기 제 1 전극 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 제 2 전극;을 포함하며,

상기 복수의 개구부 중 적어도 하나는 상기 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 다각형 및 제 2 다각형으로 분할될 때,

상기 제 1 다각형의 면적은 상기 제 2 다각형의 면적과 다르고,

상기 제 1 다각형과 상기 도전성 라인의 중첩 면적은 상기 제 2 다각형과 상기 도전성 라인의 중첩 면적과 1:0.8 내지 1:1.2의 비율을 갖는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 다각형과 상기 도전성 라인의 중첩 면적은 상기 제 2 다각형과 상기 도전성 라인의 중첩 면적과 실질적으로 동일한 유기 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 제 1 다각형의 면적은 상기 제 2 다각형의 면적과 1:0.1 내지 1:0.9의 비율을 갖는 유기 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 제 1 전극은 상기 복수의 개구부 중 상기 제 1 전극과 중첩하는 어느 하나의 개구부와 평면 상에서 실질적으로 동일한 형태를 갖는 유기 발광 표시 장치.

청구항 5

제 1 항에 있어서,

상기 제 1 전극은 상기 복수의 개구부 중 상기 제 1 전극과 중첩하는 어느 하나의 개구부와 평면 상에서 실질적으로 다른 형태를 갖는 유기 발광 표시 장치.

청구항 6

제 5 항에 있어서,

상기 제 1 전극은 상기 제 1 방향을 따라 연장된 가상의 직선을 기준으로 선대칭이고, 상기 복수의 개구부 중

상기 제 1 전극과 중첩하는 어느 하나의 개구부는 상기 제 1 방향을 따라 연장된 가상의 직선을 기준으로 비대칭인 유기 발광 표시 장치.

청구항 7

제 6 항에 있어서,

상기 제 1 전극은 평면 상에서 마름모 형태를 갖는 유기 발광 표시 장치.

청구항 8

제 1 항에 있어서,

상기 도전성 라인은 데이터 라인, 공통 전원 라인, 및 연결 전극을 포함하는 유기 발광 표시 장치.

청구항 9

제 1 항에 있어서,

상기 유기 발광층은 적색 발광층, 녹색 발광층, 및 청색 발광층을 포함하는 유기 발광 표시 장치.

청구항 10

제 9 항에 있어서,

상기 적색 발광층 및 상기 청색 발광층은 각각 상기 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 발광부 및 제 2 발광부로 분할될 때, 상기 제 1 발광부의 면적은 상기 제 2 발광부의 면적과 다른 유기 발광 표시 장치.

청구항 11

제 10 항에 있어서,

상기 녹색 발광층은 상기 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 발광부 및 제 2 발광부로 분할될 때, 상기 제 1 발광부의 면적은 상기 제 2 발광부의 면적과 다른 유기 발광 표시 장치.

청구항 12

제 9 항에 있어서,

상기 적색 발광층 및 상기 청색 발광층의 면적은 각각 상기 녹색 발광층의 면적보다 큰 유기 발광 표시 장치.

청구항 13

제 12 항에 있어서,

상기 적색 발광층의 면적은 상기 청색 발광층의 면적보다 작은 유기 발광 표시 장치.

청구항 14

제 9 항에 있어서,

상기 적색 발광층 및 상기 청색 발광층은 상기 제 1 방향을 따라 교번하여 배치된 유기 발광 표시 장치.

청구항 15

제 9 항에 있어서,

상기 적색 발광층 및 상기 청색 발광층은 상기 제 1 방향과 교차하는 제 2 방향을 따라 교번하여 배치된 유기 발광 표시 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 우수한 표시 특성을 갖는 유기 발광 표시 장치에 관한 것이다.

배 경 기 술

[0002] 유기 발광 표시 장치(organic light emitting display device)는 빛을 방출하는 유기 발광 소자(organic light emitting diode)를 이용하여 화상을 표시하는 자발광형 표시 장치이다. 유기 발광 표시 장치는 낮은 소비전력, 높은 휘도 및 높은 반응속도 등의 특성을 가지므로 현재 표시 장치로 주목 받고 있다.

[0003] 유기 발광 표시 장치는 유기 발광 소자를 포함하는 다층 구조를 갖는다. 이러한 구조로 인해, 유기 발광 소자에서 발생된 빛이 외부로 방출되는 과정에서, 시야각에 따른 색변이(color shift)가 발생할 수 있다.

[0004] 특히, 화소 전극의 하부가 균일하지 않거나 비대칭인 경우, 관찰 방향에 따라 시인되는 색상이 달라질 수 있다. 따라서, 유기 발광 표시 장치가 우수한 표시 품질을 가지도록 하기 위해, 시야각에 따른 색상의 편차를 방지하는 것이 필요하다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로, 우수한 표시 특성을 갖는 유기 발광 표시 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0006] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기 발광 표시 장치는, 기판; 기판 상에 배치된 제 1 보호막; 제 1 보호막 상에 배치되며, 실질적으로 제 1 방향을 따라 연장된 도전성 라인; 도전성 라인 상에 배치된 제 2 보호막; 제 2 보호막 상에 배치되며, 도전성 라인의 적어도 일부와 중첩하는 제 1 전극; 제 2 보호막 상에 배치되며, 제 1 전극의 적어도 일부를 노출시키는 복수의 개구부를 정의하는 화소 정의막; 제 1 전극 상에 배치된 유기 발광층; 및 유기 발광층 상에 배치된 제 2 전극;을 포함하며, 복수의 개구부 중 적어도 하나는 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 다각형 및 제 2 다각형으로 분할될 때, 제 1 다각형의 면적은 제 2 다각형의 면적과 다르고, 제 1 다각형과 도전성 라인의 중첩 면적은 제 2 다각형과 도전성 라인의 중첩 면적과 1:0.8 내지 1:1.2의 비율을 갖는다.

[0007] 제 1 다각형과 도전성 라인의 중첩 면적은 제 2 다각형과 도전성 라인의 중첩 면적과 실질적으로 동일하다.

[0008] 제 1 다각형의 면적은 제 2 다각형의 면적과 1:0.1 내지 1:0.9의 비율을 갖는다.

[0009] 제 1 전극은 복수의 개구부 중 제 1 전극과 중첩하는 어느 하나의 개구부와 평면 상에서 실질적으로 동일한 형태를 갖는다.

[0010] 제 1 전극은 복수의 개구부 중 제 1 전극과 중첩하는 어느 하나의 개구부와 평면 상에서 실질적으로 다른 형태를 갖는다.

[0011] 제 1 전극은 제 1 방향을 따라 연장된 가상의 직선을 기준으로 선대칭이고, 복수의 개구부 중 제 1 전극과 중첩하는 어느 하나의 개구부는 제 1 방향을 따라 연장된 가상의 직선을 기준으로 비대칭이다.

[0012] 제 1 전극은 평면 상에서 마름모 형태를 갖는다.

[0013] 도전성 라인은 데이터 라인, 공통 전원 라인, 및 연결 전극을 포함한다.

[0014] 유기 발광층은 적색 발광층, 녹색 발광층, 및 청색 발광층을 포함한다.

[0015] 적색 발광층 및 청색 발광층은 각각 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 발광부 및 제 2 발광부로 분할될 때, 제 1 발광부의 면적은 제 2 발광부의 면적과 다르다.

[0016] 녹색 발광층은 제 1 방향을 따라 연장된 가상의 직선을 기준으로 제 1 발광부 및 제 2 발광부로 분할될 때, 제 1 발광부의 면적은 제 2 발광부의 면적과 다르다.

[0017] 적색 발광층 및 청색 발광층의 면적은 각각 녹색 발광층의 면적보다 크다.

[0018] 적색 발광층의 면적은 청색 발광층의 면적보다 작다.

[0019] 적색 발광층 및 청색 발광층은 제 1 방향을 따라 교번하여 배치된다.

[0020] 적색 발광층 및 청색 발광층은 제 1 방향과 교차하는 제 2 방향을 따라 교번하여 배치된다.

발명의 효과

[0021] 본 발명에 따른 유기 발광 표시 장치는 화소 정의막에 의해 정의되는 복수의 개구부를 갖고, 복수의 개구부 중 적어도 하나의 개구부는 평면 상에서 비대칭 형태를 가짐으로써, 시야각에 따른 색변이(color shift)를 방지할 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 어느 하나의 화소에 대한 회로도이다.

도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 대한 개략적인 배치도이다.

도 5는 도 4의 I-I` 선을 따라 자른 단면도이다.

도 6은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 도전성 라인 및 개구부만을 도시한 평면도이다.

도 7은 본 발명의 다른 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

도 8은 본 발명의 또 다른 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 따라서, 몇몇 실시예에서, 잘 알려진 공정 단계들, 잘 알려진 소자 구조 및 잘 알려진 기술들은 본 발명이 모호하게 해석되는 것을 피하기 위하여 구체적으로 설명되지 않는다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0024] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 때, 이는 다른 부분 "바로 아래에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 아래에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0025] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)"또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.

[0026] 본 명세서에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐

아니라, 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 어떤 부분이 어떤 구성 요소를 포함한다고 할 때, 이는 특별히 그에 반대되는 기재가 없는 한 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.

[0027] 본 명세서에서 제 1, 제 2, 제 3 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 이러한 구성 요소들은 상기 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로 사용된다. 예를 들어, 본 발명의 권리 범위로부터 벗어나지 않고, 제 1 구성 요소가 제 2 또는 제 3 구성 요소 등으로 명명될 수 있으며, 유사하게 제 2 또는 제 3 구성 요소도 교호적으로 명명될 수 있다.

[0028] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.

[0029] 이하, 도 1 내지 도 6을 참조하여 본 발명의 일 실시예를 설명한다.

[0030] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이다.

[0031] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 타이밍 제어부(100), 게이트 구동부(200), 데이터 구동부(300) 및 표시부(DPA)를 포함한다.

[0032] 타이밍 제어부(100)는 외부로부터 입력 영상 신호(미도시)를 수신하여, 영상 데이터(DATA)를 생성한다. 또한, 타이밍 제어부(100)는 영상 데이터들과 각종 제어 신호들(DCS, SCS)을 출력한다.

[0033] 게이트 구동부(200)는 타이밍 제어부(100)로부터 게이트 제어 신호(SCS)를 수신한다. 게이트 제어 신호(SCS)는 게이트 구동부(200)의 동작을 개시하는 수직 개시 신호, 신호들의 출력 시기를 결정하는 클럭 신호 등을 포함할 수 있다. 게이트 구동부(200)는 복수의 게이트 신호들을 생성하고, 복수의 게이트 신호들을 복수의 게이트 라인(GL)에 순차적으로 출력한다. 또한, 게이트 구동부(200)는 게이트 제어 신호(SCS)에 응답하여 복수의 발광 제어 신호들을 생성하고, 복수의 발광 제어 라인(EM)에 복수의 발광 제어 신호들을 출력한다.

[0034] 본 발명의 일 실시예에 따른 복수의 게이트 신호들과 복수의 발광 제어 신호들은 하나의 게이트 구동부(200)로부터 출력되는 것이 도시되어 있으나, 이에 한정되는 것은 아니다. 본 발명의 일 실시예에서, 복수의 게이트 구동부가 복수의 게이트 신호들을 분할하여 출력하고, 복수의 발광 제어 신호들을 분할하여 출력할 수 있다. 또한, 본 발명의 일 실시예에서, 복수의 게이트 신호들을 생성하여 출력하는 구동부와 복수의 발광 제어 신호들을 생성하여 출력하는 구동부는 별개로 구분될 수 있다.

[0035] 데이터 구동부(300)는 타이밍 제어부(100)로부터 데이터 제어신호(DCS) 및 영상 데이터(DATA)를 수신한다. 데이터 구동부(300)는 영상 데이터(DATA)를 데이터 신호들로 변환하고, 데이터 신호를 복수의 데이터 라인(DL)에 출력한다. 데이터 신호는 영상 데이터들의 계조값에 대응하는 아날로그 전압이다.

[0036] 표시부(NDA)에 복수의 게이트 라인(GL), 복수의 발광 제어 라인(EM), 복수의 데이터 라인(DL), 및 복수의 화소(PX)들이 배치된다. 복수의 게이트 라인(GL)은 제 1 방향(DR1)으로 나열되고, 복수의 게이트 라인(GL) 각각은 제 1 방향(DR1)과 교차하는 제 2 방향(DR2)을 따라 연장된다. 복수의 발광 제어 라인(EM) 각각은 복수의 게이트 라인(GL) 중 대응하는 게이트 라인에 나란하게 배열될 수 있다. 복수의 데이터 라인(DL)은 복수의 게이트 라인(GL)과 절연되어 교차한다.

[0037] 복수의 화소(PX)는 각각 게이트 라인(GL), 발광 제어 라인(EM), 및 데이터 라인(DL)에 접속된다. 또한, 각각의 화소(PX)는 제 1 전압(ELVDD) 및 제 1 전압(ELVDD)보다 낮은 레벨의 제 2 전압(ELVSS)을 수신한다(도 2 참조). 각각의 화소(PX)는 제 1 전압(ELVDD)을 수신하는 공통 전원 라인(PL) 및 초기화 전압(Vint)을 수신하는 초기화 라인(RL)을 포함한다. 제 1 전압(ELVDD)을 공통 전압이라고도 한다.

[0038] 하나의 화소(PX)는 2개의 게이트 라인에 전기적으로 연결될 수 있다. 도 1에 도시된 바와 같이, 제 2 번째 게이트 라인에 연결된 화소들(PX, 이하 제 2 화소행의 화소들)은 제 1 번째 게이트 라인에도 연결될 수 있다. 이에 따라, 제 2 화소행의 화소(PX)들은 제 2 번째 게이트 라인에 인가된 게이트 신호 및 제 1 번째 게이트 라인에 인가된 게이트 신호를 수신한다.

[0039] 화소(PX)는 유기 발광 소자(OLED) 및 유기 발광 소자(OLED)의 발광을 제어하는 회로부를 포함한다. 회로부는 복

수의 박막 트랜지스터와 커패시터를 포함할 수 있다. 표시부(DPA)는 적색을 발광하는 적색 화소, 녹색을 발광하는 녹색 화소, 및 청색을 발광하는 청색 화소를 포함할 수 있다. 적색 화소의 유기 발광 소자(OLED), 녹색 화소의 유기 발광 소자(OLED), 및 청색 화소의 유기 발광 소자(OLED)는 서로 다른 물질로 이루어진 유기 발광층을 포함할 수 있다.

[0040] 복수의 게이트 라인(GL), 복수의 발광 제어 라인(EM), 복수의 데이터 라인(DL), 공통 전원 라인(PL), 초기화 라인(RL), 및 복수의 화소(PX)들은 복수 회의 패터닝 공정을 통해 형성될 수 있다. 또한, 복수 회의 증착 공정 또는 코팅 공정을 통해 복수의 절연층들이 형성될 수 있다. 각각의 절연층은 유기막 및 무기막 중 적어도 하나 이상을 포함할 수 있다.

[0041] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 어느 하나의 화소에 대한 회로도이다.

[0042] 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)의 하나의 화소(PX)는 복수의 박막 트랜지스터(T1 내지 T7), 복수의 박막 트랜지스터(T1 내지 T7)에 선택적으로 연결되는 복수의 배선(GLn, GLn-1, GLn-2, EM, RL, DL, PL), 커패시터(Cst), 및 유기 발광 소자(OLED)를 포함한다.

[0043] 복수의 박막 트랜지스터(T1 내지 T7)는 제 1 박막 트랜지스터(T1), 제 2 박막 트랜지스터(T2), 제 3 박막 트랜지스터(T3), 제 4 박막 트랜지스터(T4), 제 5 박막 트랜지스터(T5), 제 6 박막 트랜지스터(T6), 제 7 박막 트랜지스터(T7)를 포함한다.

[0044] 제 1 박막 트랜지스터(T1)의 제 1 게이트 전극(G1)은 제 3 박막 트랜지스터(T3)의 제 3 드레인 전극(D3) 및 제 4 박막 트랜지스터(T4)의 제 4 드레인 전극(D4)에 연결되어 있고, 제 1 소스 전극(S1)은 제 2 박막 트랜지스터(T2)의 제 2 드레인 전극(D2) 및 제 5 박막 트랜지스터(T5)의 제 5 드레인 전극(D5)에 연결되어 있고, 제 1 드레인 전극(D1)은 제 3 박막 트랜지스터(T3)의 제 3 소스 전극(S3) 및 제 6 박막 트랜지스터(T6)의 제 6 소스 전극(S6)에 연결되어 있다.

[0045] 제 2 박막 트랜지스터(T2)의 제 2 게이트 전극(G2)은 제 1 게이트 라인(GLn)과 연결되어 있고, 제 2 소스 전극(S2)은 데이터 라인(DL)과 연결되어 있으며, 제 2 드레인 전극(D2)은 제 1 박막 트랜지스터(T1)의 제 1 소스 전극(S1)과 연결되어 있다.

[0046] 제 3 박막 트랜지스터(T3)의 제 3 게이트 전극(G3)은 제 1 게이트 라인(GLn)과 연결되어 있고, 제 3 소스 전극(S3)은 제 1 박막 트랜지스터(T1)의 제 1 드레인 전극(D1)과 연결되어 있으며, 제 3 드레인 전극(D3)은 제 1 박막 트랜지스터(T1)의 제 1 게이트 전극(G1)과 연결되어 있다.

[0047] 제 4 박막 트랜지스터(T4)의 제 4 게이트 전극(G4)은 제 2 게이트 라인(GLn-1)과 연결되어 있고, 제 4 소스 전극(S4)은 초기화 라인(RL)과 연결되어 있으며, 제 4 드레인 전극(D4)은 제 1 박막 트랜지스터(T1)의 제 1 게이트 전극(G1)과 연결되어 있다. 초기화 라인(RL)을 통해 초기화 전압(Vint)이 인가된다.

[0048] 제 5 박막 트랜지스터(T5)의 제 5 게이트 전극(G5)은 발광 제어 라인(EM)과 연결되어 있고, 제 5 소스 전극(S5)은 공통 전원 라인(PL)과 연결되어 있으며, 제 5 드레인 전극(D5)은 제 1 박막 트랜지스터(T1)의 제 1 소스 전극(S1)과 연결되어 있다.

[0049] 제 6 박막 트랜지스터(T6)의 제 6 게이트 전극(G6)은 발광 제어 라인(EM)과 연결되어 있으며, 제 6 소스 전극(S6)은 제 1 박막 트랜지스터(T1)의 제 1 드레인 전극(D1)과 연결되어 있다.

[0050] 제 7 박막 트랜지스터(T7)의 제 7 게이트 전극(G7)은 제 3 게이트 라인(GLn-2)과 연결되어 있고, 제 7 소스 전극(S7)은 유기 발광 소자(OLED)와 연결되어 있으며, 제 7 드레인 전극(D7)은 제 4 박막 트랜지스터(T4)의 제 4 소스 전극(S4)과 연결되어 있다.

[0051] 이와 같이, 게이트 신호를 전달하는 신호선들은 제 2 게이트 전극(G2) 및 제 3 게이트 전극(G3) 각각에 제 1 스캔 신호를 전달하는 제 1 게이트 라인(GLn), 제 4 게이트 전극(G4)에 제 2 스캔 신호를 전달하는 제 2 게이트 라인(GLn-1), 제 7 게이트 전극(G7)에 제 3 스캔 신호를 전달하는 제 3 게이트 라인(GLn-2), 제 5 게이트 전극(G5) 및 제 6 게이트 전극(G6) 각각에 발광 제어 신호를 전달하는 발광 제어 라인(EM)을 포함한다.

[0052] 커패시터(Cst)는 공통 전원 라인(PL)과 연결된 일 전극(CE1) 및 제 1 게이트 전극(G1) 및 제 3 박막 트랜지스터(T3)의 제 3 드레인 전극(D3)과 연결된 타 전극(CE2)을 포함한다.

[0053] 유기 발광 소자(OLED)는 후술할 제 1 전극(171), 제 1 전극(171) 상에 위치하는 제 2 전극(173), 제 1 전극(171)과 제 2 전극(173) 사이에 위치하는 유기 발광층(172)을 포함한다(도 5 참조). 유기 발광 소자(OLED)의 제

1 전극(171)은 제 7 박막 트랜지스터(T7)의 제 7 소스 전극(S7) 및 제 6 박막 트랜지스터(T6)의 제 6 드레인 전극(D6)과 각각 연결된다. 제 2 전극(173)을 통해 제 2 전압(ELVSS)이 인가된다.

[0054] 이하, 화소(PX)의 구동을 예를 들어 설명한다.

[0055] 먼저, 제 3 게이트 라인(GLn-2)에 제 3 스캔 신호가 전달되어 제 7 박막 트랜지스터(T7)가 턴 온(turn on)되면, 유기 발광 소자(OLED)의 제 1 전극(171)에 흐르는 잔류 전류가 제 7 박막 트랜지스터(T7)를 통해 제 4 박막 트랜지스터(T4)로 빠져나감으로써, 유기 발광 소자(OLED)의 제 1 전극(171)에 흐르는 잔류 전류에 의한 유기 발광 소자(OLED)의 의도치 않은 발광이 억제된다.

[0056] 다음, 제 2 게이트 라인(GLn-1)에 제 2 스캔 신호가 전달되고, 초기화 라인(RL)에 초기화 신호가 전달되면, 제 4 박막 트랜지스터(T4)가 턴 온되어 초기화 신호에 의한 초기화 전압(Vint)이 제 4 박막 트랜지스터(T4)를 통해 제 1 박막 트랜지스터(T1)의 제 1 게이트 전극(G1) 및 커패시터(Cst)의 타 전극(CE2)에 공급되며, 이로 인해 제 1 게이트 전극(G1) 및 커패시터(Cst)가 초기화된다. 이때, 제 1 게이트 전극(G1)이 초기화되면서 제 1 박막 트랜지스터(T1)가 턴 온된다.

[0057] 다음, 제 1 게이트 라인(GLn)에 제 1 스캔 신호가 전달되고, 데이터 라인(DL)에 데이터 신호가 전달되면, 제 2 박막 트랜지스터(T2) 및 제 3 박막 트랜지스터(T3) 각각이 턴 온되어 데이터 신호에 의한 데이터 전압(Vd)이 제 2 박막 트랜지스터(T2), 제 1 박막 트랜지스터(T1), 제 3 박막 트랜지스터(T3)를 통해 제 1 게이트 전극(G1)에 공급된다.

[0058] 이때, 제 1 게이트 전극(G1)에 공급되는 전압은 최초 데이터 라인(DL)으로부터 공급된 데이터 전압(Vd)으로부터 제 1 박막 트랜지스터(T1)의 문턱 전압(Threshold voltage, Vth)만큼 감소한 보상 전압(Vd+Vth, Vth는 (-)의 값)이다. 제 1 게이트 전극(G1)에 공급되는 보상 전압(Vd+Vth)은 제 1 게이트 전극(G1)에 연결된 커패시터(Cst)의 타 전극(CE2)에도 공급된다.

[0059] 다음, 커패시터(Cst)의 일 전극(CE1)에는 공통 전원 라인(PL)으로부터 구동 신호에 의한 구동 전압(Vel)이 공급되고, 타 전극(CE2)에는 보상 전압(Vd+Vth)이 공급됨으로써, 커패시터(Cst)에는 양 전극에 각각에 인가되는 전압 차에 대응하는 전하가 저장되어 일정 시간 동안 제 1 박막 트랜지스터(T1)가 턴 온된다.

[0060] 다음, 발광 제어 라인(EM)에 발광 제어 신호가 인가되면, 제 5 박막 트랜지스터(T5) 및 제 6 박막 트랜지스터(T6) 각각이 턴 온되어 공통 전원 라인(PL)으로부터 구동 신호에 의한 구동 전압(Vel)이 제 5 박막 트랜지스터(T5)를 통해 제 1 박막 트랜지스터(T1)로 공급된다.

[0061] 그러면, 구동 전압(Vel)이 커패시터(Cst)에 의해 턴 온되어 있는 제 1 박막 트랜지스터(T1)를 통과하면서, 커패시터(Cst)에 의해 제 1 게이트 전극(G1)에 공급되는 전압과 구동 전압(Vel) 간의 전압차에 대응하는 구동 전류(Id)가 제 1 박막 트랜지스터(T1)의 제 1 드레인 전극(D1)을 흐르게 되고, 이 구동 전류(Id)가 제 6 박막 트랜지스터(T6)를 통해 유기 발광 소자(OLED)로 공급되어 유기 발광 소자(OLED) 일정 시간 동안 발광된다.

[0062] 한편, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)의 화소(PX) 구조가 이에 한정되는 것은 아니며, 유기 발광 표시 장치(101)의 화소(PX)는 복수의 박막 트랜지스터, 하나 이상의 커패시터, 하나 이상의 게이트 라인 및 하나 이상의 구동 전원 라인을 포함하는 배선들로 구성될 수 있다.

[0063] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

[0064] 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 복수의 화소(PX)에 대응되는 복수의 제 1 전극(171r, 171g, 171b) 및 후술할 화소 정의막(190)에 의해 정의되는 복수의 개구부(OPr, OPg, OPb)를 갖는다. 이때, 복수의 개구부(OPr, OPg, OPb)는 유기 발광 소자(OLED)의 발광 영역을 정의하며, 발광 영역을 화소 영역이라고도 한다. 복수의 화소(PX)는 적색을 발광하는 적색 화소, 녹색을 발광하는 녹색 화소, 및 청색을 발광하는 청색 화소를 포함한다. 이때, 적색 화소의 유기 발광 소자(OLED)는 적색 발광층을 포함하고, 녹색 화소의 녹색 발광 소자(OLED)는 녹색 발광층을 포함하고, 청색 화소의 청색 발광 소자(OLED)는 청색 발광층을 포함한다.

[0065] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 펜타일(Pentile) 구조를 가질 수 있다. 예를 들어, 도 3에 도시된 바와 같이, 제 N 행에는 녹색 발광층에 대응되는 복수의 제 1 전극(171g)이 소정 간격 이격되어 배치되고, 인접한 제 N+1 행에는 적색 발광층에 대응되는 제 1 전극(171r)과 청색 발광층에 대응되는 제 1 전극(171b)이 교대로 배치될 수 있다. 마찬가지로, 인접한 제 N+2 행에는 녹색 발광층에 대응되는 복수의 제 1 전극

(171g)이 소정 간격 이격되어 배치되고, 인접한 제 N+3 행에는 청색 발광층에 대응되는 제 1 전극(171b)과 적색 발광층에 대응되는 제 1 전극(171r)이 교대로 배치될 수 있다.

[0066] 또한, 제 N 행에 배치된 복수의 녹색 발광층에 대응되는 제 1 전극(171g)은 제 N+1 행에 배치된 복수의 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)과 서로 엇갈려서 배치될 수 있다. 따라서, 제 M 열에는 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)이 교대로 배치되며, 인접한 제 M+1 열에는 복수의 녹색 발광층에 대응되는 제 1 전극(171g)이 소정 간격 이격되어 배치될 수 있다. 마찬가지로, 인접한 제 M+2 열에는 청색 및 적색 발광층에 대응되는 제 1 전극(171b, 171r)이 교대로 배치되며, 인접한 제 M+3 열에는 복수의 녹색 발광층에 대응되는 제 1 전극(171g)이 소정 간격 이격되어 배치될 수 있다. 즉, 복수의 제 1 전극(171r, 171g, 171b)은 상기한 구조로 반복하여 배치될 수 있다.

[0067] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 복수의 제 1 전극(171r, 171g, 171b)으로부터 돌출된 연결 전극(175)을 더 포함할 수 있다. 복수의 제 1 전극(171r, 171g, 171b)은 연결 전극(175)을 통해 제 7 박막 트랜지스터(T7)의 제 7 소스 전극(S7) 및 제 6 박막 트랜지스터(T6)의 제 6 드레인 전극(D6)과 연결될 수 있다. 복수의 제 1 전극(171r, 171g, 171b) 및 연결 전극(175)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다.

[0068] 복수의 개구부(OPr, OPg, OPb)는 복수의 제 1 전극(171r, 171g, 171b)의 적어도 일부를 노출시킨다. 이때, 복수의 개구부(OPr, OPg, OPb)는 후술할 화소 정의막(190)에 의해 정의될 수 있으며, 복수의 개구부(OPr, OPg, OPb)는 적색 발광층, 녹색 발광층, 및 청색 발광층 각각에 대응될 수 있다. 또한, 복수의 개구부(OPr, OPg, OPb)는 각각 복수의 제 1 전극(171r, 171g, 171b)에 대응될 수 있다.

[0069] 복수의 개구부(OPr, OPg, OPb)는 각각에 대응하는 복수의 제 1 전극(171r, 171g, 171b)과 평면 상에서 실질적으로 동일한 형태를 가질 수 있다. 예를 들어, 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b) 및 개구부(OPr, OPb)는 평면 상에서 각각 사각형의 형태를 가질 수 있고, 녹색 화소에 대응되는 제 1 전극(171g) 및 개구부(OPg)는 팔각형의 형태를 가질 수 있다. 다만, 이에 한정되는 것은 아니며, 복수의 제 1 전극(171r, 171g, 171b) 및 복수의 개구부(OPr, OPg, OPb)는 오각형, 육각형 등의 다양한 형태를 가질 수 있다. 복수의 제 1 전극(171r, 171g, 171b) 및 복수의 개구부(OPr, OPg, OPb)의 형태에 대하여는 뒤에서 자세하게 설명하기로 한다.

[0070] 이때, 본 발명의 일 실시예에 따른 적색 발광층 및 청색 발광층의 면적은 녹색 발광층의 면적보다 클 수 있다. 또한, 적색 발광층의 면적은 청색 발광층의 면적보다 작을 수 있다.

[0071] 예를 들어, 도 3에 도시된 바와 같이, 청색 발광층에 대응되는 개구부(OPb)는 평면 상에서 적색 및 녹색 발광층에 대응되는 개구부(OPr, OPg)보다 더 클 수 있다. 또한, 적색 발광층에 대응되는 개구부(OPr)는 평면 상에서 녹색 발광층에 대응되는 개구부(OPg)보다 더 클 수 있다. 마찬가지로, 청색 발광층에 대응되는 제 1 전극(171b)은 평면 상에서 적색 및 녹색 발광층에 대응되는 제 1 전극(171r, 171g)보다 더 큰 면적을 가질 수 있다. 또한, 적색 발광층에 대응되는 제 1 전극(171r)은 평면 상에서 녹색 발광층에 대응되는 제 1 전극(171g)보다 더 큰 면적을 가질 수 있다.

[0072] 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 대한 개략적인 배치도이고, 도 5는 도 4의 I-I` 선을 따라 자른 단면도이다.

[0073] 도 4 및 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 기판(111) 상에 배치된 복수의 박막 트랜지스터(T1 내지 T7) 및 유기 발광 소자(OLED)를 포함한다.

[0074] 기판(111)의 종류에 특별한 제한이 있는 것은 아니다. 예를 들어, 기판(111)은 유리, 플라스틱, 수정 등의 절연성 물질로 형성될 수 있다. 기판(111)은 기계적 강도, 열적 안정성, 투명성, 표면 평활성, 취급 용이성, 방수성 등이 우수한 재료들 중에서 선택될 수 있다.

[0075] 기판(111) 상에 버퍼층(120)이 배치된다. 버퍼층(120)은 복수의 박막 트랜지스터(T1 내지 T7)로 불순물이 확산되는 것을 방지한다.

[0076] 버퍼층(120) 상에 반도체층(SM)이 배치된다. 반도체층(SM)은 반도체 물질로 이루어지며, 복수의 박막 트랜지스터(T1 내지 T7) 각각의 활성층역할을 한다. 도시되지 않았으나, 반도체층(SM)은 소스 영역, 드레인 영역, 및 소스 영역과 드레인 영역 사이에 배치된 채널 영역을 포함할 수 있다.

[0077] 반도체층(SM)은 비정질 규소 또는 다결정 규소 등으로 만들어질 수 있으며, 산화물 반도체로 만들어질 수도 있다. 예를 들어, 반도체층(SM)은 무기 반도체 물질 또는 유기 반도체 물질로 형성될 수 있다. 또한, 소스 영역

및 드레인 영역에는 n형 불순물 또는 p형 불순물이 도핑될 수 있다.

[0078] 반도체층(SM) 상에 게이트 절연막(121)이 배치된다. 게이트 절연막(121)은 반도체층(SM)을 보호한다. 게이트 절연막(121)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.

[0079] 게이트 절연막(121) 상에 커패시터(Cst)의 일 전극(CE1), 복수의 게이트 라인(GLn, GLn-1), 복수의 발광 제어 라인(EM)을 포함하는 도전성 패턴(CE1, GLn, GLn-1, EM)이 배치된다. 이때, 도전성 패턴(CE1, GLn, GLn-1, EM)은 복수의 게이트 라인(GLn, GLn-1)으로부터 돌출된 복수의 게이트 전극을 포함할 수 있다. 도전성 패턴(CE1, GLn, GLn-1, EM)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다.

[0080] 도전성 패턴(CE1, GLn, GLn-1, EM) 상에 층간 절연막(122)이 배치된다. 층간 절연막(122)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.

[0081] 층간 절연막(122) 상에 커패시터(Cst)의 타 전극(CE2), 초기화 라인(RL) 및 복수의 연결 패턴(CN)이 배치된다. 커패시터(Cst)의 타 전극(CE2), 초기화 라인(RL) 및 복수의 연결 패턴(CN)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다.

[0082] 커패시터(Cst)의 타 전극(CE2), 초기화 라인(RL) 및 복수의 연결 패턴(CN) 상에 제 1 보호막(131)이 배치된다. 제 1 보호막(131)은 복수의 박막 트랜지스터(T1 내지 T7)를 보호하는 역할을 하며, 그 상면을 평탄화시키는 역할도 한다.

[0083] 본 발명의 일 실시예에 따른 제 1 보호막(131)은 감광성 물질로 만들어질 수 있다. 예를 들어, 제 1 보호막(131)은 감광성 고분자 수지로 만들어질 수 있다.

[0084] 제 1 보호막(131) 상에 복수의 데이터 라인(DL), 복수의 공통 전원 라인(PL), 및 제 1 내지 제 3 연결 전극(BE1, BE2, BE3)을 포함하는 도전성 라인(DL, PL, BE1, BE2, BE3)이 배치된다. 이때, 도전성 라인(DL, PL, BE1, BE2, BE3)은 복수의 소스 전극 및 드레인 전극을 포함할 수 있다. 드레인 전극은 게이트 절연막(121), 층간 절연막(122) 및 제 1 보호막(131)에 형성된 적어도 하나의 콘택홀을 통해 반도체층(SM)의 드레인 영역과 접촉하고, 소스 전극은 게이트 절연막(121), 층간 절연막(122) 및 제 1 보호막(131)에 형성된 적어도 하나의 다른 콘택홀을 통해 반도체층(SM)의 소스 영역과 접촉할 수 있다.

[0085] 도전성 라인(DL, PL, BE1, BE2, BE3)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다. 예를 들어, 도전성 라인(DL, PL, BE1, BE2, BE3)은 알루미늄(Al)이나 알루미늄 합금과 같은 알루미늄 계열의 금속, 은(Ag)이나 은 합금과 같은 은 계열의 금속, 구리(Cu)나 구리 합금과 같은 구리 계열의 금속, 몰리브덴(Mo)이나 몰리브덴 합금과 같은 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 중 어느 하나로 만들어질 수 있다. 구동 전압 라인(DVL)은 내화성 금속막과 저저항 도전막을 포함하는 다중막 구조를 가질 수도 있다. 이와 같이, 도전성 라인(DL, PL, BE1, BE2, BE3)은 도전성 재료로 만들어진다.

[0086] 도전성 라인(DL, PL, BE1, BE2, BE3) 상에 제 2 보호막(132)이 배치된다. 본 발명의 일 실시예에 따르면, 제 2 보호막(132)은 감광성 물질로 만들어질 수 있다. 예를 들어, 제 2 보호막(132)은 감광성 고분자 수지로 만들어질 수 있다.

[0087] 제 2 보호막(132)은 도전성 라인(DL, PL, BE1, BE2, BE3)을 보호하는 역할을 하며, 그 상면을 평탄화시키는 역할도 한다. 그러나, 도전성 라인(DL, PL, BE1, BE2, BE3)이 두꺼운 경우, 제 2 보호막(132)에 의해 도전성 라인(DL, PL, BE1, BE2, BE3)의 상부가 완전히 평탄화되지 않을 수 있다.

[0088] 최근, 배선의 집적화로 인하여, 적은 면적의 배선으로 많은 량의 전류나 데이터를 전송하여야 한다. 그에 따라, 배선의 두께가 두꺼워지고 있다. 이와 같이, 도전성 라인(DL, PL, BE1, BE2, BE3)의 두께가 두껍게 형성되는 경우, 도전성 라인(DL, PL, BE1, BE2, BE3)의 상부에 제 2 보호막(132)이 배치되더라도, 그 상부가 완전히 평탄화되지 않을 수 있다.

[0089] 이에 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 평면 상에서 비대칭 형태인 개구부(OP)를 가짐으로써, 제 2 보호막(132) 하부에 배치되는 도전성 라인(DL, PL, BE1, BE2, BE3)과 개구부(OP)의 중첩 면적을 조절할 수 있다. 이에 따라, 도전성 라인(DL, PL, BE1, BE2, BE3)으로 인한 단차 불균형 또는 비대칭을 해소할 수 있다. 이에 대하여는 뒤에서 자세하게 설명하기로 한다.

[0090] 제 2 보호막(132) 상에 제 1 전극(171)이 배치된다. 제 1 전극(171)은 도전성 라인(DL, PL, BE1, BE2, BE3)의 적어도 일부와 중첩되게 배치될 수 있다.

[0091] 제 1 전극(171)은 화소 전극일 수 있으며, 양극일 수 있다. 제 1 전극(171)은 도전성을 가지며, 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다. 제 1 전극(171)이 투과형 전극인 경우, 제 1 전극(171)은 투명 도전성 산화물을 포함한다. 투명 도전성 산화물로, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide) 및 ITZO(indium tin zinc oxide) 중 적어도 하나가 사용될 수 있다. 제 1 전극(171)이 반투과형 전극 또는 반사형 전극인 경우, 제 1 전극(171)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 Cu 중 적어도 하나를 포함할 수 있다.

[0092] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(101)는 제 1 전극(171)으로부터 돌출된 연결 전극(175)을 더 포함할 수 있다. 연결 전극(175)은 제 2 보호막(132)에 형성된 콘택홀을 통해 제 3 연결 전극(BE3)과 연결될 수 있다. 제 1 전극(171) 및 연결 전극(175)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다.

[0093] 제 2 보호막(132) 상에, 발광 영역을 구획하는 화소 정의막(190)이 배치된다.

[0094] 화소 정의막(190)은 고분자 유기물로 만들어질 수 있다. 화소 정의막(190)은, 예를 들어, 폴리이미드(Polyimide, PI)계 수지, 폴리아크릴계 수지, PET 수지 및 PEN 수지 중 적어도 하나를 포함할 수 있다.

[0095] 화소 정의막(190)은 복수의 개구부(OP)를 정의하며, 각각의 개구부(OP)를 통해 제 1 전극(171)의 적어도 일부가 화소 정의막(190)으로부터 노출된다. 다시 말하면, 제 1 전극(171)은 화소 정의막(190)과 적어도 일부 중첩하며, 개구부(OP)에서 화소 정의막(190)과 중첩하지 않는다. 또한, 개구부(OP)에 의해 유기 발광 소자(OLED)의 발광 영역이 정의될 수 있다.

[0096] 유기 발광층(172)은 제 1 전극(171) 상에 배치된다. 구체적으로, 유기 발광층(172)은 제 1 전극(171) 상의 개구부(OP)에 배치된다. 화소 정의막(190)에 의하여 정의되는 개구부(OP)의 측벽 및 화소 정의막(190)의 상부에도 유기 발광층(172)이 배치될 수 있다.

[0097] 유기 발광층(172)은 발광 물질을 포함한다. 또한, 유기 발광층(172)은 호스트 및 발광 도펀트를 포함할 수 있다. 유기 발광층(172)은 공지의 물질에 의해 공지의 방법으로 제조될 수 있다. 예를 들어, 유기 발광층(172)은 진공 증착법, 스핀 코팅법, 캐스트법, LB법(Langmuir-Blodgett), 잉크젯 프린팅법, 레이저 프린팅법, 레이저 열전사법(Laser Induced Thermal Imaging, LITI) 등과 같은 다양한 방법에 의해 형성될 수 있다.

[0098] 또한, 도시되지 않았으나, 제 1 전극(171)과 유기 발광층(172) 사이에 정공 주입층(HIL) 및 정공 수송층(HTL) 중 적어도 하나가 배치될 수도 있다.

[0099] 유기 발광층(172) 상에 제 2 전극(173)이 배치된다.

[0100] 제 2 전극(173)은 공통 전극일 수 있으며, 음극일 수 있다. 제 2 전극(173)은 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다.

[0101] 제 2 전극(173)이 투과형 전극인 경우, 제 2 전극(173)은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, BaF, Ba, Ag 및 Cu 중 적어도 하나를 포함할 수 있다. 예를 들어, 제 2 전극(173)은 Ag와 Mg의 혼합물을 포함할 수 있다.

[0102] 제 2 전극(173)이 반투과형 전극 또는 반사형 전극인 경우, 제 2 전극(173)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, Mo, Ti 및 Cu 중 적어도 하나를 포함할 수 있다. 또한, 제 2 전극(173)은 반사막이나 반투과막에 더하여, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등으로 이루어진 투명 도전막을 더 포함할 수 있다.

[0103] 또한, 도시되지 않았으나, 유기 발광층(172)과 제 2 전극(173) 사이에, 전자 수송층(ETL) 및 전자 주입층(EIL) 중 적어도 하나가 배치될 수도 있다.

[0104] 유기 발광 소자(OLED)가 전면 발광형일 경우, 제 1 전극(171)은 반사형 전극이고, 제 2 전극(173)은 투과형 전극 또는 반투과형 전극일 수 있다. 유기 발광 소자가 배면 발광형일 경우, 제 1 전극(171)은 투과형 전극 또는 반투과형 전극이고, 제 2 전극(173)은 반사형 전극일 수 있다.

[0105] 도 6은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 도전성 라인 및 개구부만을 도시한 평면도이다.

[0106] 도 6을 참조하면, 본 발명의 일 실시예에 따른 개구부(OP)는 도전성 라인(DL, PL, BE1, BE2, BE3)과 실질적으로 평행한 가상의 직선을 기준으로 제 1 및 제 2 다각형으로 분할될 수 있다. 예를 들어, 도 6에 도시된 바와 같이, 도전성 라인(DL, PL, BE1, BE2, BE3)과 실질적으로 평행한 방향인 제 1 방향(DR1)을 따라 연장된 가상의 직선을 제 1 직선(SL)이라고 정의할 때, 평면 상에서 개구부(OP)는 제 1 직선(SL)을 기준으로 제 1 삼각형 형태

의 제 1 영역(S1) 및 제 2 삼각형 형태의 제 2 영역(S2)으로 분할될 수 있다.

[0107] 이때, 제 1 영역(S1)은 제 2 영역(S2)과 다른 면적을 갖는다. 예를 들어, 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 개구부(OP)가 평면 상에서 사각형의 형태를 가지는 경우, 사각형의 꼭지점을 제 1 내지 제 4 꼭지점(P1 내지 P4)라고 정의할 때, 제 1 방향(DR1)으로 서로 마주보는 제 1 및 제 3 꼭지점(P1, P3)의 중점(P5)으로부터 제 2 꼭지점(P2)까지의 거리(l1)는 제 1 및 제 3 꼭지점(P1, P3)의 중점(P5)으로부터 제 4 꼭지점(P4)까지의 거리(l2)보다 크다. 즉, 제 1 영역(S1)의 면적은 제 2 영역(S2)의 면적보다 크며, 상세하게는, 제 1 영역(S1)과 제 2 영역(S2)의 면적 비는 1:0.1 내지 1:0.9일 수 있다.

[0108] 따라서, 개구부(OP)는 평면 상에서 비대칭 형태를 갖는다. 상세하게는, 개구부(OP)는 평면 상에서 제 1 직선(SL)을 기준으로 좌우 비대칭 형태를 가질 수 있다.

[0109] 본 발명의 일 실시예에 따른 개구부(OP)는 도전성 라인(DL, PL, BE1, BE2, BE3)의 적어도 일부와 중첩한다. 예를 들어, 도 6에 도시된 바와 같이, 개구부(OP)는 도전성 라인(DL, PL, BE1, BE2, BE3) 중 데이터 라인(DL), 공통 전원 라인(PL), 및 제 1 연결 전극(BE1)의 일부와 중첩할 수 있다.

[0110] 이때, 개구부(OP)의 제 1 영역(S1)과 도전성 라인(DL, PL, BE1, BE2, BE3)의 중첩 면적은 제 2 영역(S2)과 도전성 라인(DL, PL, BE1, BE2, BE3)의 중첩 면적과 1:0.8 내지 1:1.2의 비율을 가질 수 있다. 본 발명의 일 실시예에 따른 제 1 영역(S1)과 도전성 라인(DL, PL, BE1, BE2, BE3)의 중첩 면적은 제 2 영역(S2)과 도전성 라인(DL, PL, BE1, BE2, BE3)의 중첩 면적과 동일할 수 있다.

[0111] 상세하게는, 도 6에 도시된 바와 같이, 제 1 영역(S1)과 제 1 연결 전극(BE1)의 중첩 면적을 제 1 면적(A1)이라고 정의하고, 제 1 영역(S1)과 데이터 라인(DL)의 중첩 면적을 제 2 면적(A2)이라고 정의하고, 제 2 영역(S2)과 데이터 라인(DL)의 중첩 면적을 제 3 면적(A3)이라고 정의하고, 제 2 영역(S2)과 공통 전원 라인(PL)의 중첩 면적을 제 4 면적(A4)이라고 정의할 때, 제 1 면적(A1)과 제 2 면적(A2)의 합(A1+A2)은 제 3 면적과 제 4 면적의 합(A3+A4)과 동일할 수 있다.

[0112] 이에 따라, 개구부(OP)와 중첩하는 도전성 라인(DL, PL, BE1, BE2, BE3)으로 인한 단차 불균형 또는 비대칭을 해소할 수 있다.

[0113] 또한, 상기한 바와 같이, 제 1 전극(171) 상의 개구부(OP)에 유기 발광층(172)이 배치되며, 유기 발광층(172)은 평면 상에서 개구부(OP)와 실질적으로 동일한 형태를 가질 수 있다. 도시되지 않았으나, 개구부(OP)에 배치되는 유기 발광층(172)은 제 1 직선(SL)을 기준으로 제 1 발광부 및 제 2 발광부로 분할될 수 있다. 이때, 제 1 발광부는 제 1 영역(S1)에 대응되고, 제 2 발광부는 제 2 영역(S2)에 대응될 수 있다. 따라서, 제 1 발광부의 면적은 제 2 발광부의 면적보다 크며, 상세하게는, 제 1 발광부와 제 2 발광부의 면적 비는 1:0.1 내지 1:0.9일 수 있다.

[0114] 도 7은 본 발명의 다른 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

[0115] 본 발명의 다른 일 실시예에 따른 복수의 개구부(OPr, OPg, OPb) 중 적어도 어느 하나는 각각에 대응하는 복수의 제 1 전극(171r, 171g, 171b)과 평면 상에서 실질적으로 다른 형태를 가질 수 있다. 예를 들어, 도 7에 도시된 바와 같이, 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)은 개구부(OPr, OPb)와 평면 상에서 각각 다른 형태를 가질 수 있다.

[0116] 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)은 마름모 형태를 가질 수 있다. 즉, 본 발명의 다른 일 실시예는, 본 발명의 일 실시예와 달리, 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)은 평면 상에서 대칭 형태를 가질 수 있다. 즉, 제 1 전극(171r, 171b)의 마주보는 꼭지점을 잇는 가상의 직선을 기준으로, 제 1 전극(171r, 171b)은 평면 상에서 이등분될 수 있다.

[0117] 반면, 본 발명의 다른 일 실시예에 따른 개구부(OPr, OPb)는 평면 상에서 비대칭 형태를 갖는다. 화소 정의막(190)은 복수의 개구부(OPr, OPb)를 정의하며, 각각의 개구부(OPr, OPb)를 통해 제 1 전극(171r, 171b)의 적어도 일부가 화소 정의막(190)으로부터 노출된다. 이때, 화소 정의막(190)은 개구부(OPr, OPb)가 평면 상에서 비대칭 형태를 갖도록 제 1 전극(171r, 171b)의 적어도 일부와 중첩하여 배치될 수 있다.

[0118] 따라서, 개구부(OPr, OPb)는, 제 1 전극(171r, 171b)과 달리, 평면 상에서 비대칭 형태를 가질 수 있으며, 개구부(OPr, OPb)와 중첩하는 도전성 라인(DL, PL, BE1, BE2, BE3)으로 인한 단차 불균형 또는 비대칭을 해소할 수

있다.

[0119] 도 8은 본 발명의 또 다른 일 실시예에 따른 유기 발광 표시 장치의 복수의 제 1 전극 및 복수의 개구부를 나타낸 개략적인 평면도이다.

[0120] 본 발명의 또 다른 일 실시예에 따른 복수의 개구부(OPr, OPg, OPb)는 각각에 대응하는 복수의 제 1 전극(171r, 171g, 171b)과 평면 상에서 실질적으로 동일한 형태를 가질 수 있다. 예를 들어, 적색, 녹색 및 청색 발광층에 대응되는 제 1 전극(171r, 171g, 171b) 및 개구부(OPr, OPg, OPb)는 평면 상에서 각각 팔각형의 형태를 가질 수 있다.

[0121] 본 발명의 또 다른 일 실시예에 따른 제 1 전극(171r, 171g, 171b) 중 적어도 어느 하나는 평면 상에서 비대칭 형태를 갖는다. 또한, 본 발명의 또 다른 일 실시예에 따른 개구부(OPr, OPg, OPb) 중 적어도 어느 하나는 평면 상에서 비대칭 형태를 갖는다.

[0122] 예를 들어, 도 8에 도시된 바와 같이, 적색 및 청색 발광층에 대응되는 제 1 전극(171r, 171b)은 평면 상에서 서로 동일한 크기 및 형태를 가질 수 있으며, 각각은 비대칭 형태를 가질 수 있다. 마찬가지로, 적색 및 청색 발광층에 대응되는 개구부(OPr, OPb)는 평면 상에서 서로 동일한 크기 및 형태를 가질 수 있으며, 각각은 비대칭 형태를 가질 수 있다. 다만, 이에 한정되는 것은 아니며, 녹색 발광층에 대응되는 제 1 전극(171g) 및 개구부(OPg) 또한, 평면 상에서 비대칭 형태를 가질 수 있다.

[0123] 이상, 도면 및 실시예를 중심으로 본 발명을 설명하였다. 상기 설명된 도면과 실시예는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예를 생각해 내는 것이 가능할 것이다. 따라서, 본 발명의 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

[0124] 111: 기판 121: 게이트 절연막

122: 층간 절연막 131: 제 1 보호막

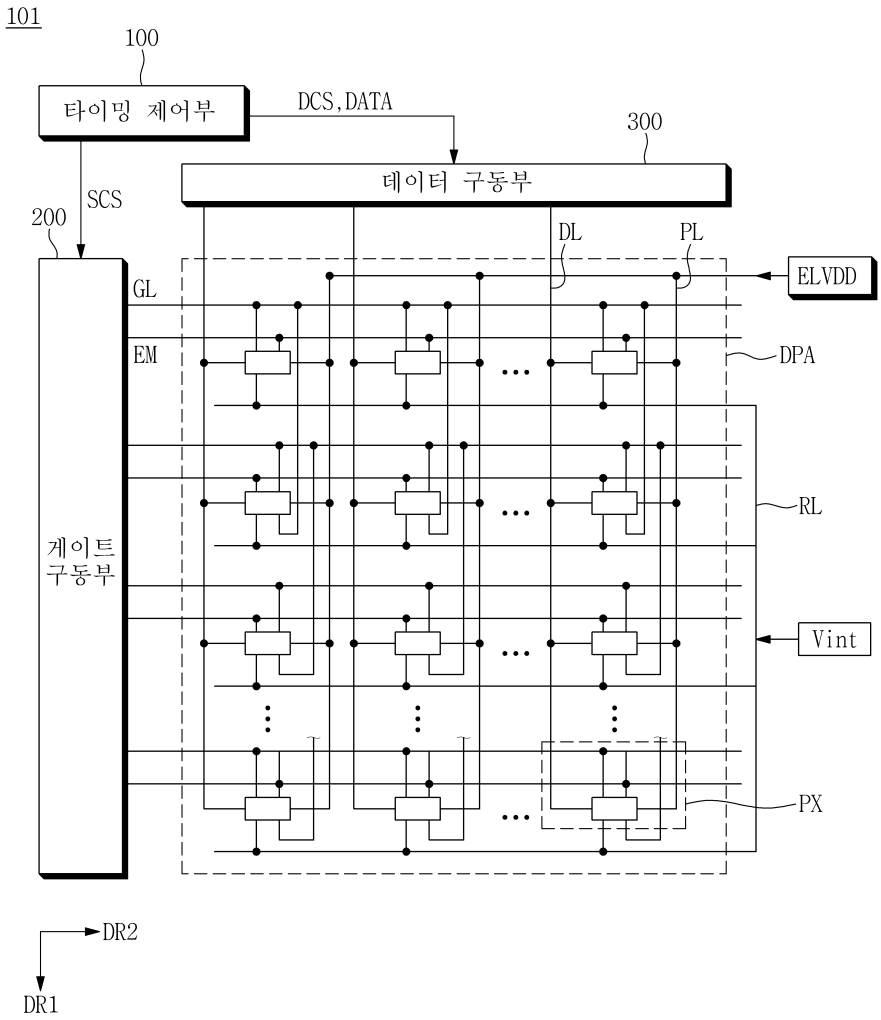
132: 제 2 보호막 171: 제 1 전극

172: 유기 발광층 173: 제 2 전극

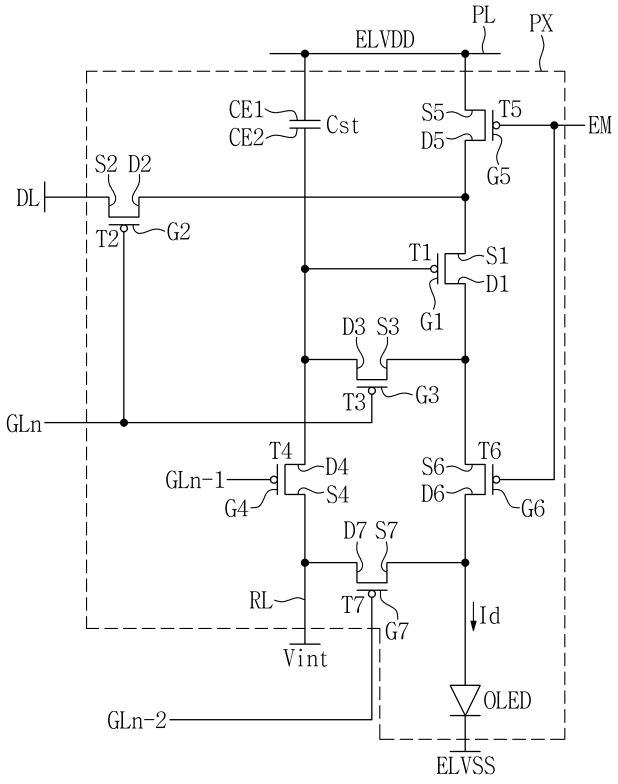
190: 화소 정의막 OP: 개구부

도면

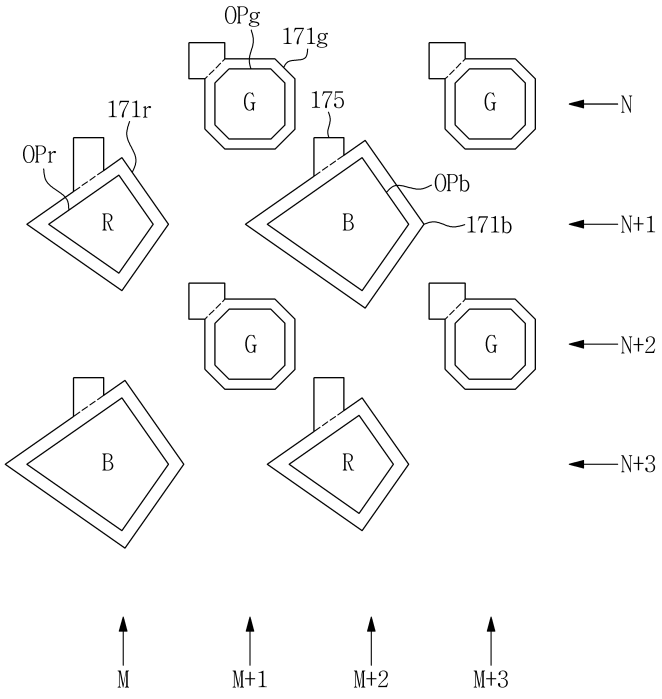
도면1


101
100
타이밍 제어부
DCS,DATA
300
데이터 구동부
SCS
200
DL
PL
ELVDD
GL
EM
DPA
RL
게이트
구동부
Vint
PX
DR2
DR1

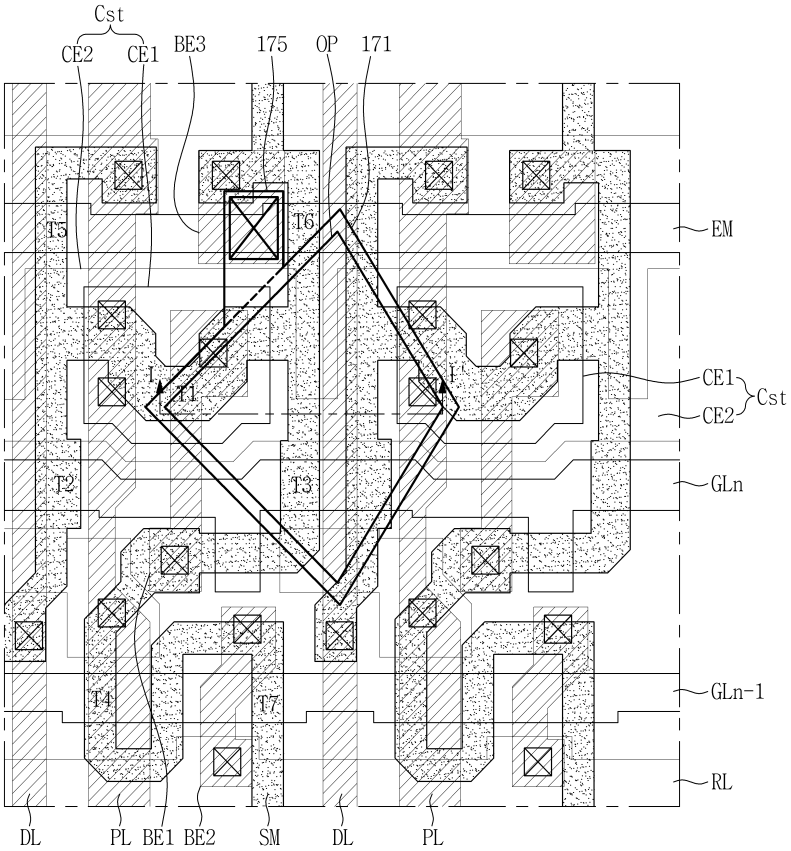
도면2


ELVDD
PL
PX
CE1
CE2
Cst
S5
D5
T5
EM
G5
S2
D2
DL
T2
G2
T1
S1
D1
G1
D3
S3
T3
G3
GLn
T4
D4
GLn-1
S4
G4
S6
D6
T6
G6
D7
S7
RL
T7
G7
Id
Vint
OLED
GLn-2
ELVSS

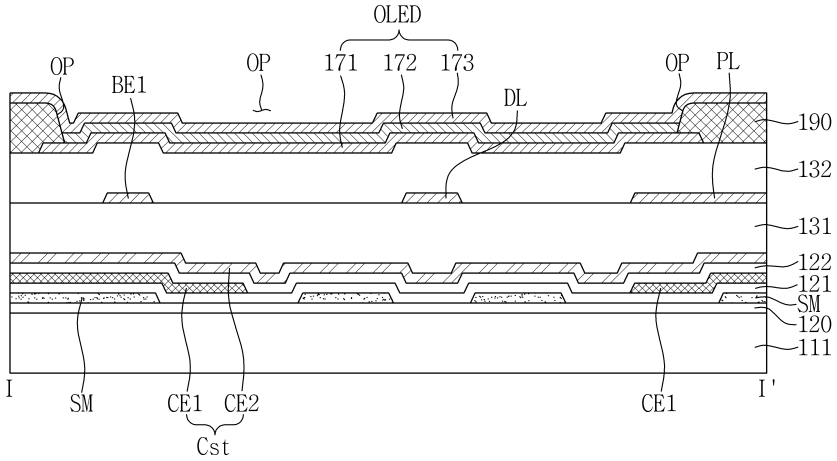
도면3


OPg
171g
G
171r
175
G
N
OPr
R
OPb
B
171b
N+1
G
G
N+2
B
R
N+3
M
M+1
M+2
M+3

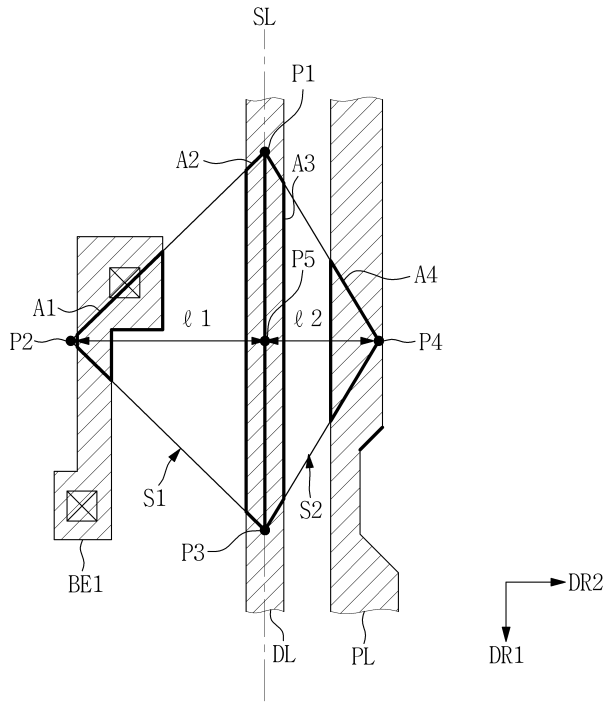
도면4


Cst
CE2
CE1
BE3
175
OP
171
T5
T6
EM
I
T1
I
CE1
Cst
CE2
T2
T3
GLn
T4
T7
GLn-1
RL
DL
PL
BE1
BE2
SM
DL
PL

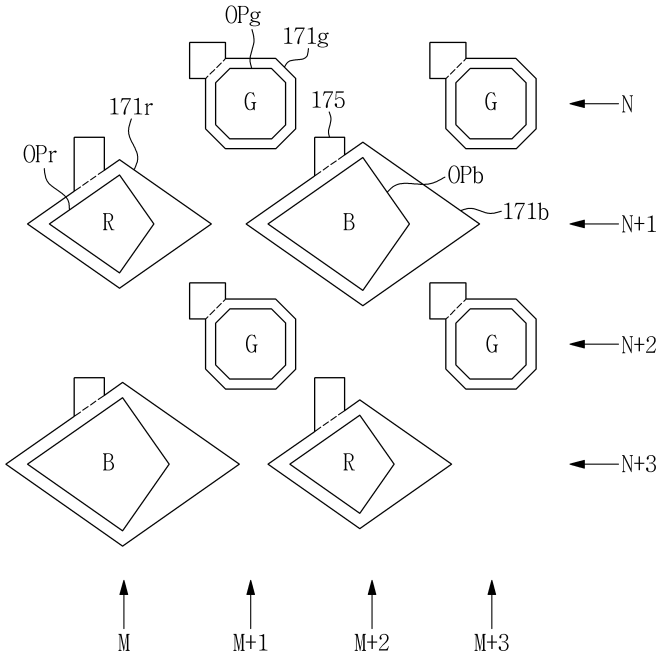
도면5


OLED
OP
BE1
OP
171
172
173
DL
OP
PL
190
132
131
122
121
SM
120
111
I
SM
CE1
CE2
Cst
CE1
I'

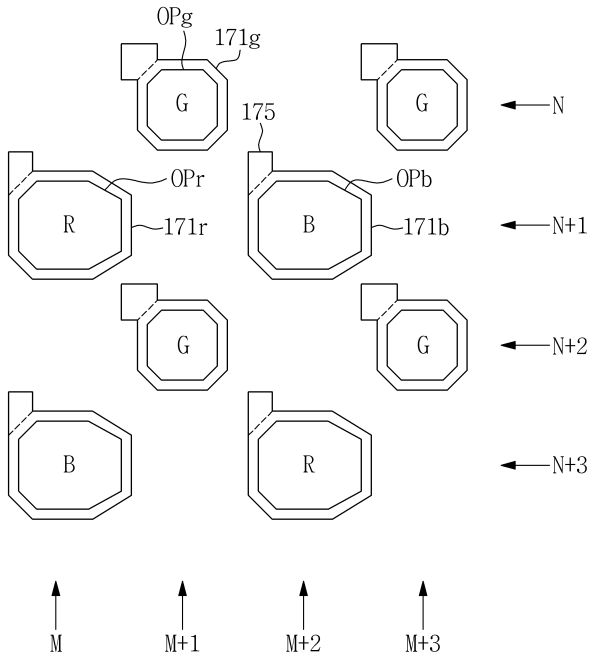
도면6


SL
P1
A2
A3
P5
A4
A1
ℓ 1
ℓ 2
P2
P4
S1
S2
P3
BE1
DL
PL
DR2
DR1

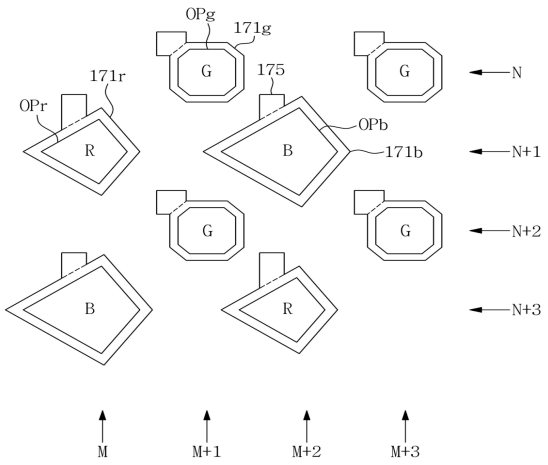
도면7


OPg
171g
G
G
N
171r
175
OPr
OPb
R
B
171b
N+1
G
G
N+2
B
R
N+3
M
M+1
M+2
M+3

도면8



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020180101656A	公开(公告)日	2018-09-13
申请号	KR1020170027144	申请日	2017-03-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HONG SANG MIN 홍상민 JEONG HEE SEONG 정희성		
发明人	홍상민 정희성		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3246 H01L27/3216 H01L27/3218 H01L27/3248 H01L27/3276 H01L51/5209 H01L27/3258 H01L27/3279		
代理人(译)	Yunyeogwang 锡盐		
外部链接	Espacenet		

摘要(译)

本发明涉及一种有机发光显示装置，其具有优异的指示特性，并且沿着第一方向延伸的导线布置在板剂1保护膜上：第一保护膜设置在基板上，第二保护膜设置在导电线上的保护膜，第一电极，像素限定层，布置在第一电极上的有机发光层和布置在有机发光层上的第二电极，并且当它们分开时基于沿至少一个延伸的虚拟直线的多个开口部分是第一多边形和第二多边形的第一方向，第一多边形的面积不同于第二多边形的面积和导线的重复面积第一多边形具有第二多边形和导线的重复面积的比率，并且1：0.8至1：1.2。第一电极布置在第二保护膜上并与导电线的至少一部分重叠。像素限定层布置在第二保护膜上并且限定多个开口部分，暴露第一电极的至少一部分。