



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0078867
(43) 공개일자 2016년07월05일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0109834

(22) 출원일자 2015년08월04일

심사청구일자 없음

(30) 우선권주장

1020140188254 2014년12월24일 대한민국(KR)

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

타니료스케

경기 과천시 탄현면 엘씨디로241번길 30-15, 404호

홍성진

경기 고양시 일산서구 킨텍스로 340, 710동 806호
(주엽동, 문촌마을7단지아파트)

배나영

부산 부산진구 국악로54번길 17 (연지동)

(74) 대리인

김은구, 송해모

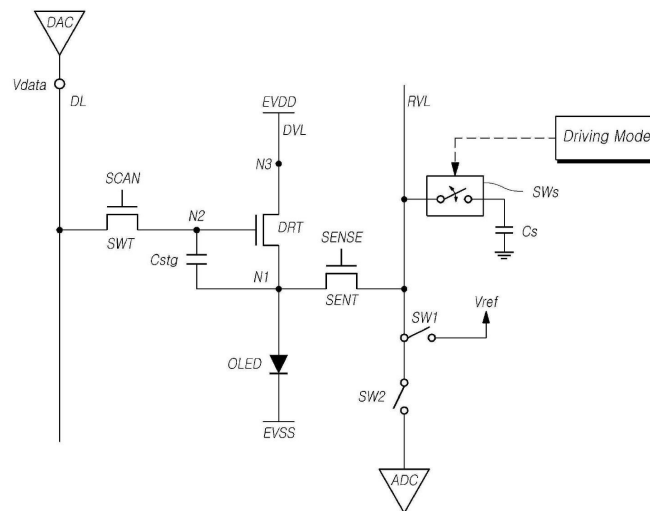
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 유기발광표시패널 및 유기발광표시장치

(57) 요약

본 실시예들은, 센싱 구동 시, 센싱 라인 역할을 하는 기준전압 라인의 전위 안정성을 제공하여 센싱 정확도 및 보상 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치 및 유기발광표시패널에 관한 것이다.

대표도



(52) CPC특허분류
G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 서브픽셀이 배치된 유기발광표시패널;

상기 다수의 데이터 라인을 구동하는 데이터 구동부;

상기 다수의 게이트 라인을 구동하는 게이트 구동부; 및

상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고,

상기 다수의 서브픽셀 각각은, 유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결되는 센싱 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결되는 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결되는 스토리지 캐패시터를 포함하여 구성되고,

구동 모드에 따라, 상기 기준전압 라인과 전기적으로 연결되거나 미연결되는 안정화 캐패시터를 더 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 안정화 캐패시터는,

상기 유기발광표시패널에 배치되거나,

상기 유기발광표시패널의 외부에 배치되는 것을 특징으로 하는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 안정화 캐패시터는,

센싱 구동 모드 구간에서, 상기 기준전압 라인과 전기적으로 연결되고,

디스플레이 구동 모드 구간에서, 상기 기준전압 라인과 미연결되는 것을 특징으로 하는 유기발광표시장치.

청구항 4

제3항에 있어서,

스위칭 제어 신호에 따라, 센싱 구동 시에만, 상기 기준전압 라인과 상기 안정화 캐패시터를 전기적으로 연결해주는 스위칭 소자를 더 포함하는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 스위칭 소자는,

게이트 노드에 인가되는 상기 스위칭 제어 신호에 따라 제어되며, 상기 기준전압 라인과 상기 안정화 캐패시터의 제1플레이트 사이에 전기적으로 연결되는 트랜지스터인 것을 특징으로 하는 유기발광표시장치.

청구항 6

제5항에 있어서,

상기 안정화 캐패시터 및 상기 스위칭 소자는, 상기 유기발광표시패널에 배치되고,

상기 스위칭 소자의 게이트 노드에 상기 스위칭 제어 신호를 인가해주는 게이트 배선이 상기 유기발광표시패널에 더 배치되는 것을 특징으로 하는 유기발광표시장치.

청구항 7

제6항에 있어서,

상기 스위칭 소자의 드레인 노드 또는 소스 노드는 상기 기준전압 라인과 전기적으로 연결되고, 상기 스위칭 소자의 소스 노드 또는 드레인 노드는 상기 안정화 캐패시터의 제1플레이트와 전기적으로 연결되며,

상기 안정화 캐패시터의 제2플레이트는 기저전압 단과 전기적으로 연결된 것을 특징으로 하는 유기발광표시장치.

청구항 8

제5항에 있어서,

일단이 상기 유기발광표시패널에 연결되고 타단이 소스 인쇄회로기판에 연결되며 상기 데이터 구동부에 포함된 소스 드라이버 집적회로가 배치된 연성인쇄회로를 더 포함하고,

상기 안정화 캐패시터 및 상기 스위칭 소자는, 상기 연성인쇄회로에 배치되고,

상기 스위칭 소자의 게이트 노드에 상기 스위칭 제어 신호를 인가해주는 스위칭 제어 신호 배선이 상기 연성인쇄회로에 더 배치된 것을 특징으로 하는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 연성인쇄회로에는, 상기 스위칭 소자의 드레인 노드 또는 소스 노드와 상기 유기발광표시패널 상의 상기 기준전압 라인을 전기적으로 연결해주는 연결 배선이 더 배치된 것을 특징으로 하는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 연성인쇄회로 상에 배치된 상기 스위칭 제어 신호 배선은,

상기 소스 인쇄회로기판을 통해 상기 스위칭 제어 신호를 공급받는 것을 특징으로 하는 유기발광표시장치.

청구항 11

제4항에 있어서,

상기 스위칭 소자는,

센싱 구동 모드 구간 동안 온-상태이거나,

상기 센싱 트랜지스터의 제어 타이밍과 동일하거나 대응되는 타이밍으로 제어되는 유기발광표시장치.

청구항 12

서로 교차하는 방향으로 배치된 다수의 데이터 라인 및 다수의 게이트 라인; 및

매트릭스 타입으로 배치된 다수의 서브픽셀을 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결되는 센싱 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결되는 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결되는 스토리지 캐패시터를 포함하여 구성되고,

구동 모드에 따라, 상기 기준전압 라인과 전기적으로 연결되거나 미연결되는 안정화 캐패시터를 더 포함하는 유

기발광표시패널.

청구항 13

제12항에 있어서,

상기 안정화 캐패시터는,

센싱 구동 모드 구간에서, 상기 기준전압 라인과 전기적으로 연결되고,

디스플레이 구동 모드 구간에서, 상기 기준전압 라인과 미연결되는 것을 특징으로 하는 유기발광표시패널.

청구항 14

제13항에 있어서,

스위칭 제어 신호에 따라, 센싱 구동 시에만, 상기 기준전압 라인과 상기 안정화 캐패시터를 전기적으로 연결해주는 스위칭 소자를 더 포함하는 유기발광표시패널.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시패널 및 유기발광표시장치에 관한 것이다.

배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ration), 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 이러한 유기발광표시장치의 유기발광표시패널에는 배치되는 각 서브픽셀은, 기본적으로, 유기발광다이오드를 구동하는 구동 트랜지스터, 구동 트랜지스터의 게이트 노드에 데이터 전압을 전달해주는 스위칭 트랜지스터, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 하는 캐패시터를 포함하여 구성될 수 있다.

[0004] 한편, 각 서브픽셀 내 구동 트랜지스터는 문턱전압, 이동도 등의 특성치를 갖는데, 이러한 특성치는 각 구동 트랜지스터마다 다를 수 있다.

[0005] 또한, 구동 트랜지스터는 구동 시간이 길어짐에 따라 열화(Degradation) 되어 특성치가 변할 수 있는데, 구동 시간이 동일하더라도, 구동 트랜지스터 간의 열화 정도의 차이가 있을 수 있고, 이는 구동 트랜지스터 간의 특성치 편차를 발생시킬 수 있다.

[0006] 이러한 각 구동 트랜지스터 간의 특성치 편차는 휘도 편차를 발생시켜 유기발광표시패널의 휘도 불균일을 야기한다.

[0007] 이에, 구동 트랜지스터에 대한 특성치를 센싱하여 특성치 편차를 보상해주는 기술이 개발되었다. 하지만, 이러한 구동 트랜지스터에 대한 특성치 편차 보상에도 불구하고, 구동 트랜지스터에 대한 특성치에 대한 센싱값에 대한 변동이 어떠한 이유에서인지 발생하여 센싱 정확도가 떨어지고, 이로 인해 제대로 된 특성치 편차 보상(즉, 휘도 편차 보상)이 이루어지지 못하는 문제점이 있어왔다. 결국, 이러한 문제점은 화질 불량이 이어져 왔다.

발명의 내용

해결하려는 과제

[0008] 본 실시예들의 목적은, 구동 트랜지스터의 특성치에 대한 센싱 정확도를 높여주어 정확한 보상이 이루어질 수 있는 유기발광표시장치 및 그 유기발광표시패널을 제공하는 데 있다.

[0009] 본 실시예들의 다른 목적은, 구동 트랜지스터의 특성치에 대한 센싱 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치 및 유기발광표시패널을 제공하는 데 있다.

[0010] 본 실시예들의 또 다른 목적은, 센싱 구동 시, 센싱 라인 역할을 하는 기준전압 라인의 전위 안정성을 제공하여

센싱 정확도 및 보상 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치 및 유기발광표시패널을 제공하는 데 있다.

과제의 해결 수단

- [0011] 일 실시예는, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 서브픽셀이 배치된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 구동부와, 다수의 게이트 라인을 구동하는 게이트 구동부와, 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하는 유기발광표시장치를 제공할 수 있다.
- [0012] 이러한 유기발광표시장치에서, 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결되는 센싱 트랜지스터와, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결되는 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결되는 스토리지 캐패시터를 포함하여 구성될 수 있다.
- [0013] 또한, 유기발광표시장치는, 구동 모드에 따라, 기준전압 라인과 전기적으로 연결되거나 미연결되는 안정화 캐패시터를 더 포함할 수 있다.
- [0014] 이러한 안정화 캐패시터는, 센싱 구동 모드 구간에서, 상기 기준전압 라인과 전기적으로 연결되고, 디스플레이 구동 모드 구간에서, 기준전압 라인과 미연결될 수 있다.
- [0015] 이러한 안정화 캐패시터는, 유기발광표시패널에 배치되거나 유기발광표시패널의 외부에 배치될 수 있다.
- [0016] 다른 실시예는, 서로 교차하는 방향으로 배치된 다수의 데이터 라인 및 다수의 게이트 라인과, 매트릭스 타입으로 배치된 다수의 서브픽셀을 포함하는 유기발광표시패널을 제공할 수 있다.
- [0017] 이러한 유기발광표시패널에서, 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결되는 센싱 트랜지스터와, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결되는 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결되는 스토리지 캐패시터를 포함하여 구성될 수 있다.
- [0018] 이러한 유기발광표시패널에는, 구동 모드에 따라, 기준전압 라인과 전기적으로 연결되거나 미연결되는 안정화 캐패시터가 더 배치될 수 있다.

발명의 효과

- [0019] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 구동 트랜지스터의 특성에 대한 센싱 정확도를 높여주어 정확한 보상이 이루어질 수 있는 유기발광표시장치 및 그 유기발광표시패널을 제공할 수 있다.
- [0020] 본 실시예들에 의하면, 구동 트랜지스터의 특성에 대한 센싱 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치 및 유기발광표시패널을 제공할 수 있다.
- [0021] 본 실시예들에 의하면, 센싱 구동 시, 센싱 라인 역할을 하는 기준전압 라인의 전위 안정성을 제공하여 센싱 정확도 및 보상 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치 및 유기발광표시패널을 제공할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.
- 도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 회로의 예시도이다.
- 도 3은 본 실시예들에 따른 유기발광표시장치의 서브픽셀 회로의 다른 예시도이다.
- 도 4는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 회로와 보상 구조를 예시적으로 나타낸 도면이다.
- 도 5 내지 도 7은 본 실시예들에 따른 유기발광표시장치의 센싱 구동 동작을 나타낸 도면이다.
- 도 8은 본 실시예들에 따른 유기발광표시장치의 센싱 구동 안정화 구성을 나타낸 도면이다.
- 도 9는 본 실시예들에 따른 유기발광표시장치의 센싱 구동 동작 시, 센싱 구동 안정화 구성의 상태를 나타낸 도면이다.

도 10은 본 실시예들에 따른 유기발광표시장치의 디스플레이 구동 동작 시, 센싱 구동 안정화 구성의 상태를 나타낸 도면이다.

도 11 및 도 12는 본 실시예들에 따른 유기발광표시장치의 센싱 구동 안정화 구성을 유기발광표시패널 상에 구현한 예시도이다.

도 13은 본 실시예들에 따른 유기발광표시장치의 센싱 구동 안정화 구성을 연성인쇄회로 상에 구현한 예시도이다.

도 14는 본 실시예들에 따른 유기발광표시장치의 센싱 구동 안정화 구성에서 스위칭 소자의 타이밍 다이어그램이다.

도 15는 본 실시예들에 따른 유기발광표시장치의 센싱 구동 안정화 구성에서 스위칭 소자의 다른 타이밍 다이어그램이다.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0024] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0025] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.
- [0026] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120), 게이트 구동부(130), 타이밍 컨트롤러(140) 등을 포함할 수 있다.
- [0027] 유기발광표시패널(110)에는, 서로 교차하는 방향으로 다수의 데이터 라인과 다수의 게이트 라인이 배치될 수 있다.
- [0028] 또한, 유기발광표시패널(110)에는, 다수의 서브픽셀(Sub Pixel)이 매트릭스 타입으로 배치될 수 있다.
- [0029] 데이터 구동부(120)는, 다수의 데이터 라인으로 데이터 전압을 공급하여 다수의 데이터 라인을 구동한다.
- [0030] 게이트 구동부(130)는, 다수의 게이트 라인으로 스캔 신호를 순차적으로 공급하여 다수의 게이트 라인을 순차적으로 구동한다.
- [0031] 타이밍 컨트롤러(140)는, 데이터 구동부(120) 및 게이트 구동부(130)로 제어신호를 공급하여, 데이터 구동부(120) 및 게이트 구동부(130)를 제어한다.
- [0032] 이러한 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 영상데이터를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0033] 게이트 구동부(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인으로 순차적으로 공급하여 다수의 게이트 라인을 순차적으로 구동한다.
- [0034] 게이트 구동부(130)는, 구동 방식에 따라서, 도 1에서와 같이, 유기발광표시패널(110)의 일 측에만 위치할 수도 있고, 경우에 따라서는, 양측에 위치할 수도 있다.
- [0035] 또한, 게이트 구동부(130)는, 하나 이상의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다. 단, 도 1에서는 설명의 편의상, 5개의 게이트 드라이버 집적회로(GDIC #1, ... , GDIC #5)가 도시되었다.

- [0036] 또한, 각 게이트 드라이버 집적회로(GDIC #1, ..., GDIC #5)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.
- [0037] 각 게이트 드라이버 집적회로(GDIC #1, ..., GDIC #8)는, 쉬프트 레지스터, 레벨 쉬프터, 출력 버퍼 등을 포함할 수 있다.
- [0038] 데이터 구동부(120)는, 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 데이터 라인들로 공급함으로써, 다수의 데이터 라인을 구동한다.
- [0039] 데이터 구동부(120)는 하나 이상의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit, 데이터 드라이버 집적회로(Data Driver IC)라고도 함)를 포함할 수 있다. 단, 도 1에서는, 설명의 편의상, 8개의 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)가 도시되었다.
- [0040] 각 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.
- [0041] 또한, 각 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 각 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)에서, 일 단은 소스 인쇄회로기판(Source Printed Circuit Board, 160)에 본딩되고, 타 단은 유기발광표시패널(110)에 본딩된다.
- [0042] 각 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)는, 쉬프트 레지스터, 래치, 디지털 아날로그 컨버터(DAC: Digital Analog Converter), 출력 버퍼 등을 포함하고, 경우에 따라서, 서브픽셀 보상을 위해 아날로그 전압 값을 센싱하여 디지털 값으로 변환하고 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter)를 더 포함할 수 있다.
- [0043] 한편, 타이밍 컨트롤러(140)는, 외부로부터 입력 영상의 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 수신한다.
- [0044] 타이밍 컨트롤러(140)는, 외부로부터 입력된 영상 데이터를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터를 출력하는 것 이외에, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 구동부(120) 및 게이트 구동부(130)로 출력한다.
- [0045] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 구동부(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다. 게이트 스타트 펄스(GSP)는 게이트 구동부(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로(GDIC #1, ..., GDIC #5)의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로(GDIC #1, ..., GDIC #5)에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로(GDIC #1, ..., GDIC #5)의 타이밍 정보를 지정하고 있다.
- [0046] 타이밍 컨트롤러(140)는, 데이터 구동부(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다. 소스 스타트 펄스(SSP)는 데이터 구동부(120)를 구성하는 하나 이상의 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8) 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동부(120)의 출력 타이밍을 제어한다.
- [0047] 도 1을 참조하면, 타이밍 컨트롤러(140)는, 소스 드라이버 집적회로(SDIC #1, ..., SDIC #8)가 본딩된 소스 인쇄회로기판(160)과 연성 플랫 케이블(FFC: Flexible Flat Cable) 또는 연성 인쇄 회로(FPC: Flexible Printed

Circuit) 등의 연결 매체(170)를 통해 연결된 컨트롤 인쇄회로기판(Control Printed Circuit Board, 180)에 배치될 수 있다.

- [0048] 이러한 컨트롤 인쇄회로기판(180)에는, 유기발광표시패널(110), 데이터 구동부(120) 및 게이트 구동부(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러(150)가 더 배치될 수 있다. 이러한 전원 컨트롤러는 전원 관리 집적회로(PMIC: Power Management IC)라고도 한다.
- [0049] 한편, 도 1에서는, 소스 인쇄회로기판(160)이 1개인 것으로 도시되었으나, 이는 실시예일 뿐, 표시패널(110)의 양측에 게이트 드라이버 집적회로들이 배치되거나, 소스 드라이버 집적회로의 개수가 많아지는 등과 같은 각종 경우에 따라서는, 2개 이상의 소스 인쇄회로기판(160)이 존재할 수도 있다.
- [0050] 또한, 도 1에서는, 소스 인쇄회로기판(160)과 컨트롤 인쇄회로기판(180)이 별도로 구성되었으나, 이는 실시예일 뿐, 하나의 인쇄회로기판으로 구현될 수도 있다.
- [0051] 도 1에 간략하게 도시된 유기발광표시패널(110)에 배치된 각 서브픽셀(SP)에는, 트랜지스터, 캐패시터 등의 회로 소자가 형성되어 있다. 예를 들어, 유기발광표시패널(110) 상의 각 서브픽셀에는 유기발광다이오드(OLED: Organic Light Emitting Diode), 둘 이상의 트랜지스터(Transistor) 및 하나 이상의 캐패시터(Capacitor) 등으로 이루어진 회로가 형성되어 있다.
- [0052] 아래에서는, 도 2 및 도 3을 참조하여, 서브픽셀 회로를 예시적으로 설명한다.
- [0053] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 회로의 예시도이다.
- [0054] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하기 위한 구동회로로 구성된다.
- [0055] 도 2를 참조하면, 구동회로는, 기본적으로, 2개의 트랜지스터(구동 트랜지스터(DRT: Driving Transistor), 스위칭 트랜지스터(SWT: Switching Transistor))와 1개의 캐패시터(스토리지 캐패시터(Cstg: Storage Capacitor))로 구성될 수 있다.
- [0056] 도 2를 참조하면, 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기층 및 제2전극(예: 캐소드 전극 또는 애노드 전극)으로 이루어진다.
- [0057] 일 예로, 유기발광다이오드(OLED)에서, 제1전극에는 구동 트랜지스터(DRT)의 제1노드(N1 노드, 예: 소스 노드 또는 드레인 노드)가 전기적으로 연결되고, 제2전극에는 기저전압(EVSS)이 인가될 수 있다.
- [0058] 도 2를 참조하면, 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동 전류를 공급해주어, 유기발광다이오드(OLED)를 구동하기 위한 트랜지스터이다.
- [0059] 이러한 구동 트랜지스터(DRT)는, 소스 노드 또는 드레인 노드에 해당하는 제1노드(N1 노드)와, 게이트 노드에 해당하는 제2노드(N2 노드)와, 드레인 노드 또는 소스 노드에 해당하는 제3노드(N3 노드)를 갖는다. 구동 트랜지스터(DRT)는, N형 트랜지스터 또는 P형 트랜지스터일 수 있다.
- [0060] 일 예로, 이러한 구동 트랜지스터(DRT)에서, N1 노드는 유기발광다이오드(OLED)의 제1전극 또는 제2전극과 전기적으로 연결될 수 있고, N3 노드는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL)과 전기적으로 연결될 수 있다.
- [0061] 도 2를 참조하면, 스위칭 트랜지스터(SWT)는, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 N2 노드로 데이터 전압(Vdata)을 전달해주기 위한 트랜지스터이다.
- [0062] 이러한 스위칭 트랜지스터(SWT)는, 게이트 노드에 인가되는 스캔 신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터 라인(DL) 사이에 전기적으로 연결된다.
- [0063] 도 2를 참조하면, 구동 트랜지스터(DRT)의 N1 노드와 N2 노드 사이에 스토리지 캐패시터(Cstg)가 전기적으로 연결될 수 있다.
- [0064] 이러한 스토리지 캐패시터(Cstg)는, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 한다.
- [0065] 도 2에 예시된 서브픽셀의 구조는, 2개의 트랜지스터(DRT, SWT)와 1개의 캐패시터(Cstg), 1개의 유기발광다이오드(OELD)로 구성되는 가장 기본적인 2T1C 구조이다.
- [0066] 한편, 서브픽셀 구조는, 화질을 개선하기 위한 다양한 설계 목적에 따라 다양하게 변형될 수 있다.

- [0067] 예를 들어, 서브픽셀은, 구동 트랜지스터(DRT)의 문턱전압(V_{th}) 및 이동도(Mobility) 등의 고유 특성치를 보상하기 위한 보상 구조를 가질 수 있다. 보상 구조는 매우 다양한 종류가 있을 수 있으며, 구동 트랜지스터(DRT)의 종류, 유기발광표시패널(110)의 크기 및 해상도 등을 고려하여 결정될 수 있다.
- [0068] 한편, 본 명세서에서, 언급되는 "보상"은, 구동 트랜지스터(DRT)의 특성치를 보상해주는 것을 의미하며, 이는, 서브픽셀의 휘도를 보상해주는 것과 동일한 의미이며, 구동 트랜지스터(DRT) 간의 특성치 편차를 보상해주는 것과, 서브픽셀 간의 휘도 편차를 보상해주는 것과도 동일한 의미이다.
- [0069] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 회로의 다른 예시도이다.
- [0070] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED)와, 구동회로로 구성된다.
- [0071] 도 3을 참조하면, 보상 구조를 갖는 서브픽셀 내 구동회로는, 일 예로, 3개의 트랜지스터(구동 트랜지스터(DRT: Driving Transistor), 스위칭 트랜지스터(SWT: Switching Transistor), 센싱 트랜지스터(SENT: Sensing Transistor)와 1개의 캐패시터(스토리지 캐패시터(Cstg: Storage Capacitor))로 구성될 수 있다.
- [0072] 이와 같이, 3개의 트랜지스터(DRT, SWT, SENT)와 1개의 캐패시터(Cstg)를 포함하여 구성된 서브픽셀을 "3T1C 구조"를 갖는다고 한다.
- [0073] 도 3을 참조하면, 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기층 및 제2전극(예: 캐소드 전극 또는 애노드 전극)으로 이루어진다.
- [0074] 일 예로, 유기발광다이오드(OLED)에서, 제1전극에는 구동 트랜지스터(DRT)의 소스 노드 또는 드레인 노드가 연결되고, 제2전극에는 기저전압(EVSS)이 인가될 수 있다.
- [0075] 도 3을 참조하면, 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동 전류를 공급해주어, 유기발광다이오드(OLED)를 구동하기 위한 트랜지스터이다.
- [0076] 이러한 구동 트랜지스터(DRT)는, 소스 노드 또는 드레인 노드에 해당하는 제1노드(N1 노드), 게이트 노드에 해당하는 제2노드(N2 노드)와, 드레인 노드 또는 소스 노드에 해당하는 제3노드(N3 노드)를 갖는다. 아래에서는, 설명의 편의를 위해, N1 노드를 소스 노드로, N2 노드를 게이트 노드로, N3 노드를 드레인 노드로 명명할 수도 있다.
- [0077] 일 예로, 이러한 구동 트랜지스터(DRT)에서, N1 노드는 유기발광다이오드(OLED)의 제1전극 또는 제2전극과 전기적으로 연결될 수 있고, N3 노드는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL)과 전기적으로 연결될 수 있다.
- [0078] 도 3을 참조하면, 스위칭 트랜지스터(SWT)는, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 N2 노드로 데이터 전압(Vdata)을 전달해주기 위한 트랜지스터이다.
- [0079] 이러한 스위칭 트랜지스터(SWT)는, 게이트 노드에 인가되는 스캔 신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터 라인(DL) 사이에 전기적으로 연결된다.
- [0080] 도 3을 참조하면, 구동 트랜지스터(DRT)의 N1 노드와 N2 노드 사이에 스토리지 캐패시터(Cstg)가 전기적으로 연결될 수 있다.
- [0081] 이러한 스토리지 캐패시터(Cstg)는, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 한다.
- [0082] 한편, 도 3을 참조하면, 도 2의 기본적인 서브픽셀 구조에 비해 새롭게 추가된 센싱 트랜지스터(SENT)는, 게이트 노드에 인가되는 스캔 신호의 일종인 센스 신호(SENSE)에 의해 제어되고, 기준전압 라인(RVL: Reference Voltage Line)과 구동 트랜지스터(DRT)의 N1 노드 사이에 전기적으로 연결될 수 있다.
- [0083] 이러한 센싱 트랜지스터(SENT)는, 턴 온 되어, 기준전압 라인(RVL)을 통해 공급된 기준전압(V_{ref})을 구동 트랜지스터(DRT)의 N1 노드(예: 소스 노드 또는 드레인 노드)에 인가해줄 수 있다.
- [0084] 또한, 센싱 트랜지스터(SENT)는, 구동 트랜지스터(DRT)의 N1 노드의 전압을 기준전압 라인(RVL)과 전기적으로 연결된 아날로그 디지털 컨버터(ADC)에 의해 센싱되도록 해주는 역할을 한다.
- [0085] 이러한 센싱 트랜지스터(SENT)의 역할은, 구동 트랜지스터(DRT)의 고유 특성치에 대한 보상 기능과 관련된 것이다. 여기서, 구동 트랜지스터(DRT)의 고유 특성치는, 일 예로, 문턱전압(V_{th} : Threshold Voltage), 이동도

(Mobility) 등을 포함할 수 있다.

- [0086] 이와 관련하여, 각 서브픽셀 내 구동 트랜지스터(DRT) 간의 고유 특성치(문턱전압, 이동도)에 대한 편차가 발생하면, 각 서브픽셀 간의 휘도 편차가 발생하여 화질을 떨어뜨릴 수 있다.
- [0087] 따라서, 각 서브픽셀 내 구동 트랜지스터(DRT)의 고유 특성치(문턱전압, 이동도)를 센싱하여, 구동 트랜지스터(DRT) 간의 고유 특성치(문턱전압, 이동도)를 보상해줌으로써, 휘도 균일도를 높여줄 수 있다.
- [0088] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 소스 노드(N1 노드)의 전압(V_s)이 게이트 노드(N2 노드)의 전압(V_g)을 팔로잉(Following) 하는 소스 팔로잉(Source Following) 동작을 하도록 만들어 주고, 구동 트랜지스터(DRT)의 소스 노드(N1 노드)의 전압이 포화한 이후, 구동 트랜지스터(DRT)의 소스 노드(N1 노드)의 전압을 센싱 전압으로서 센싱한다. 이때 센싱된 센싱 전압을 토대로 구동 트랜지스터(DRT)의 문턱전압 변동을 파악할 수 있다.
- [0089] 다음으로, 구동 트랜지스터(DRT)에 대한 이동도 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 문턱 전압(V_{th})를 제외한 전류능력 특성을 규정하기 위해서, 구동 트랜지스터(DRT)의 게이트 노드(N2 노드)에 일정 전압을 인가해준다.
- [0090] 이렇게 해서 일정 시간 동안 충전된 전압의 양을 통해서, 구동 트랜지스터(DRT)의 전류능력(즉, 이동도)을 상대적으로 파악할 수 있고, 이를 통해 보상을 위한 보정 게인(Gain)을 구해낸다.
- [0091] 진술한 이동도 센싱을 통한 이동도 보상은, 화면 구동 시 일정 시간을 할애하여 진행될 수 있다. 이렇게 함으로써 실시간으로 변동되는 구동 트랜지스터(DRT)의 파라미터를 센싱하고 보상할 수 있다.
- [0092] 한편, 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 동일한 게이트 라인에 전기적으로 연결될 수 있다.
- [0093] 다시 말해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에는, 동일한 게이트 라인(GL)을 통해, 게이트 신호(SCAN, SENSE)를 공통으로 인가받는다. 이때, 스캔 신호(SCAN) 및 센스 신호(SENSE)는 동일한 게이트 신호이다.
- [0094] 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 서로 다른 게이트 라인에 전기적으로 연결되어, 스캔 신호(SCAN) 및 센스 신호(SENSE) 각각이 별도로 인가될 수 있다.
- [0095] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 회로와 보상 구조(문턱전압 보상 및 이동도 보상을 위한 센싱 구조)를 예시적으로 나타낸 도면이다.
- [0096] 도 4에 도시된 서브픽셀 회로는, 도 3의 서브픽셀 회로와 동일한다.
- [0097] 도 4를 참조하면, 유기발광표시장치(100)는, 기준전압 라인(RVL)의 전압을 센싱하고, 센싱된 전압을 디지털 값으로 변환하여 센싱 데이터를 생성하고, 생성된 센싱 데이터를 타이밍 컨트롤러(140)로 전송하는 아날로그 디지털 컨버터(ADC)를 더 포함할 수 있다.
- [0098] 이러한 아날로그 디지털 컨버터(ADC)를 이용하면, 타이밍 컨트롤러(140)가 디지털 기반에서 보상값을 연산하고 데이터 보상을 할 수 있도록 해줄 수 있다.
- [0099] 이러한 아날로그 디지털 컨버터(ADC)는, 영상 데이터를 데이터 전압(V_{data})으로 변환하는 디지털 아날로그 컨버터(DAC)와 함께, 각 소스 드라이버 집적회로(SDIC)에 포함될 수 있다.
- [0100] 도 4를 참조하면, 유기발광표시장치(100)는, 센싱 동작을 효과적으로 제공하기 위하여, 제1스위치(SW1) 및 제2스위치(SW2) 등의 스위치 구성을 포함할 수 있다.
- [0101] 제1스위치(SW1)는, 제1스위칭 신호에 따라, 기준전압 라인(RVL) 및 기준전압(V_{ref})의 공급 노드(N_{ref}) 간을 연결해줄 수 있다.
- [0102] 제1스위치(SW1)가 온이 되면, 기준전압 라인(RVL)으로 기준전압(V_{ref})이 공급되고, 제1스위치(SW1)가 오프되면, 기준전압 라인(RVL)으로 기준전압(V_{ref})이 공급되지 않는다.
- [0103] 제2스위치(SW2)는, 제2스위칭 신호(샘플링 신호)에 따라, 기준전압 라인(RVL) 및 아날로그 디지털 컨버터(ADC) 간을 연결해줄 수 있다.
- [0104] 제2스위치(SW2)가 온이 되면, 기준전압 라인(RVL)과 아날로그 디지털 컨버터(ADC)가 연결되어, 아날로그 디지털

컨버터(ADC)가 기준전압 라인(RVL)의 전압을 센싱할 수 있다.

- [0105] 전술한 스위치 구성들(SW1, SW2)을 통해, 유기발광표시장치(100)는, 주요 노드(N1 노드, N2 노드)의 전압 상태를 센싱 구동에 필요한 상태로 만들어줄 수 있고, 이를 통해, 효율적인 센싱을 가능하게 할 수 있다.
- [0106] 도 5 내지 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 동작과 N1 노드의 전압 파형을 나타낸 도면이다. 단, 문턱전압 보상을 위한 센싱 동작에 대하여 예를 들어 설명한다.
- [0107] 도 5 내지 도 7을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 동작은, 초기화 단계(S10), 전압 부스팅 단계(S20) 및 센싱 단계(S30) 등으로 진행될 수 있다.
- [0108] 도 5를 참조하면, 초기화 단계(S10)는, 구동 트랜지스터(DRT)의 N1 노드 및 N2 노드를 일정 전압으로 초기화하는 단계이다.
- [0109] 도 5를 참조하면, 초기화 단계(S10)에서, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)는 턴 온 상태이고, 제1스위치(SW1)는 온 상태이고, 제2스위치(SW2)는 오프 상태이다.
- [0110] 이에 따라, 기준전압 라인(RVL)으로 공급된 기준전압(Vref)이, 센싱 트랜지스터(SENT)를 통해, 구동 트랜지스터(DRT)의 N1 노드로 인가된다.
- [0111] 따라서, 구동 트랜지스터(DRT)의 N1 노드는 기준전압(Vref)으로 초기화된다.
- [0112] 또한, 해당 소스 드라이버 집적회로의 디지털 아날로그 컨버터(DAC)에서 아날로그 전압값으로 변환된 데이터 전압(Vdata)이, 스위칭 트랜지스터(SWT)를 통해 구동 트랜지스터(DRT)의 N2 노드에 인가된다.
- [0113] 따라서, 구동 트랜지스터(DRT)의 N2 노드는 데이터 전압(Vdata)으로 초기화된다.
- [0114] 도 6을 참조하면, 전압 부스팅 단계(S20)는, 구동 트랜지스터(DRT)의 N1 노드의 전압을 상승(Boosting)해주는 단계이다.
- [0115] 도 6을 참조하면, 전압 부스팅 단계(S20)에서는, 제1스위치(SW1)는 오프 상태이고, 제2스위치(SW2)는 오프 상태이다.
- [0116] 제1스위치(SW2)가 오프 상태가 됨에 따라, 구동 트랜지스터(DRT)의 N1 노드에 기준전압(Vref)이 인가되지 않는다. 즉, 구동 트랜지스터(DRT)의 N1 노드가 플로팅(Floating) 된다.
- [0117] 따라서, 전압 부스팅 단계(S20)에서, N1 전압 파형도에서 보는 바와 같이, 구동 트랜지스터(DRT)의 N1 노드의 전압은 상승(Boosting)하게 된다.
- [0118] 이러한 구동 트랜지스터(DRT)의 N1 노드의 전압 상승은, 구동 트랜지스터(DRT)의 N2 노드의 전압(Vdata)과 일정 전압(Vth)만큼 차이가 날 때까지 이루어진다.
- [0119] 즉, 구동 트랜지스터(DRT)의 N1 노드의 전압은, 구동 트랜지스터(DRT)의 N2 노드의 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압(Vth)을 뺀 전압 값(Vdata-Vth)이 되면, 포화(Saturation)된다.
- [0120] 이와 같이, 구동 트랜지스터(DRT)의 N1 노드의 전압이 포화(Saturation) 된 이후부터, 구동 트랜지스터(DRT)의 문턱전압(Vth)을 센싱하기 위하여, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱할 수 있다.
- [0121] 즉, 구동 트랜지스터(DRT)의 N1 노드의 전압이 포화(Saturation) 된 이후, 센싱 단계(S30)가 진행될 수 있다.
- [0122] 도 7을 참조하면, 센싱 단계(S30)에서는, 제1스위치(SW1)가 오프 상태이고, 제2스위치(SW2)가 온 상태로 된다. 또한, 센싱 단계(S30)에서, 센싱 트랜지스터(SENT)는 턴 온 상태를 유지한다.
- [0123] 도 7을 참조하면, 제2스위치(SW2)의 온 상태에 따라, 아날로그 디지털 컨버터(ADC)는 기준전압 라인(RVL)과 연결되어, 기준전압 라인(RVL)의 전압을 샘플링하여 센싱할 수 있다.
- [0124] 이때, 아날로그 디지털 컨버터(ADC)에 의해 센싱되는 전압(Vsense)은, 구동 트랜지스터(DRT)의 N1 노드(예: 소스 노드 또는 드레인 노드)의 포화된 전압일 수 있다.
- [0125] 그리고, N1 노드 전압 파형도를 보면, 아날로그 디지털 컨버터(ADC)에 의해 센싱되는 전압(Vsense)은, 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압(Vth)을 뺀 전압 값에 해당한다.
- [0126] 따라서, 아날로그 디지털 컨버터(ADC)에 의해 센싱된 전압(Vsense)을 토대로, 각 서브픽셀의 구동 트랜지스터

(DRT)의 문턱전압(V_{th})을 파악할 수 있고, 구동 트랜지스터(DRT) 간의 문턱전압 편차도 파악할 수 있다.

- [0127] 아날로그 디지털 컨버터(ADC)는, 센싱된 전압(V_{sense})을 디지털 값으로 변환하여 센싱 데이터를 생성하고, 이를 타이밍 컨트롤러(140)로 전송해준다.
- [0128] 타이밍 컨트롤러(140)는, 센싱 데이터를 수신하여, 이를 토대로, 문턱전압 편차를 파악하여, 이를 보상해주는 위한 각 서브픽셀에 대한 데이터 보상값을 결정하여 저장해둘 수 있다.
- [0129] 타이밍 컨트롤러(140)는, 데이터 보상값을 토대로 영상 데이터를 변경하여 해당 소스 드라이버 집적회로로 전송해준다. 이에 따라, 소스 드라이버 집적회로는 변경된 영상 데이터를 디지털 아날로그 컨버터(DAC)를 이용하여 데이터 전압으로 변환하여 해당 데이터 라인으로 출력해줄 수 있다. 이렇게 하여, 실질적인 보상이 실행되어진다.
- [0130] 한편, 유기발광표시패널(110) 상의 트랜지스터 및 각종 신호 배선 등에는 기생 캐패시턴스(Parasitic Capacitance) 성분이 존재할 수 있다. 이러한 기생 캐패시턴스 성분으로 인해 RC(Resistance Capacitance) 로드가 발생할 수 있다.
- [0131] 이러한 기생 캐패시턴스 성분 때문에 RC 로드의 발생은, 센싱 동작 시, 전압 특성이 불안정해지는 현상, 즉, 센싱되는 전압 값이 흔들리는 현상을 유발시킬 수 있고, 이로 인해, 센싱 정확도가 많이 낮아질 수 있다.
- [0132] 이러한 센싱 정확도의 저하로 인해, 타이밍 컨트롤러(140)는, 보상값 연산 시, 잘못된 보상값을 얻을 수 있다. 따라서, 휘도 편차 개선을 위한 보상에도 불구하고, 화질이 오히려 나빠지는 현상을 발생시킬 수 있다.
- [0133] 이에, 본 실시예들은, 전위 불안정성으로 인해, 센싱 동작시, 센싱 값의 변동이 발생하여 보상 값의 오차가 유발되는 현상을 방지하고자, 센싱 구동 안정화 방법을 제공한다.
- [0134] 도 8은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 안정화 구성을 나타낸 도면이다. 도 9는 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 동작 시, 센싱 구동 안정화 구성의 상태를 나타낸 도면이다. 도 10은 본 실시예들에 따른 유기발광표시장치(100)의 디스플레이 구동 동작 시, 센싱 구동 안정화 구성의 상태를 나타낸 도면이다.
- [0135] 도 8을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 동작시, 센싱 값의 변동이 발생하여 보상 값의 오차가 유발되는 현상을 방지하기 위한 센싱 구동 안정화으로서, 구동 모드에 따라 선택적으로, 기준전압 라인(RVL)과 전기적으로 연결되거나 미연결될 수 있는 안정화 캐패시터(C_s)를 더 포함할 수 있다.
- [0136] 이러한 안정화 캐패시터(C_s)는, 구동 모드가 센싱 구동 모드인 경우, 도 9에 도시된 바와 같이, 기준전압 라인(RVL)과 전기적으로 연결되고, 구동 모드가 일반 구동 모드(즉, 디스플레이 구동 모드)인 경우, 도 10에 도시된 바와 같이, 기준전압 라인(RVL)과 전기적으로 연결되지 않는다.
- [0137] 센싱 구동 모드 구간에서, 즉, 센싱 동작 시, 안정화 캐패시터(C_s)가 기준전압 라인(RVL)에 연결됨으로써, 기준전압 라인(RVL)의 전위 변동을 안정화시켜줄 수 있다.
- [0138] 한편, 기준전압 라인(RVL)은, 센싱 동작 시, 각 서브픽셀의 구동 트랜지스터(DRT)를 통해, 전류를 흐르게 한다. 기준전압 라인(RVL)을 통해 흐르는 전류는, 기준전압 라인(RVL)에서의 전체 캐패시터를 충전시켜, 기준전압 라인(RVL)의 전압을 상승시키게 된다. 이러한 전압 상승이, 전압 부스팅 단계(S20)에서 이루어지는 현상이다.
- [0139] 이때, 전압 상승 속도는, 기준전압 라인(RVL)의 총 캐패시턴스에 따라 결정될 수 있다. 따라서, 안정화 캐패시터(C_s)의 추가로 인해, 기준전압 라인(RVL)의 총 캐패시턴스가 커지게 되면, 전압 상승 속도가 빨라져, 센싱을 보다 빠르게 할 수 있다.
- [0140] 또한, 센싱 종료 근처에서는 구동 트랜지스터(DRT)를 통해, 전류가 거의 안 흐르게 되기 때문에, 기준전압 라인(RVL)의 센싱 전압은, 다른 불필요한 전압 성분(예: EVDD, EVSS 등) 없이, 원하는 전압 성분(예: $V_{data}-V_{th}$)으로 더 정확하게 표현될 수 있다. 원하는 전압 성분은 구동 트랜지스터(DRT)의 특성치(예: V_{th})를 더욱 잘 반영할 수 있다.
- [0141] 전술한 바와 같이, 안정화 캐패시터(C_s)는, 센싱 구동 모드 구간에서, 기준전압 라인(RVL)과 전기적으로 연결되고, 디스플레이 구동 모드 구간에서, 기준전압 라인(RVL)과 연결되지 않는다.
- [0142] 이렇듯, 센싱 구동 모드 구간에서만, 안정화 캐패시터(C_s)가 기준전압 라인(RVL)에 연결됨으로써, 센싱 구동 시간 동안, 기준전압 라인(RVL)의 전위를 안정화시켜 주어, 센싱 값의 정확도를 높여줄 수 있고, 이를 통해, 정확

한 보상값을 얻을 수 있어, 화질 향상에 도움을 줄 수 있다.

- [0143] 전술한 바와 같이, 구동 모드에 따라, 안정화 캐패시터(Cs)가 기준전압 라인(RVL)에 연결되거나 연결되지 않도록 제어하기 위하여, 도 8에 도시된 바와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 스위칭 제어 신호(SWCS)에 따라, 센싱 구동 시에만, 기준전압 라인(RVL)과 안정화 캐패시터(Cs)를 전기적으로 연결해주는 스위칭 소자(SWs)를 더 포함할 수 있다.
- [0144] 이러한 스위칭 소자(SWs)를 통해, 구동 모드에 따라, 기준전압 라인(RVL)으로의 안정화 캐패시터(Cs)에 대한 효율적인 연결 제어를 해줄 수 있다.
- [0145] 한편, 센싱 구동 시, 기준전압 라인(RVL)에 추가로 연결될 수 있는 안정화 캐패시터(Cs)는, 유기발광표시패널(110)에 배치될 수도 있고, 유기발광표시패널(110)의 외부에 배치될 수도 있다.
- [0146] 만약, 유기발광표시패널(110)에 안정화 캐패시터(Cs)를 배치하는 경우, 유기발광표시패널(110)의 제조 공정 시, 안정화 캐패시터(Cs)를 다른 패턴들과 함께 형성할 수 있기 때문에, 별도의 공정 없이도, 안정화 캐패시터(Cs)를 구현할 수 있는 장점이 있다.
- [0147] 이에 비해, 유기발광표시패널(110)의 외부에 안정화 캐패시터(Cs)를 배치하는 경우, 일 예로, 소스 드라이버 집적회로가 배치된 연성인쇄회로(FPC: Flexible Printed Circuit) 등의 필름에 배치하는 경우, 소스 드라이버 집적회로의 내부에 포함될 수 있는 센싱 구성에 해당하는 아날로그 디지털 컨버터(ADC)에 의한 센싱 동작의 효율성이 높아지고, 센싱 거리가 짧아져 센싱 정확도도 어느 정도 향상될 수 있다. 여기서, 연성인쇄회로(FPC: Flexible Printed Circuit) 등의 필름에 배치된 소스 드라이버 집적회로를 COF(Chip On Film) 타입의 소스 드라이버 집적회로라고 한다.
- [0148] 전술한 스위칭 소자(SWs)는, 게이트 노드에 인가되는 스위칭 제어 신호(SWCS)에 따라 제어되며, 기준전압 라인(RVL)과 안정화 캐패시터(Cs)의 제1플레이트(Plate) 사이에 전기적으로 연결되는 트랜지스터일 수 있다.
- [0149] 이러한 스위칭 소자(SWs)를 활용하는 경우, 기준전압 라인(RVL)과 안정화 캐패시터(Cs) 간의 연결을 더욱 효과적으로 제어해줄 수 있다.
- [0150] 전술한 바와 같이, 안정화 캐패시터(Cs)는, 유기발광표시패널(110) 상에 배치되거나, 유기발광표시패널(110)의 외부에 배치될 수 있다.
- [0151] 아래에서는, 안정화 캐패시터(Cs)가 유기발광표시패널(110) 상에 배치되는 경우, 안정화 캐패시터(Cs)의 구현 방식을 도 11 및 도 12를 참조하여, 예시적으로 설명한다. 또한, 안정화 캐패시터(Cs)가 유기발광표시패널(110)의 외부에 배치되는 경우의 일 예로서, 연성인쇄회로(FPC)에 배치되는 경우에 대한 안정화 캐패시터(Cs)의 구현 방식을 도 13을 참조하여, 예시적으로 설명한다.
- [0152] 도 11 및 도 12는 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 안정화 구성을 유기발광표시패널(110) 상에 구현한 예시도이다. 단, 도 12에서는, 스위칭 소자(SWs)를 코플레인 박막 트랜지스터(Coplanar TFT)로 예로 들었다. 하지만, 이에 제한되지 않고, 다양한 구조의 트랜지스터로 구현될 수 있다.
- [0153] 도 11 및 도 12를 참조하면, 유기발광표시패널(110)의 제조 공정 시, 유기발광표시패널(110)에 각종 패턴들(트랜지스터들, 캐패시터들, 전압 라인들 등)을 형성할 때, 안정화 캐패시터(Cs) 및 스위칭 소자(SWs)도 함께 형성할 수 있다.
- [0154] 도 11 및 도 12를 참조하면, 안정화 캐패시터(Cs) 및 스위칭 소자(SWs)가 유기발광표시패널(110)에 배치되는 경우, 스위칭 소자(SWs)의 게이트 노드에 스위칭 제어 신호(SWCS: Switching Control Signal)를 인가해주는 게이트 배선(1110)이 유기발광표시패널(110)에 더 배치될 수 있다.
- [0155] 이와 같이, 유기발광표시패널(110)에 추가적인 게이트 배선(1110)을 더 배치시켜, 이를 통해, 스위칭 소자(SWs)의 게이트 노드에 스위칭 제어 신호(SWCS: Switching Control Signal)를 인가해줌으로써, 스위칭 소자(SWs)의 스위칭 동작을 효율적으로 제어할 수 있다.
- [0156] 위에서 언급한 스위칭 제어 신호(SWCS)는, 일 예로, 게이트 구동부(130)에서 게이트 제어 신호(GCS)로서 출력될 수 있다.
- [0157] 도 11 및 도 12를 참조하면, 스위칭 소자(SWs)는, Na 노드, Nb 노드 및 Nc 노드를 가질 수 있는데, 스위칭 소자(SWs)의 Na 노드는, 드레인 노드 또는 소스 노드로서, 기준전압 라인(RVL)과 전기적으로 연결되고, 스위칭 소자

(SWs)의 Nb 노드는, 소스 노드 또는 드레인 노드로서, 안정화 캐패시터(Cs)의 제1플레이트(P1)와 전기적으로 연결된다.

- [0158] 도 11 및 도 12를 참조하면, 안정화 캐패시터(Cs)는, 제1플레이트(P1)와 제2플레이트(P2)에 의해 형성될 수 있다.
- [0159] 안정화 캐패시터(Cs)의 제1플레이트(P1)는, 스위칭 소자(SWs)의 Nb 노드와 전기적으로 연결될 수 있다. 안정화 캐패시터(Cs)의 제2플레이트(P2)는 기저전압 단(GND)과 전기적으로 연결될 수 있다.
- [0160] 도 12에서와 같이, 안정화 캐패시터(Cs)의 제1플레이트(P1)는, 스위칭 소자(SWs)의 Nb 노드와 일체형 금속으로 되어 있을 수 있다.
- [0161] 전술한 센싱 안정화 구성으로서, 안정화 캐패시터(Cs) 및 스위칭 소자(SWs) 등은, 유기발광표시패널(110)에서, 화상이 표시되는 액티브 영역(Active Area)의 외부 영역, 즉, 화상이 표시되지 않는 영역에 배치될 수 있다.
- [0162] 전술한 바에 따르면, 센싱 안정화 구성으로서, 안정화 캐패시터(Cs), 스위칭 소자(SWs) 및 게이트 배선(1100) 등을 유기발광표시패널(110) 상에 효과적으로 배치해줄 수 있다.
- [0163] 도 13은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 안정화 구성을 연성인쇄회로(FPC) 상에 구현한 예시도이다.
- [0164] 도 13을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 일단이 유기발광표시패널(110)에 연결되고 타단이 소스 인쇄회로기판(160)에 연결되며, 데이터 구동부(120)에 포함된 소스 드라이버 집적회로(SDIC)가 배치된 연성인쇄회로(FPC)를 더 포함할 수 있다.
- [0165] 도 13을 참조하면, 센싱 구동 안정화 구성으로서, 안정화 캐패시터(Cs) 및 스위칭 소자(SWs)는, 연성인쇄회로(FPC)에 배치될 수 있다.
- [0166] 도 13을 참조하면, 스위칭 소자(SWs)의 Na 노드(드레인 노드 또는 소스 노드)는 기준전압 라인(RVL)과 전기적으로 연결되고, Nb 노드(소스 노드 또는 드레인 노드)는 안정화 캐패시터(Cs)의 제1플레이트와 연결된다.
- [0167] 도 13을 참조하면, 연성인쇄회로(FPC)는, 2 층 구조로 되어 있을 수 있다. 연성인쇄회로(FPC)의 2층 구조에서, 한 층은 안정화 캐패시터(Cs)의 제1플레이트 역할을 하고, 그라운드 메탈 층(Ground Metal Layer)에 해당하는 나머지 한 층은 안정화 캐패시터(Cs)의 제2플레이트 역할을 함으로써, 안정화 캐패시터(Cs)를 형성해줄 수 있다.
- [0168] 또한, 스위칭 소자(SWs)의 게이트 노드(Nc)에 스위칭 제어 신호(SWCS)를 인가해주는 스위칭 제어 신호 배선(1310)이 연성인쇄회로(FPC)에 배치될 수 있다.
- [0169] 전술한 바와 같이, 센싱 구동 안정화 구성들(Cs, SWs, 1310)을 유기발광표시패널(110)의 외부에 있는 연성인쇄회로(FPC)에 배치함으로써, 유기발광표시패널(110)의 제조 공정을 변경하지 않아도 된다. 또한, 센싱 구동 안정화 구성들(Cs, SWs, 1310)을 소스 드라이버 집적회로(SDIC)가 있는 연성인쇄회로(FPC)에 배치하기 때문에, 소스 드라이버 집적회로(SDIC) 내부의 센싱 구성에 해당하는 아날로그 디지털 컨버터(ADC)와 센싱 지점(기준전압 라인(RVL)과 연결된 안정화 캐패시터(Cs))까지의 거리가 짧아져 센싱값의 정확도가 높아질 수 있다.
- [0170] 도 13을 참조하면 연성인쇄회로(FPC)에는, 스위칭 소자(SWs)의 Na 노드(드레인 노드 또는 소스 노드)와 유기발광표시패널(110) 상의 기준전압 라인(RVL)을 전기적으로 연결해주는 연결 배선(1320)이 배치될 수 있다.
- [0171] 연결 배선(1320)과 기준전압 라인(RVL)이 연결되는 지점은, 연성인쇄회로(FPC)와 유기발광표시패널(110)이 본딩되는 부분에 위치할 수 있다.
- [0172] 이와 같이, 연결 배선(1320)을 통해, 스위칭 소자(SWs)를 기준전압 라인(RVL)과 전기적으로 연결해줄 수 있다.
- [0173] 도 13을 참조하면, 연성인쇄회로(FPC) 상에 배치된 스위칭 제어 신호 배선(1310)은, 소스 인쇄회로기판(160)을 통해 스위칭 제어 신호(SWCS)를 공급받을 수 있다.
- [0174] 이에 따라, 스위칭 소자(SWs)의 스위칭 동작을 효율적으로 제어할 수 있다.
- [0175] 도 14는 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구동 안정화 구성에서 스위칭 소자(SWs)의 타이밍 다이어그램이다.
- [0176] 도 14를 참조하면, 스위칭 소자(SWs)는, 센싱 구동 모드 구간(S10, S20, S30) 동안 온-상태(On-state)일 수 있

다.

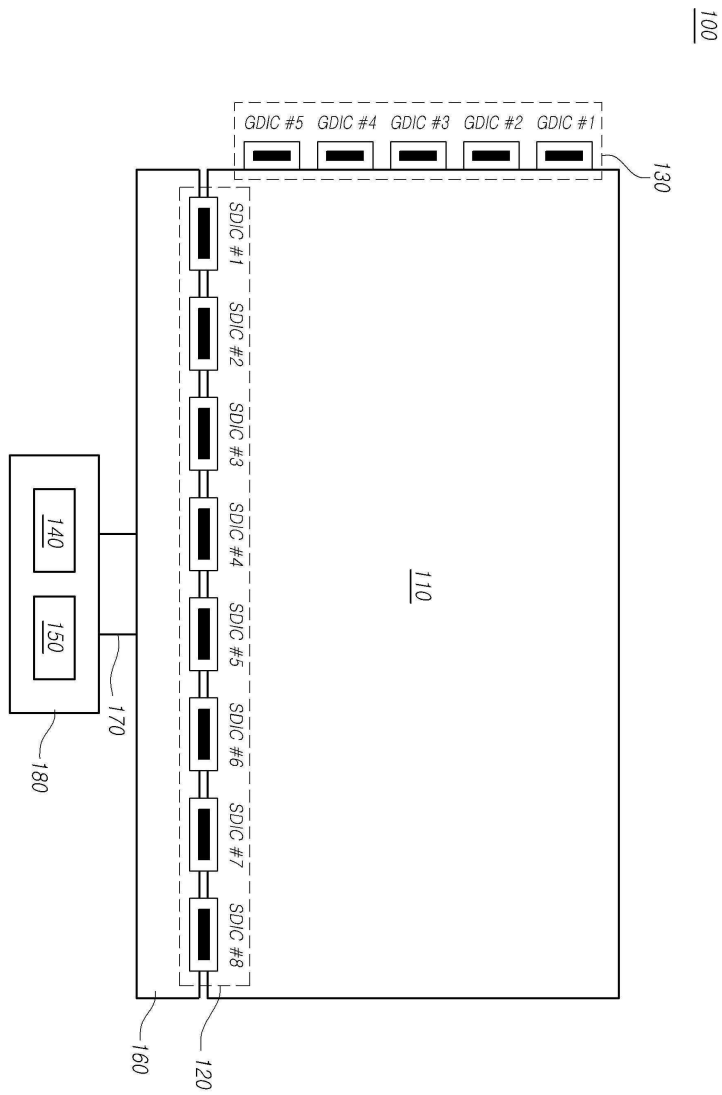
- [0177] 도 14를 참조하면, 스위칭 소자(SWs)는 센싱 구동 모드 구간의 초기화 단계(S10)에서 턴-온(Turn-on) 되는 제1 스위치(SW1)보다 빨리 턴-온 될 수 있다. 그리고, 센싱 구동 모드 구간의 센싱 단계(S30)에서 제2스위치(SW2)가 턴-오프(Turn-off) 될 때 또는 제2스위치(SW2)가 턴-오프 된 이후, 스위칭 소자(SWs)는 턴-오프 될 수 있다.
- [0178] 도 15는 본 실시예들에 따른 유기발광표시장치(100) 센싱 구동 안정화 구성에서 스위칭 소자(SWs)의 다른 타이밍 다이어그램이다.
- [0179] 도 15를 참조하면, 스위칭 소자(SWs)는 센싱 트랜지스터(SENT)의 제어 타이밍(Control Timing)과 동일하거나 대응되는 타이밍으로 제어될 수 있다.
- [0180] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 구동 트랜지스터의 특성치에 대한 센싱 정확도를 높여주어 정확한 보상이 이루어질 수 있는 유기발광표시장치(100) 및 유기발광표시패널(110)을 제공할 수 있다.
- [0181] 본 실시예들에 의하면, 구동 트랜지스터의 특성치에 대한 센싱 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치(100) 및 유기발광표시패널(110)을 제공할 수 있다.
- [0182] 본 실시예들에 의하면, 센싱 구동 시, 센싱 라인 역할을 하는 기준전압 라인의 전위 안정성을 제공하여 센싱 정확도 및 보상 정확도를 높여줄 수 있는 센싱 구동 안정화 구성을 갖는 유기발광표시장치(100) 및 유기발광표시패널(110)을 제공할 수 있다.
- [0183] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

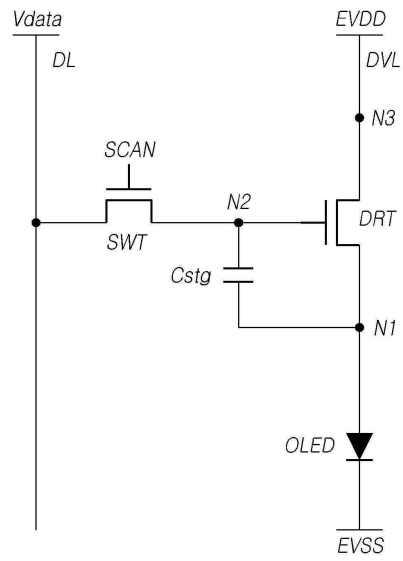
- [0184] 100: 표시장치
- 110: 표시패널
- 120: 데이터 구동부
- 130: 게이트 구동부
- 140: 타이밍 컨트롤러

도면

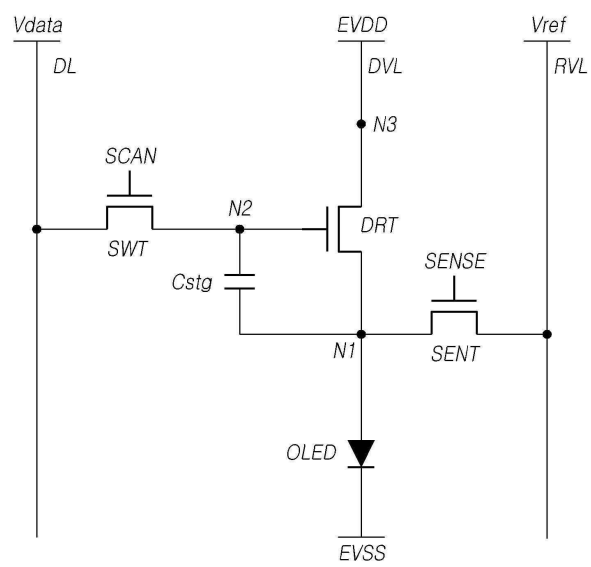
도면1



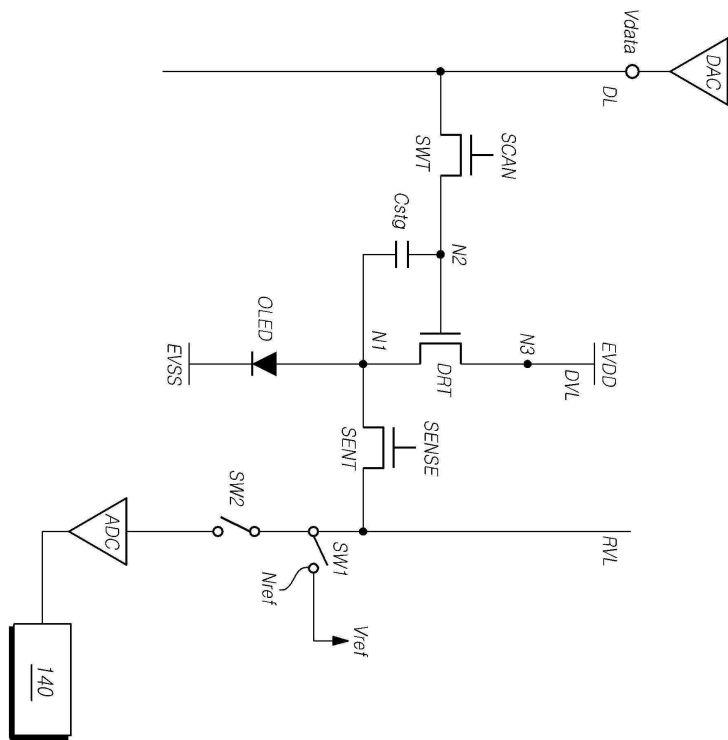
도면2



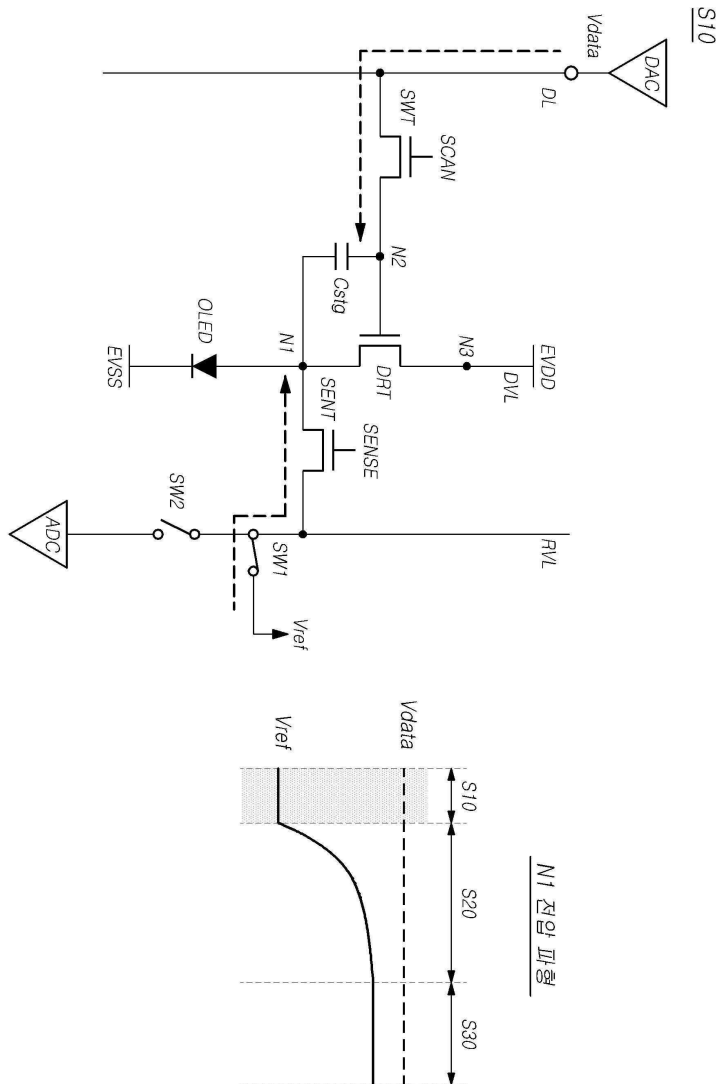
도면3



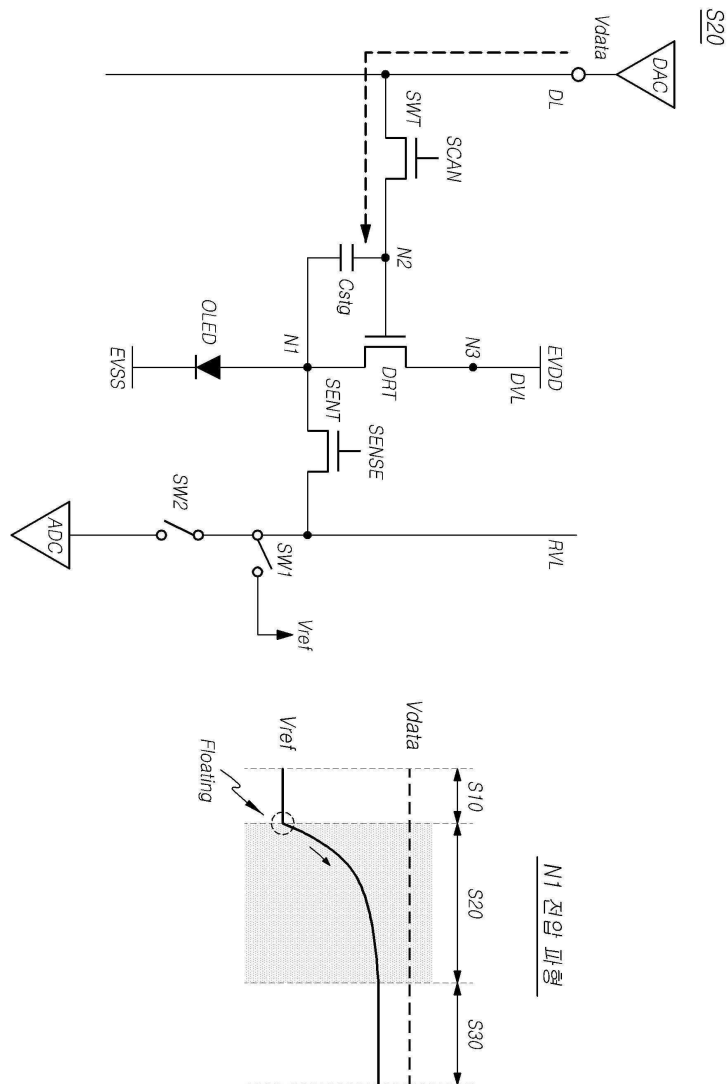
도면4



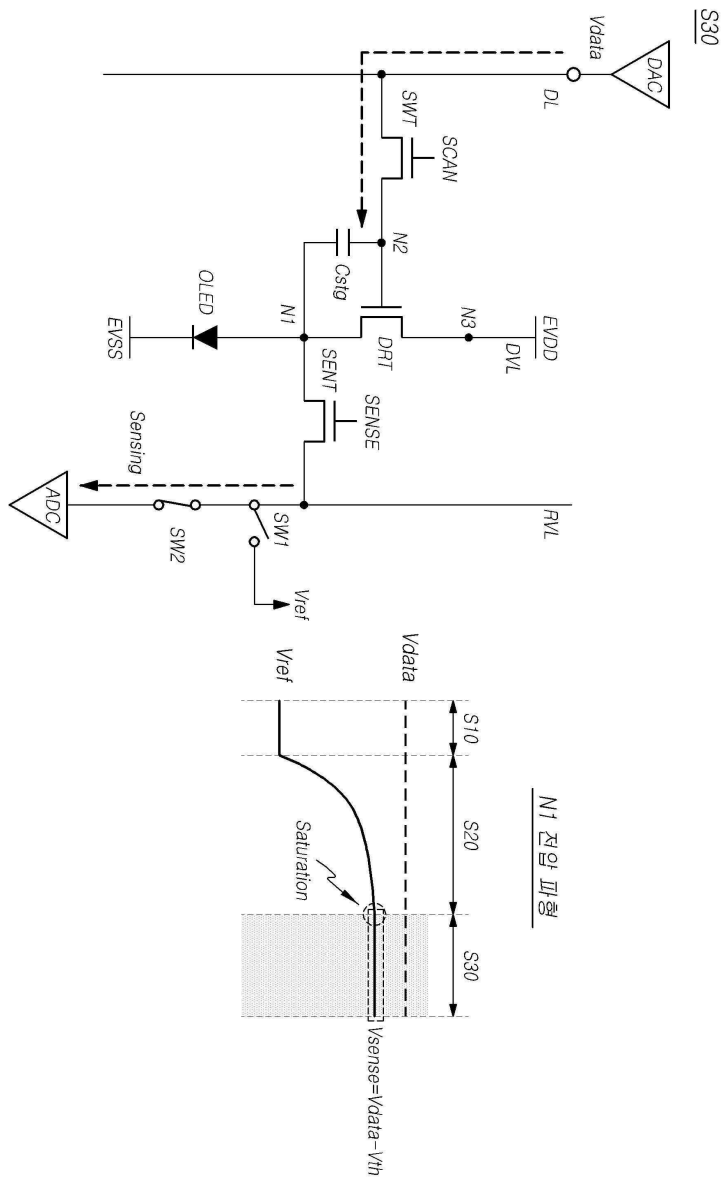
도면5



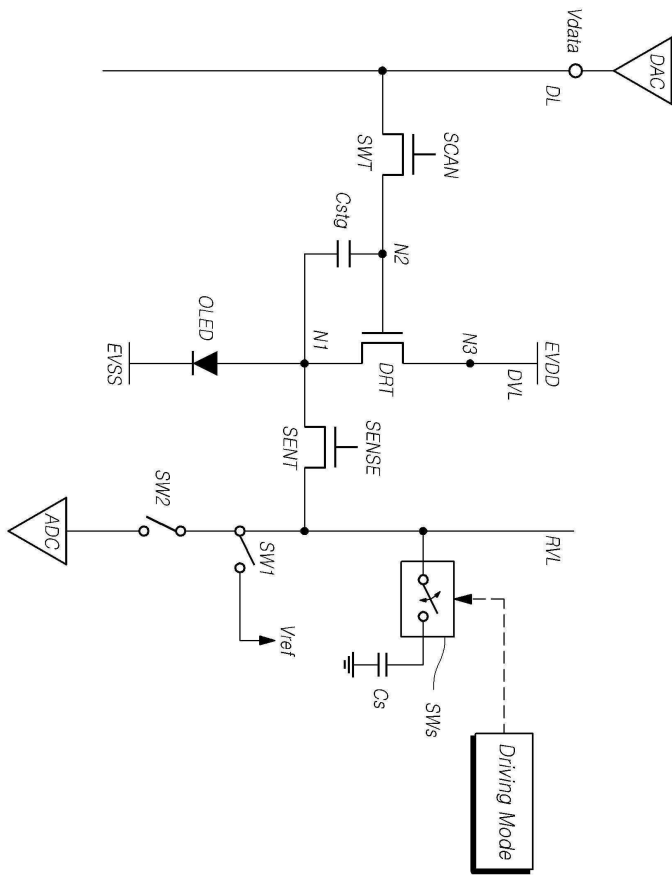
도면6



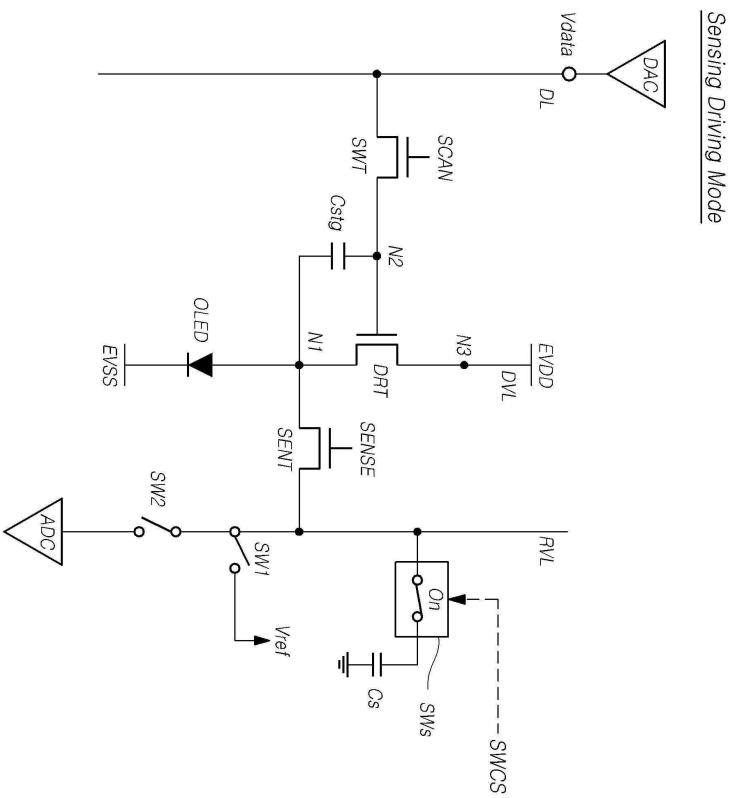
도면7



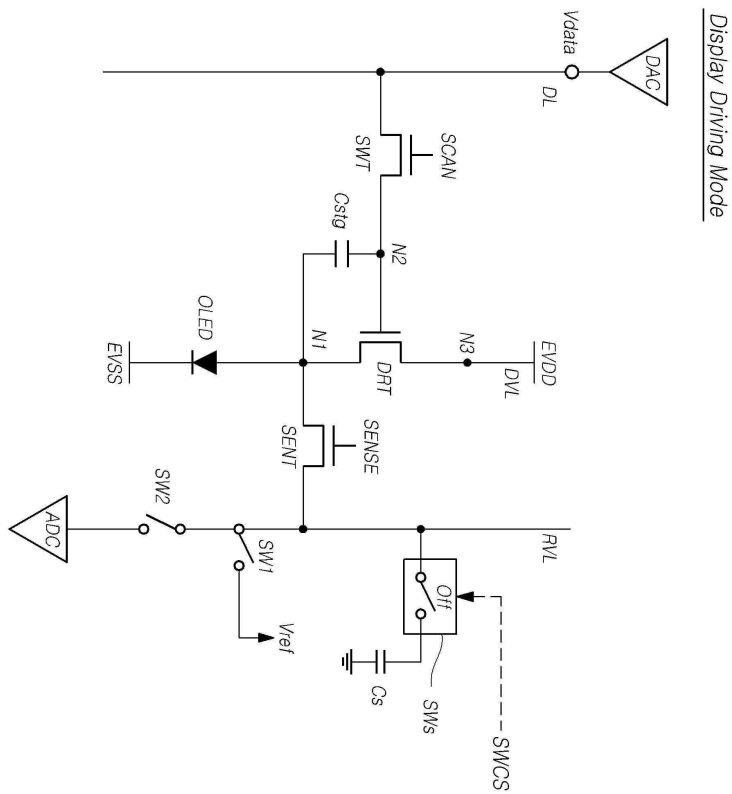
도면8



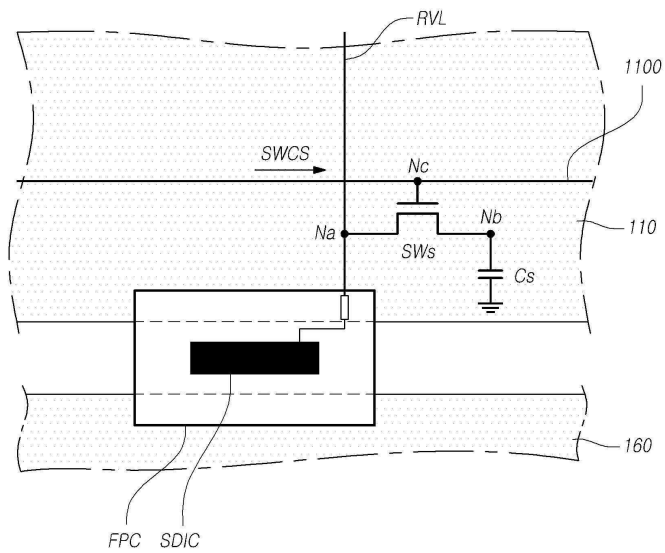
도면9



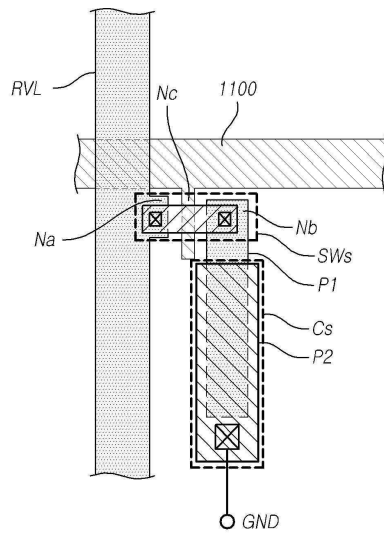
도면10



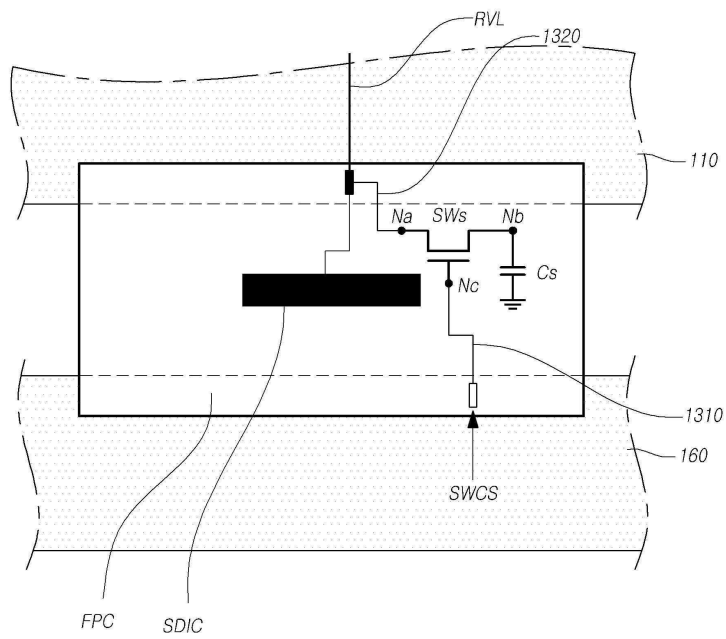
도면11



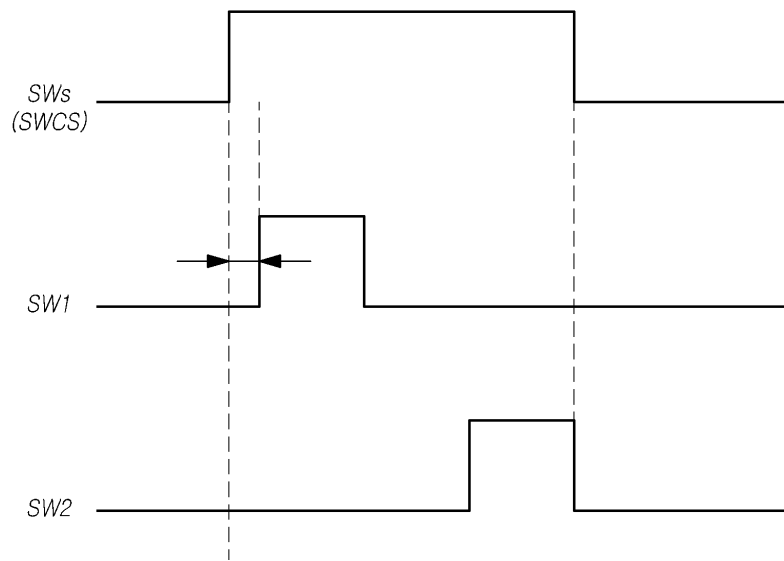
도면12



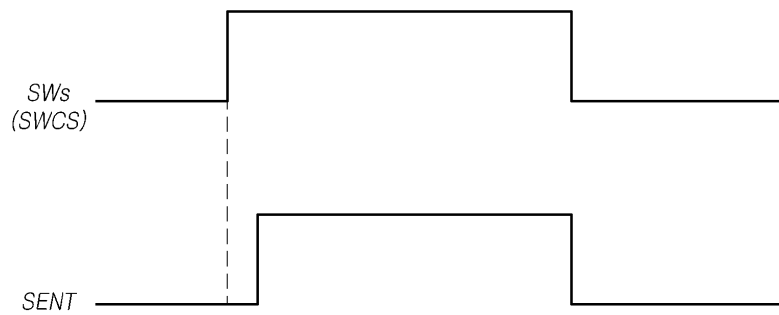
도면13



도면14



도면15



专利名称(译)	标题：有机发光显示板和有机发光显示装置		
公开(公告)号	KR1020160078867A	公开(公告)日	2016-07-05
申请号	KR1020150109834	申请日	2015-08-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	TANI RYOSUKE 타니료스케 HONG SUNG JIN 홍성진 BAE NA YOUNG 배나영		
发明人	타니료스케 홍성진 배나영		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0233		
代理人(译)	Gimeungu 宋.		
优先权	1020140188254 2014-12-24 KR		
外部链接	Espacenet		

摘要(译)

这些实施例涉及有机发光显示装置和有机发光显示面板，其提供参考电压线的电压稳定性，感测线用于感测驱动，并且具有提高补偿精度的感测精度和感测驱动稳定配置。

