



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0056401
(43) 공개일자 2016년05월20일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/50* (2006.01)
H01L 51/56 (2006.01)

(21) 출원번호 10-2014-0155723

(22) 출원일자 2014년11월10일
 심사청구일자 없음

(71) **출원인**
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) **발명자**
김용일
충남 당진시 송악읍 여망길 19-4
김정오
경기 고양시 일산서구 고양대로 624, 106동 1503호 (일산동, 일산태영 테시앙1단지아파트)

윤정기
경기도 파주시 월롱면 덕은리 파주LCD산업단지 엘씨디로 201, F동 1304호

(74) **대리인**
특허법인로알

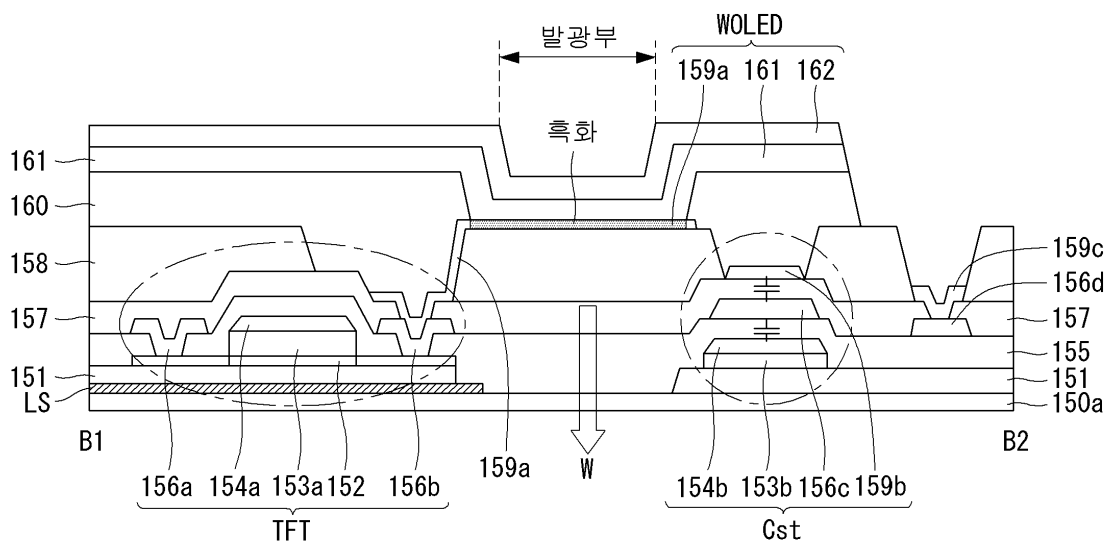
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **유기전계발광표시장치와 이의 제조방법**

(57) 요약

본 발명은 적색, 녹색 및 청색 서브 픽셀과 백색 서브 픽셀을 포함하는 유기전계발광표시장치에 관한 것이다. 적색, 녹색 및 청색 서브 픽셀은 제1기판 상에 위치하며 트랜지스터부, 컬러필터 및 백색 유기 발광다이오드를 각각 포함한다. 백색 서브 픽셀은 제1기판 상에 위치하며 트랜지스터부 및 백색 유기 발광다이오드를 포함한다. 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율은 적색, 녹색 및 청색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율보다 낮다.

대표도 - 도8



명세서

청구범위

청구항 1

제1기관;

상기 제1기관 상에 위치하며 트랜지스터부, 컬러필터 및 백색 유기 발광다이오드를 각각 포함하는 적색, 녹색 및 청색 서브 픽셀; 및

상기 제1기관 상에 위치하며 트랜지스터부 및 백색 유기 발광다이오드를 포함하는 백색 서브 픽셀을 포함하되,

상기 적색, 녹색 및 청색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율은 상기 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율보다 높은 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 백색 서브 픽셀은

상기 투명 산화물 전극에 흑화된 영역을 갖는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제2항에 있어서,

상기 흑화된 영역은

상기 백색 서브 픽셀의 발광부에 대응되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 투명 산화물 전극은

애노드전극 또는 캐소드전극 중 빛이 발광되는 방향에 위치하는 전극인 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1기관 상에 적색, 녹색, 청색 및 백색 서브 픽셀 영역을 정의하는 단계;

제1기관 상에 정의된 상기 적색, 녹색, 청색 및 백색 서브 픽셀 영역에 트랜지스터부 및 백색 유기 발광다이오드를 각각 형성하는 단계;

상기 적색, 녹색 및 청색 서브 픽셀 영역 상에 적색, 녹색 및 청색 컬러필터를 각각 형성하는 단계; 및

상기 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율이 상기 적색, 녹색 및 청색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율보다 낮아지도록 상기 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극을 흑화하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 6

제5항에 있어서,

상기 흑화하는 단계에서는

상기 백색 서브 픽셀의 발광부에 대응되는 투명 산화물 전극의 영역을 흑화하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 7

제5항에 있어서,

상기 흑화하는 단계에서는

질소 플라즈마를 실시하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 8

제7항에 있어서,

상기 흑화하는 단계에서는

상기 질소 플라즈마를 이용한 제1플라즈마 처리를 실시한 이후,

산소 플라즈마를 이용한 제2플라즈마 처리를 실시하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 액정 표시장치(Liquid Crystal Display: LCD), 유기전계발광표시장치(Organic Light Emitting Diode Display: OLED) 및 플라즈마액정패널(Plasma Display Panel: PDP) 등과 같은 평판 표시장치(Flat Panel Display: FPD)의 사용이 증가하고 있다. 그 중 고해상도를 구현할 수 있고 소형화뿐만 아니라 대형화가 가능한 액정표시장치가 널리 사용되고 있다.

[0003] 앞서 설명한 표시장치 중 일부 유기전계발광표시장치에는 복수의 서브 픽셀을 포함하는 표시패널과 표시패널을 구동하는 구동부가 포함된다. 구동부에는 표시패널에 스캔신호(또는 게이트신호)를 공급하는 스캔구동부 및 표시패널에 데이터신호를 공급하는 데이터구동부 등이 포함된다.

[0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 서브 픽셀들에 스캔신호 및 데이터신호 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있게 된다.

[0005] 종래 제안된 유기전계발광표시장치는 표시면에 대응되는 크기를 갖는 원편광판을 표시패널의 외부에 부착한다. 원편광판은 외광에 의한 반사로 인하여 야외 시인성이 저하되는 문제를 방지한다. 원편광판은 대략 150 μ m의 두께를 갖는다. 이 때문에, 종래 제안된 방식은 원편광판의 부착에 따른 다양한 문제가 수반되는바 이를 대체할 수 있는 방안이 요구된다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 원편광판을 미사용하면서 야외 시인성이 저하되는 문제를 개선하는 것이다. 또한, 본 발명은 유기전계발광표시장치가 연성을 갖도록 구현되어야 하는 경우 원편광판의 부착 특성 등을 고려해야 하는 문제를 생략하는 것이다.

과제의 해결 수단

[0007] 상술한 과제 해결 수단으로 본 발명은 적색, 녹색 및 청색 서브 픽셀과 백색 서브 픽셀을 포함하는 유기전계발광표시장치에 관한 것이다. 적색, 녹색 및 청색 서브 픽셀은 제1기판 상에 위치하며 트랜지스터부, 컬러필터 및

백색 유기 발광다이오드를 각각 포함한다. 백색 서브 픽셀은 제1기판 상에 위치하며 트랜지스터부 및 백색 유기 발광다이오드를 포함한다. 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율은 적색, 녹색 및 청색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율보다 낮다.

[0008] 백색 서브 픽셀은 투명 산화물 전극에 흑화된 영역을 가질 수 있다.

[0009] 흑화된 영역은 백색 서브 픽셀의 발광부에 대응될 수 있다.

[0010] 투명 산화물 전극은 애노드전극 또는 캐소드전극 중 빛이 발광되는 방향에 위치하는 전극일 수 있다.

[0011] 다른 측면에서 본 발명은 유기전계발광표시장치의 제조방법에 관한 것이다. 유기전계발광표시장치의 제조방법은 제1기판 상에 적색, 녹색, 청색 및 백색 서브 픽셀 영역을 정의하는 단계; 제1기판 상에 정의된 적색, 녹색, 청색 및 백색 서브 픽셀 영역에 트랜지스터부 및 백색 유기 발광다이오드를 각각 형성하는 단계; 적색, 녹색 및 청색 서브 픽셀 영역 상에 적색, 녹색 및 청색 컬러필터를 각각 형성하는 단계; 및 백색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율이 적색, 녹색 및 청색 서브 픽셀의 백색 유기 발광다이오드에 포함된 투명 산화물 전극의 투과율보다 낮아지도록 백색 서브 픽셀의 투명 산화물 전극을 흑화하는 단계를 포함한다.

[0012] 흑화하는 단계에서는 백색 서브 픽셀의 발광부에 대응되는 투명 산화물 전극의 영역을 흑화할 수 있다.

[0013] 흑화하는 단계에서는 질소 플라즈마를 실시할 수 있다.

[0014] 흑화하는 단계에서는 질소 플라즈마를 이용한 제1플라즈마 처리를 실시한 이후, 산소 플라즈마를 이용한 제2플라즈마 처리를 실시할 수 있다.

발명의 효과

[0015] 본 발명은 원편광판을 미사용하면서 야외 시인성이 저하되는 문제를 개선할 수 있게 되므로 원편광판의 부착에 따른 투과율 저하와 더불어 출사되는 빛의 효율이 저하되는 문제를 개선할 수 있다. 또한, 본 발명은 원편광판을 제거하고도 야외 시인성이 저하되는 문제를 개선할 수 있게 되므로 유기전계발광표시장치가 연성을 갖도록 구현되어야 하는 경우 원편광판의 부착 특성 등을 고려해야 하는 문제를 생략할 수 있다. 또한, 본 발명은 원편광판 제거에 따라 제조공정 상의 비용 절감을 기대할 수 있다.

도면의 간단한 설명

[0016] 도 1은 유기전계발광표시장치를 개략적으로 나타낸 블록도.

도 2는 도 1에 도시된 서브 픽셀을 개략적으로 나타낸 구성도.

도 3은 서브 픽셀의 개략적인 단면 계층도.

도 4는 서브 픽셀의 다양한 배치 예시도.

도 5는 RGB 서브 픽셀로 구현된 표시패널과 RGBW 서브 픽셀로 구현된 표시패널에 대한 야외 시인성 문제를 설명하기 위한 도면.

도 6은 본 발명의 제1실시예에 따른 RGBW 서브 픽셀의 평면 배치 예시도.

도 7은 본 발명의 제1실시예에 따라 도 6의 A1-A2 영역을 나타낸 단면도.

도 8은 본 발명의 제1실시예에 따라 도 6의 B1-B2 영역을 나타낸 단면도.

도 9는 본 발명의 제2실시예에 따라 도 6의 A1-A2 영역을 나타낸 단면도.

도 10은 본 발명의 제2실시예에 따라 도 6의 B1-B2 영역을 나타낸 단면도.

도 11은 흑화 공정을 설명하기 위한 서브 픽셀의 일부 층을 나타낸 단면도.

도 12는 흑화 공정에 의한 전극의 투과율 변화를 나타낸 실험 결과 그래프.

도 13은 본 발명에 따른 야외 시인성 개선 정도를 설명하기 위한 도면.

발명을 실시하기 위한 구체적인 내용

- [0017] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0018] 도 1은 유기전계발광표시장치를 개략적으로 나타낸 블록도이고, 도 2는 도 1에 도시된 서브 픽셀을 개략적으로 나타낸 구성도이며, 도 3은 서브 픽셀의 개략적인 단면 계층도이고, 도 4는 서브 픽셀의 다양한 배치 예시도이다.
- [0019] 도 1에 도시된 바와 같이, 유기전계발광표시장치에는 영상공급부(110), 타이밍제어부(120), 스캔구동부(130), 데이터구동부(140) 및 표시패널(150)이 포함된다.
- [0020] 영상공급부(110)는 데이터신호를 영상처리하고 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호 및 클럭신호 등과 함께 출력한다. 영상공급부(110)는 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호, 클럭신호 및 데이터신호 등을 타이밍제어부(120)에 공급한다.
- [0021] 타이밍제어부(120)는 영상공급부(110)로부터 데이터신호 등을 공급받고, 스캔구동부(130)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(140)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다. 타이밍제어부(120)는 데이터 타이밍 제어신호(DDC)와 함께 데이터신호(DATA)를 데이터구동부(140)에 공급한다.
- [0022] 스캔구동부(130)는 타이밍제어부(120)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트전압의 레벨을 시프트시키면서 스캔신호를 출력한다. 스캔구동부(130)에는 레벨 시프터와 시프트 레지스터가 포함된다. 스캔구동부(130)는 스캔라인들(GL1 ~ GLm)을 통해 표시패널(150)에 포함된 서브 픽셀들(SP)에 스캔신호를 공급한다. 스캔구동부(130)는 집적회로(Integrated Circuit; IC) 형태로 형성되거나 표시패널(150)에 게이트인패널(Gate In Panel) 방식으로 형성된다. 스캔구동부(130)에서 게이트인패널 방식으로 형성되는 부분은 시프트 레지스터이다.
- [0023] 데이터구동부(140)은 타이밍제어부(120)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 데이터신호(DATA)를 샘플링하고 래치하며 감마 기준전압에 대응하여 아날로그신호를 디지털신호로 변환하여 출력한다. 데이터구동부(140)은 데이터라인들(DL1 ~ DLn)을 통해 표시패널(150)에 포함된 서브 픽셀들(SP)에 데이터신호(DATA)를 공급한다. 데이터구동부(140)은 집적회로(IC) 형태로 형성된다.
- [0024] 표시패널(150)은 스캔구동부(130)와 데이터구동부(140)를 포함하는 구동부로부터 공급된 스캔신호와 데이터신호(DATA)에 대응하여 영상을 표시한다. 표시패널(150)은 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식으로 구현된다. 표시패널(150)에는 영상을 표시하기 위해 자체적으로 빛을 발광하는 서브 픽셀들(SP)이 포함된다. 서브 픽셀들(SP)은 제1기관과 제2기관 사이에 형성된다.
- [0025] 도 2에 도시된 바와 같이, 하나의 서브 픽셀에는 스캔라인(GL1)과 데이터라인(DL1)에 연결(또는 교차부에 형성된)된 스위칭 트랜지스터(SW)와 스위칭 트랜지스터(SW)를 통해 공급된 데이터신호(DATA)에 대응하여 동작하는 픽셀회로(PC)가 포함된다.
- [0026] 픽셀회로(PC)에는 구동 트랜지스터, 스토리지 커패시터, 유기 발광다이오드와 같은 회로가 포함된다. 스위칭 트랜지스터(SW)를 비롯한 구동 트랜지스터 등은 박막 형태로 구현된다.
- [0027] 픽셀회로(PC)에는 트랜지스터나 유기 발광다이오드의 열화를 보상하기 위한 보상회로가 더 포함될 수도 있다. 보상회로는 하나 이상의 박막 트랜지스터와 커패시터로 구성된다. 보상회로의 구성은 보상 방법에 따라 매우 다양한바 이에 대한 구체적인 예시 및 설명은 생략한다.
- [0028] 서브 픽셀은 백색 유기 발광다이오드와 적색, 녹색 및 청색(이하 RGB로 약기함) 컬러필터를 사용하는 방식으로 구현된다. 백색 유기 발광다이오드와 RGB 컬러필터를 사용하는 방식은 다음과 같다.
- [0029] 도 3에 도시된 바와 같이, 적색, 녹색 및 청색을 발광하는 RGB 서브 픽셀(SPr, SPg, SPb)은 트랜지스터부(TFT), RGB 컬러필터(CFr, CFg, CFb) 및 백색 유기 발광다이오드(WOLED)를 포함한다. 반면, 백색을 발광하는 백색 (이하 W로 약기함) 서브 픽셀(SPw)은 트랜지스터부(TFT) 및 백색 유기 발광다이오드(WOLED)를 포함한다.
- [0030] RGB 서브 픽셀(SPr, SPg, SPb)은 백색 유기 발광다이오드(WOLED)로부터 출사된 백색의 광을 적색, 녹색 및 청색으로 변환시키므로 RGB 컬러필터(CFr, CFg, CFb)가 포함된다. 이와 달리, W 서브 픽셀(SPw)은 백색 유기 발광다이오드(WOLED)로부터 출사된 백색의 광을 그대로 출사하므로 컬러필터가 미포함되지만 투과율이 높은 W 컬러필터를 사용하기도 한다.
- [0031] 도 3의 (a)와 같이 표시패널이 배면발광(Bottom-Emission) 방식으로 구현된 경우 RGB 컬러필터(CFr, CFg, CF

b)는 백색 유기 발광다이오드(WOLED)와 트랜지스터부(TFT)의 사이에 위치한다. 도 3의 (b)와 같이 표시패널이 전면발광(Top-Emission) 방식으로 구현된 경우 RGB 컬러필터(CFr, CFg, CFb)는 백색 유기 발광다이오드(WOLED)의 상부에 위치한다.

[0032] RGBW 서브 픽셀(SPr, SPg, SPb, SPw)을 사용하는 방식은 적색, 녹색 및 청색 발광 물질을 독립적으로 각 서브 픽셀에 증착하던 방식과 달리 백색 발광 물질을 모든 서브 픽셀에 증착한다. 이 때문에, 이 방식은 파인 메탈 마스크(Fine Metal Mask)를 미사용하고도 대형화가 용이하다. 또한, 컬러필터의 투과율이 50%라고 가정하면, W 서브 픽셀은 RGB 서브 픽셀 대비 적어도 2배의 효율을 갖게 되므로 W 서브 픽셀의 사용 비율에 따라 수명 연장과 더불어 소비전력을 낮출 수 있게 된다.

[0033] 도 4에 도시된 바와 같이, 서브 픽셀은 표시패널의 색 순도 향상이나 표현력 향상은 물론 목표 색좌표를 맞추기 위해 다양하게 배치할 수 있다.

[0034] 예컨대, 표시패널은 도 4의 (a)와 같이 RGBW 서브 픽셀(SPr, SPg, SPb, SPw)의 순서로 배치된 구조를 가질 수 있다. 또한, 표시패널은 도 4의 (b)와 같이 WRGB 서브 픽셀(SPw, SPr, SPg, SPb)의 순서로 배치된 구조를 가질 수 있다. 또한, 표시패널은 도 4의 (c)와 같이 WGBR 서브 픽셀(SPw, SPg, SPb, SPr)의 순서로 배치된 구조를 가질 수 있다. 또한, 표시패널은 도 4의 (d)와 같이 RWGB 서브 픽셀(SPr, SPw, SPg, SPb)의 순서로 배치된 구조를 가질 수 있다. 또한, 표시패널은 도 4의 (e)와 같이 BGWR 서브 픽셀(SPb, SPg, SPw, SPr)의 순서로 배치된 구조를 가질 수 있다. 표시패널은 앞서 도시 및 설명한 예시 외에도 다양한 순서로 배치된 서브 픽셀 구조를 가질 수 있다.

[0035] 이하, 종래 기술에 대한 문제점을 고찰한다.

[0036] 도 5는 RGB 서브 픽셀로 구현된 표시패널과 RGBW 서브 픽셀로 구현된 표시패널에 대한 야외 시인성 문제를 설명하기 위한 도면이다.

[0037] 도 5의 (a)에 도시된 바와 같이, 종래 제안된 유기전계발광표시장치는 RGB 서브 픽셀로 구현된 표시패널(150)과 원편광판(POL)을 구비한다. 원편광판(POL)은 표시패널(150)의 표시면에 대응되는 크기를 갖는다. 원편광판(POL)은 표시패널(150)의 외부에 부착된다.

[0038] 원편광판(POL)은 표시패널(150) 상에서 입사된 외광의 파장을 변환하여 외광이 반사되어 되돌아 나오지 못하도록 하는 기능(누설광 발생 저지 기능: 누설광 미발생)을 수행한다. 이 때문에, 종래 제안된 유기전계발광표시장치는 표시패널(150)의 표시면 상에 원편광판(POL)을 부착하는 방식으로 야외 시인성이 저하되는 문제를 방지할 수 있었다.

[0039] 그러나, 원편광판(POL)은 대략 150 μ m의 두께를 갖는다. 이 때문에, 종래 제안된 방식은 원편광판(POL)의 부착에 따른 투과율 저하와 더불어 출사되는 빛의 효율이 저하되는 문제가 있다. 또한, 유기전계발광표시장치가 연성을 갖도록 구현되어야 하는 경우 원편광판(POL)의 부착 특성을 유지해야 하는 등 난관에 처하게 되는 문제가 있다.

[0040] 도 5의 (b)에 도시된 바와 같이, 종래 제안된 유기전계발광표시장치는 RGBW 서브 픽셀로 구현된 표시패널(150)을 구비한다. RGBW 서브 픽셀은 백색 유기 발광다이오드(WOLED)와 컬러필터(CF)를 기반으로 구성된다.

[0041] 컬러필터(CF)는 표시패널(150) 상에서 입사된 외광이 반사되어 되돌아 나오지 못하도록 하는 기능(외광을 흡수 또는 차단하는 기능)을 발현할 수 있다. 이 때문에, 종래 제안된 유기전계발광표시장치는 RGB 서브 픽셀에 위치하는 컬러필터(CF)의 부차적인 기능에 의해 야외 시인성이 저하되는 문제를 해소할 수 있었다.

[0042] 그러나, 실험결과 컬러필터(CF)의 외광 흡수 및 차단 기능(또는 효과)은 원편광판 대비 낮게 나타났다. 그리고 RGB 서브 픽셀에는 컬러필터가 존재하지만 W 서브 픽셀에는 컬러필터가 미존재(NCF)하는바 야외 시인성이 저하되는 문제를 만족할 만큼 해소하는데 어려움이 있는 것으로 나타났다.

[0043] 이 때문에, RGB 서브 픽셀은 누설광이 A% 존재하고 W 서브 픽셀은 누설광이 B% 존재한다. 하지만, W 서브 픽셀에는 컬러필터가 미존재(NCF)하는바 RGB 서브 픽셀과 W 서브 픽셀 간의 누설광을 비교하면 $A \ll B$ 와 같은 수식이 성립될 만큼 컬러필터의 유무에 따라 누설광량에 많은 차이가 나타났다.

[0044] 본 발명은 백색 유기 발광다이오드(WOLED)와 컬러필터(CF)를 포함하는 RGBW 서브 픽셀로 표시패널(150)을 구현할 때 발생할 수 있는 외광에 의한 야외 시인성 문제를 개선하기 위해 다음과 같은 구조를 제안한다.

[0045] <제1실시예>

- [0046] 도 6은 본 발명의 제1실시예에 따른 RGBW 서브 픽셀의 평면 배치 예시도이고, 도 7은 본 발명의 제1실시예에 따라 도 6의 A1-A2 영역을 나타낸 단면도이고, 도 8은 본 발명의 제1실시예에 따라 도 6의 B1-B2 영역을 나타낸 단면도이다.
- [0047] 도 6에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 백색 유기 발광다이오드와 컬러 필터를 포함하는 RGBW 서브 픽셀(SPr, SPg, SPb, SPw)로 구성된다. 도 6 및 도 7에 도시된 바와 같이, 적색을 발광하는 R 서브 픽셀(SPr)은 다음과 같은 구조를 갖는다.
- [0048] 제1기판(150a)이 마련된다. 제1기판(150a)은 유리나 폴리에스테르셀론(PES), 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리이미드(PI) 및 폴리카보네이트(PC) 등과 같이 연성을 갖는 투명 수지 재료로 선택될 수 있으나 이에 한정되지 않는다.
- [0049] 제1기판(150a) 상에는 광차단층(LS)이 형성된다. 광차단층(LS)은 이후에 형성되는 박막 트랜지스터(TFT)의 채널 영역으로 외광이 입사되어 누설전류가 발생하는 문제를 방지하는 역할을 한다. 광차단층(LS)은 박막 트랜지스터(TFT)의 채널영역은 물론 소오스영역 및 드레인영역을 모두 커버할 수 있는 면적을 가질 수 있다. 광차단층(LS)은 검은색 계열 또는 불투명 계열의 수지나 금속으로 이루어진다. 광차단층(LS)은 박막 트랜지스터(TFT)의 구조에 따라 생략될 수도 있다.
- [0050] 제1기판(150a) 및 광차단층(LS) 상에는 버퍼층(151)이 형성된다. 버퍼층(151)은 스토리지 커패시터가 형성되는 영역과 광차단층(LS)이 형성되는 영역에 구분되어 위치한다. 버퍼층(151)은 스토리지 커패시터(Cst)가 형성되는 영역에 대응하여 제1기판(150a) 상에 위치하고, 광차단층(LS)이 형성되는 영역에 대응하여 광차단층(LS) 상에 위치한다.
- [0051] 제1기판(150a) 상에 위치하는 버퍼층(151)은 제1기판(150a)으로부터 유출되는 유해 성분을 차단함과 동시에 이후에 형성되는 막과의 접착력 향상하거나 층간 밸런스를 맞추는 역할 등을 하는데, 이는 생략될 수도 있다. 버퍼층(151)은 실리콘 산화막(SiOx) 또는 실리콘 질화막(SiNx)의 단일층 또는 다중층으로 이루어질 수 있다.
- [0052] 광차단층(LS)과 대응되는 영역의 버퍼층(151) 상에는 반도체층(152)이 형성된다. 반도체층(152)은 채널영역, 소오스영역 및 드레인영역을 포함한다. 반도체층(152)은 저온 폴리실리콘(LTPS), 아몰포스 실리콘(a-Si), 산화물(Oxide) 또는 유기물(Organic)로 선택된다.
- [0053] 반도체층(152)의 채널영역과 스토리지 커패시터(Cst)영역에는 제1절연막(153a, 153b)이 형성된다. 제1a절연막(153a)은 반도체층(152)의 채널영역에 위치하고, 제1b절연막(153b)은 스토리지 커패시터(Cst)영역에 위치한다. 제1절연막(153a, 153b)은 섬(Island) 형태로 형성된다. 제1절연막(153a, 153b)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 이중층으로 이루어질 수 있다. 제1절연막(153a, 153b)은 게이트 절연막으로 정의될 수 있다.
- [0054] 제1절연막(153a, 153b) 상에는 게이트금속층(154a, 154b)이 형성된다. 제1a게이트금속층(154a)은 박막 트랜지스터(TFT)의 게이트전극이 되고, 제1b게이트금속층(154b)은 스토리지 커패시터(Cst)의 하부전극이 된다. 게이트금속층(154a, 154b)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.
- [0055] 제1기판(150a) 상에는 제2절연막(155)이 형성된다. 제2절연막(155)은 제1기판(150a) 상에 위치하는 버퍼층(151), 반도체층(152) 및 게이트금속층(154a, 154b)을 덮도록 형성된다. 제2절연막(155)은 반도체층(152)의 소오스영역과 드레인영역을 노출하는 콘택홀을 갖는다. 제2절연막(155)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 이중층으로 이루어질 수 있다. 제2절연막(155)은 층간 절연막으로 정의될 수 있다.
- [0056] 제2절연막(155) 상에는 데이터금속층(156a, 156b, 156c, 156d)이 형성된다. 제1a데이터금속층(156a)은 제2절연막(155)의 콘택홀을 통해 노출된 반도체층(152)의 소오스영역에 전기적으로 연결되도록 위치한다. 제1a데이터금속층(156a)은 박막 트랜지스터(TFT)의 소오스전극이 된다. 제1b데이터금속층(156b)은 제2절연막(155)의 콘택홀을 통해 노출된 반도체층(152)의 드레인영역에 전기적으로 연결되도록 위치한다. 제1b데이터금속층(156b)은 박막 트랜지스터(TFT)의 드레인전극이 된다.
- [0057] 제1c데이터금속층(156c)은 스토리지 커패시터(Cst) 영역에 형성된 제1b게이트금속층(154b)에 대응되도록 위치한다. 제1c데이터금속층(156c)은 제1b게이트금속층(154b)과 함께 스토리지 커패시터(Cst)의 제1커패시터를 형성하는 중간전극이 된다. 제1d데이터금속층(156d)은 데이터패드영역에 위치한다. 제1d데이터금속층(156d)은 하부 데이터패드전극이 된다. 데이터금속층(156a, 156b, 156c, 156d)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금

(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.

- [0058] 제2절연막(155) 상에는 제3절연막(157)이 형성된다. 제3절연막(157)은 데이터금속층(156a, 156b, 156c, 156d)을 덮도록 형성된다. 제3절연막(157)은 드레인전극이 되는 제1b데이터금속층(156b)과 데이터패드전극이 되는 제1d데이터금속층(156d)을 노출하는 콘택홀을 갖는다. 제3절연막(157)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 이중층으로 이루어질 수 있다. 제3절연막(157)은 보호막으로 정의될 수 있다.
- [0059] 제3절연막(157) 상에는 R 컬러필터(CFr)가 형성된다. R 컬러필터(CFr)는 백색의 빛을 적색의 빛으로 변환하는 역할을 한다. R 컬러필터(CFr)는 서브 픽셀의 발광부(또는 개구부)에 대응되는 영역에 위치한다.
- [0060] 제3절연막(157) 상에는 제4절연막(158)이 형성된다. 제4절연막(158)은 드레인전극이 되는 제1b데이터금속층(156b)과 데이터패드전극이 되는 제1d데이터금속층(156d)을 노출하는 콘택홀을 갖는다. 또한, 제4절연막(158)은 스토리지 커패시터(Cst)에 대응되는 영역의 제3절연막(157)을 노출하는 콘택홀을 갖는다. 제4절연막(158)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 선택될 수 있다. 제4절연막(158)은 표면을 평탄화하는 평탄화막 또는 오버코팅층으로 정의될 수 있다.
- [0061] 제4절연막(158) 상에는 제1전극층(159a, 159b, 159c)이 형성된다. 제1a전극층(159a)은 제4절연막(158)의 콘택홀을 통해 드레인전극이 되는 제1b데이터금속층(156b)과 전기적으로 연결되고 발광부까지 연장되도록 위치한다. 제1a전극층(159a)은 백색 유기 발광다이오드(WOLED)의 애노드전극이 된다.
- [0062] 제1b전극층(159b)은 스토리지 커패시터(Cst)의 제1c데이터금속층(156c)과 대응되는 영역에 위치한다. 제1b전극층(159b)은 제1c데이터금속층(156c)과 함께 스토리지 커패시터(Cst)의 제2커패시터를 형성하는 상부전극이 된다. 제1c전극층(159c)은 제4절연막(158)의 콘택홀을 통해 데이터패드전극이 되는 제1d데이터금속층(156d)과 전기적으로 연결되도록 위치한다. 제1c전극층(159c)은 상부 데이터패드전극이 된다. 제1전극층(159a, 159b, 159c)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), IGZO(Indium Gallium Zinc Oxide), ITZO(Indium Tin Zinc Oxide)와 같은 투명 산화물 재료로 선택될 수 있다. 제1전극층(159a, 159b, 159c)이 투명 산화물 재료로 선택되므로, 백색 유기 발광다이오드(WOLED)는 제1기판(150a) 방향으로 빛을 출사하는 배면발광(Bottom-Emission) 방식이 된다.
- [0063] 제4절연막(158) 상에는 뱅크층(160)이 형성된다. 뱅크층(160)은 제1a, 제1b전극층(159a, 159b)을 덮는다. 뱅크층(160)은 제1a전극층(159a)의 일부를 노출하는 개구부를 갖는다. 뱅크층(160)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 선택될 수 있다.
- [0064] 뱅크층(160) 상에는 유기 발광층(161)이 형성된다. 유기 발광층(161)은 백색의 빛을 발광하는 재료로 선택될 수 있다. 유기 발광층(161)은 발광층과 더불어 정공주입층, 정공수송층, 전자수송층 및 전자주입층을 포함할 수 있다. 또한, 유기 발광층(161)은 하나 이상의 발광층 그리고 정공과 전자의 균형있는 이동을 조절하는 기능층들을 더 포함할 수 있다.
- [0065] 유기 발광층(161) 상에는 제2전극층(162)이 형성된다. 제2전극층(162)은 백색 유기 발광다이오드(WOLED)의 캐소드전극이 된다. 제2전극층(162)은 모든 서브 픽셀의 상부에 공통으로 형성되는 공통전극으로 정의될 수도 있다. 제2전극층(162)은 몰리브덴(Mo), 알루미늄(Al), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.
- [0066] 도 6 및 도 8에 도시된 바와 같이, 백색을 발광하는 W 서브 픽셀(SPw)은 앞서 설명된 R 서브 픽셀(SPr)과 유사한 구조를 갖는다. 다만, W 서브 픽셀(SPw)은 제3절연막(157) 상에 위치하는 컬러필터가 미형성된다. 그 이유는 W 서브 픽셀(SPw)의 경우 백색 유기 발광다이오드(WOLED)로부터 생성된 백색의 빛을 그대로 출사하기 때문이다.
- [0067] 또한, W 서브 픽셀(SPw)은 제4절연막(158) 상에 위치하며, 백색 유기 발광다이오드(WOLED)의 애노드전극이 되는 제1a전극층(159a)의 일부가 흑화된다. 구체적으로, 제1a전극층(159a)은 발광부에 대응되는 영역이 흑화된 영역을 갖는다. 발광부에 대응되는 제1a전극층(159a)이 흑화되면 투과율이 감소되므로 외광 반사를 줄일 수 있게 된다.
- [0068] <제2실시예>
- [0069] 도 9는 본 발명의 제2실시예에 따라 도 6의 A1-A2 영역을 나타낸 단면도이고, 도 10은 본 발명의 제2실시예에

따라 도 6의 B1-B2 영역을 나타낸 단면도이다.

- [0070] 본 발명의 제2실시예에 따른 유기전계발광표시장치 또한 백색 유기 발광다이오드와 컬러필터를 포함하는 RGBW 서브 픽셀(SPr, SPg, SPb, SPw)로 구성된다. 도 6 및 도 9에 도시된 바와 같이, 적색을 발광하는 R 서브 픽셀(SPr)은 다음과 같은 구조를 갖는다.
- [0071] 제1기판(150a)이 마련된다. 제1기판(150a)은 유리나 폴리에스테르설폰(PES), 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리이미드(PI) 및 폴리카보네이트(PC) 등과 같이 연성을 갖는 투명 수지 재료로 선택될 수 있으나 이에 한정되지 않는다.
- [0072] 제1기판(150a) 상에는 광차단층(LS)이 형성된다. 광차단층(LS)은 이후에 형성되는 박막 트랜지스터(TFT)의 채널 영역으로 외광이 입사되어 누설전류가 발생하는 문제를 방지하는 역할을 한다. 광차단층(LS)은 박막 트랜지스터(TFT)의 채널영역은 물론 소오스영역 및 드레인영역을 모두 커버할 수 있는 면적을 가질 수 있다. 광차단층(LS)은 검은색 계열 또는 불투명 계열의 수지나 금속으로 이루어진다. 광차단층(LS)은 박막 트랜지스터(TFT)의 구조에 따라 생략될 수도 있다.
- [0073] 제1기판(150a) 및 광차단층(LS) 상에는 버퍼층(151)이 형성된다. 버퍼층(151)은 스토리지 커패시터가 형성되는 영역과 광차단층(LS)이 형성되는 영역에 구분되어 위치한다. 버퍼층(151)은 스토리지 커패시터(Cst)가 형성되는 영역에 대응하여 제1기판(150a) 상에 위치하고, 광차단층(LS)이 형성되는 영역에 대응하여 광차단층(LS) 상에 위치한다.
- [0074] 제1기판(150a) 상에 위치하는 버퍼층(151)은 제1기판(150a)으로부터 유출되는 유해 성분을 차단함과 동시에 이후에 형성되는 막과의 접착력 향상하거나 층간 밸런스를 맞추는 역할 등을 하는데, 이는 생략될 수도 있다. 버퍼층(151)은 실리콘 산화막(SiO_x) 또는 실리콘 질화막(SiN_x)의 단일층 또는 다중층으로 이루어질 수 있다.
- [0075] 광차단층(LS)과 대응되는 영역의 버퍼층(151) 상에는 반도체층(152)이 형성된다. 반도체층(152)은 채널영역, 소오스영역 및 드레인영역을 포함한다. 반도체층(152)은 저온 폴리실리콘(LTPS), 아몰포스 실리콘(a-Si), 산화물(Oxide) 또는 유기물(Organic)로 선택된다.
- [0076] 반도체층(152)의 채널영역과 스토리지 커패시터(Cst)영역에는 제1절연막(153a, 153b)이 형성된다. 제1a절연막(153a)은 반도체층(152)의 채널영역에 위치하고, 제1b절연막(153b)은 스토리지 커패시터(Cst)영역에 위치한다. 제1절연막(153a, 153b)은 섬(Island) 형태로 형성된다. 제1절연막(153a, 153b)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 이중층으로 이루어질 수 있다. 제1절연막(153a, 153b)은 게이트 절연막으로 정의될 수 있다.
- [0077] 제1절연막(153a, 153b) 상에는 게이트금속층(154a, 154b)이 형성된다. 제1a게이트금속층(154a)은 박막 트랜지스터(TFT)의 게이트전극이 되고, 제1b게이트금속층(154b)은 스토리지 커패시터(Cst)의 하부전극이 된다. 게이트금속층(154a, 154b)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.
- [0078] 제1기판(150a) 상에는 제2절연막(155)이 형성된다. 제2절연막(155)은 제1기판(150a) 상에 위치하는 버퍼층(151), 반도체층(152) 및 게이트금속층(154a, 154b)을 덮도록 형성된다. 제2절연막(155)은 반도체층(152)의 소오스영역과 드레인영역을 노출하는 콘택홀을 갖는다. 제2절연막(155)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 이중층으로 이루어질 수 있다. 제2절연막(155)은 층간 절연막으로 정의될 수 있다.
- [0079] 제2절연막(155) 상에는 데이터금속층(156a, 156b, 156c, 156d)이 형성된다. 제1a데이터금속층(156a)은 제2절연막(155)의 콘택홀을 통해 노출된 반도체층(152)의 소오스영역에 전기적으로 연결되도록 위치한다. 제1a데이터금속층(156a)은 박막 트랜지스터(TFT)의 소오스전극이 된다. 제1b데이터금속층(156b)은 제2절연막(155)의 콘택홀을 통해 노출된 반도체층(152)의 드레인영역에 전기적으로 연결되도록 위치한다. 제1b데이터금속층(156b)은 박막 트랜지스터(TFT)의 드레인전극이 된다.
- [0080] 제1c데이터금속층(156c)은 스토리지 커패시터(Cst) 영역에 형성된 제1b게이트금속층(154b)에 대응되도록 위치한다. 제1c데이터금속층(156c)은 제1b게이트금속층(154b)과 함께 스토리지 커패시터(Cst)의 제1커패시터를 형성하는 중간전극이 된다. 제1d데이터금속층(156d)은 데이터패드영역에 위치한다. 제1d데이터금속층(156d)은 하부 데이터패드전극이 된다. 데이터금속층(156a, 156b, 156c, 156d)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.

- [0081] 제2절연막(155) 상에는 제3절연막(157)이 형성된다. 제3절연막(157)은 데이터금속층(156a, 156b, 156c, 156d)을 덮도록 형성된다. 제3절연막(157)은 드레인전극이 되는 제1b데이터금속층(156b)과 데이터패드전극이 되는 제1d데이터금속층(156d)을 노출하는 콘택홀을 갖는다. 제3절연막(157)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 이중층으로 이루어질 수 있다. 제3절연막(157)은 보호막으로 정의될 수 있다.
- [0082] 제3절연막(157) 상에는 제4절연막(158)이 형성된다. 제4절연막(158)은 드레인전극이 되는 제1b데이터금속층(156b)과 데이터패드전극이 되는 제1d데이터금속층(156d)을 노출하는 콘택홀을 갖는다. 또한, 제4절연막(158)은 스토리지 커패시터(Cst)에 대응되는 영역의 제3절연막(157)을 노출하는 콘택홀을 갖는다. 제4절연막(158)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 선택될 수 있다. 제4절연막(158)은 표면을 평탄화하는 평탄화막 또는 오버코팅층으로 정의될 수 있다.
- [0083] 제4절연막(158) 상에는 제1전극층(159a, 159b, 159c)이 형성된다. 제1a전극층(159a)은 제4절연막(158)의 콘택홀을 통해 드레인전극이 되는 제1b데이터금속층(156b)과 전기적으로 연결되고 발광부까지 연장되도록 위치한다. 제1a전극층(159a)은 백색 유기 발광다이오드(WOLED)의 애노드전극이 된다.
- [0084] 제1b전극층(159b)은 스토리지 커패시터(Cst)의 제1c데이터금속층(156c)과 대응되는 영역에 위치한다. 제1b전극층(159b)은 제1c데이터금속층(156c)과 함께 스토리지 커패시터(Cst)의 제2커패시터를 형성하는 상부전극이 된다. 제1c전극층(159c)은 제4절연막(158)의 콘택홀을 통해 데이터패드전극이 되는 제1d데이터금속층(156d)과 전기적으로 연결되도록 위치한다. 제1c전극층(159c)은 상부 데이터패드전극이 된다. 제1전극층(159a, 159b, 159c)은 백색 유기 발광다이오드(WOLED)의 캐소드전극이 된다. 제1전극층(159a, 159b, 159c)은 몰리브덴(Mo), 알루미늄(Al), 니켈(Ni) 및 구리(Cu)로 이루어진 군에서 선택된 하나 또는 이들의 합금일 수 있으며, 단일층 또는 다중층으로 이루어질 수 있다.
- [0085] 제4절연막(158) 상에는 बैं크층(160)이 형성된다. बैं크층(160)은 제1a, 제1b전극층(159a, 159b)을 덮는다. बैं크층(160)은 제1a전극층(159a)의 일부를 노출하는 개구부를 갖는다. बैं크층(160)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 선택될 수 있다.
- [0086] बैं크층(160) 상에는 유기 발광층(161)이 형성된다. 유기 발광층(161)은 백색의 빛을 발광하는 재료로 선택될 수 있다. 유기 발광층(161)은 발광층과 더불어 정공주입층, 정공수송층, 전자수송층 및 전자주입층을 포함할 수 있다. 또한, 유기 발광층(161)은 하나 이상의 발광층 그리고 정공과 전자의 균형있는 이동을 조절하는 기능층들을 더 포함할 수 있다.
- [0087] 유기 발광층(161) 상에는 제2전극층(162)이 형성된다. 제2전극층(162)은 백색 유기 발광다이오드(WOLED)의 애노드전극이 된다. 제2전극층(162)은 모든 서브 픽셀의 상부에 공통으로 형성되는 공통전극으로 정의될 수도 있다. 제2전극층(162)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), IGZO(Indium Gallium Zinc Oxide), ITZO(Indium Tin Zinc Oxide)와 같은 투명 산화물 재료로 선택될 수 있다. 제2전극층(162)이 투명 산화물 재료로 선택되므로, 백색 유기 발광다이오드(WOLED)는 제1기판(150a)과 반대 방향에 위치하는 제2기판(150b)의 방향으로 빛을 출사하는 전면발광(Top-Emission) 방식이 된다.
- [0088] 제1기판(150a)과 이격하고 대향하는 방향에는 제2기판(150b)이 마련된다. 제2기판(150b)은 유리나 폴리에스테르 설편(PES), 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리이미드(PI) 및 폴리카보네이트(PC) 등과 같이 연성을 갖는 투명 수지 재료로 선택될 수 있으나 이에 한정되지 않는다.
- [0089] 제2기판(150b) 상에는 R 컬러필터(CFr)가 형성된다. R 컬러필터(CFr)는 백색의 빛을 적색의 빛으로 변환하는 역할을 한다. R 컬러필터(CFr)는 제1기판(150a)에 형성된 서브 픽셀의 발광부(또는 개구부)에 대응되는 영역에 위치한다. 한편, R 컬러필터(CFr)는 제2기판(150b)의 재료 및 특성(예컨대, 제2기판이 유기, 무기 복합막으로 구성된 경우)에 따라 제2전극층(162) 상에 위치할 수도 있다.
- [0090] 도 6 및 도 10에 도시된 바와 같이, 백색을 발광하는 W 서브 픽셀(SPw)은 앞서 설명된 R 서브 픽셀(SPr)과 유사한 구조를 갖는다.
- [0091] 다만, W 서브 픽셀(SPw)은 제2기판(150b) 상에 위치하는 컬러필터가 미형성된다. 그 이유는 W 서브 픽셀(SPw)의 경우 백색 유기 발광다이오드(WOLED)로부터 생성된 백색의 빛을 그대로 출사하기 때문이다.
- [0092] 또한, W 서브 픽셀(SPw)은 백색 유기 발광다이오드(WOLED)의 애노드전극이 되는 제2전극층(162)의 일부가 흑화

된다. 구체적으로, 제1a전극층(159a)은 발광부에 대응되는 영역이 흑화된 영역을 갖는다. 발광부에 대응되는 제2전극층(162)이 흑화되면 투과율이 감소되므로 외광 반사를 줄일 수 있게 된다.

- [0093] 이하, 앞서 설명된 흑화 공정과 흑화 공정에 의한 전극의 투과율 변화에 대한 설명을 부가한다.
- [0094] 도 11은 흑화 공정을 설명하기 위한 서브 픽셀의 일부 층을 나타낸 단면도이고, 도 12는 흑화 공정에 의한 전극의 투과율 변화를 나타낸 실험 결과 그래프이고, 도 13은 본 발명에 따른 야외 시인성 개선 정도를 설명하기 위한 도면이다.
- [0095] 도 11의 (a)에 도시된 바와 같이, 제4절연막(158) 상에 제1a전극층(159a)을 형성한다. 제1a전극층(159a)은 투명 산화물 재료로 선택된다.
- [0096] 도 11의 (b)에 도시된 바와 같이, 제4절연막(158) 상에 제1a전극층(159a)을 노출하는 बैं크층(160)을 형성한다. 이때, 하프톤 마스크를 이용하여 R 서브 픽셀(SPr)(GB 서브 픽셀 포함)의 발광부에 대응되는 영역은 बैं크층의 일부만 제거하는 반면 W 서브 픽셀(SPw)의 영역은 बैं크층을 모두 제거할 수 있다. 이에 따라, RGB 서브 픽셀의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)은 노출되지 않는 반면 W 서브 픽셀(SPw)의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)은 노출된다.
- [0097] बैं크층(160)을 위와 같이 패터닝 한 후 제1기관의 표면을 H₂(질소) 플라즈마(H₂ Plasma) 처리를 한다. H₂ 플라즈마(H₂ Plasma) 처리를 하면, W 서브 픽셀(SPw)의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)을 구성하는 투명 산화물 재료(예: ITO)는 흑화된다.
- [0098] 도 11의 (c)에 도시된 바와 같이, W 서브 픽셀(SPw)의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)을 구성하는 투명 산화물 재료를 흑화한 이후 O₂(산소) 플라즈마(O₂ Plasma) 처리를 한다. O₂ 플라즈마(O₂ Plasma) 처리를 하면, W 서브 픽셀(SPw)의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)을 구성하는 투명 산화물 재료(예: ITO)는 에싱(ashing)됨은 물론 일함수(work function)가 증가된다.
- [0099] 즉, 본 발명에서는 흑화 공정시 투과율을 낮추기 위해 H₂ 플라즈마를 이용한 제1플라즈마 처리를 실시한 이후 표면 에싱 및 일함수를 증가하기 위해 O₂ 플라즈마를 이용한 제2플라즈마 처리를 실시한다.
- [0100] 한편, 앞서 설명된 플라즈마 처리의 정도(조건)에 따라 W 서브 픽셀(SPw)의 발광부에 대응되는 영역에 위치하는 제1a전극층(159a)의 투과율은 달라질 수 있다. 예컨대, 도 11의 (c)는 제1a전극층(159a)의 표면으로부터 중심까지 흑화된 것을 보여주는 단면도이고, 도 11의 (d)는 제1a전극층(159a)의 표면으로부터 기저면까지 흑화된 것을 보여주는 단면도이다.
- [0101] 한편, 흑화 공정은 표면의 엠보싱(Embossing)화 및 인듐(Indium) 금속의 석출을 통해 투과율을 저하시키게 된다. 이를 식으로 설명하면 " $\text{In}_2\text{O}_3 + 3\text{H} = 2\text{In} + 3\text{H}_2\text{O}$ (H₂에 의해 ITO 표면에서 Indium 환원)"로 표현될 수 있다. 그러므로, 흑화 공정은 인듐 성분을 갖는 산화물 재료면 모두 적용이 가능하다.
- [0102] 한편, 위의 설명에서는 본 발명의 제1실시예의 구조에 대한 흑화 공정에 대해 설명하였다. 본 발명의 제2실시예의 구조에 대한 흑화 공정은 제2전극층 상에 포토레지스트를 형성하고 W 서브 픽셀의 발광부에 대응되는 영역만 노출시킨 후 제1실시예와 같이 플라즈마 처리를 실시하는 방식을 선택할 수 있다. 그러나, 이는 하나의 예시일 뿐, 본 발명의 제2실시예의 구조에 대한 흑화 공정은 위의 예외에 다른 방식을 선택할 수도 있다.
- [0103] 도 12에 도시된 바와 같이, 기관 상에 인듐 성분을 갖는 제1시료(R1 ~ R4)를 증착하고, 제1시료(R1 ~ R4)에 도 11에서 설명된 방식으로 흑화 처리를 한 결과 이전 대비 투과율이 저하된 제2시료(E1 ~ E4)를 얻을 수 있었다. 즉, 본 발명에서 진행되는 흑화 공정은 이전보다 투과율을 낮추기 위한 공정을 의미한다.
- [0104] 도 12의 실험 결과를 통해 알 수 있듯이, W 서브 픽셀의 발광부에 위치하는 산화물 성분의 전극을 부분적으로 흑화하면 W 서브 픽셀에서 발생하는 외광의 반사에 따른 누설광량을 현저히 낮출 수 있다.
- [0105] 그 결과 도 13에 도시된 바와 같이, RGB 서브 픽셀과 W 서브 픽셀 간의 누설광은 $A \approx B$ 와 같은 수식이 성립될 만큼 누설광량에 차이가 대동소이하게 나타났다. 구체적으로, 도 13의 구조는 앞서 설명된 흑화 공정에 의해 RGB 서브 픽셀의 투명 산화물 전극의 투과율은 W 서브 픽셀의 투명 산화물 전극의 투과율보다 높다. 달리 설명하면, W 서브 픽셀의 투명 산화물 전극의 투과율은 RGB 서브 픽셀의 투명 산화물 전극의 투과율보다 낮다.
- [0106] 수식을 예로 들면, RGBW서브 픽셀 간의 투과율은 RGB 서브 픽셀 > W 서브 픽셀의 관계를 갖지만 외광의 반사에 따른 누설광량의 차이는 $A \approx B$ 와 같이 대동소이하게 나타났다.

[0107] 위의 설명을 통해 알 수 있듯이, 본 발명은 원편광판을 미사용하면서 야외 시인성이 저하되는 문제를 개선할 수 있게 되므로 원편광판의 부착에 따른 투과율 저하와 더불어 출사되는 빛의 효율이 저하되는 문제를 개선할 수 있다. 또한, 본 발명은 원편광판을 제거하고도 야외 시인성이 저하되는 문제를 개선할 수 있게 되므로 유기전계 발광표시장치가 연성을 갖도록 구현되어야 하는 경우 원편광판의 부착 특성 등을 고려해야 하는 문제를 생략할 수 있다. 또한, 본 발명은 원편광판 제거에 따라 제조공정 상의 비용 절감을 기대할 수 있다.

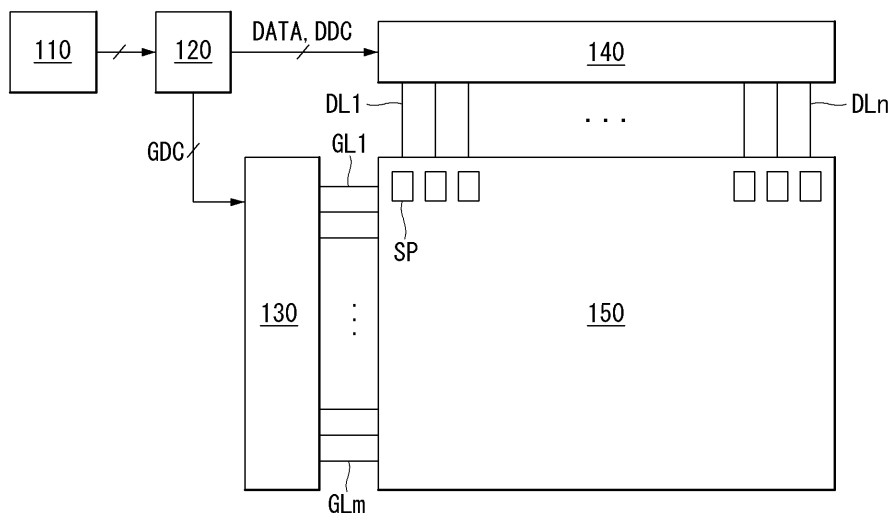
[0108] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

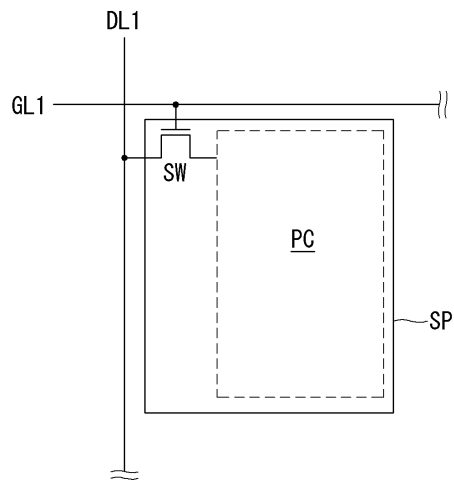
[0109] 110: 영상공급부 120: 타이밍제어부
130: 스캔구동부 140: 데이터구동부
150: 표시패널 158: 제4절연막
160: बैं크층 159a: 제1a전극층
161: 유기 발광층 162: 제2전극층

도면

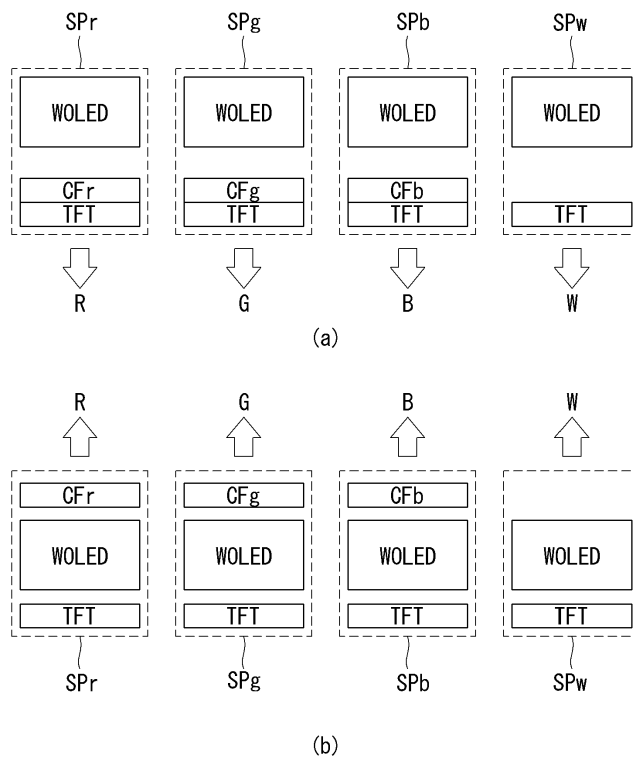
도면1



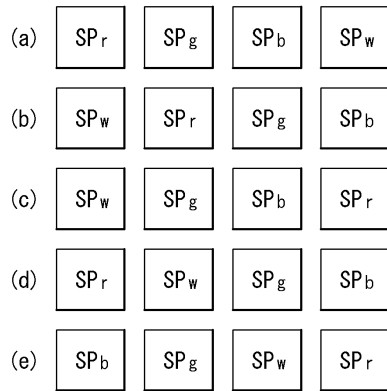
도면2



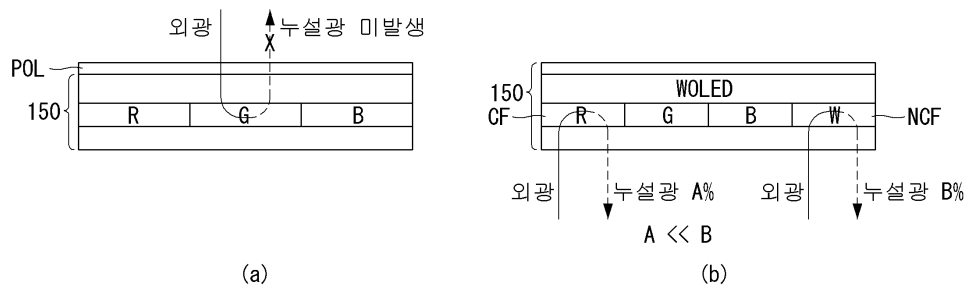
도면3



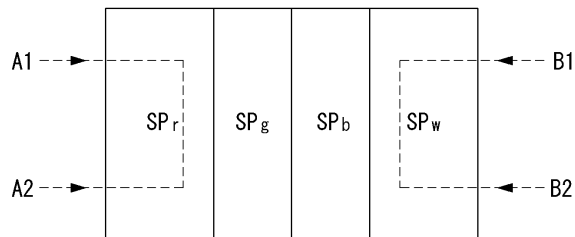
도면4



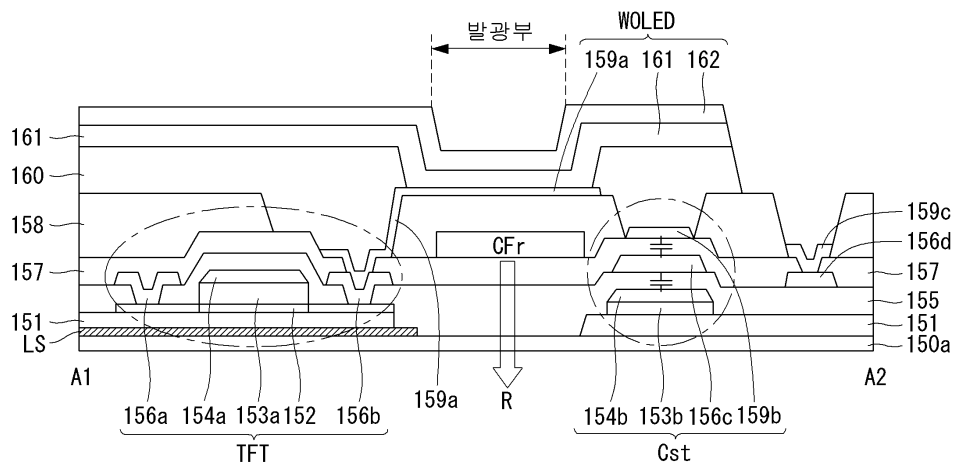
도면5



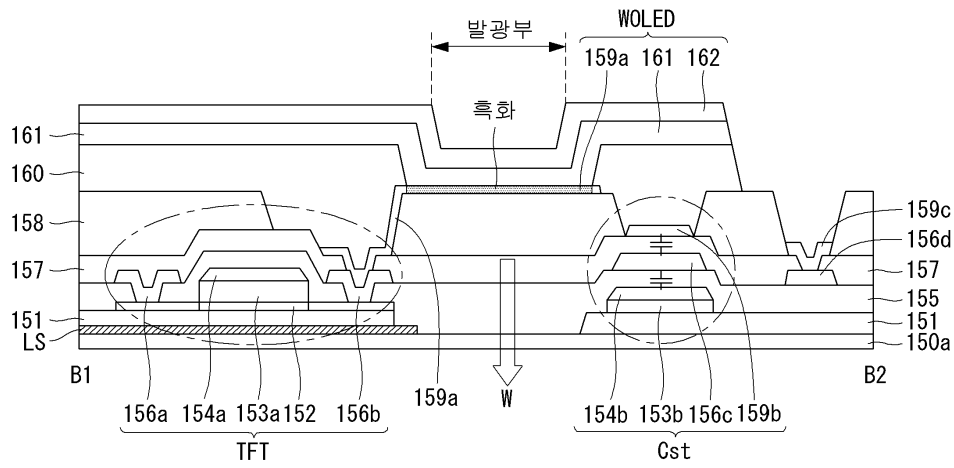
도면6



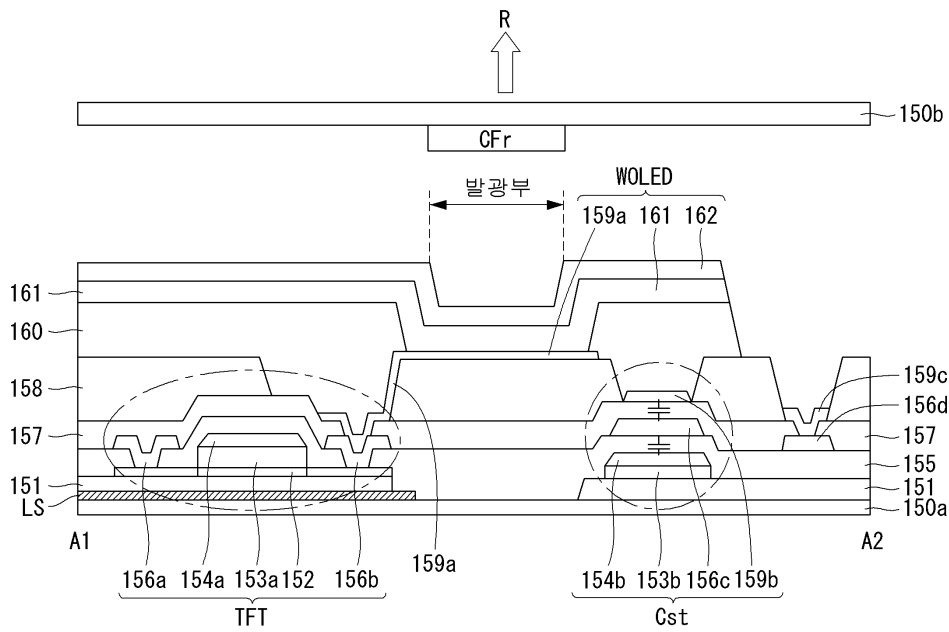
도면7



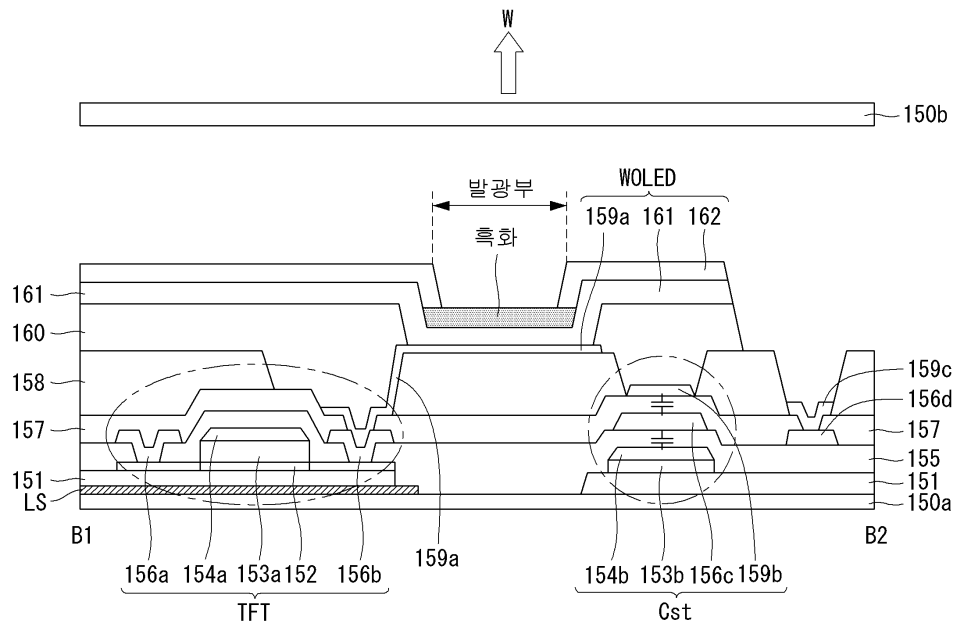
도면8



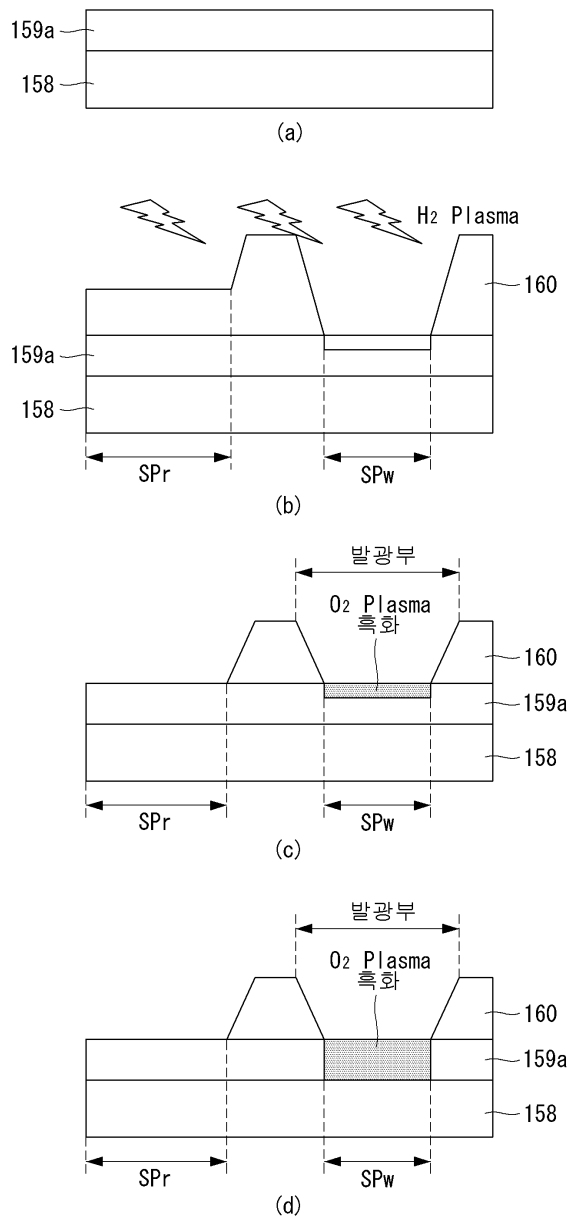
도면9



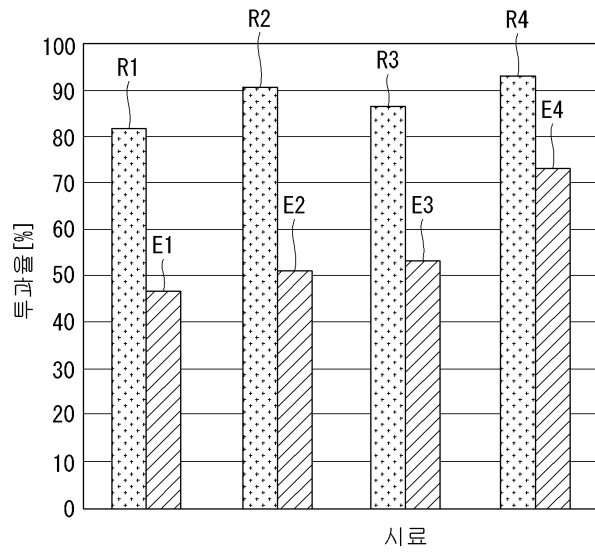
도면10



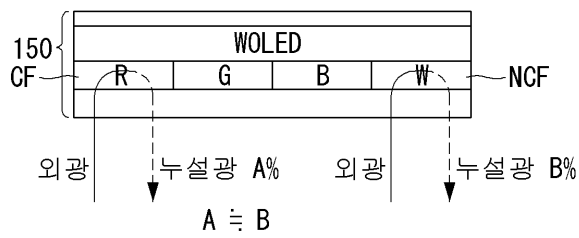
도면11



도면12



도면13



本发明涉及包括红色，绿色，蓝色子像素和白色子像素的有机发光显示器。红色，晶体管绿色和蓝色子像素位于第一基板的表面上，并且包括滤色器和白色有机发光二极管。白色子像素包括位于第一基板和白色有机发光二极管表面上的晶体管。包括在白色子像素的白色有机发光二极管中的透明氧化物电极的透射率低于包括在红色中的透明氧化物电极和蓝色子像素的白色有机发光二极管的透射率和绿色的透射率。

