



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0054746
(43) 공개일자 2016년05월17일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(21) 출원번호 10-2014-0154119
(22) 출원일자 2014년11월07일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
심성빈
경상남도 양산시 연호2길 5 서창양조장
허준영
서울특별시 마포구 창전로 26 (신정동, 서강GS아파트) 106동 303호
(74) 대리인
오세일

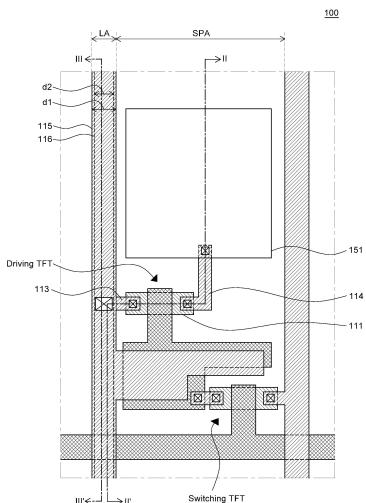
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요 약

유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 기판을 포함한다. 박막 트랜지스터는 기판 상에 배치되고, 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함한다. Vdd 전압 공급 배선은 박막 트랜지스터에 Vdd 전압을 공급한다. 추가 배선은 Vdd 전압 공급 배선에 중첩되도록 배치되고, Vdd 전압 공급 배선과 전기적으로 연결된다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서는 Vdd 전압 공급 배선에 중첩되도록 배치된 추가 배선이 전체 배선의 저항을 감소시키고 유기 발광 표시 패널의 개구율을 향상시켜, 유기 발광 표시 장치의 수명이 증가될 수 있다.

대 표 도 - 도1



명세서

청구범위

청구항 1

기판;

상기 기판 상에 배치되고, 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터;

상기 박막 트랜지스터에 Vdd 전압을 공급하는 Vdd 전압 공급 배선;

상기 Vdd 전압 공급 배선에 중첩되도록 배치되고, 상기 Vdd 전압 공급 배선과 전기적으로 연결된 추가 배선을 포함하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 Vdd 전압 공급 배선은 상기 소스 전극 및 상기 드레인 전극과 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 게이트 전극과 상기 반도체층 사이에 배치된 게이트 절연층을 더 포함하고,

상기 게이트 전극은 상기 반도체층의 상부에 배치된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 추가 배선은 상기 게이트 절연층의 상부에 배치된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 게이트 전극과 상기 반도체층 사이에 배치된 게이트 절연층을 더 포함하고,

상기 게이트 전극은 상기 반도체층의 하부에 배치된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 추가 배선은 상기 기판과 상기 게이트 절연층 사이에 배치된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 7

제3항 또는 제5항에 있어서,

상기 추가 배선은 상기 게이트 전극과 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 추가 배선은 상기 Vdd 전압 공급 배선과 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 박막 트랜지스터 및 상기 Vdd 전압 공급 배선의 상부를 평탄화하기 위한 오버 코팅층을 더 포함하고,
상기 추가 배선은 상기 오버 코팅층 상에 배치되는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 10

제1항에 있어서,

상기 추가 배선은 상기 Vdd 전압 공급 배선과 복수의 컨택홀(contact hole)을 통해 전기적으로 연결되는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 11

서로 전기적으로 연결된 스위칭 박막 트랜지스터와 구동 박막 트랜지스터, 및 상기 구동 박막 트랜지스터와 전기적으로 연결되고 애노드, 유기 발광층 및 캐소드가 순차적으로 적층된 유기 발광 소자가 배치된 서브 팩셀 영역; 및

상기 구동 박막 트랜지스터와 전기적으로 연결된 Vdd 전압 공급 배선, 및 상기 Vdd 전압 공급 배선의 상부 및 하부 중 적어도 하나에 배치되어 상기 Vdd 전압 공급 배선과 전기적으로 연결된 추가 배선이 배치된 배선 영역을 포함하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 박막 트랜지스터 상부를 평탄화하기 위한 오버 코팅층을 더 포함하고,

상기 추가 배선 및 상기 애노드는 상기 오버 코팅층 상에 배치되고, 서로 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 13

제12항에 있어서,

상기 캐소드와 전기적으로 연결되고 상기 오버 코팅층 상에 배치된 보조 전극을 더 포함하고,

상기 보조 전극은 상기 추가 배선 및 상기 애노드와 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 14

제11항에 있어서,

제1 오버 코팅층;

상기 제1 오버 코팅층 상의 보조 전극;

제2 오버 코팅층; 및

상기 제1 오버 코팅층 상에 배치되고, 상기 보조 전극과 동일한 물질로 이루어진 제1 추가 배선을 더 포함하고,

상기 애노드는 상기 제2 오버 코팅층 상에 배치된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 15

제14항에 있어서,

상기 제2 오버 코팅층 상에 배치되고, 상기 애노드와 동일한 물질로 이루어진 제2 추가 배선을 더 포함하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 16

제11항에 있어서,

상기 추가 배선은 상기 배선 영역 내에서 상기 Vdd 전압 공급 배선과 컨택홀에 의해 병렬로 연결되는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 17

제11항에 있어서,

상기 추가 배선은 상기 Vdd 전압 공급 배선의 상부 및 하부 중 적어도 하나에서 상기 Vdd 전압 공급 배선에 완전히 중첩되도록 배치되고,

상기 추가 배선의 너비는 상기 Vdd 전압 공급 배선의 너비보다 작거나 같은 것을 특징으로 하는, 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기 발광 표시 장치에 관한 것으로서, 보다 상세하게는 유기 발광 표시 패널의 개구율을 향상시킬 수 있는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002]

유기 발광 표시 장치(OLED)는 자체 발광형 표시 장치로서, 다수의 픽셀 영역을 포함하며, 하나의 픽셀(pixel) 영역은 적색(R), 녹색(G), 청색(B) 또는 백색(W)을 발광하는 서브 픽셀 영역을 포함한다. 각각의 서브 픽셀 영역에서는 광이 독립적으로 발광될 수 있다. 독립적인 서브 픽셀 영역에서의 발광을 위해 각각의 서브 픽셀 영역은 적어도 하나 이상의 박막 트랜지스터(Thin Film Transistor; TFT)를 포함한다.

[0003]

유기 발광 표시 장치는 독립적으로 발광하는 서브 픽셀 영역과 각각의 서브 픽셀 영역 사이에서 다양한 배선들이 배치되는 배선 영역을 포함한다. 배선 영역은 다양한 박막 트랜지스터에 다양한 목적을 갖는 전압을 인가하기 위한 배선들이 배치되는 영역으로, 서브 픽셀 영역과 달리 스스로 광을 발광하지 못하는 영역이다. 여기서, 배선 영역에 배치된 배선은 전압을 인가하기 위해 저항이 낮은 금속으로 이루어질 수 있으며, 이러한 배선은 외부의 광을 반사시킬 수도 있다. 이에 따라, 배선 영역은 뱅크층에 의해 덮일 수 있다.

[0004]

서브 픽셀 영역은 배선 영역에 의해 둘러싸이고, 배선 영역을 덮는 뱅크층에 의해 서브 픽셀 영역의 넓이와 유기 발광 표시 패널의 개구율이 결정될 수 있다. 배선 영역이 뱅크층에 의해 덮임에 따라, 배선 영역이 넓어지면 상대적으로 서브 픽셀 영역이 좁아진다. 배선 영역의 너비는 서브 픽셀 영역의 넓이와 유기 발광 표시 패널의 개구율에 영향을 미친다.

[0005]

또한, 유기 발광 표시 패널의 개구율은 유기 발광 표시 장치의 수명에 영향을 미친다. 구체적으로, 서브 픽셀 영역의 발광을 위해 유기 발광 표시 패널에서 흐르는 전류 밀도는 유기 발광 표시 패널의 개구율에 반비례한다. 또한, 전류 밀도는 유기 발광 표시 장치의 수명에 반비례하므로, 유기 발광 표시 장치의 수명은 유기 발광 표시 패널의 개구율에 비례한다. 즉, 유기 발광 표시 패널의 개구율이 높으면, 유기 발광 표시 장치의 수명도 길어진다.

[0006]

이에 따라, 배선 영역을 줄여 유기 발광 표시 패널의 개구율을 확보하는 것은 유기 발광 표시 장치의 수명을 위해 중요하다. 여기서, 배선은 금속으로 이루어질 수 있으며, 금속으로 이루어진 배선은 저항을 갖고 있다. 배선의 저항은 배선의 비저항과 배선의 길이에 비례하고, 배선의 단면적에 반비례한다. 따라서, 유기 발광 표시 패널의 개구율을 확보하기 위해 배선 영역이 감소되어야 하고, 배선 영역이 감소되기 위해서는 배선의 너비(또는 배선의 폭)도 감소되어야 한다.

[0007]

다만, 배선의 너비가 줄어들수록 배선의 단면적이 감소함에 따라, 배선의 저항이 증가한다. 따라서, 낮은 배선의 저항을 유지하기 위해 배선의 너비가 적정 수준으로 요구되고, 배선의 너비를 계속 줄여 유기 발광 표시 패널의 개구율을 확보하기 어려운 문제점이 존재한다.

[0008]

이에 따라, 배선의 저항을 감소시키면서 동시에 배선의 너비도 감소시켜, 유기 발광 표시 패널의 개구율을 향상

시킬 수 있는 유기 발광 표시 장치에 대한 필요성이 존재한다.

[관련기술문헌]

1. 유기전계발광표시장치 및 그의 제조방법 (특허출원번호 제10-2009-0072861호)
2. 유기전계발광표시장치 및 그 제조방법 (특허출원번호 제10-2012-0100222호)

발명의 내용

해결하려는 과제

- 본 발명의 발명자들은 상술한 바와 같이 유기 발광 표시 장치의 구동을 위해 필요한 전압을 인가하는데 필요한 배선이 배치된 영역으로 인해 유기 발광 표시 패널의 개구율과 수명이 감소되는 문제점을 해결하기 위해, 배선의 저항을 줄이고 개구율을 향상시킬 수 있는 유기 발광 표시 장치의 새로운 구조를 발명하였다.
- 이에, 본 발명이 해결하고자 하는 과제는 유기 발광 표시 패널의 작동에 요구되는 전압을 공급하는 배선을 추가로 병렬로 연결하여 배선의 저항을 감소시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.
- 또한, 본 발명이 해결하고자 하는 다른 과제는 배선의 폭을 감소시켜 유기 발광 표시 패널의 개구율을 향상시키고, 이에 따라 유기 발광 표시 장치의 수명을 향상시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.
- 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- 본 발명의 일 실시예에 따른 유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 기판을 포함한다. 박막 트랜지스터는 기판 상에 배치되고, 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함한다. Vdd 전압 공급 배선은 박막 트랜지스터에 Vdd 전압을 공급한다. 추가 배선은 Vdd 전압 공급 배선에 중첩되도록 배치되고, Vdd 전압 공급 배선과 전기적으로 연결된다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서는 Vdd 전압 공급 배선에 중첩되도록 배치된 추가 배선이 전체 배선의 저항을 감소시키고 유기 발광 표시 패널의 개구율을 향상시켜, 유기 발광 표시 장치의 수명이 증가될 수 있다.
- 본 발명의 다른 특징에 따르면, Vdd 전압 공급 배선은 소스 전극 및 드레인 전극과 동일한 물질로 이루어진 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 게이트 전극과 반도체층 사이에 배치된 게이트 절연층을 더 포함하고, 게이트 전극은 반도체층의 상부에 배치된 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 추가 배선은 게이트 절연층의 상부에 배치된 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 게이트 전극과 반도체층 사이에 배치된 게이트 절연층을 더 포함하고, 게이트 전극은 반도체층의 하부에 배치된 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 추가 배선은 기판과 게이트 절연층 사이에 배치된 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 추가 배선은 게이트 전극과 동일한 물질로 이루어진 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 추가 배선은 Vdd 전압 공급 배선과 동일한 물질로 이루어진 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 박막 트랜지스터 및 Vdd 전압 공급 배선의 상부를 평탄화하기 위한 오버 코팅층을 더 포함하고, 추가 배선은 오버 코팅층 상에 배치되는 것을 특징으로 한다.
- 본 발명의 또 다른 특징에 따르면, 추가 배선은 Vdd 전압 공급 배선과 복수의 컨택홀(contact hole)을 통해 전기적으로 연결되는 것을 특징으로 한다.
- 본 발명의 다른 실시예에 따른 유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 서브 화소 영역 및 배선 영역을 포함한다. 서브 화소 영역은 서로 전기적으로 연결된 스위칭 박막 트랜지스터와 구동 박막 트랜지스터, 및 구동 박막 트랜지스터와 전기적으로 연결되고 애노드, 유기 발광층 및 캐소드가 순차적으로 적층된 유기 발광 소자가 배치된다. 배선 영역은 구동 박막 트랜지스터와 전기적으로 연결된 Vdd 전압 공급 배선, 및 Vdd 전

암 공급 배선의 상부 및 하부 중 적어도 하나에 배치되어 Vdd 전압 공급 배선과 전기적으로 연결된 추가 배선이 배치된다. 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에서는 추가 배선을 통해 배선의 저항이 감소되어 배선 영역도 감소될 수 있고, 이에 따라 유기 발광 표시 패널의 개구율이 향상될 수 있다.

- [0027] 본 발명의 다른 특징에 따르면, 박막 트랜지스터 상부를 평탄화하기 위한 오버 코팅층을 더 포함하고, 추가 배선 및 애노드는 오버 코팅층 상에 배치되고, 서로 동일한 물질로 이루어진 것을 특징으로 한다.
- [0028] 본 발명의 또 다른 특징에 따르면, 캐소드와 전기적으로 연결되고 오버 코팅층 상에 배치된 보조 전극을 더 포함하고, 보조 전극은 추가 배선 및 애노드와 동일한 물질로 이루어진 것을 특징으로 한다.
- [0029] 본 발명의 또 다른 특징에 따르면, 제1 오버 코팅층, 제1 오버 코팅층 상의 보조 전극, 제2 오버 코팅층, 및 제1 오버 코팅층 상에 배치되고, 보조 전극과 동일한 물질로 이루어진 제1 추가 배선을 더 포함하고, 애노드는 제2 오버 코팅층 상에 배치된 것을 특징으로 한다.
- [0030] 본 발명의 또 다른 특징에 따르면, 제2 오버 코팅층 상에 배치되고, 애노드와 동일한 물질로 이루어진 제2 추가 배선을 더 포함하는 것을 특징으로 한다.
- [0031] 본 발명의 또 다른 특징에 따르면, 추가 배선은 배선 영역 내에서 Vdd 전압 공급 배선과 컨택홀에 의해 병렬로 연결되는 것을 특징으로 한다.
- [0032] 본 발명의 또 다른 특징에 따르면, 추가 배선은 Vdd 전압 공급 배선의 상부 및 하부 중 적어도 하나에서 Vdd 전압 공급 배선에 완전히 중첩되도록 배치되고, 추가 배선의 너비는 Vdd 전압 공급 배선의 너비보다 작거나 같은 것을 특징으로 한다.
- [0033] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0034] 본 발명은 유기 발광 표시 장치를 구동하기 위해 필요한 전압을 공급하는 배선을 병렬로 배치하여 배선의 저항을 감소시킬 수 있는 유기 발광 표시 장치를 제작할 수 있다.
- [0035] 또한, 본 발명은 배선의 저항을 감소시킴에 따라 배선이 배치된 영역을 감소시킬 수 있고, 이에 따라 유기 발광 표시 패널의 개구율 및 수명을 향상시킬 수 있는 유기 발광 표시 장치를 제작할 수 있다.
- [0036] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0037] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서 서브 픽셀 영역과 배선 영역을 설명하기 위한 개략적인 평면도이다.
도 2는 본 발명의 일 실시예에 따라 도 1에서 II-II' 을 따라 자른 개략적인 단면도이다.
도 3은 본 발명의 일 실시예에 따라 도 1에서 III-III' 을 따라 절단한 개략적인 단면도이다.
도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다.
도 5는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다.
도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다.
도 7은 본 발명의 또 다른 실시예에 따라 도 1에서 III-III' 을 따라 절단한 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0038] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0039] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0040] 구성요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0041] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0042] 소자 또는 층이 다른 소자 또는 층 위 (on)로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.
- [0043] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이를 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0044] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0045] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0046] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 당업자가 충분히 이해할 수 있듯이 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0047] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0048] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서 서브 픽셀 영역과 배선 영역을 설명하기 위한 개략적인 평면도이다. 도 1을 참조하면, 유기 발광 표시 장치(100)는 서브 픽셀 영역(SPA) 및 배선 영역(LA)을 포함한다.
- [0049] 서브 픽셀 영역(SPA)은 유기 발광 표시 패널의 기본 발광 단위이다. 배선 영역(LA)은 서브 픽셀 영역(SPA)과 인접하는 다른 서브 픽셀 영역 사이에 배치된다. 이에 따라, 서브 픽셀 영역(SPA)은 배선 영역(LA)에 의해 둘러쌓일 수 있다.
- [0050] 도 1을 참조하면, 서브 픽셀 영역(SPA)에는 구동 박막 트랜지스터(Driving Thin Film Transistor; Driving TFT), 스위칭 박막 트랜지스터(Switching Thin Film Transistor; Switching TFT) 및 유기 발광 소자(미도시)가 포함된다.
- [0051] 스위칭 박막 트랜지스터(Switching TFT)는 서브 픽셀 영역(SPA)에서 유기 발광 소자를 발광시킬지에 대한 구동 신호를 구동 박막 트랜지스터(Driving TFT)에 공급한다. 즉, 스위칭 박막 트랜지스터(Switching TFT)가 켜지면 구동 박막 트랜지스터(Driving TFT)에 구동 신호를 공급하여 구동 박막 트랜지스터(Driving TFT)가 유기 발광 소자를 발광시킨다.
- [0052] 구동 박막 트랜지스터(Driving TFT)는 유기 발광 소자가 발광할 수 있도록 유기 발광 소자에 전하를 공급한다. 특히, 구동 박막 트랜지스터(Driving TFT)는 유기 발광 소자의 애노드(151)와 전기적으로 연결되어 유기 발광 소자의 발광에 필요한 전류를 제공한다. 구동 박막 트랜지스터(Driving TFT)와 유기 발광 소자의 관계에 대해서는 도 2를 참조하여 자세히 후술한다.
- [0053] 도 1을 참조하면, 서브 픽셀 영역(SPA)의 일 측부에 배선 영역(LA)이 배치된다. 즉, 배선 영역(LA)은 서브 픽셀 영역의 사이에 배치된다. 배선 영역(LA)에는 Vdd 전압 공급 배선(115) 및 추가 배선(116)이 배치된다. 여기서, 배선 영역은 서브 픽셀 영역(SPA)의 상부, 하부 및 양 측부에 배치될 수 있으나, Vdd 전압 공급 배선(115) 및 추가 배선(116)을 포함하는 배선 영역(LA)을 중심으로 설명한다.
- [0054] Vdd 전압 공급 배선(115)은 배선 영역(LA)에 배치되고, 구동 박막 트랜지스터(Driving TFT)와 전기적으로 연결

된다. 이에 따라, Vdd 전압 공급 배선(115)은 구동 박막 트랜지스터(Driving TFT)가 작동할 수 있는 전압을 공급한다.

[0055] 추가 배선(116)은 배선 영역(LA)에서 Vdd 전압 공급 배선(115)의 하부에 배치된다. 구체적으로, 추가 배선(116)은 Vdd 전압 공급 배선(115)의 하부에서 Vdd 전압 공급 배선(115)에 완전히 중첩되도록 배치된다. 또한, 추가 배선(116)은 Vdd 전압 공급 배선(115)과 전기적으로 연결된다. 구체적으로, 추가 배선(116)은 Vdd 전압 공급 배선(115)과 컨택홀(contact hole)을 통해 전기적으로 연결될 수 있다. 여기서, 추가 배선(116)의 너비(d2)는 Vdd 전압 공급 배선(115)의 너비보다 작거나 같을 수 있다.

[0056] Vdd 전압 공급 배선(115)과 추가 배선(116) 사이의 배치 및 관계에 대해서는 도 2 및 도 3을 참조하여 자세히 후술한다.

[0057] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)에서는 배선 영역(LA)의 너비(d1)가 감소되어 서브 픽셀 영역(SPA)의 넓이가 넓어질 수 있다. 구체적으로, 배선 영역(LA)에서 추가 배선(116)이 Vdd 전압 공급 배선(115)의 하부에 완전히 중첩되어 컨택홀에 의해 전기적으로 연결된다. 이에 따라, Vdd 전압 공급 배선(115)과 추가 배선(116)이 병렬로 연결되어 배선 영역(LA) 내의 전체 배선의 저항이 감소될 수 있다. 배선 영역(LA) 내의 전체 배선의 저항이 감소됨에 따라, Vdd 전압 공급 배선(115)의 너비(d1)와 추가 배선(116)의 너비(d2)를 모두 줄일 수 있다. 따라서, 배선 영역(LA)의 너비(d1)가 감소되어 서브 픽셀 영역(SPA)의 넓이가 넓어진다.

[0058] 이하에서는 서브 픽셀 영역(SPA) 및 배선 영역(LA) 각각에 형성된 엘리먼트들에 대한 보다 상세한 설명을 위해 도 2를 참조한다.

[0059] 도 2는 본 발명의 일 실시예에 따라 도 1에서 II-II'을 따라 자른 개략적인 단면도이다.

[0060] 도 2를 참조하면, 서브 픽셀 영역(SPA)에는 기판(105) 상에 구동 박막 트랜지스터(110), 게이트 절연층(120), 충간 절연층(130), 오버 코팅층(140) 및 유기 발광 소자(150)가 배치된다.

[0061] 구동 박막 트랜지스터(110)는 반도체층(111), 게이트 전극(112), 소스 전극(113) 및 드레인 전극(114)을 포함하며, 드레인 전극(114)은 애노드(151)와 전기적으로 연결된다. 구체적으로, 서브 픽셀 영역(SPA) 내의 기판(105) 상에 반도체층(111)이 배치되고, 반도체층(111) 및 기판(105) 상에 게이트 전극(112)과 반도체층(111)을 절연시키기 위한 게이트 절연층(120)이 배치되고, 게이트 절연층(120) 상에 게이트 전극(112)이 형성되고, 반도체층(111) 및 게이트 절연층(120) 상에 소스 전극(113) 및 드레인 전극(114)이 형성된다. 소스 전극(113) 및 드레인 전극(114)은 반도체층(111)과 접하는 방식으로 반도체층(111)과 전기적으로 연결되고, 게이트 절연층(120)의 일부 영역 상에 형성된다. 도 2와 같이 게이트 전극(112)이 반도체층(111)의 상부에 배치되는 박막 트랜지스터를 탑 게이트(top gate)형 박막 트랜지스터라 한다.

[0062] 구동 박막 트랜지스터(110)에서 게이트 전극(112), 소스 전극(113) 및 드레인 전극(114)은 도전성 물질을 포함한다. 구체적으로, 게이트 전극(112), 소스 전극(113) 및 드레인 전극(114)은 금속을 포함하는 물질 또는 금속화합물로 이루어질 수 있다. 예를 들어, 게이트 전극(112), 소스 전극(113) 및 드레인 전극(114)은 몰리브덴-티타늄(MoTi) 및 구리(Cu) 중 적어도 하나를 포함하는 물질로 구성될 수 있다. 또한, 게이트 전극(112)은 소스 전극(113) 및 드레인 전극(114)과 동일한 물질로 구성될 수도 있다.

[0063] 게이트 절연층(120)은 서브 픽셀 영역(SPA) 내의 기판(105) 상과 구동 박막 트랜지스터(110)의 반도체층(111)과 게이트 전극(112) 사이에 배치된다. 게이트 절연층(120)은 반도체층(111)과 게이트 전극(112)이 서로 통전되지 않도록 한다. 이에 따라, 게이트 절연층(120)은 실리콘 나이트라이드(SiNx), 실리콘 옥사이드(SiOx)와 같은 절연 물질로 구성될 수 있다.

[0064] 충간 절연층(130)은 서브 픽셀 영역(SPA)에서 게이트 절연층(120) 및 게이트 전극(112) 상에 배치되어, 게이트 전극(112), 소스 전극(113) 및 드레인 전극(114) 각각을 서로 전기적으로 절연시킨다.

[0065] 유기 발광 소자(150)는 구동 박막 트랜지스터(110)의 상부를 평탄화하는 오버 코팅층(140) 상에 배치된다. 유기 발광 소자(150)는 애노드(151), 유기 발광층(152) 및 캐소드(153)를 포함한다. 여기서, 유기 발광층(152)은 백색을 발광하는 유기 발광층일 수 있다.

[0066] 유기 발광 소자(150)는 애노드(151)를 통해 구동 박막 트랜지스터와 전기적으로 연결될 수 있다. 도 2에서 애노드(151)는 드레인 전극(114)과 전기적으로 연결되는 것으로 도시되었으나, 소스 전극(113)과 전기적으로 연결될 수도 있다. 애노드(151)는 유기 발광층(152)에 정공(hole)을 공급하기 위해 일 함수가 높은 도전성 물질로 이루어진다. 예를 들어, 애노드(151)는 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 인듐 주석 아연 산화물

(ITZO), 아연 산화물(Zinc Oxide), 주석 산화물(Tin Oxide), 및 이들의 조합을 포함하는 투명 도전성 산화물(TCO)로 형성될 수도 있으나, 이에 제한되지는 않는다.

[0067] 캐소드(153)는 유기 발광층(152)에 전자(electron)를 공급하기 위해 일함수가 낮은 도전성 물질로 이루어진다. 예를 들어, 캐소드(153)는 은(Ag), 티타늄(Ti), 알루미늄(Al), 몰리브덴(Mo), 또는 은(Ag)과 마그네슘(Mg)의 합금으로 형성될 수도 있고, 카본 나노튜브(CNT) 및/또는 그래핀 기반 조성 물질로 형성될 수도 있으나, 이에 제한되지 않는다. 캐소드(153)는 스텝 커버리지(step coverage)가 낮은 물질로 이루어질 수 있다.

[0068] 도 2를 참조하면, 배선 영역(LA)에는 기판(105) 상에 게이트 절연층(120), 추가 배선(116), 충간 절연층(130), Vdd 전압 공급 배선(115) 및 오버 코팅층(140)이 배치된다.

[0069] Vdd 전압 공급 배선(115)은 배선 영역(LA)에서 추가 배선(116) 상에 배치된다. 구체적으로, 배선 영역(LA) 내의 기판(105) 상에 게이트 절연층(120)이 배치되고, 게이트 절연층(120) 상에 추가 배선(116)이 배치되며, 추가 배선(116) 상에 Vdd 전압 공급 배선(115)이 배치된다. 또한, Vdd 전압 공급 배선(115)은 구동 박막 트랜지스터(110)의 소스 전극(113)과 연결될 수 있다.

[0070] Vdd 전압 공급 배선(115)은 서브 팩셀 영역(SPA)의 구동 박막 트랜지스터(110)에 Vdd 전압을 공급한다. 이에 따라, Vdd 전압 공급 배선(115)은 도전성 물질로 구성될 수 있다. 구체적으로, Vdd 전압 공급 배선(115)은 금속을 포함하는 물질 또는 금속 화합물로 이루어질 수 있다. 예를 들어, Vdd 전압 공급 배선(115)은 몰리브덴-티타늄(MoTi) 및 구리(Cu) 중 적어도 하나를 포함하는 물질로 구성될 수 있다. 도 2를 참조하면, Vdd 전압 공급 배선(115)은 구동 박막 트랜지스터(110)로 연장되어 소스 전극(113)을 구성하고 있으므로, Vdd 전압 공급 배선(115)은 소스 전극(113) 및 드레인 전극(114)과 동일한 물질로 구성될 수도 있다.

[0071] 추가 배선(116)은 배선 영역(LA)에서 게이트 절연층(120) 상에 배치된다. 구체적으로, 배선 영역(LA) 내의 기판(105) 상에 게이트 절연층(120)이 배치되고, 게이트 절연층(120) 상에 추가 배선(116)이 배치된다. 특히, 추가 배선(116)은 Vdd 전압 공급 배선(115)의 하부에 완전히 중첩되도록 배치될 수 있다.

[0072] 또한, 추가 배선(116) 상면의 일부는 Vdd 전압 공급 배선(115) 하면의 일부와 직접 접하도록 배치될 수 있다. 즉, 추가 배선(116)은 Vdd 전압 공급 배선(115)과 컨택홀을 통해 전기적으로 연결될 수 있다. 여기서, 추가 배선(116) 상의 일부에 충간 절연층(130)이 배치되어, 추가 배선(116)의 일부는 게이트 절연층(120) 및 충간 절연층(130) 사이에 배치될 수 있다.

[0073] 추가 배선(116)은 배선 영역(LA)에 배치된 전기를 통하는 선으로, 도전성 물질로 구성될 수 있다. 구체적으로, 추가 배선(116)은 금속을 포함하는 물질 또는 금속 화합물로 이루어질 수 있다. 예를 들어, 추가 배선(116)은 몰리브덴-티타늄(MoTi) 및 구리(Cu) 중 적어도 하나를 포함하는 물질로 구성될 수 있다. 즉, 추가 배선(116)은 저항이 낮은 금속으로 이루어질 수 있다.

[0074] 추가 배선(116)은 구동 박막 트랜지스터(110)의 게이트 전극(112)과 동일한 물질로 구성될 수 있다. 또한, 추가 배선(116)은 Vdd 전압 공급 배선(115)과 동일한 물질로 이루어질 수도 있다. 도 2와 같이 Vdd 전압 공급 배선(115)이 소스 전극(113)과 동일한 물질로 연결된 경우, 추가 배선(116)은 소스 전극(113), 드레인 전극(114) 및 Vdd 전압 공급 배선(115)과 모두 동일한 물질로 구성될 수 있다. 나아가, 게이트 전극(112)이 소스 전극(113) 및 드레인 전극(114)과 동일한 물질로 구성되는 경우, 게이트 전극(112), 소스 전극(113), 드레인 전극(114), Vdd 전압 공급 배선(115) 및 추가 배선(116)이 모두 동일한 물질로 구성될 수도 있다.

[0075] 이에 따라, Vdd 전압 공급 배선(115)과 추가 배선(116) 모두 도전성 물질로 이루어지고, 추가 배선(116)은 Vdd 전압 공급 배선(115)과 전기적으로 병렬로 연결되므로, Vdd 전압 공급 배선(115)과 추가 배선(116)의 전체 저항은 Vdd 전압 공급 배선(115) 및 추가 배선(116) 각각의 저항보다 작아질 수 있다.

[0076] 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)에서는 추가 배선(116)이 Vdd 전압 공급 배선(115)의 하부에 접촉하도록 배치되어 배선 영역(LA) 내의 전체 배선의 저항이 감소된다. 구체적으로, 구동 박막 트랜지스터(110)에 Vdd 전압을 공급하는 Vdd 전압 공급 배선(115)이 소스 전극(113)과 연결되고, 추가 배선(116)이 Vdd 전압 공급 배선(115)의 컨택홀을 통해 전기적으로 연결된다. 이에 따라, Vdd 전압 공급 배선(115)의 저항과 추가 배선(116)의 저항은 전기적으로 병렬 연결되고, 배선 영역(LA) 내 배치된 전체 배선의 저항은 감소될 수 있다. 이에 따라, Vdd 전압 공급 배선(115)과 추가 배선(116)의 너비를 줄이더라도, 배선 영역(LA) 내에 배치된 전체 배선의 저항은 Vdd 전압 공급 배선(115)만 존재하는 경우 배선 영역 내에 배치된 전체 배선의 저항보다 작거나 동일할 수 있다. 즉, 배선 영역(LA) 내에 배치된 전체 배선의 저항을 일정하게 유지하면, 배선 영역(LA) 내에 배치된 배선들의 너비는 감소될 수 있다. 배선 영역(LA) 내의 배선들의 너비가 감소되면, 배선 영역(LA)의

너비가 감소되고 상대적으로 서브 퍽셀 영역(SPA)의 면적이 증가한다. 이에 따라, 유기 발광 표시 패널의 개구율이 증가되고 유기 발광 표시 장치의 수명도 증가될 수 있다.

[0077] 도 3은 본 발명의 일 실시예에 따라 도 1에서 III-III'을 따라 절단한 개략적인 단면도이다. 도 3의 단면도는 배선 영역(LA)만을 절단한 단면도로서, 도 2의 단면도와 비교하여 단면을 결정하는 선이 상이할 뿐, 다른 구성은 실질적으로 동일하므로, 중복 설명은 생략한다. 도 3에서는 설명의 편의를 위해 배선 영역(LA)의 오버 코팅층(140), 유기 발광층(152) 및 캐소드(153)를 생략하였다.

[0078] 도 3을 참조하면, 배선 영역(LA)에는 기판(105) 상에 게이트 절연층(120), 추가 배선(116), 충간 절연층(130) 및 Vdd 전압 공급 배선(115)이 배치된다.

[0079] 도 3과 같이 서브 퍽셀 영역(SPA)의 구동 박막 트랜지스터가 탑 게이트형 박막 트랜지스터인 경우, 게이트 절연층(120)이 추가 배선(116)의 하부에 배치되고, 충간 절연막(130)이 추가 배선(116)의 상부에 더 배치된다.

[0080] 추가 배선(116)은 Vdd 전압 공급 배선(115)의 하부에 중첩되도록 배치되고, 컨택홀에 의해 Vdd 전압 공급 배선(115)과 전기적으로 병렬 연결된다. 여기서, 추가 배선(116)과 Vdd 전압 공급 배선(115) 사이에 충간 절연층(130)이 배치될 수 있다. 즉, 추가 배선(116)은 컨택홀을 제외한 나머지 영역에서 충간 절연층(130)에 의해 Vdd 전압 공급 배선(115)과 전기적으로 절연될 수 있다. 도 3에서는 컨택홀이 하나만 도시되었으나, 추가 배선(116)과 Vdd 전압 공급 배선(115)의 안정적인 연결을 위해 복수의 컨택홀이 존재할 수 있다. 복수의 컨택홀이 존재하는 경우에 대해서는 도 7을 참조하여 자세히 후술한다.

[0081] 도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다. 도 4의 유기 발광 표시 장치(400)는 도 2의 유기 발광 표시 장치(100)와 비교하여 구동 박막 트랜지스터(410)의 구성 및 배치만 변경되었을 뿐, 다른 구성은 실질적으로 동일하므로, 중복 설명은 생략한다.

[0082] 도 4를 참조하면, 서브 퍽셀 영역(SPA)에는 기판(405) 상에 구동 박막 트랜지스터(410), 게이트 절연층(420), 오버 코팅층(440) 및 유기 발광 소자(450)가 배치된다.

[0083] 구동 박막 트랜지스터(410)는 게이트 전극(412), 반도체층(411), 소스 전극(413) 및 드레인 전극(414)을 포함하며, 드레인 전극(414)은 애노드(451)와 전기적으로 연결된다. 구체적으로, 기판(405) 상에 게이트 전극(412)이 형성되고, 게이트 전극(412) 및 기판(405) 상에 게이트 전극(412)과 반도체층(411)을 절연시키기 위한 게이트 절연층(420)이 형성되고, 게이트 절연층(420) 상에 반도체층(411)이 형성되고, 반도체층(411) 상에 에치 스타퍼(etch stopper)가 형성되고, 반도체층(411) 및 에치 스타퍼 상에 소스 전극(413) 및 드레인 전극(414)이 형성된다. 소스 전극(413) 및 드레인 전극(414)은 반도체층(411)과 접하는 방식으로 반도체층(411)과 전기적으로 연결되고, 에치 스타퍼의 일부 영역 상에 형성된다. 도 4와 같이 게이트 전극(412)이 반도체층(411)의 하부에 배치되는 박막 트랜지스터를 바텀 게이트(bottom gate)형 박막 트랜지스터라 한다.

[0084] 도 4를 참조하면, 배선 영역(LA)에는 기판(405) 상에 게이트 절연층(420), 추가 배선(416), Vdd 전압 공급 배선(415) 및 오버 코팅층(440)이 배치된다. 구동 박막 트랜지스터(410)가 바텀 게이트형 박막 트랜지스터이므로, 배선 영역(LA)의 기판(405) 상에도 충간 절연층이 존재하지 않는다.

[0085] 추가 배선(416)은 배선 영역(LA)의 기판(405) 상에 바로 배치된다. 구체적으로, 추가 배선(416)이 배선 영역(LA)의 기판(405) 상에 배치되고, 기판(405)과 추가 배선(416)의 일부 상에 게이트 절연층(420)이 배치되고, 추가 배선(416)과 게이트 절연층(420) 상에 Vdd 전압 공급 배선(415)이 배치된다.

[0086] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(400)에서는 서브 퍽셀 영역(SPA)의 구동 박막 트랜지스터(410)가 바텀 게이트형 박막 트랜지스터이므로, 충간 절연층이 배치되지 않아 유기 발광 표시 장치(400)를 제조하는 공정이 단순해질 수 있다. 구체적으로, 기판(405) 상에 게이트 전극(412)과 추가 배선(416)을 한번에 적층시키고, 기판(405), 게이트 전극(412) 및 추가 배선(416) 상에 게이트 절연층(420)을 배치한다. 이에 따라, 게이트 전극(412)과 반도체층(411)을 절연시키기 위한 절연층으로 게이트 절연층(420) 하나만이 배치되고, 소스 전극(413), 드레인 전극(414) 및 Vdd 전압 공급 배선(415)이 반도체층(411) 및 게이트 절연층(420) 상에 한번에 배치될 수 있으므로, 유기 발광 표시 장치(400)를 제조하는 공정이 단순해질 수 있다.

[0087] 도 5는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다. 도 5의 유기 발광 표시 장치(500)는 도 2의 유기 발광 표시 장치(100)와 비교하여 추가 배선(561)의 위치 및 보조 전극(563), 격벽(570) 및 연결 전극(580)이 추가된 구성이 상이할 뿐, 다른 구성은 실질적으로 동일하므로, 중복 설명은 생략한다. 도 5에서는 탑 게이트형 구동 박막 트랜지스터를 기준으로 설명되지만, 탑 게이트형과 바텀 게

이트형 박막 트랜지스터는 게이트 전극과 반도체층 사이의 배재관계와 게이트 전극과 반도체층 사이의 배치관계로 인한 충간 절연층의 존재 유무의 차이만 있을 뿐, 실질적으로 동일한 기능을 수행할 수 있다.

[0088] 도 5를 참조하면, 유기 발광 표시 장치(500)에는 서브 픽셀 영역(SPA), 배선 영역(LA) 및 비발광 영역(PA)이 포함될 수 있다.

[0089] 먼저, 서브 픽셀 영역(SPA)에는 기판(505) 상에 구동 박막 트랜지스터(510), 게이트 절연층(520), 충간 절연층(530), 구동 박막 트랜지스터(510)의 상부를 평탄화하기 위한 오버 코팅층(540)이 배치되고, 오버 코팅층(540) 상에 유기 발광 소자(550), 추가 배선(561), 보조 전극(563), 격벽(570) 및 연결 전극(580)이 배치된다.

[0090] 배선 영역(LA)에서 Vdd 전압 공급 배선(515)의 상부를 평탄화하기 위해 오버 코팅층(540)이 배치된다. 추가 배선(561)은 배선 영역(LA) 내에서 오버 코팅층(540)의 상부에 배치된다. 구체적으로, 배선 영역(LA)에서 충간 절연층(530) 상에 Vdd 전압 공급 배선(515)이 배치되고, Vdd 전압 공급 배선(515) 상에는 오버 코팅층(540)이 배치되며, 오버 코팅층(540) 상에는 추가 배선(561)이 배치된다. 여기서, 추가 배선(561)은 컨택홀을 통해 Vdd 전압 공급 배선(515)과 전기적으로 병렬 연결된다.

[0091] 추가 배선(561)이 배선 영역(LA)에서 오버 코팅층(540) 상에 배치됨에 따라, 추가 배선(561)은 서브 픽셀 영역(SPA)의 애노드(551)와 동일한 물질로 이루어질 수 있다. 즉, 추가 배선(561)은 애노드(551)와 함께 하나의 공정 단계에서 오버 코팅층(540) 상에 배치될 수 있다. 이에 따라, 추가 배선(561)은 오버 코팅층(540) 상에서 애노드(551)와 동일한 층에 동일한 두께로 배치될 수 있다.

[0092] 비발광 영역(PA)에는 오버 코팅층(540) 상에 보조 전극(563) 및 격벽(570)이 배치된다. 구체적으로, 비발광 영역(PA) 내의 오버 코팅층(540) 상에는 보조 전극(563)이 배치되고, 보조 전극(563) 상에는 격벽(570)이 배치된다.

[0093] 보조 전극(563)은 비발광 영역(PA)의 오버 코팅층(540) 상에 배치됨에 따라, 보조 전극(563)은 서브 픽셀 영역(SPA)의 애노드(551) 및 배선 영역(LA)의 추가 배선(561)과 동일한 물질로 이루어질 수 있다. 즉, 보조 전극(563)은 애노드(551) 및 추가 배선(561)과 함께 하나의 공정 단계에서 오버 코팅층(540) 상에 배치될 수 있다. 이에 따라, 보조 전극(563)은 오버 코팅층(540) 상에서 애노드(551) 및 추가 배선(561)과 동일한 층에 동일한 두께로 배치될 수 있다.

[0094] 격벽(570)은 비발광 영역(PA)에서 역테이퍼 형상으로 보조 전극(563) 상에 배치된다. 격벽(570)은 유기 발광층(552)을 인접 서브 픽셀의 유기 발광층과 분리시켜 유기 발광 소자(550)가 비발광 영역(PA)에서 보조 전극(563)에 의해 발광하는 것을 방지한다.

[0095] 연결 전극(580)은 서브 픽셀 영역(SPA), 배선 영역(LA) 및 비발광 영역(PA)에서 캐소드(553)와 보조 전극(563)을 연결시키기 위해 배치된다. 즉, 연결 전극(580)은 캐소드(553)와 보조 전극(563)을 연결시키기 위해, 역테이퍼 형상의 격벽(570)을 따라 격벽(570)의 하부까지 배치되어야 한다. 이에 따라, 연결 전극(580)은 스텝 커버리지가 우수한 물질로 이루어져 격벽(570)의 하부에서 캐소드(553)와 보조 전극(563)을 연결시킬 수 있다. 또한, 연결 전극(580)은 캐소드(553)의 저항을 감소시킬 수 있도록 전기적 저항이 작고 전도성이 큰 물질로 이루어진다. 예를 들어, 연결 전극(580)은 인듐 아연 산화물(IZO), 인듐 주석 산화물(ITO), 인듐 주석 아연 산화물(ITZO), 아연 산화물(Zinc Oxide), 주석 산화물(Tin Oxide), 및 이들의 조합을 포함하는 투명 도전성 산화물 금속 물질로 형성될 수도 있으나, 이에 제한되지 않는다.

[0096] 도 5에서는 캐소드(553) 상에 연결 전극(580)이 배치되는 것으로 도시되었으나, 캐소드(553)가 스텝 커버리지가 우수한 물질로 형성된다면, 별도의 연결 전극(580) 없이 캐소드(553)가 보조 전극(563)과 직접 접하도록 배치될 수도 있다. 이와 같이, 캐소드(553)가 보조 전극(563)과 직접 연결되는 경우, 캐소드(553)는 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 인듐 주석 아연 산화물(ITZO), 아연 산화물(Zinc Oxide), 주석 산화물(Tin Oxide), 및 이들의 조합을 포함하는 투명 도전성 산화물(TCO)로 형성될 수도 있으나, 이에 제한되지는 않는다.

[0097] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(500)에서는 추가 배선(561)이 애노드(551) 및 보조 전극(563)과 같이 오버 코팅층(540) 상에 배치되어, 배선 영역(LA) 내의 전체 배선의 저항을 감소시킨다. 구체적으로, 추가 배선(561)은 배선 영역(LA) 내에서 Vdd 전압 공급 배선(515)과 컨택홀을 통해 전기적으로 병렬 연결된다. 여기서, 추가 배선(561)은 Vdd 전압 공급 배선(515)의 상부에 배치된다. 이에 따라, 배선 영역(LA) 내의 전체 배선의 저항은 감소될 수 있다. 또한, 배선 영역(LA) 내의 전체 배선의 저항을 유지하면서 Vdd 전압 공급 배선(515) 및 추가 배선(561)의 너비를 감소시킬 수도 있다. 배선 영역(LA)의 너비가 감소되면 서브 픽셀 영역

(SPA)이 넓어질 수 있으므로, 유기 발광 표시 패널의 개구율도 상승할 수 있다.

[0098] 또한, 유기 발광 표시 장치(500)에서는 추가 배선(561)이 애노드(551) 및 보조 전극(563)과 함께 오버 코팅층(540) 상에 동시에 배치되어, 배선 영역(LA) 내의 전체 배선의 저항을 감소시킬 수 있는 추가 배선(561)을 배치하는 공정이 단순해질 수 있다. 구체적으로, 추가 배선(561)이 오버 코팅층(540) 상에서 애노드(551) 및 보조 전극(563)과 동일한 물질로 동일한 층에 동시에 배치될 수 있다. 이에 따라, 한 번의 공정 단계에서 애노드(551), 추가 배선(561) 및 보조 전극(563)이 동시에 형성되어 공정 비용 및 공정 시간이 절감되는 효과를 얻을 수 있다.

[0099] 도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다. 도 6의 유기 발광 표시 장치(600)는 도 5의 유기 발광 표시 장치(500)와 비교하여 제1 오버 코팅층(641), 제1 추가 배선(662), 제1 보조 전극(664), 제2 오버 코팅층(643), 제2 추가 배선(661) 및 제2 보조 전극(663)의 구성이 추가되거나 배치가 변경되었을 뿐, 다른 구성은 실질적으로 동일하므로, 중복 설명은 생략한다.

[0100] 도 6을 참조하면, 구동 박막 트랜지스터(510)의 상부를 평탄화하기 위해 제1 오버 코팅층(641)이 배치된다. 제1 오버 코팅층(641) 상에 제1 추가 배선(662) 및 제1 보조 전극(664)가 배치되고, 제1 추가 배선(662) 및 제1 보조 전극(664)의 상부를 평탄화하기 위해 제2 오버 코팅층(643)이 배치된다.

[0101] 제1 보조 전극(664)은 캐소드(553)의 저항을 감소시키기 위해 제1 오버 코팅층(641) 상에 배치된다. 여기서, 전극의 저항은 비저항 및 길이에 비례하고, 단면적에 반비례한다. 구체적으로, 제1 보조 전극(664)은 제2 보조 전극(663)과 함께 캐소드(553)의 저항을 감소시키기 위해 배치되므로, 제1 보조 전극(664)의 형상과 비저항은 캐소드(553)의 저항을 감소시키는 중요한 요인이다.

[0102] 제1 보조 전극(664)은 서브 픽셀 영역(SPA)과 비발광 영역(PA)에 걸쳐 넓게 배치될 수 있다. 구체적으로, 제1 보조 전극(664)은 서브 픽셀 영역(SPA) 및 비발광 영역(PA)의 제1 오버 코팅층(641) 상에서 애노드(551)와 접촉하지 않고 제2 보조 전극(663)과 접촉하도록 최대한 넓게 배치될 수 있다. 또한, 제1 보조 전극(664)은 제1 오버 코팅층(641)과 접하는 면으로부터의 두껍게 형성될 수 있다.

[0103] 또한, 제1 보조 전극(664)은 비저항이 낮은 물질로 이루어질 수 있다. 즉, 제1 보조 전극(664)은 전기적 저항이 작은 전도성 물질로 이루어질 수 있다. 예를 들어, 제1 보조 전극(664)은 도전성 물질로, 몰리브덴(Mo), 몰리브덴 합금, 티타늄(Ti), 티타늄 합금, 구리(Cu) 또는 구리 합금으로 이루어질 수 있다.

[0104] 도 6을 참조하면, 배선 영역(LA)에서 제1 오버 코팅층(641) 상에 제1 추가 배선(662)이 배치된다. 제1 추가 배선(662)은 Vdd 전압 공급 배선(515) 상부에서 컨택홀을 통해 Vdd 전압 공급 배선(515)과 전기적으로 병렬 연결된다. 또한, 제1 추가 배선(662)은 제1 오버 코팅층(641) 상에서 제1 보조 전극(664)과 동일한 물질로 이루어질 수 있다. 즉, 제1 추가 배선(662)은 하나의 공정 단계를 통해 제1 오버 코팅층(641) 상에서 제1 보조 전극(664)과 동일한 층에 동일한 물질로 동일한 두께를 갖도록 동시에 배치될 수 있다.

[0105] 제1 추가 배선(662)은 제2 추가 배선(661)보다 두껍게 형성될 수 있다. 제1 보조 전극(664)은 캐소드(553)의 저항을 감소시키기 위해 두껍게 형성될 수 있으므로, 제1 보조 전극(664)과 동시에 동일한 두께로 형성되는 제1 추가 배선(662)도 제2 추가 배선(661)보다 두껍게 형성될 수 있다. 이에 따라, 배선 영역(LA)에서 제1 추가 배선(662)과 병렬 연결되는 배선들의 전체 저항은 크게 감소될 수 있다.

[0106] 배선 영역(LA)에서 제2 오버 코팅층(643) 상에 제2 추가 배선(661)이 배치된다. 제2 추가 배선(661)은 제1 추가 배선(662) 상부에서 컨택홀을 통해 제1 추가 배선(662)과 전기적으로 병렬 연결된다. 제2 추가 배선(661)은 제2 오버 코팅층(643) 상에서 애노드(551) 및 제2 보조 전극(663)과 동일한 물질로 이루어질 수 있다. 즉, 제2 추가 배선(661)은 하나의 공정 단계를 통해 제2 오버 코팅층(643) 상에서 애노드(551) 및 제2 보조 전극(663)과 동일한 층에 동일한 물질로 동일한 두께를 갖도록 동시에 배치될 수 있다.

[0107] 도 6과 같이 제1 추가 배선(662)과 제2 추가 배선(661)은 컨택홀에 의해 서로 전기적으로 병렬 연결될 수 있다. 도 6에서는 제2 추가 배선(661)이 Vdd 전압 공급 배선(515)과 직접 연결되지 않는 것처럼 도시되었으나, 제2 추가 배선(661)도 컨택홀을 통해 Vdd 전압 공급 배선(515)과 직접 병렬 연결될 수도 있다.

[0108] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(600)에서는 제1 오버 코팅층(641) 상에 제1 추가 배선(662)이 배치되고 제2 오버 코팅층(643) 상에 제2 추가 배선(661)이 배치되어, 배선 영역(LA) 내의 배선의 전체 저항이 크게 감소될 수 있다. 구체적으로, 제1 추가 배선(662)은 제2 오버 코팅층(643) 상에 배치된 제2 보조 전극(661) 및 충간 절연층(530) 상에 배치된 Vdd 전압 공급 배선(515)과 모두 전기적으로 병렬 연결된다. 이에

따라, 배선 영역(LA) 내의 배선의 전체 저항은 Vdd 전압 공급 배선(515), 제1 추가 배선(662) 및 제2 보조 전극(661)이 모두 병렬 연결되어 크게 감소될 수 있다.

[0109] 또한, 유기 발광 표시 장치(600)에서는 제1 오버 코팅층(641) 상에서 제1 추가 배선(662)이 제1 보조 전극(664)과 같이 두껍게 배치되어 배선 영역(LA) 내의 배선의 전체 저항을 크게 감소시킬 수 있다. 구체적으로, 제1 추가 배선(662)은 제1 오버 코팅층(641) 상에 제1 보조 전극(664)과 함께 동시에 동일한 두께로 배치될 수 있다. 이는, 제1 보조 전극(664)이 캐소드(553)의 저항을 감소시키기 위해 제1 오버 코팅층(641) 상에 넓고 두껍게 형성됨에 따라, 제1 추가 배선(662)도 두껍게 형성될 수 있다. 이에 따라, 제1 추가 배선(662)의 두께는 두껍게 형성될 수 있고 배선 영역(LA) 내의 배선의 전체 저항도 제1 추가 배선(662)의 두께에 따라 크게 감소될 수 있다.

[0110] 도 7은 본 발명의 또 다른 실시예에 따라 도 1에서 III-III'을 따라 절단한 개략적인 단면도이다. 도 7의 유기 발광 표시 장치(700)는 배선 영역(LA)만을 절단한 단면도이고, 도 6의 유기 발광 표시 장치(600)와 비교하여 충간 절연층(730)의 하부에 하부 추가 배선(716)이 추가된 구성만 상이할 뿐, 다른 구성은 실질적으로 동일하므로, 중복 설명은 생략한다. 도 7에서는 설명의 편의를 위해 배선 영역(LA)의 유기 발광층(552), 캐소드(553), 연결 전극(680)을 생략하였다.

[0111] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(700)에서는 각각의 오버 코팅층마다 배치되는 제1 추가 배선(762) 및 제2 추가 배선(761)과 Vdd 전압 공급 배선(715)의 하부에 배치되는 하부 추가 배선(716)이 모두 Vdd 전압 공급 배선(715)에 전기적으로 병렬 연결된다. 구체적으로, 도 7과 같이 제1 추가 배선(762)과 제2 추가 배선(761)은 컨택홀에 의해 서로 전기적으로 병렬 연결된다. 또한, Vdd 전압 공급 배선(715)은 제1 추가 배선(762) 및 제2 추가 배선(761)과 각각 전기적으로 병렬 연결된다. 또한, 하부 추가 배선(716)은 Vdd 전압 공급 배선(715)의 하부에서 컨택홀을 통해 Vdd 전압 공급 배선(715)과 전기적으로 병렬 연결된다. 이에 따라, 배선 영역(LA) 내에서 Vdd 전압 공급 배선(715), 하부 추가 배선(716), 제1 추가 배선(762) 및 제2 추가 배선(761)이 모두 전기적으로 병렬 연결될 수 있으므로, 배선 영역(LA) 내의 배선의 전체 저항은 크게 감소될 수 있다.

[0112] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0113] 100, 400, 500, 600, 700: 유기 발광 표시 장치

105, 405, 505, 705: 기판

110, 410, 510: 구동 박막 트랜지스터

111, 411, 511: 반도체층

112, 412, 512: 게이트 전극

113, 413, 513: 소스 전극

114, 414, 514: 드레인 전극

115, 415, 515, 715: Vdd 전압 공급 배선

116, 416, 561: 추가 배선

120, 420, 520, 720: 게이트 절연층

130, 530, 730: 충간 절연층

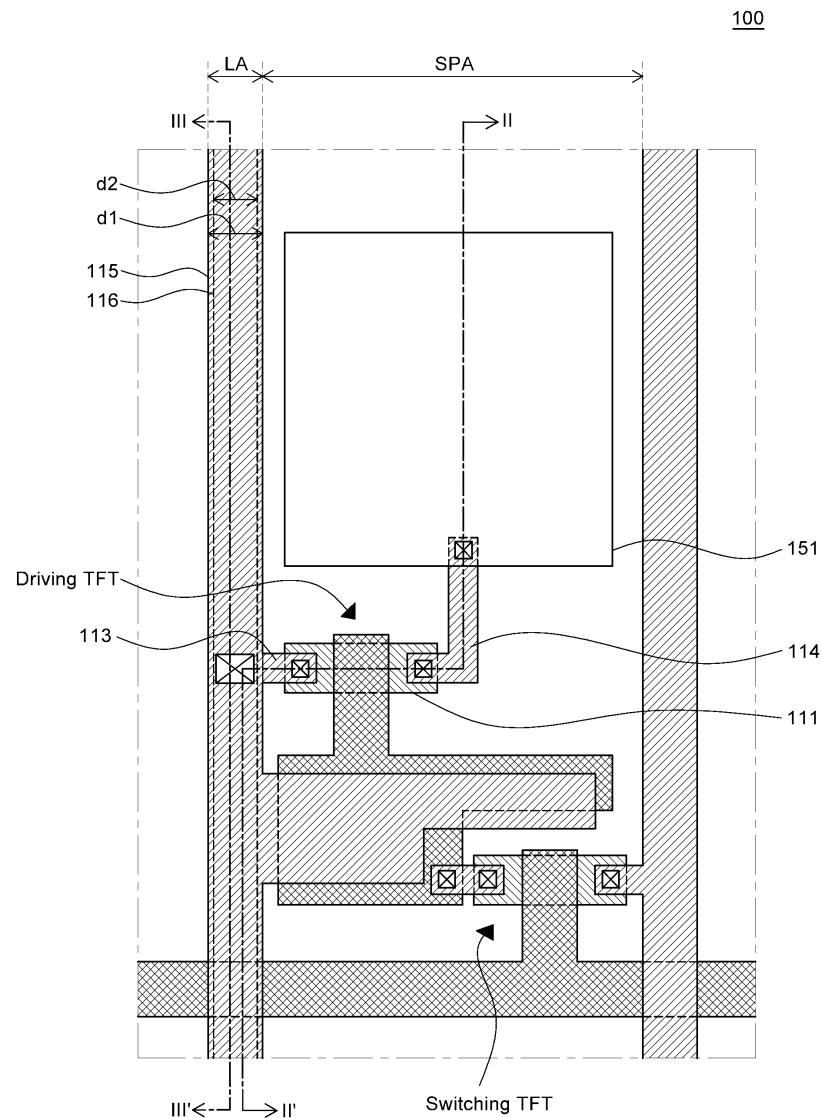
140, 440, 540: 오버 코팅층

150, 450, 550: 유기 발광 소자

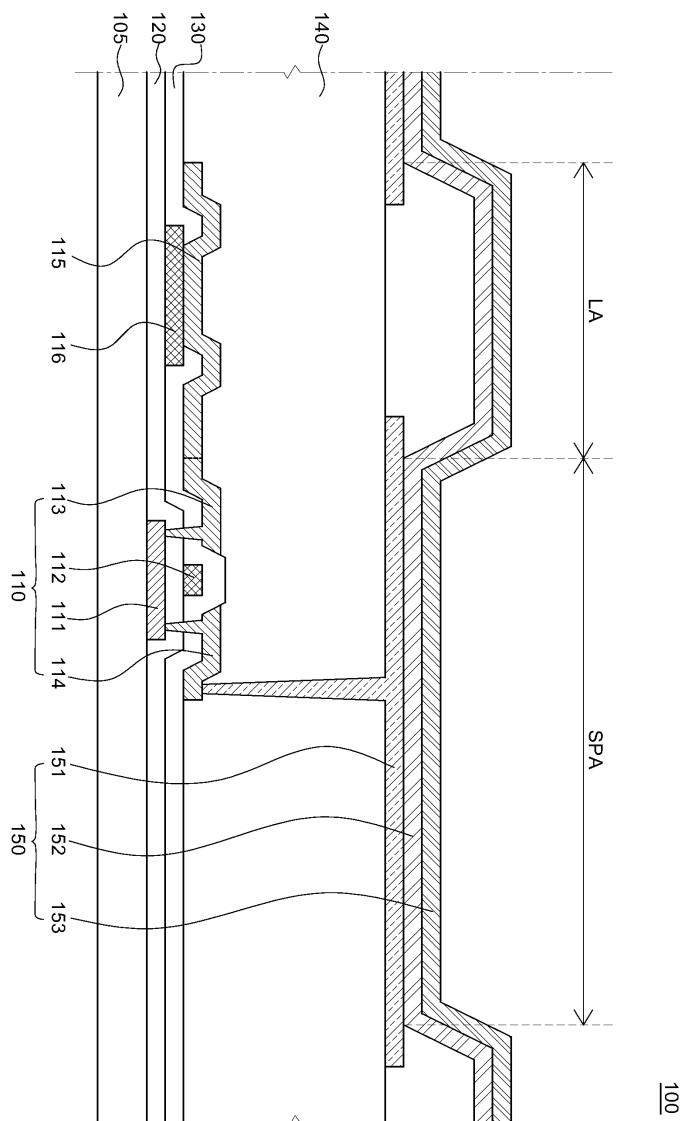
151, 451, 551: 애노드
152, 452, 552: 유기 발광층
153, 453, 553: 캐소드
563: 보조 전극
570, 670: 격벽
580, 680: 연결 전극
641, 741: 제1 오버 코팅층
643, 743: 제2 오버 코팅층
661, 761: 제2 추가 배선
662, 762: 제1 추가 배선
663: 제2 보조 전극
664: 제1 보조 전극
716: 하부 추가 배선

도면

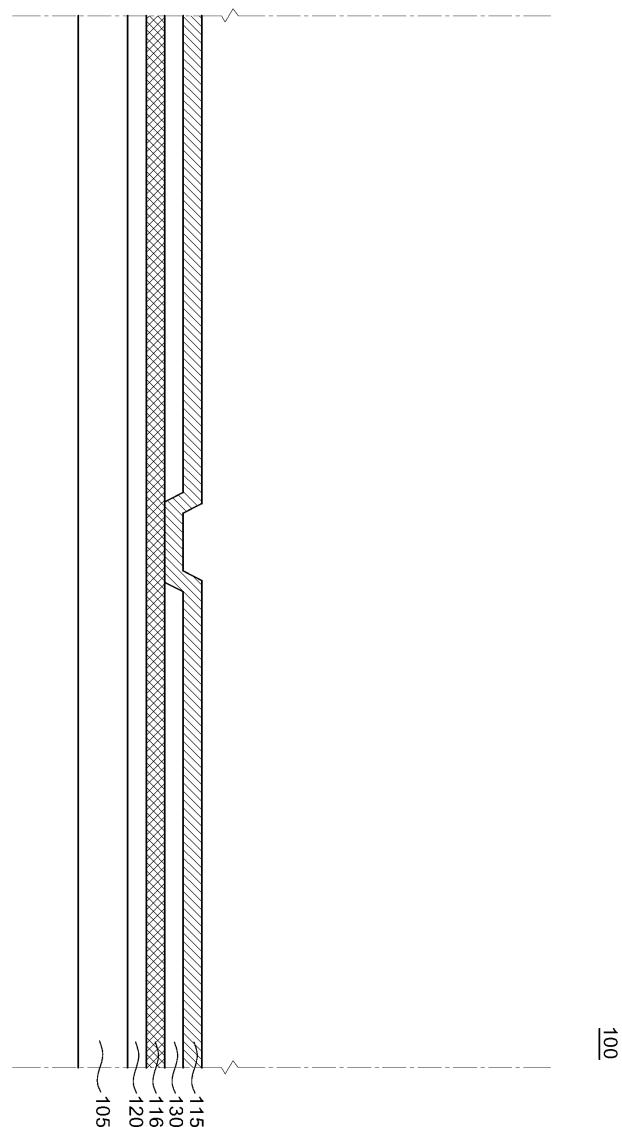
도면1



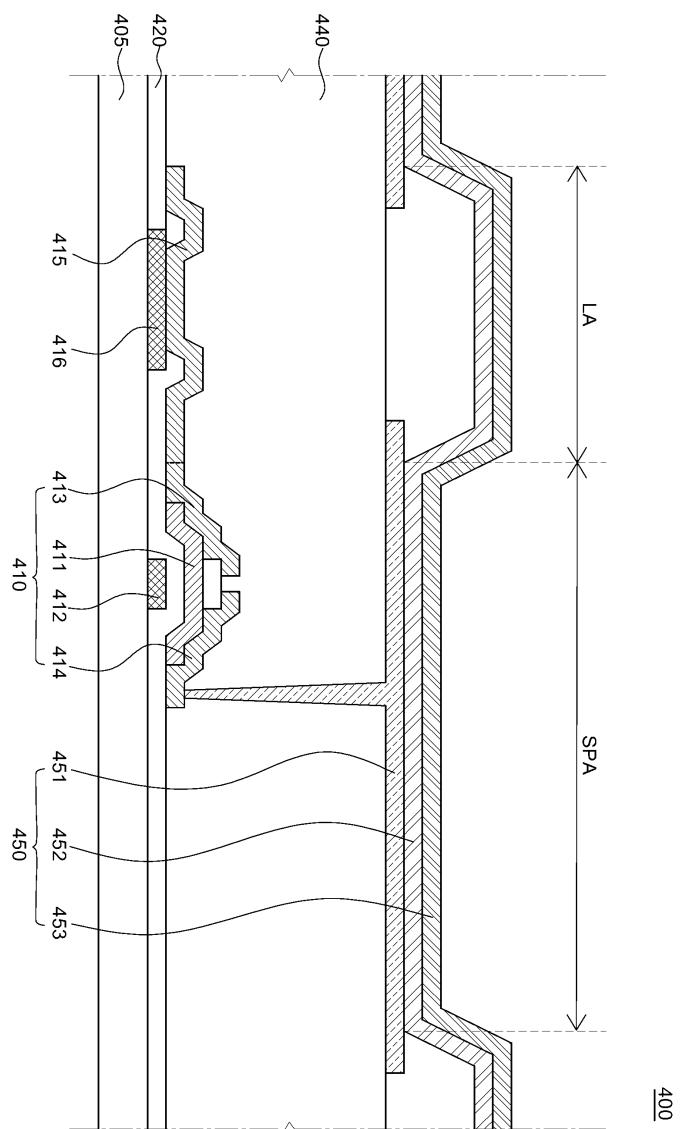
도면2



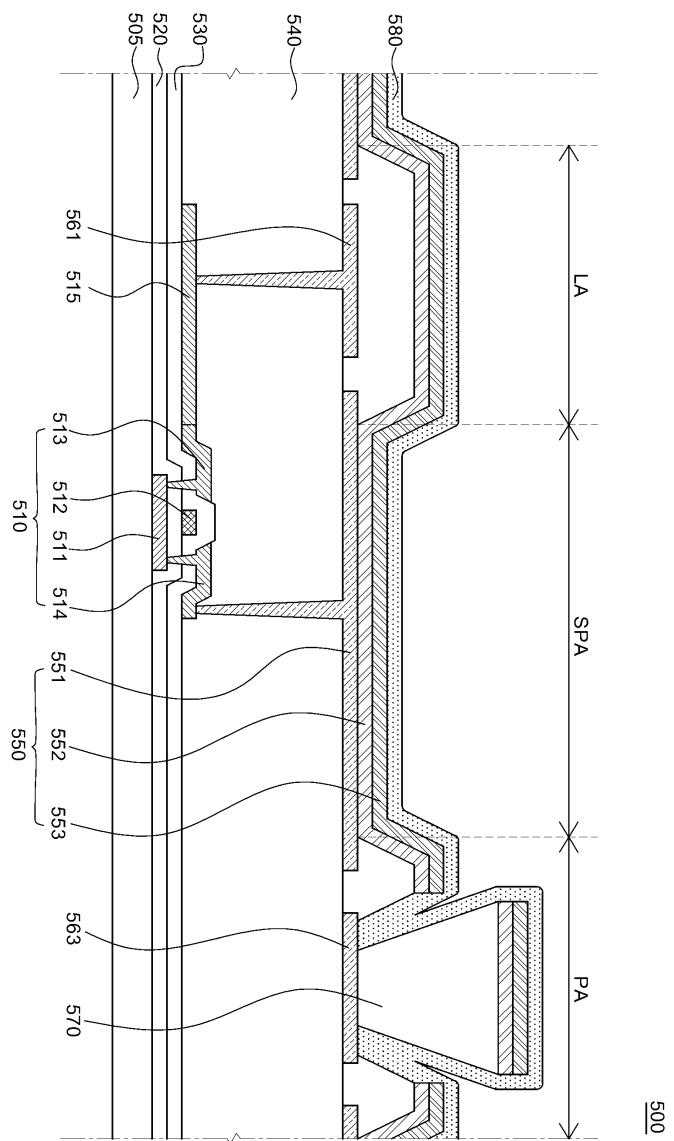
도면3



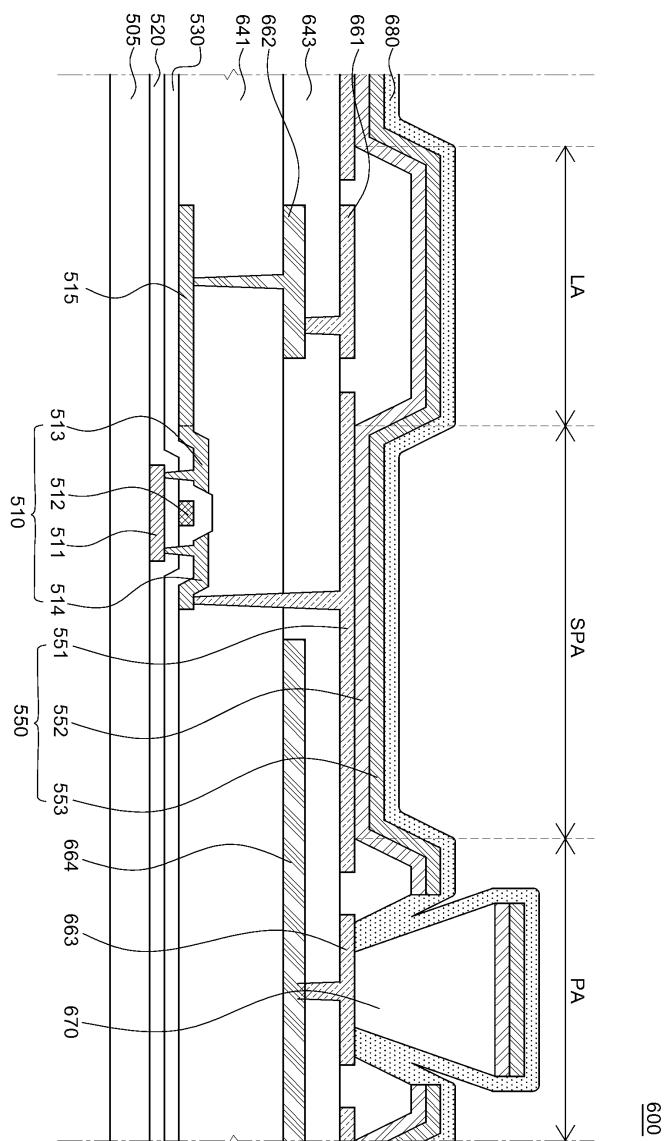
도면4



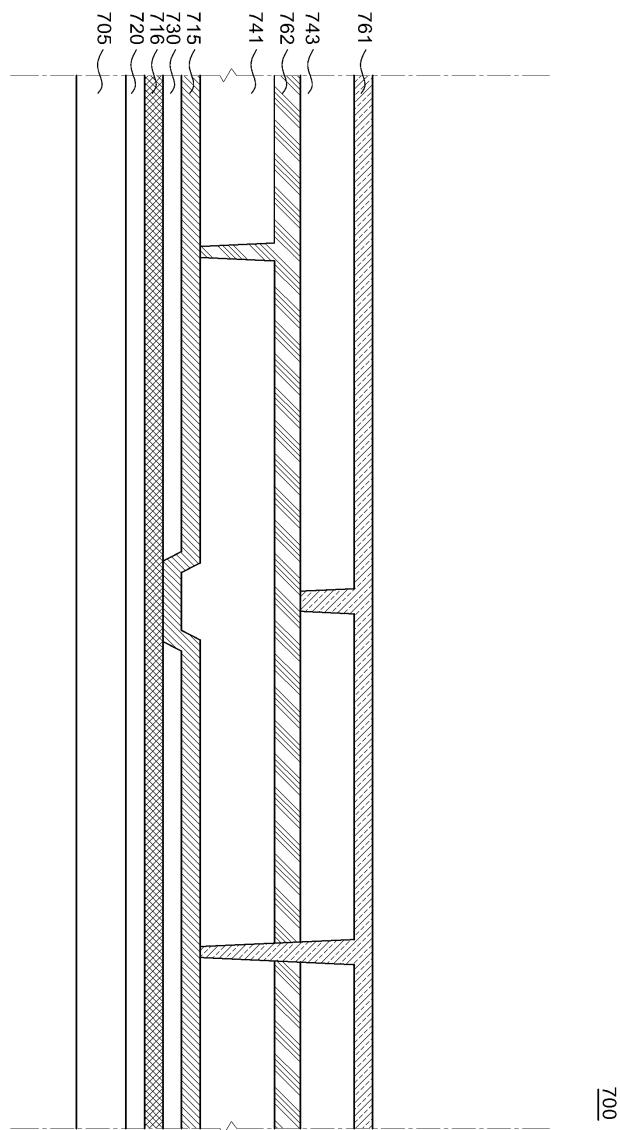
도면5



도면6



도면7



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160054746A	公开(公告)日	2016-05-17
申请号	KR1020140154119	申请日	2014-11-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIM SUNG BIN 심성빈 HEO JOON YOUNG 허준영		
发明人	심성빈 허준영		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3279 H01L51/5228		
代理人(译)	OH SEA IL오세일		
外部链接	Espacenet		

摘要(译)

提供有机发光显示装置。有机发光显示装置包括基板。薄膜晶体管包括半导体层，其布置在基板，栅电极和源电极以及漏电极上。将Vdd电压供给Vdd电压电源线是薄膜晶体管。附加布线设置为在Vdd电压支撑布线中重叠。它与Vdd电压支持接线电连接。在根据本发明优选实施例的有机发光显示装置中，设置为与Vdd电压支撑布线重叠的附加布线减小了总布线的电阻和有机发光显示面板的开口率。有所改善。可以增加有机发光显示装置的寿命。

