



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0007759

(43) 공개일자 2016년01월21일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2014-0079582

(22) 출원일자 2014년06월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

변민철

경기 고양시 일산동구 무궁화로 17, A동 306호 (장항동, 한라밀라트)

(74) 대리인

특허법인로알

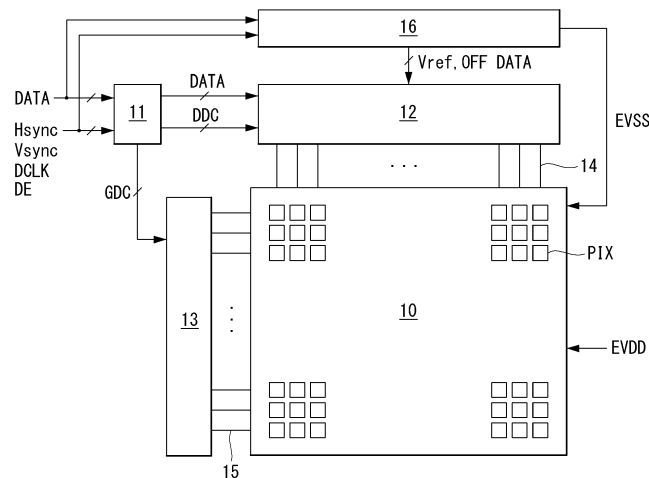
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 구동 소자의 열화를 보상할 수 있는 유기발광 표시장치

(57) 요약

본 발명에 따른 유기발광 표시장치는 OLED, 게이트-소스 간 바이어스 전압(Vgs)에 따라 상기 OLED에 흐르는 구동 전류를 제어하는 구동 TFT(DT)를 각각 포함한 다수의 픽셀들(PIX)이 형성된 표시패널(10); 및 포지티브 바이어스 전압(Vp)으로 인한 상기 구동 TFT의 동작 특성을 원복시키기 위해 네거티브 바이어스 전압(Vn)을 미리 설정하고, 패널 구동시간을 카운트하여 상기 포지티브 바이어스 전압이 인가되는 포지티브 바이어스 시간(Tp)을 도출한 후, 상기 포지티브 바이어스 시간을 기초로 네거티브 바이어스 시간(Tn)을 산출하고, 산출된 네거티브 바이어스 시간 동안 상기 구동 TFT의 게이트-소스 사이에 상기 네거티브 바이어스 전압(Vn)을 인가하는 열화 보상회로(16)를 구비한다.

대표도 - 도1



명세서

청구범위

청구항 1

OLED, 게이트-소스 간 바이어스 전압에 따라 상기 OLED에 흐르는 구동 전류를 제어하는 구동 TFT를 각각 포함한 다수의 픽셀들이 형성된 표시패널; 및

포지티브 바이어스 전압으로 인한 상기 구동 TFT의 동작 특성을 원복시키기 위해 네거티브 바이어스 전압을 미리 설정하고, 패널 구동시간을 카운트하여 상기 포지티브 바이어스 전압이 인가되는 포지티브 바이어스 시간을 도출한 후, 상기 포지티브 바이어스 시간을 기초로 네거티브 바이어스 시간을 산출하고, 산출된 네거티브 바이어스 시간 동안 상기 구동 TFT의 게이트-소스 사이에 상기 네거티브 바이어스 전압을 인가하는 열화 보상회로를 구비하고;

상기 포지티브 바이어스 전압은 패널 구동전원이 온 상태로 유지되는 온 시퀀스 기간에서 상기 구동 TFT의 게이트-소스 사이에 인가되는 데 반해, 상기 네거티브 바이어스 전압은 상기 패널 구동전원이 오프 된 이후의 오프 시퀀스 기간에서 상기 구동 TFT의 게이트-소스 사이에 인가되고,

상기 포지티브 바이어스 전압을 상기 구동 TFT의 게이트-소스 사이에 인가하기 위한 신호 배선과, 상기 네거티브 바이어스 전압을 상기 구동 TFT의 게이트-소스 사이에 인가하기 위한 신호 배선은 서로 동일한 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 포지티브 바이어스 전압은, 상기 온 시퀀스 기간에서 데이터전압 공급라인을 통해 상기 구동 TFT의 게이트 전극에 인가되는 화상 구동용 데이터전압과 기준전압 공급라인을 통해 상기 구동 TFT의 소스전극에 인가되는 화상 구동용 기준전압 간의 차를 지시하고,

상기 네거티브 바이어스 전압은, 상기 오프 시퀀스 기간에서 상기 데이터전압 공급라인을 통해 상기 구동 TFT의 게이트전극에 인가되는 열화 보상용 데이터전압과 기준전압 공급라인을 통해 상기 구동 TFT의 소스전극에 인가되는 열화 보상용 기준전압 간의 차를 지시하는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 열화 보상회로는 상기 오프 시퀀스 기간에서 상기 OLED의 캐소드전극에 인가되는 저전위 구동전압을 상기 열화 보상용 기준전압보다 높게 조정하는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 열화 보상회로는,

상기 패널 구동시간을 카운트하여 상기 포지티브 바이어스 시간을 도출하는 카운터;

미리 설정된 네거티브 계수와 포지티브 계수를 저장하는 메모리;

상기 포지티브 계수에 대한 상기 네거티브 계수의 비율과 상기 포지티브 바이어스 시간을 곱하여 상기 네거티브 바이어스 시간을 계산하는 T_n 계산부;

상기 네거티브 바이어스 시간 동안, 상기 네거티브 바이어스 전압에 맞게 상기 열화 보상용 데이터전압에 대응되는 오프 데이터를 출력하는 OFF DATA 출력부; 및

상기 네거티브 바이어스 시간 동안, 상기 네거티브 바이어스 전압에 맞게 상기 열화 보상용 기준전압을 출력하

는 V_{ref} 조정부를 구비하고;

상기 네거티브 계수는 상기 구동 TFT의 동작 특성값인 네거티브 쉬프트 레이트를 상기 네거티브 바이어스 전압으로 나눈 값으로 정의되고, 상기 포지티브 계수는 상기 구동 TFT의 동작 특성값인 포지티브 쉬프트 레이트를 상기 포지티브 바이어스 전압으로 나눈 값으로 정의되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 2 항에 있어서,

상기 열화 보상회로는,

상기 패널 구동시간을 카운트하여 상기 포지티브 바이어스 시간을 도출하는 카운터;

미리 설정된 네거티브 계수를 저장하는 메모리;

포지티브 계수를 계산하는 로직부;

상기 포지티브 계수에 대한 상기 네거티브 계수의 비율과 상기 포지티브 바이어스 시간을 곱하여 상기 네거티브 바이어스 시간을 계산하는 T_n 계산부;

상기 네거티브 바이어스 시간 동안, 상기 네거티브 바이어스 전압에 맞게 상기 열화 보상용 데이터전압에 대응되는 오프 데이터를 출력하는 OFF DATA 출력부; 및

상기 네거티브 바이어스 시간 동안, 상기 네거티브 바이어스 전압에 맞게 상기 열화 보상용 기준전압을 출력하는 V_{ref} 조정부를 구비하고;

상기 네거티브 계수는 상기 구동 TFT의 동작 특성값인 네거티브 쉬프트 레이트를 상기 네거티브 바이어스 전압으로 나눈 값으로 정의되고, 상기 포지티브 계수는 상기 구동 TFT의 동작 특성값인 포지티브 쉬프트 레이트를 상기 포지티브 바이어스 전압으로 나눈 값으로 정의되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 로직부는,

상기 포지티브 바이어스 시간 동안, 화상 데이터를 분석하여 프레임 단위로 대표 계조값들을 누적하고, 누적된 대표 계조값들을 평균하여 상기 포지티브 바이어스 전압을 계산하는 V_p 계산부;

이웃한 상기 오프 시퀀스 기간들에서 획득된 상기 구동 TFT의 문턱전압 센싱값들을 서로 비교하여 포지티브 문턱전압 쉬프트량을 산출하는 ΔV_{th} 산출부; 및

상기 포지티브 문턱전압 쉬프트량을 상기 포지티브 바이어스 시간으로 나누어 포지티브 쉬프트 레이트를 산출한 후, 상기 포지티브 쉬프트 레이트를 상기 포지티브 바이어스 전압으로 나누어 상기 포지티브 계수를 산출하는 β 산출부를 포함하는 것을 특징으로 하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기발광 표시장치에 관한 것으로, 특히 구동 소자의 열화를 보상할 수 있는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002]

액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003]

자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport

layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004]

유기발광 표시장치는 OLED를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 픽셀들의 휘도를 조절한다. 픽셀들 각각은 OLED에 흐르는 구동전류를 제어하기 위해 구동 TFT(Thin Film Transistor)를 포함한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(V_{gs})에 따라 OLED에 흐르는 구동전류를 제어한다. 그런데, 유기발광 표시장치에서는 경시적 변화 등의 이유로 픽셀들 간 구동 TFT의 전기적 특성에 편차가 생겨 화상 품질이 저하될 수 있다. 동일한 극성의 게이트-소스 간 전압(V_{gs})이 구동 TFT에 장시간 인가되면 게이트-바이어스 스트레스(Gate-Bias Stress)가 증가하여 구동 TFT의 문턱전압이 쉬프트되고 그 결과 구동 TFT의 동작 특성이 열화되게 되는 것이다.

[0005]

이를 해결하기 위하여, 반대 극성의 보상 신호를 구동 TFT에 인가하는 다양한 열화 보상 방안이 제안되었다. 하지만 종래 기술들에서는, 보상 신호를 인가하기 위한 신호라인이 더 필요하여 개구율이 저하되었고, 실시간 구동 기간 내에 보상 기간이 할당됨으로써 화상 표시를 위한 구동 주파수가 증가되고 타이밍 로직이 복잡해지는 단점이 있었다.

발명의 내용

해결하려는 과제

[0006]

따라서, 본 발명의 목적은 개구율 저하없이, 그리고 화상 표시를 위한 구동 주파수의 증가와 타이밍 로직의 변경없이 구동 TFT의 경시적 변화를 보상할 수 있도록 한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0007]

상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광 표시장치는 OLED, 게이트-소스 간 바이어스 전압에 따라 상기 OLED에 흐르는 구동 전류를 제어하는 구동 TFT를 각각 포함한 다수의 픽셀들이 형성된 표시패널; 및 포지티브 바이어스 전압으로 인한 상기 구동 TFT의 동작 특성을 원복시키기 위해 네거티브 바이어스 전압을 미리 설정하고, 패널 구동시간을 카운트하여 상기 포지티브 바이어스 전압이 인가되는 포지티브 바이어스 시간을 도출한 후, 상기 포지티브 바이어스 시간을 기초로 네거티브 바이어스 시간을 산출하고, 산출된 네거티브 바이어스 시간 동안 상기 구동 TFT의 게이트-소스 사이에 상기 네거티브 바이어스 전압을 인가하는 열화 보상회로를 구비하고; 상기 포지티브 바이어스 전압은 패널 구동전원이 온 상태로 유지되는 온 시퀀스 기간에서 상기 구동 TFT의 게이트-소스 사이에 인가되는 데 반해, 상기 네거티브 바이어스 전압은 상기 패널 구동전원이 오프 된 이후의 오프 시퀀스 기간에서 상기 구동 TFT의 게이트-소스 사이에 인가되고, 상기 포지티브 바이어스 전압을 상기 구동 TFT의 게이트-소스 사이에 인가하기 위한 신호 배선과, 상기 네거티브 바이어스 전압을 상기 구동 TFT의 게이트-소스 사이에 인가하기 위한 신호 배선은 서로 동일한 것을 특징으로 한다.

발명의 효과

[0008]

본 발명은 열화 보상을 수행함에 있어, 화상 표시를 위한 표시패널의 어레이 구성을 바꾸지 않고(즉, 신호 배선을 추가하지 않고) 기존 그대로 이용하기 때문에 종래와 같은 개구율 저하 문제를 해결한다. 또한, 본 발명은 온 시퀀스 기간이 아닌, 오프 시퀀스 기간 동안 열화 보상을 수행하기 때문에, 열화 보상으로 인해 화상 표시를 위한 구동 주파수와 타이밍 로직을 변경하지 않아도 되는 효과가 있다.

도면의 간단한 설명

[0009]

도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.

도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여주는 도면.

도 3a는 온 시퀀스 기간 동안 화상 표시를 위해 포지티브 바이어스 전압을 인가하는 일 예를 보여주는 도면.

도 3b는 오프 시퀀스 기간 동안 열화 보상을 위해 네거티브 바이어스 전압을 인가하는 일 예를 보여주는 도면.

도 4는 온/오프 시퀀스 기간에서 인가되는 구동신호들의 파형을 보여주는 도면.

도 5 및 도 6은 포지티브 바이어스 스트레스에 의한 동작 특성 쉬프트 레이트 과 네거티브 바이어스 스트레스에 의한 동작 특성 쉬프트 레이트를 보여주는 도면.

도 7은 도 1에 도시된 열화 보상회로의 일 예를 보여주는 도면.

도 8 및 도 9는 오프 시퀀스 기간에서 이뤄지는 도 7의 열화 보상회로의 동작 수순을 보여주는 도면들.

도 10은 도 1에 도시된 열화 보상회로의 다른 예를 보여주는 도면.

도 8 및 도 11은 오프 시퀀스 기간에서 이뤄지는 도 10의 열화 보상회로의 동작 수순을 보여주는 도면들.

도 12는 온 및 오프 시퀀스 기간의 반복적인 배치 타이밍을 보여주는 도면.

도 13은 국부적 열화 보상 방안의 일 예를 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

- [0010] 이하, 도 1 내지 도 13을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0011] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주고, 도 2는 도 2의 표시패널에 형성된 픽셀 어레이 일부를 보여준다.
- [0012] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 타이밍 콘트롤러(11), 데이터 구동회로(12), 게이트 구동회로(13), 및 열화 보상회로(16)를 구비한다.
- [0013] 표시패널(10)에는 다수의 데이터라인들(14)과, 다수의 게이트라인들(15)이 교차되고, 이 교차영역마다 픽셀들(PIX)이 매트릭스 형태로 배치된다.
- [0014] 데이터라인들(14)은 다수의 데이터전압 공급라인들(14A), 다수의 기준전압 공급라인들(14B)을 포함한다. 그리고, 게이트라인들(15)은 다수의 제1 게이트라인들(15C)과 다수의 제2 게이트라인들(15D)을 포함한다.
- [0015] 각 픽셀(PIX)은 데이터전압 공급라인들(14A) 중 어느 하나에, 기준전압 공급라인들(14B) 중 어느 하나에, 제1 게이트라인들(15C) 중 어느 하나에, 그리고 제2 게이트라인들(15D) 중 어느 하나에 접속된다. 각 픽셀(PIX)은 데이터전압 공급라인(14A)을 통해 데이터전압을 입력받고, 기준전압 공급라인(14B)을 통해 보상된 기준전압을 입력받고, 제1 게이트라인(15C)을 통해 제1 게이트펄스(SCAN)를 입력받으며, 제2 게이트라인(15D)을 통해 제2 게이트펄스(SEN)를 입력받는다. 화상 표시를 위한 온 시퀀스 기간에서 픽셀들(PIX)은 제1 및 제2 게이트펄스(SCAN, SEN)에 응답하여 행 순차 방식으로 구동된다. 반면, 열화 보상을 위한 오프 시퀀스 기간에서 모든 픽셀들(PIX)은 제1 및 제2 게이트펄스(SCAN, SEN)에 응답하여 동시에 구동될 수 있다.
- [0016] 픽셀(PIX) 각각은 도시하지 않은 전원생성부로부터 고전위 구동전압(EVDD)을 공급받는다. 본 발명의 픽셀(PIX)은 OLED, 구동 TFT, 제1 및 제2 스위치 TFT, 및 스토리지 커패시터를 포함할 수 있다. 픽셀(PIX)을 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 픽셀(PIX)을 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0017] 도 2에 도시된 픽셀 구조는 본 발명의 이해를 돕기 위한 일 예시에 불과하다. 본 발명이 적용되는 픽셀 구조는 다양한 변형이 가능하므로, 본 발명의 기술적 사상은 이 실시예에 한정되지 않는다. 본 발명의 픽셀(PIX)은 OLED, 구동 TFT(Thin Film Transistor)(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST), 및 제2 스위치 TFT(ST2)를 구비할 수 있다.
- [0018] OLED는 제2 노드(N2)에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 흐르는 구동전류(Ioled)를 제어한다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다. 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.

- [0019] 제1 스위치 TFT(ST)는 제1 게이트펄스(SCAN)에 응답하여 데이터전압 공급라인(14A) 상의 데이터전압(Vdata)을 제1 노드(N1)에 인가한다. 제1 스위치 TFT(ST)는 제1 게이트라인(15C)에 접속된 게이트전극, 데이터전압 공급라인(14A)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다.
- [0020] 제2 스위치 TFT(ST2)는 제2 게이트펄스(SEN)에 응답하여 제2 노드(N2)와 기준전압 공급라인(14B) 간의 전류 흐름을 스위칭함으로써 기준전압 공급라인(14B) 상의 기준전압(Vref)을 제2 노드(N2)에 인가한다. 제2 스위치 TFT(ST2)는 제2 게이트라인(15D)에 접속된 게이트전극, 기준전압 공급라인(14B)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.
- [0021] 데이터 구동회로(12)는 데이터전압 공급라인(14A) 및 기준전압 공급라인(14B)을 통해 각 픽셀(PIX)에 연결된다. 데이터 구동회로(12)는 온 시퀀스 기간 동안 타이밍 컨트롤러(11)로부터 인가되는 데이터타이밍 제어신호(DDC)에 따라 픽셀 데이터(DATA)를 화상 표시용 데이터전압으로 변환하여 데이터전압 공급라인들(14A)에 공급함과 아울러, 제1 레벨의 화상 표시용 기준전압(Vref)을 생성하여 기준전압 공급라인들(14B)에 공급한다. 데이터 구동회로(12)는 오프 시퀀스 기간 동안 열화 보상회로(16)로부터 입력되는 오프 데이터(OFF DATA)를 열화 보상용 데이터전압으로 변환하여 데이터전압 공급라인들(14A)에 공급함과 아울러, 열화 보상회로(16)로부터 입력되는 제2 레벨의 열화 보상용 기준전압(Vref)을 기준전압 공급라인들(14B)에 공급한다.
- [0022] 게이트 구동회로(13)는 타이밍 컨트롤러(11)로부터 입력되는 게이트 제어신호(GDC)를 기초로 제1 및 제2 게이트펄스(SCAN, SEN)를 생성한다. 게이트 구동회로(13)는 온 시퀀스 기간 동안 제1 게이트펄스(SCAN)를 생성하여 행 순차 방식에 따라 제1 게이트라인들(15C)에 순차적으로 공급하고, 제2 게이트펄스를 생성하여 행 순차 방식에 따라 제2 게이트라인들(15D)에 순차적으로 공급한다. 게이트 구동회로(13)는 오프 시퀀스 기간 동안 제1 및 제2 게이트펄스(SCAN, SEN)를 동 타이밍에 단일 펄스 형태로 생성하여 제1 및 제2 게이트라인들(15C, 15D)에 동시에 공급한다.
- [0023] 타이밍 컨트롤러(11)는 시스템(미도시)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 생성한다.
- [0024] 열화 보상회로(16)는 패널 구동시간에 대한 카운트 결과를 기초로 포지티브 바이어스 시간을 도출하고, 포지티브 계수에 대한 네거티브 계수의 비율에 상기 도출된 포지티브 바이어스 시간을 곱하여 네거티브 바이어스 시간을 계산한다. 그리고, 열화 보상회로(16)는 계산된 네거티브 바이어스 시간 동안 미리 정해진 네거티브 바이어스 전압에 맞게 열화 보상용 기준전압(Vref)과 열화 보상용 데이터전압에 대응되는 오프 데이터(OFF DATA)를 출력한다. 여기서, 네거티브 바이어스전압은 구동 TFT의 게이트-소스 간 전압(Vgs)로서, 구동 TFT의 게이트전극에 인가될 열화 보상용 데이터전압과 구동 TFT의 소스전극에 인가될 열화 보상용 기준전압(Vref) 간의 차이에 해당한다.
- [0025] 한편, 열화 보상회로(16)는 저전위 구동전압(EVSS)을 제어하여 오프 시퀀스 기간에서 OLED의 불필요한 발광을 방지한다. 이를 위해, 열화 보상회로(16)는 오프 시퀀스 기간에서 저전위 구동전압(EVSS)을 열화 보상용 기준전압보다 높게 출력할 수 있다.
- [0026] 도 3a는 온 시퀀스 기간 동안 화상 표시를 위해 포지티브 바이어스 전압을 인가하는 일 예를 보여주고, 도 3b는 오프 시퀀스 기간 동안 열화 보상을 위해 네거티브 바이어스 전압을 인가하는 일 예를 보여준다. 그리고, 도 4는 온/오프 시퀀스 기간에서 인가되는 구동신호들의 파형을 보여준다.
- [0027] 본 발명은 장시간 구동으로 인한 구동 TFT의 동작 특성 쉬프트 문제를 개선하기 위해, 표시패널 내에 추가적인 신호라인 증가없이, 그리고, 화상 표시를 위한 구동 주파수의 증가와 타이밍 로직의 변경없이, 반대 극성의 보상 신호를 인가할 수 있는 방안을 제시한다.
- [0028] 먼저, 도 3a 및 도 4를 참조하여 온 시퀀스 기간(P1) 동안의 픽셀 동작을 설명하면 다음과 같다. 여기서, 온 시퀀스 기간(P1) 동안 시스템 전원(열화 보상회로의 동작 전원)과 패널 구동전원(표시패널을 구동시키기 위한 전원)은 모두 활성화 된 상태로 유지된다. 온 시퀀스 기간(P1)은 초기화 기간, 프로그래밍 기간, 발광 기간을 포함한 다수의 표시 프레임들로 구성될 수 있다.
- [0029] 초기화 기간에서 제2 스위치 TFT(ST2)는 온 되어 제2 노드(N2)에 화상 표시용 기준전압(Vref, 예컨대 0V)을 공급한다. 이어서, 프로그래밍 기간에서 제1 스위치 TFT(ST1)가 온 되어 화상 표시용 데이터전압(Vdata-ON, 예컨대

대 10V)을 제1 노드(N1)에 공급한다. 프로그래밍 기간에서 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})은 화상 표시용 데이터전압($V_{data-ON}$, 10V)과 화상 표시용 기준전압(V_{ref} , 0V) 간 차값(10V), 즉 포지티브 바이어스 전압(+10V)으로 프로그래밍 된다. 발광 기간에서 제1 및 제2 스위치 TFT(ST1, ST2)가 오프 되고, 구동 TFT(DT)는 프로그래밍된 포지티브 바이어스 전압에 따라 구동전류(I_{oled})를 생성하여 OLED에 인가한다. OLED는 구동전류(I_{oled})에 대응되는 밝기로 발광하여 화상을 표시한다. 이러한 온 시퀀스 기간(P1)이 장시간 반복되는 경우, 구동 TFT(DT)의 동작 특성은 포지티브(+) 방향으로 쉬프트(즉, 구동 TFT(DT)의 문턱전압(V_{th})이 증가함) 된다.

[0030] 다음으로, 도 3b 및 도 4를 참조하여 오프 시퀀스 기간(P2) 동안의 픽셀 동작을 설명하면 다음과 같다. 여기서, 오프 시퀀스 기간(P2) 동안 시스템 전원(열화 보상회로의 동작 전원)은 활성화되어 있는 데 반해 패널 구동전원(표시패널을 구동시키기 위한 전원)은 비 활성화된다.

[0031] 오프 시퀀스 기간(P2)에서 제1 및 제2 스위치 TFT(ST1, ST2)는 온 되어 열화 보상용 데이터전압($V_{data-OFF}$, 예컨대 0V)이 데이터전압 공급라인으로부터 제1 노드(N1)에 공급되고, 열화 보상용 기준전압(V_{ref} , 예컨대 7.16V)이 기준전압 공급라인으로부터 제2 노드(N2)에 공급된다. 따라서, 오프 시퀀스 기간(P2)에서 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})은 열화 보상용 데이터전압($V_{data-OFF}$, 0V)과 열화 보상용 기준전압(V_{ref} , 7.16V) 간 차값(-7.16V), 즉 네거티브 바이어스 전압(-7.16V)으로 셋팅된다. 이러한 네거티브 바이어스 전압(-7.16V)으로 인해, 온 시퀀스 기간(P1) 동안에서 포지티브(+) 방향으로 쉬프트 되었던 구동 TFT(DT)의 동작 특성은 원래대로 회복될 수 있다.

[0032] 한편, 오프 시퀀스 기간(P2)에서 열화 보상용 기준전압(V_{ref} , 7.16V)은 높게 인가되므로, 저전위 구동전압(EVSS)이 온 시퀀스 기간(P1)에서와 같이 0V로 유지되는 경우 열화 보상시 불필요한 발광이 이루어져 사용자에게 시인될 수 있다. 따라서, 본 발명은 오프 시퀀스 기간(P2) 동안 저전위 구동전압(EVSS)을 일정 레벨(예컨대, 10V)로 조정하여 열화 보상용 기준전압(V_{ref} , 7.16V)보다 높인다.

[0033] 도 5 및 도 6은 포지티브 바이어스 스트레스에 의한 동작 특성 쉬프트 레이트와 네거티브 바이어스 스트레스에 의한 동작 특성 쉬프트 레이트를 보여준다.

[0034] 출원인은 포지티브 바이어스 전압을 10V로, 네거티브 바이어스 전압을 -7.16V로 설정하고 1V 당 포지티브/네거티브 바이어스 스트레스에 대한 동작 특성 쉬프트 레이트를 도출하는 실험을 하였다. 도 5 및 도 6과 같은 실험 결과에 의해, 출원인은 1V 당 동작 특성 쉬프트 레이트가 포지티브 바이어스 스트레스를 인가했을 때에 비해 네거티브 바이어스 스트레스를 인가할 때에 6.5배 더 큼을 알 수 있었다. 이는, 하루 평균 TV 시청 시간이 4시간이라 가정할 때, 구동 TFT의 동작 특성은 36분 정도의 보상 구동(네거티브 바이어스 구동)을 통해 원래대로 회복될 수 있음을 의미한다.

[0035] 상기 실험 결과를 참조로, 본 발명은 구동 TFT에 인가할 네거티브 바이어스 전압을 미리 설정하고, 구동 시간에 비례하는 포지티브 바이어스 시간에 따라 네거티브 바이어스 시간을 계산한 후, 계산된 네거티브 바이어스 시간 동안 네거티브 바이어스 전압을 인가한다. 이러한 일련의 열화 보상을 수행함에 있어, 본 발명은 화상 표시를 위한 표시패널의 어레이 구성을 바꾸지 않고(즉, 신호 배선을 추가하지 않고) 기존 그대로 이용하기 때문에 종래와 같은 개구율 저하 문제를 해결한다. 또한, 본 발명은 온 시퀀스 기간이 아닌, 오프 시퀀스 기간 동안 열화 보상을 수행하기 때문에, 열화 보상으로 인해 화상 표시를 위한 구동 주파수와 타이밍 로직을 변경하지 않아도 된다.

[0036] 도 7은 도 1에 도시된 열화 보상회로(16)의 일 예를 보여준다. 그리고, 도 8 및 도 9는 오프 시퀀스 기간에서 이뤄지는 도 7의 열화 보상회로(16)의 동작 수순을 보여준다.

[0037] 도 7을 참조하면, 열화 보상회로(16)는 구동전원 감지부(161), 카운터(162), 메모리(163), T_n 계산부(164), OFF DATA 출력부(165), V_{ref} 조정부(166), EVSS 조정부(167)를 구비한다.

[0038] 구동전원 감지부(161)는 패널 구동전원의 오프를 감지하고, 오프 감지신호를 출력한다.

[0039] 카운터(162)는 패널 구동전원이 온 될 때부터 시작하여 오프 감지신호가 입력될 때까지 패널 구동시간을 카운트한다.(S1, S2, S3) 카운터(162)는 패널 구동시간을 카운트하기 위해 시스템으로부터 입력되는 타이밍신호들(V_{sync} , DE등)을 기초로 한다. 카운터(162)는 카운팅 동작을 통해 구해진 패널 구동시간을 포지티브 바이어스 시간(T_p)으로 도출하고, 그 값(T_p)을 출력한다.(S4)

[0040] T_n 계산부(164)는 카운터(162)로부터 입력되는 포지티브 바이어스 시간(T_p)을 기초로 네거티브 바이어스 시간(T_n)을 계산한다.(S5)

- [0041] 구체적으로, Tn 계산부(164)는 미리 설정된 네거티브 계수(α) 및 포지티브 계수(β)를 메모리(163)로부터 리드 아웃한 후, 포지티브 계수(β)에 대한 네거티브 계수(α)의 비율(α/β)과 포지티브 바이어스 시간(T_p)을 곱하여 네거티브 바이어스 시간(T_n)을 계산($T_n = T_p * \alpha/\beta$)한다.(S5-1, S5-2) 여기서, 네거티브 계수(α)는, 구동 TFT의 동작 특성값으로서 미리 알고 있는 네거티브 쉬프트 레이트(S_n)를 미리 정해진 네거티브 바이어스 전압(V_n)으로 나눈 값에 해당된다. 그리고, 포지티브 계수(β)는, 구동 TFT의 동작 특성값으로서 미리 알고 있는 포지티브 쉬프트 레이트(S_p)를 미리 정해진 포지티브 바이어스 전압(V_p)으로 나눈 값에 해당된다.
- [0042] OFF DATA 출력부(165)는 Tn 계산부(164)로부터 입력되는 네거티브 바이어스 시간(T_n) 동안 미리 정해진 네거티브 바이어스 전압(V_n)에 맞게 열화 보상용 데이터전압에 대응되는 오프 데이터(OFF DATA)를 출력한다. 그리고, Vref 조정부(166)는 Tn 계산부(164)로부터 입력되는 네거티브 바이어스 시간(T_n) 동안 미리 정해진 네거티브 바이어스 전압(V_n)에 맞게 열화 보상용 기준전압(Vref)을 출력한다.(S6)
- [0043] EVSS 조정부(167)는 저전위 구동전압(EVSS)을 조정하여 열화 보상용 기준전압보다 높게 출력한다.
- [0044] 이러한 원복 구동은 계산을 통해 도출된 네거티브 바이어스 시간(T_n) 동안 계속된다.(S7)
- [0045] 도 10은 도 1에 도시된 열화 보상회로(16)의 다른 예를 보여준다. 그리고, 도 8 및 도 11은 오프 시퀀스 기간에서 이뤄지는 도 10의 열화 보상회로(16)의 동작 수순을 보여준다. 도 12는 온 및 오프 시퀀스 기간의 반복적인 배치 타이밍을 보여준다.
- [0046] 구동전원 감지부(161)는 패널 구동전원의 오프를 감지하고, 오프 감지신호를 출력한다.
- [0047] 카운터(162)는 패널 구동전원이 온 될 때부터 시작하여 오프 감지신호가 입력될 때까지 패널 구동시간을 카운트한다.(S1, S2, S3) 카운터(162)는 패널 구동시간을 카운트하기 위해 시스템으로부터 입력되는 타이밍신호들(Vsync, DE 등)을 기초로 한다. 카운터(162)는 카운팅 동작을 통해 구해진 패널 구동시간을 포지티브 바이어스 시간(T_p)으로 도출하고, 그 값(T_p)을 출력한다.(S4)
- [0048] Tn 계산부(164)는 카운터(162)로부터 입력되는 포지티브 바이어스 시간(T_p)을 기초로 네거티브 바이어스 시간(T_n)을 계산한다.(S5)
- [0049] 구체적으로, Tn 계산부(164)는 미리 설정된 네거티브 계수(α)를 메모리(163)로부터 리드 아웃하고, 계산을 통해 획득된 포지티브 계수(β)를 로직부(170)로부터 입력받은 후, 포지티브 계수(β)에 대한 네거티브 계수(α)의 비율(α/β)과 포지티브 바이어스 시간(T_p)을 곱하여 네거티브 바이어스 시간(T_n)을 계산($T_n = T_p * \alpha/\beta$)한다.(S5-3, S5-4)
- [0050] 여기서, 네거티브 계수(α)는, 구동 TFT의 동작 특성값으로서 미리 알고 있는 네거티브 쉬프트 레이트(S_n)를 미리 정해진 네거티브 바이어스 전압(V_n)으로 나눈 값에 해당된다. 포지티브 계수(β)는, 구동 TFT의 동작 특성값인 포지티브 쉬프트 레이트(S_p)를 포지티브 바이어스 전압(V_p)으로 나눈 값에 해당된다. 포지티브 쉬프트 레이트(S_p)와 포지티브 바이어스 전압(V_p)은 미리 정해진 값으로 선택될 수 있지만 하기와 같은 계산 과정을 통해 산출하는 것이 정확성 측면에서 보다 유리하다.
- [0051] 로직부(170)는 포지티브 계수(β)를 계산하기 위해, V_p 계산부(171), ΔV_{th} 산출부(172) 및 β 산출부(173)를 포함할 수 있다. V_p 계산부(171)는 카운터(162)로부터 입력되는 포지티브 바이어스 시간(T_p) 동안, 화상 데이터를 분석하여 프레임 단위로 대표 계조값들을 누적하고, 누적된 대표 계조값들을 평균하여 포지티브 바이어스 전압(V_p)을 계산한다.(S5-1) 대표 계조값은 프레임 평균값, 프레임 최대값, 프레임 최빈값 중 적어도 어느 하나를 포함할 수 있다.
- [0052] ΔV_{th} 산출부(172)는 본원 출원인에 의해 기 출원된 출원번호 제10-2013-0141334호, 출원번호 제10-2013-0149395호 등에서 제안된 센싱 방식을 통해 픽셀들의 문턱전압(V_{th})을 센싱하고, 현재의 오프 시퀀스 기간(도 12의 P2(n))에서 획득된 센싱값들을 이전의 오프 시퀀스 기간(도 12의 P2(n-1))에서 획득된 센싱값들과 비교하여 포지티브 문턱전압 쉬프트량(ΔV_{th})을 산출한다. β 산출부(173)는 V_p 계산부(171)로부터 포지티브 바이어스 시간(T_p) 및 포지티브 바이어스 전압(V_p)을 입력받고, ΔV_{th} 산출부(172)로부터 포지티브 문턱전압 쉬프트량(ΔV_{th})을 입력받는다. β 산출부(173)는 포지티브 문턱전압 쉬프트량(ΔV_{th})을 포지티브 바이어스 시간(T_p)으로 나누어 포지티브 쉬프트 레이트(S_p)를 산출한다. 그리고, β 산출부(173)는 포지티브 쉬프트 레이트(S_p)를 포지티브 바이어스 전압(V_p)으로 나누어 포지티브 계수(β)를 산출한다.(S5-2)
- [0053] OFF DATA 출력부(165)는 Tn 계산부(164)로부터 입력되는 네거티브 바이어스 시간(T_n) 동안 미리 정해진 네거티브 바이어스 전압(V_n)에 맞게 열화 보상용 데이터전압에 대응되는 오프 데이터(OFF DATA)를 출력한다. 그리고,

Vref 조정부(166)는 Tn 계산부(164)로부터 입력되는 네거티브 바이어스 시간(Tn) 동안 미리 정해진 네거티브 바이어스 전압(Vn)에 맞게 열화 보상용 기준전압(Vref)을 출력한다.(S6)

[0054] EVSS 조정부(167)는 저전위 구동전압(EVSS)을 조정하여 열화 보상용 기준전압보다 높게 출력한다.

[0055] 이러한 원복 구동은 계산을 통해 도출된 네거티브 바이어스 시간(Tn) 동안 계속된다.(S7)

[0056] 도 13은 국부적 열화 보상 방안의 일 예를 보여준다.

[0057] 전술한 본 발명의 열화 보상 방안은 표시패널(10)의 전체 영역을 대상으로 하여 구현될 수도 있고, 도 13과 같이 미리 설정된 잔상 발생 예상 영역들(AR1,AR2)을 대상으로 하여 국부적으로 구현될 수도 있다. 잔상 발생 예상 영역들(AR1,AR2)은 방송사 로고와 같은 밝은 영상이 지속적으로 표시되는 영역 등으로 선택될 수 있다.

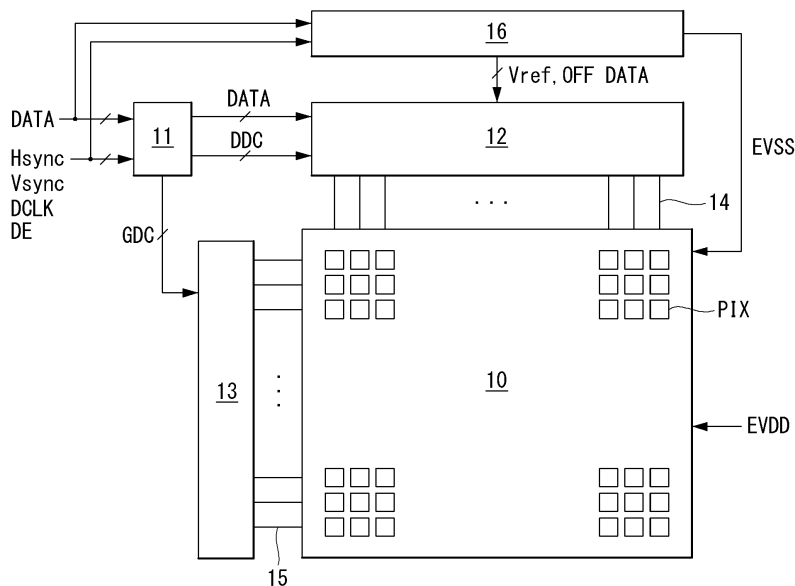
[0058] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

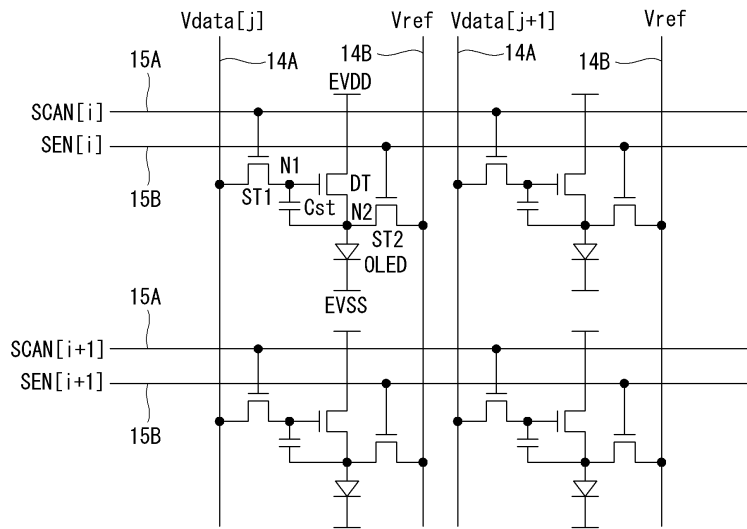
[0059] 10 : 표시패널 11 : 타이밍 컨트롤러
12 : 데이터 구동회로 13 : 게이트 구동회로
14 : 데이터라인들 15 : 게이트라인들
16 : 열화 보상회로

도면

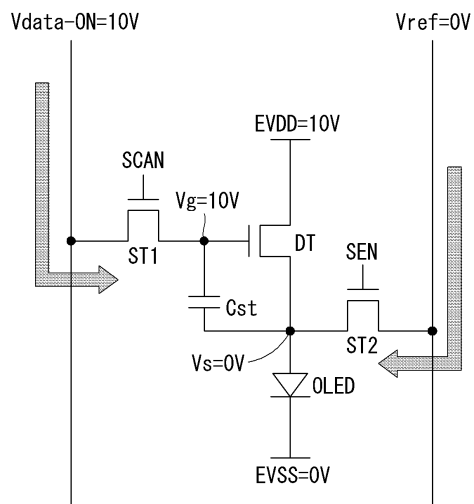
도면1



도면2



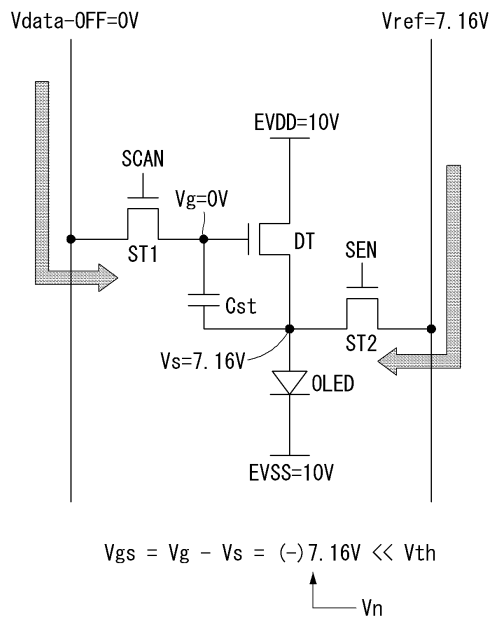
도면3a



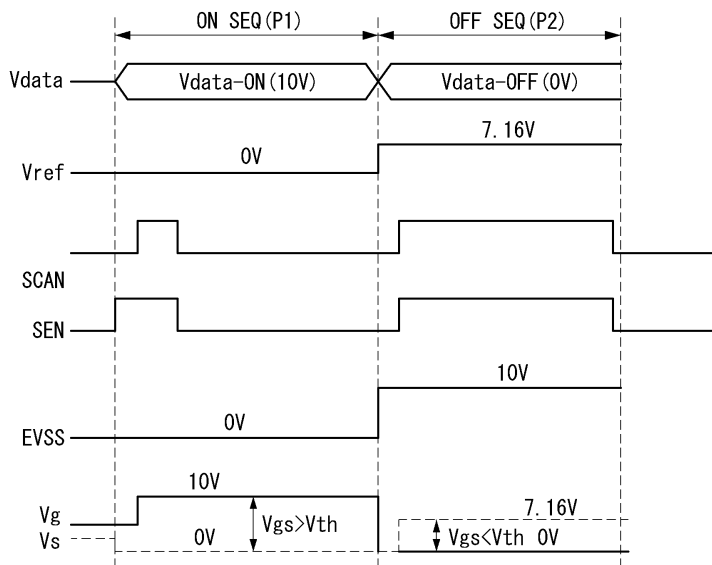
$$V_{gs} = V_g - V_s = (+) 10V \gg V_{th}$$

$\uparrow$
 V_p

도면3b



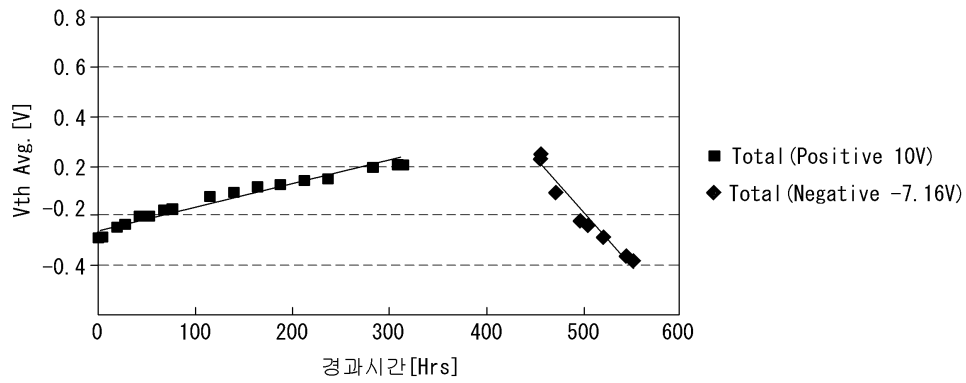
도면4



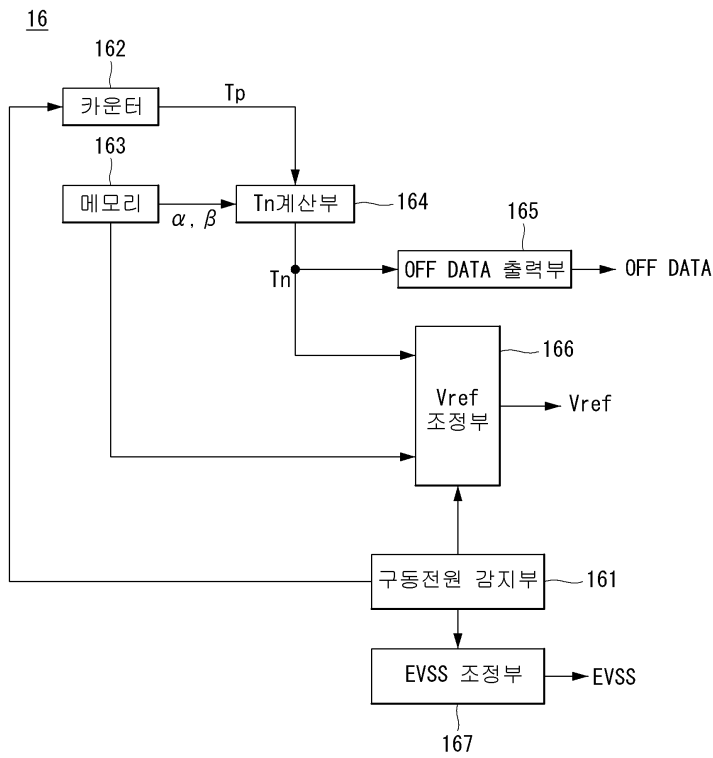
도면5

구분	Vth (V)			Time (Hrs)	ShiftRate (V/Hr)	ShiftRate/ Bias Voltage	Neg. / Posi
	Start	End	Δ Vth.				
Positive Bias (10V)	-0.09	0.21	0.30	313	0.0009576	0.00009576	6.51
Negative Bias (-7.16V)	0.25	-0.18	-0.43	97	-0.004461	0.00062308	

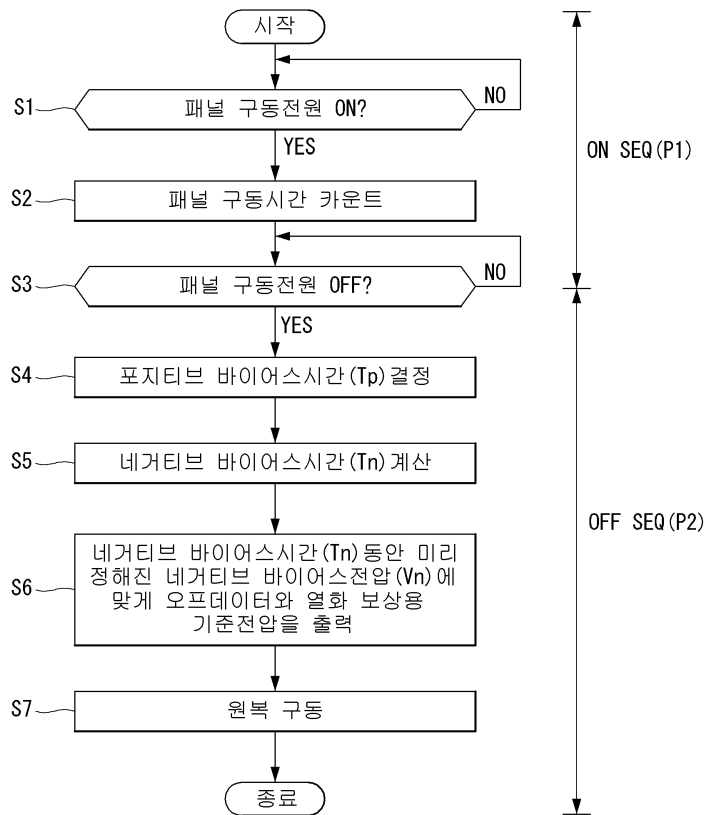
도면6



도면7

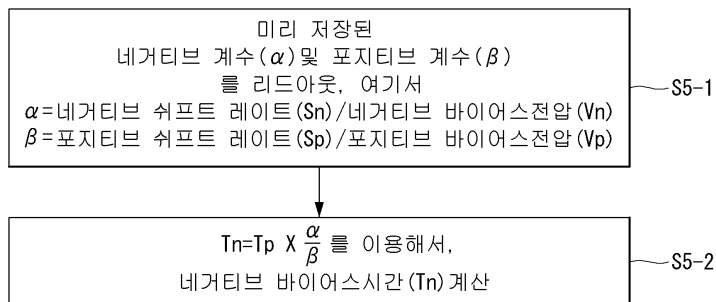


도면8

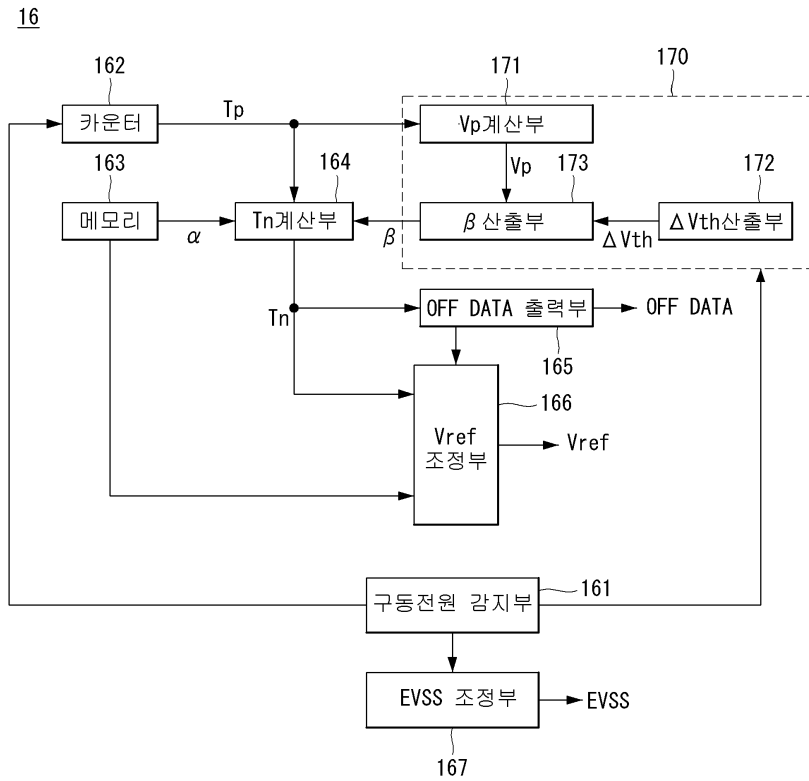


도면9

S5

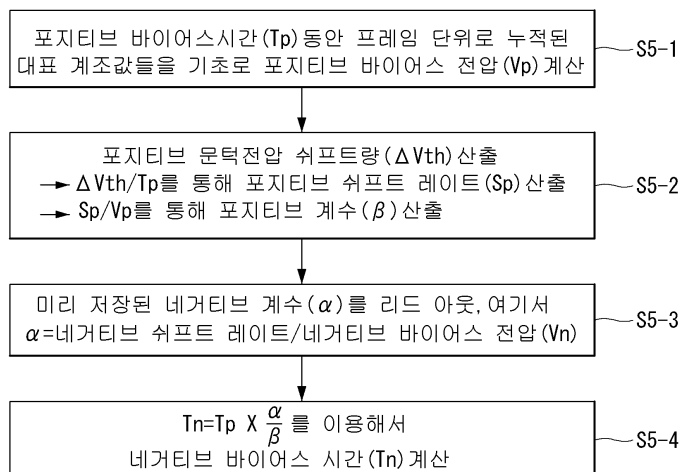


도면10

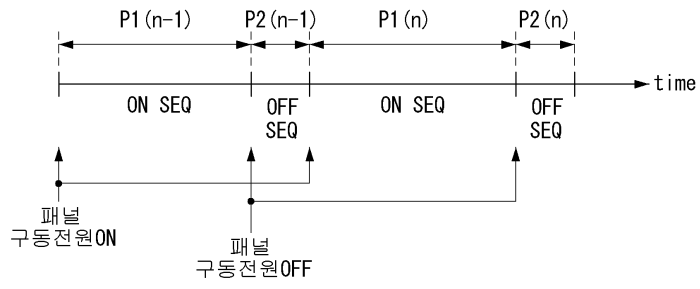


도면11

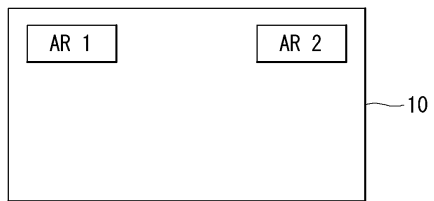
S5



도면12



도면13



专利名称(译)	一种能够补偿驱动元件的劣化的有机发光显示装置		
公开(公告)号	KR1020160007759A	公开(公告)日	2016-01-21
申请号	KR1020140079582	申请日	2014-06-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BYUN MIN CHUL 변민철		
发明人	변민철		
IPC分类号	G09G3/32 H05B33/08		
CPC分类号	Y02B20/345 G09G3/3233 G09G2300/043 G09G2320/043 Y02B20/32		
外部链接	Espacenet		

摘要(译)

根据本发明，有机发光显示装置包括：显示面板（10），其具有分别包括有机发光二极管（OLED）的多个像素（PIX）和驱动薄膜晶体管（TFT）（DT）用于根据栅极 - 源极之间的偏置电压（ V_{gs} ）控制通过OLED的驱动电流；和偏置补偿电路（16），其预设负偏置电压（ V_n ）以恢复由于正偏置电压（ V_p ）引起的驱动TFT的操作特性，绘制正偏置时间（ T_p ），其中施加正偏置电压通过计算面板驱动时间，然后基于正偏置时间计算负偏置时间（ T_n ），并在计算的负偏置时间期间将负偏置电压（ V_n ）施加到驱动TFT的栅极 - 源极之间的空间。

