



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0072225  
(43) 공개일자 2015년06월29일

(51) 국제특허분류(Int. Cl.)  
G09G 3/32 (2006.01) H01L 27/32 (2006.01)  
(21) 출원번호 10-2013-0159645  
(22) 출원일자 2013년12월19일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
(72) 발명자  
황영인  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
조영진  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
강철규  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
(74) 대리인  
리앤목특허법인

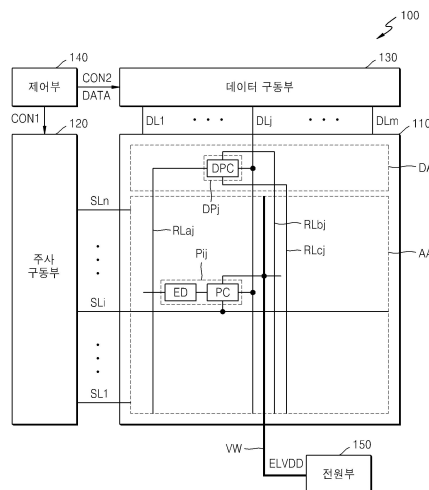
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

다양한 실시예들에 따른 유기 발광 표시 장치가 제공된다. 상기 유기 발광 표시 장치는 활성 영역에서 행 방향과 열 방향으로 배열되는 복수의 픽셀들, 상기 활성 영역 외곽의 더미 영역에서 상기 행 방향 또는 상기 열 방향으로 배열되는 복수의 더미 픽셀들, 상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선, 상기 복수의 더미 픽셀들로부터 동일 열 또는 동일 행의 픽셀들 중 하나에 구동 전류를 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들, 및 상기 동일 열 또는 동일 행의 픽셀들 중 하나에 공급되는 전원 전압을 동일 열 또는 동일 행의 더미 픽셀에 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제2 리페어 라인들을 포함한다.

대표도 - 도1



## 명세서

### 청구범위

#### 청구항 1

활성 영역에 배열되는 복수의 픽셀들;

더미 영역에 배열되는 복수의 더미 픽셀들;

상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선; 및

각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들 및 복수의 제2 리페어 라인들을 포함하고,

상기 복수의 제1 리페어 라인들 각각은 상기 동일 열의 더미 픽셀로부터 상기 동일 열의 픽셀들 중 하나에 구동 전류를 전달 가능하도록 배치되고,

상기 복수의 제2 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나에 공급되는 전원 전압을 상기 동일 열의 더미 픽셀에 전달 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 2

제1 항에 있어서,

상기 복수의 픽셀들 각각은 화소 전극을 갖는 발광 소자, 및 상기 화소 전극에 분리 가능하게 연결되는 제1 노드 및 상기 전원 배선을 통해 상기 전원 전압이 인가되는 제2 노드를 갖는 픽셀 회로를 포함하고,

상기 복수의 더미 픽셀들 각각은 동일 열의 제1 리페어 라인에 연결 가능한 제1 더미 노드 및 동일 열의 제2 리페어 라인에 연결 가능한 제2 더미 노드를 갖는 더미 픽셀 회로를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 3

제2 항에 있어서,

상기 제1 리페어 라인들 각각은 상기 동일 열의 더미 픽셀의 상기 제1 더미 노드를 상기 동일 열의 픽셀들 중 하나의 상기 화소 전극에 연결 가능하도록 배치되고,

상기 제2 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나의 상기 제2 노드를 상기 동일 열의 더미 픽셀의 제2 더미 노드에 연결 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 4

제2 항에 있어서,

상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우,

상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 열의 제1 리페어 라인을 통해 동일 열의 더미 픽셀의 제1 더미 노드에 연결되고,

상기 불량 픽셀의 제2 노드는 동일 열의 제2 리페어 라인을 통해 동일 열의 더미 픽셀의 제2 더미 노드에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 5

제2 항에 있어서,

각각 동일 행의 픽셀들에 주사 신호를 전달하는 복수의 주사 라인들;

각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 데이터 신호를 전달하는 복수의 데이터 라인들; 및

각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제3 리페어 라인들을 더 포함하고,

상기 복수의 제3 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나에 전달되는 주사 신호를 상기 동일 열의 더미 픽셀에 전달 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 6

제5 항에 있어서,

상기 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 노드를 더 포함하고,

상기 더미 픽셀 회로는 동일 열의 제3 리페어 라인에 연결 가능한 제3 더미 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 더미 노드를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 7

제6 항에 있어서,

상기 제3 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나의 상기 제3 노드를 상기 동일 열의 더미 픽셀의 제3 더미 노드에 연결 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 8

제6 항에 있어서,

상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우,

상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 열의 제1 리페어 라인을 통해 동일 열의 더미 픽셀의 제1 더미 노드에 연결되고,

상기 불량 픽셀의 제2 노드는 동일 열의 제2 리페어 라인을 통해 동일 열의 더미 픽셀의 제2 더미 노드에 연결되고,

상기 불량 픽셀의 제3 노드는 동일 열의 제3 리페어 라인을 통해 동일 열의 더미 픽셀의 제3 더미 노드에 연결되고,

상기 불량 픽셀의 제4 노드는 동일 열의 데이터 라인을 통해 동일 열의 더미 픽셀의 제4 더미 노드에 공통적으로 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 9

제6 항에 있어서,

상기 픽셀 회로는,

상기 제3 노드에 인가되는 상기 주사 신호에 응답하여, 상기 제4 노드에 인가되는 상기 데이터 신호를 전달하는 제1 트랜지스터;

상기 전달된 데이터 신호에 대응하는 전압을 충전하는 커패시터; 및

상기 제2 노드를 통해 인가되는 전원 전압을 이용하여, 상기 커패시터에 충전된 전압에 대응하는 상기 구동 전류를 상기 제1 노드를 통해 상기 발광 소자로 전달하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 10

제1 항에 있어서,

상기 복수의 픽셀들 각각은 복수의 발광 소자들, 및 상기 복수의 발광 소자들 각각에 분리 가능하게 연결되는 복수의 픽셀 회로들을 포함하고,

상기 복수의 더미 픽셀들 각각은 복수의 더미 픽셀 회로를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 11

활성 영역에 배열되는 복수의 픽셀들;

더미 영역에 배열되는 복수의 더미 픽셀들;

상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선; 및

각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들 및 복수의 제2 리페어 라인들을 포함하고,

상기 복수의 제1 리페어 라인들 각각은 상기 동일 행의 더미 픽셀로부터 상기 동일 행의 픽셀들 중 하나에 구동 전류를 전달 가능하도록 배치되고,

상기 복수의 제2 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나에 공급되는 전원 전압을 상기 동일 행의 더미 픽셀에 전달 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 12

제11 항에 있어서,

상기 복수의 픽셀들 각각은 화소 전극을 갖는 발광 소자, 및 상기 화소 전극에 분리 가능하게 연결되는 제1 노드 및 상기 전원 배선을 통해 상기 전원 전압이 인가되는 제2 노드를 갖는 픽셀 회로를 포함하고,

상기 복수의 더미 픽셀들 각각은 동일 행의 제1 리페어 라인에 연결 가능한 제1 더미 노드 및 동일 행의 제2 리페어 라인에 연결 가능한 제2 더미 노드를 갖는 더미 픽셀 회로를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 13

제2 항에 있어서,

상기 제1 리페어 라인들 각각은 상기 동일 행의 더미 픽셀의 상기 제1 더미 노드를 상기 동일 행의 픽셀들 중 하나의 상기 화소 전극에 연결 가능하도록 배치되고,

상기 제2 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나의 상기 제2 노드를 상기 동일 행의 더미 픽셀의 제2 더미 노드에 연결 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 14

제12 항에 있어서,

상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우,

상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 행의 제1 리페어 라인을 통해 동일 행의 더미 픽셀의 제1 더미 노드에 연결되고,

상기 불량 픽셀의 제2 노드는 동일 행의 제2 리페어 라인을 통해 동일 행의 더미 픽셀의 제2 더미 노드에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 15

제12 항에 있어서,

각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 주사 신호를 전달하는 복수의 주사 라인들;

각각 동일 열의 픽셀들에 데이터 신호를 전달하는 복수의 데이터 라인들; 및

각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제4 리페어 라인들을 더 포함하고,

상기 복수의 제4 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나에 전달되는 데이터 신호를 상기 동일 행

의 더미 픽셀에 전달 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 16

제15 항에 있어서,

상기 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 노드를 더 포함하고,

상기 더미 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 더미 노드, 및 동일 행의 제4 리페어 라인에 연결 가능한 제4 더미 노드를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 17

제16 항에 있어서,

상기 제4 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나의 상기 제4 노드를 상기 동일 행의 더미 픽셀의 제4 더미 노드에 연결 가능하도록 배치되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 18

제16 항에 있어서,

상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우,

상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 행의 제1 리페어 라인을 통해 동일 행의 더미 픽셀의 제1 더미 노드에 연결되고,

상기 불량 픽셀의 제2 노드는 동일 행의 제2 리페어 라인을 통해 동일 행의 더미 픽셀의 제2 더미 노드에 연결되고,

상기 불량 픽셀의 제3 노드는 동일 행의 주사 라인을 통해 동일 행의 더미 픽셀의 제3 더미 노드에 공통적으로 연결되고,

상기 불량 픽셀의 제4 노드는 동일 행의 제4 리페어 라인을 통해 동일 행의 더미 픽셀의 제4 더미 노드에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

#### 청구항 19

활성 영역에서 행 방향과 열 방향으로 배열되는 복수의 픽셀들;

상기 활성 영역 외곽의 더미 영역에서 상기 행 방향 또는 상기 열 방향으로 배열되는 복수의 더미 픽셀들;

상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선;

상기 복수의 더미 픽셀들로부터 동일 열 또는 동일 행의 픽셀들 중 하나에 구동 전류를 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들; 및

상기 동일 열 또는 동일 행의 픽셀들 중 하나에 공급되는 전원 전압을 동일 열 또는 동일 행의 더미 픽셀에 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제2 리페어 라인들을 포함하는 유기 발광 표시 장치.

#### 청구항 20

더미 픽셀 회로를 포함하는 더미 픽셀;

상기 더미 픽셀 회로로부터 제공되는 구동 전류에 의해 발광하는 발광 소자, 및 상기 발광 소자와 분리된 픽셀 회로를 포함하는 픽셀;

상기 픽셀 회로의 전원 노드에 전원 전압을 공급하는 전원 배선;

상기 더미 픽셀 회로로부터의 상기 구동 전류를 상기 발광 소자에 전달하기 위하여, 상기 더미 픽셀 회로와 상기 발광 소자를 서로 연결하는 제1 리페어 라인; 및

상기 더미 픽셀 회로에 상기 전원 전압을 공급하기 위하여, 상기 더미 픽셀 회로를 상기 픽셀 회로의 상기 전원 노드에 연결하는 제2 리페어 라인을 포함하는 유기 발광 표시 장치.

## 발명의 설명

### 기술 분야

[0001] 본 발명의 실시예들은 더미 픽셀을 이용하여 불량 픽셀을 리페어할 수 있는 유기 발광 표시 장치에 관한 것이다.

### 배경 기술

[0002] 특정 픽셀에서 불량이 발생하는 경우, 특정 픽셀은 스캔 신호 및 데이터 신호와 무관하게 항상 발광하거나 전혀 발광하지 않을 수 있다. 이와 같이 항상 발광하는 픽셀 또는 전혀 발광하지 않는 픽셀은 관찰자에게 명점 또는 암점으로 인식되며, 특히 명점은 시인성이 높아 관찰자에게 쉽게 관측된다. 이러한 불량 픽셀은 더미 픽셀을 이용하여 리페어될 수 있다.

[0003] 불량 픽셀이 더미 픽셀을 이용하여 리페어될 경우, 상기 불량 픽셀에 인접한 픽셀에 공급되는 전원 전압 레벨과 더미 픽셀에 공급되는 전원 전압 레벨 간에 차이가 있기 때문에, 리페어된 불량 픽셀과 상기 리페어된 불량 픽셀에 인접한 픽셀 간에 휘도 차이가 발생할 수 있다. 이러한 휘도 차이는 관찰자에게 관측될 수 있다.

## 발명의 내용

### 해결하려는 과제

[0004] 본 발명의 실시예들이 해결하고자 하는 과제는 더미 픽셀을 이용하여 리페어된 불량 픽셀과 상기 불량 픽셀에 인접한 픽셀 간의 휘도 차이를 최소화 또는 감소시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.

### 과제의 해결 수단

[0005] 상기 기술적 과제를 달성하기 위한 일 측면에 따른 유기 발광 표시 장치는 활성 영역에 배열되는 복수의 픽셀들, 더미 영역에 배열되는 복수의 더미 픽셀들, 상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선, 및 각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들 및 복수의 제2 리페어 라인들을 포함한다. 상기 복수의 제1 리페어 라인들 각각은 상기 동일 열의 더미 픽셀로부터 상기 동일 열의 픽셀들 중 하나에 구동 전류를 전달 가능하도록 배치된다. 상기 복수의 제2 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나에 공급되는 전원 전압을 상기 동일 열의 더미 픽셀에 전달 가능하도록 배치된다.

[0006] 상기 유기 발광 표시 장치의 일 예에 따르면, 상기 복수의 픽셀들 각각은 화소 전극을 갖는 발광 소자, 및 상기 화소 전극에 분리 가능하게 연결되는 제1 노드 및 상기 전원 배선을 통해 상기 전원 전압이 인가되는 제2 노드를 갖는 픽셀 회로를 포함할 수 있다. 상기 복수의 더미 픽셀들 각각은 동일 열의 제1 리페어 라인에 연결 가능한 제1 더미 노드 및 동일 열의 제2 리페어 라인에 연결 가능한 제2 더미 노드를 갖는 더미 픽셀 회로를 포함할 수 있다.

[0007] 상기 유기 발광 표시 장치의 다른 예에 따르면, 상기 제1 리페어 라인들 각각은 상기 동일 열의 더미 픽셀의 상기 제1 더미 노드를 상기 동일 열의 픽셀들 중 하나의 상기 화소 전극에 연결 가능하도록 배치될 수 있다. 상기 제2 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나의 상기 제2 노드를 상기 동일 열의 더미 픽셀의 제2 더미 노드에 연결 가능하도록 배치될 수 있다.

[0008] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우, 상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 열의 제1 리페어 라인을 통해 동일 열의 더미 픽셀의 제1 더미 노드에 연결될 수 있다. 또한, 상기 불량 픽셀의 제2 노드는 동일 열의 제2 리페어 라인을 통해 동일 열의 더미 픽셀의 제2 더미 노드에 연결될 수 있다.

[0009] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 각각 동일 행의 픽셀들에 주사 신호를 전달하는 복수의 주사 라인들, 각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 데이터 신호를 전달하는 복수의 데이터 라인들, 및 각각 동일 열의 픽셀들 및 동일 열의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제3 리페어 라인들이 더 포

함될 수 있다. 상기 복수의 제3 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나에 전달되는 주사 신호를 상기 동일 열의 더미 픽셀에 전달 가능하도록 배치될 수 있다.

[0010] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 노드를 더 포함할 수 있다. 상기 더미 픽셀 회로는 동일 열의 제3 리페어 라인에 연결 가능한 제3 더미 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 더미 노드를 더 포함할 수 있다.

[0011] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 제3 리페어 라인들 각각은 상기 동일 열의 픽셀들 중 하나의 상기 제3 노드를 상기 동일 열의 더미 픽셀의 제3 더미 노드에 연결 가능하도록 배치될 수 있다.

[0012] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우, 상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 열의 제1 리페어 라인을 통해 동일 열의 더미 픽셀의 제1 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제2 노드는 동일 열의 제2 리페어 라인을 통해 동일 열의 더미 픽셀의 제2 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제3 노드는 동일 열의 제3 리페어 라인을 통해 동일 열의 더미 픽셀의 제3 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제4 노드는 동일 열의 데이터 라인을 통해 동일 열의 더미 픽셀의 제4 더미 노드에 공통적으로 연결될 수 있다.

[0013] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 픽셀 회로는, 상기 제3 노드에 인가되는 상기 주사 신호에 응답하여, 상기 제4 노드에 인가되는 상기 데이터 신호를 전달하는 제1 트랜지스터, 상기 전달된 데이터 신호에 대응하는 전압을 충전하는 커패시터, 및 상기 제2 노드를 통해 인가되는 전원 전압을 이용하여, 상기 커패시터에 충전된 전압에 대응하는 상기 구동 전류를 상기 제1 노드를 통해 상기 발광 소자로 전달하는 제2 트랜지스터를 포함할 수 있다.

[0014] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 복수의 픽셀들 각각은 복수의 발광 소자들, 및 상기 복수의 발광 소자들 각각에 분리 가능하게 연결되는 복수의 픽셀 회로들을 포함할 수 있다. 상기 복수의 더미 픽셀들 각각은 복수의 더미 픽셀 회로를 포함할 수 있다.

[0015] 상기 기술적 과제를 달성하기 위한 일 측면에 따른 유기 발광 표시 장치는 활성 영역에 배열되는 복수의 픽셀들, 더미 영역에 배열되는 복수의 더미 픽셀들, 상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선, 및 각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들 및 복수의 제2 리페어 라인들을 포함한다. 상기 복수의 제1 리페어 라인들 각각은 상기 동일 행의 더미 픽셀로부터 상기 동일 행의 픽셀들 중 하나에 구동 전류를 전달 가능하도록 배치된다. 상기 복수의 제2 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나에 공급되는 전원 전압을 상기 동일 행의 더미 픽셀에 전달 가능하도록 배치된다.

[0016] 상기 유기 발광 표시 장치의 일 예에 따르면, 상기 복수의 픽셀들 각각은 화소 전극을 갖는 발광 소자, 및 상기 화소 전극에 분리 가능하게 연결되는 제1 노드 및 상기 전원 배선을 통해 상기 전원 전압이 인가되는 제2 노드를 갖는 픽셀 회로를 포함할 수 있다. 상기 복수의 더미 픽셀들 각각은 동일 행의 제1 리페어 라인에 연결 가능한 제1 더미 노드 및 동일 행의 제2 리페어 라인에 연결 가능한 제2 더미 노드를 갖는 더미 픽셀 회로를 포함할 수 있다.

[0017] 상기 유기 발광 표시 장치의 다른 예에 따르면, 상기 제1 리페어 라인들 각각은 상기 동일 행의 더미 픽셀의 상기 제1 더미 노드를 상기 동일 행의 픽셀들 중 하나의 상기 화소 전극에 연결 가능하도록 배치될 수 있다. 상기 제2 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나의 상기 제2 노드를 상기 동일 행의 더미 픽셀의 제2 더미 노드에 연결 가능하도록 배치될 수 있다.

[0018] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우, 상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 행의 제1 리페어 라인을 통해 동일 행의 더미 픽셀의 제1 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제2 노드는 동일 행의 제2 리페어 라인을 통해 동일 행의 더미 픽셀의 제2 더미 노드에 연결될 수 있다.

[0019] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 주사 신호를 전달하는 복수의 주사 라인들, 각각 동일 열의 픽셀들에 데이터 신호를 전달하는 복수의 데이터 라인들, 및 각각 동일 행의 픽셀들 및 동일 행의 더미 픽셀에 연결 가능하도록 배치되는 복수의 제4 리페어 라인들이 더 포함될 수 있다. 상기 복수의 제4 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나에 전달되는 데이터 신호

를 상기 동일 행의 더미 픽셀에 전달 가능하도록 배치될 수 있다.

[0020] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 노드, 및 동일 열의 데이터 라인을 통해 상기 데이터 신호가 인가되는 제4 노드를 더 포함할 수 있다. 상기 더미 픽셀 회로는 동일 행의 주사 라인을 통해 상기 주사 신호가 인가되는 제3 더미 노드, 및 동일 행의 제4 리페어 라인에 연결 가능한 제4 더미 노드를 더 포함할 수 있다.

[0021] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 제4 리페어 라인들 각각은 상기 동일 행의 픽셀들 중 하나의 상기 제4 노드를 상기 동일 행의 더미 픽셀의 제4 더미 노드에 연결 가능하도록 배치될 수 있다.

[0022] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 복수의 픽셀들 중 적어도 하나가 불량 픽셀인 경우, 상기 불량 픽셀의 발광 소자는 상기 불량 픽셀의 제1 노드와 분리되고 동일 행의 제1 리페어 라인을 통해 동일 행의 더미 픽셀의 제1 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제2 노드는 동일 행의 제2 리페어 라인을 통해 동일 행의 더미 픽셀의 제2 더미 노드에 연결될 수 있다. 상기 불량 픽셀의 제3 노드는 동일 행의 주사 라인을 통해 동일 행의 더미 픽셀의 제3 더미 노드에 공통적으로 연결될 수 있다. 상기 불량 픽셀의 제4 노드는 동일 행의 제4 리페어 라인을 통해 동일 행의 더미 픽셀의 제4 더미 노드에 연결될 수 있다.

[0023] 상기 기술적 과제를 달성하기 위한 다른 측면에 따른 유기 발광 표시 장치는 활성 영역에서 행 방향과 열 방향으로 배열되는 복수의 픽셀들, 상기 활성 영역 외곽의 더미 영역에서 상기 행 방향 또는 상기 열 방향으로 배열되는 복수의 더미 픽셀들, 상기 복수의 픽셀들에 전원 전압을 공급하기 위해 상기 복수의 픽셀들에 연결되는 전원 배선, 상기 복수의 더미 픽셀들로부터 동일 열 또는 동일 행의 픽셀들 중 하나에 구동 전류를 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들, 및 상기 동일 열 또는 동일 행의 픽셀들 중 하나에 공급되는 전원 전압을 동일 열 또는 동일 행의 더미 픽셀에 전달하기 위해, 각각 상기 복수의 더미 픽셀들에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들에 연결 가능하도록 배치되는 복수의 제2 리페어 라인들을 포함한다.

[0024] 상기 기술적 과제를 달성하기 위한 다른 측면에 따른 유기 발광 표시 장치는 더미 픽셀 회로를 포함하는 더미 픽셀, 상기 더미 픽셀 회로로부터 제공되는 구동 전류에 의해 발광하는 발광 소자, 및 상기 발광 소자와 분리된 픽셀 회로를 포함하는 픽셀, 상기 픽셀 회로의 전원 노드에 전원 전압을 공급하는 전원 배선, 상기 더미 픽셀 회로로부터의 상기 구동 전류를 상기 발광 소자에 전달하기 위하여, 상기 더미 픽셀 회로와 상기 발광 소자를 서로 연결하는 제1 리페어 라인, 및 상기 더미 픽셀 회로에 상기 전원 전압을 공급하기 위하여, 상기 더미 픽셀 회로를 상기 픽셀 회로의 상기 전원 노드에 연결하는 제2 리페어 라인을 포함한다.

[0025] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

### 발명의 효과

[0026] 본 발명의 다양한 실시예들에 따르면 불량 픽셀은 더미 픽셀을 이용하여 리페어될 수 있다. 전원 전압 배선의 IR 드롭(IR-Drop)으로 인하여 리페어된 불량 픽셀과 상기 불량 픽셀에 인접한 픽셀 간에 발생할 수 있는 휘도 차이가 감소 또는 최소화될 수 있다. 또한, 불량 픽셀의 주소를 저장하는 메모리를 추가한다거나 타이밍 컨트롤러를 수정하는 등과 같은 추가적인 구성 또는 수정 없이도 불량 픽셀이 리페어될 수 있다.

### 도면의 간단한 설명

[0027] 도 1은 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 블록도이다.

도 2은 일 실시예에 따른 표시 장치에 적용될 수 있는 일 예에 따른 픽셀을 도시한 회로도이다.

도 3은 도 1에 도시된 표시 패널의 일 예를 개략적으로 나타낸 도면이다.

도 4는 도 3에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다.

도 5은 도 1에 도시된 표시 패널의 다른 예를 개략적으로 나타낸 도면이다.

도 6은 도 5에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다.

도 7은 다른 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

도 8은 도 7에 도시된 표시 패널의 일 예를 개략적으로 나타낸 도면이다.



도 9는 도 8에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다.

### 발명을 실시하기 위한 구체적인 내용

- [0028] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0029] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0030] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0031] 도 1은 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.
- [0032] 도 1을 참조하면, 표시 장치(100)는 표시 패널(110), 주사 구동부(120), 데이터 구동부(130), 제어부(140), 및 전원부(150)를 포함할 수 있다. 주사 구동부(120), 데이터 구동부(130), 및 제어부(140)는 각각 별개의 반도체 칩에 형성될 수도 있고, 하나의 반도체 칩에 집적될 수도 있다. 주사 구동부(120)는 표시 패널(110)과 동일한 기판 상에 함께 형성될 수도 있다.
- [0033] 표시 패널(110)에는 픽셀들(P)이 배열되는 활성 영역(AA)과 더미 픽셀들(DP)이 배열되는 더미 영역(DA)이 정의될 수 있다. 더미 영역(DA)은 활성 영역(AA) 외곽에 활성 영역(AA)에 인접하게 배치될 수 있다. 일 예에 따르면, 도 1에 도시된 바와 같이, 더미 영역(DA)은 활성 영역(AA)의 상측 또는 하측에 배치될 수 있다. 다른 예에 따르면, 더미 영역(DA)은 활성 영역(AA)의 상측과 하측 모두에 배치될 수 있다. 또 다른 예에 따르면, 도 7에 도시된 바와 같이, 더미 영역(DA)은 활성 영역(AA)의 좌측 및/또는 우측에 배치될 수 있다. 표시 패널(110)은 OLED, TFT-LCD, PDP, 또는 LED 디스플레이와 같은 평판 디스플레이 패널일 수 있으나, 이에 한정되는 것은 아니다. 아래에서는 표시 패널(110)을 일 예로서 OLED 패널로 가정하여 설명한다.
- [0034] 활성 영역(AA)에는 제i 주사 라인(SLi)과 제j 데이터 라인(DLj)에 연결되는 픽셀(Pij)을 포함하는 픽셀들(P)이 배열된다. 픽셀들(P)은 행 방향으로 연장되는 주사 라인들(SL1~SLn, 이하 'SL') 및 열 방향으로 연장되는 데이터 라인들(DL1~DLm, 이하 'DL')에 연결된다. 픽셀들(P)은 행 방향과 열 방향을 따라 예컨대 매트릭스로 배열된다. 본 명세서에서 행 방향이라는 용어는 도 1에서 가로 방향을 지칭하고, 열 방향이라는 용어는 도 1에서 세로 방향을 지칭한다. 그러나, 행 방향과 열 방향은 서로 반대로 지정될 수 있으며, 특히 표시 장치(100) 또는 표시 장치(100)를 포함하는 응용 제품에서 행 방향이 세로 방향을 의미하고 열 방향이 가로 방향을 의미할 수도 있다. 행 방향과 열 방향이 서로 수직일 수도 있고, 수직이 아닐 수도 있다.
- [0035] 주사 라인들(SL) 각각은 동일 행의 픽셀들(P)에 연결되어 동일 행의 픽셀들(P)에 주사 신호를 전달한다. 데이터 라인들(DL) 각각은 동일 열의 픽셀들(P) 및 동일 열의 더미 픽셀(DP)에 연결되어, 동일 열의 픽셀들(P) 및 동일 열의 더미 픽셀(DP)에 데이터 신호를 전달한다.
- [0036] 일 예에 따르면, 복수의 픽셀들(P)은 주사 라인들(SL)에 분리 가능하게 연결될 수 있다. 다른 예에 따르면, 복수의 픽셀들(P)은 데이터 라인들(DL)에 분리 가능하게 연결될 수 있다. 또 다른 예에 따르면, 복수의 픽셀들(P)은 주사 라인들(SL)과 데이터 라인들(DL)에 모두 분리 가능하게 연결될 수 있다.
- [0037] 본 명세서에서, "분리 가능한" 또는 "분리 가능하게"라는 용어는 리페어 공정에서 레이저 등을 이용하여 분리될 수 있는 상태라는 것을 의미한다. 예컨대, 제1 부재와 제2 부재가 분리 가능하게 연결된다는 것은 제1 부재와 제2 부재가 실제로는 연결되어 있지만, 리페어 공정에서 분리될 수 있는 상태에 놓여 있다는 것을 의미한다.
- [0038] 구조적인 관점에서, 분리 가능하게 연결된 제1 부재와 제2 부재는 도전성 연결 부재를 통해 서로 연결되도록 배치될 수 있다. 리페어 공정에서 상기 도전성 연결 부재에 레이저가 조사되면, 상기 도전성 연결 부재는 레이저가 조사된 부분이 녹으면서 절단되며, 제1 부재와 제2 부재는 서로 전기적으로 절연된다. 예시적으로 상기 도전성 연결 부재는 레이저에 의해 용융될 수 있는 실리콘층을 포함할 수 있다. 이 경우, 제1 부재와 제2 부재를

분리 가능하게 연결하는 도전성 연결 부재는 레이저가 조사될 수 있는 부분을 포함한다. 다른 예에 따르면, 상기 도전성 연결 부재는 전류에 의한 줄열에 의해 용융되면서 절단될 수 있다.

[0039] 표시 패널(110)은 픽셀들(P)에 전원 전압(예컨대, ELVDD)을 공급하기 위해 픽셀들(P)에 연결되는 전원 배선(VW)을 포함한다. 전원 배선(VW)은 전원부(150)에 연결된다. 전원부(150)는 픽셀들(P)을 구동하기 위한 전원 전압(ELVDD)을 생성하여 전원 배선(VW)에 인가한다. 본 실시예에서, 전원 전압(ELVDD)은 예시적으로 양의 전압을 갖는 것으로 표시되었지만, 픽셀들(P)의 회로 구성에 따라 전원부(150)는 음의 전압(예컨대, ELVSS) 또는 접지 전압을 전원 배선(VW)에 공급할 수 있다.

[0040] 도 1에는 전원 배선(VW)의 일부만이 도시된 것이다. 도 1에서 전원 배선(VW)이 열 방향으로 연장되는 것으로 예시적으로 도시되었지만, 전원 배선(VW)은 행 방향으로 연장되는 구조를 갖거나 행 방향과 열 방향으로 연장되는 그물 구조를 가질 수도 있다. 픽셀들(P)을 구동하고 픽셀들(P)을 발광시키기 위한 구동 전원이 전원 배선(VW)을 통해 공급되기 때문에, 전원 배선(VW)을 통해 흐르는 전류의 크기는 상대적으로 크다. 전원 배선(VW)은 배선 저항을 가지며, 전원 배선(VW)을 통해 흐르는 전류에 의해 전압 강하가 발생한다. 이러한 전압 강하는 IR 드롭(IR-Drop)으로 지칭된다. 이러한 IR 드롭의 크기를 줄이기 위해, 전원 배선(VW)은 낮은 배선 저항을 갖도록 설계될 수 있다. 예컨대, 전원 배선(VW)은 다른 라인들(예컨대, 데이터 라인(DL), 주사 라인(SL), 리페어 라인(RLa, RLb, RLc))보다 두꺼운 선폭을 가질 수 있다. 예컨대, 전원 배선(VW)의 폭은 데이터 라인(DL), 주사 라인(SL), 또는 리페어 라인(RLa, RLb, RLc) 중 하나의 선폭의 수 배(예컨대, 약 10배)의 크기를 가질 수 있다. 전원 배선(VW)은 다른 라인들보다 두꺼운 두께를 가질 수도 있다.

[0041] IR 드롭에 의해 전원 배선(VW) 상의 각 위치마다 전원 전압(ELVDD)의 레벨은 일정하지 않을 수 있다. 예컨대, 전원 배선(VW)에서 전원부(150)에 직접 연결되는 부분의 전원 전압(ELVDD)의 레벨은 전원부(150)에서 먼 부분의 전원 전압(ELVDD)의 레벨보다 높다. 전원 전압(ELVDD)의 레벨이 높은 부분에 위치한 픽셀들(P)의 휘도는 전원 전압(ELVDD)의 레벨이 낮은 부분에 위치한 픽셀들(P)의 휘도보다 높을 수 있다. 그러나, 픽셀들(P)이 공통적으로 전원 배선(VW)에 연결되기 때문에, 인접한 픽셀들(P)에 공급되는 전원 전압(ELVDD)의 레벨은 실질적으로 동일하거나 거의 차이가 없기 때문에 인접한 픽셀들(P)의 휘도 차이는 크지 않으며, 이러한 휘도 차이는 관찰자에 의해 시인되지 않을 수 있다.

[0042] 그러나, 불량 픽셀이 더미 픽셀(DP)에 의해 리페어되는 경우, 상기 불량 픽셀에 인접한 픽셀(P)과 상기 더미 픽셀(DP)은 서로 인접하지 않을 수 있으며, 이 경우, 상기 불량 픽셀에 인접한 픽셀(P)에 공급되는 전원 전압(ELVDD)의 레벨과 상기 더미 픽셀(DP)에 공급되는 전원 전압(ELVDD)의 레벨에는 상당한 차이가 존재할 수 있다. 이 경우, 상기 불량 픽셀에 인접한 픽셀(P)과 상기 더미 픽셀(DP) 간에 휘도 차이가 발생할 수 있으며, 이러한 휘도 차이는 관찰자에게 시인될 수 있으며, 화질을 저하시키는 요인이 된다.

[0043] 본 발명에 따르면, 이러한 휘도 차이로 인한 화질 열화의 문제를 해결하기 위하여, 상기 불량 픽셀에 공급되는 전원 전압(ELVDD)은 전원 배선(VW) 외의 다른 별도의 리페어 라인(예컨대, 제2 리페어 라인(RLb))을 통해 더미 픽셀(DP)에 별도로 공급될 수 있다. 따라서, 더미 픽셀(DP)에 의해 리페어된 상기 불량 픽셀과 상기 불량 픽셀에 인접한 픽셀(P) 간의 휘도 차이는 감소되거나 최소화될 수 있다. 이에 대하여 아래에서 더욱 자세히 설명한다.

[0044] 표시 패널(110)은 제1 리페어 라인(RLaj)을 포함하는 복수의 제1 리페어 라인들(RLa)을 포함한다. 제1 리페어 라인들(RLa) 각각은 동일 열의 픽셀들(P)에 연결 가능하고 동일 열의 더미 픽셀(DP)에 연결 가능하도록 열 방향으로 연장된다. 제1 리페어 라인(RLaj)은 동일 열의 더미 픽셀(DPj)로부터 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 구동 전류를 전달 가능하도록 배치된다. 제1 리페어 라인(RLaj)이 동일 열의 픽셀(Pij)과 동일 열의 더미 픽셀(DPj)에 연결되는 경우, 더미 픽셀(DPj)은 제1 리페어 라인(RLaj)을 통해 픽셀(Pij)에 구동 전류를 제공할 수 있다.

[0045] 표시 패널(110)은 제2 리페어 라인(RLbj)을 포함하는 복수의 제2 리페어 라인들(RLb)을 포함한다. 제2 리페어 라인들(RLb) 각각은 동일 열의 픽셀들(P)에 연결 가능하고 동일 열의 더미 픽셀(DP)에 연결 가능하도록 열 방향으로 연장된다. 제2 리페어 라인(RLbj)은 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 공급되는 전원 전압(ELVDD)을 동일 열의 더미 픽셀(DPj)에 전달 가능하게 배치된다. 제2 리페어 라인(RLbj)이 동일 열의 픽셀(Pij)과 동일 열의 더미 픽셀(DPj)에 연결되는 경우, 픽셀(Pij)에 인가되는 전원 전압(ELVDD)은 제2 리페어 라인(RLbj)을 통해 더미 픽셀(DPj)에 공급되고, 더미 픽셀(DPj)은 제2 리페어 라인(RLbj)을 통해 인가되는 전원 전압(ELVDD)을 이용하여 상기 구동 전류를 생성할 수 있다.

- [0046] 표시 패널(110)은 제3 리페어 라인(RLc<sub>j</sub>)을 포함하는 복수의 제3 리페어 라인들(RLc)을 더 포함할 수 있다. 제3 리페어 라인들(RLc) 각각은 동일 열의 픽셀들(P)에 연결 가능하고 동일 열의 더미 픽셀(DP)에 연결 가능하도록 열 방향으로 연장된다. 제3 리페어 라인(RLc<sub>j</sub>)은 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(P<sub>ij</sub>))에 전달되는 주사 신호를 동일 열의 더미 픽셀(DP<sub>j</sub>)에 전달 가능하도록 배치된다. 제3 리페어 라인(RLc<sub>j</sub>)이 동일 열의 픽셀(P<sub>ij</sub>)과 동일 열의 더미 픽셀(DP<sub>j</sub>)에 연결되는 경우, 픽셀(P<sub>ij</sub>)에 전달되는 주사 신호는 제3 리페어 라인(RLc<sub>j</sub>)을 통해 더미 픽셀(DP<sub>j</sub>)에 제공되고, 더미 픽셀(DP<sub>j</sub>)은 제3 리페어 라인(RLc<sub>j</sub>)을 통해 전달되는 주사 신호에 응답하여 상기 구동 전류를 생성할 수 있다.
- [0047] 도 1에서 표시 패널(110)이 제3 리페어 라인들(RLc)을 포함하는 것으로 도시되어 있지만, 표시 패널(110)이 제3 리페어 라인들(RLc)을 포함하지 않을 수도 있다. 이 경우, 더미 픽셀들(DP)에 별도의 주사 신호를 제공하기 위해 주사 구동부(120)가 수정될 수 있다. 또한, 더미 픽셀들(DP)에 제공되는 주사 신호의 활성화 구간에, 불량 픽셀에 제공하여야 할 데이터 신호를 더미 픽셀들(DP)에 제공하기 위해 제어부(140) 및/또는 데이터 구동부(130)가 수정되어야 한다. 예컨대, 더미 픽셀들(DP)을 구동하기 위한 타이밍이 추가되고, 불량 픽셀들의 주소를 저장하기 위한 메모리 또는 불량 픽셀들에 제공하여야 할 데이터를 임시로 저장하기 위한 메모리가 추가될 수 있다.
- [0048] 본 명세서에서, "연결 가능한" 또는 "연결 가능하게"라는 용어는 리페어 공정에서 레이저 등을 이용하여 연결될 수 있는 상태라는 것을 의미한다. 예컨대, 제1 부재와 제2 부재가 연결 가능하게 배치된다는 것은 제1 부재와 제2 부재가 실제로는 연결되어 있지 않지만, 리페어 공정에서 서로 연결될 수 있는 상태에 놓여 있다는 것을 의미한다. 구조적인 관점에서, 서로 "연결 가능한" 제1 부재와 제2 부재는 중첩 영역에서 절연막을 사이에 두고 서로 교차하도록 배치될 수 있다. 리페어 공정에서 상기 중첩 영역에 레이저가 조사되면, 상기 중첩 영역 내의 상기 절연막이 파괴되면서, 제1 부재와 제2 부재는 서로 전기적으로 연결된다.
- [0049] 본 명세서에서, "전달 가능한" 또는 "전달 가능하게"라는 용어는 연결 가능한 두 구성요소들이 리페어 공정에 의해 서로 연결되면 상기 두 구성요소들 간에 전달이 이루어질 수 있다는 것을 의미한다. 즉, 리페어 공정에 의해 상기 두 구성요소들이 서로 연결되기 이전에는 상기 두 구성요소들 간에 전달이 이루어질 수 없지만, 리페어 공정에 의해 상기 두 구성요소들이 서로 연결되면 두 구성요소들 간에 전달이 이루어질 수 있다는 관점에서 "전달 가능한"이라는 용어가 사용된다.
- [0050] 더미 영역(DA)에는 더미 픽셀(DP<sub>j</sub>)을 포함하는 더미 픽셀들(DP)이 배열된다. 도 1에 도시된 바와 같이 더미 픽셀들(DP)은 행 방향으로 배열될 수 있다. 다른 예에 따르면, 더미 픽셀들(DP)은 둘 이상의 행으로 배열될 수 있다. 또 다른 예에 따르면, 더미 픽셀들(DP)은 활성화 영역(AA)의 상측과 하측 모두에 둘 이상의 행으로 배열될 수 있다.
- [0051] 더미 픽셀들(DP)은 동일 열의 데이터 라인들(DL)에 각각 연결될 수 있다. 더미 픽셀들(DP)은 동일 열의 제1 리페어 라인(RLa) 및 동일 열의 제2 리페어 라인(RLb)에 연결될 수 있다. 더미 픽셀들(DP)이 둘 이상의 행으로 배열되거나, 더미 픽셀들(DP)이 둘 이상의 더미 픽셀 회로(DPC)를 포함하는 경우, 제1 리페어 라인(RLa) 및/또는 제2 리페어 라인(RLb)은 동일 열의 더미 픽셀들(DP) 중 하나에 연결 가능하게 배치되거나, 동일 열의 더미 픽셀(DP)의 더미 픽셀 회로들(DPC) 중 하나에 연결 가능하게 배치될 수 있다.
- [0052] 더미 픽셀들(DP)은 동일 열의 제3 리페어 라인(RLc)에 연결될 수 있다. 다른 예에 따르면, 더미 영역(DA)에는 더미 픽셀들(DP)을 위한 추가의 주사 라인(미 도시)이 배치될 수 있으며, 상기 추가의 주사 라인을 통해 더미 픽셀들(DP)을 위한 주사 신호가 더미 픽셀들(DP)에 제공될 수도 있다.
- [0053] 픽셀들(P) 각각은 서로 분리 가능하게 연결되는 발광 소자(ED)와 픽셀 회로(PC)를 포함한다. 하나의 픽셀(P)이 복수의 발광 소자들(ED) 및 픽셀 회로들(PC)을 포함할 수 있다. 이 경우, 한 쌍의 발광 소자(ED)와 픽셀 회로(PC)는 하나의 서브 픽셀을 구성할 수 있다. 더미 픽셀들(DP) 각각은 더미 픽셀 회로(PC)를 포함한다. 하나의 더미 픽셀(DP)은 복수의 더미 픽셀 회로들(PC)을 포함할 수 있다. 픽셀 회로(PC) 및 더미 픽셀 회로(DPC)는 아날로그 구동 방식의 픽셀 회로일 수 있다. 다른 예에 따르면, 픽셀 회로(PC) 및 더미 픽셀 회로(DPC)는 디지털 구동 방식의 픽셀 회로일 수 있다.
- [0054] 발광 소자(ED)는 화소 전극과 대향 전극 사이에 개재되는 유기 발광층을 포함하는 유기 발광 소자(OLED)일 수 있다. 화소 전극과 대향 전극은 각각 유기 발광 소자(OLED)의 애노드 전극 및 캐소드 전극일 수 있다. 다른 예에 따르면, 픽셀 회로(PC)의 구성에 따라, 화소 전극이 유기 발광 소자의 캐소드 전극이고 대향 전극이 유기 발광 소자의 애노드 전극일 수도 있다. 본 명세서에서, 발광 소자(ED)의 화소 전극은 픽셀 회로(PC)에 분리 가

능하게 연결되는 전극으로 이해될 수 있다.

- [0055] 단위 픽셀은 다양한 색상을 표시하기 위해 복수의 색상들을 각각 표시하는 복수의 서브 픽셀들을 포함한다. 본 명세서에서, 픽셀(P)은 주로 하나의 서브 픽셀을 의미한다. 그러나, 본 발명은 이에 한정되지 않으며, 픽셀(P)은 복수의 서브 픽셀들을 포함하는 하나의 단위 픽셀을 의미할 수도 있다. 즉, 본 명세서에서 하나의 픽셀(P)이 존재한다고 기재되어 있더라도, 이는 하나의 서브 픽셀이 존재하는 것으로 해석될 수도 있고, 하나의 단위 픽셀을 구성하는 복수의 서브 픽셀들이 존재한다고 해석될 수도 있다.
- [0056] 더미 픽셀(DP)에 대해서도 마찬가지이다. 예컨대, 하나의 더미 픽셀이 존재한다고 기재되어 있더라도, 이는 하나의 더미 픽셀 회로가 존재하는 것으로 해석될 수도 있고, 하나의 단위 픽셀을 구성하는 서브 픽셀들의 개수만큼 더미 픽셀 회로들이 존재하는 것으로 해석될 수도 있다.
- [0057] 제어부(140)는 주사 구동부(120) 및 데이터 구동부(130)를 제어할 수 있다. 제어부(140)는 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS), 발광 제어 신호(EM), 초기화 전압(Vint) 등이 픽셀들(P)에 인가되도록 전원부(150)를 제어할 수 있다. 제어부(140)는 제1 제어 신호(CON1)와 제2 제어 신호(CON2)를 포함하는 복수의 제어 신호들을 생성할 수 있다. 예컨대, 제어부(140)는 수평 동기 신호와 수직 동기 신호에 기초하여 제1 제어 신호(CON1), 제2 제어 신호(CON2), 및 디지털 영상 데이터(DATA)를 생성할 수 있다.
- [0058] 주사 구동부(120)는 제1 제어 신호(CON1)에 응답하여, 주사 라인들(SL)을 순차적으로 구동할 수 있다. 예컨대, 제1 제어 신호(CON1)는 주사 구동부(120)가 주사 라인들(SL)의 스캐닝을 시작하도록 지시하는 지시 신호일 수 있다. 주사 구동부(120)는 주사 신호를 생성하고, 주사 라인들(SL)을 통해 픽셀들(P)에 주사 신호를 순차적으로 제공할 수 있다. 더미 픽셀들(P)에는 동일 열의 제3 리페어 라인들(RLc)을 통해 주사 신호가 제공될 수 있다.
- [0059] 데이터 구동부(130)는 제2 제어 신호(CON2) 및 디지털 영상 데이터(DATA)에 응답하여, 데이터 라인들(DL)을 구동할 수 있다. 데이터 구동부(130)는 계조를 갖는 디지털 영상 데이터(DATA)를 상기 계조에 대응하는 계조 전압을 갖는 데이터 신호들로 변환하고, 상기 데이터 신호들을 데이터 라인들(DL)을 통해 픽셀들(P) 및 더미 픽셀들(DP)에 순차적으로 제공할 수 있다.
- [0060] 도 1에 도시된 픽셀(P<sub>ij</sub>)이 불량 픽셀인 경우, 불량 픽셀(P<sub>ij</sub>)의 발광 소자(ED)는 불량 픽셀(P<sub>ij</sub>)의 픽셀 회로(PC)와 분리되고, 동일 열의 제1 리페어 라인(RL<sub>aj</sub>)을 통해 동일 열의 더미 픽셀(DP<sub>j</sub>)에 연결될 수 있다. 불량 픽셀(P<sub>ij</sub>)의 발광 소자(ED)는 동일 열의 제1 리페어 라인(RL<sub>aj</sub>)을 통해 더미 픽셀(DP<sub>j</sub>)의 더미 픽셀 회로(DPC)에서 생성되는 구동 전류를 수신하고, 상기 구동 전류에 대응하는 휘도로 발광할 수 있다. 불량 픽셀(P<sub>ij</sub>)의 픽셀 회로(PC)에 인가되는 주사 신호는 동일 열의 제3 리페어 라인(RL<sub>cj</sub>)을 통해 동일 열의 더미 픽셀(DP<sub>j</sub>)에 제공될 수 있으며, 더미 픽셀(DP<sub>j</sub>)은 상기 주사 신호에 응답하여 구동 전류를 생성할 수 있다. 불량 픽셀(P<sub>ij</sub>)과 더미 픽셀(DP<sub>j</sub>)는 동일 열에 배치되므로, 동일 열의 데이터 라인(DL)을 통해 공통적으로 데이터 신호를 수신할 수 있다.
- [0061] 불량 픽셀(P<sub>ij</sub>)에 인가되는 전원 전압(ELVDD)은 동일 열의 제2 리페어 라인(RL<sub>bj</sub>)을 통해 더미 픽셀(DP<sub>j</sub>)에 공급된다. 제2 리페어 라인(RL<sub>bj</sub>)에는 오직 더미 픽셀(DP<sub>j</sub>)만이 연결되므로, 제2 리페어 라인(RL<sub>bj</sub>)에 흐르는 전류의 크기는 상대적으로 매우 작다. 따라서, 제2 리페어 라인(RL<sub>bj</sub>)에는 IR 드롭이 거의 발생하지 않거나 매우 작게 발생하며, 불량 픽셀(P<sub>ij</sub>)에 공급되는 전원 전압(ELVDD)의 레벨과 더미 픽셀(DP<sub>j</sub>)에 공급되는 전원 전압(ELVDD)의 레벨은 서로 실질적으로 동일하거나 매우 작은 차이만을 갖는다. 그 결과, 불량 픽셀(P<sub>ij</sub>)의 발광 소자(ED)가 더미 픽셀(DP<sub>j</sub>)의 더미 픽셀 회로(DPC)에 의해 제공되는 구동 전류에 따라 발광하더라도, 불량 픽셀(P<sub>ij</sub>)의 발광 소자(ED)의 휘도는 불량 픽셀(P<sub>ij</sub>)에 인접한 픽셀(P)의 발광 소자(ED)의 휘도와 실질적으로 동일하거나 관찰자에 의해 시인되지 않는 정도의 차이만을 갖게 된다.
- [0062] 도면의 공간 상 제약으로 인하여 도 1에는 하나의 픽셀(P<sub>ij</sub>) 및 동일 열에 위하는 하나의 더미 픽셀(DP<sub>j</sub>)만이 도시되지만, 본 기술분야의 당업자들은 표시 패널(110) 상에 복수의 픽셀들(P) 및 복수의 더미 픽셀들(DP)이 배열된다는 것을 이해할 것이다. 또한, 도 1에는 주사 라인(SL<sub>i</sub>), 데이터 라인(DL<sub>j</sub>), 제1 내지 제3 리페어 라인들(RL<sub>aj</sub>, RL<sub>bj</sub>, RL<sub>cj</sub>)만이 도시되었지만, 본 기술분야의 당업자들은 표시 패널(110) 상에 n개의 주사 라인들(SL), m개의 데이터 라인들(DL), m개의 제1 내지 제3 리페어 라인들(RL<sub>a</sub>, RL<sub>b</sub>, RL<sub>c</sub>)이 배열된다는 것을 이해할 것이다. 여기서, m과 n은 자연수이며, m과 n은 서로 상이하거나 동일할 수 있다.



- [0063] 도 2은 일 실시예에 따른 표시 장치에 적용될 수 있는 일 예에 따른 픽셀을 도시한 회로도이다.
- [0064] 도 2를 참조하면, 픽셀(P)은 픽셀 회로(PC)와 발광 소자(ED)를 포함한다. 상술한 바와 같이, 픽셀 회로(PC)와 발광 소자(ED)는 서로 분리 가능하게 연결된다.
- [0065] 발광 소자(ED)는 예시적으로 애노드 전극과 캐소드 전극을 갖는 유기 발광 소자(OLED)일 수 있다. 예시적으로, 애노드 전극은 픽셀 회로(PC)와 연결되고, 캐소드 전극에는 제2 전원 전압(예컨대, ELVSS)이 인가될 수 있다.
- [0066] 픽셀 회로(PC)는 제1 내지 제4 노드(Na, Nb, Nc, Nd)를 갖는다. 제1 노드(Na)는 발광 소자(ED)의 화소 전극(본 예에서, 애노드 전극)에 분리 가능하게 연결된다. 픽셀 회로(PC)는 제1 노드(Na)를 통해 구동 전류(I)를 출력할 수 있다.
- [0067] 제2 노드(Nb)는 전원 전압(예컨대, 제1 전원 전압(ELVDD))이 인가되는 노드이다. 전원 전압(ELVDD)을 통해, 픽셀 회로(PC)이 구동하고, 구동 전류(I)가 생성된다. 제3 노드(Nc)는 주사 신호(S)를 수신하는 노드이고, 제4 노드(Nd)는 데이터 신호(D)를 수신하는 노드이다.
- [0068] 픽셀 회로(PC)는 예컨대 도 2에 도시된 바와 같이 스위칭 트랜지스터(STr), 구동 트랜지스터(DTr), 및 저장 커패시터(Cst)를 포함할 수 있다. 스위칭 트랜지스터(STr)는 제3 노드(Nc)에 인가되는 주사 신호(S)에 응답하여, 제4 노드(Nd)에 인가되는 데이터 신호(D)를 제5 노드(Ne)로 전달할 수 있다. 저장 커패시터(Cst)는 제2 노드(Nb)와 제5 노드(Ne) 사이에 연결되어, 제5 노드(Ne)에 전달된 데이터 신호(D)에 대응하는 전압을 충전할 수 있다. 구동 트랜지스터(DTr)는 제2 노드(Nb)를 통해 인가되는 전원 전압(ELVDD)을 이용하여, 저장 커패시터(Cst)에 충전된 전압에 대응하는 구동 전류(I)를 제1 노드(Na)로 출력할 수 있다. 발광 소자(ED)는 구동 전류(I)에 의해 데이터 신호(D)에 대응하는 휘도로 발광할 수 있다.
- [0069] 도 2에 도시된 픽셀 회로(PC)는 예시적이며, 예컨대 전원 전압(ELVDD) 보상 회로와 같은 다양한 기능들을 구현하기 위하여, 추가적인 트랜지스터들 및/또는 추가적인 커패시터가 픽셀 회로(PC) 내에 포함될 수 있다. 또한, 도 2에서 스위칭 트랜지스터(Str) 및 구동 트랜지스터(Dtr)가 NMOS 트랜지스터인 것으로 도시되었지만, 픽셀 회로(PC)는 PMOS 트랜지스터로 구현되거나, NMOS 트랜지스터와 PMOS 트랜지스터의 조합으로 구현될 수 있다.
- [0070] 도 2에 도시된 픽셀(P)은 상술한 바와 같이 아날로그 구동 방식으로 동작할 수 있다. 그러나, 본 발명은 이에 한정되지 않고 디지털 구동 방식으로 동작하는 픽셀들(P)에도 동일하게 적용될 수 있다.
- [0071] 상술한 바와 같이, 더미 픽셀(DP)은 더미 픽셀 회로(DPC)를 포함한다. 더미 픽셀 회로(DPC)는 회로 구성의 측면에서 픽셀 회로(PC)와 동일할 수 있다. 더미 픽셀 회로(DPC)은 픽셀 회로(PC)의 제1 내지 제4 노드(Na, Nb, Nc, Nd)에 각각 대응하는 제1 내지 제4 더미 노드를 포함할 수 있다. 제1 내지 제4 더미 노드는 각각 'DNa', 'DNb', 'DNC' 및 'DNd'로 표시할 수 있다. 다른 예에 따르면, 더미 픽셀 회로(DPC)는 픽셀 회로(PC)와 상이할 수도 있다.
- [0072] 도 3은 도 1에 도시된 표시 패널의 일 예를 개략적으로 나타낸 도면이다.
- [0073] 도 3을 참조하면, 용이한 이해를 위하여 하나의 픽셀(P<sub>ij</sub>)과 하나의 더미 픽셀(DP<sub>j</sub>)이 도시된다. 픽셀(P<sub>ij</sub>)은 전원 배선(VW), 제i 주사 라인(SL<sub>i</sub>) 및 제j 데이터 라인(DL<sub>j</sub>)에 연결된다. 더미 픽셀(DP<sub>j</sub>)은 제1 내지 제3 리페어 라인(RL<sub>aj</sub>, RL<sub>bj</sub>, RL<sub>cj</sub>) 및 제j 데이터 라인(DL<sub>j</sub>)에 연결된다. 도 3에 다른 픽셀들 및 다른 더미 픽셀들에 대한 도시가 생략되어 있다. 또한, 다른 주사 라인들(SL), 다른 데이터 라인들(DL), 및 다른 제1 내지 제3 리페어 라인들(RL<sub>a</sub>, RL<sub>b</sub>, RL<sub>c</sub>)에 대한 도시도 역시 생략되어 있다. 예시적으로, 도 3의 픽셀(P<sub>ij</sub>)은 도 2에 도시된 픽셀 회로(PC)와 동일한 픽셀 회로(PC)를 갖는 것으로 예시된다. 또한, 도 3의 더미 픽셀(DP<sub>j</sub>)은 픽셀(P<sub>ij</sub>)의 픽셀 회로(PC)와 동일한 더미 픽셀 회로(DPC)를 갖는 것으로 예시된다.
- [0074] 픽셀(P<sub>ij</sub>)의 픽셀 회로(PC)에서, 제1 노드(Na)는 픽셀(P<sub>ij</sub>)의 발광 소자(ED)의 화소 전극과 분리 가능하게 연결된다. 제2 노드(Nb)는 전원 배선(VW)에 연결되어 전원 전압(ELVDD)을 수신한다. 제3 노드(Nc)는 제i 주사 라인(SL<sub>i</sub>)에 연결되어 주사 신호를 수신한다. 제4 노드(Nd)는 제j 데이터 라인(DL<sub>j</sub>)에 연결되어 데이터 신호를 수신한다. 제3 노드(Nc) 및/또는 제4 노드(Nd)는 각각 제i 주사 라인(SL<sub>i</sub>) 및/또는 제j 데이터 라인(DL<sub>j</sub>)에 분리 가능하게 연결될 수 있다.
- [0075] 더미 픽셀(DP<sub>j</sub>)의 더미 픽셀 회로(DPC)에서, 제1 더미 노드(DNa)는 제1 리페어 라인(RL<sub>aj</sub>)에 연결되거나 연결 가능하게 배치될 수 있다. 제1 리페어 라인(RL<sub>aj</sub>)은 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(P<sub>ij</sub>))의 발광

소자(ED)의 화소 전극에 연결 가능하게 배치될 수 있다.

[0076] 제2 더미 노드(DNb)는 제2 리페어 라인(RLbj)에 연결될 수 있다. 제2 리페어 라인(RLbj)은 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))의 제2 노드(Nb)에 연결 가능하게 배치될 수 있다. 제2 리페어 라인(RLbj)은 전원 배선(VW) 중 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 인접한 부분에 연결 가능하도록 배치될 수 있다.

[0077] 제3 더미 노드(DNc)는 제3 리페어 라인(RLcj)에 연결되거나 연결 가능하게 배치될 수 있다. 제3 리페어 라인(RLcj)은 동일 열의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))의 제3 노드(Nc)에 연결 가능하게 배치될 수 있다. 제3 리페어 라인(RLcj)은 주사 라인들(SL) 중 하나(예컨대, 제i 주사 라인(SLi))에 연결 가능하도록 배치될 수 있다.

[0078] 제4 더미 노드(DNd)는 제j 데이터 라인(DLj)에 연결될 수 있다. 제4 더미 노드(DNd)와 제4 노드(Nd)에는 동일한 데이터 신호가 인가될 수 있다.

[0079] 도 4는 도 3에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다. 도 3의 픽셀(Pij)가 불량 픽셀(BP)이고, 동일 열의 더미 픽셀(DPj)에 의해 리페어되는 것으로 가정한다.

[0080] 도 4를 참조하면, 불량 픽셀(BP)의 발광 소자(ED)는 불량 픽셀(BP)의 픽셀 회로(PC)로부터 분리된다. 예를 들어, 발광 소자(ED)와 픽셀 회로(PC)의 연결 영역에 레이저를 조사하여 절단(cut)함으로써 발광 소자(ED)와 픽셀 회로(PC)는 서로 분리될 수 있다.

[0081] 불량 픽셀(BP)의 발광 소자(ED)는 더미 픽셀(DPj)의 더미 픽셀 회로(DPC)의 제1 더미 노드(DNa)에 전기적으로 연결된다. 이를 위하여, 불량 픽셀(BP)의 발광 소자(ED)의 화소 전극은 동일 열의 제1 리페어 라인(RLaj)에 연결된다. 예를 들어, 불량 픽셀(BP)의 발광 소자(ED)의 화소 전극에 연결된 연결 부재(예컨대, 분기 배선)와 동일 열의 제1 리페어 라인(RLaj)의 중첩 영역에 레이저를 조사함으로써, 발광 소자(ED)의 화소 전극은 제1 리페어 라인(RLaj)에 전기적으로 연결된다. 제1 리페어 라인(RLaj)은 더미 픽셀 회로(DPC)의 제1 더미 노드(DNa)를 불량 픽셀(BP)의 화소 전극에 전기적으로 연결한다.

[0082] 더미 픽셀(DPj)의 더미 픽셀 회로(DPC)의 제2 더미 노드(DNb)는 제2 리페어 라인(RLbj)을 통해 불량 픽셀(BP)의 픽셀 회로(PC)의 제2 노드(Nb)에 전기적으로 연결된다. 제2 리페어 라인(RLbj)은 더미 픽셀(DPj)의 제2 더미 노드(DNb)에 연결되었거나, 예컨대 레이저를 이용하여 더미 픽셀(DPj)의 제2 더미 노드(DNb)에 연결될 수 있다. 제2 리페어 라인(RLbj)은 예컨대 레이저를 이용하여 불량 픽셀(BP)의 제2 노드(Nb)에 연결되거나, 불량 픽셀(BP)의 제2 노드(Nb)에 인접한 전원 배선(VW)에 연결될 수 있다. 제2 리페어 라인(RLbj)은 불량 픽셀(BP)에 인가되는 전원 전압(ELVDDij)을 더미 픽셀(DPj)에 전달할 수 있다. 제2 리페어 라인(RLbj)의 IR 드롭으로 인하여, 더미 픽셀(DPj)에 전원 전압(ELVDDij)의 레벨보다 낮은 레벨을 갖는 전원 전압(ELVDDij')이 인가될 수 있지만, 제2 리페어 라인(RLbj)에는 오직 불량 픽셀(BP)만을 구동하기 위한 작은 전류만이 흐르기 때문에, 제2 리페어 라인(RLbj)의 IR 드롭의 크기는 매우 작다. 따라서, 불량 픽셀(BP)에 인가되는 전원 전압(ELVDDij)와 더미 픽셀(DPj)에 인가되는 전원 전압(ELVDDij')의 레벨 차이는 매우 작으며, 이러한 차이로 인한 휘도 차이는 관찰자에 의해 시인되지 않을 수 있다. 다른 예에 따르면, 불량 픽셀(BP)의 픽셀 회로(PC)를 비활성화하기 위하여, 불량 픽셀(BP)의 제2 노드(Nb)는 예컨대 레이저를 이용하여 전원 배선(VW)으로부터 분리될 수 있다.

[0083] 더미 픽셀(DPj)의 더미 픽셀 회로(DPC)의 제3 노드(DNc)는 제3 리페어 라인(RLcj)을 통해 불량 픽셀(BP)의 픽셀 회로(PC)의 제3 노드(Nc)에 전기적으로 연결된다. 제3 리페어 라인(RLcj)은 더미 픽셀(DPj)의 제3 더미 노드(DNc)에 연결되었거나, 예컨대 레이저를 이용하여 더미 픽셀(DPj)의 제3 더미 노드(DNc)에 연결될 수 있다. 제3 리페어 라인(RLcj)은 예컨대 레이저를 이용하여 불량 픽셀(BP)의 제3 노드(Nc)에 연결되거나, 불량 픽셀(BP)의 제3 노드(Nc)에 연결된 제i 주사 라인(SLi)에 연결될 수 있다. 제3 리페어 라인(RLcj)은 불량 픽셀(BP)에 전달되는 주사 신호(Si)를 더미 픽셀(DPj)에 전달할 수 있다. 다른 예에 따르면, 불량 픽셀(BP)의 픽셀 회로(PC)를 비활성화하기 위하여, 불량 픽셀(BP)의 제3 노드(Nc)는 예컨대 레이저를 이용하여 제i 주사 라인(SLi)로부터 분리될 수 있다.

[0084] 제i 주사 라인(SLi)을 통해 전달되는 주사 신호(Si)는 제3 리페어 라인(RLcj)을 통해 더미 픽셀(DPj)의 제3 더미 노드(DNc)에 인가된다. 주사 신호(Si)의 활성화 구간에서, 데이터 신호(Dj)는 제j 데이터 라인(DLj)을 통해 더미 픽셀(DPj)의 제4 더미 노드(DNd)에 인가된다. 데이터 신호(Dj)에 대응하는 전압이 더미 픽셀(DPj)의 저장 커패시터(Cst)에 충전된다. 더미 픽셀(DPj)의 구동 전압으로서, 전원 전압(ELVDDij')이 제2 리페어 라인(RLbj)을 통해 인가된다. 상술한 바와 같이, 별도의 제2 리페어 라인(RLbj)이 불량 픽셀(BP)에 공급되는 전원 전압

(ELVDDij)을 더미 픽셀(DPj)에 전달하므로, 더미 픽셀(DPj)에 인가되는 전원 전압(ELVDDij')과 불량 픽셀(BP)에 공급되는 전원 전압(ELVDDij)의 레벨 차이는 작다. 더미 픽셀(DPj)은 저장 커패시터(Cst)에 충전된 전압에 대응하는 구동 전류(Iij)을 생성하고, 구동 전류(Iij)는 제1 리페어 라인(RLaj)을 통해 불량 픽셀(BP)의 발광 소자(ED)로 전달된다. 불량 픽셀(BP)의 발광 소자(ED)는 구동 전류(Iij)에 의하여 데이터 신호(Dj)에 대응하는 휘도로 발광한다. 더미 픽셀(DPj)에 인가되는 전원 전압(ELVDDij')과 불량 픽셀(BP)에 공급되는 전원 전압(ELVDDij)의 레벨 차이가 작기 때문에, 불량 픽셀(BP)의 발광 휘도는 불량 픽셀(BP)에 인접한 픽셀(P)의 발광 휘도와 작은 차이만을 가지며, 관찰자는 이러한 작은 차이를 시인하지 못하게 된다.

[0085] 도 5은 도 1에 도시된 표시 패널의 다른 예를 개략적으로 나타낸 도면이다.

[0086] 도 3을 참조하면, 용이한 이해를 위하여 동일 열에 배치되는 하나의 더미 픽셀(DPj)과 복수의 픽셀들(P1j, Pij, Pnj)이 도시된다. 픽셀들(P1j, Pij, Pnj)은 전원 배선(VW), 제j 데이터 라인들(DLaj, DLbj, DLcj) 및 동일 행의 주사 라인들(SL1, SLi, SLn)에 연결된다. 더미 픽셀(Dij)은 제1 내지 제3 리페어 라인(RLaj, RLbj, RLcj) 및 제j 데이터 라인들(DLaj, DLbj, DLcj)에 연결된다. 도 35 다른 열의 픽셀들 및 더미 픽셀들에 대한 도시가 생략되어 있다. 픽셀들(P1j, Pij, Pnj)은 집합적으로 픽셀들(P)으로 지칭한다.

[0087] 픽셀(P)은 복수의 픽셀 회로(PCa, PCb, PCc) 및 복수의 발광 소자(EDa, EDb, EDc)를 포함한다. 픽셀 회로들(PCa, PCb, PCc)은 발광 소자들(EDa, EDb, EDc)에 분리 가능하게 각각 연결될 수 있다. 픽셀 회로들(PCa, PCb, PCc) 각각은 서브 픽셀 회로로 지칭되고, 발광 소자들(EDa, EDb, EDc) 각각은 서브 발광 소자로 지칭될 수 있다. 하나의 서브 픽셀 회로와 하나의 서브 발광 소자는 하나의 서브 픽셀을 구성할 수 있다.

[0088] 더미 픽셀(DP)은 복수의 더미 픽셀 회로(DPCa, DPCb, DPCc)를 포함한다. 더미 픽셀 회로들(DPCa, DPCb, DPCc) 각각은 픽셀 회로들(PCa, PCb, PCc)에 대응할 수 있다. 예컨대, 더미 픽셀 회로들(DPCa, DPCb, DPCc) 각각은 픽셀 회로들(PCa, PCb, PCc)과 실질적으로 동일한 회로 구성을 가질 수 있다. 더미 픽셀 회로들(DPCa, DPCb, DPCc) 각각은 서브 더미 픽셀 회로로 지칭될 수 있다.

[0089] 픽셀들(P)의 픽셀 회로들(PCa, PCb, PCc)은 전원 배선(VW)에 연결되어, 전원 전압(ELVDD)이 픽셀들(P)의 픽셀 회로(PCa, PCb, PCc)에 인가된다. 상술한 바와 같이, 전원 배선(VW)의 IR 드롭으로 인하여, 픽셀(P1j)에 인가되는 전원 전압(ELVDD1j), 픽셀(Pij)에 인가되는 전원 전압(ELVDDij), 및 픽셀(Pnj)에 인가되는 전원 전압(ELVDDnj) 간의 레벨 차이는 상당히 클 수 있다.

[0090] 픽셀들(P)의 픽셀 회로들(PCa, PCb, PCc)은 대응하는 데이터 라인들(DLaj, DLbj, DLcj)에 각각 연결된다. 픽셀들(P)의 픽셀 회로들(PCa, PCb, PCc)은 동일 행의 주사 라인들(SL)에 각각 연결된다.

[0091] 더미 픽셀(Dj)의 더미 픽셀 회로들(DPCa, DPCb, DPCc)은 대응하는 데이터 라인들(DLaj, DLbj, DLcj)에 각각 연결된다. 더미 픽셀(Dj)의 더미 픽셀 회로들(DPCa, DPCb, DPCc)은 동일 열의 제1 내지 제3 리페어 라인(RLaj, RLbj, RLcj)을 통해 동일 열의 픽셀들(P) 중 하나와 연결될 수 있다.

[0092] 제2 리페어 라인(RLbj)은 상기 동일 열의 픽셀들 중 하나에 인가되는 전원 전압(ELVDD)을 동일 열의 더미 픽셀(Dj)에 전달할 수 있다. 제2 리페어 라인(RLbj)은 전원 배선(VW)과 복수의 지점들 중 하나에서 연결 가능하도록 배치될 수 있다.

[0093] 제3 리페어 라인(RLcj)은 상기 동일 열의 픽셀들 중 하나에 제공되는 주사 신호를 동일 열의 더미 픽셀(Dj)에 전달할 수 있다. 제3 리페어 라인(RLcj)은 복수의 주사 라인들 중 하나와 연결 가능하도록 배치될 수 있다.

[0094] 제1 리페어 라인(RLaj)은 동일 열의 더미 픽셀(Dj)에서 생성되는 구동 전류를 상기 동일 열의 픽셀들 중 하나에 전달할 수 있다. 제1 리페어 라인(RLaj)은 동일 열의 더미 픽셀(Dj)의 더미 픽셀 회로들(DPCa, DPCb, DPCc) 중 하나와 연결 가능하게 배치될 수 있다. 제1 리페어 라인(RLaj)은 동일 열의 픽셀들(P)의 발광 소자들(EDa, EDb, EDc) 중 하나와 연결 가능하게 배치될 수 있다.

[0095] 도 6은 도 5에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다. 도 3의 픽셀(Pij)의 픽셀 회로(PCc)가 불량 픽셀 회로(BPC)이라고 가정한다.

[0096] 도 6을 참조하면, 픽셀 회로(PCc)와 더미 픽셀 회로(DPCc)가 서로 대응하는 경우, 픽셀(Pij)의 불량 픽셀 회로(BPC)은 동일 열의 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 의해 대체됨으로써, 픽셀(Pij)은 리페어될 수 있다.

- [0097] 픽셀(Pij)의 불량 픽셀 회로(BPC)는 픽셀(Pij)의 발광 소자(EDc)로부터 분리된다. 픽셀(Pij)의 발광 소자(EDc)는 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 전기적으로 연결된다. 픽셀(Pij)의 발광 소자(EDc)는 예컨대, 레이저를 이용하여 제1 리페어 라인(RLaj)에 연결되고, 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)는 예컨대, 레이저를 이용하여 제1 리페어 라인(RLaj)에 연결될 수 있다.
- [0098] 픽셀(Pij)의 픽셀 회로(PCc)에 연결되는 제1 주사 라인(SLi)은 제3 리페어 라인(RLcj)을 통해 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 전기적으로 연결된다. 예컨대, 레이저가 이용될 수 있다.
- [0099] 픽셀(Pij)의 픽셀 회로(PCc)에 인가되는 전원 전압(ELVDDij)은 제2 리페어 라인(RLbj)을 통해 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 제공된다. 제2 리페어 라인(RLbj)에는 작은 전류만이 흐르기 때문에, 더미 픽셀(DPj)에 인가되는 전원 전압(ELVDDij')은 픽셀(Pij)의 픽셀 회로(PCc)에 인가되는 전원 전압(ELVDDij)과 레벨 차이가 거의 없다. 제2 리페어 라인(RLbj)은 전원 배선(VW) 중 픽셀(Pij)에 인접한 부분과 전기적으로 연결될 수 있다.
- [0100] 픽셀(Pij)의 불량 픽셀 회로(BPC)에 제공되는 주사 신호(Si) 및 데이터 신호(Dcj)는 각각 제3 리페어 라인(RLcj)과 데이터 라인(DLcj)을 통해 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 전달된다. 또한, 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)에 인가되는 전원 전압(ELVDDij')의 레벨은 픽셀(Pij)의 픽셀 회로(PCc)에 인가되는 전원 전압(ELVDDij)의 레벨과 거의 차이가 나지 않기 때문에, 더미 픽셀(DPj)의 더미 픽셀 회로(DPCc)는 데이터 신호(Dcj)에 대응하는 구동 전류(Icij)를 생성할 수 있으며, 픽셀(Pij)의 발광 소자(EDc)는 구동 전류(Icij)를 수신하여, 데이터 신호(Dcj)에 대응하는 휘도로 발광한다. 제2 리페어 라인(RLbj)을 통해 픽셀(Pij)과 더미 픽셀(DPj)에 실질적으로 동일하거나 미소한 차이만 갖는 레벨의 전원 전압(ELVDDij, ELVDDij')이 인가되므로, 픽셀(Pij)의 휘도와 픽셀(Pij)에 인접한 픽셀의 휘도 간에 차이는 발생하지 않거나 시인되지 않을 정도로만 차이가 발생한다.
- [0101] 도 7은 다른 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.
- [0102] 도 7을 참조하면, 표시 장치(200)는 표시 패널(210), 주사 구동부(220), 데이터 구동부(230), 제어부(240), 및 전원부(250)를 포함할 수 있다. 주사 구동부(220), 데이터 구동부(230), 제어부(240), 및 전원부(250)는 도 1을 참조로 앞에서 설명한 주사 구동부(120), 데이터 구동부(130), 제어부(140), 및 전원부(150)에 대응되므로, 반복하여 설명하지 않는다. 표시 패널(210)은 픽셀들(P)과 더미 픽셀들(DP)의 배치, 및 이로 인한 주사 라인들(SL), 데이터 라인들(DL), 리페어 라인들(RLa, RLb, RLc)의 배열을 제외하고는 도 1을 참조로 앞에서 설명한 표시 패널(110)과 유사하다. 표시 패널(210)에 대한 설명 중 표시 패널(110)에 대해 앞에서 설명된 부분과 중복되는 부분에 대해서는 자세하게 설명하지 않는다.
- [0103] 표시 패널(210)에는 픽셀들(P)이 배열되는 활성 영역(AA), 및 더미 픽셀들(DP)이 배열되는 더미 영역(DA)이 정의될 수 있다. 더미 영역(DA)은 활성 영역(AA) 외곽에 활성 영역(AA)의 좌측 또는 우측에 배치될 수 있다. 일 예에 따르면, 더미 영역(DA)은 활성 영역의 좌측과 우측에 배치될 수 있다. 더미 픽셀들(DP)은 한 열로 배열될 수도 있고, 복수의 열로 배열될 수도 있다.
- [0104] 활성 영역(AA)에는 제i 주사 라인(SLi)과 제j 데이터 라인(DLj)에 연결되는 픽셀(Pij)을 포함하는 픽셀들(P)이 배열된다. 픽셀들(P)은 행 방향으로 연장되는 주사 라인들(SL1-SLn, 이하 'SL') 및 열 방향으로 연장되는 데이터 라인들(DL1-DLm, 이하 'DL')에 연결된다. 더미 영역(DA)에는 제i 주사 라인(SLi)과 제4 리페어 라인(RLdi)에 연결되는 더미 픽셀(DPi)을 포함하는 더미 픽셀들(DP)이 배열될 수 있다. 다른 예에 따르면, 더미 픽셀들(DP)은 도시되지 않은 추가의 데이터 라인(예컨대, DLm+1)에 연결될 수 있으며, 상기 데이터 라인(DLm+1)을 구동하기 위해 데이터 구동부(230) 및 제어부(240)가 수정될 수 있다.
- [0105] 주사 라인들(SL) 각각은 동일 행의 픽셀들(P) 및 더미 픽셀(DP)에 연결되어 동일 행의 픽셀들(P) 및 더미 픽셀(DP)에 주사 신호를 전달한다. 데이터 라인들(DL) 각각은 동일 열의 픽셀들(P)에 연결되어, 동일 열의 픽셀들(P)에 데이터 신호를 전달한다.
- [0106] 표시 패널(210)은 픽셀들(P)에 전원 전압(예컨대, ELVDD)을 공급하기 위해 픽셀들(P)에 연결되는 전원 배선(VW)을 포함한다. 전원 배선(VW)은 전원부(250)에 연결된다.
- [0107] 표시 패널(210)은 제1 리페어 라인(RLai)을 포함하는 복수의 제1 리페어 라인들(RLa)을 포함한다. 제1 리페어 라인들(RLa) 각각은 동일 행의 픽셀들(P)에 연결 가능하고 동일 행의 더미 픽셀(DP)에 연결 가능하도록 행 방향



으로 연장된다. 제1 리페어 라인(RLai)은 동일 행의 더미 픽셀(DPi)로부터 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 구동 전류를 전달 가능하도록 배치된다. 제1 리페어 라인(RLai)이 동일 행의 픽셀(Pij)과 동일 행의 더미 픽셀(DPi)에 연결되는 경우, 더미 픽셀(DPi)은 제1 리페어 라인(RLai)을 통해 픽셀(Pij)에 구동 전류를 제공할 수 있다.

[0108] 표시 패널(110)은 제2 리페어 라인(RLbi)을 포함하는 복수의 제2 리페어 라인들(RLb)을 포함한다. 제2 리페어 라인들(RLb) 각각은 동일 행의 픽셀들(P)에 연결 가능하고 동일 행의 더미 픽셀(DP)에 연결 가능하도록 행 방향으로 연장된다. 제2 리페어 라인(RLbi)은 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 공급되는 전원 전압(ELVDD)을 동일 행의 더미 픽셀(DPi)에 전달 가능하게 배치된다. 제2 리페어 라인(RLbi)이 동일 행의 픽셀(Pij)과 동일 행의 더미 픽셀(DPi)에 연결되는 경우, 픽셀(Pij)에 인가되는 전원 전압(ELVDD)은 제2 리페어 라인(RLbi)을 통해 더미 픽셀(DPi)에 공급되고, 더미 픽셀(DPi)은 제2 리페어 라인(RLbi)을 통해 인가되는 전원 전압(ELVDD)을 이용하여 상기 구동 전류를 생성할 수 있다.

[0109] 표시 패널(110)은 제4 리페어 라인(RLdi)을 포함하는 복수의 제4 리페어 라인들(RLd)을 더 포함할 수 있다. 제4 리페어 라인들(RLd) 각각은 동일 행의 픽셀들(P)에 연결 가능하고 동일 행의 더미 픽셀(DP)에 연결 가능하도록 열 방향으로 연장된다. 제4 리페어 라인(RLdi)은 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 전달되는 데이터 신호를 동일 행의 더미 픽셀(DPi)에 전달 가능하도록 배치된다. 제4 리페어 라인(RLdi)이 동일 행의 픽셀(Pij)과 동일 행의 더미 픽셀(DPi)에 연결되는 경우, 픽셀(Pij)에 전달되는 데이터 신호는 제4 리페어 라인(RLdi)을 통해 더미 픽셀(DPi)에 제공되고, 더미 픽셀(DPi)은 제4 리페어 라인(RLdi)을 통해 전달되는 데이터 신호에 대응하는 상기 구동 전류를 생성할 수 있다.

[0110] 도 1에서 표시 패널(110)이 제4 리페어 라인들(RLd)을 포함하는 것으로 도시되어 있지만, 표시 패널(210)이 제4 리페어 라인들(RLd)을 포함하지 않을 수도 있다. 이 경우, 더미 픽셀들(DP)에 별도의 데이터 신호를 제공하기 위해 데이터 구동부(230)가 수정될 수 있다. 더미 픽셀들(DP)에 데이터 신호를 제공하기 위한 타이밍이 추가되고, 불량 픽셀들의 주소를 저장하기 위한 메모리 또는 불량 픽셀들에 제공하여야 할 데이터를 임시로 저장하기 위한 메모리가 추가될 수 있다.

[0111] 더미 픽셀들(DP)은 동일 행의 주사 라인들(SL)에 각각 연결될 수 있다. 더미 픽셀들(DP)은 동일 행의 제1 리페어 라인(RLa) 및 동일 행의 제2 리페어 라인(RLb)에 연결될 수 있다. 더미 픽셀들(DP)이 둘 이상의 열로 배열되거나, 더미 픽셀들(DP)이 둘 이상의 더미 픽셀 회로(DPC)를 포함하는 경우, 제1 리페어 라인(RLa) 및/또는 제2 리페어 라인(RLb)은 동일 행의 더미 픽셀들(DP) 중 하나에 연결 가능하게 배치되거나, 동일 행의 더미 픽셀(DP)의 더미 픽셀 회로들(DPC) 중 하나에 연결 가능하게 배치될 수 있다.

[0112] 더미 픽셀들(DP)은 동일 행의 제3 리페어 라인(RLc)에 연결될 수 있다. 다른 예에 따르면, 더미 영역(DA)에는 더미 픽셀들(DP)을 위한 추가의 데이터 라인(미 도시)이 배치될 수 있으며, 상기 추가의 데이터 라인을 통해 더미 픽셀들(DP)을 위한 데이터 신호가 더미 픽셀들(DP)에 제공될 수도 있다.

[0113] 픽셀들(P) 각각은 서로 분리 가능하게 연결되는 발광 소자(ED)와 픽셀 회로(PC)를 포함한다. 하나의 픽셀(P)이 복수 쌍의 발광 소자들(ED) 및 픽셀 회로들(PC)을 포함할 수 있다. 더미 픽셀들(DP) 각각은 더미 픽셀 회로(PC)를 포함한다. 하나의 더미 픽셀(DP)은 복수의 더미 픽셀 회로들(PC)을 포함할 수 있다.

[0114] 제어부(240)는 주사 구동부(220), 데이터 구동부(230) 및 전원부(250)를 제어할 수 있다. 제어부(240)는 예컨대 수평 동기 신호와 수직 동기 신호에 기초하여 제1 제어 신호(CON1)와 제2 제어 신호(CON2)를 포함하는 복수의 제어 신호들, 및 디지털 영상 데이터(DATA)를 생성할 수 있다.

[0115] 주사 구동부(220)는 제1 제어 신호(CON1)에 응답하여, 주사 라인들(SL)을 순차적으로 구동할 수 있다. 주사 구동부(220)는 주사 신호를 생성하고, 주사 라인들(SL)을 통해 픽셀들(P) 및 더미 픽셀들(DP)에 주사 신호를 순차적으로 제공할 수 있다.

[0116] 데이터 구동부(230)는 제2 제어 신호(CON2) 및 디지털 영상 데이터(DATA)에 응답하여, 데이터 라인들(DL)을 구동할 수 있다. 데이터 구동부(230)는 계조를 갖는 디지털 영상 데이터(DATA)를 상기 계조에 대응하는 계조 전압을 갖는 데이터 신호들로 변환하고, 상기 데이터 신호들을 데이터 라인들(DL)을 통해 픽셀들(P)에 제공할 수 있다. 상기 데이터 신호들은 제4 리페어 라인들(RLd)을 통해 더미 픽셀들(DP)에 제공될 수 있다.

[0117] 도 7에 도시된 픽셀(Pij)이 불량 픽셀인 경우, 불량 픽셀(Pij)의 발광 소자(ED)는 불량 픽셀(Pij)의 픽셀 회로(PC)와 분리되고, 동일 행의 제1 리페어 라인(RLai)을 통해 동일 행의 더미 픽셀(DPi)에 연결될 수 있다. 불량 픽셀(Pij)의 발광 소자(ED)는 동일 행의 제1 리페어 라인(RLai)을 통해 더미 픽셀(DPi)의 더미 픽셀 회로(DPC)

에서 생성되는 구동 전류를 수신하고, 상기 구동 전류에 대응하는 휘도로 발광할 수 있다. 불량 픽셀(Pij)과 더미 픽셀(DPj)은 동일 행에 배치되므로, 동일 행의 주사 라인(SLi)을 통해 공통적으로 주사 신호를 수신할 수 있다. 불량 픽셀(Pij)의 픽셀 회로(PC)에 인가되는 데이터 신호는 동일 행의 제4 리페어 라인(RLdi)을 통해 동일 행의 더미 픽셀(DPj)에 제공될 수 있으며, 더미 픽셀(DPi)은 상기 데이터 신호에 대응하는 구동 전류를 생성할 수 있다.

[0118] 불량 픽셀(Pij)에 인가되는 전원 전압(ELVDD)은 동일 행의 제2 리페어 라인(RLbi)을 통해 더미 픽셀(DPi)에 공급된다. 제2 리페어 라인(RLbi)에는 오직 더미 픽셀(DPi)만이 연결되므로, 제2 리페어 라인(RLbi)에 흐르는 전류의 크기는 상대적으로 매우 작다. 따라서, 제2 리페어 라인(RLbi)에는 IR 드롭이 거의 발생하지 않거나 매우 작게 발생하며, 불량 픽셀(Pij)에 공급되는 전원 전압(ELVDD)의 레벨과 더미 픽셀(DPi)에 공급되는 전원 전압(ELVDD)의 레벨은 서로 실질적으로 동일하거나 매우 작은 차이만을 갖는다. 그 결과, 불량 픽셀(Pij)의 발광 소자(ED)가 더미 픽셀(DPi)의 더미 픽셀 회로(DPC)에 의해 제공되는 구동 전류에 따라 발광하더라도, 불량 픽셀(Pij)의 발광 소자(ED)의 휘도는 불량 픽셀(Pij)에 인접한 픽셀(P)의 발광 소자(ED)의 휘도와 실질적으로 동일하거나 관찰자에 의해 시인되지 않는 정도의 차이만을 갖게 된다.

[0119] 도 8은 도 7에 도시된 표시 패널의 일 예를 개략적으로 나타낸 도면이다.

[0120] 도 8을 참조하면, 용이한 이해를 위하여 하나의 픽셀(Pij)과 하나의 더미 픽셀(DPj)이 도시된다. 픽셀(Pij)은 전원 배선(VW), 제i 주사 라인(SLi) 및 제j 데이터 라인(DLj)에 연결된다. 더미 픽셀(Dij)은 제1, 제2 및 제4 리페어 라인(RLai, RLbi, RLdi) 및 제i 주사 라인(SLi)에 연결된다. 도 8에는 다른 픽셀들, 다른 더미 픽셀들, 다른 주사 라인들(SL), 다른 데이터 라인들(DL), 및 다른 제1 내지 제3 리페어 라인들(RLa, RLb, RLc)에 대한 도시가 생략되어 있다. 예시적으로, 도 8의 픽셀(Pij)은 도 2에 도시된 픽셀 회로(PC)와 동일한 픽셀 회로(PC)를 갖는 것으로 예시된다. 또한, 도 8의 더미 픽셀(DPj)은 픽셀(Pij)의 픽셀 회로(PC)와 동일한 더미 픽셀 회로(DPC)를 갖는 것으로 예시된다.

[0121] 픽셀(Pij)의 픽셀 회로(PC)에서, 제1 노드(Na)는 픽셀(Pij)의 발광 소자(ED)의 화소 전극과 분리 가능하게 연결된다. 제2 노드(Nb)는 전원 배선(VW)에 연결되어 전원 전압(ELVDD)을 수신한다. 제3 노드(Nc)는 제i 주사 라인(SLi)에 연결되어 주사 신호를 수신한다. 제4 노드(Nd)는 제j 데이터 라인(DLj)에 연결되어 데이터 신호를 수신한다.

[0122] 더미 픽셀(DPj)의 더미 픽셀 회로(DPC)에서, 제1 더미 노드(DNa)는 제1 리페어 라인(RLai)에 연결되거나 연결 가능하게 배치될 수 있다. 제1 리페어 라인(RLai)은 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))의 발광 소자(ED)의 화소 전극에 연결 가능하게 배치될 수 있다.

[0123] 제2 더미 노드(DNb)는 제2 리페어 라인(RLbi)에 연결될 수 있다. 제2 리페어 라인(RLbi)은 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))의 제2 노드(Nb)에 연결 가능하게 배치될 수 있다. 제2 리페어 라인(RLbi)은 전원 배선(VW) 중 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))에 인접한 부분에 연결 가능하도록 배치될 수 있다.

[0124] 제3 더미 노드(DNc)는 제i 주사 라인(SLi)에 연결될 수 있다. 제3 더미 노드(DNc)와 제3 노드(Nc)에는 동일한 주사 신호가 인가될 수 있다.

[0125] 제4 더미 노드(DNd)는 제4 리페어 라인(RLdi)에 연결되거나 연결 가능하게 배치될 수 있다. 제4 리페어 라인(RLdi)은 동일 행의 픽셀들(P) 중 하나(예컨대, 픽셀(Pij))의 제4 노드(Nd)에 연결 가능하게 배치될 수 있다. 제4 리페어 라인(RLci)은 데이터 라인들(DL) 중 하나(예컨대, 제j 데이터 라인(DLj))에 연결 가능하도록 배치될 수 있다.

[0126] 도 9는 도 8에 도시된 표시 패널에서 불량 픽셀을 리페어하는 방법을 설명하기 위한 도면이다. 도 8의 픽셀(Pij)가 불량 픽셀(BP)이고, 동일 열의 더미 픽셀(DPj)에 의해 리페어되는 것으로 가정한다.

[0127] 도 9를 참조하면, 불량 픽셀(BP)의 발광 소자(ED)는 불량 픽셀(BP)의 픽셀 회로(PC)로부터 분리된다. 예를 들어, 발광 소자(ED)와 픽셀 회로(PC)의 연결 영역에 레이저를 조사하여 절단(cut)함으로써 발광 소자(ED)와 픽셀 회로(PC)는 서로 분리될 수 있다.

[0128] 불량 픽셀(BP)의 발광 소자(ED)는 더미 픽셀(DPi)의 더미 픽셀 회로(DPC)의 제1 더미 노드(DNa)에 전기적으로 연결된다. 불량 픽셀(BP)의 발광 소자(ED)의 화소 전극은 동일 행의 제1 리페어 라인(RLai)에 연결된다. 제1

리페어 라인(RLai)은 더미 픽셀 회로(DPC)의 제1 더미 노드(DNa)를 불량 픽셀(BP)의 화소 전극에 전기적으로 연결한다.

[0129]

더미 픽셀(DPi)의 더미 픽셀 회로(DPC)의 제2 더미 노드(DNb)는 제2 리페어 라인(RLbi)을 통해 불량 픽셀(BP)의 픽셀 회로(PC)의 제2 노드(Nb)에 전기적으로 연결된다. 제2 리페어 라인(RLbi)은 더미 픽셀(DPi)의 제2 더미 노드(DNb)에 연결되었거나, 더미 픽셀(DPi)의 제2 더미 노드(DNb)에 연결될 수 있다. 제2 리페어 라인(RLbi)은 불량 픽셀(BP)의 제2 노드(Nb)에 연결되었거나, 불량 픽셀(BP)의 제2 노드(Nb)에 인접한 전원 배선(VW)에 연결될 수 있다. 제2 리페어 라인(RLbi)은 불량 픽셀(BP)에 인가되는 전원 전압(ELVDDij)을 더미 픽셀(DPi)에 전달할 수 있다. 제2 리페어 라인(RLbi)의 IR 드롭으로 인하여, 더미 픽셀(DPi)에 전원 전압(ELVDDij)의 레벨보다 낮은 레벨을 갖는 전원 전압(ELVDDij')이 인가될 수 있지만, 제2 리페어 라인(RLbi)에는 오직 불량 픽셀(BP)만을 구동하기 위한 작은 전류만이 흐르기 때문에, 제2 리페어 라인(RLbi)의 IR 드롭의 크기는 매우 작다. 따라서, 불량 픽셀(BP)에 인가되는 전원 전압(ELVDDij)과 더미 픽셀(DPi)에 인가되는 전원 전압(ELVDDij')의 레벨 차이는 매우 작으며, 이러한 차이로 인한 휘도 차이는 관찰자에 의해 시인되지 않을 수 있다.

[0130]

더미 픽셀(DPi)의 더미 픽셀 회로(DPC)의 제4 노드(DNd)는 제4 리페어 라인(RLdi)을 통해 불량 픽셀(BP)의 픽셀 회로(PC)의 제4 노드(Nd)에 전기적으로 연결된다. 제4 리페어 라인(RLdi)은 더미 픽셀(DPi)의 제4 더미 노드(DNd)에 연결되었거나, 더미 픽셀(DPi)의 제4 더미 노드(DNd)에 연결될 수 있다. 제4 리페어 라인(RLdi)은 불량 픽셀(BP)의 제4 노드(Nd)에 연결되었거나, 제j 데이터 라인(DLi)에 연결될 수 있다. 제4 리페어 라인(RLdi)은 불량 픽셀(BP)에 전달되는 데이터 신호(Dj)를 더미 픽셀(DPi)에 전달할 수 있다.

[0131]

주사 신호(Si)는 제i 주사 라인(SLi)을 통해 전달되는 더미 픽셀(DPi)의 제3 더미 노드(DNc)에 인가된다. 주사 신호(Si)의 활성화 구간에서, 데이터 신호(Dj)는 제j 데이터 라인(DLj) 및 제4 리페어 라인(RLdi)을 통해 더미 픽셀(DPi)의 제4 더미 노드(DNd)에 인가된다. 데이터 신호(Dj)에 대응하는 전압이 더미 픽셀(DPi)의 저장 커패시터(Cst)에 충전된다. 더미 픽셀(DPi)의 구동 전압으로서, 전원 전압(ELVDDij')이 제2 리페어 라인(RLbi)을 통해 인가된다. 상술한 바와 같이, 별도의 제2 리페어 라인(RLbi)이 불량 픽셀(BP)에 공급되는 전원 전압(ELVDDij)을 더미 픽셀(DPi)에 전달하므로, 더미 픽셀(DPi)에 인가되는 전원 전압(ELVDDij')과 불량 픽셀(BP)에 공급되는 전원 전압(ELVDDij)의 레벨 차이는 작다. 더미 픽셀(DPi)은 저장 커패시터(Cst)에 충전된 전압에 대응하는 구동 전류(Iij)를 생성하고, 구동 전류(Iij)는 제1 리페어 라인(RLai)을 통해 불량 픽셀(BP)의 발광 소자(ED)로 전달된다. 불량 픽셀(BP)의 발광 소자(ED)는 구동 전류(Iij)에 의하여 데이터 신호(Dj)에 대응하는 휘도로 발광한다. 더미 픽셀(DPi)에 인가되는 전원 전압(ELVDDij')과 불량 픽셀(BP)에 공급되는 전원 전압(ELVDDij)의 레벨 차이가 작기 때문에, 불량 픽셀(BP)의 발광 휘도는 불량 픽셀(BP)에 인접한 픽셀(P)의 발광 휘도와 작은 차이만을 가지며, 관찰자는 이러한 작은 차이를 시인하지 못하게 된다.

[0132]

도 1 및 도 7을 참조하면, 일 실시예에 따른 표시 장치는 활성 영역(AA)에서 행 방향과 열 방향으로 배열되는 복수의 픽셀들(P), 상기 활성 영역(AA) 외곽의 더미 영역(DA)에서 상기 행 방향 또는 상기 열 방향으로 배열되는 복수의 더미 픽셀들(DP), 상기 복수의 픽셀들(P)에 전원 전압(ELVDD)을 공급하기 위해 상기 복수의 픽셀들(P)에 연결되는 전원 배선(VW), 상기 복수의 더미 픽셀들(DP)로부터 동일 열 또는 동일 행의 픽셀들(P) 중 하나(예컨대, Pij)에 구동 전류(I)를 전달하기 위해, 각각 상기 복수의 더미 픽셀들(DP)에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들(P)에 연결 가능하도록 배치되는 복수의 제1 리페어 라인들(RLa), 및 상기 동일 열 또는 동일 행의 픽셀들(P) 중 하나(예컨대, Pij)에 공급되는 전원 전압(ELVDD)을 동일 열 또는 동일 행의 더미 픽셀(예컨대, DPi 또는 DPj)에 전달하기 위해, 각각 상기 복수의 더미 픽셀들(DP)에 연결 가능하고 상기 동일 열 또는 동일 행의 픽셀들(P)에 연결 가능하도록 배치되는 복수의 제2 리페어 라인들(RLb)을 포함한다.

[0133]

다른 실시예에 따라서, 리페어 공정이 수행된 표시 장치는 더미 픽셀 회로(DPC)를 포함하는 더미 픽셀(DP), 상기 더미 픽셀 회로(DPC)로부터 제공되는 구동 전류(I)에 의해 발광하는 발광 소자(ED), 및 상기 발광 소자(ED)와 분리된 픽셀 회로(PC)를 포함하는 픽셀(P), 상기 픽셀 회로(PC)의 전원 노드(Nb)에 전원 전압(ELVDD)을 공급하는 전원 배선(VW), 상기 더미 픽셀 회로(DPC)로부터의 상기 구동 전류(I)를 상기 발광 소자(ED)에 전달하기 위하여, 상기 더미 픽셀 회로(DPC)와 상기 발광 소자(ED)를 서로 연결하는 제1 리페어 라인(RLa), 및 상기 더미 픽셀 회로(DPC)에 상기 전원 전압(ELVDD)을 공급하기 위하여, 상기 더미 픽셀 회로(DPC)를 상기 픽셀 회로(PC)의 상기 전원 노드(Nb)에 연결하는 제2 리페어 라인(RLb)을 포함한다.

[0134]

본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지는 않았으나, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

### 부호의 설명

[0135]

100, 200: 표시 장치

110, 210: 표시 패널

120, 220: 주사 구동부

130, 230: 데이터 구동부

140, 240: 제어부

150, 250: 전원부

P: 픽셀

PC: 픽셀 회로

ED: 발광 소자

DP: 더미 픽셀

DPC: 더미 픽셀 회로

SL: 주사 라인

DL: 데이터 라인

VW: 전원 배선

RLa: 제1 리페어 라인

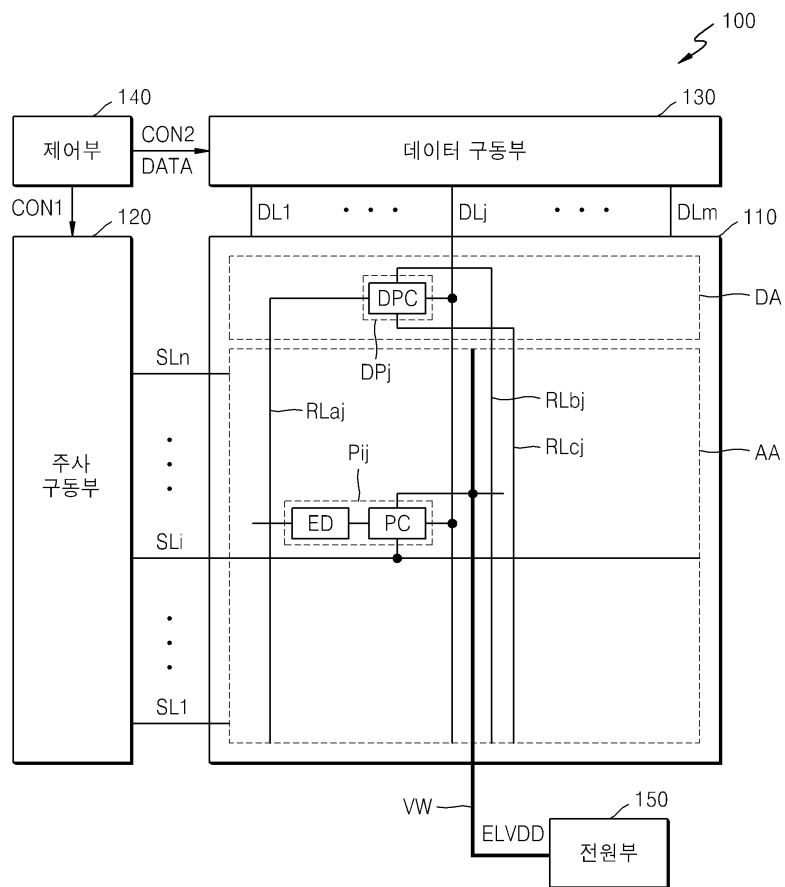
RLb: 제2 리페어 라인

RLc: 제3 리페어 라인

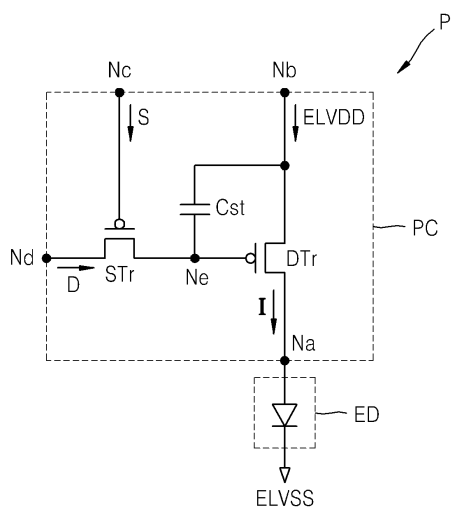
RLd: 제4 리페어 라인

도면

도면1

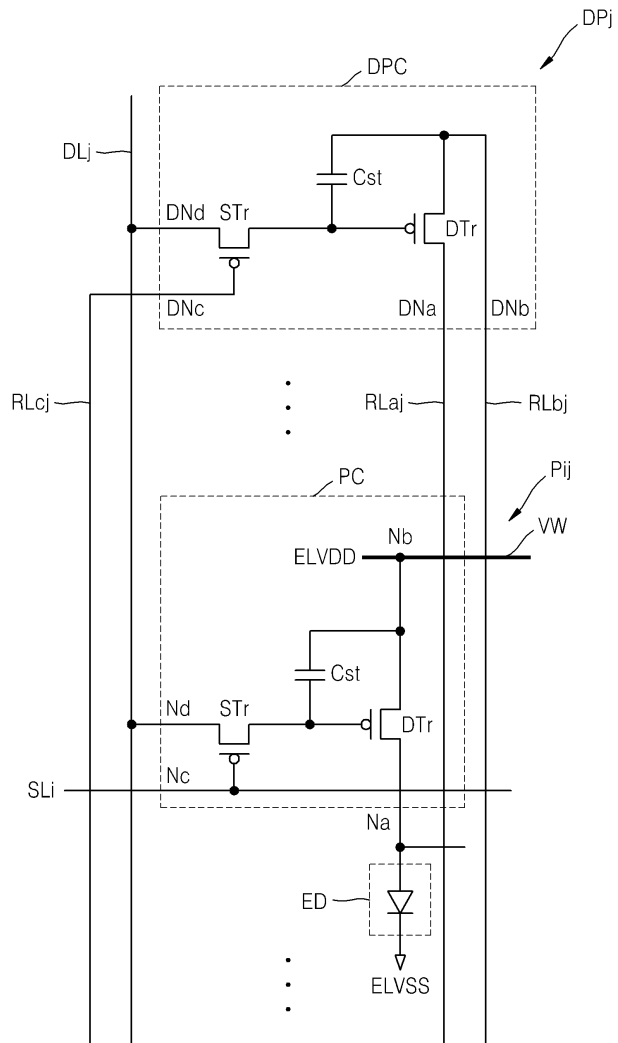


도면2

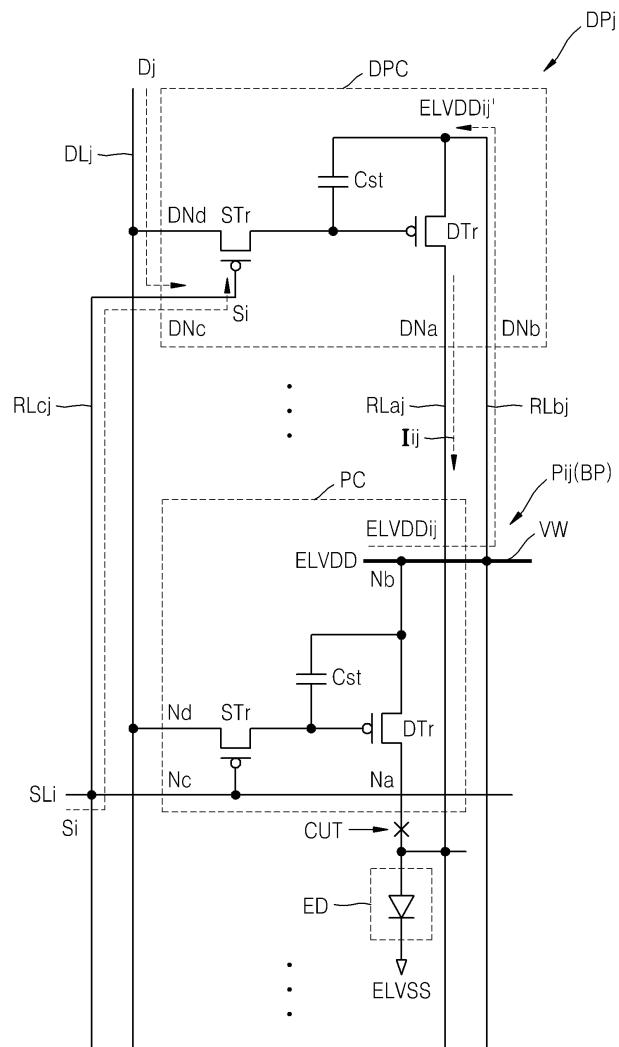




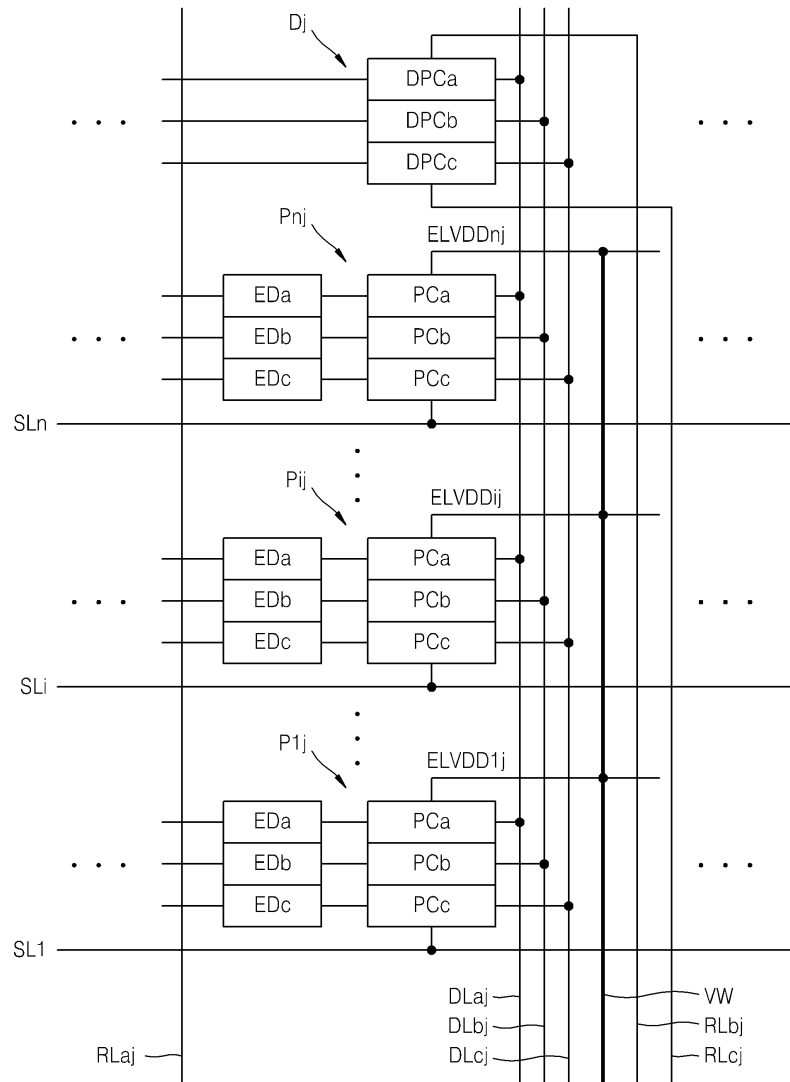
도면3



도면4

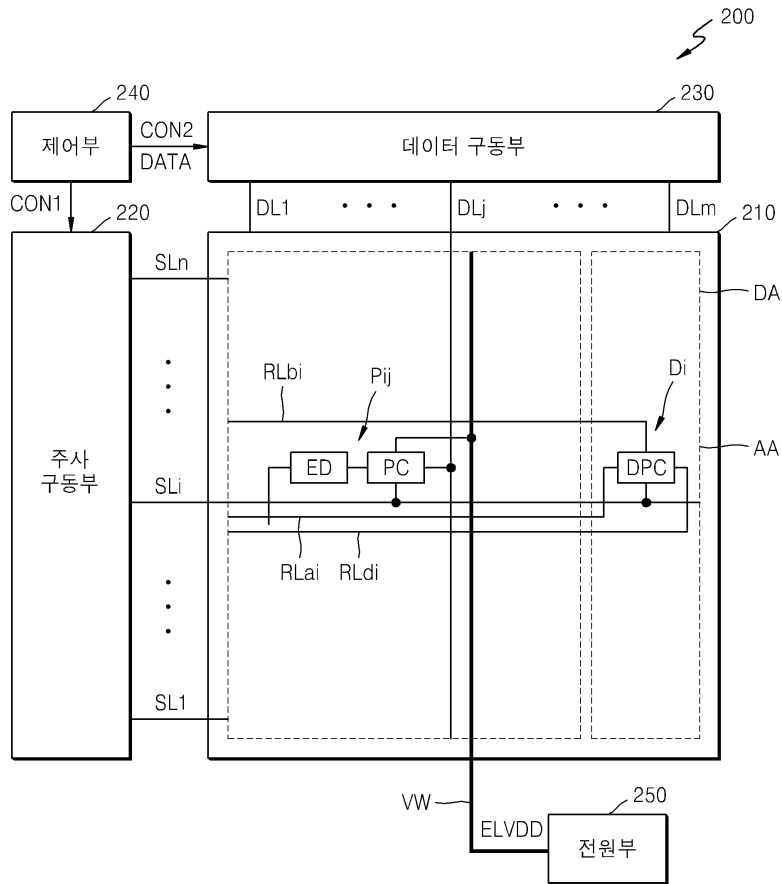


도면5

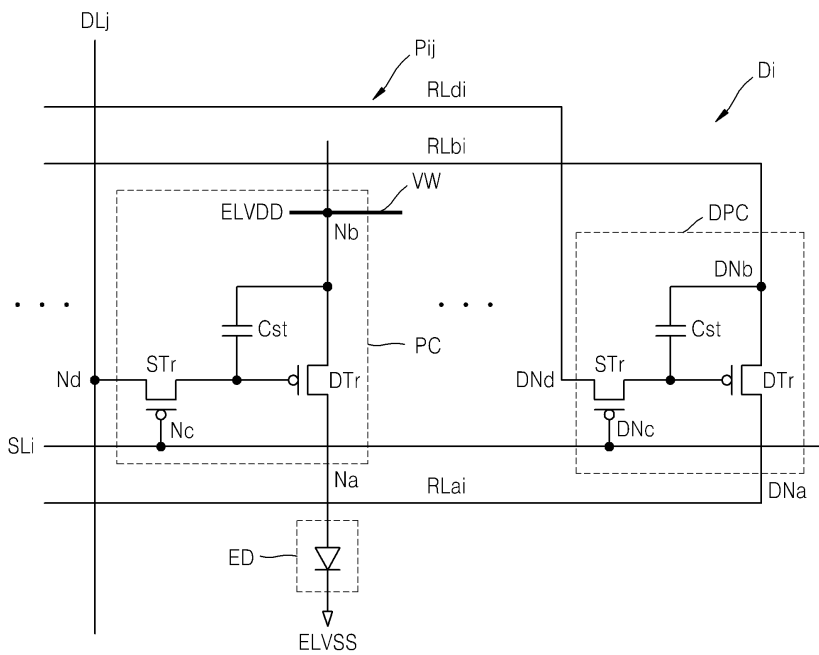




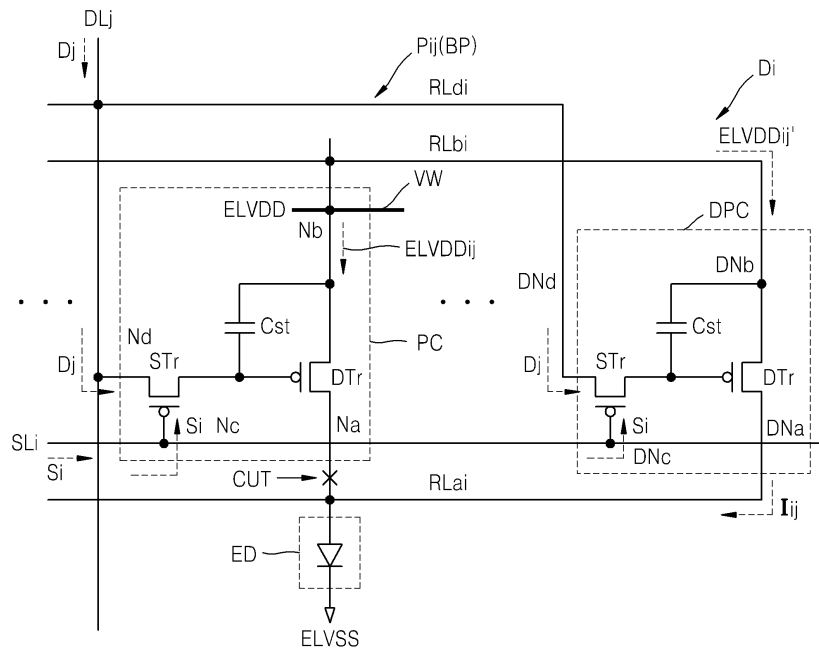
도면7



도면8



도면9





|                |                                                                       |         |            |
|----------------|-----------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 相关技术的描述                                                               |         |            |
| 公开(公告)号        | <a href="#">KR1020150072225A</a>                                      | 公开(公告)日 | 2015-06-29 |
| 申请号            | KR1020130159645                                                       | 申请日     | 2013-12-19 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                              |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                             |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                             |         |            |
| [标]发明人         | HWANG YOUNG IN<br>황영인<br>CHO YOUNG JIN<br>조영진<br>KANG CHUL KYU<br>강철규 |         |            |
| 发明人            | 황영인<br>조영진<br>강철규                                                     |         |            |
| IPC分类号         | G09G3/32 H01L27/32                                                    |         |            |
| CPC分类号         | H01L27/3276 G09G3/3233 G09G2330/08 G09G2330/10 H01L2251/568           |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                             |         |            |

## 摘要(译)

提供了根据各种实施例的有机发光显示器。有机发光显示器包括在有源区中沿行方向和列方向布置的多个像素，在有源区外部的虚设区中沿行方向或列方向布置的多个虚设像素，连接到多个像素的电源线，用于向多个虚设像素提供电源电压，多条第一修复线，其可连接到同一列或相同行的像素，并且被布置为可连接到同一列或同一行的像素，多个虚设像素，每个虚设像素可连接到多个虚设像素并连接到同一列或同一行的像素它包括多个被设置为能够在第二修复线的。

