



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0044567
(43) 공개일자 2013년05월03일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2011-0108693

(22) 출원일자 2011년10월24일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

임호민

경기도 파주시 교하읍 문발리 동문굿모닝힐
306-802

김진형

경기도 고양시 일산동구 산두로 3-7 (마두동)
(뒷면에 계속)

(74) 대리인

서교준

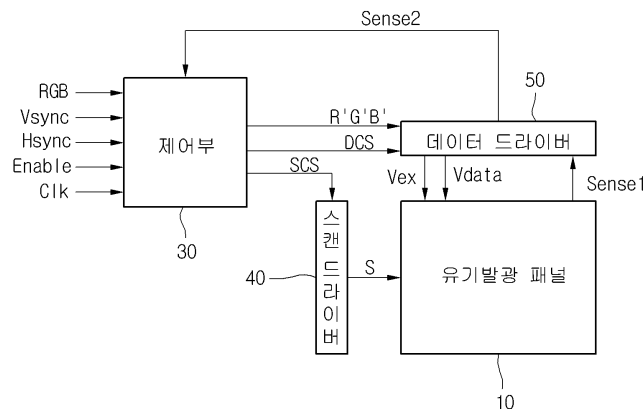
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

유기발광 표시장치는, 히스테리 시스 특성을 반영한 검출 신호를 생성하기 위한 검출 화소 어레이를 포함하는 유기발광 패널과, 검출 화소 어레이로부터의 검출 신호를 바탕으로 영상 데이터를 보상하는 제어부를 포함한다.

대표도 - 도1



(72) 발명자

김승태

경기도 고양시 일산서구 일현로 140, 118동 1504호
(탄현동, 큰마을대림 현대아파트)

정의택

서울특별시 강동구 둔촌2동 신성노바빌아파트 203
동 2103호

특허청구의 범위

청구항 1

히스테리 시스 특성을 반영한 검출 신호를 생성하기 위한 검출 화소 어레이를 포함하는 유기발광 패널; 및
상기 검출 화소 어레이로부터의 검출 신호를 바탕으로 영상 데이터를 보상하는 제어부를 포함하는 유기발광 표시장치.

청구항 2

제1항에 있어서,
상기 유기발광 패널에 스캔 신호를 공급하는 스캔 드라이버; 및
상기 유기발광 패널에 상기 검출 신호를 생성하는데 사용되는 제1 데이터 전압과 영상을 표시하기 위한 제2 데이터 전압을 공급하는 한편, 상기 유기발광 패널로부터의 검출 신호를 상기 제어부로 제공하는 데이터 드라이버를 포함하는 유기발광 표시장치.

청구항 3

제2항에 있어서,
상기 유기발광 패널은,
상기 영상을 표시하기 위한 표시 영역과 상기 영상을 표시하지 않는 비표시 영역으로 구분되고,
상기 표시 영역은 다수의 화소들을 포함하고,
상기 비표시 영역은 상기 검출 화소 어레이를 포함하고,
상기 검출 화소 어레이는 다수의 더미 화소들을 포함하는 유기발광 표시장치.

청구항 4

제3항에 있어서,
상기 화소와 상기 더미 화소는 적어도 유기발광 소자를 포함하여 동일한 회로 구성을 갖는 유기발광 표시장치.

청구항 5

제4항에 있어서,
적어도 상기 검출 화소 어레이를 포함하는 제1 기관;
상기 제1 기관에 대향하는 제2 기관; 및
상기 검출 화소 어레이에 대응하는 상기 제2 기관 상에 블랙 매트릭스를 포함하는 유기발광 표시장치.

청구항 6

제3항에 있어서,
상기 더미 화소들은 상기 유기발광 패널의 수직 방향으로 따라 배열되는 유기발광 표시장치.

청구항 7

제3항에 있어서,
상기 더미 화소들은 상기 유기발광 패널의 수평 방향을 따라 배열되는 유기발광 표시장치.

청구항 8

제3항에 있어서,

상기 제1 데이터 전압은 상기 검출 화소 어레이의 상기 더미 화소들에 공급되고,
 상기 제2 데이터 전압은 상기 표시 영역의 상기 화소들에 공급되며,
 상기 더미 화소는,
 상기 제1 데이터 전압의 응답으로서 상기 검출 신호를 생성하는 유기발광 표시장치.

청구항 9

제8항에 있어서,
 상기 제1 데이터 전압은 최소 계조를 갖는 데이터 전압 및 최소 계조를 갖는 데이터 전압 중 어느 하나를 포함하는 유기발광 표시장치.

청구항 10

제9항에 있어서,
 프레임 별로 상기 최소 계조를 갖는 데이터 전압과 상기 최대 계조를 갖는 데이터 전압이 교대로 상기 더미 화소들에 공급되는 유기발광 표시장치.

청구항 11

제9항에 있어서,
 상기 최소 계조를 갖는 데이터 전압과 상기 최대 계조를 갖는 데이터 전압은 이전 프레임의 영상 데이터에서 선택되는 유기발광 표시장치.

청구항 12

제2항에 있어서,
 상기 데이터 드라이버는,
 디지털 신호인 제1 데이터 신호 및 제2 데이터 신호를 각각 아날로그 신호인 상기제1 및 제2 데이터 전압으로 변환하는 DAC;
 아날로그 검출 신호를 디지털 검출 신호로 변환하는 ADC; 및
 상기 화소와 상기 더미 화소에 연결된 데이터 라인이 상기 DAC 또는 ADC에 선택적으로 연결되도록 스위칭 제어하는 선택 수단을 포함하는 유기발광 표시장치.

청구항 13

제12항에 있어서,
 상기 제2 데이터 신호는 상기 검출 신호를 바탕으로 보상된 영상 데이터인 유기발광 표시장치.

청구항 14

제1항 내지 제13항의 어느 한 항에 있어서,
 상기 제어부는,
 이전 프레임의 검출 신호와 현재 프레임의 검출 신호의 차이를 바탕으로 미리 설정된 계조 변화에 따른 게인 값을 재설정하는 게인 조정부; 및
 상기 게인 조정부에서 재설정된 게인 값을 바탕으로 상기 영상 데이터를 보상하는 데이터 보상부를 포함하는 유기발광 표시장치.

명세서

기술분야

[0001] 실시예는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 정보를 표시하기 위한 표시장치가 널리 개발되고 있다.

[0003] 표시장치는 액정표시장치, 유기발광 표시장치, 전기영동 표시장치, 전계방출 표시장치, 플라즈마 표시장치를 포함한다.

[0004] 이 중에서, 유기발광 표시장치는 액정표시장치에 비해, 소비 전력이 낮고, 시야각이 넓으며, 더욱 가볍고, 휘도가 높아, 차세대 표시장치로서 각광받고 있다.

[0005] 유기발광 표시장치에 사용되는 박막 트랜지스터는 아몰포스 실리콘을 결정화를 통해 폴리실리콘으로 형성한 반도체층에 의해 이동도를 증가시켜 고속 구동이 가능하게 되었다.

[0006] 하지만, 이러한 트랜지스터는 히스테리시스(hysteresis) 문제를 가지고 있다. 즉, 트랜지스터의 게이트 전압이 낮은 전압에서 높은 전압으로 변할 때와 높은 전압에서 낮은 전압으로 변할 때 전압(V_{gs})-전류(I_d) 곡선이 달라지는 히스테리시스 현상이 발생한다. 통상적으로 이러한 히스테리시스에 의해 트랜지스터의 문턱 전압이 변동되고 이에 따라 영상의 잔상이 발생하는 문제가 있다.

[0007] 이러한 히스테리시스문제를 해결하기 위한 방법으로, 한국특허공개 제2009-0005588호에는 제1 구간동안 제1 전압레벨의 보상전원으로 구동 트랜지스터의 문턱전압을 보상하고, 제2 구간 동안 제2 전압레벨의 보상전원을 이용한 블랙 화상을 삽입하는 방식이 제안되었다.

[0008] 하지만, 이러한 방식은 각 화소의 트랜지스터의 히스테리시스 특성을 정확히 알지 못하기 때문에, 근본적인 히스테리시스 문제를 해소하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0009] 실시예는 각 화소에 구비된 트랜지스터의 히스테리시스 특성을 바탕으로 데이터 보상을 하여 줌으로서, 히스테리시스에 기인한 잔상을 방지할 수 있다.

과제의 해결 수단

[0010] 실시예에 따르면, 유기발광 표시장치는, 히스테리시스 특성을 반영한 검출 신호를 생성하기 위한 검출 화소 어레이를 포함하는 유기발광 패널; 및 상기 검출 화소 어레이로부터의 검출 신호를 바탕으로 영상 데이터를 보상하는 제어부를 포함한다.

발명의 효과

[0011] 실시예는 유기발광 표시 패널로부터 검출된 히스테리시스 특성을 반영한 검출 신호를 바탕으로 영상 데이터를 보상하여 표시 영역의 화소로 공급하여 줌으로써, 화소의 구동 트랜지스터의 히스테리시스를 완화하여 주어 히스테리시스 특성에 기인한 잔상을 방지할 수 있다.

도면의 간단한 설명

[0012] 도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.

도 2는 도 1의 제1 실시예에 따른 유기발광 패널을 도시한 개략도이다.

도 3은 도 1의 제1 실시예에 따른 유기발광 패널을 도시한 회로도이다.

도 4는 도 3의 표시영역의 화소를 도시한 회로도이다.

도 5는 도 3의 검출 화소 어레이의 더미 화소를 도시한 회로도이다.

도 6은 도 1의 제1 실시예에 따른 유기발광 패널을 도시한 단면도이다.

도 7은 도 1의 데이터 드라이버를 개략적으로 도시한 블록도이다.

도 8은 도 1의 제어부를 개략적으로 도시한 블록도이다.

도 9는 도 1의 제2 실시예에 따른 유기발광 패널을 도시한 개략도이다.

도 10은 도 1의 제2 실시예에 따른 유기발광 패널을 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 발명에 따른 실시 예의 설명에 있어서, 각 구성 요소의 " 상(위) 또는 하(아래)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)는 두개의 구성 요소들이 서로 직접 접촉되거나 하나 이상의 또 다른 구성 요소가 두 개의 구성 요소들 사이에 배치되어 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)"으로 표현되는 경우 하나의 구성 요소를 기준으로 위쪽 방향 뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [0014] 도 1은 실시예에 따른 유기발광 표시장치를 도시한 블록도이다.
- [0015] 도 1을 참조하면, 실시예에 따른 유기발광 표시장치는 유기발광 패널(10), 제어부(30), 스캔 드라이버(40) 및 데이터 드라이버(50)를 포함할 수 있다.
- [0016] 상기 스캔 드라이버(40)는 스캔 신호(S)를 상기 유기발광 패널(10)로 제공할 수 있다.
- [0017] 상기 데이터 드라이버(50)는 데이터 전압(Vex, Vdata)을 상기 유기발광 패널(10)로 제공하고, 상기 유기발광 패널(10)로부터 검출 신호(Sense1)를 제공받을 수 있다.
- [0018] 상기 유기발광 패널(10)은 2개의 서로 다른 실시예에 의한 레이아웃을 가질 수 있다. 그 하나 실시예는 도 2 및 도 3에 도시되고 있고, 다른 실시예는 도 9 및 도 10에 도시되고 있다.
- [0019] 도 2는 도 1의 제1 실시예에 따른 유기발광 패널을 도시한 개략도이고, 도 3은 도 1의 제1 실시예에 따른 유기발광 패널을 도시한 회로도이다.
- [0020] 도 2 및 도 3을 참조하면, 제1 실시예에 따른 유기발광 패널(10)은 영상이 표시되는 표시 영역(AA)과 영상이 표시되지 않는 비표시 영역(NA)으로 구분될 수 있다.
- [0021] 상기 비표시 영역(NA)은 상기 표시 영역(AA)을 둘러싸도록 정의될 수 있다.
- [0022] 상기 표시 영역(AA)은 다수의 화소를 포함할 수 있다.
- [0023] 상기 비표시 영역(NA)에는 제1 검출 화소 어레이(101)와 제2 검출 화소 어레이(103)가 배치될 수 있다.
- [0024] 도면에는 제1 및 제2 검출 화소 어레이(101, 103)가 도시되고 있지만, 상기 제1 및 제2 검출 화소 어레이(101, 103)이 중 하나의 검출 화소 어레이만 배치될 수도 있다.
- [0025] 각 검출 화소 어레이(101, 103)는 다수의 더미 화소를 포함할 수 있다.
- [0026] 상기 제1 검출 화소 어레이(101)는 상기 유기발광 패널(10)의 상측의 비표시 영역(NA)에 배치되고, 상기 제2 검출 화소 어레이(103)는 상기 유기발광 패널(10)의 하측의 비표시 영역(NA)에 배치될 수 있다.
- [0027] 상기 제1 검출 화소 어레이(101)의 더미 화소는 수평 방향을 따라 배열되고, 상기 제2 검출 화소 어레이(103)의 더미 화소는 수평 방향을 따라 배열될 수 있다.
- [0028] 상기 표시 영역(AA)의 화소와 상기 검출 화소 어레이(101, 103)의 더미 화소는 동일한 회로 구성을 가질 수 있다. 예컨대, 상기 화소(P)와 상기 더미 화소(Pd)는 도 4 및 도 5에 도시한 바와 같이, 제1 내지 제3 트랜지스터(T1 내지 T3), 스토리지 캐패시터(Cst), 부하 캐패시터(Cload) 및 유기발광 소자(OLED)를 포함할 수 있다.
- [0029] 상기 유기발광 패널(10)에서, 상기 표시 영역(AA)은 도 3에 도시한 바와 같이, 다수의 스캔 라인(GL1 내지 GLn), 다수의 데이터 라인(DL1 내지 DLm) 및 다수의 전원 전압 라인(PL1 내지 PLm)을 포함할 수 있다.
- [0030] 도시되지 않았지만, 상기 표시 영역(AA)은 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0031] 상기 스캔 라인(GL1 내지 GLn)과 상기 데이터 라인(DL1 내지 DLm)의 교차에 의해 다수의 화소(P)가 정의될 수 있다.
- [0032] 상기 화소(P)들은 매트릭스로 배열될 수 있다.
- [0033] 상기 각 화소(P)는 스캔 라인(GL1 내지 GLnn), 데이터 라인(DL1 내지 DLm) 및 전원 전압 라인(PL1 내지 PLm)에

전기적으로 연결될 수 있다.

- [0034] 예컨대, 상기 스캔 라인(GL1 내지 GLn)은 수평 방향으로 배열된 다수의 화소(P)들에 전기적으로 연결되고, 상기 데이터 라인(DL1 내지 DLm)은 수직 방향으로 배열된 다수의 화소(P)들에 전기적으로 연결될 수 있다.
- [0035] 상기 화소(P)에는 스캔 신호(S), 데이터 전압(Vdata), 전원 전압(VDD) 등이 공급될 수 있다. 여기서, 데이터 전압(Vdata)은 상기 표시 영역(AA)에 표시하기 위한 신호일 수 있다.
- [0036] 상기 스캔 신호(S)는 스캔 라인(GL1 내지 GLn)을 통해 상기 화소(P)에 공급되고, 상기 데이터 전압(Vdata)은 상기 데이터 라인(DL1 내지 DLm)을 통해 상기 화소(P)에 공급되며, 상기 전원 전압(VDD)은 상기 전원 전압 라인(PL1 내지 PLm)을 통해 상기 화소(P)에 공급될 수 있다.
- [0037] 상기 유기발광 패널(10)에서, 상기 제1 검출 화소 어레이(101)는 도 3에 도시한 바와 같이, 제1 더미 스캔 라인(GLd1), 다수의 데이터 라인(DL1 내지 DLm) 및 다수의 전원 전압 라인(PL1 내지 PLm)을 포함할 수 있다.
- [0038] 도시되지 않았지만, 상기 제1 검출 화소 어레이(101)는 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0039] 상기 제1 더미 스캔 라인(GLd1)과 상기 데이터 라인(DL1 내지 DLm)의 교차에 의해 다수의 더미 화소(Pd)이 정의될 수 있다.
- [0040] 상기 더미 화소(Pd)들은 매트릭스로 배열될 수 있다.
- [0041] 상기 각 더미 화소(Pd)는 상기 제1 더미 스캔 라인(GLd1), 데이터 라인(DL1 내지 DLm) 및 전원 전압 라인(PL1 내지 PLm)에 전기적으로 연결될 수 있다.
- [0042] 예컨대, 상기 제1 더미 스캔 라인(GLd1)은 수평 방향으로 배열된 다수의 더미 화소(Pd)들에 전기적으로 연결될 수 있다.
- [0043] 상기 더미 화소(Pd)에는 스캔 신호(S), 데이터 전압(Vex), 전원 전압(VDD) 등이 공급될 수 있다. 여기서, 데이터 전압(Vex)은 히스테리시스 특성을 검출하기 위해 사용된 신호일 수 있다.
- [0044] 상기 스캔 신호(S)는 제1 더미 스캔 라인(GLd1)을 통해 상기 더미 화소(Pd)에 공급되고, 상기 데이터 전압(Vex)은 상기 데이터 라인(DL1 내지 DLm)을 통해 상기 더미 화소(Pd)에 공급되며, 상기 전원 전압(VDD)은 상기 전원 전압 라인(PL1 내지 PLm)을 통해 상기 더미 화소(Pd)에 공급될 수 있다.
- [0045] 상기 유기발광 패널(10)에서, 상기 제2 검출 화소 어레이(103)는 도 3에 도시한 바와 같이, 제2 더미 스캔 라인(GLd2), 다수의 데이터 라인(DL1 내지 DLm) 및 다수의 전원 전압 라인(PL1 내지 PLm)을 포함할 수 있다.
- [0046] 도시되지 않았지만, 상기 제2 검출 화소 어레이(103)는 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0047] 상기 제2 더미 스캔 라인(GLd2)과 상기 데이터 라인(DL1 내지 DLm)의 교차에 의해 다수의 더미 화소(Pd)이 정의될 수 있다.
- [0048] 상기 더미 화소(Pd)들은 매트릭스로 배열될 수 있다.
- [0049] 상기 각 더미 화소(Pd)는 상기 제2 더미 스캔 라인(GLd2), 데이터 라인(DL1 내지 DLm) 및 전원 전압 라인(PL1 내지 PLm)에 전기적으로 연결될 수 있다.
- [0050] 예컨대, 상기 제2 더미 스캔 라인(GLd2)은 수평 방향으로 배열된 다수의 더미 화소(Pd)들에 전기적으로 연결될 수 있다.
- [0051] 상기 더미 화소(Pd)에는 스캔 신호(S), 데이터 전압(Vex), 전원 전압(VDD) 등이 공급될 수 있다. 여기서, 데이터 전압(Vex)은 히스테리시스 특성을 검출하기 위해 사용된 신호일 수 있다.
- [0052] 상기 스캔 신호(S)는 제2 더미 스캔 라인(GLd2)을 통해 상기 더미 화소(Pd)에 공급되고, 상기 데이터 전압(Vex)은 상기 데이터 라인(DL1 내지 DLm)을 통해 상기 더미 화소(Pd)에 공급되며, 상기 전원 전압(VDD)은 상기 전원 전압 라인(PL1 내지 PLm)을 통해 상기 더미 화소(Pd)에 공급될 수 있다.
- [0053] 상기 스캔 신호(S)는 한 프레임 동안 제1 더미 스캔 라인(GLd1), 제1 내지 제n 스캔 라인(GL1 내지 GLn) 및 제2 더미 스캔 라인(GLd2)로 순차적으로 공급될 수 있다.

- [0054] 즉, 제1 검출 화소 어레이(101)가 구동되어, 각 더미 화소(Pd)에 데이터 전압(Vex)이 공급되고, 이 데이터 전압(Vex)의 응답으로서 히스테리시스 특성을 반영한 검출 신호(Sense1)가 생성될 수 있다.
- [0055] 이어서, 표시 영역(AA)이 구동되어, 표시 영역(AA)의 각 화소(P)에 데이터 전압(Vdata)이 공급되어, 표시 영역(AA)에 영상이 표시될 수 있다.
- [0056] 이어서, 마지막으로 제2 검출 화소 어레이(103)가 구동되어, 각 더미 화소(Pd)에 데이터 전압(Vex)이 공급되고, 이 데이터 전압(Vex)의 응답으로서 히스테리시스 특성을 반영한 검출 신호(Sense1)가 생성될 수 있다.
- [0057] 예컨대, 제1 검출 화소 어레이(101)에는 프레임 별로 최대 계조를 갖는 데이터 전압(Vex)과 최소 계조를 갖는 데이터 전압(Vex)이 교대로 공급될 수 있다.
- [0058] 예컨대, 제2 검출 화소 어레이(103)에는 프레임 별로 최대 계조를 갖는 데이터 전압(Vex)과 최소 계조를 갖는 데이터 전압(Vex)이 교대로 공급될 수 있다.
- [0059] 예컨대, 제1 검출 화소 어레이(101)로 최대 계조를 갖는 데이터 전압(Vex)이 공급될 때, 제2 검출 화소 어레이(103)에는 최소 계조를 갖는 데이터 전압(Vex)이 공급될 수 있다.
- [0060] 상기 최소 계조를 갖는 데이터 전압(Vex)과 최대 계조를 갖는 데이터 전압(Vex)은 이전 프레임의 영상 데이터(RGB)에서 선택될 수 있다.
- [0061] 구체적으로 살펴보면, 예컨대 제1 검출 화소 어레이(101)의 제1 더미 화소에 공급되는 최대 계조를 갖는 데이터 전압(Vex)과 제2 검출 화소 어레이(103)의 제1 더미 화소에 공급되는 최소 계조를 갖는 데이터 전압(Vex)은 제1 검출 화소 어레이(101)의 제2 더미 화소와 제2 검출 화소 어레이(103)의 제1 더미 화소 사이에 해당하는 표시 영역(AA)의 세로 열의 화소(P)들에 공급될 이전 프레임의 영상 데이터(RGB)의 최대 계조를 갖는 데이터 신호와 최소 계조를 갖는 데이터 신호일 수 있다.
- [0062] 마찬가지로, 예컨대 제1 검출 화소 어레이(101)의 제2 더미 화소에 공급되는 최대 계조를 갖는 데이터 전압(Vex)과 제2 검출 화소 어레이(103)의 제2 더미 화소에 공급되는 최소 계조를 갖는 데이터 전압(Vex)은 제1 검출 화소 어레이(101)의 제2 더미 화소와 제2 검출 화소 어레이(103)의 제2 더미 화소 사이에 해당하는 표시 영역(AA)의 세로 열의 화소(P)들에 공급될 이전 프레임의 영상 데이터(RGB)의 최대 계조를 갖는 데이터 신호와 최소 계조를 갖는 데이터 신호일 수 있다.
- [0063] 이와 같은 방식으로 나머지 더미 화소에 공급되는 최소 계조를 갖는 데이터 전압(Vex)과 최대 계조를 갖는 데이터 전압(Vex)도 선택될 수 있다.
- [0064] 이와 같은 최소 계조를 갖는 데이터 전압(Vex)과 최대 계조를 갖는 데이터 전압(Vex)도 선택 과정은 제어부(30)에서 수행될 수 있다.
- [0065] 표시 영역(AA)의 화소(P)의 회로 구성은 도 4에 도시되고 있고, 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd)의 회로 구성은 도 5에 도시되고 있다.
- [0066] 도 4 및 도 5에 도시된 바와 같이, 화소(P)와 더미 화소(Pd)의 회로 구성은 기본적으로 동일하다.
- [0067] 즉, 화소(P)와 더미 화소(Pd) 모두 도 4 및 도 5에 도시한 바와 같이, 제1 내지 제3 트랜지스터(T1 내지 T3), 스토리지 캐패시터(Cst), 부하 캐패시터(Cload) 및 유기발광 소자(OLED)가 형성될 수 있지만, 이에 대해서는 한정하지 않는다. 즉, 각 화소(P)에 형성된 트랜지스터의 개수와 이들 간의 연결 구조는 설계자에 의해 다양하게 변형 가능할 수 있으며, 실시예는 설계자에 의해 변형 가능한 모든 화소(P)의 회로 구조에 적용될 수 있다.
- [0068] 상기 제1 및 제2 트랜지스터(T1 및 T2)는 신호의 전달을 위한 스위칭 트랜지스터일 수 있고, 상기 제3 트랜지스터(T3)는 상기 유기발광 소자(OLED)를 구동하기 위한 구동 전류를 생성하여 주는 구동 트랜지스터일 수 있다.
- [0069] 상기 스토리지 캐패시터(Cst)는 데이터 전압(Vdata)을 한 프레임 동안 유지시켜주는 역할을 할 수 있다.
- [0070] 상기 부하 캐패시터(Cload)는 외부에서 제공된 데이터 전압(Vex) 또는 데이터 전압(Vdata)을 충전하였다가, 이러한 데이터 전압(Vex) 또는 데이터 전압(Vdata)을 제1 노드(n1)으로 제공하여 줌으로써, 제3 트랜지스터(T3)에 의해 유기발광 소자(OLED)를 발광시키고, 이때 상기 제1 노드(n1)의 전압 변화를 검출 신호(Sense1)로서 외부로 제공하여 줄 수 있다.
- [0071] 상기 유기발광 소자(OLED)는 광을 생성하는 부재로서, 구동 전류의 세기에 따라 서로 상이한 휘도를 갖는 광이

생성될 수 있다.

- [0072] 상기 유기발광 소자(OLED)는 적색 광을 생성하는 적색 유기발광 소자(OLED), 녹색 광을 생성하는 녹색 유기발광 소자(OLED) 및 청색 광을 생성하는 청색 유기발광 소자(OLED)를 포함할 수 있다.
- [0073] 상기 제1 내지 제3 트랜지스터(T1 내지 T3)는 PMOS형 박막 트랜지스터일 수 있지만, 이에 대해서는 한정하지 않는다. 상기 제1 내지 제3 트랜지스터(T1 내지 T3)는 로우 레벨의 신호에 의해 턴 온되고, 하이 레벨의 신호에 의해 턴 오프될 수 있다.
- [0074] 여기서, 하이 레벨은 그라운드 전압이나 이에 근접한 전압일 수 있고, 로우 레벨은 그라운드 전압보다 낮은 전압일 수 있다.
- [0075] 예컨대, 로우 레벨은 0V이고, 하이 레벨은 -10V일 수 있지만, 이에 대해서는 한정하지 않는다.
- [0076] 제1 전원 전압(VDD)은 하이 레벨의 신호이고 상기 제2 전원 전압(VSS)은 로우 레벨의 신호일 수 있다.
- [0077] 상기 제1 및 제2 전원전(VDD, VSS)압은 항상 일정한 레벨을 갖는 DC 전압일 수 있다.
- [0078] 상기 부하 캐패시터(Cload)는 데이터 라인(DL1 내지 DLm)에 연결될 수 있다. 따라서, 상기 부하 캐패시터(Cload)에는 상기 데이터 라인(DL1 내지 DLm)으로 제공된 데이터 전압(ex)이나 데이터 전압(Vdata)이 충전될 수 있다.
- [0079] 데이터 라인(DL1 내지 DLm)은 데이터 전압(Vex)이나 데이터 전압(Vdata)의 공급 통로이면서 검출 신호(Sense1)의 검출 통로일 수 있다. 다시 말해, 데이터 라인(DL1 내지 DLm)은 데이터 전압(Vex)이나 데이터 전압(Vdata) 및 검출 신호(Sense1)에 의해 공통으로 사용될 수 있다.
- [0080] 상기 제1 트랜지스터(T1)에서 게이트 전극은 스캔 신호(S)가 공급되는 제1 및 제2 더미 스캔 라인(GLd1, GLd2) 또는 스캔 라인(GL1 내지 GLn)에 연결되고, 소오스 전극은 상기 데이터 라인(DL1 내지 DLm)에 연결되며, 드레인 전극은 제1 노드(n1)에 연결될 수 있다.
- [0081] 상기 제1 트랜지스터(T1)는 제1 및 제2 더미 스캔 라인(GLd1, GLd2) 또는 스캔 라인(GL1 내지 GLn)으로 공급된 로우 레벨의 스캔 신호(S)에 의해 턴 온되어 데이터 라인(DL1 내지 DLm)으로 공급된 데이터 전압(Vex)이나 데이터 전압(Vdata)이 상기 제1 노드(n1)에 충전될 수 있다.
- [0082] 상기 제1 노드(n1)는 제1 트랜지스터(T1)의 드레인 전극, 상기 스토리지 캐패시터(Cst)의 일측, 상기 제3 트랜지스터(T3)의 소오스 전극 및 상기 전원 전압 라인(PL1 내지 PLm)에 공통으로 연결될 수 있다.
- [0083] 상기 제2 트랜지스터(T2)에서 게이트 전극은 스캔 신호(S)가 공급되는 제1 및 제2 더미 스캔 라인(GLd1, GLd2) 또는 스캔 라인(GL1 내지 GLn)에 연결되고, 소오스 전극은 기준 전압(Vref)이 공급되는 기준 전압 라인에 연결되며, 드레인 전극은 제2 노드(n2)에 연결될 수 있다.
- [0084] 상기 제2 트랜지스터(T2)는 제1 및 제2 더미 스캔 라인(GLd1, GLd2) 또는 스캔 라인(GL1 내지 GLn)으로 공급된 로우 레벨의 스캔 신호(S)에 의해 턴 온되어 상기 제2 노드(n2)가 기준 전압(Vref)으로 방전될 수 있다.
- [0085] 상기 제2 노드(n2)는 제2 트랜지스터(T2)의 드레인 전극과 제3 트랜지스터(T3)의 게이트 전극에 공통으로 연결될 수 있다.
- [0086] 상기 스토리지 캐패시터(Cst)는 제1 및 제2 노드(n1, n2) 사이에 연결되어, 제1 노드의 전압(Vs)의 가변에 따라 제2 노드(n2)의 전압을 가변시키도록 할 수 있다.
- [0087] 상기 제3 트랜지스터(T3)에서 게이트 전극은 제2 노드(n2)에 연결되고, 소오스 전극은 제1 노드(n1) 및 전원 전압 라인(PL1 내지 PLm)에 연결될 수 있다.
- [0088] 상기 유기발광 소자(OLED)는 상기 제3 트랜지스터(T3)의 드레인 전극에 연결될 수 있다.
- [0089] 상기 제3 트랜지스터(T3)는 제2 노드(n2)의 전압에 따라 구동 전류를 생성하여 상기 유기발광 소자(OLED)로 공급하여 줄 수 있다.
- [0090] 상기 유기발광 소자(OLED)는 제3 트랜지스터(T3)의 구동 전류에 의해 발광될 수 있다.
- [0091] 도 3에 도시하지 않았지만, 전원 전압 라인(PL1 내지 PLm)과 제3 트랜지스터(T3) 사이에는 별도의 제어 신호(EM)에 의해 스위칭 제어되는 트랜지스터가 연결될 수 있다.

- [0092] 이러한 더미 화소의 동작을 살펴보면, 데이터 전압(Vex)이 데이터 라인(DL1 내지 DLm)으로 공급되면, 부하 캐패시터(Cload)에 우선적으로 충전된다.
- [0093] 다음에, 로우 레벨의 스캔 신호(S)에 의해 제1 및 제2 트랜지스터(T1, T2)가 턴온되면, 상기 부하 캐패시터(Cload)에 충전된 데이터 전압(Vex)이 제1 트랜지스터(T1)를 경유하여 제1 노드(n1)에 충전되고, 제2 트랜지스터(T2)를 경유하여 제2 노드(n2)가 기준 전압(Vref)으로 방전될 수 있다. 이에 따라, 제3 트랜지스터(T3)의 구동 전류가 유기발광 소자(OLED)로 제공되어, 상기 유기발광 소자(OLED)가 상기 제3 트랜지스터(T3)의 구동 전류에 의해 발광될 수 있다.
- [0094] 한편, 상기 유기발광 소자(OLED)가 발광되는 동안, 상기 제1 노드(n1)의 전압이 제3 트랜지스터(T3)의 문턱전압으로 방전될 수 있다.
- [0095] 상기 유기발광 소자(OLED)는 상기 제1 노드(n1)의 전압이 문턱 전압(Vth)이 될 때까지 발광될 수 있다.
- [0096] 상기 제1 노드(n1)의 전압 변화는 검출 신호(Sense1)로서 상기 제1 트랜지스터(T1)와 데이터 라인(DL1 내지 DLm)을 경유하여 외부, 예컨대 도 7의 데이터 드라이버의 선택 수단(54)으로 제공될 수 있다.
- [0097] 한편, 도 5에 도시한 바와 같이, 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd)와 표시 영역(AA)의 화소(P)가 동일한 회로 구성을 가지므로, 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd) 또한 유기발광 소자(OLED)가 발광될 수 있다. 상기 더미 화소(Pd)의 유기발광 소자(OLED)로부터의 광은 영상을 표시하기 위한 광이 아니므로, 제거되어야 한다.
- [0098] 이를 위해, 도 6에 도시한 바와 같이, 적어도 상기 제1 및 제2 검출 화소 어레이(101, 103)에 대응하도록 블랙 매트릭스(5)가 형성될 수 있다. 상기 블랙 매트릭스(5)는 광을 차단시킬 수 있는 예컨대 수지재로 형성될 수 있지만, 이에 대해서는 한정하지 않는다.
- [0099] 유기발광 패널(10)은 제1 기판(1), 제2 기판(3) 그리고 제1 및 제2 기판(1, 3)을 합착하기 위한 실런트재(7)를 포함할 수 있다.
- [0100] 상기 제1 및 제2 기판(1, 3)은 유리 재질, 플라스틱 재질 또는 광이 투과될 수 있는 얇은 금속 포일(metal foil)일 수 있지만, 이에 대해서는 한정하지 않는다.
- [0101] 상기 제1 기판(1)은 이미 설명한 바와 같이, 영상을 표시하기 위한 표시 영역(AA)과 영상을 표시하지 않는 비표시 영역(NA)으로 구분될 수 있다. 상기 표시 영역(AA)은 다수의 화소(P)를 포함하고, 상기 비표시 영역(NA)은 제1 및 제2 검출 어레이(101, 103)가 형성될 수 있다.
- [0102] 상기 제1 및 제2 검출 어레이(101, 103) 각각은 일 방향, 예컨대 수평 방향을 따라 다수의 더미 화소(Pd)를 포함할 수 있다.
- [0103] 상기 화소(P)는 구동 소자(12)와 유기발광 소자(OLED)를 포함할 수 있다. 여기서, 구동 소자(12)는 예컨대 도 4의 제1 내지 제3 트랜지스터(T1 내지 T3), 부하 캐패시터(Cload) 및 스토리지 캐패시터(Cst)를 포함할 수 있다.
- [0104] 상기 더미 화소(Pd)는 구동 소자(12)와 유기발광 소자(OLED)를 포함할 수 있다. 여기서, 구동 소자(12)는 예컨대 도 5의 제1 내지 제3 트랜지스터(T1 내지 T3), 부하 캐패시터(Cload) 및 스토리지 캐패시터(Cst)를 포함할 수 있다.
- [0105] 상기 더미 화소(Pd)와 상기 화소(P)는 서로 이격될 수 있다.
- [0106] 상기 제2 기판(3) 상에 블랙 매트릭스(5)가 형성될 수 있다. 구체적으로 상기 블랙 매트릭스(5)는 적어도 다수의 더미 화소(Pd)를 포함하는 제1 검출 화소 어레이(101) 그리고 제2 검출 화소 어레이(103)에 대응하도록 형성될 수 있다.
- [0107] 상기 블랙 매트릭스(5)의 끝단은 상기 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd)와 상기 표시 영역(AA)의 최외곽에 배치된 화소(P) 사이의 경계 영역에 형성될 수 있다.
- [0108] 상기 블랙 매트릭스(5)는 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd) 위로부터 상기 표시 영역(AA)의 최외곽에 배치된 화소(P)에 에지 영역까지 형성될 수 있다. 이러한 블랙 매트릭스(5)에 의해 상기 제1 및 제2 검출 화소 어레이(101, 103)의 더미 화소(Pd)에 구비된 유기발광 소자(OLED)의 광은 제2 기판(3)을 통해 전방으로 출사되지 않게 된다.

- [0109] 도 7은 도 1의 데이터 드라이버를 개략적으로 도시한 블록도이다.
- [0110] 도 7을 참조하면, 상기 데이터 드라이버(50)는 DAC(52), ADC(56) 및 선택 수단(54)을 포함할 수 있다.
- [0111] 상기 DAC(52)는 데이터 전압(Vex) 또는 데이터 전압(Vdata)을 생성하여 줄 수 있다.
- [0112] 예컨대, 상기 DAC(52)는 디지털 신호인 데이터 신호(EXdata)를 아날로그 신호인 데이터 전압(Vex)로 변환하여 줄 수 있다.
- [0113] 예컨대, 상기 DAC(52)는 디지털 신호인 데이터 신호(R'G'B')를 아날로그 신호인 데이터 전압(Vdata)으로 변환하여 줄 수 있다.
- [0114] 상기 ADC(56)는 제1 검출 화소 어레이 또는 제2 검출 화소 어레이의 더미 화소(P)에서 검출된 아날로그 신호인 검출 신호(Sense1)를 디지털 신호인 검출 신호(Sense2)로 변환하여 줄 수 있다.
- [0115] 상기 선택 수단(54)은 데이터 라인(DL1 내지 DLm)을 DAC 또는 ADC(56)에 전기적으로 연결시켜 주는 역할을 할 수 있다.
- [0116] 상기 선택 수단(54)은 도시되지 않은 선택 신호에 의해 스위칭 제어될 수 있다. 예컨대, 상기 선택 수단(54)은 로우 레벨의 선택 신호에 응답하여 데이터 라인(DL1 내지 DLm)이 DAC(52)에 전기적으로 연결되도록 스위칭 제어하고, 하이 레벨의 선택 신호에 응답하여 데이터 라인(DL1 내지 DLm)이 ADC(56)에 전기적으로 연결되도록 스위칭 제어할 수 있다.
- [0117] 데이터 라인(DL1 내지 DLm)이 DAC(52)에 전기적으로 연결되는 경우, DAC(52)로부터 변환된 아날로그 신호인 데이터 전압(Vex) 또는 데이터 전압(Vdata)이 데이터 라인(DL1 내지 DLm)으로 공급될 수 있다.
- [0118] 예컨대, 데이터 전압(Vex)이 DAC(52)로부터 출력되는 경우, 이 데이터 전압(Vex)은 제1 검출 화소 어레이의 더미 화소 또는 제2 검출 화소 어레이의 더미 화소로 공급될 수 있다. 이에 따라, 각 더미 화소에서 각 구동 트랜지스터(도 5의 제3 트랜지스터(T3))의 히스테리시스 특성을 반영한 검출 신호(Sense1)가 데이터 라인(DL1 내지 DLm)을 통해 선택 수단으로 제공될 수 있다.
- [0119] 예컨대, 데이터 전압(Vdata)이 DAC(52)로부터 출력되는 경우, 이 데이터 전압(Vdata)은 표시 영역의 화소로 공급될 수 있다. 이에 따라, 각 화소의 유기발광 소자로부터 광이 발생될 수 있다.
- [0120] 데이터 라인(DL1 내지 DLm)이 ADC(56)에 전기적으로 연결되는 경우, 제1 및 제2 검출 화소 어레이의 더미 화소로부터 검출되어 데이터 라인(DL1 내지 DLm)을 경유하여 선택 수단(54)으로 제공된 검출 신호(Sense1)가 ADC(56)에 의해 디지털 신호인 검출 신호(Sense2)로 변환되어 도 1의 제어부(30)로 제공될 수 있다.
- [0121] 도 7에 도시되지 않았지만, 영상을 표시하기 위한 데이터 신호(R'G'B')가 데이터 드라이버(50)에서 처리되도록 하기 위해, 쉬프트 레지스터(shift register), 샘플링 회로, 제1 및 제2 래치(latch) 등이 추가될 수 있다. 아울러, 아날로그 신호의 데이터 전압(Vdata) 또는 데이터 전압(Vex)을 일시적으로 저장하기 위한 버퍼가 추가될 수도 있다.
- [0122] 도 8은 도 1의 제어부를 개략적으로 도시한 블록도이다.
- [0123] 도 8을 참조하면, 상기 제어부(30)는 게인 조정부(32), 데이터 보상부(36) 및 타이밍 컨트롤러(38)를 포함할 수 있다.
- [0124] 상기 게인 조정부(32)는 디지털 검출 신호(Sense2)를 바탕으로 현재 프레임의 영상 데이터(RGB)를 조정하기 위한 게인값을 산출한다.
- [0125] 도시되지 않았지만, 히스테리시스 이력의 정보를 근거로 계조 변화에 따른 게인값들이 저장된 룩업 테이블이 추가될 수 있다.
- [0126] 예컨대, 룩업 테이블은 하기의 표 1과 같이 구성될 수 있다.

표 1

[0127]	계조 변화	게인값
	-255	0.5
	-254	0.45

...	...
0	1
...	...
+254	1.45
+255	1.5

- [0128] 여기서, 예컨대 -255는 이전 프레임의 0계조의 데이터가 현재 프레임의 255계조의 데이터로 변화될 때를 의미하고, 예컨대 +255는 이전 프레임의 255계조의 데이터가 현재 프레임의 0계조의 데이터로 변화될 때를 의미할 수 있다.
- [0129] 상기 게인 조정부(32)는 프레임 단위로 검출 신호(Sense2)를 입력받는다. 이와 같이 입력되는 검출 신호(Sense2)를 바탕으로 이전 프레임의 검출 신호(Sense2)와 현재 프레임의 검출 신호(Sense2)가 비교되어, 그 차이가 산출될 수 있다.
- [0130] 상기 검출 신호(Sense2)는 더미 화소(Pd)의 유기발광 소자(OLED)가 발광될 때, 제1 노드(n1)의 전압 즉 제3 트랜지스터의 소오스 전압의 변화를 나타내므로, 상기 게인 조정부(32)에 의해 상기와 같은 비교 과정을 수행하기 전에 상기 검출 신호(Sense)의 특정 시점의 전압이 추출될 수 있다.
- [0131] 상기 게인 조정부(32)는 이전 프레임의 검출 신호(Sense2)와 현재 프레임의 검출 신호(Sense2)의 차이값을 바탕으로 룩업 테이블의 게인값을 조정하여 재설정할 수 있다.
- [0132] 예컨대 상기 이전 프레임의 검출 신호(Sense2)와 현재 프레임의 검출 신호(Sense2)의 차이 값이 커질수록 히스테리시스 심해지는 것이고 이는 곧 문턱 전압의 변화폭이 큼을 의미하는 것일 수 있다. 이러한 경우에는 룩업 테이블에 설정된 모든 계조 변화에 대해 게인 값이 증가되는 방향으로 조정될 수 있다.
- [0133] 반대로, 예컨대 상기 이전 프레임의 검출 신호(Sense2)와 현재 프레임의 검출 신호(Sense2)의 차이 값이 작아질수록 히스테리시스는 약해지는 것이고 이는 곧 문턱 전압의 변화폭이 작아짐을 의미하는 것일 수 있다. 이러한 경우에는 게인 값이 감소되는 방향으로 조정될 수 있다.
- [0134] 이때, 게인 값을 조정하는 폭은 설계자의 변경에 의해 다양한 형태로 조정 가능할 수 있다.
- [0135] 표 1에는 1계조 단위로 게인 값이 설정되어 있지만, 이에 대해서는 한정하지 않는다.
- [0136] 예컨대, 20계조 단위로 게인 값이 설정될 수도 있다. 즉, 계조 변화가 -255, -235, -215, ..., 0, ..., +215, +235, +255를 포함하고, 이들에 대해 게인 값이 설정될 수도 있다.
- [0137] 상기 데이터 보상부(36)는 상기 게인 조정부(32)로부터 조정되어 룩업 테이블에 재설정된 게인 정보를 바탕으로 영상 데이터(RGB)를 보상하여 보상 영상 데이터(R'G'B')로 출력할 수 있다.
- [0138] 예컨대, 상기 데이터 보상부(36)는 상기 룩업 테이블로부터 재설정된 게인 정보를 제공받아, 이 게인 정보를 제1 영상 데이터(RGB)에 반영하여 제2 영상 데이터(R'G'B')로 출력할 수 있다.
- [0139] 상기 제2 영상 데이터(R'G'B')가 데이터 드라이버(50)를 경유하여 유기발광 패널(10)의 표시 영역(AA)의 화소(P)에 공급됨으로써, 구동 트랜지스터(도 4의 제3 트랜지스터(T3))의 히스테리시스 특성이 완화되는 한편 구동 트랜지스터(도 4의 제3 트랜지스터(T3))의 구동에 의해 유기발광 소자(OLED)가 발광될 수 있다.
- [0140] 실시예는 유기발광 표시 패널(10)로부터 검출된 히스테리시스 특성을 반영한 검출 신호(Sense2)를 바탕으로 영상 데이터(RGB)를 보상하여 표시 영역(AA)의 화소(P)로 공급하여 줌으로써, 화소(P)의 구동 트랜지스터의 히스테리시스를 완화하여 주어 히스테리시스 특성에 기인한 잔상을 방지할 수 있다.
- [0141] 상기 게인 조정부(32)에 의해 게인 값의 재설정은 프레임 단위로 수행될 수 있다.
- [0142] 한편, 타이밍 컨트롤러(38)는 수직동기신호(Vsync), 수평동기신호(Hsync), 인네이블 신호(Enable) 및 클럭 신호(Clk)를 바탕으로 상기 유기발광 패널(10)을 구동하기 위한 타이밍 신호, 예컨대 SCS, DCS를 생성할 수 있다.
- [0143] SCS는 스캔 제어 신호이고, DCS는 데이터 제어 신호이다.
- [0144] 상기 타이밍 컨트롤러(38)는 도시하지 않았지만, 도 7의 선택 수단(54)에 제공되는 선택 신호를 생성할 수 있지만, 이에 대해서는 한정하지 않는다.

- [0145] 이하 유기발광 패널(10)의 제2 실시예를 설명한다.
- [0146] 제2 실시예에 따른 유기발광 패널(10)은 제1 및 제2 검출 화소 어레이(111, 113)의 배치 위치를 제외하고는 제1 실시예에 따른 유기발광 패널(10)과 실질적으로 유사하다.
- [0147] 제2 실시예에서 제1 실시예와 동일한 구성 요소에 대해서는 동일한 도면 부호를 부여하고 상세한 설명은 생략하기로 한다.
- [0148] 도 9는 도 1의 제2 실시예에 따른 유기발광 패널을 도시한 개략도이고, 도 10은 도 1의 제2 실시예에 따른 유기발광 패널을 도시한 회로도이다.
- [0149] 도 9 및 도 10을 참조하면, 제2 실시예에 따른 유기발광 패널(10)에서, 제1 검출 화소 어레이(111)는 상기 유기발광 패널(10)의 좌측의 비표시 영역(NA)에 배치되고, 제2 검출 화소 어레이(113)는 상기 유기발광 패널(10)의 우측의 비표시 영역(NA)에 배치될 수 있다.
- [0150] 상기 제1 검출 화소 어레이(111)의 더미 화소(Pd)는 수직 방향을 따라 배열되고, 상기 제2 검출 화소 어레이(113)의 더미 화소(Pd)는 수직 방향을 따라 배열될 수 있다.
- [0151] 상기 표시 영역(AA)의 화소(P)와 상기 제1 및 제2 검출 화소 어레이(111, 113)의 더미 화소(Pd)는 동일한 구성을 가질 수 있다. 예컨대, 상기 화소(P)와 상기 더미 화소(Pd)는 도 4 및 도 5에 도시한 바와 같이, 제1 내지 제3 트랜지스터(T1 내지 T3), 스토리지 캐패시터(Cst), 부하 캐패시터(Cload) 및 유기발광 소자(OLED)를 포함할 수 있다.
- [0152] 상기 유기발광 패널(10)에서, 상기 표시 영역(AA)은 도 10에 도시한 바와 같이, 다수의 스캔 라인(GL1 내지 GLn), 다수의 데이터 라인(DL1 내지 DLm) 및 다수의 전원 전압 라인(PL1 내지 PLm)을 포함할 수 있다.
- [0153] 도시되지 않았지만, 상기 표시 영역(AA)은 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0154] 상기 스캔 라인(GL1 내지 GLn)과 상기 데이터 라인(DL1 내지 DLm)의 교차에 의해 다수의 화소(P)이 정의될 수 있다.
- [0155] 상기 유기발광 패널(10)에서, 상기 제1 검출 화소 어레이(111)는 도 10에 도시한 바와 같이, 스캔 라인(GL1 내지 GLn), 제1 더미 데이터 라인(DLd1) 및 제1 더미 전원 전압 라인(PLd1)을 포함할 수 있다.
- [0156] 도시되지 않았지만, 상기 제1 검출 화소 어레이(111)는 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.
- [0157] 상기 스캔 라인(GL1 내지 GLn)과 상기 제1 더미 데이터 라인(DLd1)의 교차에 의해 다수의 더미 화소(Pd)이 정의될 수 있다.
- [0158] 상기 더미 화소(Pd)들은 매트릭스로 배열될 수 있다.
- [0159] 상기 각 더미 화소(Pd)은 상기 스캔 라인(GL1 내지 GLn), 제1 더미 데이터 라인(DLd1) 및 제1 더미 전원 전압 라인(PLd1)에 전기적으로 연결될 수 있다.
- [0160] 예컨대, 상기 제1 더미 데이터 라인(DLd1)과 제1 더미 전원 라인(PLd1)은 수평 방향으로 배열된 다수의 더미 화소(Pd)들에 전기적으로 연결될 수 있다.
- [0161] 상기 더미 화소(Pd)에는 스캔 신호(S), 데이터 전압(Vex), 전원 전압(VDD) 등이 공급될 수 있다. 여기서, 데이터 전압(Vex)은 히스테리시스 특성을 검출하기 위해 사용된 신호일 수 있다.
- [0162] 상기 스캔 신호(S)는 순차적으로 각 스캔 라인(GL1 내지 GLn)에 연결된 더미 화소(Pd)에 공급되고, 상기 데이터 전압(Vex)은 상기 제1 더미 데이터 라인(DLd1)을 통해 상기 스캔 신호(S)가 공급되는 더미 화소(Pd)로 공급되며, 상기 전원 전압(VDD)은 상기 제1 더미 전원 전압 라인(PLd1)을 통해 상기 스캔 신호(S)가 공급되는 상기 더미 화소(Pd)로 공급될 수 있다.
- [0163] 상기 유기발광 패널(10)에서, 상기 제2 검출 화소 어레이(113)는 도 10에 도시한 바와 같이, 스캔 라인(GL1 내지 GLn), 제2 더미 데이터 라인(DLd2) 및 제2 더미 전원 전압 라인(PLd2)을 포함할 수 있다.
- [0164] 도시되지 않았지만, 상기 제2 검출 화소 어레이(113)는 이외에 필요에 따라 다수의 신호 라인들을 더 포함할 수 있다.

- [0165] 상기 스캔 라인(GL1 내지 GLn)과 상기 제2 더미 데이터 라인(DLd2)의 교차에 의해 다수의 더미 화소(Pd)이 정의될 수 있다.
- [0166] 상기 더미 화소(Pd)들은 매트릭스로 배열될 수 있다.
- [0167] 상기 각 더미 화소(Pd)은 상기 스캔 라인(GL1 내지 GLn), 제2 더미 데이터 라인(DLd2) 및 제2 더미 전원 전압 라인(PLd2)에 전기적으로 연결될 수 있다.
- [0168] 예컨대, 상기 제2 더미 데이터 라인(DLd2)과 제2 더미 전원 라인(PLd2)은 수평 방향으로 배열된 다수의 더미 화소(Pd)들에 전기적으로 연결될 수 있다.
- [0169] 상기 더미 화소(Pd)에는 스캔 신호(S), 데이터 전압(Vex), 전원 전압(VDD) 등이 공급될 수 있다. 여기서, 데이터 전압(Vex)은 히스테리시스 특성을 검출하기 위해 사용된 신호일 수 있다.
- [0170] 상기 스캔 신호(S)는 순차적으로 각 스캔 라인(GL1 내지 GLn)에 연결된 더미 화소(Pd)에 공급되고, 상기 데이터 전압(Vex)은 상기 제2 더미 데이터 라인(DLd2)을 통해 상기 스캔 신호(S)가 공급되는 더미 화소(Pd)로 공급되며, 상기 전원 전압(VDD)은 상기 제2 더미 전원 전압 라인(PLd2)을 통해 상기 스캔 신호(S)가 공급되는 상기 더미 화소(Pd)로 공급될 수 있다.
- [0171] 스캔 신호(S)는 한 프레임 동안 제1 내지 제n 스캔 라인(GL1 내지 GLn)으로 순차적으로 공급될 수 있다.
- [0172] 하나의 스캔 라인에는 제1 검출 화소 어레이(111)의 더미 화소(Pd), 표시 영역(AA)의 가로 열의 화소(P)들 그리고 제2 검출 화소 어레이(113)의 더미 화소(Pd)가 연결될 수 있다.
- [0173] 스캔 신호(S)가 공급되는 해당 스캔 라인에 연결된 제1 검출 화소 어레이(111)의 더미 화소(Pd)에는 데이터 전압(Vex)이 공급되고, 표시 영역(AA)의 가로 열의 화소(P)들에는 데이터 전압(Vdata)이 공급되며, 제2검출 화소 어레이(113)의 더미 화소(Pd)에는 데이터 전압(Vex)이 공급될 수 있다.
- [0174] 따라서, 제2 실시예에 따른 유기발광 패널(10)에서는 제1 실시예와 다르게, 각 스캔 라인(GL1 내지 GLn)이 활성화될 때마다, 제1 및 제2 검출 화소 어레이(111, 113)의 더미 화소(Pd)로부터 검출 신호(Sense1)가 검출될 수 있지만, 이에 대해서는 한정하지 않는다.
- [0175] 예컨대, 제1 검출 화소 어레이(111)에는 프레임 별로 최대 계조를 갖는 데이터 전압(Vex)과 최소 계조를 갖는 데이터 전압(Vex)이 교대로 공급될 수 있다.
- [0176] 예컨대, 제2 검출 화소 어레이(113)에는 프레임 별로 최대 계조를 갖는 데이터 전압(Vex)과 최소 계조를 갖는 데이터 전압(Vex)이 교대로 공급될 수 있다.
- [0177] 예컨대, 제1 검출 화소 어레이(111)로 최대 계조를 갖는 데이터 전압(Vex)이 공급될 때, 제2 검출 화소 어레이에는 최소 계조를 갖는 데이터 전압(Vex)이 공급될 수 있다.
- [0178] 상기 최소 계조를 갖는 데이터 전압(Vex)과 최대 계조를 갖는 데이터 전압(Vex)은 이전 프레임의 영상 데이터(113)에서 선택될 수 있다
- [0179] 이와 같은 최소 계조를 갖는 데이터 전압(Vex)과 최대 계조를 갖는 데이터 전압(Vex)도 선택 과정은 제어부(30)에서 수행될 수 있다.

부호의 설명

- | | | |
|--------|--------------|-------------|
| [0180] | 1, 3: 기판 | 5: 블랙 매트릭스 |
| | 7: 실런트재 | 12: 구동 소자 |
| | 10: 유기발광 패널 | 30: 제어부 |
| | 32: 게이 조정부 | 36: 데이터 보상부 |
| | 38: 타이밍 콘트롤러 | 40: 스캔 드라이버 |
| | 50: 데이터 드라이버 | 52: DAC |
| | 54: 선택 수단 | 56: ADC |

101, 103, 111, 113: 검출 화소 어레이

AA: 표시 영역

NA: 비표시 영역

P: 화소

Pd: 더미 화소

T1 내지 T3: 트랜지스터

n1, n2: 노드

Cst: 스토리지 캐패시터

Cload: 부하 캐패시터

OLED: 유기발광 소자

Vsync: 수직동기신호

Hsync: 수평동기신호

Enable: 인네이블 신호

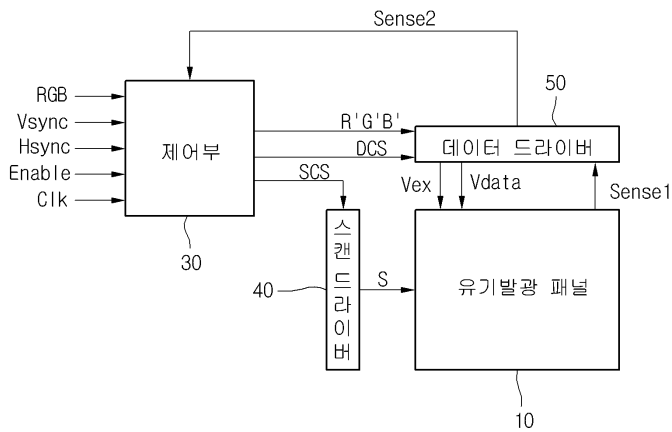
Clk: 클럭 신호

SCS: 스캔 제어 신호

DCS: 데이터 제어 신호

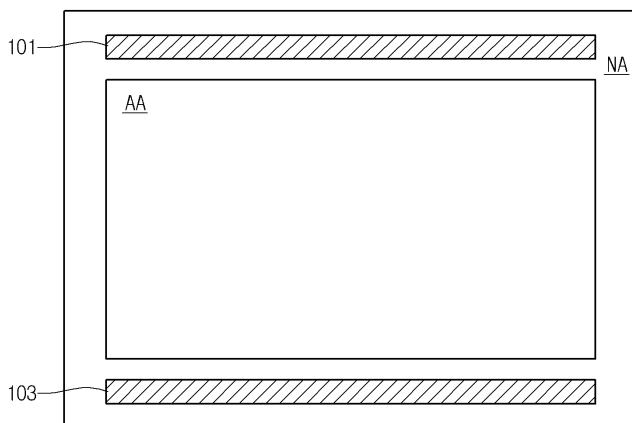
도면

도면1

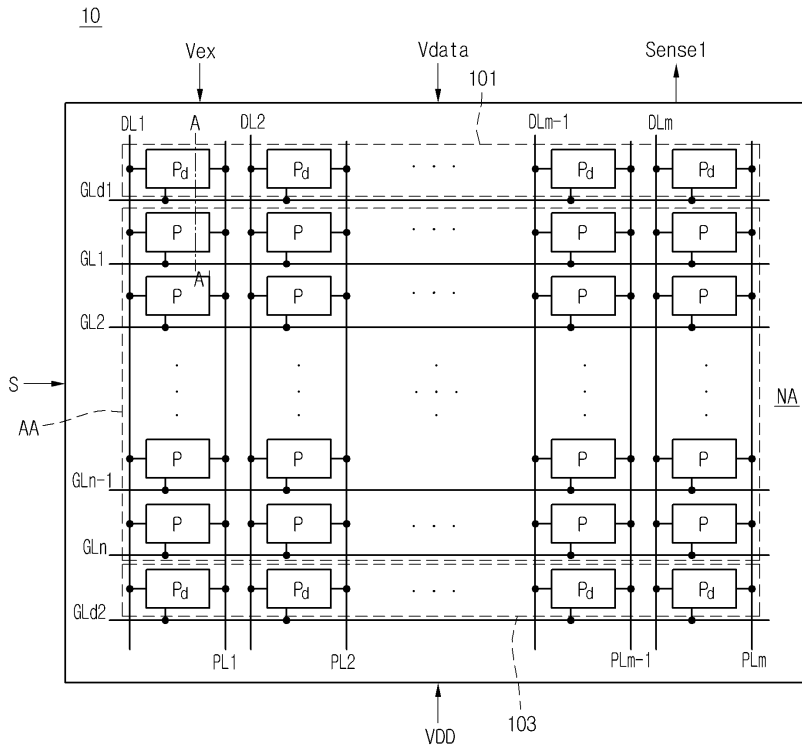


도면2

10

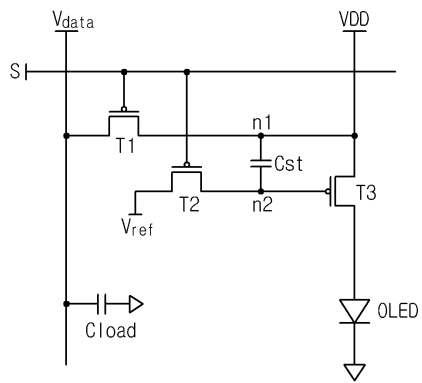


도면3



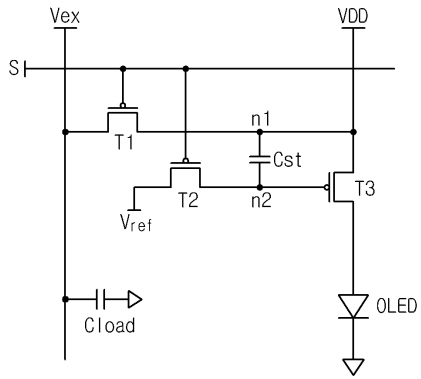
도면4

P



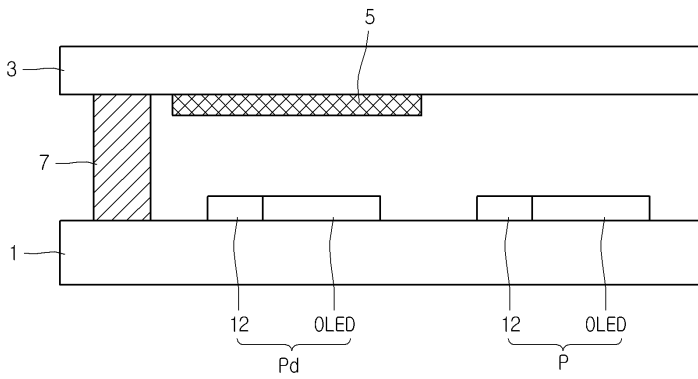
도면5

Pd



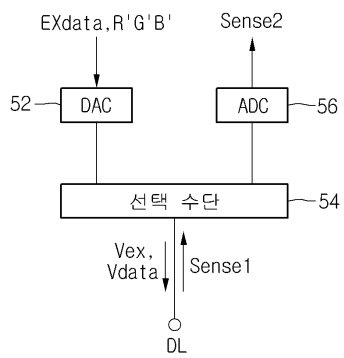
도면6

10

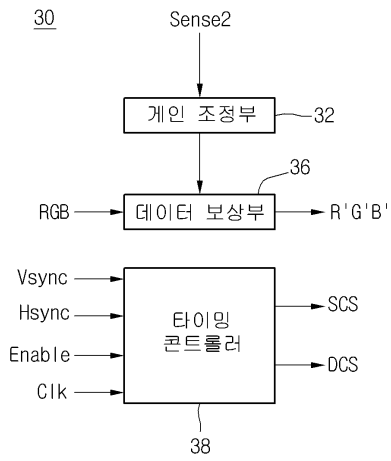


도면7

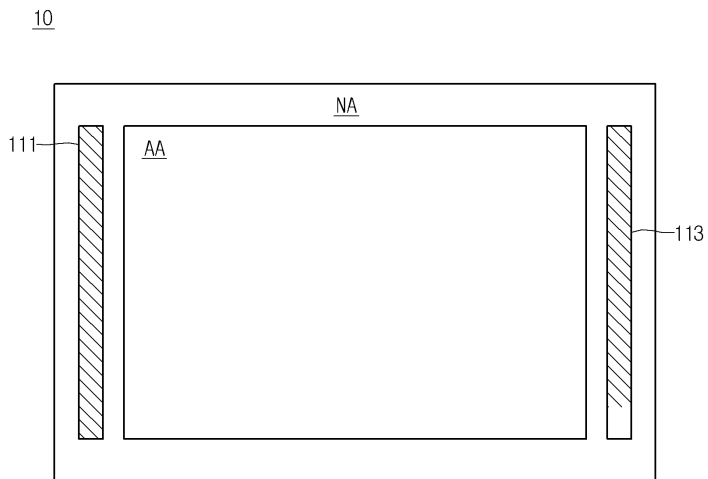
50



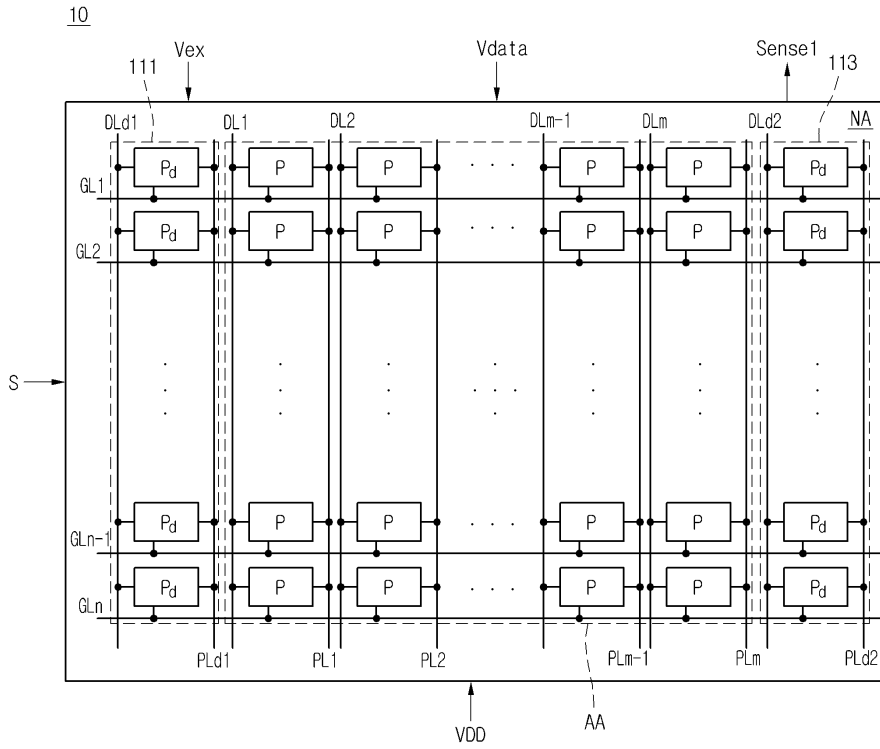
도면8



도면9



도면10



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020130044567A	公开(公告)日	2013-05-03
申请号	KR1020110108693	申请日	2011-10-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM HO MIN 임호민 KIM JIN HYOUNG 김진형 KIM SEUNG TAE 김승태 JEONG UI TAEK 정의택		
发明人	임호민 김진형 김승태 정의택		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3225 G09G3/3275 G09G2300/0413 G09G2320/0257 G09G2340/16		
其他公开文献	KR101837198B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光显示装置，以通过基于滞后性补偿图像数据来防止余像。组成：有机发光面板（10）包括检测像素阵列并产生检测信号。检测信号反映滞后性。控制单元（30）基于检测信号补偿图像数据。扫描驱动器（40）将扫描信号提供给有机发光面板。

