



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2014년07월02일  
 (11) 등록번호 10-1411621  
 (24) 등록일자 2014년06월18일

(51) 국제특허분류(Int. Cl.)  
 G09G 3/30 (2006.01) H01L 51/50 (2006.01)  
 (21) 출원번호 10-2012-0152218  
 (22) 출원일자 2012년12월24일  
 심사청구일자 2013년04월18일  
 (56) 선행기술조사문헌  
 KR1020090057484 A  
 KR1020110072283 A  
 KR1020090016333 A  
 KR1020130019620 A

(73) 특허권자  
 엘지디스플레이 주식회사  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
 광상현  
 경기도 파주시 월롱면 덕은리 엘씨디로 201 101동 1008호  
 (74) 대리인  
 특허법인천문

전체 청구항 수 : 총 16 항

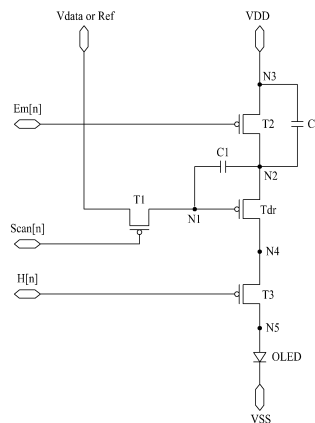
심사관 : 신영교

**(54) 발명의 명칭 유기 발광 다이오드 표시장치 및 그 구동 방법**

**(57) 요약**

본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터; 게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 제2노드와 연결되며, 드레인 전극이 제4노드와 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제2노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 저장하는 제1커패시터; 제1발광 제어 신호에 따라 제3노드로 인가되는 고전위 전원 전압을 상기 제2노드로 공급하는 제2트랜지스터; 상기 제1노드 상기 제2노드 사이의 전압 차이에 따라 발광이 제어되는 유기 발광 다이오드; 및 제2발광 제어 신호에 따라 상기 제4노드와 상기 유기 발광 다이오드의 애노드 전극인 제5노드를 연결하는 제3트랜지스터를 포함한다.

**대표도 - 도2**



## 특허청구의 범위

### 청구항 1

스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터;

게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 제2노드와 연결되며, 드레인 전극이 제4노드와 연결되는 구동 트랜지스터;

상기 제1노드와 상기 제2노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 저장하는 제1커패시터;

제1발광 제어 신호에 따라 제3노드로 인가되는 고전위 전원 전압을 상기 제2노드로 공급하는 제2트랜지스터;

상기 제1노드 상기 제2노드 사이의 전압 차이에 따라 발광이 제어되는 유기 발광 다이오드; 및

제2발광 제어 신호에 따라 상기 제4노드와 상기 유기 발광 다이오드의 애노드 전극인 제5노드를 연결하는 제3트랜지스터를 포함하는 유기 발광 다이오드 표시장치.

### 청구항 2

제 1 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 상기 스캔 신호에 의해 턴 온 되고,

상기 제2트랜지스터는 제1발광 제어 라인을 통해 인가되는 상기 제1발광 제어 신호에 의해 턴 온 되고,

상기 제3트랜지스터는 제2발광 제어 라인을 통해 인가되는 상기 제2발광 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 3

제 1 항에 있어서,

상기 스캔 신호는 제n번째 스캔 신호이고, 상기 제1발광 제어 신호는 제n번째 발광 제어 신호이고, 상기 제2발광 제어 신호는 제(n+1)번째 발광 제어 신호인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 4

제 1 항에 있어서,

상기 제2노드와 상기 제2트랜지스터의 소스 전극인 상기 제3노드 사이에 연결되는 제2커패시터를 더 포함하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 5

제 1 항에 있어서,

상기 제1 내지 제3 트랜지스터가 턴 온 되면,

상기 제1노드로 상기 기준 전압이 공급되고, 상기 제2노드로 상기 고전위 전원 전압이 공급 되며, 상기 제4노드 및 상기 제5노드가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 6

제 1 항에 있어서,

상기 제1 및 제3 트랜지스터가 턴 온 되고, 상기 제2트랜지스터가 턴 오프 되면,

상기 제1노드로 상기 기준 전압이 공급되고, 상기 제4노드 및 상기 제5노드가 연결되며, 상기 제2노드 전압은 상기 고전위 전원 전압보다 작은 전압으로 점점 감소하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

### 청구항 7

제 6 항에 있어서,

상기 제2노드 전압은 상기 기준 전압과 상기 구동 트랜지스터의 문턱 전압 절대값의 합까지 감소하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

**청구항 8**

제 1 항에 있어서,

상기 제1트랜지스터가 턴 온 되고, 상기 제2 및 제3 트랜지스터가 턴 오프 되면,

상기 제1노드로 상기 데이터 전압이 공급되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

**청구항 9**

제 1 항에 있어서,

상기 제1트랜지스터가 턴 오프 되고, 상기 제2 및 제3 트랜지스터가 턴 온 되면,

상기 데이터 전압 및 상기 기준 전압에 따라 상기 유기 발광 다이오드가 발광하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

**청구항 10**

제1 내지 제3 트랜지스터, 구동 트랜지스터, 제1 및 제2 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법에 있어서,

상기 제1 내지 제3 트랜지스터가 턴 온 되는 동안, 상기 제1트랜지스터로 인가되는 스캔 신호에 따라 상기 구동 트랜지스터의 게이트 전극인 제1노드의 전압을 기준 전압으로 초기화 하는 단계;

상기 제1 및 제3 트랜지스터가 턴 온 되고, 상기 제2트랜지스터가 턴 오프 되는 동안, 일단이 상기 제1노드와 연결되고 타단이 상기 구동 트랜지스터의 소스 전극인 제2노드와 연결되는 상기 제1커패시터에 상기 구동 트랜지스터의 문턱 전압을 저장하는 단계;

상기 제1트랜지스터가 턴 온 되고, 상기 제2 및 제3 트랜지스터가 턴 오프 되는 동안, 상기 제1노드로 데이터 전압을 공급하는 단계; 및

상기 제1트랜지스터가 턴 오프 되고, 상기 제2 및 제3 트랜지스터가 턴 온 되는 동안, 상기 데이터 전압 및 상기 기준 전압에 따라 상기 유기 발광 다이오드가 발광하는 단계를 포함하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 11**

제 10 항에 있어서,

상기 초기화 하는 단계는,

상기 제2노드로 고전위 전원 전압을 공급하며, 상기 구동 트랜지스터의 드레인 전극인 제4노드 및 상기 유기 발광 다이오드의 애노드 전극인 제5노드를 연결하는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 12**

제 10 항에 있어서,

상기 문턱 전압을 저장하는 단계는,

상기 제1노드로 상기 기준 전압을 공급하고, 상기 제2노드 전압은 상기 기준 전압과 상기 구동 트랜지스터의 문턱 전압 절대값의 합까지 감소하는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 13**

제 10 항에 있어서,

상기 제2트랜지스터는 소스 전극이 고전위 전원 전압이 인가되는 제3노드와 연결되고, 드레인 전극이 상기 제2

노드와 연결되며, 상기 제2노드와 상기 제3노드 사이에 상기 제2커패시터가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 14**

제 10 항에 있어서,

상기 데이터 전압을 공급하는 단계는,

상기 구동 트랜지스터의 드레인 전극인 제4노드 및 상기 유기 발광 다이오드의 애노드 전극인 제5노드의 연결이 끊어지는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 15**

제 10 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 스캔 신호에 의해 턴 온 되고,

상기 제2트랜지스터는 제1발광 제어 라인을 통해 인가되는 제1발광 제어 신호에 의해 턴 온 되고,

상기 제3트랜지스터는 제2발광 제어 라인을 통해 인가되는 제2발광 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**청구항 16**

제 15 항에 있어서,

상기 스캔 신호는 제n번째 스캔 신호이고, 상기 제1발광 제어 신호는 제n번째 발광 제어 신호이고, 상기 제2발광 제어 신호는 제(n+1)번째 발광 제어 신호인 것을 특징으로 하는 유기 발광 다이오드 표시장치 구동 방법.

**명세서**

**기술분야**

[0001] 본 발명은 표시장치에 관한 것으로서, 보다 구체적으로 유기 발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다.

**배경기술**

[0002] 정보화 사회가 발전함에 따라 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 소비 전력 저감화 등의 특징을 지닌 여러 평판 표시 장치(Flat Panel Display Device), 예를 들어, 액정표시장치(Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Panel Device), 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display Device) 등이 연구되고 있다.

[0003] 특히, 최근에 연구가 활발히 진행되고 있는 유기 발광 다이오드 표시장치는 각 화소 마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 표시할 수 있다.

[0004] 이를 위해, 각 화소는 전류 제어 소자인 유기 발광 다이오드 및 구동 트랜지스터 및 하나 이상의 커패시터 등을 포함하고 있다. 특히, 유기 발광 다이오드에 흐르는 전류는 구동 트랜지스터에 의해 제어되며, 구동 트랜지스터의 문턱 전압 편차 및 각종 파라미터에 의해 유기 발광 다이오드에 흐르는 전류량이 변화되고, 이에 따라 화면의 휘도 불균일이 초래되는 문제점이 있었다.

[0005] 그러나, 구동 트랜지스터의 문턱 전압 편차는 구동 트랜지스터의 제조 공정 변수에 따라 구동 트랜지스터의 특성이 변화게 되어 발생하며, 이러한 문제점을 해결하기 위하여 화소들 각각에 문턱 전압 편차를 보상하기 위해 복수의 트랜지스터 및 커패시터를 포함하는 보상 회로를 통해 해결하는 것이 일반적이다.

[0006] 한편, 최근에는 소비자의 대면적 디스플레이에 대한 기대가 높아짐에 따라 대면적 유기 발광 다이오드 표시장치의 필요성이 대두되고 있다. 이를 위해, 보상 회로는 대면적을 위해 문턱 전압 편차를 보상하는 기능 이외에 트랜지스터, 커패시터 및 배선들의 개수를 줄이는 것이 필요하다.

**발명의 내용**

**해결하려는 과제**

[0007] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 문턱 전압 편차 및 고전위 전원 전압 편차 보상이 가능하며, 대면적에 적합한 유기 발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다.

**과제의 해결 수단**

[0008] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 스캔 신호에 따라 데이터 전압 또는 기준 전압을 제1노드로 공급하는 제1트랜지스터; 게이트 전극이 상기 제1노드와 연결되며, 소스 전극이 제2노드와 연결되며, 드레인 전극이 제4노드와 연결되는 구동 트랜지스터; 상기 제1노드와 상기 제2노드 사이에 연결되며, 상기 구동 트랜지스터의 문턱 전압을 저장하는 제1커패시터; 제1발광 제어 신호에 따라 제3노드로 인가되는 고전위 전원 전압을 상기 제2노드로 공급하는 제2트랜지스터; 상기 제1노드 상기 제2노드 사이의 전압 차이에 따라 발광이 제어되는 유기 발광 다이오드; 및 제2발광 제어 신호에 따라 상기 제4노드와 상기 유기 발광 다이오드의 애노드 전극인 제5노드를 연결하는 제3트랜지스터를 포함한다.

[0009] 상술한 목적을 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 다이오드 표시장치 구동 방법은 제1 내지 제3 트랜지스터, 구동 트랜지스터, 제1 및 제2 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법으로서, 상기 제1 내지 제3 트랜지스터가 턴 온 되는 동안, 상기 제1트랜지스터로 인가되는 스캔 신호에 따라 상기 구동 트랜지스터의 게이트 전극인 제1노드의 전압을 기준 전압으로 초기화 하는 단계; 상기 제1 및 제3 트랜지스터가 턴 온 되고, 상기 제2트랜지스터가 턴 오프 되는 동안, 일단이 상기 제1노드와 연결되고 타단이 상기 구동 트랜지스터의 소스 전극인 제2노드와 연결되는 상기 제1커패시터에 상기 구동 트랜지스터의 문턱 전압을 저장하는 단계; 상기 제1트랜지스터가 턴 온 되고, 상기 제2 및 제3 트랜지스터가 턴 오프 되는 동안, 상기 제1노드로 상기 데이터 전압을 공급하는 단계; 및 상기 제1트랜지스터가 턴 오프 되고, 상기 제2 및 제3 트랜지스터가 턴 온 되는 동안, 상기 데이터 전압 및 상기 기준 전압에 따라 상기 유기 발광 다이오드가 발광하는 단계를 포함한다.

**발명의 효과**

[0010] 본 발명의 실시예들에 따르면, 구동 트랜지스터의 동작 상태에 따른 문턱 전압의 편차 및 IR Drop에 의한 고전위 전원 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있는 효과가 있다.

**도면의 간단한 설명**

[0011] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면;  
 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면;  
 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 일 실시예에 따른 타이밍도;  
 도 4는 도 3에 도시된 타이밍도를 구체화한 도면;  
 도 5a 내지 도 5d는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면;  
 도 6은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 다른 실시예에 따른 타이밍도; 및  
 도 7은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차에 따른 전류의 변화를 설명하기 위한 도면.

**발명을 실시하기 위한 구체적인 내용**

[0012] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명하기로 한다.

[0013] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면이다.

[0014] 도 1에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치(100)는 패널(110), 타이밍 제어부(120), 스캔 구동부(130) 및 데이터 구동부(140)를 포함한다.

[0015] 패널(100)은 매트릭스 형태로 배치된 서브 픽셀들(SP)을 포함한다. 패널에 포함된 서브 픽셀들(SP)은 스캔 구동

부(120)로부터 다수의 스캔 라인들(SL1~SLm)을 통해 공급되는 스캔 신호와 데이터 구동부(130)로부터 다수의 데이터 라인들(DL1~DLn)을 통해 공급되는 데이터 신호에 의해 발광한다. 또한, 서브 픽셀들(SP)은 스캔 신호와 데이터 신호뿐만 아니라 스캔 구동부(130)로부터 다수의 제1발광 제어 라인(미도시)를 통해 공급되는 제1발광 제어 신호 및 다수의 제2발광 제어 라인(미도시)를 통해 공급되는 제2발광 제어 신호에 의해 발광이 제어될 수 있다.

- [0016] 이를 위해, 하나의 서브 픽셀에는 유기 발광 다이오드와 이를 구동하기 위한 다수의 트랜지스터 및 커패시터가 형성되어 있다. 이러한 서브 픽셀(SP)의 세부 구성에 대해서는 도 2에서 자세히 살펴보기로 한다.
- [0017] 타이밍 제어부(120)는 외부로부터 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK), 영상 신호를 공급받는다. 또한, 타이밍 제어부(120)는 외부로부터 입력되는 영상 신호를 프레임 단위로 정렬하여 디지털 형태의 영상 데이터(R, G, B)를 생성한다.
- [0018] 예를 들어, 타이밍 제어부(120)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호를 이용하여 스캔 구동부(130) 및 데이터 구동부(140)의 동작 타이밍을 제어한다.
- [0019] 이를 위해, 타이밍 제어부(120)는 스캔 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 제어 신호(GCS)와 데이터 구동부(140)의 동작 타이밍을 제어하기 위한 데이터 제어 신호(DCS)를 생성한다.
- [0020] 스캔 구동부(120)는 타이밍 제어부(120)로부터 공급되는 게이트 제어 신호(GCS)에 따라 패널(100)에 포함된 서브 픽셀들(SP)에 포함된 트랜지스터들이 동작 가능하도록 스캔 신호(Scan)를 생성하고, 생성된 스캔 신호(Scan)를 스캔 라인들(SL)을 통해 패널(100)로 공급한다. 또한, 스캔 구동부(120)는 스캔 신호의 일종으로 제1 및 제2 발광 제어 신호(Em, H)를 생성하고, 생성된 제1 및 제2 발광 제어 신호(Em, H)를 제1 및 제2 발광 제어 라인들(미도시)을 통해 패널(100)로 공급한다. 이하에서는, 스캔 라인들 중 제n번째 스캔 라인을 통해 인가되는 스캔 신호를 Scan[n]으로 가정하기로 한다.
- [0021] 데이터 구동부(130)는 타이밍 제어부(120)로부터 공급되는 디지털 형태의 영상 데이터(R, G, B) 및 데이터 제어 신호(DCS)를 이용하여 생성하고, 생성된 데이터 신호를 데이터 라인들(DL)을 통해 패널(100)로 공급한다.
- [0022] 이하에서는 서브 픽셀의 세부 구성에 대해서 도 1 및 도 2를 참조하여 자세히 살펴보기로 한다.
- [0023] 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면이다.
- [0024] 도 2에 도시된 바와 같이, 각 서브 픽셀(SP)은 제1 내지 제3 트랜지스터(T1 ~ T3)와 구동 트랜지스터(Tdr), 제1 및 제2 커패시터(C1, C2) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0025] 제1 내지 제3 트랜지스터(T1 ~ T3) 및 구동 트랜지스터(Tdr)는 도 2에 도시된 바와 같이 PMOS 타입의 트랜지스터가 적용되어 있으나, 다른 실시예로 NMOS 타입의 트랜지스터도 가능하며, 이 경우 PMOS 타입의 트랜지스터를 턴 온 시키는 전압은 NMOS 타입의 트랜지스터를 턴 온 시키는 전압과 반대 극성을 갖는다.
- [0026] 먼저, 제1트랜지스터(T1)의 소스 전극으로 데이터 전압(Vdata) 또는 기준 전압(Ref)이 인가되고, 게이트 전극으로 스캔 신호(Scan[n])가 인가되며, 드레인 전극은 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)와 연결된다. 여기서, 스캔 신호(Scan[n])는 복수의 스캔 라인들 중 제n번째 스캔 라인을 통해 인가되는 제n번째 스캔 신호일 수 있다.
- [0027] 예를 들어, 데이터 라인(DL)을 통해 데이터 전압(Vdata) 또는 기준 전압(Ref)이 제1트랜지스터(T1)의 소스 전극으로 인가되고, 제1트랜지스터(T1)는 스캔 라인(SL)을 통해 공급되는 스캔 신호(Scan[n])에 따라 동작이 제어될 수 있다.
- [0028] 따라서, 제1트랜지스터(T1)는 스캔 신호(Scan)에 따라 턴 온 되어, 데이터 전압(Vdata) 또는 기준 전압(Ref)을 제1노드(N1)로 공급할 수 있다.
- [0029] 여기서, 기준 전압(Ref)은 일정 크기의 직류 전압이며, 데이터 전압(Vdata)은 3 수평 주기(3H) 마다 서로 다른 연속된 전압일 수 있다. 예를 들어, 제1트랜지스터(T1)의 소스 전극으로 1 수평 주기(1H) 동안 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되는 경우, 다음 2 수평 주기(2H) 동안 기준 전압이 인가된 후, 다음 1 수평 주기(1H) 동안에는 제n번째 데이터 전압(Vdata[n])이 인가되고, 계속해서 3 수평 주기마다 다음 번째 데이터 전압이 연속하여 인가될 수 있다.

- [0030] 한편, 제1노드(N1)로 기준 전압(Ref)이 인가되는 경우에는, 기준 전압(Ref)은 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)를 기준 전압(Ref)으로 초기화 시키는 역할을 수행한다.
- [0031] 다음으로, 제2트랜지스터(T2)의 소스 전극인 제3노드(N3)로 고전위 전원 전압(VDD)이 인가되고, 게이트 전극으로 제1발광 제어 신호(Em[n])가 인가되며, 드레인 전극은 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)와 연결된다.
- [0032] 예를 들어, 제3노드(N3)로 고전위 전원 전압(VDD)이 인가되고, 제1발광 제어 라인을 통해 공급되는 제1발광 제어 신호(Em[n])에 따라 제2트랜지스터(T2)가 턴 온 되면 제3노드(N3)와 제2노드(N2)가 연결되어 제2노드(N2)로 고전위 전원 전압(VDD)이 인가될 수 있다.
- [0033] 다음으로, 제1커패시터(C1)는 제1노드(N1)와 제2노드(N2) 사이에 연결된다.
- [0034] 예를 들어, 제1커패시터(C1)는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)을 센싱하는 역할을 수행하여, 구체적으로, 제1커패시터(C1)에는 구동 트랜지스터의 문턱 전압이 저장될 수 있다.
- [0035] 다음으로, 제2커패시터(C2)는 고전위 전원 전압(VDD)이 인가되는 제3노드(N3)와 제2노드(N2) 사이에 연결된다.
- [0036] 예를 들어, 제1발광 제어 신호(Em[n])에 의해 제2트랜지스터(T2)가 턴 오프 되어, 제3노드(N3)와 제2노드(N2)의 연결이 끊어지는 경우, 제2커패시터(C2)의 일단으로 계속해서 고전위 전원 전압(VDD)이 인가될 수 있다.
- [0037] 다음으로, 구동 트랜지스터(Tdr)의 게이트 전극은 제1노드(N1)와 연결되며, 소스 전극은 제2노드(N2)와 연결되고, 드레인 전극은 제4노드(N4)와 연결된다.
- [0038] 한편, 후술할 유기 발광 다이오드(OLED)에 흐르는 전류량은 구동 트랜지스터(Tdr)의 소스 전극과 게이트 전극 사이의 전압(Vsg)과 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 합(Vsg+Vth)에 의해 결정되며, 보상 회로에 의해 최종적으로 데이터 전압(Vdata)과 기준 전압(Ref)에 의해 결정될 수 있다.
- [0039] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류의 양은 데이터 전압(Vdata)의 크기에 비례하므로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 각 서브 픽셀(SP)마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 디스플레이 한다.
- [0040] 다음으로, 제3트랜지스터(T3)의 게이트 전극으로 제2발광 제어 신호(H[n])가 인가되고, 소스 전극은 구동 트랜지스터(Tdr)의 드레인 전극인 제4노드(N4)와 연결되며, 드레인 전극은 유기 발광 다이오드(OLED)의 애노드 전극인 제5노드(N5)와 연결된다.
- [0041] 예를 들어, 제2발광 제어 라인을 통해 공급되는 제2발광 제어 신호(H[n])에 따라 제3트랜지스터(T3)가 턴 온 되면, 제4노드(N4)와 제5노드(N5)가 연결되어 유기 발광 다이오드(OLED)의 발광이 제어될 수 있다.
- [0042] 만일, 제3트랜지스터(T4)가 제2발광 제어 신호(H[n])에 의해 턴 오프 되면, 유기 발광 다이오드(OLED)의 발광은 오프 되며, 제3트랜지스터(T3)가 턴 온 되면, 스캔 신호(Scan[n]) 및 제1발광 제어 신호(Em[n])에 의해 유기 발광 다이오드(OLED)의 발광이 제어될 수 있다.
- [0043] 한편, 제2발광 제어 신호(H[n])는 제1발광 제어 신호(Em[n])와 다른 별도의 발광 제어 신호일 수도 있고, 제1발광 제어 신호가 제n번째 제1발광 제어 신호(Em[n])인 경우, 제2발광 제어 신호(H[n])는 제(n+1)번째 제1발광 제어 신호(Em[n+1])일 수 있다.
- [0044] 다음으로, 유기 발광 다이오드(OLED)의 애노드 전극은 제5노드(N5)와 연결되며, 캐소드 전극으로 저전위 전원 전압(VSS)이 인가된다.
- [0045] 이하에서는 도 3 및 도 5a 내지 도 5d를 참조하여 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 각 서브 픽셀의 동작을 자세히 살펴보기로 한다.
- [0046] 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 일 실시예에 따른 타이밍도이고, 도 5a 내지 도 5d는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면이다.
- [0047] 도 3에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 초기화(Initial) 기간(t1), 센싱(Sensing) 기간(t2), 샘플링(Sampling) 기간(t3) 및 발광(Emission) 기간(t4)으로 구분되어 동작하며, 초기화 기간(t1), 센싱 기간(t2) 및 샘플링 기간(t3)은 각각 1수평 주기(1H)인 것을 알 수 있다.
- [0048] 한편, 이하에서는 도 5a 내지 도 5d 도시된 바와 같이, 제3노드(N3)로 인가되는 고전위 전원 전압은 고전위 전

원 전압이 인가되는 배선 저항으로 인해 발생하는 IR Drop에 의해 각각의 기간 동안 고전위 전원 전압의 값이 변하게 되므로 각각의 기간 동안의 고전위 전원 전압(VDD1, VDD2, VDD3, VDD4)은 각각 다른 값을 가지는 것으로 가정하기로 한다.

- [0049] 먼저, 초기화 기간(t1) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]) 및 제1 및 제2 발광 제어 신호(Em[n], H[n])가 인가되며, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref)이 인가된다.
- [0050] 이에 따라, 도 5a에 도시된 바와 같이, 제1트랜지스터(T1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2트랜지스터(T2)는 로우 레벨의 제1발광 제어 신호(Em[n])에 의해 턴 온 되고, 제3트랜지스터(T3)는 로우 레벨의 제2발광 제어 신호(H[n])에 의해 턴 온 된다.
- [0051] 또한, 제1트랜지스터(T1)가 턴 온 되므로, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref)이 제1노드(N1)로 공급되며, 제1노드 전압은 기준 전압(Ref)으로 초기화 된다. 그리고, 제2트랜지스터(T2)가 턴 온 되므로, 제2트랜지스터(T2)의 소스 전극인 제3노드(N3)로 인가되는 고전위 전원 전압(VDD1)이 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2)로 공급된다. 또한, 제3트랜지스터(T3)가 턴 온 됨에 따라, 제4노드(N4)와 제5노드(N5)가 연결된다.
- [0052] 예를 들어, 초기화 기간(t1) 동안, 제4노드(N4)와 제5노드(N5)가 연결됨에 따라, 유기 발광 다이오드(OLED)에는 전류가 비록 흐르지만, 초기화 기간(t1)이 1 수평 기간(1H) 만큼의 매우 짧은 기간이기 때문에 유기 발광 다이오드(OLED)가 발광하는 것은 시청자의 눈에는 인식되지 않는다. 단지, 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1) 전압이 기준 전압(Ref)으로 초기화 될 수 있다.
- [0053] 결국, 초기화 기간(t1) 동안, 제3트랜지스터(T3)가 턴 온 됨에 따라, 유기 발광 다이오드에 전류가 비록 흐르지만, 제1트랜지스터(T1)가 턴 온 됨으로 인해, 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)의 전압은 일정한 직류 전압인 기준 전압(Ref)으로 초기화 된다.
- [0054] 다음으로, 센싱(Sensing) 기간(t2) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]) 및 제2발광 제어 신호(H[n])와 하이 레벨의 제1발광 제어 신호(Em[n])가 인가된다.
- [0055] 이에 따라, 도 5b에 도시된 바와 같이, 제1트랜지스터(T1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2트랜지스터(T2)는 하이 레벨의 제1발광 제어 신호(Em[n])에 의해 턴 오프 되고, 제3트랜지스터(T3)는 로우 레벨의 제2발광 제어 신호(H[n])에 의해 턴 온 되며, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref)이 인가된다.
- [0056] 또한, 제1트랜지스터(T1)가 턴 온 상태를 유지함에 따라, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref)이 제1노드(N1)로 공급되며, 제1노드 전압은 기준 전압(Ref)을 유지한다. 그리고, 제2트랜지스터(T2)가 턴 오프 되므로, 제2노드(N2)와 제3노드(N3) 사이의 직접적인 연결은 끊어지지만, 고전위 전원 전압(VDD2)은 제2커패시터(C2)의 일단인 제3노드(N3)로 공급된다. 또한, 제3트랜지스터(T3)가 턴 온 상태를 유지함에 따라, 제4노드(N4)와 제5노드(N5)는 연결 상태를 유지한다.
- [0057] 예를 들어, 센싱 기간(t2) 동안, 제1노드 전압은 기준 전압(Ref)을 유지하지만, 제2트랜지스터(T2)가 턴 오프 됨에 따라, 제2노드(N2)와 제3노드(N3) 사이의 직접적인 연결이 끊어지면서, 초기화 기간(t1) 동안 제1 및 제2 커패시터(C1, C2)에 저장된 전하들이 방전되면서, 제2노드(N2) 전압은 초기화 기간(t1) 동안 제2노드(N2) 전압인 고전위 전원 전압(VDD1)보다 작은 전압으로 점점 감소하게 된다.
- [0058] 결국, 센싱 기간(t2) 동안, 제2노드(N2) 전압은 고전위 전원 전압(VDD1)보다 작은 전압으로 점점 감소하다가, 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1) 전압인 기준 전압(Ref)보다 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 절대값(|Vth|) 만큼 큰 전압(Ref + |Vth|)까지 감소하게 된다. 따라서, 센싱 기간(t2)이 완료되는 시점에, 제1커패시터(C1)에는 구동 트랜지스터의 문턱 전압이 저장되게 된다.
- [0059] 이는 구동 트랜지스터(Tdr)가 소스 팔로워 방식으로 연결되어 있기 때문에, 구동 트랜지스터(Tdr)의 소스 전극인 제2노드(N2) 전압이 감소하다가 구동 트랜지스터(Tdr)가 턴 오프 될 때까지의 전압인 구동 트랜지스터(Tdr)의 게이트 전극 전압인 기준 전압(Ref)보다 구동 트랜지스터 문턱 전압(Vth)의 절대값(|Vth|) 만큼 큰 전압(Ref + |Vth|)까지 감소하기 때문이다.
- [0060] 따라서, 센싱 기간(t2) 동안 제1커패시터(C1)는 구동 트랜지스터의 문턱 전압(Vth)을 센싱하는 역할을

수행한다.

- [0061] 다음으로, 샘플링(Sampling) 기간( $t_3$ ) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n])와 하이 레벨의 제1 및 제2 발광 제어 신호(Em[n], H[n])가 인가된다.
- [0062] 이에 따라, 도 5c에 도시된 바와 같이, 제1트랜지스터(T1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2 및 제3 트랜지스터(T2, T3)는 하이 레벨의 제1 및 제2 발광 제어 신호(Em[n], H[n])에 의해 턴 오프 되며, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 데이터 전압(Vdata[n])이 인가된다.
- [0063] 또한, 제1트랜지스터(T1)가 턴 온 됨에 따라, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 데이터 전압(Vdata[n])이 제1노드(N1)로 공급된다. 그리고, 제2트랜지스터(T2)가 턴 오프 상태를 유지하므로, 고전위 전원 전압(VDD3)은 제2커패시터(C2)의 일단인 제3노드(N3)로 계속해서 공급된다. 또한, 제3트랜지스터(T3)가 턴 오프 됨에 따라, 제4노드(N4)와 제5노드(N5)는 연결이 끊어지게 됨에 따라, 유기 발광 다이오드(OLED)의 발광이 오프 된다.
- [0064] 예를 들어, 센싱 기간( $t_2$ ) 동안, 제1커패시터(C1)의 일단인 제1노드(N1)로 기준 전압(Ref)이 공급되다가, 샘플링 기간( $t_3$ ) 동안, 제1노드(N1)로 데이터 전압(Vdata[n])이 공급됨에 따라, 제1커패시터(C1)의 타단인 제2노드(N2) 전압 또한 변하게 된다. 그러나, 제1커패시터(C1) 양단에 저장된 전압이 일정하게 유지되며, 제1 및 제2 커패시터가 직렬 연결되어 있기 때문에, 제1 및 제2 커패시터의 정전 용량( $c_1$ ,  $c_2$ ) 비율에 의하여 제2노드(N2) 전압이 결정된다. 따라서, 제2노드 전압은 센싱 기간( $t_2$ ) 동안의 제2노드 전압( $Ref + |V_{th}|$ )과 제1노드 전압 변화량( $Vdata[n] - Ref$ )과 제1 및 제2 커패시터의 정전 용량( $c_1$ ,  $c_2$ ) 비율( $c_1/(c_1 + c_2)$ )에 의해 " $Ref + |V_{th}| + \{c_1/(c_1 + c_2)\}(Vdata[n] - Ref)$ " 으로 나타낼 수 있다. 따라서, 제1커패시터는(C1) 양단에는 " $Vdata[n] - [Ref + |V_{th}| + \{c_1/(c_1 + c_2)\}(Vdata[n] - Ref)]$ " 만큼의 전압(VC1)이 저장되게 된다. 다시 정리하면, 제1커패시터(C1) 양단에 저장되는 전압(VC1)은 " $\{c_2/(c_1 + c_2)\}(Vdata[n] - Ref) - |V_{th}|$ " 가 된다.
- [0065] 이는, 제1커패시터 및 제2커패시터 정전 용량의 비율이 후술할 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)에 영향을 주기 때문에, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)가 피크일 때 정전 용량 비율이 영향을 주지 않는 경우보다 더 큰 데이터 전압이 필요하므로, 데이터 전압에 따른 유기 발광 다이오드에 흐르는 전류(Ioled)의 분해능을 향상시킬 수 있다.
- [0066] 결국, 샘플링 기간( $t_3$ ) 동안, 제1커패시터는 발광 기간( $t_4$ ) 동안 유기 발광 다이오드(OLED)가 발광 하는데 필요한 데이터 전압을 샘플링하는 역할을 수행한다.
- [0067] 한편, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 유기 발광 다이오드는 매 프레임마다 각각의 스캔 라인의 샘플링이 완료된 후 발광을 바로 시작한다.
- [0068] 다시 말해, 각 스캔 라인들마다 스캔을 완료한 후 바로 발광을 시작하는 것으로 도 4를 참조하여 좀 더 자세히 살펴보기로 한다.
- [0069] 도 4는 도 3에 도시된 타이밍도를 구체화한 도면으로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 스캔 라인들의 개수가  $m$ 개라고 가정하면, 제1번째, 제 $n$ 번째 및 제 $m$ 번째 스캔 라인 각각에는 스캔 신호로서 Scan[1], Scan[n] 및 Scan[m]이 인가되며, 각각의 스캔 라인과 교차하는 하나의 데이터 라인으로 제1번째 데이터 전압(Vdata[1])부터 제 $m$ 번째 데이터 전압(Vdata[m])까지 인가되는 것을 알 수 있다.
- [0070] 여기서, 데이터 전압들이 인가되는 스캔(Scan) 기간에는 각 스캔 라인 별로 초기화(Initial) 기간( $t_1$ ), 센싱(Sensing) 기간( $t_2$ ), 샘플링(Sampling) 기간( $t_3$ ), 발광(Emission) 기간( $t_4$ )을 포함할 수 있다.
- [0071] 따라서, 각 스캔 라인별로 해당 데이터 전압의 샘플링이 완료된 후 곧 바로 유기 발광 다이오드(OLED)가 발광을 시작하는 것이다.
- [0072] 다음으로, 발광(Emission) 기간( $t_4$ ) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n])와 로우 레벨의 제1 및 제2 발광 제어 신호(Em[n], H[n])가 인가된다.
- [0073] 이에 따라, 도 5d에 도시된 바와 같이, 제1트랜지스터(T1)는 하이 레벨의 스캔 신호(Scan[n])에 의해 턴 오프 되고, 제2 및 제3 트랜지스터(T2, T3)는 로우 레벨의 제1 및 제2 발광 제어 신호(Em[n], H[n])에 의해 턴 온 되며, 제1트랜지스터(T1)의 소스 전극으로 데이터 라인을 통해 기준 전압(Ref)이 인가되지만, 제1트랜지스터는 하이 레벨의 스캔 신호에 의해 턴 오프 되므로 제1노드 전압에는 아무런 영향을 주지 않는다. 또한, 제2트랜지스터(T2)가 턴 온 되므로, 고전위 전원 전압(VDD4)은 제3노드(N3)로 직접 공급되며, 제3트랜지스터(T3)가 턴 온

됨에 따라, 제4노드(N4)와 제5노드(N5)가 연결되어 유기 발광 다이오드(OLED)의 발광이 시작된다.

[0074] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)에 흐르는 전류에 의하여 결정될 수 있으며, 구동 트랜지스터의 흐르는 전류는 구동 트랜지스터의 게이트 전극과 소스 전극간의 전압(Vgs) 및 구동 트랜지스터의 문턱 전압(Vth)에 의해 결정되며, 아래의 수학적 식 1과 같이 정의될 수 있다. 한편, 샘플링 기간(t3) 동안 제1커패시터(C1) 양단에 저장된 전압(VC1)에 의해, 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1) 전압은 “VDD4 + {c2/(c1 + c2)}(Vdata[n] - Ref) - |Vth|” 가 될 수 있다.

**수학적 식 1**

$$\begin{aligned}
 I_{oled} &= K \times (V_{gs} - V_{th})^2 \\
 &= K \times (V_{sg} + V_{th})^2 \\
 &= K \times [VDD - VDD4 - \{c2/(c1+c2)\}(Vdata[n]-Ref) + |V_{th}| + V_{th}]^2 \\
 &= K \times [\{c2/(c1+c2)\}(Vdata[n]-Ref) + |V_{th}| - |V_{th}|]^2 \\
 &= K \times [\{c2/(c1+c2)\}(Vdata[n]-Ref)]^2
 \end{aligned}$$

[0075]

[0076] 여기서, “K”는 비례 상수로서 구동 트랜지스터(Tdr)의 구조와 물리적 특성에 의해 결정되는 값으로, 구동 트랜지스터(Tdr)의 이동도(mobility) 및 구동 트랜지스터(Tdr)의 채널 폭(W)과 채널 길이(L)의 ]비인 “W/L” 등에 의해서 결정될 수 있다. 또한, 유기 발광 다이오드 표시장치에 포함된 트랜지스터들이 PMOS 타입의 트랜지스터인 경우, 구동 트랜지스터의 문턱 전압은 음의 값을 가진다. 한편, 구동 트랜지스터(Tdr)의 문턱 전압(Vth)은 항상 일정한 값을 갖는 것이 아니라, 구동 트랜지스터(Tdr)의 동작 상태에 따라 편차가 발생할 수 있다.

[0077] 다시 말해, 수학적 식 1을 살펴보면, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 발광 기간(t4) 동안 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)가 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 영향을 받지 않으며, 단지 데이터 전압(Vdata)과 기준 전압(Ref)의 차이에 의해 결정될 수 있다. 또한, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 고전위 전원 전압이 인가되는 배선 저항으로 인해 발생하는 IR Drop에 의한 고전위 전원 전압의 영향을 받지 않는다.

[0078] 한편, 도 3에서는 제1 내지 제3 트랜지스터는 스캔 신호(Scan[n]) 및 별개의 제1 및 제2 발광 제어 신호(Em[n], H[n])와 같은 제어 신호들에 의해 동작이 제어되며, 데이터 전압이 3 수평 주기(3H)마다 인가되는 것으로 설명하였으나, 다른 실시예에 있어서, 제2발광 제어 신호(H[n])는 제1발광 제어 신호(Em[n])의 다음 번째 제1발광 제어 신호(Em[n+1])일 수 있으며, 데이터 전압 또한 2 수평 주기마다 인가될 수 있다.

[0079] 이하에서는 도 6을 참조하여 다른 실시예에 따른 제어 신호들에 대해 살펴보기로 한다.

[0080] 도 6은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 다른 실시예에 따른 타이밍도이다.

[0081] 도 6에 도시된 바와 같이, 데이터 전압은 도 5에 도시된 데이터 전압과는 다르게 2 수평 주기(2H)마다 다음 번째 데이터 전압이 인가되며, 기준 전압(Ref) 또한 2 수평 주기(2H)마다 인가되는 것을 알 수 있다. 또한, 제2발광 제어 신호(H[n])는 제(n+1)번째 제1발광 제어 신호(Em[n+1])인 것을 알 수 있다.

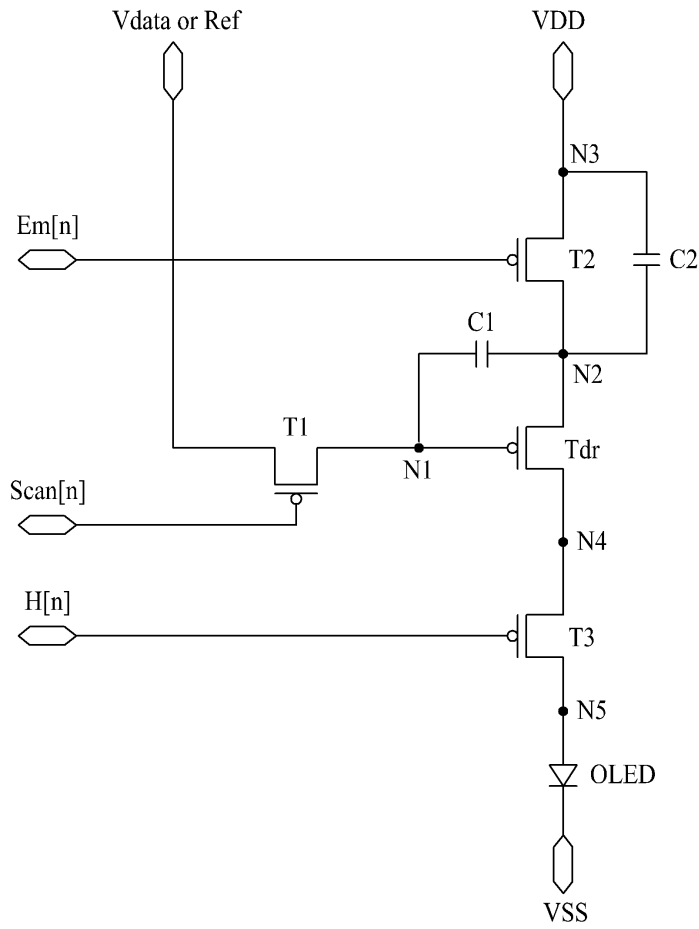
[0082] 한편, 도 6에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 도 5와 마찬가지로 초기화(Initial) 기간(t1), 센싱(Sensing) 기간(t2), 샘플링(Sampling) 기간(t3) 및 발광(Emission) 기간(t4)으로 구분되어 동작하지만, 샘플링 기간(t3)만 1수평 주기(1H)이며, 초기화 기간(t1) 및 센싱 기간(t2)을 합한 기간이 1수평 주기인 것을 알 수 있다.

[0083] 따라서, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 구동 트랜지스터의 동작 상태에 따른 문턱 전압의 편차 및 IR Drop에 의한 고전위 전원 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있다.

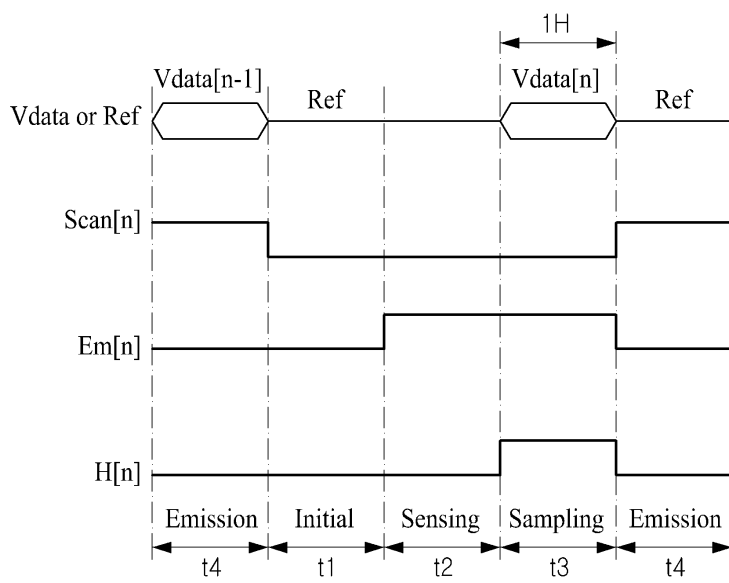
[0084] 또한, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 보상 회로를 구성하는 트랜지스터 및 커패시



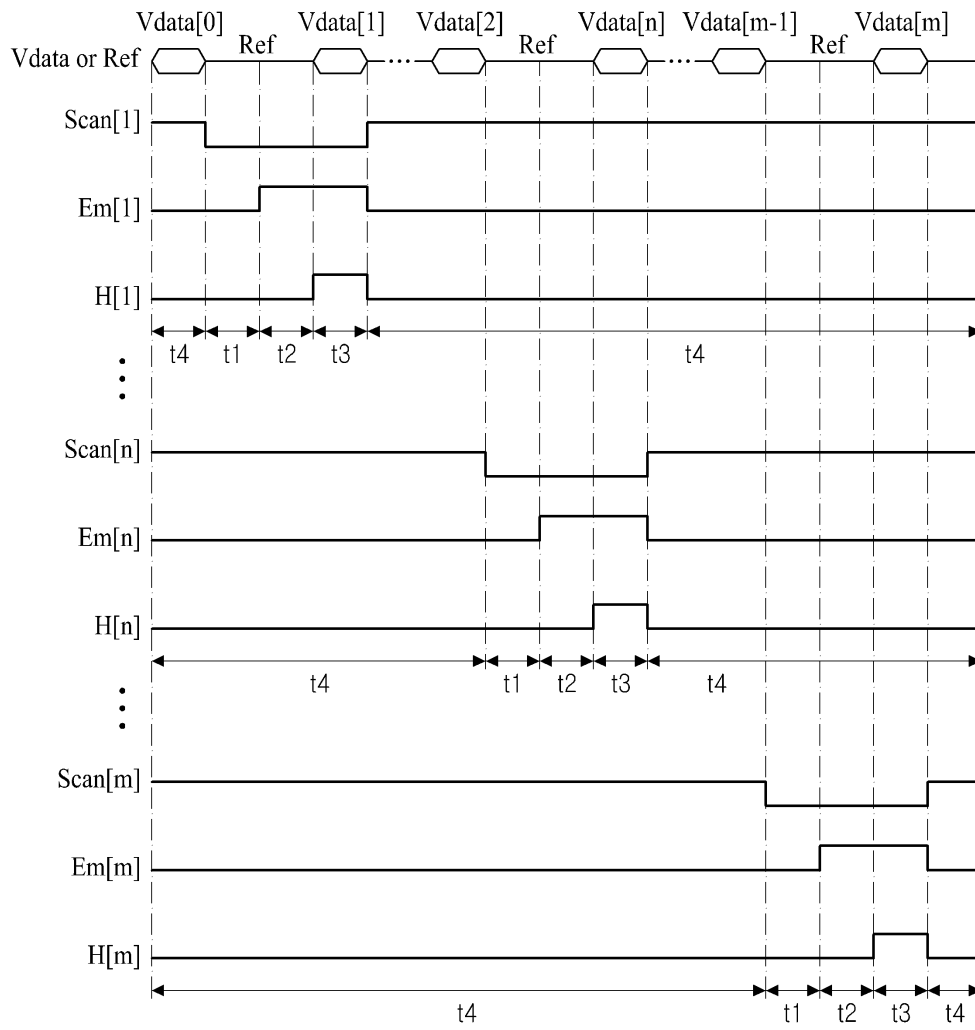
도면2



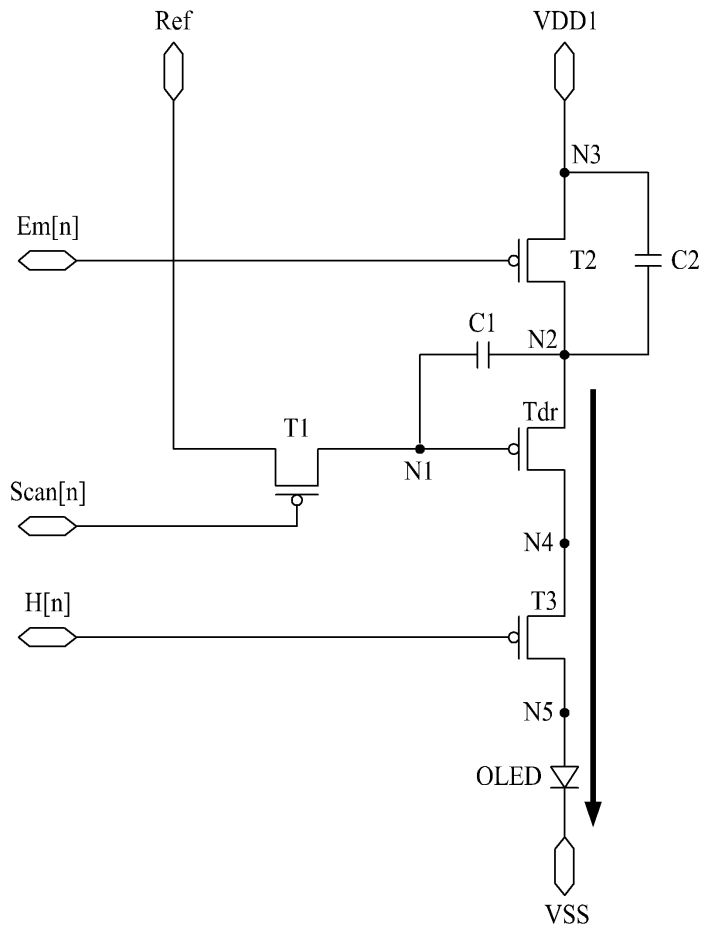
도면3



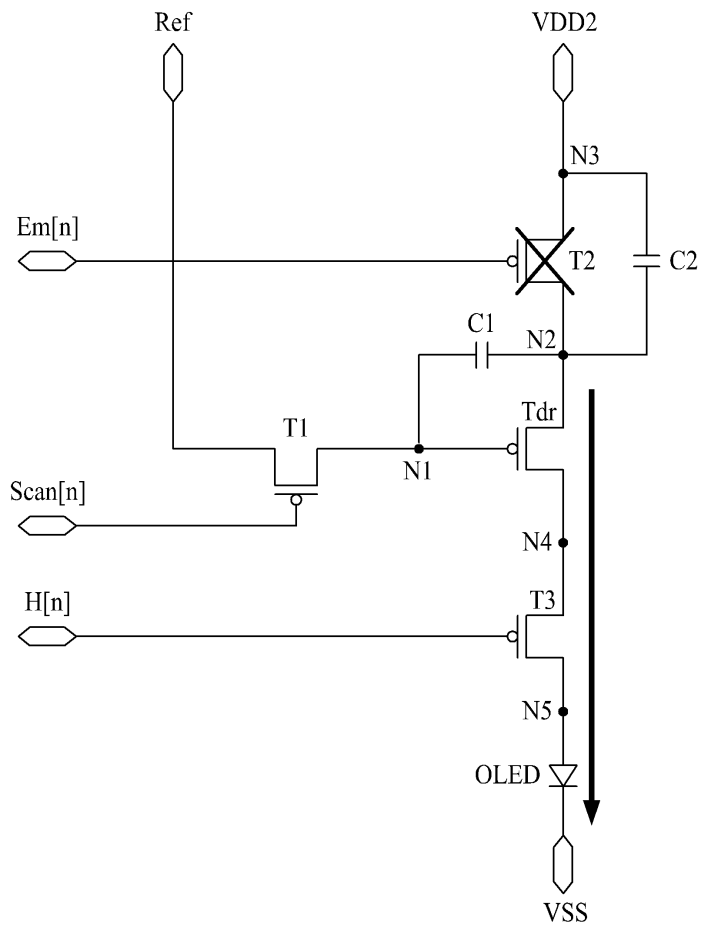
도면4



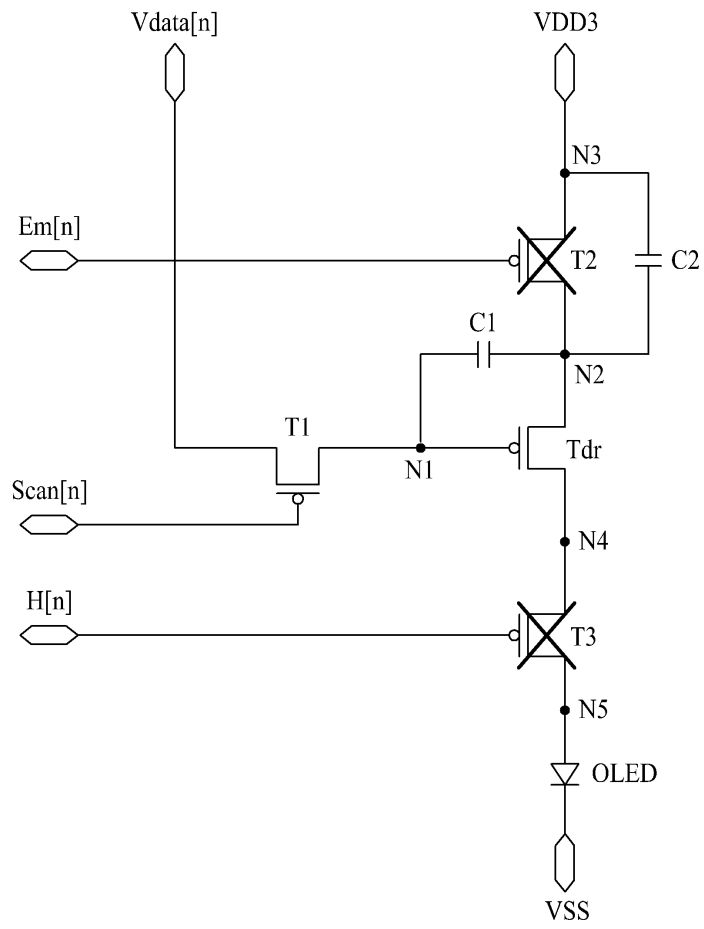
도면5a



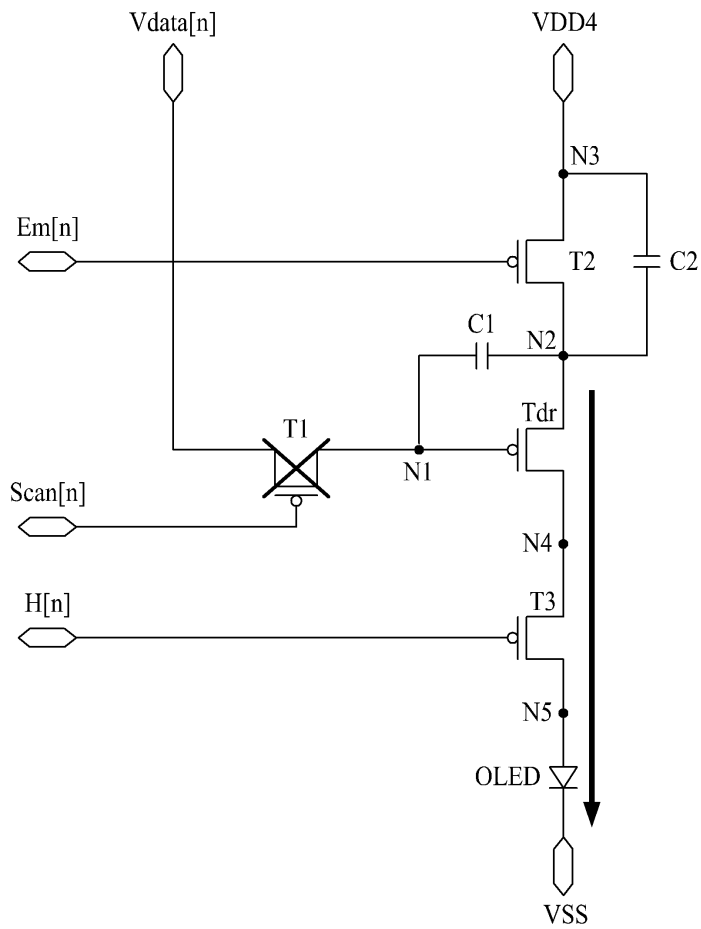
도면5b



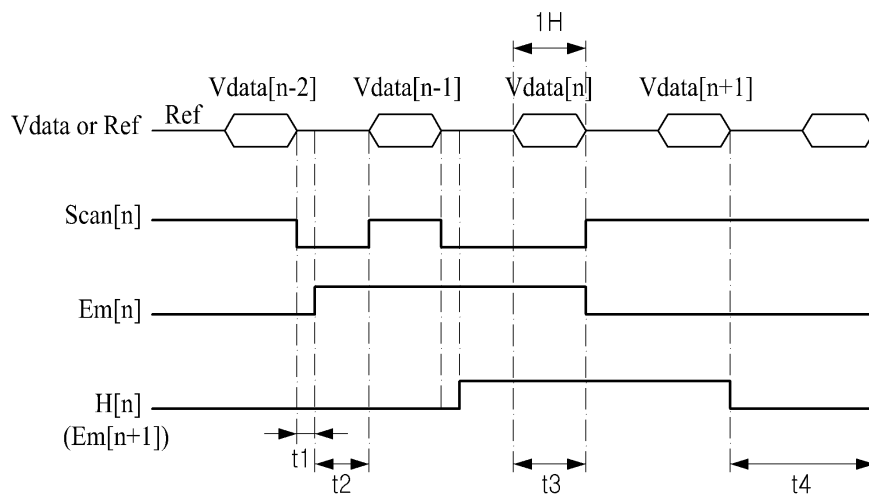
도면5c



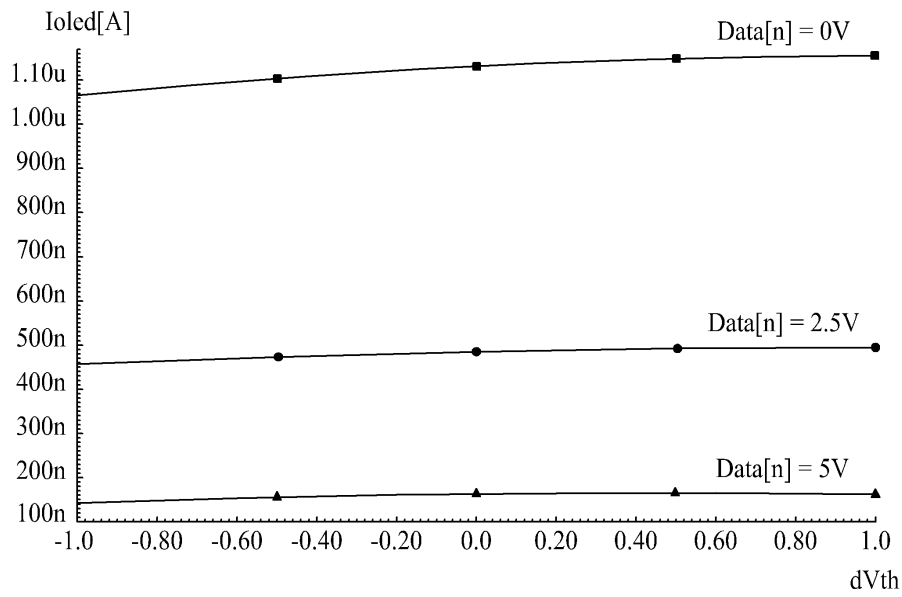
도면5d



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 10항의 제11번째줄

【변경전】

제1노드로 상기 데이터 전압

【변경후】

제1노드로 데이터 전압

专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	<a href="#">KR101411621B1</a>	公开(公告)日	2014-07-02
申请号	KR1020120152218	申请日	2012-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SANGHYEON KWAK 곽상현		
发明人	곽상현		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2320/043 G09G3/3233 G09G2300/0819 G09G3/3258		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明的一个方面，提供了一种有机发光二极管显示器，包括：第一晶体管，用于根据扫描信号向第一节点提供数据电压或参考电压；一种驱动晶体管，具有连接到第一节点的栅电极，连接到第二节点的源电极，以及连接到第四节点的漏电极；第一电容器，耦合在第一节点和第二节点之间，第一电容器存储驱动晶体管的阈值电压；第二晶体管，用于根据第一发光控制信号将施加到第三节点的高电位电源电压提供给第二节点；一种有机发光二极管，其发光根据第一节点和第二节点之间的电压差来控制；并且第三晶体管根据第二发射控制信号连接在有机发光二极管的第四节点和阳极之间。

