



(11) 공개번호 10-2020-0036588
(43) 공개일자 2020년04월07일

- (71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
- (72) 발명자
김규진
경기도 파주시 월롱면 엘지로 245
이동건
경기도 파주시 월롱면 엘지로 245
- (74) 대리인
특허법인 정안

(54) 발명의 명칭 구동특성 보상회로를 갖는 유기발광 표시장치

본 발명에 의한 유기발광다이오드 표시장치는 구동 트랜지스터, 발광제어 트랜지스터 및 구동특성 보상회로를 포함한다. 구동 트랜지스터의 게이트전극은 데이터전압을 제공받는 제1 노드에 접속되고, 소스전극이 고전위 구동전압의 입력단에 접속되며, 드레인전극이 유기발광 다이오드의 애노드전극에 연결된 제2 노드에 접속된다. 발광제어 트랜지스터는 제2 노드와 유기발광 다이오드 간의 전류패스를 제어한다. 구동특성 보상회로는 구동 트랜지스터의 문턱전압이 반영된 제2 노드의 센싱전압을 피드백 받아서 데이터전압과 비교하고, 센싱전압과 데이터전압이 동일할 때에 일정한 출력전압을 제1 노드에 제공한다.

(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/045 (2013.01)

명세서

청구범위

청구항 1

게이트전극이 데이터전압을 제공받는 제1 노드에 접속되고, 소스전극이 고전위 구동전압의 입력단에 접속되며, 드레인전극이 유기발광 다이오드의 애노드전극에 연결된 제2 노드에 접속된 구동 트랜지스터;

상기 제2 노드와 상기 유기발광 다이오드 간의 전류패스를 제어하는 발광제어 트랜지스터; 및

상기 제2 노드의 센싱전압을 데이터전압과 비교하고, 상기 센싱전압과 상기 데이터전압이 동일할 때에 일정한 출력전압을 상기 제1 노드에 제공하는 구동특성 보상회로를 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 구동특성 보상회로는

제1 입력단으로 제공되는 상기 데이터전압 및 제2 입력단으로 제공되는 상기 센싱전압을 비교하여, 상기 출력전압의 크기를 조절하는 앰프를 포함하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 앰프는

상기 제1 입력단의 전압이 상기 제2 입력단의 전압 보다 클 경우에 상기 출력전압의 크기를 낮추고,

상기 제1 입력단의 전압이 상기 제2 입력단의 전압 보다 작을 경우에 상기 출력전압의 크기를 높이는 OP AMP인 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 구동특성 보상회로는

상기 제1 입력단과 상기 데이터전압을 제공하는 데이터라인 사이에 접속된 제1 저항을 포함하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 구동특성 보상회로는

상기 제1 입력단과 상기 제1 저항 사이의 노드 및 저전위전압의 입력단에 접속된 제2 저항을 더 포함하는 유기발광 표시장치.

청구항 6

제 2 항에 있어서,

센싱 및 데이터기입 기간 동안

스캔신호에 응답하여, 상기 앰프의 출력단과 상기 제1 노드를 연결하는 제1 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 앰프의 제2 입력단은 풀다운 회로부와 연결되고,

상기 풀다운 회로부는

상기 센싱 및 데이터기입 기간에서 상기 고전위 구동전압으로부터 상기 제2 노드로 전류가 흐를 때, 상기 제2 노드의 전압을 센싱전압으로 획득하는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 센싱 및 데이터기입 기간에서,

상기 스캔신호에 응답하여, 상기 제2 노드와 상기 풀다운 회로부를 연결시키는 제2 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제2 트랜지스터의 소스 전극은 상기 풀다운 회로부의 전압검출노드에 접속되고,

상기 풀다운 회로부는

상기 전압검출노드와 저전위전압의 입력단 사이에 접속된 다이오드를 포함하는 유기발광 표시장치.

청구항 10

제 8 항에 있어서,

상기 제2 트랜지스터의 소스 전극은 상기 풀다운 회로부의 전압검출노드에 접속되고,

상기 풀다운 회로부는

상기 전압검출노드와 저전위전압의 입력단 사이에 접속된 저항을 포함하는 유기발광 표시장치.

청구항 11

제 9 항에 있어서,

상기 풀다운 회로부는

상기 전압검출노드와 상기 저전위전압의 입력단 사이에서, 상기 다이오드와 병렬로 연결된 제3 저항을 더 포함하는 유기발광 표시장치.

청구항 12

제 6 항에 있어서,

상기 발광제어 트랜지스터의 게이트전극은 발광제어신호에 의해서 제어되고,

상기 발광제어신호는

상기 센싱 및 데이터기입 기간 동안 턴-오프 전압을 유지하고,

상기 센싱 및 데이터기입 기간 이후의 발광 기간 동안 턴-온 전압을 유지하는 유기발광 표시장치.

청구항 13

제 6 항에 있어서,

상기 센싱 및 데이터기입 기간에서, 상기 스캔신호에 응답하여 상기 유기발광 다이오드의 애노드전극에 초기화 전압을 제공하는 초기화제어부를 더 포함하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것으로, 특히 구동특성 보상회로를 갖는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 유기발광다이오드는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치 픽셀들 각각은 유기발광다이오드에 흐르는 구동전류를 제어하기 위해 구동 트랜지스터(Thin Film Transistor)를 포함한다. 문턱 전압, 이동도 등과 같은 구동 트랜지스터의 전기적 특성은 모든 픽셀들에서 동일하게 설계됨이 바람직하나, 실제로는 공정 조건, 구동 환경 등에 의해 픽셀들마다 구동 트랜지스터의 전기적 특성은 불균일하다. 이러한 이유로 동일 데이터전압에 따른 구동 전류는 픽셀들마다 달라지고 그 결과, 픽셀들간 휘도 편차가 발생하게 된다. 이를 해결하기 위하여, 각 픽셀로부터 구동 트랜지스터의 특성 파라미터(문턱전압, 이동도)를 센싱하고, 센싱 결과에 따라 입력 데이터를 적절히 보정함으로써 휘도 불균일을 감소시키는 화질 보상기술이 알려져 있다.

[0005] 화질 보상기술은 외부보상 방법과 내부보상 방법이 있다. 외부보상 방법은 구동 트랜지스터를 동작시킨 후 센싱전압을 직접 획득하고, 이를 디지털 데이터로 변환하여 이에 따라 결정되는 보상값을 이용하여 영상데이터를 보상한다. 외부보상 방법은 센싱전압을 디지털 데이터로 변환하기 위한 아날로그 디지털 변환기가 필요할 뿐만 아니라, 실시간 보상이 불가능한 단점이 있다.

[0006] 내부보상 방법은 구동 트랜지스터의 문턱전압의 크기에 관계없이 구동 트랜지스터를 경유하는 구동전류를 이용하여 보상하며, 실시간 보상이 가능하다. 하지만, 내부보상 방법을 적용하기 위해서는 픽셀에 많은 수의 트랜지스터들이 필요하기 때문에 회로가 복잡해지고 개구율이 줄어드는 단점이 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 회로를 간단하게 하면서 실시간 보상이 가능한 유기발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0008] 본 발명에 의한 유기발광다이오드 표시장치는 구동 트랜지스터, 발광제어 트랜지스터 및 구동특성 보상회로를 포함한다. 구동 트랜지스터의 게이트전극은 데이터전압을 제공받는 제1 노드에 접속되고, 소스전극이 고전위 구동전압의 입력단에 접속되며, 드레인전극이 유기발광 다이오드의 애노드전극에 연결된 제2 노드에 접속된다. 발광제어 트랜지스터는 제2 노드와 유기발광 다이오드 간의 전류패스를 제어한다. 구동특성 보상회로는 구동 트랜지스터의 문턱전압이 반영된 제2 노드의 센싱전압을 피드백 받아서 데이터전압과 비교하고, 센싱전압과 데이터전압이 동일할 때에 일정한 출력전압을 제1 노드에 제공한다.

발명의 효과

[0009] 본 발명은 센싱전압을 디지털 데이터로 변환하기 위한 아날로그 디지털 변환기를 필요로 하지 않기 때문에 구동 회로의 사이즈를 대폭 줄일 수 있다.

[0010] 또한, 본 발명은 일반적인 내부보상회로에서와 같이 많은 수의 트랜지스터를 필요로 하지 않으면서 실시간 보상

을 할 수 있다. 본 발명은 픽셀 회로 내에 트랜지스터의 개수가 많이 필요하지 않기 때문에 개구율을 높일 수 있어서 고휘도를 표시할 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 발명의 실시 예에 따른 유기발광 표시장치를 나타내는 도면이다.
- 도 2는 제1 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 3은 본 발명에 따른 픽셀을 구동하기 위한 구동신호이다.
- 도 4 및 도 5는 픽셀의 구동을 설명하는 도면들이다.
- 도 6은 제2 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 7은 제3 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 8은 제4 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 9는 제5 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 10은 제6 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.
- 도 11은 제7 실시 예에 따른 픽셀회로 및 구동특성 보상회로를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0013] 본 발명의 실시 예에서 스위치 소자들은 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 트랜지스터로 구현될 수 있다. 이하의 실시예들은 p 타입 트랜지스터를 중심으로 설명되었지만, 본 발명은 이에 한정되지 않는다는 것에 주의하여야 한다. 트랜지스터는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. 트랜지스터 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인 트랜지스터에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 MOSFET(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 MOSFET에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로 부터 소스 쪽으로 흐른다. p 타입 MOSFET(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 MOSFET에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다. 이하의 실시예에서 트랜지스터의 소스와 드레인으로 인하여 발명이 제한되어서는 안된다.
- [0014] 도 1은 본 발명의 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다. 도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여준다.
- [0015] 도 1을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 픽셀(P)들이 형성된 표시패널(100)과, 데이터 라인들(DL1~DLn)(n은 자연수)을 구동시키기 위한 데이터 구동부(400)와, 게이트라인들(GL1~GLm)(m은 자연수)을 구동시키기 위한 게이트 구동부(300)와, 데이터 구동부(400) 및 게이트 구동부(300)의 구동 타이밍을 제어하기 위한 타이밍 콘트롤러(200)를 구비한다.
- [0016] 표시패널(100)은 픽셀(P)들이 배치되어 영상을 표시하는 표시영역(AA) 및 영상 표시를 하지 않는 비표시영역(NAA)을 포함한다. 표시영역(AA)은 픽셀 어레이로 일컬어질 수 있고, 비표시영역(NAA)은 표시영역(AA)을 둘러싸는 베젤(bezel)로 일컬어질 수 있다.
- [0017] 표시패널(100)의 표시영역(AA)에는 다수의 데이터라인들(DL1~DLn)과 다수의 게이트라인들(GL1~GLm)이 교차되고, 이 교차영역마다 픽셀(P)들이 매트릭스 형태로 배치된다. 각 픽셀라인들(HL1~HLm)은 동일한 행에 배치된 픽셀

들을 포함한다. 이하, 본 명세서에서 도 1에 도시된 X방향을 행 방향, Y방향을 열 방향이라고 지칭하기로 한다. 표시영역(AA)에 배치된 픽셀(P)들이 $m \times n$ 개일 때, 표시영역(AA)은 m 개의 픽셀라인들을 포함한다.

- [0018] 제1 픽셀라인(HL1)에 배치된 픽셀(P)들은 제1 게이트라인(GL1)과 접속되고, 제 n 픽셀라인(HL m)에 배치된 픽셀(P)들은 제 m 게이트라인(GL m)과 접속된다. 게이트라인(GL1~GL m)들은 각각의 게이트신호들을 제공하는 다수의 라인들을 포함할 수 있다.
- [0019] 픽셀(P)들을 구성하는 트랜지스터들은 산화물 반도체층을 포함한 산화물 트랜지스터로 구현될 수 있다. 산화물 트랜지스터는 전자 이동도, 공정 편차 등을 모두 고려할 때 표시패널(100)의 대면적화에 유리하다. 다만, 본 발명은 이에 한정되지 않고 트랜지스터의 반도체층을 아몰포스 실리콘 또는, 폴리 실리콘 등으로 형성할 수도 있다.
- [0020] 타이밍 컨트롤러(200)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(400)의 동작 타이밍을 제어하기 위한 데이터 제어신호와, 게이트 구동부(300)의 동작 타이밍을 제어하기 위한 클럭신호(MCLK)를 생성한다.
- [0021] 게이트 구동부(300)는 클럭신호(MCLK)를 기반으로 게이트신호들을 생성할 수 있다. 이러한 게이트 구동부(300)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(100)의 비 표시영역(NAA) 상에 직접 형성될 수 있다.
- [0022] 데이터 구동부(400)는 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(200)로부터 입력되는 영상데이터(DATA)를 아날로그 데이터전압으로 변환한다. 데이터 구동부(400)의 구체적인 실시 예는 후술하기로 한다.
- [0023] 도 2는 제1 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이다.
- [0024] 도 2를 참조하면, 제1 실시 예에 따른 픽셀(P)은 유기발광다이오드(OLED), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 제1 및 제2 트랜지스터(T1, T2) 및 발광제어 트랜지스터(T3)(이하, 제3 트랜지스터)를 포함한다.
- [0025] 유기발광다이오드(OLED)는 제3 트랜지스터(T3)의 드레인전극에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극을 포함한다.
- [0026] 구동 트랜지스터(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 소스전극, 및 제2 노드(N2)에 접속된 드레인전극을 포함한다. 구동 트랜지스터(DT)는 소스-게이트 간의 전압(Vsg)에 따라 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)를 제어한다.
- [0027] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어, 센싱 및 데이터 기간에서 구동 트랜지스터(DT)의 소스-게이트 간의 전압을 저장한다.
- [0028] 제1 트랜지스터(T1)는 스캔라인(SCL)에 연결되는 게이트전극, 앰프(501)의 출력단에 연결된 소스전극 및 제1 노드(N1)에 연결되는 드레인전극을 포함한다. 제1 트랜지스터(T1)는 스캔신호(SCAN)에 응답하여, 센싱 및 데이터 기입 기간에서 데이터전압(Vdata)이 반영된 앰프(501)의 출력전압(Vout)을 제1 노드(N1)에 인가한다.
- [0029] 제2 트랜지스터(T2)는 스캔라인(SCL) 연결되는 게이트전극, 제2 노드(N2)에 연결되는 소스전극, 및 풀다운 회로부(500)에 연결되는 드레인전극을 포함한다. 제2 트랜지스터(T2)는 센싱 및 데이터기입 기간에서 스캔신호(SCAN)에 응답하여, 제2 노드(N2)와 전압검출노드(VN)를 연결시킨다.
- [0030] 제3 트랜지스터(T3)는 에미션라인(EML)에 접속된 게이트전극, 제2 노드(N2)에 접속된 소스전극 및 유기발광 다이오드(OLED)의 애노드에 접속된 드레인전극을 포함한다. 제3 트랜지스터(T3)는 발광 기간에서 제2 노드(N2)와 유기발광 다이오드(OLED)의 애노드전극을 연결시킨다.
- [0031] 구동특성 보상회로(500)는 구동 트랜지스터(DT)의 문턱전압이 반영된 제2 노드(N2)의 센싱전압(Vsen)을 피드백 받아서 데이터전압과 비교한다. 그리고 구동특성 보상회로(500)는 센싱전압(Vsen)과 데이터전압(Vdata)이 동일한 레벨이 될 때까지 제1 노드(N1)에 인가되는 출력전압(Vout)을 조절한다.
- [0032] 이를 위해서, 구동특성 보상회로(500)는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(550)를 포함한다.
- [0033] 앰프(501)는 데이터 제공부(510)와 연결되는 제1 입력단(-), 풀다운 회로부(500)와 연결된 제2 입력단(+) 및 제1 트랜지스터(T1)의 드레인 전극에 연결된 제2 입력단(+)을 포함한다. 앰프(501)는 OP AMP로 이루어질 수 있고, 제1 입력단(-)에 인가되는 데이터전압(Vdata)과 제2 입력단(+)에 인가되는 센싱전압(Vsen)을 비교하여 출

력전압(Vout)을 조절한다. 앰프(501)는 제1 입력단(-)과 제2 입력단(+)의 전압을 비교하여, 제1 입력단(-)의 전압이 제2 입력단(+)이 전압 보다 클 경우에 출력전압(Vout)의 전압을 낮춘다. 앰프(501)는 제1 입력단(-)과 제2 입력단(+)의 전압을 비교하여, 제1 입력단(-)이 전압이 제2 입력단(+)의 전압 보다 작을 경우에 출력전압(Vout)의 전압을 높인다.

- [0034] 데이터 제공부(510)는 데이터라인(DL) 및 앰프(501)의 제1 입력단(-) 사이에 접속되고, 데이터라인(DL)으로부터 제공받는 데이터전압(Vdata)을 앰프(501)의 제1 입력단(-)에 인가한다. 데이터 제공부(510)는 데이터라인(DL)과 앰프(501)의 제1 입력단(-)을 직접 연결시킬 수 있고, 데이터전압(Vdata)의 크기를 조절하기 위한 하나 이상의 저항을 포함할 수 있다.
- [0035] 풀다운 회로부(550)는 전압검출노드(VN) 및 앰프(501)의 제2 입력단(+) 사이에 접속된다. 풀다운 회로부(550)는 전압검출노드(VN)로 흐르는 센싱전류의 전압값을 앰프(501)의 제2 입력단(+)에 인가한다.
- [0036] 구동특성 보상회로(500)는 데이터 구동부(400)에 배치될 수 있지만, 구동특성 보상회로(500)의 위치는 이에 한정되지 않는다.
- [0037] 도 3은 본 발명에 의한 픽셀의 구동신호를 나타내는 도면이다. 도 4는 센싱 및 데이터기입 기간에서 픽셀의 동작을 나타내는 도면이고, 도 5는 발광 기간에서 픽셀의 동작을 나타내는 도면이다.
- [0038] 도 3 및 도 4를 참조하면, 센싱 및 데이터기입 기간(Tw)에서, 스캔신호(SCAN)는 턴-온 전압이 되고, 발광제어신호(EM)는 턴-오프 전압이 된다. 센싱 및 데이터기입 기간(Tw)에서, 제3 트랜지스터(T3)는 턴-오프 상태가 된다. 제1 트랜지스터(T1)는 스캔신호에 의해서 턴-온되어, 앰프(501)의 출력전압(Vout)을 제공받는다. 앰프(501)의 출력전압(Vout)은 데이터전압(Vdata)으로 프로그래밍되고, 그 결과 구동 트랜지스터(DT)의 게이트전압은 데이터전압(Vdata)이 반영된 전압으로 충전된다.
- [0039] 출력전압(Vout)에 의해서 제1 노드(N1)의 전압이 높아지면서 구동 트랜지스터(DT)는 턴-온되고, 구동 트랜지스터(DT)의 소스-드레인을 경유하는 전류(Isd)가 흐른다.
- [0040] 풀다운 회로부(500)는 전압검출노드(VN)를 경유하는 구동 트랜지스터(DT)의 소스-드레인을 경유하는 전류(Isd)를 검출하여 센싱전압(Vsen)을 획득하고, 센싱전압(Vsen)을 제2 입력단(+)에 기입한다. 앰프(501)는 센싱전압(Vsen)을 피드백전압으로 이용하여, 출력전압(Vout)을 조절한다. 센싱전압(Vsen)은 구동 트랜지스터(DT)의 문턱전압 편차가 보상된 전압으로 데이터전압(Vdata)에 비례한다. 즉, 센싱 및 데이터기입 기간(Tw)에서 구동특성 보상회로(500)는 데이터를 기입하는 프로그래밍 과정과 동시에 문턱전압의 편차를 보상하는 동작을 수행한다.
- [0041] 센싱 및 데이터기입 기간(Tw)에서 앰프(501)의 출력전압(Vout)이 데이터전압(Vdata)으로 프로그래밍되는 과정은 후술하기로 한다.
- [0042] 도 3 및 도 5를 참조하면, 발광 기간(Te)에서, 스캔신호(SCAN)는 턴-오프 전압이 되고, 발광제어신호(EM)는 턴-온 전압이 된다. 발광 기간(Te)에서, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는 턴-오프된다. 제3 트랜지스터(T3)는 발광제어신호(EM)에 응답하여, 제2 노드(N2)와 유기발광 다이오드(OLED)의 애노드를 연결한다. 구동 트랜지스터(DT)는 센싱 및 데이터기입 기간(Tw)에서 게이트전극에 프로그래밍 된 데이터전압(Vdata)에 비례하는 구동전류를 생성하고 유기발광 다이오드(OLED)는 발광한다.
- [0043] 센싱 및 데이터기입 기간(Tw)에서 구동 트랜지스터(DT)의 게이트전극에 문턱전압 편차가 보상된 데이터전압(Vdata)이 프로그래밍되는 과정을 살펴보면 다음과 같다.
- [0044] 센싱 및 데이터기입 기간(Tw)에서 앰프(501)는 데이터전압(Vdata)과 센싱전압(Vsen)을 비교한다. 센싱전압(Vsen)은 구동 트랜지스터(DT)의 문턱전압에 따라 달라진다.
- [0045] 센싱전압(Vsen)이 데이터전압(Vdata) 보다 낮을 경우, 앰프(501)의 출력전압(Vout)은 낮아진다. 즉, 제1 노드(N1)의 전압은 낮아지고, 구동 트랜지스터(DT)의 소스-게이트 간의 전압(Vsg)는 높아진다. 구동 트랜지스터(DT)의 소스-게이트 간의 전압이 높아지면, 구동 트랜지스터(DT)를 경유하는 구동전류의 전류량이 증가한다. 그 결과, 구동 트랜지스터(DT)의 드레인전극에 해당하는 제2 노드(N2)의 전압이 높아진다. 즉, 센싱전압(Vsen)이 데이터전압(Vdata) 보다 낮을 경우에는 제2 노드(N2)의 전압이 높아지고 센싱전압(Vsen)은 상승한다. 따라서, 센싱전압(Vsen)과 데이터전압(Vdata)의 차이는 점차로 줄어든다. 센싱전압(Vsen)과 데이터전압(Vdata)의 전압레벨이 동일하게 되면 앰프(501)의 출력전압(Vout)은 변하지 않고, 그 결과 제1 노드(N1)의 전압은 일정한 상태를 유지한다. 결국, 센싱전압(Vsen)은 데이터전압(Vdata)과 동일한 크기로 세팅되고, 제2 노드(N2)는 데이

터전압(Vdata)에 비례하는 일정한 전압으로 프로그래밍된다.

- [0046] 센싱전압(Vsen)이 데이터전압(Vdata) 보다 높을 경우, 앰프(501)의 출력전압(Vout)은 높아진다. 즉, 제1 노드(N1)의 전압은 높아지고, 구동 트랜지스터(DT)의 소스-게이트 간의 전압(Vsg)는 낮아진다. 구동 트랜지스터(DT)의 소스-게이트 간의 전압이 낮아지면, 구동 트랜지스터(DT)를 경유하는 구동전류(Isd)의 전류량이 감소한다. 그 결과, 구동 트랜지스터(DT)의 드레인전극에 해당하는 제2 노드(N2)의 전압이 낮아진다. 제2 노드(N2)의 전압이 낮아지면, 출압검출노드(VN)의 전압 또한 낮아진다. 따라서, 앰프(501)의 제2 입력단(+)에 인가되는 전압도 낮아진다. 즉, 센싱전압(Vsen)이 데이터전압(Vdata) 보다 높을 경우에는 제2 노드(N2)의 전압이 낮아지고 센싱전압(Vsen)은 낮아진다. 따라서, 센싱전압(Vsen)과 데이터전압(Vdata)의 차이는 점차로 줄어든다. 센싱전압(Vsen)과 데이터전압(Vdata)의 전압레벨이 동일하게 되면 앰프(501)의 출력전압(Vout)은 변하지 않고, 그 결과 제1 노드(N1)의 전압은 일정한 상태를 유지한다. 결국, 센싱전압(Vsen)은 데이터전압(Vdata)과 동일한 크기로 세팅되고, 제2 노드(N2)는 데이터전압(Vdata)에 비례하는 일정한 전압으로 프로그래밍된다.
- [0047] 이처럼 본 발명은 네거티브 피드백(Negative Feedback) 회로로 구성되는 구동특성 보상회로를 이용하여 구동 트랜지스터(DT)의 문턱전압의 영향을 받지 않으면서 데이터전압(Vdata)을 프로그래밍한다.
- [0048] 특히, 본 발명은 데이터전압(Vdata)을 프로그래밍하는 동시에 피드백 회로를 통해서 문턱전압을 보상하기 때문에 실시간으로 문턱전압 보상이 가능하다.
- [0049] 또한, 종래의 외부 보상은 유기발광 다이오드(OLED)의 애노드 전압을 센싱 전압으로 검출하여 이를 디지털 데이터로 변환한 센싱 데이터를 획득하였다. 그리고 센싱 데이터에 따라 보상값을 획득하기 위한 룩업 테이블이 필요로 하다. 이에 반해서, 본 발명은 아날로그 전압을 바탕으로 문턱전압을 보상하기 때문에, 종래와는 달리 아날로그 디지털 변환기(Analog Digital Converter; 이하, ADC)를 필요로 하지 않는다. 또한 센싱 데이터와 매칭되는 보상값을 저장하는 룩업 테이블이 필요로 하지 않는다.
- [0050] 또한, 일반적인 내부보상의 픽셀회로에 대비하여 픽셀에 포함된 트랜지스터들이 매우 적기 때문에, 개구율을 높일 수 있다.
- [0051] 도 6은 제2 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이고, 도 7은 제3 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이다. 도 6 및 도 7은 데이터 제공부의 실시 예에 따른 구동특성 보상회로를 나타내고 있다. 이하, 도 6 및 도 7에서 전술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0052] 도 6을 참조하면, 제2 실시 예에 따른 구동특성 보상회로는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(550)를 포함한다.
- [0053] 데이터 제공부(510)는 데이터라인(DL) 및 제1 입력단(-) 사이에 접속된 제1 저항(R1)을 포함한다. 제1 저항(R1)은 데이터라인(DL)으로부터의 데이터전압(Vdata)의 크기를 결정한다.
- [0054] 도 7을 참조하면, 제3 실시 예에 따른 픽셀 회로 및 구동특성 보상회로는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(550)를 포함한다.
- [0055] 데이터 제공부(510)는 제1 저항(R1) 및 제2 저항(R2)을 포함한다. 제1 저항(R1)은 데이터라인(DL) 및 제1 입력단(-) 사이에 접속된다. 제2 저항(R2)의 일단은 저전위전압(ELVSS)의 입력단에 접속되고 타단은 제1 저항(R1)과 제1 입력단(-) 사이에 접속된다. 앰프(501)의 제1 입력단(-)에 인가되는 데이터전압(Vdata)의 크기는 제1 저항(R1) 및 제2 저항(R2)의 비율에 따라서 결정된다. 따라서, 도 7에 도시된 데이터 제공부(510)는 좀 더 세밀하게 데이터전압(Vdata)의 크기를 결정할 수 있다.
- [0056] 도 8은 제4 실시 예에 따른 구동특성 보상회로를 나타내는 도면이고, 도 9는 제5 실시 예에 따른 구동특성 보상회로를 나타내는 도면이다. 도 8 및 도 9는 풀업 회로부의 실시 예에 따른 구동특성 보상회로를 나타내고 있다. 이하, 도 8 및 도 9에 도시된 실시 예에서 전술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0057] 도 8을 참조하면, 제4 실시 예에 따른 구동특성 보상회로는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(500)를 포함한다.
- [0058] 풀다운 회로부(500)는 구동 트랜지스터(DT)의 구동전류를 센싱전압(Vsen)으로 변환하는 블록에 해당하며, 소정의 임피던스를 갖는 회로로 구성될 수 있다. 풀다운 회로부(500)는 전압검출노드(VN)와 저전위전압(ELVSS)의

입력단에 접속된 다이오드(DI)를 포함할 수 있다. 다이오드(DI)는 유기발광 다이오드(OLED)의 특성과 동일한 특성을 갖도록 설계될 수 있다.

- [0059] 다이오드(DI)의 특성을 유기발광 다이오드(OLED)의 특성과 동일하게 설정하는 이유는 다음과 같다.
- [0060] 센싱 및 데이터기입 기간(T_w)에서, 구동 트랜지스터(DT)의 구동전류(I_{diode})는 제2 트랜지스터(T2)와 전압검출노드(VN)를 경유하여 저전위전압(ELVSS)의 입력단으로 흐른다. 즉, 센싱 및 데이터기입 기간(T_w)에서 전류 흐름은 구동 트랜지스터(DT)의 드레인 전극에서 저전위전압(ELVSS)의 입력단으로 흐른다. 따라서, 구동 트랜지스터(DT)의 드레인-소스 간의 전압(V_{ds})와 다이오드(DI) 양 단의 전압 차이의 합산은 고전위 구동전압(ELVDD)과 저전위전압(ELVSS) 간의 차이에 해당한다. 결국, 센싱 및 데이터기입 기간(T_w)에서 구동 트랜지스터(DT)의 드레인-소스 간의 전압(V_{ds})은 고전위 구동전압(ELVDD)에서 전압검출노드(VN)와 저전위전압(ELVSS) 간의 전압 차이를 감산한 크기($V_{ds}=ELVDD-V_b$, 이때, V_b 는 전압검출노드의 전압)에 해당한다.
- [0061] 발광 기간(T_e)에서, 구동 트랜지스터(DT)의 구동전류(I_{diode})는 제3 트랜지스터(T3)와 유기발광 다이오드(OLED)를 경유하여 저전위전압(ELVSS)의 입력단으로 흐른다. 따라서, 발광 기간(T_w)에서 구동 트랜지스터(DT)의 드레인-소스 간의 전압(V_{dc})은 고전위 구동전압(ELVDD)에서 유기발광 다이오드(OLED)의 애노드전압을 감산한 크기($V_{ds}=ELVDD-V_c$, 이때, V_c 는 유기발광 다이오드의 애노드 전압)에 해당한다.
- [0062] 살펴본 바와 같이, 구동 트랜지스터(DT)의 드레인-소스 간의 전압(V_{dc})은 다이오드(DI) 또는 유기발광 다이오드(OLED)에 흐르는 전류에 따라 달라진다. 즉, 풀다운 회로부(500)의 다이오드(DI)의 구동 특성이 픽셀(P)의 유기발광 다이오드(OLED)의 구동 특성과 상이하면, 센싱 및 데이터기입 기간(T_w)과 발광 기간(T_w)에서 구동 트랜지스터(DT)의 " V_{ds} "는 달라진다.
- [0063] 기본적으로 구동 트랜지스터(DT)는 포화(saturation) 영역에서 동작하기 때문에 " V_{ds} "와 관계없이 동일한 구동 전류가 흐르지만, 전류량이 적을 때에는 다소 영향을 받을 수 있다. 따라서, 최적의 구동 특성을 확보하기 위해서 풀다운 회로부(500)의 다이오드(DI)의 구동 특성은 유기발광 다이오드(OLED)의 구동 특성과 동일하게 설정되는 것이 바람직하다.
- [0064] 도 9는 제5 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이다. 도 9에서 전술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0065] 도 9를 참조하면, 제5 실시 예에 따른 픽셀 회로는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(500)를 포함한다.
- [0066] 풀다운 회로부(550)는 전압검출노드(VN)와 저전위전압(ELVSS)의 입력단 사이에 접속된 제3 저항(R_3)을 포함한다. 풀다운 회로부(550)가 제3 저항(R_3)으로 이루어질 경우에, 데이터 제공부(510)에 데이터전압(V_{data})의 감마 특성은 달라질 수 있다.
- [0067] 영상데이터(DATA)에 따른 데이터전압(V_{data})의 크기는 유기발광 다이오드(OLED)의 전압-전류 특성을 고려하여 설정된다. 유기발광 다이오드(OLED)는 전압이 높은 영역에서는 전압에 비례하여 전류의 변화량이 줄어드는 비선형적인 특성을 갖고, 데이터전압(V_{data})의 크기는 이러한 유기발광 다이오드(OLED)의 전압-전류 특성을 고려하여 설정된다. 도 8에 도시된 제4 실시 예에서와 같이, 풀다운 회로부(550)가 픽셀의 유기발광 다이오드(OLED)의 특성에 대응되는 다이오드(DI)를 이용할 경우에, 데이터전압(V_{data})은 일반적인 유기발광 표시장치에 적용되는 것을 이용할 수 있다. 이에 반해서, 도 9에 도시된 실시 예의 풀다운 회로부(550)의 전압은 전압검출노드(VN)를 흐르는 전류에 대하여 선형적으로 변하기 때문에, 데이터전압(V_{data})을 비선형적으로 가변하는 것이 바람직하다.
- [0068] 도 10은 제6 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이다. 도 10에서 전술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0069] 도 10을 참조하면, 제6 실시 예에 따른 구동특성 보상회로는 앰프(501), 앰프(501)의 제1 입력단(-)에 연결된 데이터 제공부(510) 및 앰프(501)의 제2 입력단(+)에 연결된 풀다운 회로부(500)를 포함한다.
- [0070] 풀다운 회로부(550)는 전압검출노드(VN)와 저전위전압(ELVSS)의 입력단 사이에서 서로 병렬로 접속된 다이오드(DI) 및 제3 저항(R_3)을 포함한다. 제3 저항(R_3)은 저계조에서도 구동 트랜지스터(DT)의 전류 패스 형성을 수월하게 한다. 구동 트랜지스터(DT)의 게이트 전극에 인가되는 전압이 낮을 경우에, 구동 트랜지스터(DT)의 소스전극으로부터 드레인전극을 경유하는 전류패스가 원활하게 형성되지 않을 수 있다. 다이오드(DI)와 병렬로 접속된 제3 저항(R_3)은 저계조에서 데이터전압(V_{data})이 낮을 경우에도, 구동 트랜지스터(DT)를 흐르는 전류 흐

름이 원활하도록 한다.

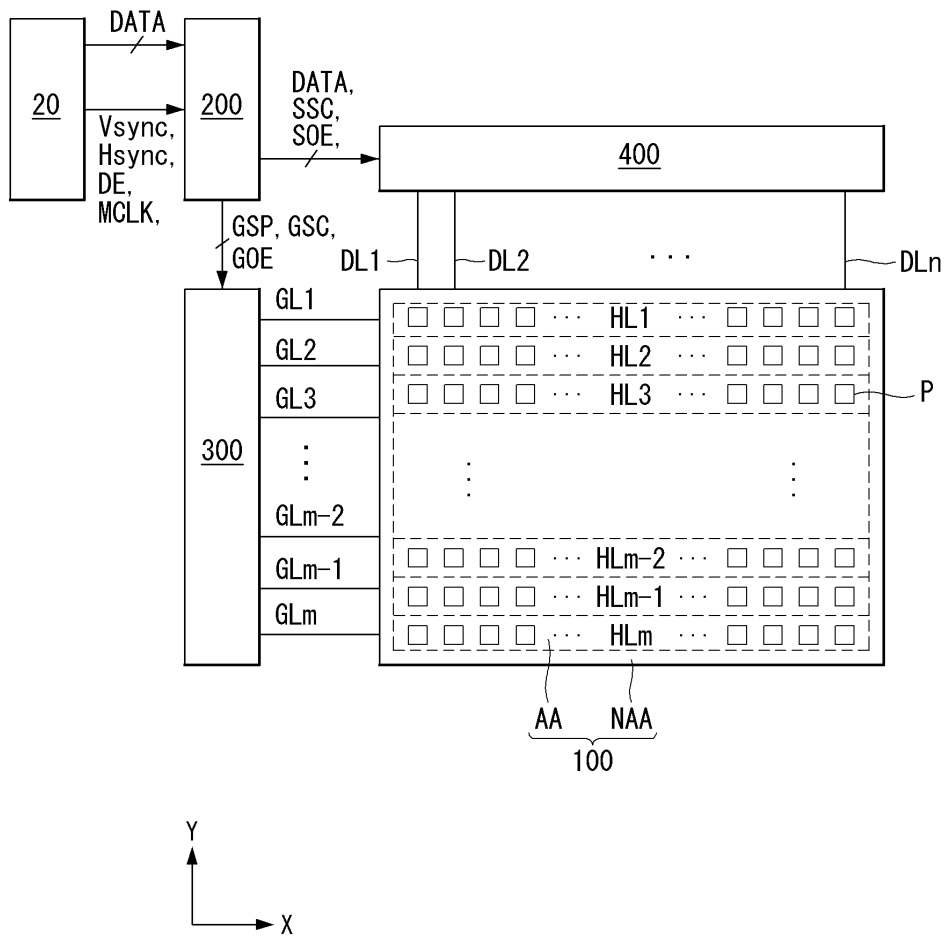
- [0071] 도 11은 제7 실시 예에 따른 픽셀 회로 및 구동특성 보상회로를 나타내는 도면이다. 도 11에서 전술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0072] 도 11을 참조하면, 제7 실시 예에 따른 픽셀 회로는 유기발광다이오드(OLED), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 제1 트랜지스터(T1) 및 제2 트랜지스터(T2), 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 포함한다.
- [0073] 제4 트랜지스터(T4)는 스캔라인(SCL) 접속된 게이트전극, 초기화전압(Vinit)의 입력단에 접속된 드레인전극 및 유기발광 다이오드(OLED)의 애노드전극에 접속된 소스전극을 포함한다. 제4 트랜지스터(T4)는 스캔신호(SCAN)에 응답하여, 제4 유기발광 다이오드(OLED)의 애노드전극을 초기화전압(Vinit)을 인가한다. 즉, 제4 트랜지스터(T4)는 센싱 및 데이터기입 기간(Tw)에서, 유기발광 다이오드(OLED)의 애노드전극을 방전시켜서 초기화한다. 제4 트랜지스터(T4)의 드레인전극은 저전위전압(ELVSS)에 연결되고, 유기발광 다이오드(OLED)의 애노드전극은 저전위전압(ELVSS)으로 초기화될 수도 있다.
- [0074] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

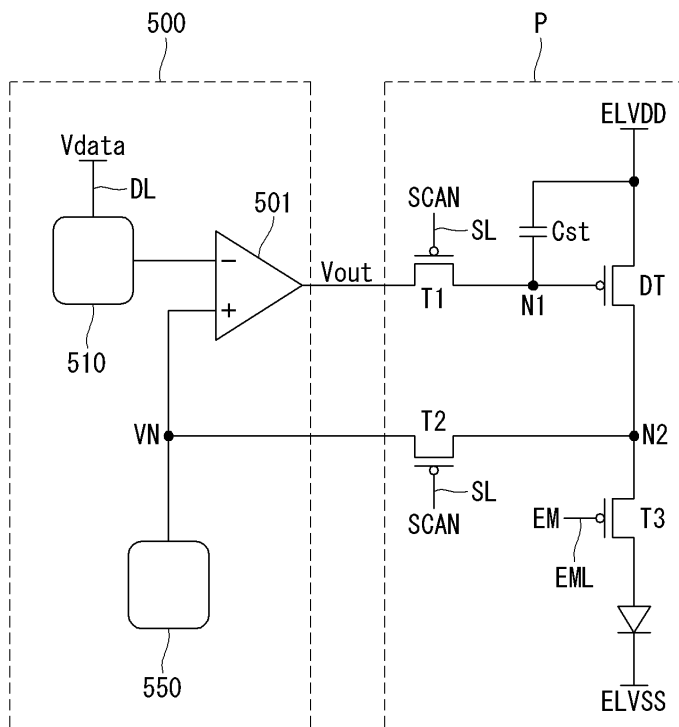
- [0075] 100: 표시패널 200: 타이밍 컨트롤러
- 300: 게이트 구동부 400: 게이트 구동부
- 500: 구동특성 보상회로 501: 앰프
- 510: 데이터 제공부 550: 풀다운 회로부

도면

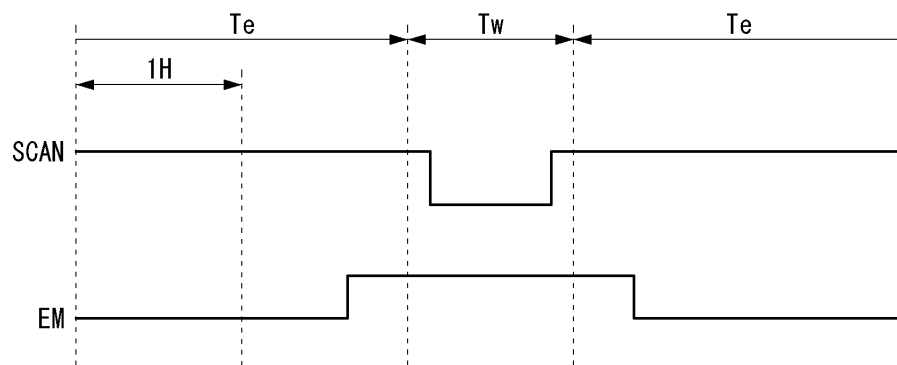
도면1



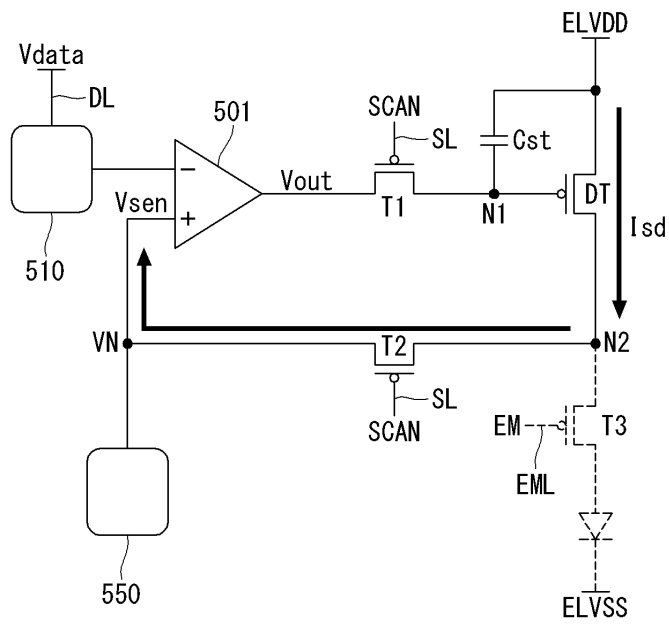
도면2



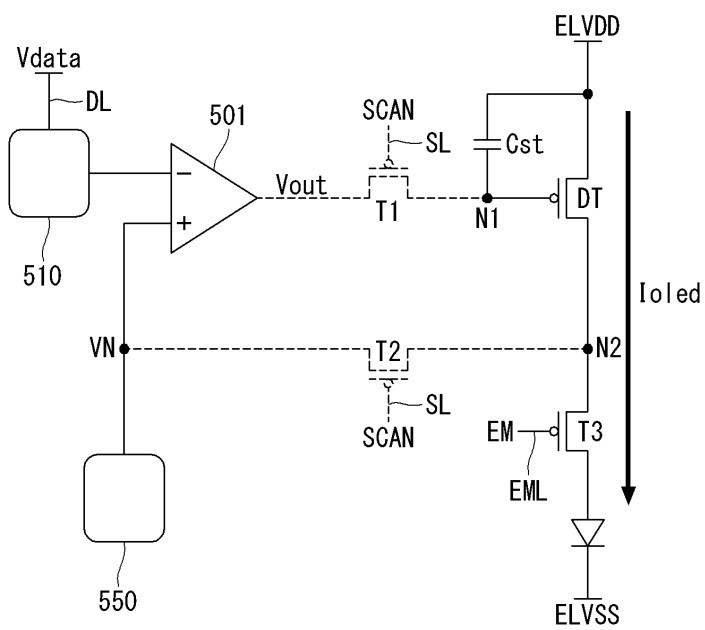
도면3



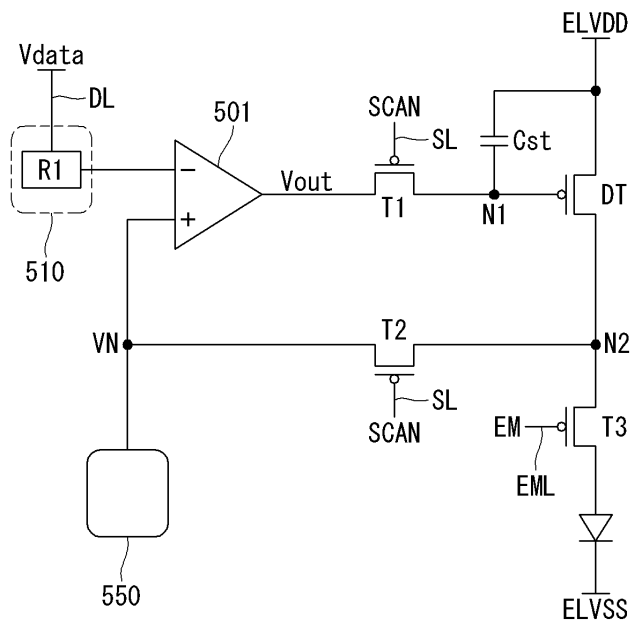
도면4



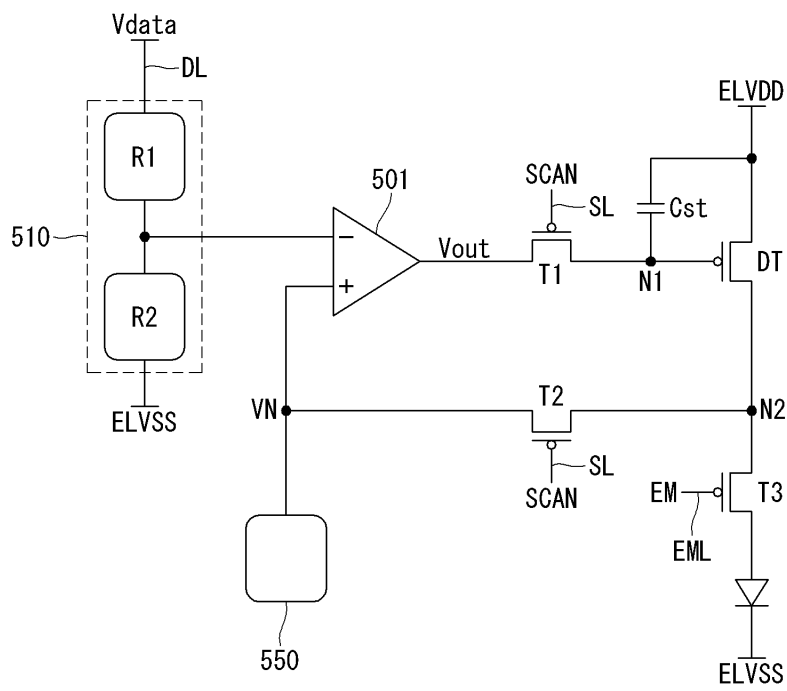
도면5



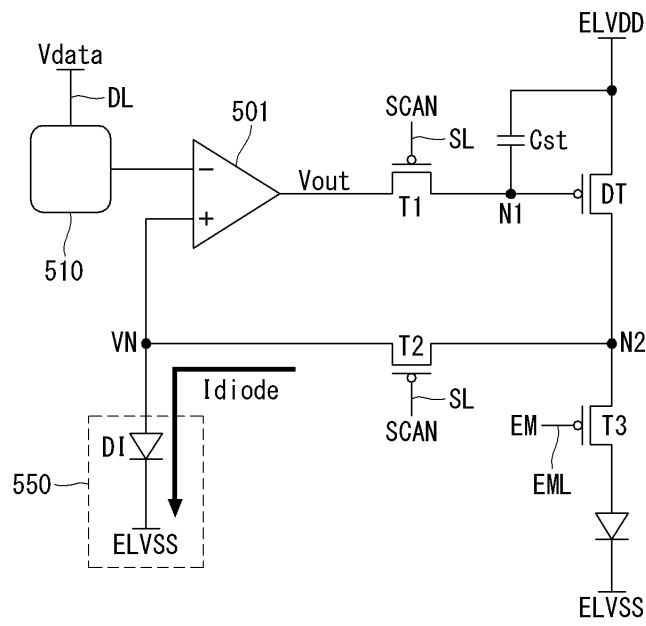
도면6



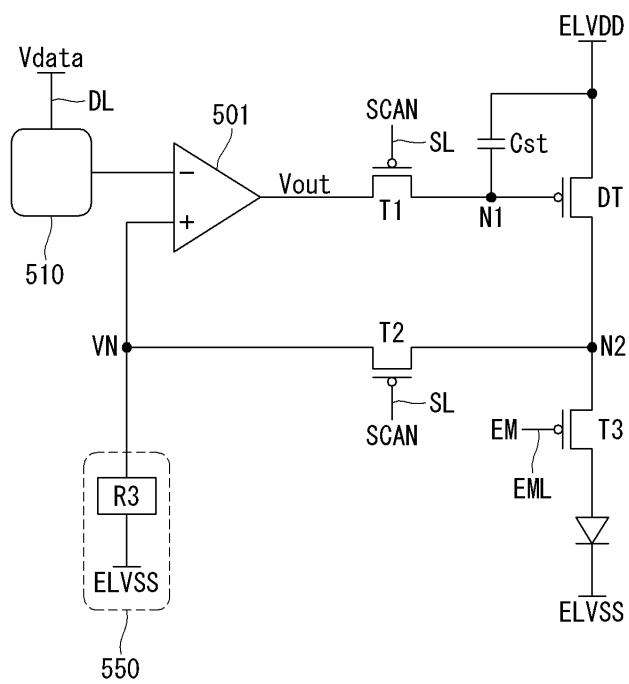
도면7



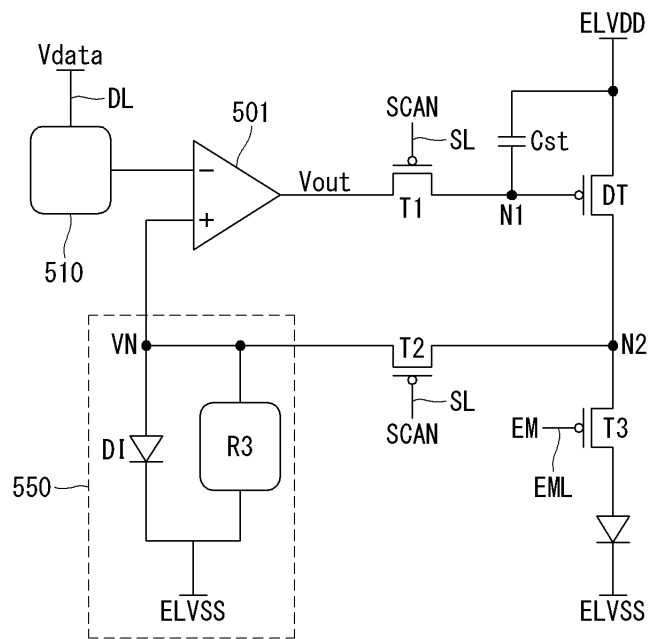
도면8



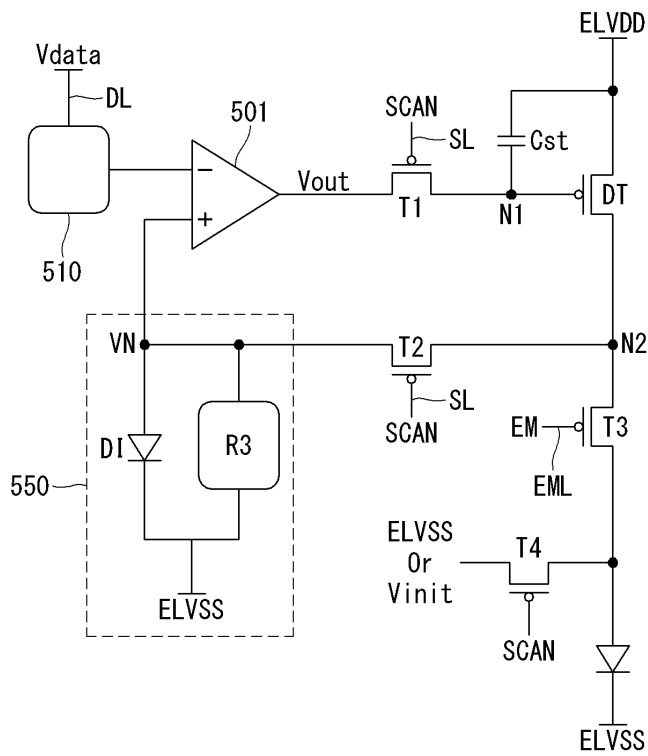
도면9



도면10



도면11



专利名称(译)	具有用于驱动特性的补偿电路的有机发光显示器		
公开(公告)号	KR1020200036588A	公开(公告)日	2020-04-07
申请号	KR1020180116417	申请日	2018-09-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김규진 이동건		
发明人	김규진 이동건		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0465 G09G2320/0233 G09G2320/045		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光二极管显示装置包括驱动晶体管，发光控制晶体管和驱动特性补偿电路。驱动晶体管的栅极连接到接收数据电压的第一节点，源极连接到高电位驱动电压的输入端子，漏极连接到第二节点，第二节点连接到有机发光二极管的阳极。发光控制晶体管控制第二节点与有机发光二极管之间的电流路径。驱动特性补偿电路接收反映驱动晶体管的阈值电压的第二节点的感测电压的反馈，并将其与数据电压进行比较，并且当感测电压和数据电压相同时，向第一节点提供恒定的输出电压。

