



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0036185
(43) 공개일자 2018년04월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/3275 (2016.01) G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3275 (2013.01)
G09G 3/3233 (2013.01)
(21) 출원번호 10-2016-0126455
(22) 출원일자 2016년09월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이현기
경기도 파주시 월롱면 엘씨디로 201 (정다운마을
기숙사) F동 827호
이주석
경기도 파주시 월롱면 엘씨디로 231, 정다운마을
103동 419호
(74) 대리인
특허법인천문

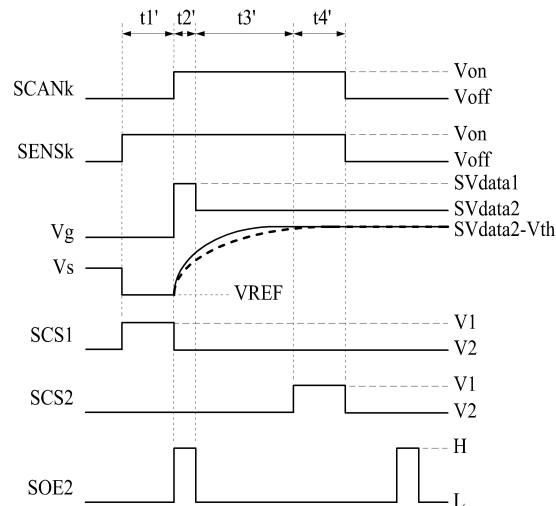
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광표시장치와 그의 구동방법

(57) 요약

본 발명은 구동 트랜지스터의 문턱전압을 보상하기 위한 구동 트랜지스터의 소스 전압 센싱 시간을 줄일 수 있는 유기발광표시장치와 그의 구동방법에 관한 것이다. 본 발명의 일 실시예에 따른 유기발광표시장치는 데이터 라인들, 스캔라인들, 및 기준전압 라인들에 접속된 화소들을 포함하는 표시패널, 디지털 보상 데이터를 데이터전압들로 변환하여 데이터 라인들에 공급하고, 기준전압 라인들을 통해 화소들의 소정의 전압들을 센싱하여 디지털 데이터인 센싱 데이터로 출력하는 데이터 구동부, 및 스캔라인들에 스캔신호들을 공급하는 스캔 구동부를 구비한다. 데이터 구동부는 화소들의 소정의 전압들을 센싱하는 센싱 모드에서 스캔신호의 게이트 온 기간 동안 제1 센싱 데이터전압을 공급한 후 제1 센싱 데이터전압보다 낮은 제2 센싱 데이터전압을 공급한다.

대표도 - 도8



(52) CPC특허분류

G09G 2230/00 (2013.01)

G09G 2300/0828 (2013.01)

G09G 2310/0286 (2013.01)

명세서

청구범위

청구항 1

데이터 라인들, 스캔라인들, 및 기준전압 라인들에 접속된 화소들을 포함하는 표시패널;

디지털 보상 데이터를 데이터전압들로 변환하여 상기 데이터 라인들에 공급하고, 상기 기준전압 라인들을 통해 상기 화소들의 소정의 전압들을 센싱하여 디지털 데이터인 센싱 데이터로 출력하는 데이터 구동부; 및

상기 스캔라인들에 스캔신호들을 공급하는 스캔 구동부를 구비하고,

상기 데이터 구동부는 상기 화소들의 상기 소정의 전압들을 센싱하는 센싱 모드에서 상기 스캔신호의 게이트 온 기간 동안 제1 센싱 데이터전압을 공급한 후 상기 제1 센싱 데이터전압보다 낮은 제2 센싱 데이터전압을 공급하는 것을 특징으로 하는 유기발광표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터 구동부는 상기 센싱 모드에서 제2 소스 출력 인에이بل 신호의 하이 로직 기간 동안 상기 제1 센싱 데이터전압들을 출력하고, 상기 제2 소스 출력 인에이블 신호의 로우 로직 기간 동안 상기 제2 센싱 데이터전압들을 출력하는 것을 특징으로 하는 유기발광표시장치.

청구항 3

제 2 항에 있어서,

상기 데이터 구동부는 상기 화소들이 발광하여 화상을 표시하는 표시 모드에서 제1 소스 출력 인에이블 신호의 하이 로직 기간 동안 상기 발광 데이터전압들을 출력하는 것을 특징으로 하는 유기발광표시장치.

청구항 4

제 3 항에 있어서,

상기 제2 소스 출력 인에이블 신호의 주기는 상기 제1 소스 출력 인에이블 신호의 주기보다 긴 것을 특징으로 하는 유기발광표시장치.

청구항 5

제 1 항에 있어서,

상기 표시패널은 센싱신호라인들을 더 포함하고,

상기 화소는,

유기발광다이오드;

게이트 전압에 따라 상기 유기발광다이오드에 전류를 공급하는 구동 트랜지스터;

상기 스캔라인의 게이트 온 전압의 스캔신호에 의해 턴-온되어 상기 데이터 라인의 데이터전압을 상기 구동 트랜지스터의 게이트 전극에 공급하는 제1 스위칭 트랜지스터;

상기 센싱신호라인의 상기 게이트 온 전압의 센싱신호에 의해 턴-온되어 상기 기준전압 라인과 상기 구동 트랜지스터의 소스 전극을 접속시키는 제2 스위칭 트랜지스터; 및

상기 구동 트랜지스터의 게이트 전극과 소스 전극 사이에 접속된 커패시터를 포함하는 것을 특징으로 하는 유기발광표시장치.

청구항 6

제 5 항에 있어서,

상기 센싱 모드에서 상기 구동 트랜지스터의 소스 전극에 초기화 전압이 인가되는 제1 기간 동안, 상기 스캔 신호는 게이트 오프 전압으로 공급되고, 상기 센싱 신호는 상기 게이트 온 전압으로 공급되는 것을 특징으로 하는 유기발광표시장치.

청구항 7

제 5 항에 있어서,

상기 센싱 모드에서 상기 구동 트랜지스터의 게이트 전극에 상기 제1 센싱 데이터전압이 공급되는 제2 기간과 상기 제2 센싱 데이터전압이 공급되는 제3 기간, 및 상기 구동 트랜지스터의 소스 전압을 센싱하는 제4 기간 동안, 상기 스캔신호와 상기 센싱 신호는 모두 상기 게이트 온 전압으로 공급되는 것을 특징으로 하는 유기발광표시장치.

청구항 8

제 7 항에 있어서,

상기 기준전압 라인은 상기 제1 기간 동안 기준전압을 공급받고, 상기 제4 기간 동안 상기 구동 트랜지스터의 소스 전압을 센싱하여 상기 센싱 데이터로 변환하여 출력하는 아날로그 디지털 컨버터에 접속되는 것을 특징으로 하는 유기발광표시장치.

청구항 9

데이터 라인들, 스캔라인들, 및 기준전압 라인들에 접속된 화소들을 포함하는 표시패널을 포함하는 유기발광표시장치의 구동방법에 있어서,

상기 화소들의 소정의 전압들을 센싱하는 센싱 모드에서 상기 스캔라인의 상기 스캔신호의 상기 게이트 온 기간 동안 제1 센싱 데이터전압을 공급한 후, 상기 제1 센싱 데이터전압보다 낮은 제2 센싱 데이터전압을 공급하는 것을 특징으로 하는 유기발광표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 센싱 모드에서 제2 소스 출력 인에이블 신호의 하이 로직 기간 동안 상기 제1 센싱 데이터전압들을 출력하고, 상기 제2 소스 출력 인에이블 신호의 로우 로직 기간 동안 상기 제2 센싱 데이터전압들을 출력하는 것을 특징으로 하는 유기발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광표시장치와 그의 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광표시장치(OLED: Organic Light Emitting Display)와 같은 여러가지 표시장치가 활용되고 있다. 이들 중에서 유기발광표시장치는 저전압 구동이 가능하고, 박형이며, 시야각이 우수하고, 응답속도가 빠른 특성이 있다.

[0003] 유기발광표시장치는 데이터라인들, 스캔라인들, 데이터라인들과 스캔라인들의 교차부에 형성된 다수의 서브 화소들을 구비하는 표시패널, 스캔라인들에 스캔신호들을 공급하는 스캔 구동부, 및 데이터라인들에 데이터전압들을 공급하는 데이터 구동부를 포함한다. 서브 화소들 각각은 유기발광다이오드(organic light emitting diode), 게이트 전극의 전압에 따라 유기발광다이오드에 공급되는 전류의 양을 조절하는 구동 트랜지스터(transistor), 스캔라인의 스캔신호에 응답하여 데이터라인의 데이터전압을 구동 트랜지스터의 게이트 전극에 공급하는 공급하

는 스캔 트랜지스터를 포함한다.

[0004] 구동 트랜지스터의 문턱전압(threshold voltage)은 유기발광표시장치의 제조시의 공정 편차 또는 장기간 구동으로 인한 구동 트랜지스터의 열화 등의 원인으로 인하여 화소마다 달라질 수 있다. 즉, 화소들에 동일한 데이터 전압을 인가하는 경우 유기발광다이오드에 공급되는 전류는 동일하여야 하나, 화소들 사이의 구동 트랜지스터의 문턱전압의 차이로 인하여 화소들에 동일한 데이터전압을 인가하더라도 유기발광다이오드에 공급되는 전류가 화소마다 달라질 수 있다. 이에 따라, 화소들에 동일한 데이터전압을 인가하더라도, 유기발광다이오드가 발광하는 휘도가 화소마다 달라질 수 있다. 이를 해결하기 위해, 구동 트랜지스터의 문턱전압과 전자 이동도를 보상하는 보상 방법이 제안되었다.

[0005] 구동 트랜지스터의 문턱전압은 외부 보상 방법에 의해 보상될 수 있다. 외부 보상 방법은 화소에 미리 설정된 데이터전압을 공급하고, 미리 설정된 데이터전압에 따라 구동 트랜지스터의 소스 전압을 소정의 센싱 라인을 통해 센싱하며, 아날로그 디지털 컨버터(analog digital converter)를 이용하여 센싱된 전압을 디지털 데이터인 센싱 데이터로 변환하고, 센싱 데이터에 따라 화소(P)에 공급될 디지털 비디오 데이터를 보상하는 방법이다.

[0006] 하지만, 구동 트랜지스터의 소스 전압의 센싱은 대략 수 ms가 소요된다. 따라서, 표시패널의 모든 화소들 각각의 구동 트랜지스터의 소스 전압의 센싱에는 수 초 이상이 소요될 수 있다. 그러므로, 구동 트랜지스터의 소스 전압의 센싱 시간을 줄일 필요가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 구동 트랜지스터의 문턱전압을 보상하기 위한 구동 트랜지스터의 소스 전압 센싱 시간을 줄일 수 있는 유기발광표시장치와 그의 구동방법을 제공한다.

과제의 해결 수단

[0008] 본 발명의 일 실시예에 따른 유기발광표시장치는 데이터 라인들, 스캔라인들, 및 기준전압 라인들에 접속된 화소들을 포함하는 표시패널, 디지털 보상 데이터를 데이터전압들로 변환하여 데이터 라인들에 공급하고, 기준전압 라인들을 통해 화소들의 소정의 전압들을 센싱하여 디지털 데이터인 센싱 데이터로 출력하는 데이터 구동부, 및 스캔라인들에 스캔신호들을 공급하는 스캔 구동부를 구비한다. 데이터 구동부는 화소들의 소정의 전압들을 센싱하는 센싱 모드에서 스캔신호의 게이트 온 기간 동안 제1 센싱 데이터전압을 공급한 후 제1 센싱 데이터전압보다 낮은 제2 센싱 데이터전압을 공급한다.

[0009] 본 발명의 일 실시예에 따른 유기발광표시장치의 구동 방법은 데이터 라인들, 스캔라인들, 및 기준전압 라인들에 접속된 화소들을 포함하는 표시패널을 포함하는 유기발광표시장치의 구동방법에 있어서, 화소들의 소정의 전압들을 센싱하는 센싱 모드에서 스캔라인의 스캔신호의 게이트 온 기간 동안 제1 센싱 데이터전압을 공급한 후, 제1 센싱 데이터전압보다 낮은 제2 센싱 데이터전압을 공급한다.

발명의 효과

[0010] 본 발명의 실시예는 구동 트랜지스터의 게이트 전극에 제2 센싱 데이터전압을 공급하기에 앞서, 제2 센싱 데이터전압보다 높은 제1 센싱 데이터전압을 공급한다. 이로 인해, 본 발명의 실시예는 구동 트랜지스터의 게이트 전극과 소스 전극 간의 전압 차를 크게 할 수 있으므로, 구동 트랜지스터의 소스 전압의 상승 속도를 높일 수 있다. 따라서, 본 발명의 실시예는 구동 트랜지스터의 소스 전압이 "SVdata2-Vth"까지 상승하는데 걸리는 시간을 줄일 수 있다. 즉, 본 발명의 실시예는 구동 트랜지스터의 문턱전압을 보상하기 위한 구동 트랜지스터의 소스 전압 센싱 시간을 줄일 수 있다.

[0011] 또한, 본 발명의 실시예는 센싱 모드에서 제2 소스 출력 인에이블 신호의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터를 동시에 출력시키고, 제2 소스 출력 인에이블 신호의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터를 동시에 출력시킬 수 있다. 이로 인해, 본 발명의 실시예는 제1 센싱 데이터전압을 제2 소스 출력 인에이블 신호의 하이 로직 레벨 기간 동안 제j 데이터 라인에 출력하고, 제2 센싱 데이터전압을 제2 소스 출력 인에이블 신호의 로우 로직 레벨 기간 동안 제j 데이터 라인에 출력할 수 있다. 따라서, 본 발명의 실시예는 구동 트랜지스터의 게이트 전극에 제2 센싱 데이터전압을 공급하기에 앞서, 제2 센싱 데이터전압보다 높은 제1 센싱 데이터전압을 공급할 수 있다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 일 실시예에 따른 유기발광표시장치를 보여주는 블록도이다.
- 도 2는 도 1의 표시패널의 하부기관, 소스 드라이브 IC들, 타이밍 제어부, 데이터 보상부, 연성필름들, 소스 회로보드, 연성 케이블, 및 제어 회로보드를 보여주는 일 예시도면이다.
- 도 3은 도 2의 소스 드라이브 IC를 상세히 보여주는 블록도이다.
- 도 4는 도 3의 데이터전압 공급부를 상세히 보여주는 블록도이다.
- 도 5는 도 1의 화소를 상세히 보여주는 회로도이다.
- 도 6은 표시 모드에서 화소에 공급되는 스캔신호와 센싱신호, 스위치에 공급되는 스위치 제어신호, 구동 트랜지스터의 게이트 전압과 소스 전압, 및 제1 소스 출력 인에이블 신호를 보여주는 파형도이다.
- 도 7a 및 도 7b는 표시 모드에서 제1 및 제2 기간들 동안 화소의 동작을 보여주는 예시도면들이다.
- 도 8은 센싱 모드에서 화소에 공급되는 스캔신호와 센싱신호, 스위치에 공급되는 스위치 제어신호, 구동 트랜지스터의 게이트 전압과 소스 전압, 및 제2 소스 출력 인에이블 신호를 보여주는 파형도이다.
- 도 9a 내지 도 9d는 센싱 모드에서 제1 내지 제4 기간들 동안 화소의 동작을 보여주는 예시도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명의 핵심 구성과 관련이 없는 경우 및 본 발명의 기술분야에 공지된 구성과 기능에 대한 상세한 설명은 생략될 수 있다. 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [0014] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0015] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0016] 본 명세서에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0017] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0018] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0019] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0020] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0021] "X축 방향", "Y축 방향" 및 "Z축 방향"은 서로 간의 관계가 수직으로 이루어진 기하학적인 관계만으로 해석되어서는 아니 되며, 본 발명의 구성이 기능적으로 작용할 수 있는 범위 내에서보다 넓은 방향성을 가지는 것을 의미할 수 있다.

- [0022] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.
- [0023] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0024] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [0025] 도 1은 본 발명의 일 실시예에 따른 유기발광표시장치를 보여주는 블록도이다. 도 2는 도 1의 표시패널의 하부 기관, 소스 드라이브 IC들, 타이밍 제어부, 데이터 보상부, 연성필름들, 소스 회로보드, 연성 케이블, 및 제어 회로보드를 보여주는 일 예시도면이다. 도 3은 도 2의 소스 드라이브 IC를 상세히 보여주는 블록도이다.
- [0026] 도 1 내지 도 3을 참조하면, 본 발명의 실시예에 따른 유기발광표시장치는 표시패널(10), 데이터 구동부(20), 연성필름(22)들, 스캔 구동부(40), 소스 회로보드(50), 타이밍 제어부(60), 데이터 보상부(70), 기준전압 공급부(50), 연성 케이블(91), 및 제어 회로보드(90)를 포함한다.
- [0027] 표시패널(10)은 표시영역(AA)과 표시영역(AA)의 주변에 마련된 비표시영역(NDA)을 포함한다. 표시영역(AA)은 화소(P)들이 형성되어 화상을 표시하는 영역이다. 표시패널(10)에는 데이터라인들(D1~Dm, m은 2 이상의 양의 정수), 기준전압 라인들(R1~Rp, p는 2 이상의 양의 정수), 스캔라인들(S1~Sn, n은 2 이상의 양의 정수), 및 센싱신호라인들(SE1~SEn)이 마련된다. 데이터라인들(D1~Dm)과 기준전압 라인들(R1~Rp)은 스캔라인들(S1~Sn)과 센싱신호라인들(SE1~SEn)과 교차될 수 있다. 데이터라인들(D1~Dm)과 기준전압 라인들(R1~Rp)은 서로 나란할 수 있다. 스캔라인들(S1~Sn)과 센싱신호라인들(SE1~SEn)은 서로 나란할 수 있다.
- [0028] 화소(P)들 각각은 데이터라인들(D1~Dm) 중 어느 하나, 기준전압 라인들(R1~Rp) 중 어느 하나, 스캔라인들(S1~Sn) 중 어느 하나, 및 센싱신호라인들(SE1~SEn) 중 어느 하나에 접속될 수 있다. 표시패널(10)의 화소(P)들 각각은 도 5와 같이 유기발광다이오드(organic light emitting diode, OLED)와 유기발광다이오드(OLED)에 전류를 공급하기 위한 다수의 트랜지스터들을 포함할 수 있다. 표시영역의 화소(P)들 각각에 대한 자세한 설명은 도 5를 결부하여 후술한다.
- [0029] 데이터 구동부(20)는 도 2와 같이 다수의 소스 드라이브 IC(21)들을 포함할 수 있다. 소스 드라이브 IC(21)들 각각은 연성필름(22)들 각각에 실장될 수 있다. 연성필름(22)들 각각은 테이프 캐리어 패키지(tape carrier package) 또는 칩 온 필름(chip on film)일 수 있다. 연성필름(22)들 각각은 휘어지거나 구부러질 수 있다. 연성필름(22)들 각각은 하부기관(11)과 소스 회로보드(50)에 부착될 수 있다. 연성필름(22)들 각각은 이방성 도전필름(anisotropic conductive flim)을 이용하여 TAB(tape automated bonding) 방식으로 하부기관(11)상에 부착될 수 있으며, 이로 인해 소스 드라이브 IC(21)들은 데이터라인들(D1~Dm)에 연결될 수 있다. 소스 회로보드(50)는 연성 케이블(91)에 의해 제어 회로보드(90)에 연결될 수 있다. 소스 회로보드(50)는 인쇄회로보드(printed circuit board)일 수 있다.
- [0030] 소스 드라이브 IC(21)들 각각은 도 3과 같이 데이터전압 공급부(120), 아날로그 디지털 컨버터(analog digital converter, 이하 "ADC"라 칭함, 140), 및 스위치(SW)를 포함할 수 있다. 도 3에서는 설명의 편의를 위해, 하나의 소스 드라이브 IC(21)가 w(w는 $1 \leq w \leq m$ 을 만족하는 양의 정수) 개의 데이터라인들(D1~Dw)과 z(z는 $1 \leq z \leq p$ 을 만족하는 양의 정수) 개의 기준전압 라인들(R1~Rz)에 접속되는 것을 중심으로 설명하였다.
- [0031] 데이터전압 공급부(120)는 데이터라인들(D1~Dw)에 접속되어 데이터전압들을 공급한다. 데이터전압 공급부(120)는 타이밍 제어부(60)로부터 보상 비디오 데이터(CDATA) 또는 센싱 비디오 데이터(PDATA)와 데이터 타이밍 제어 신호(DCS)를 입력 받는다.
- [0032] 데이터전압 공급부(120)는 표시모드에서 데이터 타이밍 제어신호(DCS)에 따라 보상 비디오 데이터(CDATA)를 발광 데이터전압들로 변환하여 데이터라인들(D1~Dw)에 공급한다. 발광 데이터전압은 화소(P)의 유기발광다이오드(OLED)를 소정의 휘도로 발광하기 위한 전압이다.
- [0033] 데이터전압 공급부(120)는 센싱 모드에서 데이터 타이밍 제어신호(DCS)에 따라 센싱 비디오 데이터(PDATA)를 센싱 데이터전압으로 변환하여 데이터라인들(D1~Dw)에 공급한다. 센싱 데이터전압은 화소(P)의 구동 트랜지스터의 소스 전압을 센싱하기 위한 전압이다.

- [0034] ADC(140)는 센싱 모드에서 기준전압 라인들(R1~Rz)로부터 센싱되는 전압들을 디지털 데이터인 센싱 데이터(SD)로 변환하여 데이터 보상부(70)로 출력한다.
- [0035] 제1 스위치(SW1)는 기준전압 라인들(R1~Rz)과 전압 공급부(80) 사이에 접속되어 기준전압 라인들(R1~Rz)과 전압 공급부(80) 사이의 접속을 스위칭한다. 제1 스위치(SW1)는 타이밍 제어부(60)로부터 입력되는 제1 스위치 제어신호(SCS1)에 의해 턴-온 및 턴-오프될 수 있다. 제1 스위치(SW1)가 제1 스위치 제어신호(SCS1)에 의해 턴-온되는 경우 기준전압 라인들(R1~Rz)은 전압 공급부(80)에 접속되므로, 전압 공급부(80)의 기준전압이 기준전압 라인들(R1~Rz)에 공급될 수 있다.
- [0036] 제2 스위치(SW2)들은 기준전압 라인들(R1~Rz)과 ADC(140) 사이에 접속되어 기준전압 라인들(R1~Rz)과 ADC(140) 사이의 접속을 스위칭한다. 제2 스위치(SW2)들은 타이밍 제어부(60)로부터 입력되는 제2 스위치 제어신호(SCS2)에 의해 턴-온 및 턴-오프될 수 있다. 제2 스위치(SW2)들이 제2 스위치 제어신호(SCS2)에 의해 턴-온되는 경우 기준전압 라인들(R1~Rz)은 ADC(140)에 접속되므로, 기준전압 라인들(R1~Rz) 각각을 통해 화소(P)들 각각의 구동 트랜지스터의 소스 전압이 센싱될 수 있다.
- [0037] 스캔 구동부(40)는 스캔신호 출력부(41)와 센싱신호 출력부(42)를 포함한다. 스캔신호 출력부(41)는 스캔라인들(S1~Sn)에 접속되어 스캔신호들을 공급한다. 스캔신호 출력부(41)는 타이밍 제어부(60)로부터 입력되는 스캔 타이밍 제어신호(SCS)에 따라 스캔라인들(S1~Sn)에 스캔신호들을 공급한다.
- [0038] 센싱신호 출력부(42)는 센싱신호라인들(SE1~SEn)에 접속되어 센싱신호들을 공급한다. 센싱신호 출력부(42)는 타이밍 제어부(60)로부터 입력되는 센싱 타이밍 제어신호(SENCS)에 따라 센싱신호라인들(SE1~SEn)에 센싱신호들을 공급한다.
- [0039] 스캔신호 출력부(41)와 센싱신호 출력부(42)는 다수의 트랜지스터들을 포함하여 GIP(Gate driver In Panel) 방식으로 표시패널(10)의 비표시영역(NDA)에 직접 형성될 수 있다. 또는, 스캔신호 출력부(41)와 센싱신호 출력부(42)는 구동 칩(chip) 형태로 형성되어 표시패널(10)에 접속되는 연성필름(미도시)상에 실장될 수 있다.
- [0040] 타이밍 제어부(60)는 데이터 보상부(70)로부터 보상 비디오 데이터(CDATA) 또는 센싱 비디오 데이터(PDATA)와 타이밍 신호들을 입력받는다. 타이밍 신호들은 수직동기신호(vertical sync signal), 수평동기신호(horizontal sync signal), 데이터 인에이블 신호(data enable signal), 및 도트 클럭(dot clock)을 포함할 수 있다.
- [0041] 타이밍 제어부(60)는 데이터 구동부(20), 스캔신호 출력부(41), 및 센싱신호 출력부(42)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 생성한다. 타이밍 제어신호들은 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS), 스캔신호 출력부(41)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어신호(SCS), 및 센싱신호 출력부(42)의 동작 타이밍을 제어하기 위한 센싱 타이밍 제어신호(SENCS)를 포함한다.
- [0042] 타이밍 제어부(60)는 보상 비디오 데이터(CDATA) 또는 센싱 비디오 데이터(PDATA)와 데이터 타이밍 제어신호(DCS)를 데이터 구동부(20)로 출력한다. 타이밍 제어부(60)는 스캔 타이밍 제어신호(SCS)를 스캔신호 출력부(41)로 출력하고, 센싱 타이밍 제어신호(SENCS)를 센싱신호 출력부(42)로 출력한다. 또한, 타이밍 제어부(60)는 데이터 구동부(20)의 스위치(SW)를 제어하기 위한 스위치 제어신호(SCS)를 출력할 수 있다.
- [0043] 타이밍 제어부(60)는 표시 모드와 센싱 모드로 제어할 수 있다. 표시 모드는 화소(P)들에 보상 비디오 데이터(CDATA)에 따른 발광 데이터전압들을 공급하여 화소(P)들이 발광하는 모드이다. 센싱 모드는 화소(P)들에 센싱용 데이터전압들을 공급하고, 기준전압 라인들(R1~Rp)을 통해 화소(P)들의 소정의 전압들을 센싱하는 모드이다. 구체적으로, 센싱 모드는 화소(P)들 각각의 구동 트랜지스터의 문턱전압을 보상하기 위해 구동 트랜지스터의 소스 전압을 센싱하는 모드이다. 센싱 모드에서 센싱된 구동 트랜지스터의 소스 전압은 ADC(140)에 의해 센싱 데이터(SD)로 변환되어 데이터 보상부(70)의 메모리에 저장될 수 있다. 센싱 데이터(SD)는 구동 트랜지스터의 문턱전압이 반영된 데이터이다. 센싱 모드는 유기발광표시장치의 전원이 오프되기 전에 수행될 수 있으나, 이에 한정되지 않는다.
- [0044] 데이터 보상부(70)는 센싱 데이터(SD)를 이용하여 디지털 비디오 데이터(DATA)를 보정할 보정 데이터를 생성한다. 데이터 보상부(70)는 외부로부터 디지털 비디오 데이터(DATA)에 보정 데이터를 적용하여 보상 비디오 데이터(CDATA)를 생성한다. 데이터 보상부(70)는 보상 비디오 데이터(CDATA)를 타이밍 콘트롤러(60)로 출력한다.
- [0045] 데이터 보상부(70)는 센싱 데이터(SD)를 저장하는 메모리를 포함할 수 있다. 또한, 데이터 보상부(70)는 보정 데이터를 저장하는 메모리를 포함할 수 있다. 데이터 보상부(70)의 메모리는 EEPROM(electrically erasable programmable read-only memory)과 같은 비휘발성 메모리일 수 있다. 데이터 보상부(70)는 타이밍 제어부(60)

에 내장될 수 있다.

- [0046] 전압 공급부(80)는 기준전압을 생성하여 데이터 구동부(20)의 소스 드라이브 IC(21)들에 공급한다. 전압 공급부(80)는 기준전압 이외에도 유기발광표시장치의 구동에 필요한 구동 전압들을 생성하여 필요한 구성들에 공급할 수 있다.
- [0047] 타이밍 제어부(60), 데이터 보상부(70), 및 전압 공급부(80)는 제어 회로보드에 실장될 수 있다. 제어 회로보드(90)는 연성 케이블(91)에 의해 소스 회로보드(50)에 연결될 수 있다. 제어 회로보드(90)는 인쇄회로보드(printed circuit board)일 수 있다.
- [0048] 이상에서 살펴본 바와 같이, 본 발명의 실시예에 따른 유기발광표시장치는 센싱 모드에서 센싱된 센싱 데이터(SD)를 이용하여 디지털 비디오 데이터(DATA)를 보상 비디오 데이터(CDATA)로 변환한다. 그 결과, 본 발명의 실시예는 화소들 각각의 구동 트랜지스터의 문턱전압과 전자 이동도, 및 소스 드라이브 IC(21)들 각각의 ADC(140)의 특성 변화를 보상할 수 있다. 표시 모드에서 화소(P)의 동작은 도 6, 도 7a, 및 도 7b를 결부하여 후술하고, 센싱 모드에서 화소(P)의 동작은 도 8, 도 9a 내지 도 9d를 결부하여 후술한다.
- [0049] 도 4는 도 3의 데이터전압 공급부를 상세히 보여주는 블록도이다. 도 4를 참조하면, 데이터전압 공급부(120)는 쉬프트 레지스터(121), 래치부(122), 디지털 아날로그 변환부(123), 출력 버퍼(124), 및 분압 회로(125)를 포함한다.
- [0050] 데이터전압 공급부(120)는 타이밍 컨트롤러(30)로부터 데이터 제어신호(DCS)를 입력받고, 감마기준전압 공급부(50)로부터 정극성 감마기준전압들(PGMA)과 부극성 감마기준전압들(NGMA)을 공급받는다.
- [0051] 데이터 제어신호(DCS)는 소스 스타트 펄스(Source, Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 제1 또는 제2 소스 출력 인에이블신호(Source Output Enable, SOE1/SOE2), 및 극성제어신호(POL)들을 포함한다. 소스 스타트 펄스(SSP)는 소스 드라이브 IC(21)의 데이터 샘플링 시작 시점을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC(21) 내에서 데이터의 샘플링 동작을 제어하는 클럭신호이다. 제1 또는 제2 소스 출력 인에이블신호(SOE1/SOE2)는 소스 드라이브 IC(21)의 출력을 제어한다. 극성제어신호(POL)는 데이터전압들의 극성을 제어한다.
- [0052] 쉬프트 레지스터(121)는 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)에 응답하여 샘플링신호(Sampling Signal, SAM)를 출력한다.
- [0053] 래치부(122)는 쉬프트 레지스터(121)로부터 출력된 샘플링신호(SAM)에 응답하여 비디오 데이터(DATA)를 순차적으로 샘플링하고 제1 또는 제2 소스 출력 인에이블신호(SOE1, SOE2)에 대응하여 샘플링된 1 수평 라인의 보상 비디오 데이터(CDATA) 또는 센싱 비디오 데이터(SDATA)를 동시에 출력한다. 비디오 데이터(DATA)는 보상 비디오 데이터(CDATA) 또는 센싱 비디오 데이터(SDATA)일 수 있다. 래치부(122)는 2 개 이상으로 구성되는 것이 바람직하나, 설명의 편의상 하나만 도시하여 설명하였다.
- [0054] 구체적으로, 래치부(122)는 표시 모드에서 제1 소스 출력 인에이블 신호(SOE1)의 하이 로직 기간 동안 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력할 수 있다. 즉, 래치부(122)는 표시 모드에서 제1 소스 출력 인에이블 신호(SOE1)의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시키고, 제1 소스 출력 인에이블 신호(SOE1)의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)의 출력을 마스킹할 수 있다.
- [0055] 또한, 래치부(122)는 센싱 모드에서 제2 소스 출력 인에이블 신호(SOE2)의 하이 로직 기간 동안 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력한 후, 로우 로직 기간 동안 샘플링된 1 수평 라인의 또 다른 비디오 데이터(DATA)를 동시에 출력할 수 있다. 즉, 래치부(122)는 센싱 모드에서 제2 소스 출력 인에이블 신호(SOE2)의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시키고, 제2 소스 출력 인에이블 신호(SOE2)의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시킬 수 있다.
- [0056] 디지털 아날로그 변환부(123)는 분압 회로(125)로부터 감마계조전압들(GV)을 입력받는다. 디지털 아날로그 변환부(123)는 감마계조전압들(GV)을 이용하여 1 수평 라인의 비디오 데이터(DATA)를 정극성 및 부극성 데이터전압들(PDV, NDV)로 변환한다. 즉, 디지털 아날로그 변환부(123)는 디지털 데이터인 비디오 데이터(DATA)를 아날로그 데이터전압들로 변환할 수 있다.
- [0057] 출력 버퍼(124)는 정극성 데이터전압을 증폭 또는 보상하여 출력하기 위한 정극성 출력 버퍼들과 부극성 데이터

전압들을 증폭 또는 보상하여 출력하기 위한 부극성 출력 버퍼들을 포함할 수 있다. 정극성 출력 버퍼들은 VDD 전압과 HVDD 전압 사이에서 정극성 데이터전압들을 증폭 또는 보상하여 출력한다. 부극성 출력 버퍼들은 VSS 전압과 HVDD 전압 사이에서 부극성 데이터전압들을 증폭 또는 보상하여 출력한다. 또한, 출력 버퍼(124)는 데이터 라인들(D1~Dm) 각각에 정극성 출력 버퍼로부터 출력되는 정극성 데이터전압과 부극성 출력 버퍼로부터 출력되는 부극성 데이터전압 중에 어느 하나를 선택하여 출력한다.

- [0058] 분압 회로(125)는 정극성 감마기준전압들(PGMA)과 부극성 감마기준전압들(NGMA)을 입력받는다. 분압 회로(125)는 저항열(R-strings)을 포함할 수 있다. 분압 회로(125)는 저항열(R-strings)을 이용하여 정극성 감마기준전압들(PGMA)과 부극성 감마기준전압들(NGMA)을 분압하여 감마계조전압들(GV)을 생성한다. 감마계조전압들(GV)은 정극성 감마계조전압들과 부극성 감마계조전압들을 포함한다. 정극성 데이터전압들(PDV)은 정극성 감마계조전압들을 이용하여 생성되고, 부극성 데이터전압들(NDV)은 부극성 감마계조전압들을 이용하여 생성된다.
- [0059] 이상에서 살펴본 바와 같이, 1 수평 기간 동안 데이터 라인들에 데이터전압들을 동시에 출력시키는 것은 소스 출력 인에이블 신호를 제어하는 것에 의해 가능하다. 표시 모드에서는 도 6과 같이 제1 소스 출력 인에이블 신호(SOE1)에 따라 데이터전압들을 출력하고, 센싱 모드에서는 도 8과 같이 제2 소스 출력 인에이블 신호(SOE2)에 따라 데이터전압들을 출력할 수 있다. 이들에 대한 자세한 설명은 도 6 및 도 8을 결부하여 후술한다.
- [0060] 도 5는 도 1의 화소를 상세히 보여주는 회로도이다.
- [0061] 도 5에서는 설명의 편의를 위해 제j(j는 $1 \leq j \leq m$ 을 만족하는 양의 정수) 데이터라인(Dj), 제u(u는 $1 \leq u \leq p$ 을 만족하는 양의 정수) 기준전압 라인(Ru), 제k(k는 $1 \leq k \leq n$ 을 만족하는 양의 정수) 스캔라인(Sk), 및 제k 센싱신호라인(SEk)에 접속된 서브 화소, 전압 공급부(80), 데이터전압 공급부(120), ADC(140), 제u 기준전압 라인(Ru)과 전압 공급부(80) 사이에 접속된 스위치(SW)만을 도시하였다.
- [0062] 도 5를 참조하면, 표시패널(10)의 화소(P)는 유기발광다이오드(OLED), 구동 트랜지스터(DT), 제1 및 제2 스위칭 트랜지스터들(ST1, ST2), 및 스토리지 커패시터(Cst)를 포함할 수 있다.
- [0063] 유기발광다이오드(OLED)는 구동 트랜지스터(DT)를 통해 공급되는 전류에 따라 발광한다. 유기발광다이오드(OLED)는 애노드 전극(anode electrode), 정공 수송층(hole transporting layer), 유기발광층(organic light emitting layer), 전자 수송층(electron transporting layer), 및 캐소드 전극(cathode electrode)을 포함할 수 있다. 유기발광다이오드(OLED)는 애노드전극과 캐소드전극에 전압이 인가되면 정공과 전자가 각각 정공 수송층과 전자 수송층을 통해 유기발광층으로 이동되며, 유기발광층에서 서로 결합하여 발광하게 된다. 유기발광다이오드(OLED)의 애노드 전극은 구동 트랜지스터(DT)의 소스 전극에 접속되고, 캐소드 전극은 제1 전원보다 낮은 제2 전원이 공급되는 제2 전원 라인(VSL)에 접속될 수 있다.
- [0064] 구동 트랜지스터(DT)는 게이트 전극과 소스 전극의 전압 차에 따라 제1 전원 라인(EVL)으로부터 유기발광다이오드(OLED)로 흐르는 전류를 조정한다. 구동 트랜지스터(DT)의 게이트 전극은 제1 스위칭 트랜지스터(ST1)의 제1 전극에 접속되고, 소스 전극은 유기발광다이오드(OLED)의 애노드 전극에 접속되며, 드레인 전극은 제1 전원 라인(EVL)에 접속될 수 있다.
- [0065] 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(Sk)의 제k 스캔신호에 의해 턴-온되어 제j 데이터라인(Dj)을 구동 트랜지스터(DT)의 게이트 전극에 접속시킨다. 제1 스위칭 트랜지스터(ST1)의 게이트 전극은 제k 스캔라인(Sk)에 접속되고, 제1 전극은 제1 구동 트랜지스터(DT1)의 게이트 전극에 접속되며, 제2 전극은 제j 데이터라인(Dj)에 접속될 수 있다.
- [0066] 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SEk)의 제k 센싱신호에 의해 턴-온되어 제u 기준전압 라인(Ru)을 구동 트랜지스터(DT)의 소스 전극에 접속시킨다. 제2 스위칭 트랜지스터(ST2)의 게이트 전극은 제k 센싱신호라인(SEk)에 접속되고, 제1 전극은 제u 기준전압 라인(Ru)에 접속되며, 제2 전극은 구동 트랜지스터(DT)의 소스 전극에 접속될 수 있다.
- [0067] 제1 및 제2 스위칭 트랜지스터들(ST1, ST2) 각각의 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있으나, 이에 한정되지 않음에 주의하여야 한다. 즉, 제1 및 제2 스위칭 트랜지스터들(ST1, ST2) 각각의 제1 전극은 드레인 전극이고, 제2 전극은 소스 전극일 수 있다.
- [0068] 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 사이에 형성된다. 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 전압과 소스 전압의 차전압을 저장한다.
- [0069] 구동 트랜지스터(DT)와 제1 및 제2 스위칭 트랜지스터들(ST1, ST2)은 박막 트랜지스터(thin film transistor)

로 형성될 수 있다. 또한, 도 5에서는 구동 트랜지스터(DT)와 제1 및 제2 스위칭 트랜지스터들(ST1, ST2)이 N 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)으로 형성된 것을 중심으로 설명하였으나, 이에 한정되지 않는 것에 주의하여야 한다. 구동 트랜지스터(DT)와 제1 및 제2 스위칭 트랜지스터들(ST1, ST2)은 P 타입 MOSFET으로 형성될 수도 있다. 이 경우 도 6 및 도 8의 타이밍도는 P 타입 MOSFET의 특성에 맞게 적절하게 수정될 수 있다.

- [0070] 도 6은 표시 모드에서 화소에 공급되는 스캔신호와 센싱신호, 스위치에 공급되는 스위치 제어신호, 구동 트랜지스터의 게이트 전압과 소스 전압, 및 제1 소스 출력 인에이블 신호를 보여주는 파형도이다.
- [0071] 도 6을 참조하면, 표시 모드에서 1 프레임 기간은 제1 기간(t_1)과 제2 기간(t_2)을 포함할 수 있다. 제1 기간(t_1)은 구동 트랜지스터(DT)의 게이트 전극에 발광 데이터전압(EVdata)을 공급하고, 소스 전극에 기준전압(VREF)을 공급하는 기간이다. 제2 기간(t_2)은 구동 트랜지스터(DT)의 전류(I_{ds})에 따라 유기발광다이오드(OLED)가 발광하는 기간이다. 제1 기간(t_1)은 1 수평 기간일 수 있다.
- [0072] 제k 스캔라인(Sk)의 제k 스캔신호(SCANK)와 제k 센싱신호라인(SEK)의 제k 센싱신호(SENSK)는 제1 기간(t_1) 동안 게이트 온 전압(V_{on})으로 공급되고, 제2 기간(t_2) 동안 게이트 오프 전압(V_{off})으로 공급된다. 제1 스위치 제어신호(SCS1)는 제1 로직 레벨 전압(V_1)으로 공급되고, 제2 스위치 제어신호(SCS2)는 제2 로직 레벨 전압(V_2)으로 공급될 수 있다. 제1 및 제2 스위치들(SW1, SW2) 각각은 제1 로직 레벨 전압에 의해 턴-온되고, 제2 로직 레벨 전압에 의해 턴-오프될 수 있다.
- [0073] 타이밍 제어부(60)는 표시 모드에서 제1 소스 출력 인에이블 신호(SOE1)를 데이터 구동부(20)에 공급한다. 제1 소스 출력 인에이블 신호(SOE1)는 로우 로직 레벨(L)과 하이 로직 레벨(H) 사이에서 스윙한다.
- [0074] 데이터 구동부(20)의 래치부(122)는 표시 모드에서 제1 소스 출력 인에이블 신호(SOE1)이 하이 로직 레벨(H) 기간 동안 비디오 데이터(DATA)를 출력한다. 즉, 데이터 구동부(20)의 래치부(122)는 표시 모드에서 제1 소스 출력 인에이블 신호(SOE1)의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시키고, 제1 소스 출력 인에이블 신호(SOE1)의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)의 출력을 마스킹한다. 이로 인해, 발광 데이터전압(EVdata)들은 제1 소스 출력 인에이블 신호(SOE1)의 하이 로직 레벨(H) 기간 동안 제j 데이터 라인(D_j)에 출력될 수 있다.
- [0075] 도 7a 및 도 7b는 표시 모드에서 제1 및 제2 기간들 동안 화소의 동작을 보여주는 예시도면들이다. 이하에서는, 도 6, 도 7a, 및 도 7b를 결부하여 표시 모드에서 화소(P)의 동작을 상세히 살펴본다.
- [0076] 표시 모드의 제1 및 제2 기간들(t_1 , t_2) 동안 제1 스위치(SW1)는 제1 로직 레벨 전압(V_1)의 제1 스위치 제어신호(SCS1)에 의해 턴-온되고, 제2 스위치(SW2)는 제2 로직 레벨 전압(V_2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프된다. 이로 인해, 표시 모드의 제1 및 제2 기간들(t_1 , t_2) 동안 제u 기준 전압 라인(R_u)에 전압 공급부(80)로부터 기준전압(VREF)이 공급된다.
- [0077] 첫 번째로, 도 7a와 같이 제1 기간(t_1) 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(Sk)으로 공급되는 게이트 온 전압(V_{on})의 제k 스캔신호(SCANK)에 의해 턴-온된다. 제1 기간(t_1) 동안 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SEK)으로 공급되는 게이트 온 전압(V_{on})의 제k 센싱신호(SENSK)에 의해 턴-온된다. 제1 기간(t_1) 동안 제1 스위칭 트랜지스터(ST1)의 턴-온으로 인해, 구동 트랜지스터(DT)의 게이트 전극에는 제j 데이터 라인(D_j)의 발광 데이터전압(EVdata)이 공급된다. 제1 기간(t_1) 동안 제2 스위칭 트랜지스터(ST2)의 턴-온으로 인해, 구동 트랜지스터(DT)의 소스 전극에는 제u 기준전압 라인(R_u)의 기준전압(VREF)이 공급된다.
- [0078] 두 번째로, 도 7b와 같이 제2 기간(t_2) 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(Sk)으로 공급되는 게이트 오프 전압(V_{off})의 제k 스캔신호(SCANK)에 의해 턴-오프된다. 제2 기간(t_2) 동안 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SEK)으로 공급되는 게이트 오프 전압(V_{off})의 제k 센싱신호(SENSK)에 의해 턴-오프된다.
- [0079] 제2 기간(t_2) 동안 구동 트랜지스터(DT)의 게이트 전압(V_g)과 소스 전압(V_s) 간의 전압 차에 따른 전류(I_{ds})는 유기발광다이오드(OLED)로 흐른다. 이로 인해, 유기발광다이오드(OLED)는 발광한다. 이하에서는, 설명의 편의를 위해 "구동 트랜지스터(DT)의 게이트 전압(V_g)과 소스 전압(V_s) 간의 전압 차에 따라 구동 트랜지스터(DT)를 통해 흐르는 전류(I_{ds})"를 "구동 트랜지스터의 전류(I_{ds})"로 정의한다.
- [0080] 이상에서 살펴본 바와 같이, 본 발명의 실시예는 표시 모드에서 발광 데이터전압(EVdata)을 화소(P)에 공급한다. 발광 데이터전압(EVdata)은 센싱 모드에서 구동 트랜지스터(DT)의 소스 전압을 센싱한 후 디지털 비

디오 데이터(DATA)를 보상한 보상 비디오 데이터(CDATA)에 따라 생성된 데이터전압이다. 그 결과, 본 발명의 실시예는 화소(P)의 유기발광다이오드(OLED)를 구동 트랜지스터(DT)의 문턱전압에 의존하지 않는 구동 트랜지스터(DT)의 전류(Ids)에 따라 발광할 수 있다. 따라서, 본 발명의 실시예는 화소(P)들의 휘도 균일도를 높일 수 있다.

- [0081] 도 8은 센싱 모드에서 화소에 공급되는 스캔신호와 센싱신호, 스위치에 공급되는 스위치 제어신호, 구동 트랜지스터의 게이트 전압과 소스 전압, 및 제2 소스 출력 인에이블 신호를 보여주는 파형도이다.
- [0082] 도 8을 참조하면, 센싱 모드에서 1 프레임 기간은 제1 내지 제4 기간들($t_1' \sim t_4'$)을 포함할 수 있다. 제1 기간(t_1')은 구동 트랜지스터(DT)의 소스 전극을 기준전압(VREF)으로 초기화하는 기간이다. 제2 기간(t_2')은 구동 트랜지스터(DT)의 게이트 전극에 제1 센싱 데이터전압(SVdata1)을 공급하는 기간이다. 제3 기간(t_3')은 구동 트랜지스터(DT)의 게이트 전극에 제2 센싱 데이터전압(SVdata2)을 공급하는 기간이다. 제4 기간(t_4')은 구동 트랜지스터(DT)의 소스 전압을 센싱하는 기간이다.
- [0083] 제k 스캔라인(Sk)의 제k 스캔신호(SCANK)는 제1 기간(t_1) 동안 게이트 오프 전압(Voff)으로 공급되고, 제2 내지 제4 기간들($t_2' \sim t_4'$) 동안 게이트 온 전압(Von)으로 공급된다. 제k 센싱신호라인(SEK)의 제k 센싱신호(SENSk)는 제1 내지 제4 기간들($t_1' \sim t_4'$) 동안 게이트 온 전압(Von)으로 공급된다. 제1 스위치 제어신호(SCS1)는 제1 기간(t_1') 동안 제1 로직 레벨 전압(V1)으로 공급되고, 제2 내지 제4 기간들($t_2' \sim t_4'$) 동안 제2 로직 레벨 전압(V2)으로 공급된다. 제2 스위치 제어신호(SCS2)는 제1 내지 제3 기간들($t_1' \sim t_3'$) 동안 제2 로직 레벨 전압(V2)으로 공급되고, 제4 기간(t_4') 동안 제1 로직 레벨 전압(V1)으로 공급될 수 있다. 제1 및 제2 스위치들(SW1, SW2) 각각은 제1 로직 레벨 전압에 의해 턴-온되고, 제2 로직 레벨 전압에 의해 턴-오프될 수 있다.
- [0084] 타이밍 제어부(60)는 센싱 모드에서 제2 소스 출력 인에이블 신호(SOE2)를 데이터 구동부(20)에 공급한다. 제2 소스 출력 인에이블 신호(SOE2)는 로우 로직 레벨(L)과 하이 로직 레벨(H) 사이에서 스위칭한다.
- [0085] 제1 소스 출력 인에이블 신호(SOE1)는 데이터전압들을 데이터 라인들에 동시에 출력하기 위한 신호이므로, 제1 소스 출력 인에이블 신호(SOE1)의 주기는 제1 스위칭 트랜지스터(ST1)를 턴-온시켜 제j 데이터라인(D_j)의 데이터전압을 구동 트랜지스터(DT)의 게이트 전극에 안정적으로 공급하는 기간을 고려하여 설정될 수 있다. 이에 비해, 제2 소스 출력 인에이블 신호(SOE2)의 주기는 구동 트랜지스터(DT)의 소스 전압 센싱 기간을 고려하여 설정될 수 있다. 따라서, 제2 소스 출력 인에이블 신호(SOE2)의 주기는 제1 소스 출력 인에이블 신호(SOE1)의 주기보다 길게 설정될 수 있다.
- [0086] 데이터 구동부(20)의 래치부(122)는 센싱 모드에서 제2 소스 출력 인에이블 신호(SOE2)이 하이 로직 레벨(H) 기간과 로우 로직 레벨(L) 기간 모두에 비디오 데이터(DATA)를 출력한다. 즉, 데이터 구동부(20)의 래치부(122)는 센싱 모드에서 제2 소스 출력 인에이블 신호(SOE2)의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시키고, 제2 소스 출력 인에이블 신호(SOE2)의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터(DATA)를 동시에 출력시킬 수 있다. 이로 인해, 제1 센싱 데이터전압(SVdata1)은 제2 소스 출력 인에이블 신호(SOE2)의 하이 로직 레벨(H) 기간 동안 제j 데이터 라인(D_j)에 출력되고, 제2 센싱 데이터전압(SVdata2)은 제2 소스 출력 인에이블 신호(SOE2)의 로우 로직 레벨(L) 기간 동안 제j 데이터 라인(D_j)에 출력될 수 있다. 제1 센싱 데이터전압(SVdata1)은 제2 센싱 데이터전압(SVdata2)보다 높은 전압이다.
- [0087] 도 9a 내지 도 9d는 센싱 모드에서 제1 내지 제4 기간들 동안 화소의 동작을 보여주는 예시도면들이다. 이하에 서는, 도 8 및 도 9a 내지 도 9d를 결부하여 센싱 모드에서 화소(P)의 동작을 상세히 살펴본다.
- [0088] 첫 번째로, 도 9a와 같이 제1 기간(t_1') 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(Sk)으로 공급되는 게이트 오프 전압(Voff)의 제k 스캔신호(SCANK)에 의해 턴-오프되고, 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SEK)으로 공급되는 게이트 온 전압(Von)의 제k 센싱신호(SENSk)에 의해 턴-온된다. 제1 기간(t_1') 동안 제1 스위치(SW1)는 제1 로직 레벨 전압(V1)의 제1 스위치 제어신호(SCS1)에 의해 턴-온되며, 제2 스위치(SW2)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프된다.
- [0089] 제1 기간(t_1') 동안 제1 스위치(SW1)의 턴-온으로 인해 제u 기준 전압 라인(Ru)에는 전압 공급부(80)로부터 기준전압(VREF)이 공급된다. 제1 기간(t_1') 동안 제2 스위칭 트랜지스터(ST2)의 턴-온으로 인해, 구동 트랜지스터(DT)의 소스 전극에는 제u 기준전압 라인(Ru)의 기준전압(VREF)이 공급된다. 즉, 구동 트랜지스터(DT)의 소스 전극은 기준전압(VREF)으로 초기화된다.
- [0090] 두 번째로, 도 9b와 같이 제2 기간(t_2') 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(Sk)으로 공급되는 게이트 온 전압(Von)의 제k 스캔신호(SCANK)에 의해 턴-온되고, 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인

(SE_k)으로 공급되는 게이트 온 전압(V_{on})의 제k 센싱신호(SENS_k)에 의해 턴-온된다. 제2 기간(t₂') 동안 제1 스위치(SW1)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프되며, 제2 스위치(SW2)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프된다.

[0091] 제2 기간(t₂') 동안 제1 스위치(SW1)의 턴-오프로 인해 제u 기준 전압 라인(R_u)에는 기준전압(VREF)이 공급되지 않는다. 또한, 제2 기간(t₂') 동안 제2 소스 출력 인에이블 신호(SOE2)가 하이 로직 레벨로 공급되므로, 제1 센싱 데이터전압(SVdata1)이 제j 데이터 라인(D_j)에 공급된다. 제2 기간(t₂') 동안 제1 스위칭 트랜지스터(ST1)가 턴-온되므로, 구동 트랜지스터(DT)의 게이트 전극에는 제1 센싱 데이터전압(SVdata1)이 공급된다.

[0092] 제2 기간(t₂') 동안 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간의 전압 차(V_{gs}=SVdata1-VREF)가 문턱전압(threshold voltage, V_{th})보다 크기 때문에, 구동 트랜지스터(DT)는 게이트 전극과 소스 전극 간의 전압 차(V_{gs})가 문턱전압(V_{th})에 도달할 때까지 전류를 흘리게 된다. 이로 인해, 구동 트랜지스터(DT)의 소스 전압은 도 8과 같이 상승한다.

[0093] 세 번째로, 도 9c와 같이 제3 기간(t₃') 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(S_k)으로 공급되는 게이트 온 전압(V_{on})의 제k 스캔신호(SCAN_k)에 의해 턴-온되고, 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SE_k)으로 공급되는 게이트 온 전압(V_{on})의 제k 센싱신호(SENS_k)에 의해 턴-온된다. 제2 기간(t₂') 동안 제1 스위치(SW1)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프되며, 제2 스위치(SW2)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프된다.

[0094] 제3 기간(t₃') 동안 제2 소스 출력 인에이블 신호(SOE2)가 로우 로직 레벨로 공급되므로, 제1 센싱 데이터전압(SVdata1)보다 낮은 제2 센싱 데이터전압(SVdata2)이 제j 데이터 라인(D_j)에 공급된다. 제3 기간(t₃') 동안 제1 스위칭 트랜지스터(ST1)가 턴-온되므로, 구동 트랜지스터(DT)의 게이트 전극에는 제2 센싱 데이터전압(SVdata2)이 공급된다.

[0095] 제3 기간(t₃') 동안 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간의 전압 차(V_{gs}=SVdata2-VREF)가 문턱전압(threshold voltage, V_{th})보다 크기 때문에, 구동 트랜지스터(DT)는 게이트 전극과 소스 전극 간의 전압 차(V_{gs})가 문턱전압(V_{th})에 도달할 때까지 전류를 흘리게 된다. 이로 인해, 구동 트랜지스터(DT)의 소스 전압은 도 8과 같이 "SVdata2-V_{th}"까지 상승한다. 즉, 제3 기간(t₃') 동안 구동 트랜지스터(DT)의 소스 전극에 구동 트랜지스터(DT)의 문턱전압이 센싱된다.

[0096] 한편, 본 발명의 실시예는 제2 기간(t₂') 동안 제2 센싱 데이터전압(SVdata2)보다 높은 제1 센싱 데이터전압(SVdata1)을 공급한다. 제2 기간(t₂') 동안 제1 센싱 데이터전압(SVdata1)을 공급하는 경우 제2 센싱 데이터전압(SVdata2)을 공급할 때보다 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간의 전압 차(V_{gs})는 커질 수 있다. 그러므로, 본 발명의 실시예는 제2 기간(t₂') 동안 구동 트랜지스터(DT)의 전류(I_{ds})를 크게 할 수 있으므로, 도 8과 같이 구동 트랜지스터(DT)의 소스 전압의 상승 속도를 높일 수 있다. 따라서, 본 발명의 실시예는 제1 센싱 데이터전압(SVdata1)을 공급하는 경우 제2 센싱 데이터전압(SVdata2)을 공급할 때보다 구동 트랜지스터(DT)의 소스 전압이 "SVdata2-V_{th}"까지 상승하는데 걸리는 시간을 줄일 수 있다. 즉, 본 발명의 실시예는 구동 트랜지스터의 문턱전압을 보상하기 위한 구동 트랜지스터의 소스 전압 센싱 시간을 줄일 수 있다.

[0097] 네 번째로, 도 9d와 같이 제4 기간(t₄') 동안 제1 스위칭 트랜지스터(ST1)는 제k 스캔라인(S_k)으로 공급되는 게이트 온 전압(V_{on})의 제k 스캔신호(SCAN_k)에 의해 턴-온되고, 제2 스위칭 트랜지스터(ST2)는 제k 센싱신호라인(SE_k)으로 공급되는 게이트 온 전압(V_{on})의 제k 센싱신호(SENS_k)에 의해 턴-온된다. 제4 기간(t₄') 동안 제1 스위치(SW1)는 제2 로직 레벨 전압(V2)의 제2 스위치 제어신호(SCS2)에 의해 턴-오프되며, 제2 스위치(SW2)는 제1 로직 레벨 전압(V1)의 제2 스위치 제어신호(SCS2)에 의해 턴-온된다.

[0098] 제4 기간(t₄') 동안 제2 스위치(SW2)의 턴-온으로 인해 제u 기준 전압 라인(R_u)은 ADC(140)에 접속된다. 제4 기간(t₄') 동안 제2 스위칭 트랜지스터(ST2)의 턴-온으로 인해, 구동 트랜지스터(DT)의 소스 전극은 제u 기준전압 라인(R_u)을 통해 ADC(140)에 접속된다. 따라서, ADC(140)는 구동 트랜지스터(DT)의 소스 전압, 즉, "SVdata2-V_{th}"를 센싱할 수 있다.

[0099] 이상에서 살펴본 바와 같이, 본 발명의 실시예는 센싱모드에서 구동 트랜지스터(DT)의 문턱전압이 반영된 구동 트랜지스터(DT)의 소스 전압 "SVdata2-V_{th}"를 센싱할 수 있다.

[0100] 또한, 본 발명의 실시예는 구동 트랜지스터(DT)의 게이트 전극에 제2 센싱 데이터전압(SVdata2)을 공급하기에 앞서, 제2 센싱 데이터전압(SVdata2)보다 높은 제1 센싱 데이터전압(SVdata1)을 공급한다. 이로 인해, 본 발명의 실시예는 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간의 전압 차(V_{gs})를 크게 할 수 있으므로, 구동

트랜지스터(DT)의 소스 전압의 상승 속도를 높일 수 있다. 따라서, 본 발명의 실시예는 구동 트랜지스터(DT)의 소스 전압이 "SVdata2-Vth"까지 상승하는데 걸리는 시간을 줄일 수 있다. 즉, 본 발명의 실시예는 구동 트랜지스터의 문턱전압을 보상하기 위한 구동 트랜지스터의 소스 전압 센싱 시간을 줄일 수 있다.

[0101] 또한, 본 발명의 실시예는 센싱 모드에서 제2 소스 출력 인에이블 신호의 라이징에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터를 동시에 출력시키고, 제2 소스 출력 인에이블 신호의 폴링에 동기화하여 샘플링된 1 수평 라인의 비디오 데이터를 동시에 출력시킬 수 있다. 이로 인해, 본 발명의 실시예는 제1 센싱 데이터전압을 제2 소스 출력 인에이블 신호의 하이 로직 레벨 기간 동안 제j 데이터 라인에 출력하고, 제2 센싱 데이터전압을 제2 소스 출력 인에이블 신호의 로우 로직 레벨 기간 동안 제j 데이터 라인에 출력할 수 있다. 따라서, 본 발명의 실시예는 구동 트랜지스터의 게이트 전극에 제2 센싱 데이터전압을 공급하기에 앞서, 제2 센싱 데이터전압보다 높은 제1 센싱 데이터전압을 공급할 수 있다.

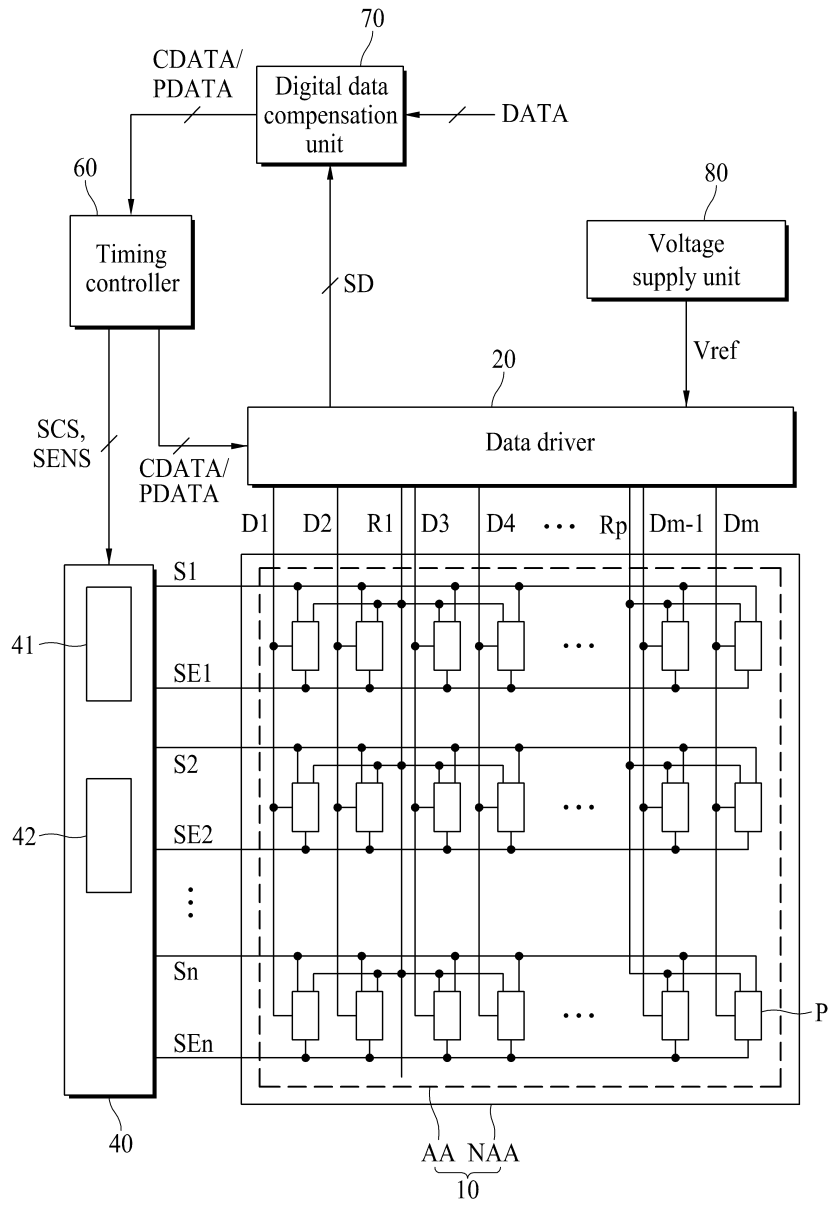
[0102] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

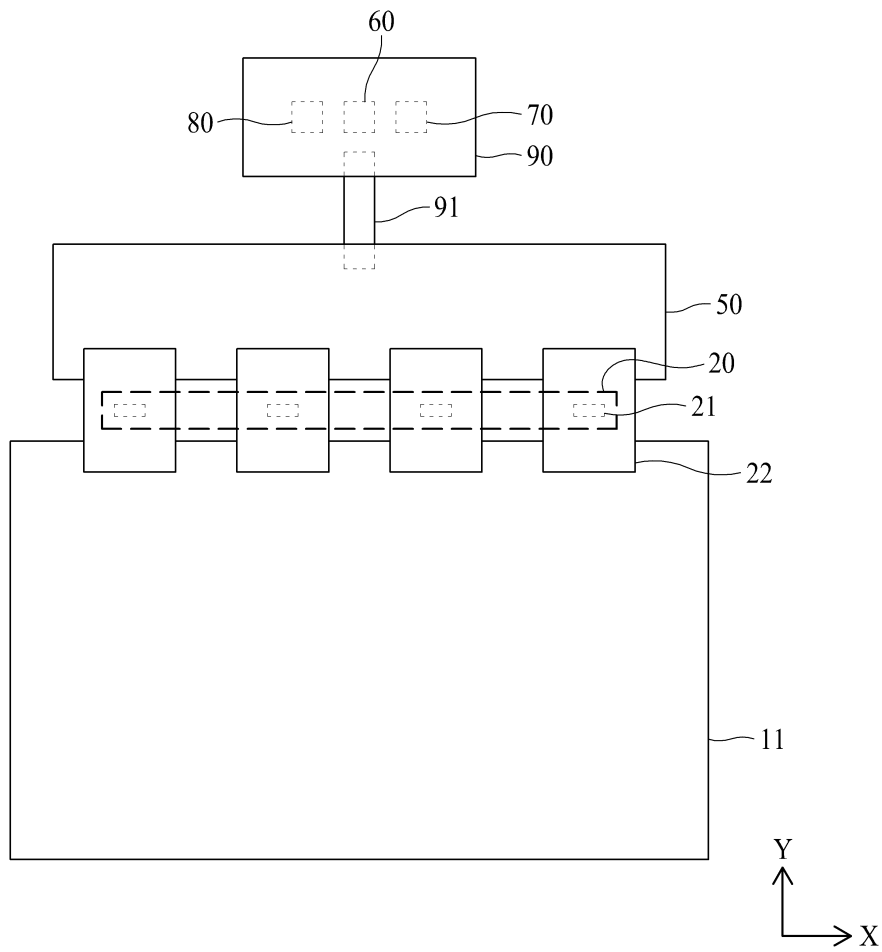
[0103] 10: 표시패널 20: 데이터 구동부
21: 소스 드라이브 IC 22: 연성 필름
40: 스캔 구동부 41: 스캔신호 출력부
42: 센싱신호 출력부 50: 소스 회로보드
60: 타이밍 컨트롤러 70: 데이터 보상부
80: 전압 공급부 90: 제어 회로보드
91: 연성 케이블 120: 데이터전압 공급부
121: 쉬프트 레지스터 122: 래치부
123: 디지털 아날로그 변환부 124: 출력 버퍼
125: 분압 회로 140: 아날로그 디지털 컨버터

도면

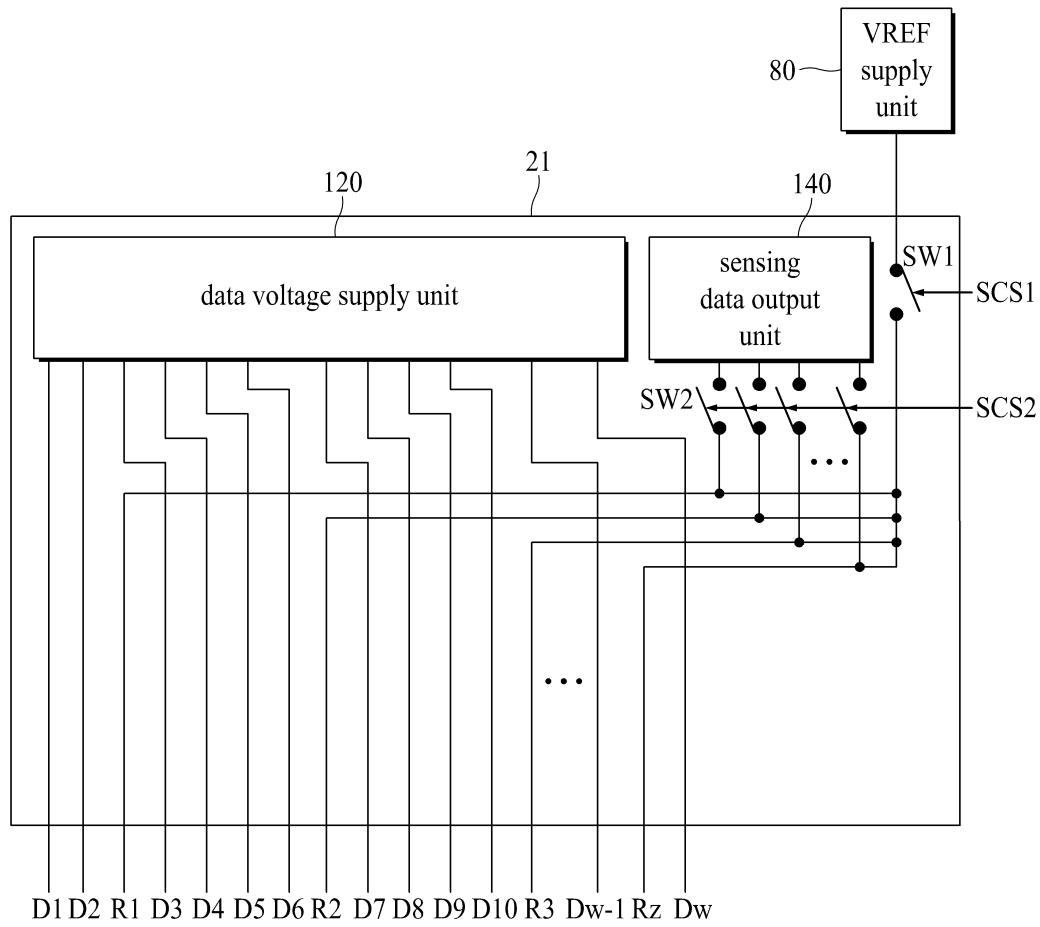
도면1



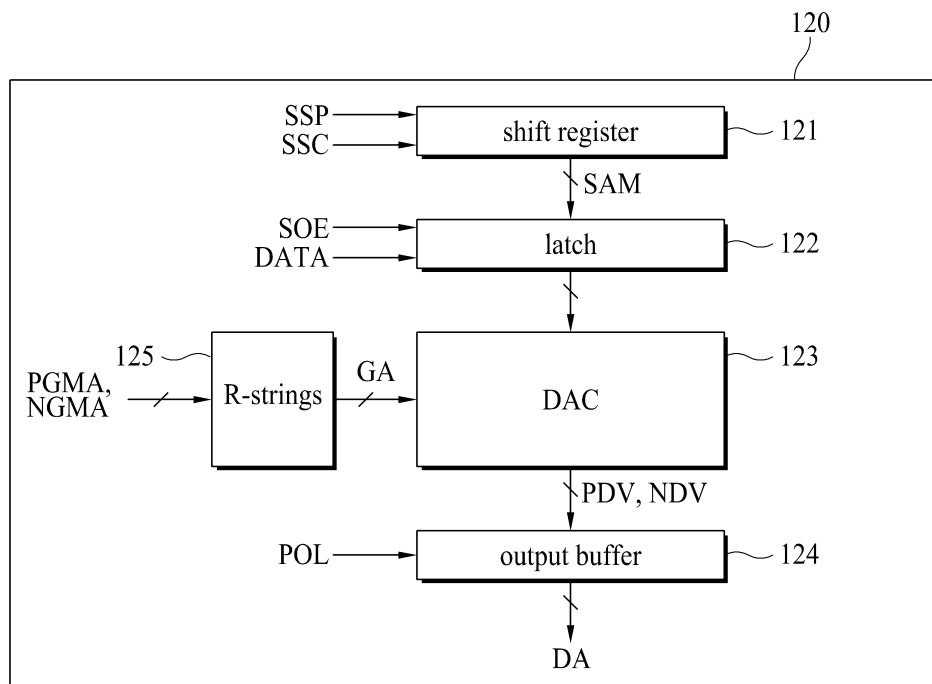
도면2



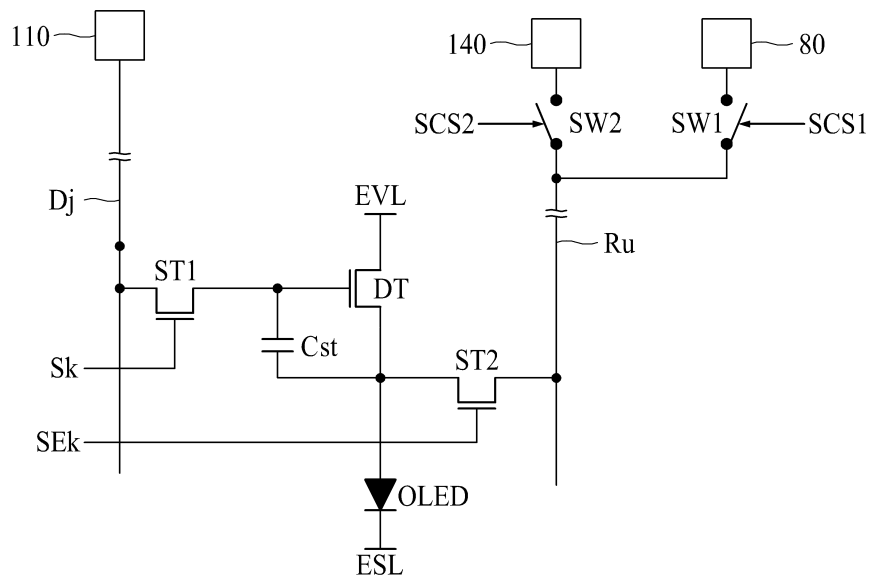
도면3



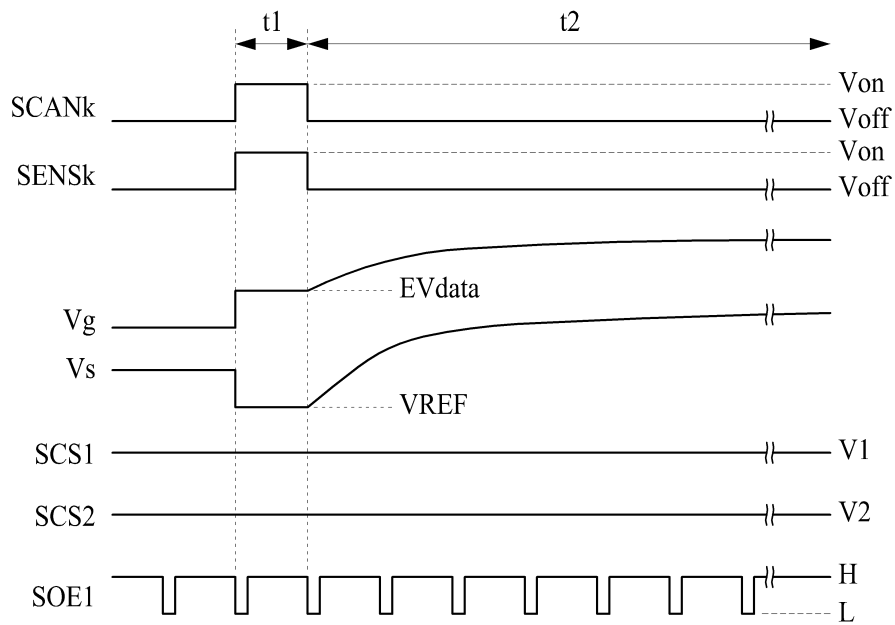
도면4



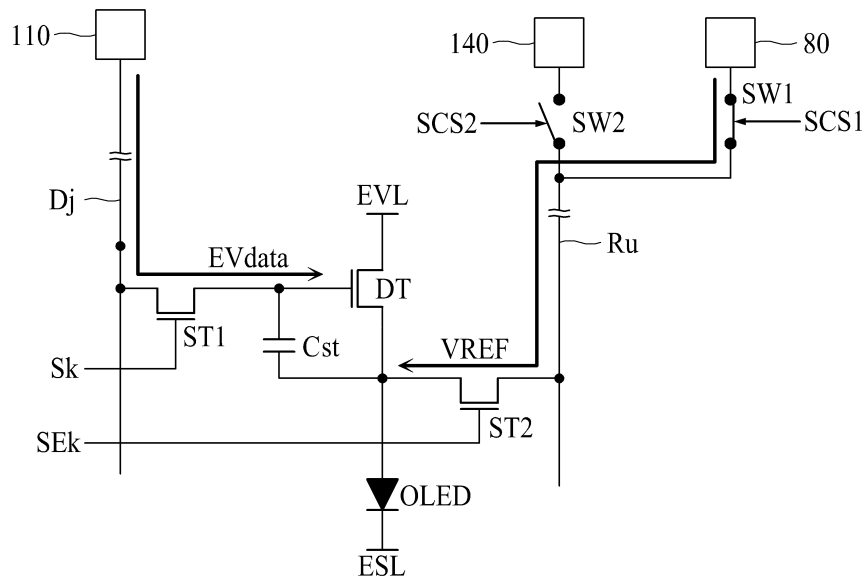
도면5



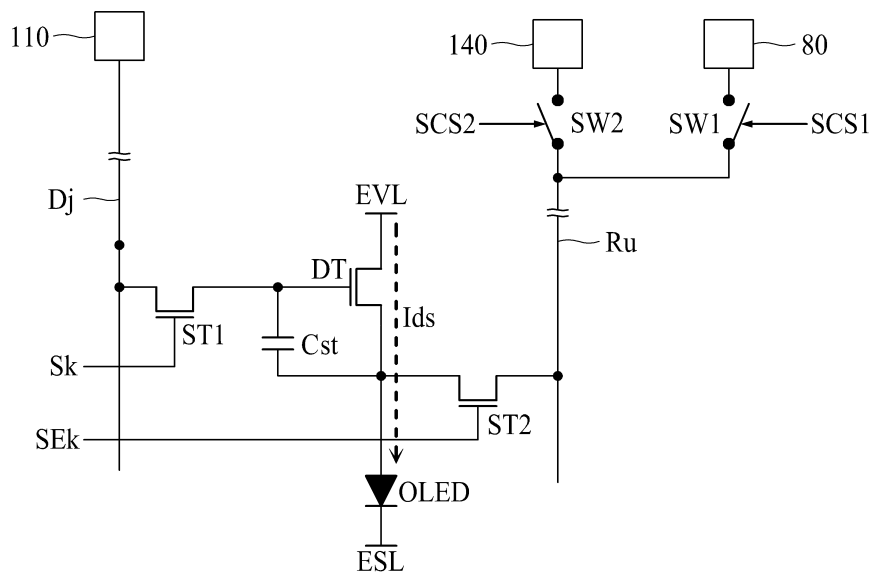
도면6



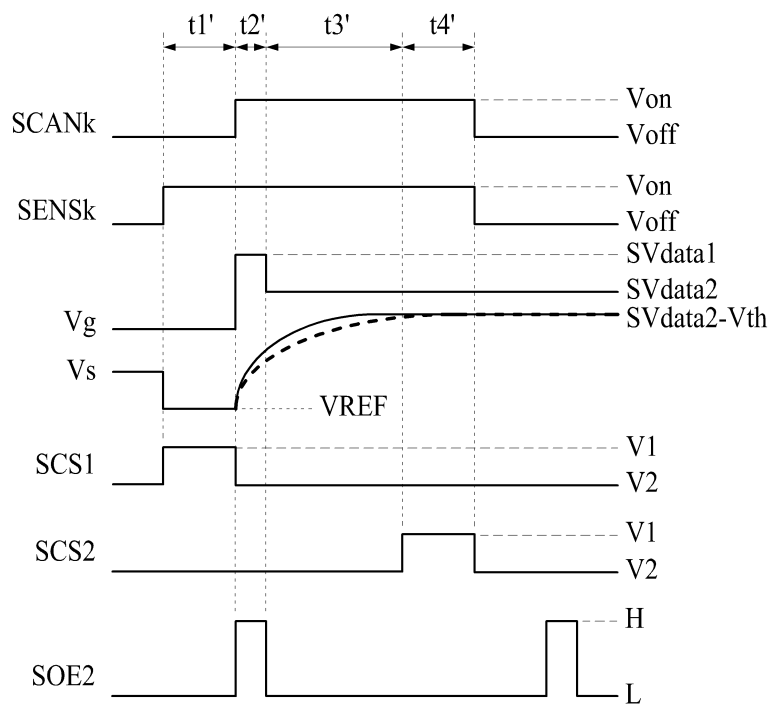
도면7a



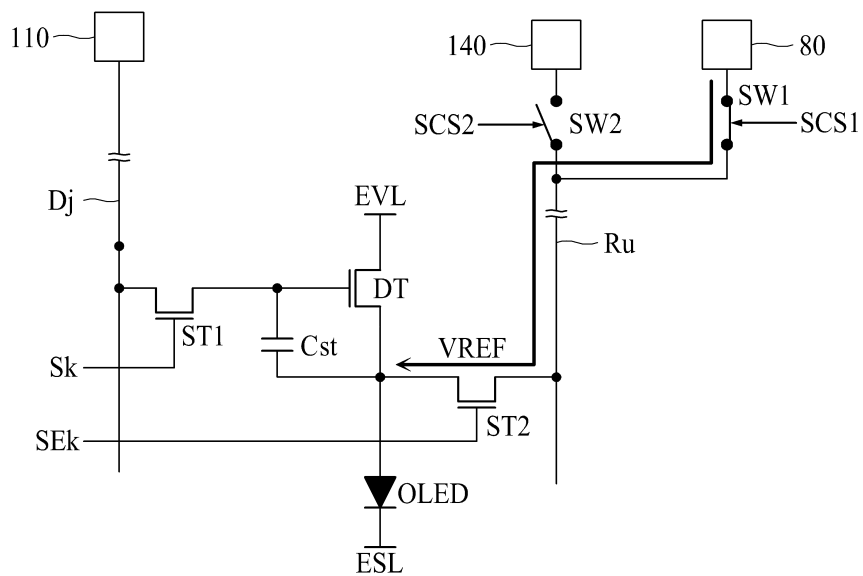
도면7b



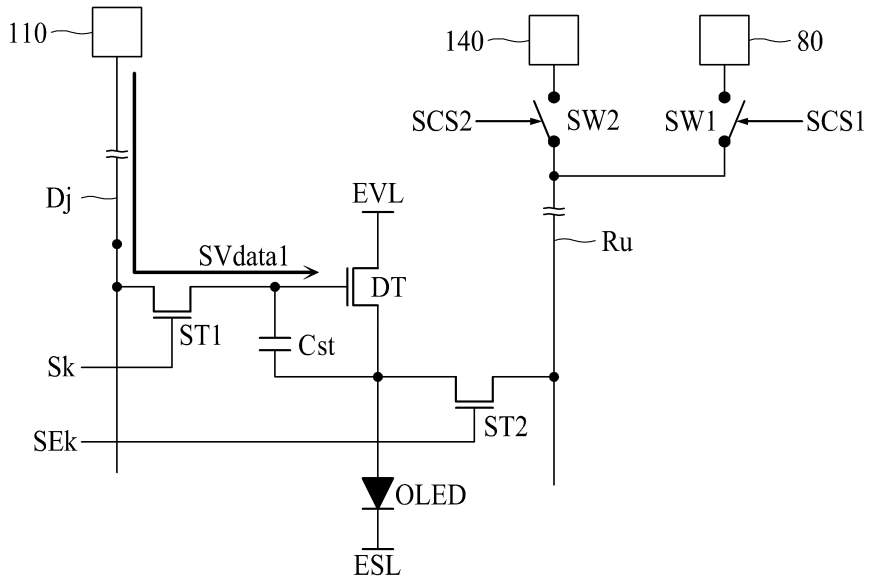
도면8



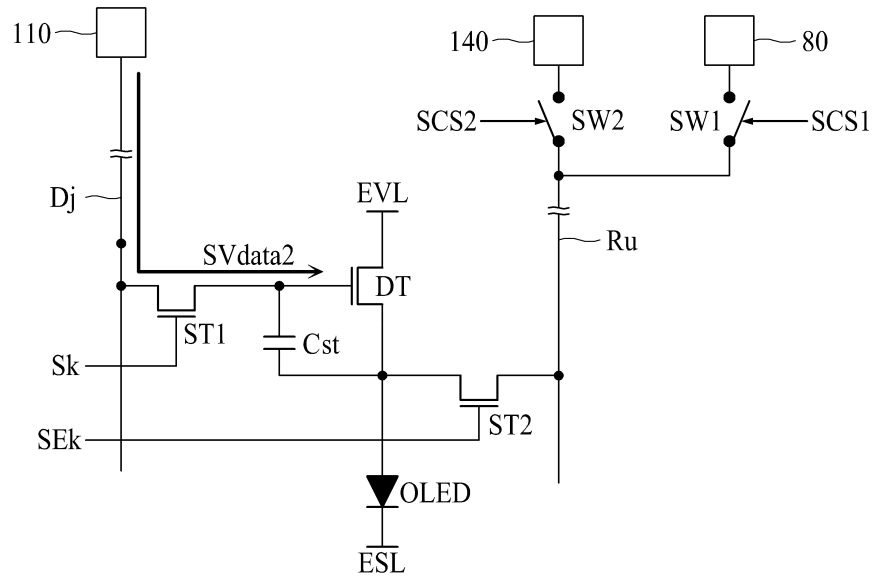
도면9a



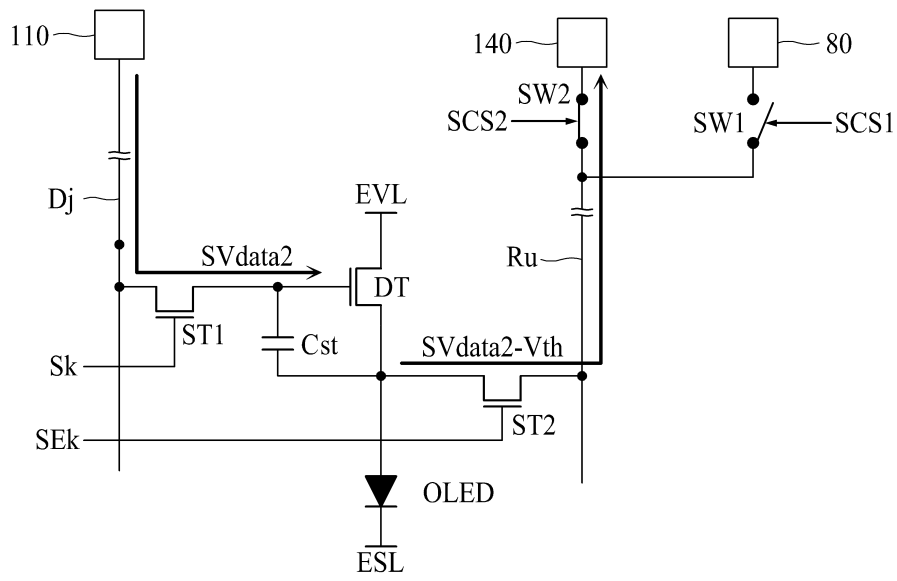
도면9b



도면9c



도면9d



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020180036185A	公开(公告)日	2018-04-09
申请号	KR1020160126455	申请日	2016-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HYEONGI LEE 이현기 JUSEOK LEE 이주석		
发明人	이현기 이주석		
IPC分类号	G09G3/3275 G09G3/3233		
CPC分类号	G09G3/3275 G09G3/3233 G09G2300/0828 G09G2310/0286 G09G2230/00		

摘要(译)

有机发光显示装置及其驱动方法技术领域本发明涉及有机发光显示装置及其驱动方法，其减小驱动晶体管的源极电压感测时间以补偿驱动晶体管的阈值电压。根据本发明优选实施例的有机发光显示装置包括：数据驱动器，其将数据驱动器输出到作为数字数据的感测数据，其通过参考电压线感测像素的预定电压，其提供数据线以转换显示面板；和数字补偿数据转换成数据电压，扫描驱动器将扫描信号提供给包括数据线，扫描线和连接到参考电压线的像素的扫描线。在数据驱动器感测像素的预定电压的感测模式中，第一感测数据电压低于第一感测数据电压的第二感测数据电压在进行供给之后被提供给扫描信号的栅极接通时段。

