



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0127070
(43) 공개일자 2014년11월03일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *G09G 3/30* (2006.01)
(21) 출원번호 10-2013-0045618
(22) 출원일자 2013년04월24일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
홍상민
경기도 용인시 기흥구 삼성2로 95(농서동)
(74) 대리인
리엔록특허법인

전체 청구항 수 : 총 20 항

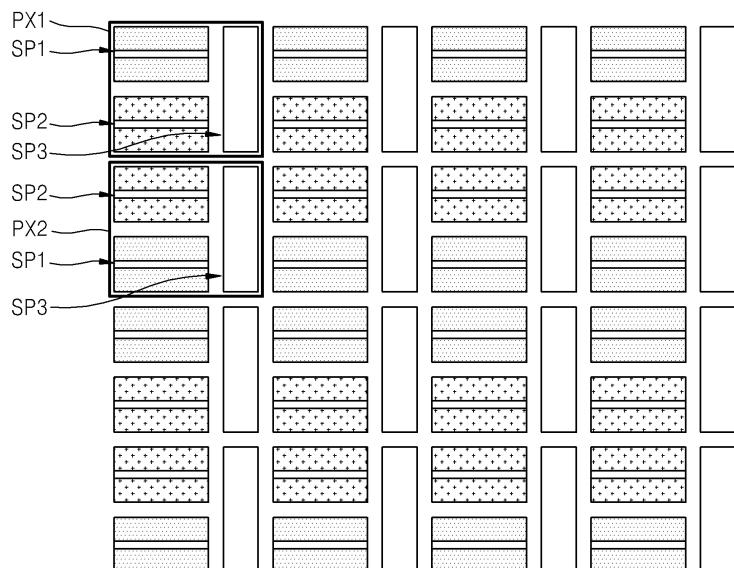
(54) 발명의 명칭 유기 발광 표시 장치

(57) 요 약

본 발명은 유기 발광 표시 장치를 개시한다.

본 발명의 유기 발광 표시 장치는, 서로 다른 행 라인에 연속하여 두 개씩 제1 열에 교대로 배치된 제1 색을 표시하는 제1 부화소와 제2 색을 표시하는 제2 부화소, 및 상기 제1 열과 인접하는 제2 열에 배치된 제3 색을 표시하는 제3 부화소를 포함하고, 제1 행 라인의 상기 제1 부화소와 상기 제2 부화소 각각은, 다수의 애노드 전극과 공통 캐소드 전극을 구비하는 발광 소자; 상기 발광 소자로 전류를 공급하는 화소 회로; 및 상기 화소 회로와 상기 발광 소자 사이에 배치되고, 상기 전류를 상기 제1 행 라인의 발광 소자 및 상기 제1 행 라인과 인접한 제2 행 라인의 발광 소자 중 적어도 하나에 선택적으로 전달하는 스위치부;를 포함할 수 있다.

대 표 도 - 도1



특허청구의 범위

청구항 1

서로 다른 행 라인에 연속하여 두 개씩 제1 열에 교대로 배치된 제1 색을 표시하는 제1 부화소와 제2 색을 표시하는 제2 부화소, 및 상기 제1 열과 인접하는 제2 열에 배치된 제3 색을 표시하는 제3 부화소를 포함하는 유기 발광 표시 장치에 있어서,

제1 행 라인의 상기 제1 부화소와 상기 제2 부화소 각각은,

다수의 애노드 전극과 공통 캐소드 전극을 구비하는 발광 소자;

상기 발광 소자로 전류를 공급하는 화소 회로; 및

상기 화소 회로와 상기 발광 소자 사이에 배치되고, 상기 전류를 상기 제1 행 라인의 발광 소자 및 상기 제1 행 라인과 인접한 제2 행 라인의 발광 소자 중 적어도 하나에 선택적으로 전달하는 스위치부;를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서, 상기 스위치부는,

상기 제1 행 라인의 화소 회로를 상기 제1 행 라인의 발광 소자와 연결하는 제1 스위치부; 및

상기 제1 행 라인의 화소 회로를 상기 제2 행 라인의 발광 소자와 연결하는 제2 스위치부;를 포함하는 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 제1 스위치부는 상기 제1 행 라인의 화소 회로와 상기 제1 행 라인의 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하고,

상기 제2 스위치부는 상기 제1 행 라인의 화소 회로와 상기 제2 행 라인의 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하는 유기 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 다수의 스위칭 소자는 PMOS 트랜지스터인 유기 발광 표시 장치.

청구항 5

제3항에 있어서,

상기 다수의 스위칭 소자는 NMOS 트랜지스터인 유기 발광 표시 장치.

청구항 6

제2항에 있어서,

상기 다수의 애노드 전극은 제1 애노드 전극과 제2 애노드 전극을 포함하고,

상기 발광 소자는 상기 제1 애노드 전극과 공통 캐소드 전극을 구비하는 제1 발광 소자 및 상기 제2 애노드 전극과 공통 캐소드 전극을 구비하는 제2 발광 소자를 포함하는 유기 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 제1 행 라인에서 제1부화소의 제1 발광 소자가 불량인 경우, 상기 제1 행 라인으로 주사 신호 및 데이터

신호가 공급되면, 상기 제1 행 라인의 제2 발광 소자, 및 상기 제2 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자 중 하나가 동시에 발광하는 유기 발광 표시 장치.

청구항 8

제6항에 있어서,

상기 제1 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자가 모두 불량인 경우, 상기 제1 행 라인으로 주사 신호 및 데이터 신호가 공급되면, 상기 제1 행 라인의 제2 스위치부에 의해, 상기 제2 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자가 동시에 발광하는 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 제2 행 라인은 상기 제1 행 라인의 이전 행 라인 또는 다음 행 라인인 유기 발광 표시 장치.

청구항 10

제1항에 있어서,

상기 제3 부화소는 열 방향을 따라 상기 제1 부화소 또는 상기 제2 부화소의 2배 이상의 높이를 갖는 유기 발광 표시 장치.

청구항 11

제1항에 있어서,

상기 제1 부화소 및 제2 부화소는 각각 적색 부화소 및 녹색 부화소이고, 상기 제3 부화소는 청색 부화소인 유기 발광 표시 장치.

청구항 12

제1 다수의 애노드 전극과 제1 공통 캐소드 전극을 구비하는 제1 발광 소자;

상기 제1 발광 소자로 전류를 공급하는 제1 화소 회로; 및

상기 제1 화소 회로가 공급하는 전류를 상기 제1 다수의 애노드 전극에 선택적으로 전달하는 제1 스위치부; 및

상기 제1 화소 회로가 공급하는 전류를 인접하는 제2 행 라인의 제2 발광 소자를 구성하는 제2 다수의 애노드 전극에 선택적으로 전달하는 제2 스위치부;를 포함하는 부화소를 구비하고,

상기 제1 발광 소자는 상기 제1 화소 회로가 공급하는 전류 또는 상기 제2 행 라인의 제2 화소 회로가 공급하는 전류를 전달받아 발광하는 유기 발광 표시 장치.

청구항 13

제12항에 있어서,

상기 유기 발광 표시 장치는 서로 다른 행 라인에 연속하여 두 개씩 제1 열에 교대로 배치된 제1 색을 표시하는 제1 부화소와 제2 색을 표시하는 제2 부화소, 및 상기 제1 열과 인접하는 제2 열에 배치된 제3 색을 표시하는 제3 부화소로 구성된 다수의 화소를 포함하고, 상기 부화소는 상기 제1 부화소 또는 제2 부화소인 유기 발광 표시 장치.

청구항 14

제12항에 있어서,

상기 제1 스위치부는 상기 제1 화소 회로와 상기 제1 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하고,

상기 제2 스위치부는 상기 제1 화소 회로와 상기 제2 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하는 유기 발광 표시 장치.

청구항 15

제14항에 있어서,

상기 다수의 스위칭 소자는 PMOS 트랜지스터인 유기 발광 표시 장치.

청구항 16

제14항에 있어서,

상기 다수의 스위칭 소자는 NMOS 트랜지스터인 유기 발광 표시 장치.

청구항 17

제12항에 있어서,

상기 제2 행 라인은 상기 제1 행 라인의 이전 행 라인 또는 다음 행 라인인 유기 발광 표시 장치.

청구항 18

제14항에 있어서,

상기 제1 다수의 애노드 전극 중 하나가 불량인 경우, 상기 제1 다수의 애노드 전극 중 나머지 애노드 전극과 연결된 스위칭 소자와 상기 제2 다수의 애노드 전극 중 하나의 애노드 전극과 연결된 스위칭 소자가 턴 온되어 상기 제1 화소 회로가 공급하는 전류를 각 애노드 전극으로 나누어 전달하여 동시에 발광시키는 유기 발광 표시 장치.

청구항 19

제14항에 있어서,

상기 제1 다수의 애노드 전극이 모두 불량인 경우, 상기 제1 다수의 애노드 전극과 연결된 스위칭 소자가 모두 턴 오프되고, 상기 제2 다수의 애노드 전극과 연결된 스위칭 소자가 모두 턴 온되어 상기 제1 화소 회로가 공급하는 전류를 상기 제2 다수의 애노드 전극으로 나누어 전달하여 동시에 발광시키는 유기 발광 표시 장치.

청구항 20

제13항에 있어서,

상기 제1 부화소 및 제2 부화소는 각각 적색 부화소 및 녹색 부화소이고, 상기 제3 부화소는 청색 부화소인 유기 발광 표시 장치.

명세서**기술 분야**

[0001]

본 발명은 유기 발광 표시 장치에 관한 것이다.

배경기술

[0002]

유기 발광 표시 장치는 자발광소자인 유기 발광 소자를 이용하여 영상을 표시하는 것으로, 휴대 및 색순도가 뛰어나 차세대 표시장치로 주목받고 있다.

[0003]

이와 같은 유기 발광 표시 장치는 적색 화소들, 녹색 화소들 및 청색 화소들을 이용하여 다수의 화소들을 구성하고, 이를 통해 다양한 컬러영상을 표시한다.

[0004]

유기 발광 소자는 애노드 전극과 캐소드 전극 사이의 유기막에 입자 또는 이물과 같은 미세먼지 등이 존재하여 애노드 전극과 캐소드 전극이 단락(short)되거나, 유기막 중착에 의한 쇼도우(shadow) 현상에 의해 불량이 발생될 수 있다. 이에 따라 암점(dark pixel)이 나타나는 화소 불량이 발생한다는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 애노드 전극의 단락에 의한 불량 발생시 대체 사용 및 수리가 용이하고, 시각적으로 불량 인식을 어렵게 하는 유기 발광 표시 장치를 제공한다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 서로 다른 행 라인에 연속하여 두 개씩 제1 열에 교대로 배치된 제1 색을 표시하는 제1 부화소와 제2 색을 표시하는 제2 부화소, 및 상기 제1 열과 인접하는 제2 열에 배치된 제3 색을 표시하는 제3 부화소를 포함하고, 제1 행 라인의 상기 제1 부화소와 상기 제2 부화소 각각은, 다수의 애노드 전극과 공통 캐소드 전극을 구비하는 발광 소자; 상기 발광 소자로 전류를 공급하는 화소 회로; 및 상기 화소 회로와 상기 발광 소자 사이에 배치되고, 상기 전류를 상기 제1 행 라인의 발광 소자 및 상기 제1 행 라인과 인접한 제2 행 라인의 발광 소자 중 적어도 하나에 선택적으로 전달하는 스위치부;를 포함할 수 있다.

[0007] 상기 스위치부는, 상기 제1 행 라인의 화소 회로를 상기 제1 행 라인의 발광 소자와 연결하는 제1 스위치부; 및 상기 제1 행 라인의 화소 회로를 상기 제2 행 라인의 발광 소자와 연결하는 제2 스위치부;를 포함할 수 있다.

[0008] 상기 제1 스위치부는 상기 제1 행 라인의 화소 회로와 상기 제1 행 라인의 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하고, 상기 제2 스위치부는 상기 제1 행 라인의 화소 회로와 상기 제2 행 라인의 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함할 수 있다.

[0009] 상기 다수의 스위칭 소자는 PMOS 트랜지스터 또는 NMOS 트랜지스터일 수 있다.

[0010] 상기 다수의 애노드 전극은 제1 애노드 전극과 제2 애노드 전극을 포함하고, 상기 발광 소자는 상기 제1 애노드 전극과 공통 캐소드 전극을 구비하는 제1 발광 소자 및 상기 제2 애노드 전극과 공통 캐소드 전극을 구비하는 제2 발광 소자를 포함할 수 있다.

[0011] 상기 제1 행 라인에서 제1부화소의 제1 발광 소자가 불량인 경우, 상기 제1 행 라인으로 주사 신호 및 데이터 신호가 공급되면, 상기 제1 행 라인의 제2 발광 소자, 및 상기 제2 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자 중 하나가 동시에 발광할 수 있다.

[0012] 상기 제1 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자가 모두 불량인 경우, 상기 제1 행 라인으로 주사 신호 및 데이터 신호가 공급되면, 상기 제1 행 라인의 제2 스위치부에 의해, 상기 제2 행 라인에서 제1부화소의 제1 발광 소자와 제2 발광 소자가 동시에 발광할 수 있다.

[0013] 상기 제2 행 라인은 상기 제1 행 라인의 이전 행 라인 또는 다음 행 라인일 수 있다.

[0014] 상기 제3 부화소는 열 방향을 따라 상기 제1 부화소 또는 상기 제2 부화소의 2배 이상의 높이를 가질 수 있다.

[0015] 상기 제1 부화소 및 제2 부화소는 각각 적색 부화소 및 녹색 부화소이고, 상기 제3 부화소는 청색 부화소일 수 있다.

[0016] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 제1 다수의 애노드 전극과 제1 공통 캐소드 전극을 구비하는 제1 발광 소자; 상기 제1 발광 소자로 전류를 공급하는 제1 화소 회로; 및 상기 제1 화소 회로가 공급하는 전류를 상기 제1 다수의 애노드 전극에 선택적으로 전달하는 제1 스위치부; 및 상기 제1 화소 회로가 공급하는 전류를 인접하는 제2 행 라인의 제2 발광 소자를 구성하는 제2 다수의 애노드 전극에 선택적으로 전달하는 제2 스위치부;를 포함하는 부화소를 구비하고, 상기 제1 발광 소자는 상기 제1 화소 회로가 공급하는 전류 또는 상기 제2 행 라인의 제2 화소 회로가 공급하는 전류를 전달받아 발광할 수 있다.

[0017] 상기 유기 발광 표시 장치는 서로 다른 행 라인에 연속하여 두 개씩 제1 열에 교대로 배치된 제1 색을 표시하는 제1 부화소와 제2 색을 표시하는 제2 부화소, 및 상기 제1 열과 인접하는 제2 열에 배치된 제3 색을 표시하는 제3 부화소로 구성된 다수의 화소를 포함하고, 상기 부화소는 상기 제1 부화소 또는 제2 부화소일 수 있다.

[0018] 상기 제1 스위치부는 상기 제1 화소 회로와 상기 제1 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함하고, 상기 제2 스위치부는 상기 제1 화소 회로와 상기 제2 다수의 애노드 전극에 각각 연결된 다수의 스위칭 소자를 포함할 수 있다.

[0019] 상기 다수의 스위칭 소자는 PMOS 트랜지스터 또는 NMOS 트랜지스터일 수 있다.

- [0020] 상기 제2 행 라인은 상기 제1 행 라인의 이전 행 라인 또는 다음 행 라인일 수 있다.
- [0021] 상기 제1 다수의 애노드 전극 중 하나가 불량인 경우, 상기 제1 다수의 애노드 전극 중 나머지 애노드 전극과 연결된 스위칭 소자와 상기 제2 다수의 애노드 전극 중 하나의 애노드 전극과 연결된 스위칭 소자가 턴 온되어 상기 제1 화소 회로가 공급하는 전류를 각 애노드 전극으로 나누어 전달하여 동시에 발광시킬 수 있다.
- [0022] 상기 제1 다수의 애노드 전극이 모두 불량인 경우, 상기 제1 다수의 애노드 전극과 연결된 스위칭 소자가 모두 턴 오프되고, 상기 제2 다수의 애노드 전극과 연결된 스위칭 소자가 모두 턴 온되어 상기 제1 화소 회로가 공급하는 전류를 상기 제2 다수의 애노드 전극으로 나누어 전달하여 동시에 발광시킬 수 있다.
- [0023] 상기 제1 부화소 및 제2 부화소는 각각 적색 부화소 및 녹색 부화소이고, 상기 제3 부화소는 청색 부화소일 수 있다.

발명의 효과

- [0024] 본 발명은 소정 부화소의 유기 발광 소자가 다수의 애노드 전극과 하나의 캐소드 전극을 구비하여 다수의 애노드 전극 중 적어도 하나가 불량시, 해당 애노드 전극을 분리시키고, 나머지 정상적인 애노드 전극과 인접하는 부화소의 정상적인 다수의 애노드 전극 중 적어도 일부를 이용하여 발광시킴으로써 불량 부화소에 대한 대체 및 수리가 용이하다. 또한, 시각적으로 암점(dark pixel) 발생에 의한 단위 화소 불량이 인식되기 어렵고, 휘도 저하를 방지할 수 있으며, 이에 따라 휘도 및 시감을 향상시킬 수 있다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 배열 구조를 나타내는 평면도이다.
- 도 2는 도 1에 도시된 단위 화소에 적용가능한 색상 배열의 일례를 나타내는 평면도이다.
- 도 3은 도 2의 제1 단위영역의 실시예를 나타내는 도면이다.
- 도 4 및 도 5는 도 3에 도시된 스위치부의 실시예를 나타내는 도면이다.
- 도 6 및 도 7은 본 발명의 일 실시예에 따른 각 부화소의 유기 발광 소자가 정상일 때의 구동 방법을 설명한다.
- 도 8 및 도 9는 본 발명의 일 실시예에 따른 특정 부화소의 유기 발광 소자의 일부가 불량인 경우 구동 방법을 설명한다.
- 도 10 및 도 11은 본 발명의 일 실시예에 따른 특정 부화소의 유기 발광 소자가 불량인 경우 구동 방법을 설명한다.
- 도 12는 본 발명의 일 실시예에 따른 부화소에 대한 단면 구조도이다.
- 도 13 및 도 14는 본 발명의 일 실시예에 따른 부화소의 등가 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0027] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0028] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0029] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에" 라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.

- [0030] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 배열 구조를 나타내는 평면도이다.
- [0031] 도 1을 참조하면, 본 발명의 유기 발광 표시 장치의 화소 배열 구조는 박막 트랜지스터 어레이 기판 상에 복수의 부화소들(SP1, SP2, SP3)로 구성된 복수의 제1 단위 화소(PX1)와 제2 단위 화소(PX2)가 열 라인을 따라 교대로 반복적으로 배열되는 구조를 가진다. 행 라인으로는 동일한 단위 화소(PX1, PX2)가 반복적으로 배열되는 구조를 가진다.
- [0032] 제1부화소(SP1)는 제1색의 빛을 방출하고, 제2부화소(SP2)는 제2색의 빛을 방출하고, 제3부화소(SP3)는 제3색의 빛을 방출한다. 제1부화소(SP1) 및 제2부화소(SP2)는 동일한 크기를 가지며, 단위 화소(PX1, PX2)의 좌측 열 또는 우측 열을 구성한다. 도 1에서는 제1부화소(SP1) 및 제2부화소(SP2)가 단위 화소(PX1, PX2)의 좌측 열을 구성한다. 그리고, 제3부화소(SP3)는 열 방향을 따라 제1부화소(SP1) 또는 제2부화소(SP2)의 2배 이상의 높이를 가지며, 단위 화소(PX1, PX2)의 우측 열 또는 좌측 열을 구성한다. 도 1에서는 제3부화소(SP3)가 단위 화소(SP1, SP2)의 우측 열을 구성한다. 제1부화소(SP1) 및 제2부화소(SP2)는 행 방향을 따라 제1 폭을 가지며, 제3부화소(SP3)는 제1 폭보다 작은 제2 폭을 가진다.
- [0033] 제1부화소(SP1) 및 제2부화소(SP2)는 동일한 열 라인에서 교번적으로 배열되고, 제1부화소(SP1)들과 제3부화소(SP3)들은 제3부화소(SP3)들을 사이에 두고 행 방향으로 반복적으로 배치된다. 두 개의 제1부화소(SP1)와 두 개의 제2부화소(SP2)는 각각 서로 다른 행 라인에 연속하면서 교대로 배치된다. 그리고, 제1부화소(SP1)와 제2부화소(SP2)는 각각 복수 분할 구조를 가질 수 있으며, 도 1에서는 이분할 구조의 예를 도시한다. 이분할 영역 각각은 서로 독립적으로 구동 및 발광한다.
- [0034] 도 2는 도 1에 도시된 단위 화소에 적용가능한 색상 배열의 일례를 나타내는 평면도이다.
- [0035] 도 2를 참조하면, 제1부화소(SP1)는 적색 부화소(R)로 설정되고, 제2부화소(SP2)는 녹색 부화소(G)로 설정되고, 제3부화소(SP3)는 청색 부화소(B)로 설정된다. 그리고, 연속한 2개의 적색 부화소(R)로 이루어진 제1 단위영역(SA1)과 연속한 2개의 녹색 부화소(G)로 이루어진 제2 단위영역(SA2)이 열 라인을 따라 교대하는 형태로 구성된다. 즉, 제1 단위영역(SA1)에는 n행의 제1-a 부화소(SP1_a)와 n+1행의 제1-b 부화소(SP1_b)가 포함되고, 제2 단위영역(SA2)에는 n+1행의 제2-a 부화소(SP2_a)와 n+2행의 제2-b 부화소(SP2_b)가 포함된다. 제1-a 부화소(SP1_a), 제1-b 부화소(SP1_b), 제2-a 부화소(SP2_a) 및 제2-b 부화소(SP2_b)는 각각 이분할 구조를 갖는다.
- [0036] 도 3은 도 2의 제1 단위영역의 실시예를 나타내는 도면이다. 도 4 및 도 5는 도 3에 도시된 스위치부의 실시예를 나타내는 도면이다. 도 3에 도시된 제1 단위영역(SA1)의 실시예는 제2 단위영역(SA2)에도 동일하게 적용할 수 있다.
- [0037] 도 3을 참조하면, 본 발명의 실시예에 의한 유기 발광 표시 장치의 제1 단위영역(SA1)에는 적색 부화소(R)인 두 개의 제1부화소(SP1_a, SP1_b)가 인접하는 두 개의 주사선(Si, Si+1)에 각각 연결된다.
- [0038] 제1-a 부화소(SP1_a)와 제1-b 부화소(SP1_b) 각각은 화소 회로(PC) 및 화소 회로(PC)와 연결된 유기 발광 소자(OLED)를 포함한다. 유기 발광 소자(OLED)는 복수의 애노드 전극과 하나의 공통 캐소드 전극을 포함할 수 있다. 도 3의 실시예에서, 각 유기 발광 소자(OLED)는 두 개의 애노드 전극(301, 302)과 하나의 공통 캐소드 전극(304)을 포함하여, 제1 유기 발광 소자(OLED1) 및 제2 유기 발광 소자(OLED2)로 구성된다. 캐소드 전극(304)은 제2전원전압(ELVSS)에 접속된다. 화소 회로(PC)는 주사선(Si, Si+1)에 주사 신호가 공급될 때 데이터선(Dj)으로 공급되는 데이터 신호에 대응되어 유기 발광 소자(OLED)로 공급되는 전류량을 제어한다. 이를 위해, 화소 회로(PC)는 적어도 하나의 박막 트랜지스터 및 커패시터를 구비할 수 있다.
- [0039] 제1-a 부화소(SP1_a)와 제1-b 부화소(SP1_b) 각각은 화소 회로(PC)와 유기 발광 소자(OLED) 사이에 제1 스위치부(11)와 제2 스위치부(12)를 구비한다. 제1 스위치부(11)는 현재 행 라인에 위치된 화소 회로(PC)와 유기 발광 소자(OLED) 사이에 접속되는 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)를 구비한다. 제2 스위치부(12)는 현재 행 라인에 위치된 화소 회로(PC)와 인접하는 이전 또는 다음 행 라인에 위치된 유기 발광 소자(OLED) 사이에 접속되는 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)를 구비한다.
- [0040] 제1-a 부화소(SP1_a)의 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)는 제1-a 부화소(SP1_a)의 두 개의 애노드 전극(301, 302)에 각각 연결된다. 제1-a 부화소(SP1_a)의 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)는 제1-b 부화소(SP1_b)의 두 개의 애노드 전극(301, 302)에 각각 연결된다.
- [0041] 제1-a 부화소(SP1_a)의 두 개의 애노드 전극(301, 302) 중 적어도 하나와 캐소드 전극(304)이 단락 등에 의해 불량 또는 고장이 발생되면, 제1 스위치부(11)에 의해 해당 애노드 전극과 제1-a 부화소(SP1_a)의 화소 회로

(PC)를 분리하고, 제2 스위치부(12)에 의해 제1-a 부화소(SP1_a)의 화소 회로(PC)를 제1-b 부화소(SP1_b)의 두 개의 애노드 전극(301, 302) 중 적어도 하나에 연결한다.

[0042] 제1-b 부화소(SP1_b)의 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)는 제1-b 부화소(SP1_b)의 두 개의 애노드 전극(301, 302)에 각각 연결된다. 제1-b 부화소(SP1_b)의 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)는 제1-a 부화소(SP1_a)의 두 개의 애노드 전극(301, 302)에 각각 연결된다.

[0043] 제1스위치부(11)와 제2스위치부(12)는 도 4와 같이 PMOS 트랜지스터로 구성되거나, 도 5와 같이 NMOS 트랜지스터로 구성될 수 있다.

[0044] 제1 스위칭 소자(SW1)는 제1 제어선으로부터 공급되는 제1 제어신호(CS1)에 의해 턴 온 또는 턴 오프된다. 제1 스위칭 소자(SW1)가 턴 온되면 현재 행 라인에 위치된 화소 회로(PC)로부터 공급되는 전류가 현재 행 라인에 위치된 제1 유기 발광 소자(OLED1)의 제1 애노드 전극(301)으로 공급된다.

[0045] 제2 스위칭 소자(SW2)는 제2 제어선으로부터 공급되는 제2 제어신호(CS2)에 의해 턴 온 또는 턴 오프된다. 제2 스위칭 소자(SW2)가 턴 온되면 현재 행 라인에 위치된 화소 회로(PC)로부터 공급되는 전류가 현재 행 라인에 위치된 제2 유기 발광 소자(OLED2)의 제2 애노드 전극(302)으로 공급된다.

[0046] 제3 스위칭 소자(SW3)는 제3 제어선으로부터 공급되는 제3 제어신호(CS3)에 의해 턴 온 또는 턴 오프된다. 제3 스위칭 소자(SW3)가 턴 온되면 현재 행 라인에 위치된 화소 회로(PC)로부터 공급되는 전류가 이전 또는 다음 행 라인에 위치된 제1 유기 발광 소자(OLED1)의 제1 애노드 전극(301)으로 공급된다.

[0047] 제4 스위칭 소자(SW4)는 제4 제어선으로부터 공급되는 제4 제어신호(CS4)에 의해 턴 온 또는 턴 오프된다. 제4 스위칭 소자(SW4)가 턴 온되면 현재 행 라인에 위치된 화소 회로(PC)로부터 공급되는 전류가 이전 또는 다음 행 라인에 위치된 제2 유기 발광 소자(OLED2)의 제2 애노드 전극(302)으로 공급된다.

[0048] 도 6 및 도 7은 본 발명의 일 실시예에 따른 각 부화소의 유기 발광 소자가 정상일 때의 구동 방법을 설명한다.

[0049] 도 6을 참조하면, i번째 주사선으로 주사 신호(Si)가 공급되면, j번째 데이터선으로 데이터 신호(Dj)가 제1-a 부화소(SP1_a)의 화소 회로(PC)로 공급된다. 제3 제어신호(SC3)와 제4 제어신호(SC4)에 의해 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)가 턴 오프된다. 그리고, 제1 제어신호(SC1)와 제2 제어신호(SC2)에 의해 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 각각 나뉘어져 공급된다. 이에 따라 제1-a 부화소(SP1_a)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)가 동시에 발광한다.

[0050] 도 7을 참조하면, 이어서 i+1번째 주사선으로 주사 신호(Si+1)가 공급되면, j번째 데이터선으로 데이터 신호(Dj)가 제1-b 부화소(SP1_b)의 화소 회로(PC)로 공급된다. 제3 제어신호(SC3)와 제4 제어신호(SC4)에 의해 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)가 턴 오프된다. 그리고, 제1 제어신호(SC1)와 제2 제어신호(SC2)에 의해 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 각각 나뉘어져 공급된다. 이에 따라 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)가 동시에 발광한다.

[0051] 도 8 및 도 9는 본 발명의 일 실시예에 따른 특정 부화소의 유기 발광 소자의 일부가 불량인 경우 구동 방법을 설명한다. 도 8 및 도 9에 도시된 실시예에서는 i번째 행 라인에 형성된 제1-a 부화소(SP1_a)의 제2 애노드 전극 불량에 의해 제2 유기 발광 소자(OLED2)가 불량인 경우이다.

[0052] 도 8을 참조하면, i번째 주사선으로 주사 신호(Si)가 공급되면, j번째 데이터선으로 데이터 신호(Dj)가 제1-a 부화소(SP1_a)의 화소 회로(PC)로 공급된다. 제2 제어신호(SC2)와 제4 제어신호(SC4)에 의해 제2 스위칭 소자(SW2)와 제4 스위칭 소자(SW4)가 턴 오프된다. 그리고, 제1 제어신호(SC1)와 제3 제어신호(SC3)에 의해 제1 스위칭 소자(SW1)와 제3 스위칭 소자(SW3)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1-a 부화소(SP1_a)의 제1 유기 발광 소자(OLED1)와 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)로 각각 나뉘어져 공급된다. 이에 따라 제1-a 부화소(SP1_a)의 제1 유기 발광 소자(OLED1)와 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)가 동시에 발광한다.

[0053] 다른 예로서, 제3 스위칭 소자(SW3) 대신, 제4 스위칭 소자(SW4)를 턴 온시켜 제1-a 부화소(SP1_a)의 제1 유기 발광 소자(OLED1)와 제1-b 부화소(SP1_b)의 제2 유기 발광 소자(OLED2)가 동시에 발광하도록 할 수도 있다.

[0054] 도 9를 참조하면, 이어서 i+1번째 주사선으로 주사 신호(Si+1)가 공급되면, j번째 데이터선으로 데이터 신호

(Dj)가 제1-b 부화소(SP1_b)의 화소 회로(PC)로 공급된다. 제1-b 부화소(SP1_b)의 애노드 전극들은 정상이므로, 제3 제어신호(SC3)와 제4 제어신호(SC4)에 의해 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)가 턴 오프된다. 그리고, 제1 제어신호(SC1)와 제2 제어신호(SC2)에 의해 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 각각 나뉘어져 공급된다. 이에 따라 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)가 동시에 발광한다.

[0055] 도 10 및 도 11은 본 발명의 일 실시예에 따른 특정 부화소의 유기 발광 소자가 불량인 경우 구동 방법을 설명 한다. 도 8 및 도 9에 도시된 실시예에서는 i번째 행 라인에 형성된 제1-a 부화소(SP1_a)의 제1 및 제2 애노드 전극 불량에 의해 제1 및 제2 유기 발광 소자(OLED1, OLED2) 모두가 불량인 경우이다.

[0056] 도 10을 참조하면, i번째 주사선으로 주사 신호(Si)가 공급되면, j번째 데이터선으로 데이터 신호(Dj)가 제1-a 부화소(SP1_a)의 화소 회로(PC)로 공급된다. 제1 제어신호(SC1) 및 제2 제어신호(SC2)에 의해 제1 스위칭 소자(SW1) 및 제2 스위칭 소자(SW2)가 턴 오프된다. 그리고, 제3 제어신호(SC3)와 제4 제어신호(SC4)에 의해 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 각각 나뉘어져 공급된다. 이에 따라 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)가 동시에 발광한다.

[0057] 도 11을 참조하면, 이어서 i+1번째 주사선으로 주사 신호(Si+1)가 공급되면, j번째 데이터선으로 데이터 신호(Dj)가 제1-b 부화소(SP1_b)의 화소 회로(PC)로 공급된다. 제1-b 부화소(SP1_b)의 애노드 전극들은 정상이므로, 제3 제어신호(SC3)와 제4 제어신호(SC4)에 의해 제3 스위칭 소자(SW3)와 제4 스위칭 소자(SW4)가 턴 오프된다. 그리고, 제1 제어신호(SC1)와 제2 제어신호(SC2)에 의해 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)가 턴 온되고, 화소 회로(PC)로부터 공급되는 전류가 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 각각 나뉘어져 공급된다. 이에 따라 제1-b 부화소(SP1_b)의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)가 동시에 발광한다.

[0058] 도 12는 본 발명의 일 실시예에 따른 부화소에 대한 단면 구조도이다. 도 12에 도시된 부화소는 제1부화소(SP1) 또는 제2부화소(SP2)에 적용할 수 있다.

[0059] 도 12를 참조하면, 기판(100)의 벼파층(101) 상에 부화소를 구성하는 다수의 박막 트랜지스터 및 커패시터를 포함하는 화소 회로(PC), 유기 발광 소자(OLED) 및 화소 회로(PC)와 유기 발광 소자(OLED) 사이에서 화소 회로(PC)로부터의 전류 공급을 제어하는 다수의 스위칭 소자(SW)가 형성된다. 도 12에서는 유기 발광 소자(OLED) 및 유기 발광 소자(OLED)의 애노드 전극에 연결되는 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW2)의 단면 구조만을 예시하였다.

[0060] 기판(100) 상에 벼파층(101)을 형성하고, 벼파층(101) 상에 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW1)의 활성층(201)을 형성한다. 벼파층(102)은 선택적으로 형성될 수 있다. 활성층(201)은 반도체로 형성될 수 있고, 반도체는 산화물 반도체를 포함할 수 있다. 활성층(201)은 소스/드레인 영역 및 소스/드레인 영역 사이의 채널 영역을 포함한다.

[0061] 활성층(201)과 벼파층(102) 상에 게이트 절연막(102)을 증착한다. 게이트 절연막(102) 상에 게이트 전극 물질을 증착한 다음 패터닝하여 제1 스위칭 소자(SW1)와 제2 스위칭 소자(SW1)의 게이트 전극(202)을 형성한다.

[0062] 이어서, 게이트 전극(202) 및 게이트 절연막(102) 상에 층간 절연막(103)을 증착하고, 층간 절연막(103) 상에 소스/드레인 전극 물질을 증착한 다음 패터닝하여 활성층(201)의 소스/드레인 영역과 연결되는 소스/드레인 전극(203, 204)을 형성한다.

[0063] 다음으로, 기판(100) 상에 평탄화막(104)을 증착한 다음, 평탄화막(104) 상에 화소 전극 물질을 증착한 다음 패터닝하여 제1 애노드 전극(301)과 제2 애노드 전극(302)을 각각 형성한다. 제1 애노드 전극(301)은 비아홀을 통해 제1 스위칭 소자(SW1)의 소스/드레인 전극(203, 204) 중 하나와 연결된다. 제2 애노드 전극(302)은 비아홀을 통해 제2 스위칭 소자(SW2)의 소스/드레인 전극(203, 204) 중 하나와 연결된다.

[0064] 다음으로, 기판(100) 상에 절연막을 증착한 다음 패터닝하여, 제1 애노드 전극(301)과 제2 애노드 전극(302)의 일부분을 노출시키는 개구부를 갖는 화소 정의막(105)을 형성한다.

[0065] 이어서, 각 개구부를 통해 노출되는 제1 애노드 전극(301)과 제2 애노드 전극(302) 상에 유기막(303)을 증착한다. 유기막(303)은 유기 발광층(emissive layer: EML)과, 그 외에 정공 수송층(hole transport layer: HTL),

정공 주입층(hole injection layer: HIL), 전자 수송층(electron transport layer: ETL), 및 전자 주입층(electron injection layer: EIL) 등의 기능층 중 어느 하나 이상의 층이 단일 혹은 복합의 구조로 적층되어 형성될 수 있다. 유기막(303)은 저분자 또는 고분자 유기물로 구비될 수 있다. 유기막(303)이 적색, 녹색, 청색의 빛을 각각 방출하는 경우, 상기 발광층은 적색 발광층, 녹색 발광층 및 청색 발광층으로 각각 패터닝될 수 있다. 한편, 유기막(303)이 백색광을 방출하는 경우, 상기 발광층은 백색광을 방출할 수 있도록 적색 발광층, 녹색 발광층 및 청색 발광층이 적층된 다층 구조를 갖거나, 적색 발광 물질, 녹색 발광 물질 및 청색 발광 물질을 포함한 단일층 구조를 가질 수 있다.

- [0066] 제1 애노드 전극(301)과 제2 애노드 전극(302) 상에 증착된 유기막(303)은 동일한 빛을 방출하므로, 제1 애노드 전극(301)과 제2 애노드 전극(302) 사이의 화소 정의막(105) 상에도 유기막(303)이 증착되어 서로 연결되도록 형성할 수 있다. 2개의 애노드 전극(301, 302) 상에 공통으로 유기막(303)이 형성되더라도, 유기막(303)의 발광층은 수평방향의 전도성이 작기 때문에 각각의 애노드 전극(301, 303)에 대해서 독립적으로 구동될 수 있다.
- [0067] 다음으로, 기판(100) 전면에 캐소드 전극(304)을 증착한다.
- [0068] 도 13은 본 발명의 일 실시예에 따른 부화소의 등가 회로도이다.
- [0069] 도 13을 참조하면, 부화소(SP)는 제1 내지 제6 박막 트랜지스터(T1 내지 T6) 및 제1 커페시터(C1)를 포함하는 화소 회로(PC), 화소 회로(PC)를 통해 구동 전류를 전달받아 발광하는 유기 발광 소자(OLED), 및 화소 회로(PC)와 유기 발광 소자(OLED) 사이에서 구동 전류의 흐름을 제어하는 스위치부(10)를 포함한다.
- [0070] 박막 트랜지스터는 구동 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T2), 보상 박막 트랜지스터(T3), 초기화 박막 트랜지스터(T4), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)를 포함한다.
- [0071] 부화소(SP)는 스위칭 박막 트랜지스터(T2) 및 보상 박막 트랜지스터(T3)에 제1 주사 신호(Sn)를 전달하는 제1 주사선(6), 초기화 박막 트랜지스터(T4)에 이전 주사 신호인 제2 주사 신호(Sn-1)를 전달하는 제2 주사선(3), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(8), 제1 주사선(6)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(4), 제1 전원전압(ELVDD)을 전달하며 데이터선(4)과 거의 평행하게 형성되어 있는 구동 전압선(7), 구동 박막 트랜지스터(T1)를 초기화하는 초기화 전압(VINT)을 전달하는 초기화 전압선(5)을 포함한다.
- [0072] 구동 박막 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커페시터(Cst)의 제1전극(Cst1)과 연결되어 있다. 구동 박막 트랜지스터(T1)의 소스 전극(S1)은 제1 발광 제어 박막 트랜지스터(T5)를 경유하여 구동 전압선(7)과 연결되어 있다. 구동 박막 트랜지스터(T1)의 드레인 전극(D1)은 제2 발광 제어 박막 트랜지스터(T6)를 경유하여 유기 발광 소자(OLED)의 애노드 전극과 전기적으로 연결되어 있다. 구동 박막 트랜지스터(T1)는 스위칭 박막 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 소자(OLED)에 구동 전류(Ioled)를 공급한다.
- [0073] 스위칭 박막 트랜지스터(T2)의 게이트 전극(G2)은 제1 주사선(6)과 연결되어 있다. 스위칭 박막 트랜지스터(T2)의 소스 전극(S2)은 데이터선(4)과 연결되어 있다. 스위칭 박막 트랜지스터(T2)의 드레인 전극(D2)은 구동 박막 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 제1 발광 제어 박막 트랜지스터(T5)를 경유하여 구동 전압선(7)과 연결되어 있다. 이러한 스위칭 박막 트랜지스터(T2)는 제1 주사선(6)을 통해 전달받은 제1 주사 신호(Sn)에 따라 턴 온되어 데이터선(4)으로 전달된 데이터 신호(Dm)를 구동 박막 트랜지스터(T1)의 소스 전극(S1)으로 전달하는 스위칭 동작을 수행한다.
- [0074] 보상 박막 트랜지스터(T3)의 게이트 전극(G3)은 제1 주사선(6)에 연결되어 있다. 보상 박막 트랜지스터(T3)의 소스 전극(S3)은 구동 박막 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 제2 발광 제어 박막 트랜지스터(T6)를 경유하여 유기 발광 소자(OLED)의 애노드 전극과 연결되어 있다. 보상 박막 트랜지스터(T3)의 드레인 전극(D3)은 제1 커페시터(C1)의 제1전극(C11), 초기화 박막 트랜지스터(T4)의 드레인 전극(D4) 및 구동 박막 트랜지스터(T1)의 게이트 전극(G1)과 함께 연결되어 있다. 보상 박막 트랜지스터(T3)는 제1 주사선(6)을 통해 전달받은 제1 주사 신호(Sn)에 따라 턴 온되어 구동 박막 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 박막 트랜지스터(T1)를 다이오드 연결시킨다.
- [0075] 초기화 박막 트랜지스터(T4)의 게이트 전극(G4)은 제2 주사선(3)과 연결되어 있다. 초기화 박막 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(5)과 연결되어 있다. 초기화 박막 트랜지스터(T4)의 드레인 전극(D4)은 제1 커페시터(C1)의 제1전극(C11), 보상 박막 트랜지스터(T3)의 드레인 전극(D3) 및 구동 박막 트랜지스터(T1)의 게이트 전극(G1)과 함께 연결되어 있다. 초기화 박막 트랜지스터(T4)는 제2 주사선(3)을 통해 전달받은 제2 주

사 신호(Sn-1)에 따라 턴 온되어 초기화 전압(VINT)을 구동 박막 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 박막 트랜지스터(T1)의 게이트 전극(G1)의 전압을 초기화시키는 초기화 동작을 수행한다.

[0076] 제1 발광 제어 박막 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(8)과 연결되어 있다. 제1 발광 제어 박막 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(7)과 연결되어 있다. 제1 발광 제어 박막 트랜지스터(T5)의 드레인 전극(D5)은 구동 박막 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 박막 트랜지스터(T2)의 드레인 전극(D2)과 연결되어 있다.

[0077] 제2 발광 제어 박막 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(8)과 연결되어 있다. 제2 발광 제어 박막 트랜지스터(T6)의 소스 전극(S6)은 구동 박막 트랜지스터(T1)의 드레인 전극(D1) 및 보상 박막 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있다. 제2 발광 제어 박막 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 소자(OLED)의 애노드 전극과 전기적으로 연결되어 있다. 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)는 발광 제어선(8)을 통해 전달받은 발광 제어 신호(En)에 따라 동시에 턴 온되어 제1 전원전압(ELVDD)이 유기 발광 소자(OLED)에 전달되어 유기 발광 소자(OLED)에 구동 전류(Ioled)가 흐르게 된다.

[0078] 제1 커패시터(C1)의 제2 전극(C12)은 구동 전압선(7)과 연결되어 있다. 제1 커패시터(C1)의 제1 전극(C11)은 구동 박막 트랜지스터(T1)의 게이트 전극(G1), 보상 박막 트랜지스터(T3)의 드레인 전극(D3) 및, 초기화 박막 트랜지스터(T4)의 드레인 전극(D4)에 함께 연결되어 있다.

[0079] 유기 발광 소자(OLED)는 제1 애노드 전극과 공통 전극인 캐소드 전극으로 구성되는 제1 유기 발광 소자(OLED1)와 제2 애노드 전극과 공통 전극인 캐소드 전극으로 구성되는 제2 유기 발광 소자(OLED2)를 포함한다. 캐소드 전극은 제2전원전압(ELVSS)과 연결되어 있다. 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)는 스위치부(10)에 의해 구동 전류(Ioled)를 선택적으로 전달받아 독립적으로 구동하여 화상을 표시한다.

[0080] 스위치부(10)는 화소 회로(PC)로부터 전달되는 구동 전류(Ioled)를 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 선택적으로 전달하는 제1스위치부와, 화소 회로(PC)로부터 전달되는 구동 전류(Ioled)를 인접하는 부화소의 제1 유기 발광 소자(OLED1)와 제2 유기 발광 소자(OLED2)로 선택적으로 전달하는 제2스위치부를 포함할 수 있다. 제1스위치부와 제2스위치부는 도 3 내지 도 5에서 설명하였으므로 이하 생략하겠다.

[0081] 도 13에 도시된 부화소(SP)는 적색 부화소(R) 및 녹색 부화소(G) 중 하나일 수 있다. 청색 부화소(B)는 도 13에 도시된 화소 회로와 동일한 화소 회로 및 하나의 애노드 전극과 하나의 캐소드 전극을 포함하는 유기 발광 소자를 포함한다.

[0082] 도 14는 본 발명의 다른 실시예에 따른 부화소의 등가 회로도이다.

[0083] 도 14에 도시된 부화소는 화소 회로(PC)가 스위칭 박막 트랜지스터(T2)의 게이트 전극(G2)에 연결된 제1 전극(C21)과 보상 박막 트랜지스터(T3)의 드레인 전극(D3)에 연결된 제2 전극(C22)을 포함하는 제2 커패시터(C2)를 더 포함하고, 그 외에는 도 13에 도시된 부화소와 동일하므로, 추가 설명은 생략하겠다.

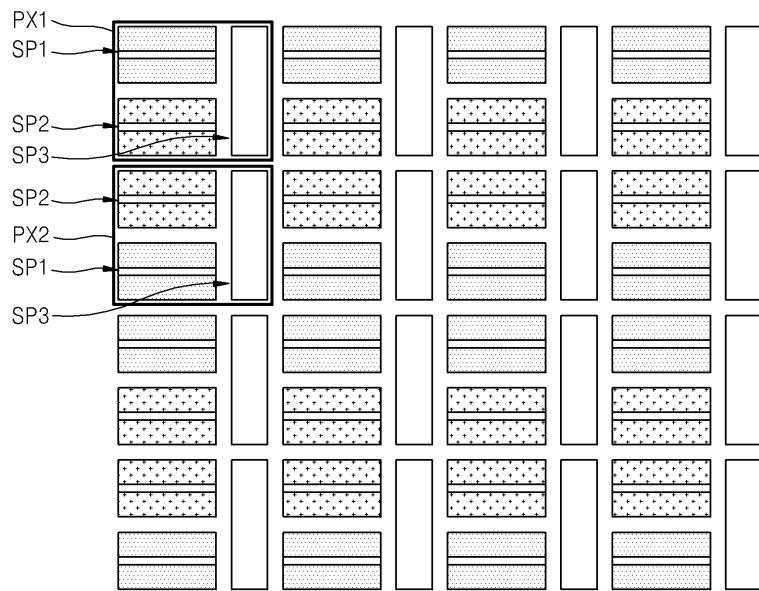
[0084] 본 발명의 실시예는 전술된 화소 회로(PC)에 한정되지 않고, 공지된 다양한 형태의 회로로 구성될 수 있다.

[0085] 본 발명의 실시예에 따른 유기 발광 표시 장치는 단락에 취약한 부화소의 복수의 애노드 전극 중 어느 하나와 캐소드 전극 간에 단락(short)이 발생하거나, 이물질 등에 부화소의 복수의 애노드 전극 중 하나에서 유기막의 불량이 발생하더라도 해당부분의 부화소만이 발광하지 않고 나머지 애노드 전극에 해당하는 부화소는 정상적으로 발광하고, 또한 인접하는 동일 부화소를 이용하여 발광하기 때문에 시각적으로 단락발생에 의한 화소불량이 인식되기 어렵게 된다. 따라서, 화소의 암점 발생 또는 휘도 저하를 방지할 수 있게 된다. 중 하나가 캐소드 전극과 단락 또는 고장이거나, 다수의 애노드 전극 중 하나와 관련된 발광층의 증착 불량인 경우,

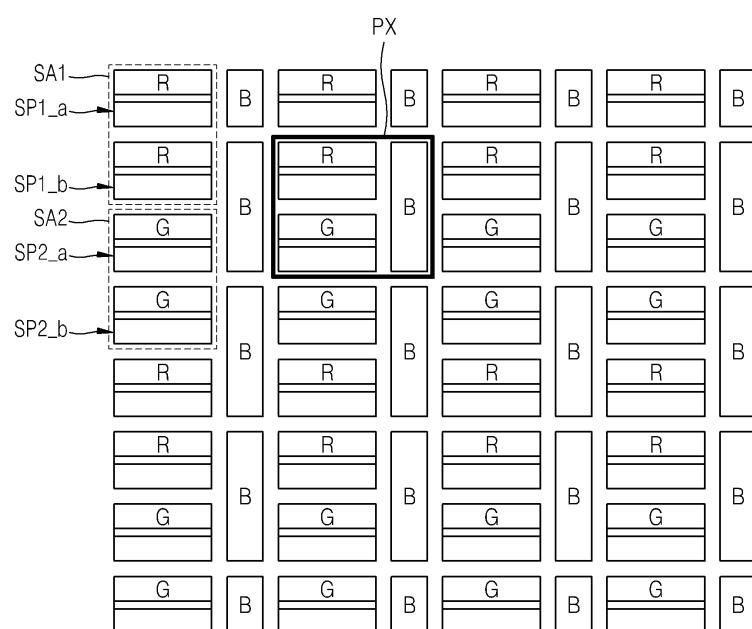
[0086] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지는 않았으나, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

도면

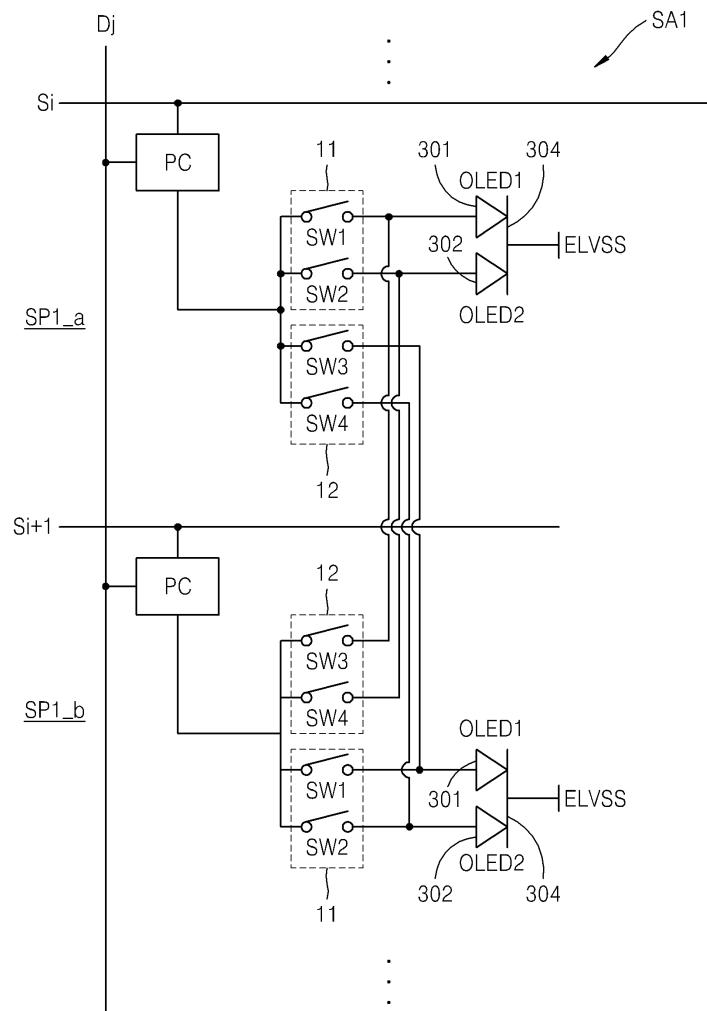
도면1



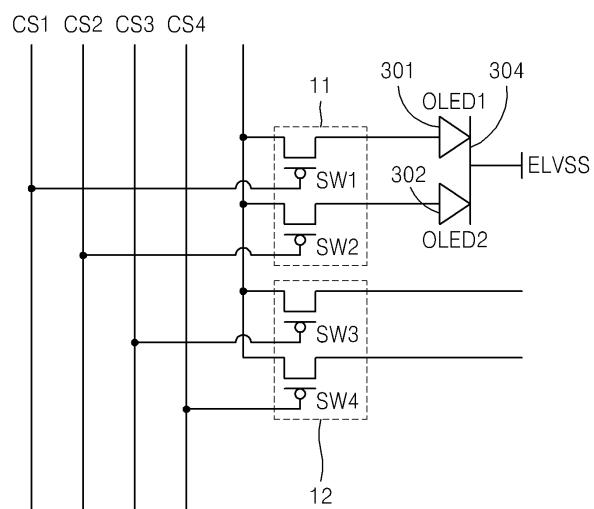
도면2



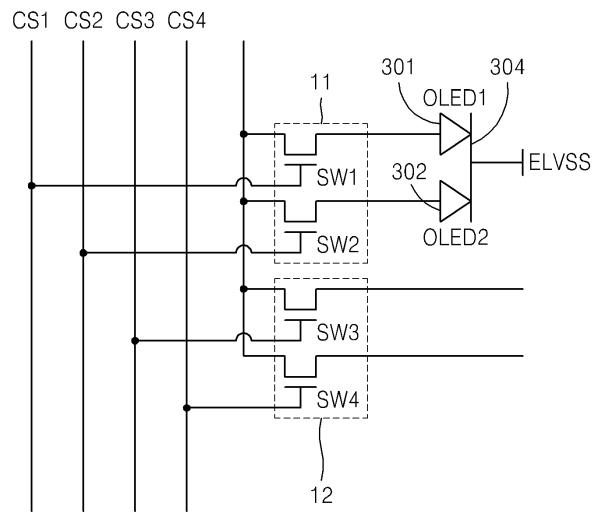
도면3



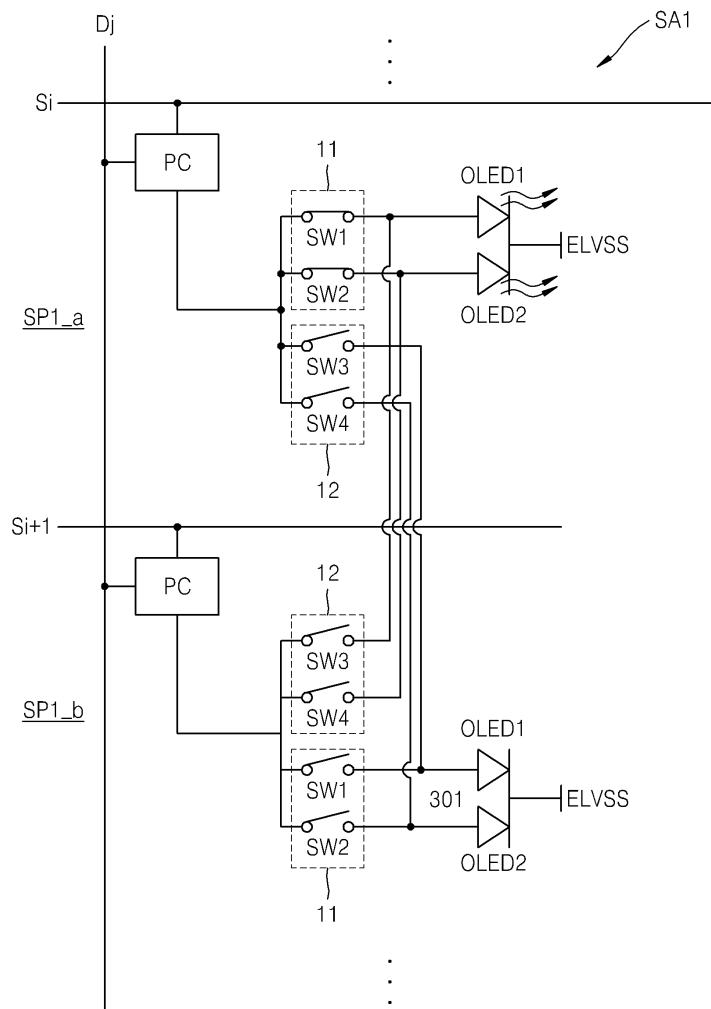
도면4



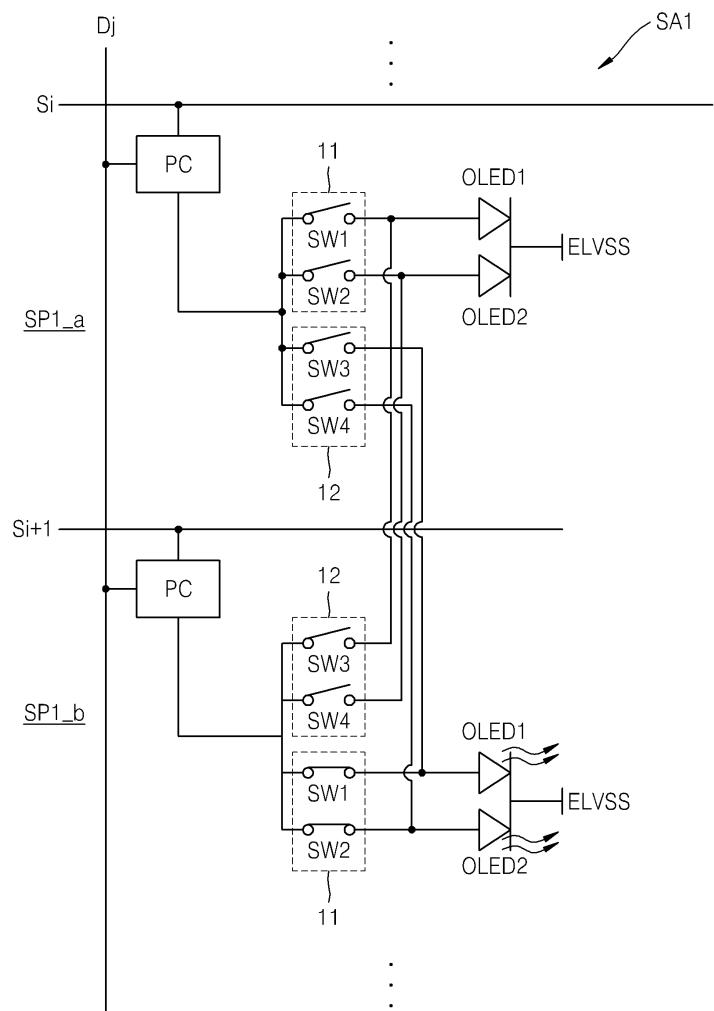
도면5



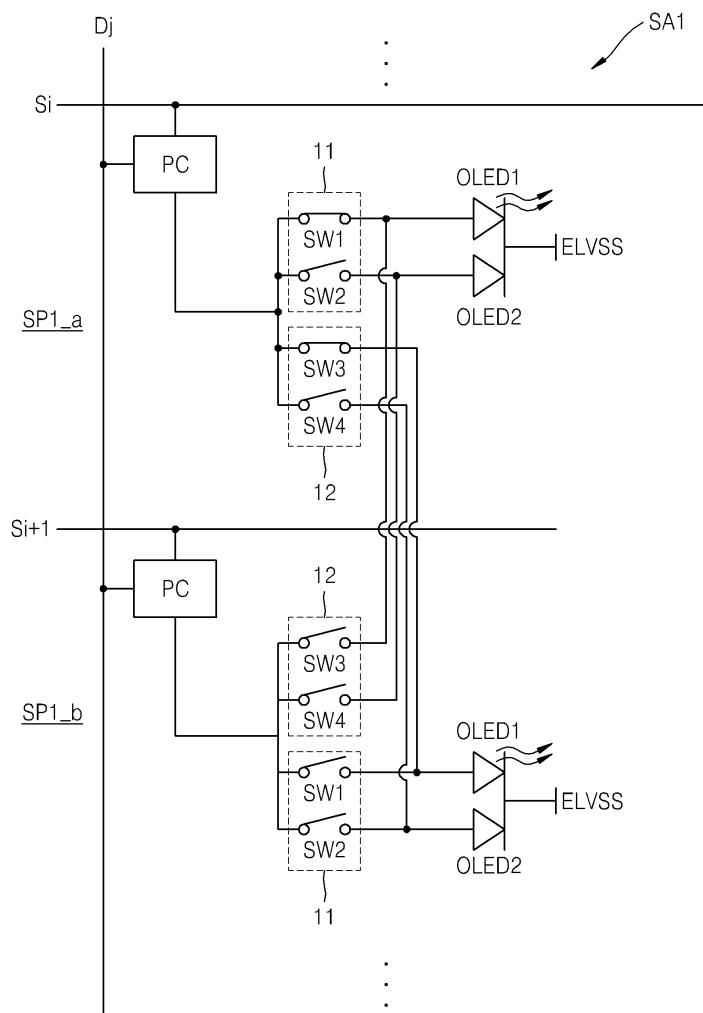
도면6



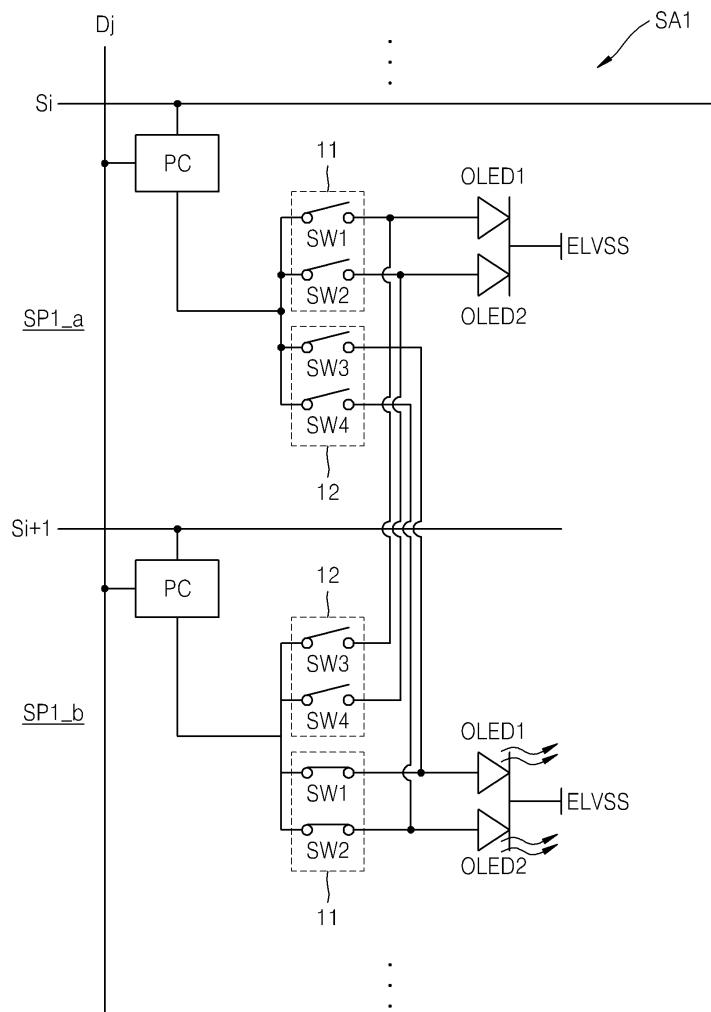
도면7



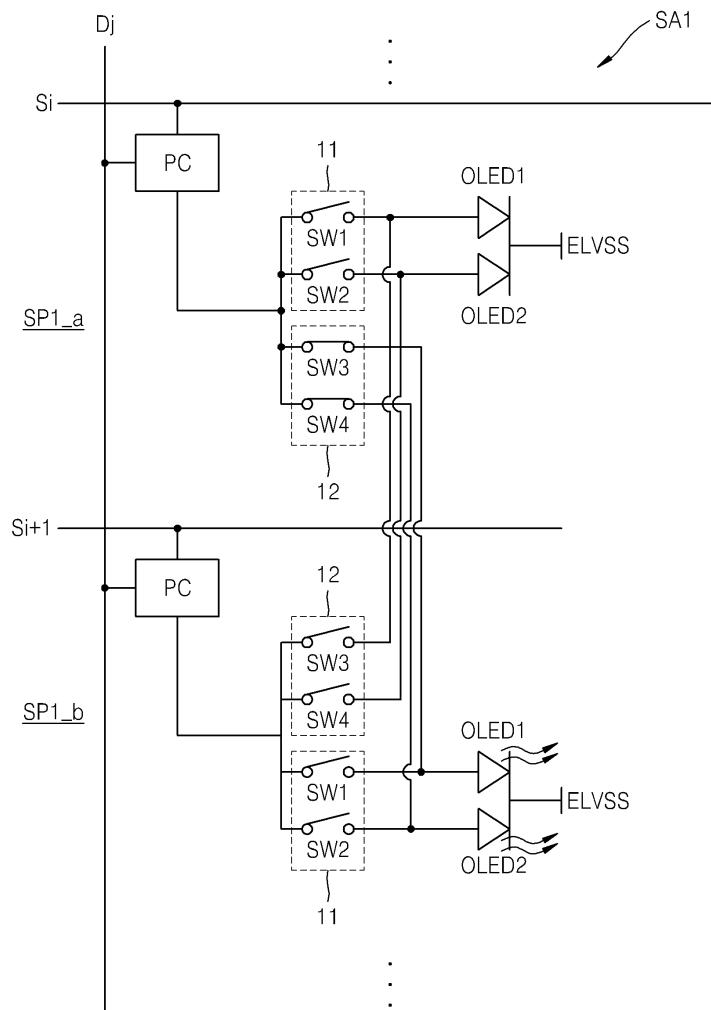
도면8



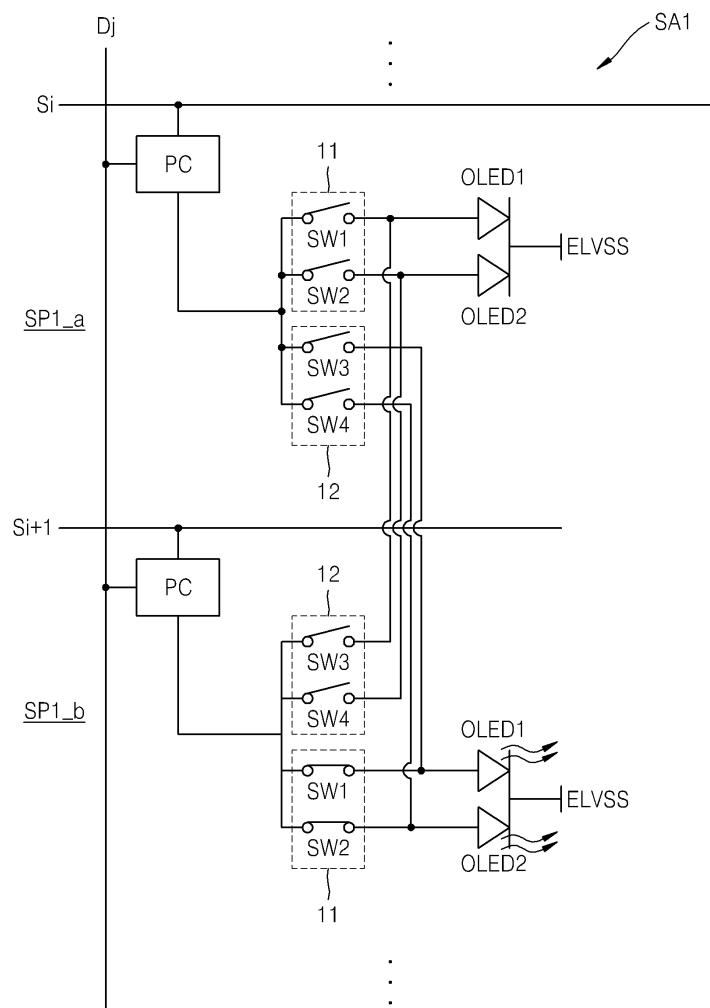
도면9



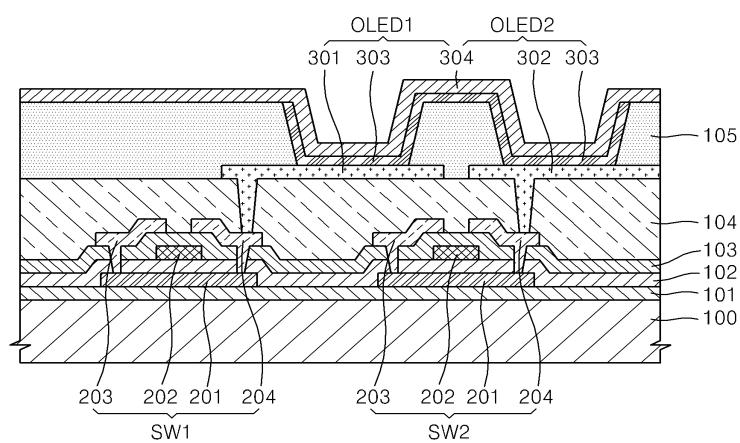
도면10



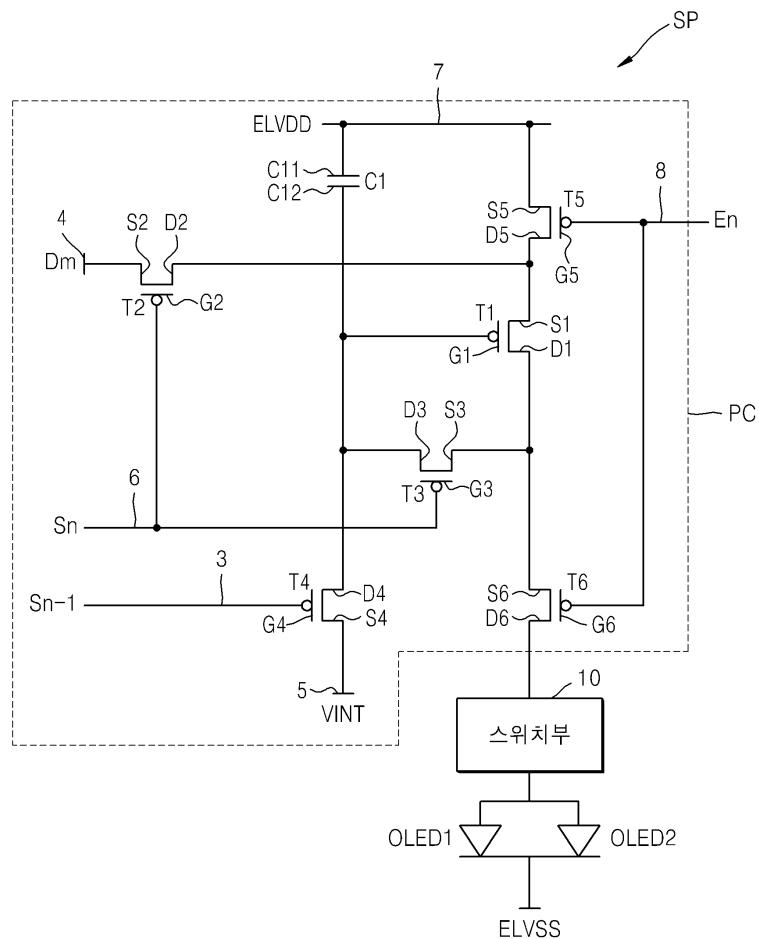
도면11



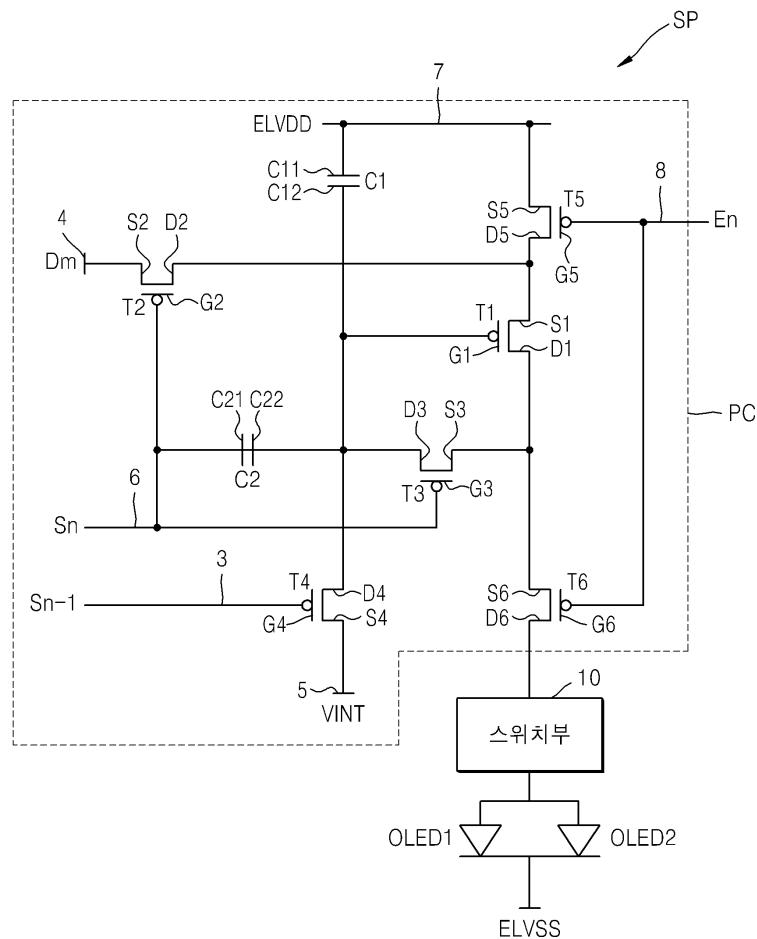
도면12



도면13



도면14



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020140127070A	公开(公告)日	2014-11-03
申请号	KR1020130045618	申请日	2013-04-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HONG SANG MIN 홍상민		
发明人	홍상민		
IPC分类号	H01L51/52 G09G3/30		
CPC分类号	H01L51/5296 G09G3/30 H01L51/5203 H01L2251/50 G09G3/32 G09G2300/0443 G09G2330/08 G09G2330/10 H01L27/3218		
其他公开文献	KR102047003B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示装置。本发明的有机发光二极管显示器包括：交替显示在第一列中的第一颜色的第一子像素和交替显示在第二行中的两个颜色的第二颜色的第二子像素。显示第三颜色的第三子像素布置在与一个列相邻的第二列中，其中，第一行线的第一子像素和第二子像素中的每个包括多个阳极电极和公共阴极电极；发光器件具有；用于向发光元件提供电流的像素电路；以及开关单元，其设置在像素电路和发光元件之间，并选择性地将电流传输到第一行线的发光元件和与第一行线相邻的第二行线的发光元件中的至少一个。它可能包括。

