



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년09월26일
 (11) 등록번호 10-1444777
 (24) 등록일자 2014년09월19일

(51) 국제특허분류(Int. Cl.)
 H01L 51/50 (2006.01) H01L 51/56 (2006.01)
 (21) 출원번호 10-2012-0087980
 (22) 출원일자 2012년08월10일
 심사청구일자 2013년03월29일
 (65) 공개번호 10-2014-0020672
 (43) 공개일자 2014년02월19일
 (56) 선행기술조사문헌
 KR1020110021259 A*
 KR1020120072949 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
 조기술
 경상북도 구미시 산호대로39길 25, 105동 1905호
 (옥계동, 옥계e-편한세상아파트)
 전진채
 대구광역시 달서구 송현로7길 41, 101동 805호
 (상인동, 월촌보성화성타운)
 (74) 대리인
 박장원

전체 청구항 수 : 총 20 항

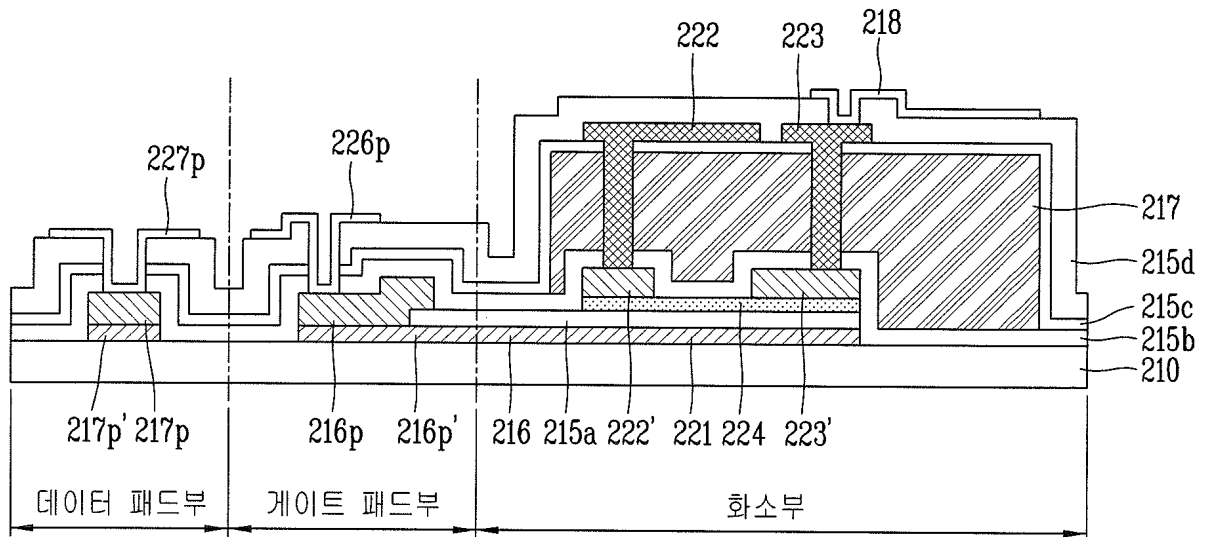
심사관 : 신창우

(54) 발명의 명칭 유기발광다이오드 표시소자 및 그 제조방법

(57) 요약

본 발명의 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자 및 그 제조방법은 산화물계 반도체(oxide semiconductor)를 박막 트랜지스터(Thin Film Transistor; TFT)의 액티브층으로 사용한 OLED 표시소자에 있어서, 게이트전극 상부에 액티브층을 형성하는 동시에 상기 액티브층의 채널영역을 완전히 가리도록 소오스전극을 패터닝하여 액티브층의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 TFT의 신뢰성을 개선하는 것을 특징으로 한다.

대표도 - 도7



특허청구의 범위

청구항 1

어레이 기판 위에 제 1 도전막과 절연막 및 반도체 박막을 증착하는 단계;

상기 절연막 및 반도체 박막을 선택적으로 패터닝하여 각각 게이트절연막 및 액티브층을 형성하는 단계;

상기 액티브층의 소오스영역과 드레인영역 위에 마스크공정을 통해 제 2 도전막으로 이루어진 제 1 소오스전극과 제 1 드레인전극을 형성하고 동시에, 상기 마스크공정을 통해 상기 제 1 도전막을 선택적으로 패터닝하여 게이트전극을 포함하는 게이트라인을 형성하는 단계;

상기 제 1 소오스전극, 제 1 드레인전극과 게이트전극 및 게이트라인이 형성된 어레이 기판 위에 층간절연막을 형성하는 단계;

상기 층간절연막이 형성된 어레이 기판 위에 형성하며, 화상이 표시되는 화소영역을 덮도록 컬러필터를 형성하는 단계;

상기 컬러필터가 형성된 어레이 기판 위에 형성하며, 상기 제 1 소오스전극과 제 1 드레인전극을 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하는 제 1 보호막을 형성하는 단계;

상기 제 1 보호막 위에 제 3 도전막으로 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극과 제 1 드레인전극에 전기적으로 접속하는 제 2 소오스전극과 제 2 드레인전극을 형성하는 단계;

상기 제 2 소오스전극과 제 2 드레인전극이 형성된 어레이 기판 위에 형성하며, 상기 제 2 드레인전극을 노출시키는 제 3 콘택홀을 포함하는 제 2 보호막을 형성하는 단계;

상기 제 2 보호막 위에 제 4 도전막으로 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계;

상기 화소전극이 형성된 어레이 기판 위에 상기 화소영역을 구획하는 격벽을 형성하는 단계;

상기 격벽이 형성된 어레이 기판 위에 유기발광층을 형성하는 단계; 및

상기 유기발광층이 형성된 어레이 기판 위에 공통전극을 형성하는 단계를 포함하는 유기발광다이오드 표시소자의 제조방법.

청구항 2

제 1 항에 있어서, 상기 제 1 도전막은 폴리브덴이나 폴리브덴-티타늄의 폴리브덴 합금, 크롬, 탄탈륨, 티타늄의 저저항 불투명 도전물질로 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 3

제 1 항에 있어서, 상기 제 2 도전막은 구리의 저저항 도전물질을 주 배선으로 그 상, 하부에 배리어 층으로 폴리브덴-티타늄을 적용한 3층 구조로 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 4

제 1 항에 있어서, 상기 어레이 기판 위에 제 1 도전막과 게이트절연막 및 액티브층을 형성하는 단계는

어레이 기판 전면에서 제 1 도전막과 절연막 및 반도체 박막을 증착하는 단계;

상기 반도체 박막이 증착된 어레이 기판 위에 서로 다른 두께의 제 1 감광막패턴과 제 2 감광막패턴을 형성하는 단계;

상기 제 1 감광막패턴과 제 2 감광막패턴을 마스크로 상기 절연막 및 반도체 박막의 일부영역을 선택적으로 제거하여 상기 제 1 도전막 위에 상기 절연막으로 이루어진 게이트절연막과 상기 게이트절연막 위에 상기 반도체 박막으로 이루어진 반도체 박막패턴을 형성하는 단계;

애싱공정을 통해 상기 제 2 감광막패턴을 제거하는 동시에 상기 제 2 감광막패턴의 두께만큼이 제거된 제 3

감광막패턴을 형성하는 단계; 및

상기 제 3 감광막패턴을 마스크로 상기 반도체 박막패턴의 일부영역을 선택적으로 제거하여 상기 게이트절연막 위에 상기 반도체 박막으로 이루어진 액티브층을 형성하는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 5

제 1 항에 있어서, 상기 게이트전극과 게이트라인을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 1 도전막으로 이루어진 제 1 데이터패드라인과 제 1 게이트패드라인을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 6

제 5 항에 있어서, 상기 제 1 소오스전극과 제 1 드레인전극을 형성할 때, 상기 제 1 데이터패드라인과 제 1 게이트패드라인 위에 상기 제 2 도전막으로 각각 제 2 데이터패드라인과 제 2 게이트패드라인을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 7

제 6 항에 있어서, 상기 제 2 보호막을 형성할 때, 상기 제 2 보호막과 제 1 보호막 및 층간절연막을 선택적으로 패터닝하여 상기 어레이 기판의 패드부에 상기 제 2 데이터패드라인과 제 2 게이트패드라인을 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 8

제 7 항에 있어서, 상기 화소전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 제 2 데이터패드라인과 제 2 게이트패드라인에 전기적으로 접속하는 데이터패드전극과 게이트패드전극을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 9

제 1 항에 있어서, 상기 게이트전극과 게이트라인을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 1 도전막으로 이루어진 제 1 게이트패드라인을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 10

제 9 항에 있어서, 상기 제 1 소오스전극과 제 1 드레인전극을 형성할 때, 상기 제 1 게이트패드라인 위에 상기 제 2 도전막으로 이루어진 제 2 게이트패드라인을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 11

제 10 항에 있어서, 상기 제 2 소오스전극과 제 2 드레인전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 3 도전막으로 이루어진 데이터패드라인을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 12

제 11 항에 있어서, 상기 제 2 보호막을 형성할 때, 상기 제 2 보호막과 제 1 보호막 및 층간절연막을 선택적으로 패터닝하여 상기 어레이 기판의 패드부에 상기 데이터패드라인과 제 2 게이트패드라인을 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 13

제 12 항에 있어서, 상기 화소전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 데이터패드라인과 제 2 게이트패드라인에 전기적으로 접속하는 데이터패드전극과 게이트패드전극을 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 14

제 1 항에 있어서, 상기 컬러필터는 상기 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 15

제 1 항에 있어서, 상기 컬러필터를 형성한 후, 상기 컬러필터가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 오버코트층을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 16

제 1 항에 있어서, 상기 게이트전극은 상기 액티브층의 하부를 가리도록 형성되며, 상기 제 2 소오스전극은 상부에서 상기 액티브층의 채널영역을 가리도록 연장, 형성되는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 17

제 1 항에 있어서, 상기 제 3 도전막은 구리의 저저항 도전물질을 주 배선으로 그 하부에 배리어 층으로 몰리브덴-티타늄을 적용한 2층 구조로 형성하는 것을 특징으로 하는 유기발광다이오드 표시소자의 제조방법.

청구항 18

어레이 기판 위에 형성되며, 게이트전극을 포함하는 게이트라인;
 상기 게이트라인 위에 게이트절연막을 개재하여 형성되며, 비정질 아연 산화물 반도체로 이루어진 액티브층;
 상기 액티브층의 소오스영역과 드레인영역 위에 형성된 제 1 소오스전극과 제 1 드레인전극;
 상기 제 1 소오스전극과 제 1 드레인전극이 형성된 어레이 기판 위에 형성된 층간절연막;
 상기 층간절연막이 형성된 어레이 기판 위에 형성되며, 화상이 표시되는 화소영역을 덮도록 형성된 컬러필터;
 상기 컬러필터가 형성된 어레이 기판 위에 형성되며, 상기 제 1 소오스전극과 제 1 드레인전극을 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하는 제 1 보호막;
 상기 제 1 보호막 위에 형성되며, 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극과 제 1 드레인전극에 전기적으로 접속하는 제 2 소오스전극과 제 2 드레인전극;
 상기 제 2 소오스전극과 제 2 드레인전극이 형성된 어레이 기판 위에 형성하며, 상기 제 2 드레인전극을 노출시키는 제 3 콘택홀을 포함하는 제 2 보호막;
 상기 제 2 보호막 위에 형성되며, 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극과 전기적으로 접속하는 화소전극;
 상기 화소전극이 형성된 어레이 기판 위에 형성되며, 상기 화소영역을 구획하는 격벽;
 상기 격벽이 형성된 어레이 기판 위에 형성되는 유기발광층; 및
 상기 유기발광층 위에 형성된 공통전극을 포함하며,
 상기 게이트전극은 상기 액티브층의 하부를 가리도록 형성되며, 상기 제 2 소오스전극은 상부에서 상기 액티브층의 채널영역을 가리도록 연장, 형성되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 19

제 18 항에 있어서, 상기 컬러필터는 상기 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 형성되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 20

제 18 항에 있어서, 상기 컬러필터가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 형성된 오버코트층

을 추가로 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

명세서

기술분야

[0001] 본 발명은 유기발광다이오드(White Organic Light Emitting Diode; W-OLED) 표시소자 및 그 제조방법에 관한 것으로, 보다 상세하게는 산화물계 반도체(oxide semiconductor)를 박막 트랜지스터(Thin Film Transistor; TFT)의 액티브층으로 사용한 OLED 표시소자 및 그 제조방법에 관한 것이다.

배경기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시소자인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시소자(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 이러한 평판표시소자 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시소자(Liquid Crystal Display Device; LCD)가 가장 주목받는 디스플레이 소자였지만, 상기 액정표시소자는 발광소자가 아니라 수광소자이며 밝기, 명암비(contrast ratio) 및 시야각 등에 단점이 있기 때문에 이러한 단점을 극복할 수 있는 새로운 디스플레이 소자에 대한 개발이 활발하게 전개되고 있다.

[0004] 새로운 디스플레이 소자 중 하나인 유기발광다이오드 표시소자는 자체발광형이기 때문에 상기 액정표시소자에 비해 시야각과 명암비 등이 우수하며 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있으며, 특히 제조비용 측면에서도 유리한 장점을 가지고 있다.

[0005] 이와 같은 상기 유기발광다이오드 표시소자의 제조공정에는 액정표시소자나 플라즈마 표시패널(Plasma Display Panel; PDP)과는 달리 증착 및 봉지(encapsulation) 공정이 공정의 전부라고 할 수 있기 때문에 제조공정이 매우 단순하다. 또한, 각 화소마다 스위칭 소자인 박막 트랜지스터(Thin Film Transistor; TFT)를 가지는 액티브 매트릭스(active matrix)방식으로 유기발광다이오드 표시소자를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세 및 대형화가 가능한 장점을 가진다.

[0006] 이하, 상기 유기발광다이오드 표시소자의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 상세히 설명한다.

[0007] 도 1은 일반적인 유기발광다이오드 표시소자의 발광원리를 설명하는 다이어그램이다.

[0008] 일반적인 유기발광다이오드 표시소자는 상기 도 1과 같이, 유기발광다이오드를 구비한다. 상기 유기발광다이오드는 화소전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 사이에 형성된 유기 화합물층(30a, 30b, 30c, 30d, 30e)을 구비한다.

[0009] 이때, 상기 유기 화합물층(30a, 30b, 30c, 30d, 30e)은 정공주입층(hole injection layer)(30a), 정공수송층(hole transport layer)(30b), 발광층(emission layer)(30c), 전자수송층(electron transport layer)(30d) 및 전자주입층(electron injection layer)(30e)을 포함한다.

[0010] 상기 양극(18)과 음극(28)에 구동전압이 인가되면 상기 정공수송층(30b)을 통과한 정공과 상기 전자수송층(30d)을 통과한 전자가 발광층(30c)으로 이동되어 여기자를 형성하고, 그 결과 발광층(30c)이 가시광선을 발산하게 된다.

[0011] 유기발광다이오드 표시소자는 전술한 구조의 유기발광다이오드를 가지는 화소를 매트릭스 형태로 배열하고 그 화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.

[0012] 이와 같은 상기 유기발광다이오드 표시소자는 수동 매트릭스(passive matrix) 방식 또는 스위칭소자로서 TFT를 이용하는 능동 매트릭스(active matrix) 방식의 표시소자로 나뉘어진다. 이 중 상기 능동 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온(turn on)시켜 화소를 선택하고 스토리지 커패시터(storage capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.

[0013] 도 2는 일반적인 유기발광다이오드 표시소자에 있어, 하나의 화소에 대한 등가 회로도로서, 능동 매트릭스 방식의 유기발광다이오드 표시소자에 있어, 일반적인 2T1C(2개의 트랜지스터와 1개의 커패시터를 포함)의 화소

에 대한 등가 회로도를 나타내고 있다.

- [0014] 상기 도 2를 참조하면, 능동 매트릭스 방식의 유기발광다이오드 표시소자의 화소는 유기발광다이오드(OLED), 서로 교차하는 데이터라인(DL)과 게이트라인(GL), 스위칭 TFT(SW), 구동 TFT(DR) 및 스토리지 커패시터(Cst)를 구비한다.
- [0015] 이때, 상기 스위칭 TFT(SW)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온됨으로써 자신의 소오스전극과 드레인전극 사이의 전류패스를 도통시킨다. 상기 스위칭 TFT(SW)의 온-타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위칭 TFT(SW)의 소오스전극과 드레인전극을 경유하여 구동 TFT(DR)의 게이트전극과 스토리지 커패시터(Cst)에 인가된다.
- [0016] 이때, 상기 구동 TFT(DR)는 자신의 게이트전극에 인가되는 데이터전압에 따라 상기 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 그리고, 스토리지 커패시터(Cst)는 데이터전압과 저전위 전원전압(VSS) 사이의 전압을 저장한 후, 한 프레임기간동안 일정하게 유지시킨다.
- [0017] 최근에는 휴대기기용 소형 디스플레이 패널에서 벗어나 중대형 디스플레이 시장에 대한 관심이 집중되면서 이러한 시장 수요를 충족시켜 주기 위한 기술로 화이트 유기발광다이오드(White Organic Light Emitting Diode; W-OLED)가 많은 주목을 받고 있다. 이러한 W-OLED는 적, 녹 및 청색을 구현하기 위해 컬러필터를 사용하게 된다. 또한, 유기발광다이오드 표시소자의 대면적화를 달성하기 위하여 구동 TFT로서 정전류 특성을 확보하여 안정된 작동 및 내구성이 확보된 트랜지스터 개발이 요구되고 있다.
- [0018] 이에 산화물 반도체(oxide semiconductor)로 액티브층을 형성한 산화물 박막 트랜지스터가 개발되고 있는데, 이하 도면을 참조하여 상기 산화물 박막 트랜지스터를 적용한 일반적인 화이트 유기발광다이오드 표시소자의 구조에 대하여 상세히 설명한다.
- [0019] 도 3은 일반적인 화이트 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도로써, 컬러필터가 하부 어레이 기판에 형성된 COT(color filter on TFT) 구조의 W-OLED 표시소자를 나타내고 있다.
- [0020] 상기 도 3을 참조하면, COT 구조의 W-OLED 표시소자는 어레이 기판(10)에 형성된 컬러필터(17)를 이용하여 적, 녹 및 청색을 구현하게 된다. 구체적으로 상기 어레이 기판(10)은 종횡으로 배열되어 다수개의 화소영역을 정의하는 다수개의 게이트라인(미도시)과 데이터라인(미도시), 상기 게이트라인과 데이터라인의 교차영역에 형성된 박막 트랜지스터 및 상기 화소영역에 형성된 컬러필터(17)와 화소전극(18)으로 이루어져 있다.
- [0021] 상기 박막 트랜지스터는 상기 게이트라인에 연결된 게이트전극(21), 상기 데이터라인에 연결된 소오스전극(22) 및 화소전극(18)에 연결된 드레인전극(23)으로 구성되어 있다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(21)과 소오스/드레인전극(22, 23)의 절연을 위한 게이트절연막(15a) 및 상기 게이트전극(21)에 공급되는 게이트 전압에 의해 상기 소오스전극(22)과 드레인전극(23) 사이에 전도채널(conductive channel)을 형성하는 산화물 반도체로 이루어진 액티브층(24)을 포함한다.
- [0022] 상기 산화물 박막 트랜지스터는 이에 사용되는 산화물 반도체가 약한 결합구조를 가지고 있어서 백-채널(back channel) 영역의 손상을 방지하기 위해 배리어 층(barrier layer)으로 에치-스타퍼(etch stopper)(25)를 액티브층(24) 상부에 추가로 형성하여야 하며, 이에 따라 공정이 추가되는 단점이 있다. 이는 일반적인 바텀 게이트(bottom gate) 구조에서 백-채널의 안정성을 확보하기 위해 상기 에치-스타퍼(25)를 적용하는 것이다.
- [0023] 이와 같이 구성되는 박막 트랜지스터 상부에는 보호막(15b)이 형성되고, 상기 화소영역의 보호막(15b) 위에 적, 녹 및 청색의 컬러필터(17)가 형성되게 된다. 상기 컬러필터(17)가 형성된 어레이 기판(10) 전면에는 상기 컬러필터(17)와 박막 트랜지스터의 단차를 보상하기 위해 오버코트층(15c)이 형성되게 된다.
- [0024] 그리고, 상기 오버코트층(15c) 위에는 화소전극(18)이 형성되어 있다. 이때, 상기 화소전극(18)은 콘택홀을 통해 상기 드레인전극(23)과 전기적으로 접속하게 된다.
- [0025] 이때, 도시하지 않았지만, 상기 화소전극(18)이 형성된 어레이 기판(10) 위에는 격벽(partition)이 형성되게 되며, 상기 격벽이 형성된 어레이 기판(10) 위에는 백색의 유기발광층이 형성되게 된다. 그리고, 상기 유기발광층 위에는 음극인 공통전극이 형성되게 된다.
- [0026] 이와 같이 구성되는 에치-스타퍼를 구비한 일반적인 W-OLED 표시소자는 화소전극까지 형성하는데 게이트 배선(즉, 게이트전극과 게이트라인), 액티브층, 에치-스타퍼, 게이트 콘택, 데이터 배선(즉, 소오스전극과 드레인전극 및 데이터라인), 보호층, 적, 녹 및 청색의 컬러필터, 오버코트층 및 화소전극 등 적어도 11개의 마스크

를 필요로 하며, 층간 증첩으로 인해 기생 용량(parasitic capacitance)이 큰 단점이 있다.

[0027] 또한, 전술한 바와 같이 백-채널의 안정성을 확보하기 위해 에치-스타퍼를 적용하기는 하나, 액티브층의 상, 하부에서 유입되는 빛에 의해 신뢰성 특성의 확보가 어려워지며, 신뢰성 개선을 위해 고온 열처리가 필요하나 게이트 배선으로 구리(Cu)를 적용하는 것이 어려워지는 단점이 있다.

[0028] 참고로, 일반적인 OLED 표시소자는 하나의 화소영역 내에 구동 TFT와 스위칭 TFT를 포함하여 2개 이상의 박막 트랜지스터가 존재하며, 구동 TFT의 게이트전극과 스위칭 TFT의 드레인전극이 서로 연결되도록 전술한 게이트 콘택이 필요하게 된다.

발명의 내용

해결하려는 과제

[0029] 본 발명은 상기한 문제를 해결하기 위한 것으로, 액티브층의 상, 하부에서 유입되는 빛을 차단하여 산화물 박막 트랜지스터의 신뢰성을 개선하는 한편, 제조공정을 단순화한 유기발광다이오드 표시소자 및 그 제조방법을 제공하는데 목적이 있다.

[0030] 기다, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

[0031] 상기한 목적을 달성하기 위하여, 본 발명의 유기발광다이오드 표시소자는 어레이 기관 위에 형성되며, 게이트 전극을 포함하는 게이트라인; 상기 게이트라인 위에 게이트절연막을 개재하여 형성되며, 비정질 아연 산화물 반도체로 이루어진 액티브층; 상기 액티브층의 소오스영역과 드레인영역 위에 형성된 제 1 소오스전극과 제 1 드레인전극; 상기 제 1 소오스전극과 제 1 드레인전극이 형성된 어레이 기관 위에 형성된 층간절연막; 상기 층간절연막이 형성된 어레이 기관 위에 형성되며, 화상이 표시되는 화소영역을 덮도록 형성된 컬러필터; 상기 컬러필터가 형성된 어레이 기관 위에 형성되며, 상기 제 1 소오스전극과 제 1 드레인전극을 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하는 제 1 보호막; 상기 제 1 보호막 위에 형성되며, 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극과 제 1 드레인전극에 전기적으로 접속하는 제 2 소오스전극과 제 2 드레인전극; 상기 제 2 소오스전극과 제 2 드레인전극이 형성된 어레이 기관 위에 형성하며, 상기 제 2 드레인전극을 노출시키는 제 3 콘택홀을 포함하는 제 2 보호막; 상기 제 2 보호막 위에 형성되며, 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극과 전기적으로 접속하는 화소전극; 상기 화소전극이 형성된 어레이 기관 위에 형성되며, 상기 화소영역을 구획하는 격벽; 상기 격벽이 형성된 어레이 기관 위에 형성되는 유기발광층; 및 상기 유기발광층 위에 형성된 공통전극을 포함하며, 상기 게이트전극은 상기 액티브층의 하부를 가리도록 형성되며, 상기 제 2 소오스전극은 상부에서 상기 액티브층의 채널영역을 가리도록 연장, 형성되는 것을 특징으로 한다.

[0032] 이때, 상기 컬러필터는 상기 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 형성되는 것을 특징으로 한다.

[0033] 상기 컬러필터가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 형성된 오버코트층을 추가로 포함하는 것을 특징으로 한다.

[0034] 본 발명의 유기발광다이오드 표시소자의 제조방법은 어레이 기관 위에 제 1 도전막과 절연막 및 반도체 박막을 증착하는 단계; 상기 절연막 및 반도체 박막을 선택적으로 패터닝하여 각각 게이트절연막 및 액티브층을 형성하는 단계; 상기 액티브층의 소오스영역과 드레인영역 위에 마스크공정을 통해 제 2 도전막으로 이루어진 제 1 소오스전극과 제 1 드레인전극을 형성하고 동시에, 상기 마스크공정을 통해 상기 제 1 도전막을 선택적으로 패터닝하여 게이트전극을 포함하는 게이트라인을 형성하는 단계; 상기 제 1 소오스전극, 제 1 드레인전극과 게이트전극 및 게이트라인이 형성된 어레이 기관 위에 층간절연막을 형성하는 단계; 상기 층간절연막이 형성된 어레이 기관 위에 형성하며, 화상이 표시되는 화소영역을 덮도록 컬러필터를 형성하는 단계; 상기 컬러필터가 형성된 어레이 기관 위에 형성하며, 상기 제 1 소오스전극과 제 1 드레인전극을 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하는 제 1 보호막을 형성하는 단계; 상기 제 1 보호막 위에 제 3 도전막으로 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극과 제 1 드레인전극에 전기적으로 접속하는 제 2 소오스전극과 제 2 드레인전극을 형성하는 단계; 상기 제 2 소오스전극과 제 2 드레인전극이 형성된 어레이 기관 위에 형성하며, 상기 제 2 드레인전극을 노출시키는 제 3 콘택홀을 포함하는 제 2 보호막을 형성

하는 단계; 상기 제 2 보호막 위에 제 4 도전막으로 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계; 상기 화소전극이 형성된 어레이 기판 위에 상기 화소영역을 구획하는 격벽을 형성하는 단계; 상기 격벽이 형성된 어레이 기판 위에 유기발광층을 형성하는 단계; 및 상기 유기발광층이 형성된 어레이 기판 위에 공통전극을 형성하는 단계를 포함한다.

- [0035] 이때, 상기 제 1 도전막은 몰리브덴이나 몰리브덴-티타늄 등의 몰리브덴 합금, 크롬, 탄탈륨, 티타늄 등의 저저항 불투명 도전물질로 형성하는 것을 특징으로 한다.
- [0036] 상기 액티브층은 비정질 아연 산화물 반도체로 형성하는 것을 특징으로 한다.
- [0037] 상기 제 2 도전막은 구리 등의 저저항 도전물질을 주 배선으로 그 상, 하부에 배리어 층으로 몰리브덴-티타늄 등을 적용한 3층 구조로 형성하는 것을 특징으로 한다.
- [0038] 상기 제 1 소오스/드레인전극과 게이트전극 및 게이트라인은 동일한 마스크공정을 통해 형성하는 것을 특징으로 한다.
- [0039] 상기 게이트전극과 게이트라인을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 1 도전막으로 이루어진 제 1 데이터패드라인과 제 1 게이트패드라인을 형성하는 것을 특징으로 한다.
- [0040] 이때, 상기 제 1 소오스/드레인전극을 형성할 때, 상기 제 1 데이터패드라인과 제 1 게이트패드라인 위에 상기 제 2 도전막으로 각각 제 2 데이터패드라인과 제 2 게이트패드라인을 형성하는 것을 특징으로 한다.
- [0041] 이때, 상기 제 2 보호막을 형성할 때, 상기 제 2 보호막과 제 1 보호막 및 층간절연막을 선택적으로 패터닝하여 상기 어레이 기판의 패드부에 상기 제 2 데이터패드라인과 제 2 게이트패드라인을 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀을 형성하는 것을 특징으로 한다.
- [0042] 이때, 상기 화소전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 제 2 데이터패드라인과 제 2 게이트패드라인에 전기적으로 접속하는 데이터패드전극과 게이트패드전극을 형성하는 것을 특징으로 한다.
- [0043] 상기 게이트전극과 게이트라인을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 1 도전막으로 이루어진 제 1 게이트패드라인을 형성하는 것을 특징으로 한다.
- [0044] 이때, 상기 제 1 소오스/드레인전극을 형성할 때, 상기 제 1 게이트패드라인 위에 상기 제 2 도전막으로 이루어진 제 2 게이트패드라인을 형성하는 것을 특징으로 한다.
- [0045] 이때, 상기 제 2 소오스/드레인전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 3 도전막으로 이루어진 데이터패드라인을 형성하는 것을 특징으로 한다.
- [0046] 이때, 상기 제 2 보호막을 형성할 때, 상기 제 2 보호막과 제 1 보호막 및 층간절연막을 선택적으로 패터닝하여 상기 어레이 기판의 패드부에 상기 데이터패드라인과 제 2 게이트패드라인을 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀을 형성하는 것을 특징으로한다.
- [0047] 이때, 상기 화소전극을 형성할 때, 상기 어레이 기판의 패드부에 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 데이터패드라인과 제 2 게이트패드라인에 전기적으로 접속하는 데이터패드전극과 게이트패드전극을 형성하는 것을 특징으로 한다.
- [0048] 상기 컬러필터는 상기 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 형성하는 것을 특징으로 한다.
- [0049] 상기 컬러필터를 형성한 후, 상기 컬러필터가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 오버코트층을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.
- [0050] 상기 게이트전극은 상기 액티브층의 하부를 가리도록 형성되며, 상기 제 2 소오스전극은 상부에서 상기 액티브층의 채널영역을 가리도록 연장, 형성되는 것을 특징으로 한다.
- [0051] 상기 제 3 도전막은 구리 등의 저저항 도전물질을 주 배선으로 그 하부에 배리어 층으로 몰리브덴-티타늄 등을 적용한 2층 구조로 형성하는 것을 특징으로 한다.

발명의 효과

- [0052] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시소자 및 그 제조방법은 산화물계 반도체를 박막 트랜지스터의 액티브층으로 사용한 유기발광다이오드 표시소자에 있어서, 게이트전극 상부에 액티브층을 형성하

는 동시에 상기 액티브층의 채널영역을 완전히 가리도록 소오스전극을 패터닝함으로써 액티브층 상, 하부에서 유입되는 빛을 차단할 수 있게 된다. 그 결과 산화물 TFT의 신뢰성을 개선하는 효과를 얻을 수 있다.

[0053] 또한, 본 발명에 따른 유기발광다이오드 표시소자 및 그 제조방법은 에치-스타퍼를 삭제함으로써 공정이 단순화되는 동시에 층간 중첩 부분에 컬러필터나 오버코트층을 형성하여 갭(gap)을 만들어줌으로써 기생 용량을 최소화할 수 있게 된다.

[0054] 이때, 제 1 마스크공정에서 고온 열처리를 선행 진행하여 산화물 반도체의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선으로 구리를 적용함으로써 대면적 초고해상도(Ultra Definition; UD)급 표시소자 등에 적용할 수 있는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0055] 도 1은 일반적인 유기발광다이오드 표시소자의 발광원리를 설명하는 다이어그램.
- 도 2는 일반적인 유기발광다이오드 표시소자에 있어, 하나의 화소에 대한 등가 회로도.
- 도 3은 일반적인 화이트 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도.
- 도 4는 본 발명의 제 1 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도.
- 도 5a 내지 도 5h는 상기 도 4에 도시된 본 발명의 제 1 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도.
- 도 6a 내지 도 6f는 상기 도 5a에 도시된 본 발명의 제 1 실시예에 따른 제 1 마스크공정을 구체적으로 나타내는 단면도.
- 도 7은 본 발명의 제 2 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도.
- 도 8a 내지 도 8g는 상기 도 7에 도시된 본 발명의 제 2 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도.
- 도 9는 본 발명의 제 3 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도.
- 도 10a 내지 도 10g는 상기 도 9에 도시된 본 발명의 제 3 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0056] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기발광다이오드 표시소자 및 그 제조방법의 바람직한 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며, 여기에서 설명하는 실시예에 한정되지 않는다.

[0057] 도 4는 본 발명의 제 1 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도로써, 컬러필터가 하부 어레이 기판에 형성된 COT(color filter on TFT) 구조의 화이트 유기발광다이오드(White Organic Light Emitting Diode; W-OLED) 표시소자를 예를 들어 나타내고 있다.

[0058] 이때, 도면에는 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소를 나타내고 있으며, 실제의 유기발광다이오드 표시소자에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 MxN개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.

[0059] 도면에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 W-OLED 표시소자는 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(110) 위에 게이트전극(121)을 포함하는 게이트라인(116) 및 제 1 데이터패드라인(117p')과 제 1 게이트패드라인(116p')이 형성되어 있다.

[0060] 상기 게이트라인(116)은 게이트 신호를 전달하며 가로 방향으로 뻗어 있다. 이때, 상기 게이트라인(116)은 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 상기 제 1 게이트패드라인(116p')에 연결되며, 게이트전극(121)은 상기 게이트라인(116)의 일부를 구성한다. 게이트 신호를 생성하는 게이트 구동회로가 어레이 기판(110) 위에 집적되어 있는 경우 상기 게이트라인(116)이 연장되어 게이트 구동회로와 직접 연결될 수 있다.

[0061] 상기 게이트전극(121)을 포함하는 게이트라인(116) 및 소정의 제 1 게이트패드라인(116p') 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO₂) 등으로 이루어진 게이트절연막(115a)이 형성되어 있다.

- [0062] 그리고, 상기 게이트절연막(115a) 위에는 산화물 반도체로 이루어진 액티브층(124)이 형성되어 있는데, 이때 상기 액티브층(124)은 게이트전극(121)에 의해 하부가 완전히 가려지도록 상기 게이트전극(121) 위에 위치하게 된다.
- [0063] 이때, 상기 본 발명의 제 1 실시예는 상기 액티브층(124)이 산화물 반도체로 이루어진 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 상기 액티브층(124)은 수소화 비정질 실리콘(hydrogenated amorphous silicon) 또는 다결정 실리콘(crystallized silicon)으로 이루어질 수 있다.
- [0064] 상기 산화물 반도체를 액티브층(124)으로 적용한 산화물 박막 트랜지스터는 높은 이동도를 가지는 한편 저온에서 제작이 가능함에 따라 투명 전자회로에 사용될 수 있는 장점이 있다.
- [0065] 또한, 상기 산화물 박막 트랜지스터는 기존의 비정질 실리콘 박막 트랜지스터와 달리 n+ 층이 없는 구조로 제작되고 있어 공정을 단순화시킬 수 있는 장점이 있다.
- [0066] 상기 본 발명의 제 1 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, 비정질 아연 산화물(ZnO) 반도체를 이용하여 액티브층(124)을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다.
- [0067] 즉, 상기 아연 산화물은 산소 함량에 따라 전도성, 반도체성 및 저항성의 3가지 성질을 모두 구현할 수 있는 물질로, 비정질 아연 산화물 반도체 물질을 액티브층(124)으로 적용한 산화물 박막 트랜지스터는 대면적 디스플레이에 적용될 수 있다.
- [0068] 또한, 최근 투명 전자회로에 엄청난 관심과 활동이 집중되고 있는데, 상기 비정질 아연 산화물 반도체 물질을 액티브층(124)으로 적용한 산화물 박막 트랜지스터는 높은 이동도를 가지는 한편 저온에서 제작이 가능함에 따라 상기 투명 전자회로에 사용될 수 있는 장점이 있다.
- [0069] 특히, 본 발명의 제 1 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐(indium; In)과 갈륨(gallium; Ga)과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성하는 것을 특징으로 한다.
- [0070] 상기 a-IGZO 반도체는 가시광선을 통과시킬 수 있어 투명하며, 또한 상기 a-IGZO 반도체로 제작된 산화물 박막 트랜지스터는 $1\sim 100\text{cm}^2/\text{Vs}$ 의 이동도를 가져 비정질 실리콘 박막 트랜지스터에 비해 높은 이동도 특성을 나타낸다. 또한, 상기 a-IGZO 반도체는 저온에서 공정이 가능하여 가볍고 유연한 제품을 생산할 수 있는 특징을 가지고 있다.
- [0071] 더욱이 상기 a-IGZO 반도체로 제작된 산화물 박막 트랜지스터는 비정질 실리콘 박막 트랜지스터와 비슷한 균일한 특성을 나타냄에 따라 부품 구조도 비정질 실리콘 박막 트랜지스터처럼 간단하며, 대면적 평판표시장치에 적용할 수 있는 장점을 가지고 있다.
- [0072] 그리고, 상기 액티브층(124)의 소오스영역과 드레인영역 위에는 각각 제 1 소오스전극(122')과 제 1 드레인전극(123')이 형성되어 있으며, 상기 제 1 데이터패드라인(117p')과 제 1 게이트패드라인(116p') 위에는 각각 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)이 형성되어 있다.
- [0073] 이때, 상기 제 1 소오스전극(122')과 제 1 드레인전극(123') 및 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)은 구리(Cu) 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 상, 하부에 배리어 층으로 몰리브덴-티타늄(MoTi) 등을 적용한 3층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0074] 그리고, 상기 제 1 소오스전극(122')과 제 1 드레인전극(123') 및 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(115b)이 형성되어 있다.
- [0075] 이때, 본 발명의 제 1 실시예에 따른 상기 W-OLED 표시소자는 화상이 표시되는 화소영역의 층간절연막(115b) 위에 적, 녹 및 청색의 컬러필터(117)가 형성되게 된다.
- [0076] 그리고, 상기 컬러필터(117)가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 포토아크릴(photoacryl) 등으로 이루어진 오버코트층(115c)이 형성되게 된다.
- [0077] 상기 오버코트층(115c)이 형성된 어레이 기판(110) 전면에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(115d)이 형성되어 있다.
- [0078] 이때, 상기 제 1 보호막(115d)은 소정영역이 제거되어 상기 제 1 소오스전극(122')과 제 1 드레인전극(123')

의 일부를 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하게 된다.

- [0079] 그리고, 상기 제 1 보호막(115d) 위에는 데이터라인(미도시)이 형성되는 한편, 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극(122')과 제 1 드레인전극(123')에 전기적으로 접속하는 제 2 소오스전극(122)과 제 2 드레인전극(123)이 형성되어 있다.
- [0080] 이때, 상기 제 2 소오스전극(122)은 상부에서 상기 액티브층(124)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(121)과 함께 액티브층(124)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다.
- [0081] 상기 데이터라인은 데이터 신호를 전달하며 세로 방향으로 뻗어 상기 게이트라인(116)과 교차한다. 이때, 상기 데이터라인은 게이트전극(121)을 향하여 뻗은 제 2 소오스전극(122)과 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 면적이 넓은 끝 부분(미도시)을 포함한다. 데이터 신호를 생성하는 데이터 구동회로가 어레이 기판(110) 위에 집적되어 있는 경우, 상기 데이터라인이 연장되어 데이터 구동회로와 직접 연결될 수 있다.
- [0082] 이때, 상기 데이터라인과 제 2 소오스전극(122) 및 제 2 드레인전극(123)은 Cu 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 하부에 배리어 층으로 MoTi 등을 적용한 2층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0083] 상기 데이터라인과 제 2 소오스전극(122) 및 제 2 드레인전극(123)이 형성된 어레이 기판(110) 위에는 소정의 제 2 보호막(115e)이 형성되어 있다.
- [0084] 이때, 상기 화소부의 제 2 보호막(115e)에는 상기 제 2 드레인전극(123)의 일부를 노출시키는 제 3 콘택홀이 형성되어 있으며, 상기 패드부의 제 2 보호막(115e)과 제 1 보호막(115d) 및 층간절연막(115b)에는 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)의 일부를 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀이 형성되어 있다.
- [0085] 그리고, 상기 제 2 보호막(115e) 위에는 화소전극(pixel electrode)(118)과 데이터패드전극(127p) 및 게이트패드전극(126p)이 형성되어 있다. 이들은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0086] 이때, 양극인 상기 화소전극(118)은 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극(123)에 전기적으로 접속하며, 상기 데이터패드전극(127p)과 게이트패드전극(126p)은 각각 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)에 전기적으로 접속하게 된다.
- [0087] 그리고, 도시하지 않았지만, 상기 화소전극(118)이 형성된 어레이 기판(110) 위에는 격벽(partition)이 형성되게 된다. 이때, 상기 격벽은 화소전극(118) 가장자리 주변을 둑(bank)처럼 둘러싸서 개구부(opening)를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. 상기 격벽은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽은 차광부재의 역할을 하게 된다.
- [0088] 상기 격벽이 형성된 어레이 기판(110) 위에는 백색의 유기발광층이 형성되게 된다.
- [0089] 이때, 상기 유기발광층은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)을 포함하는 다층 구조를 가질 수 있다. 상기 부대층에는 전자와 정공의 균형을 맞추기 위한 전자수송층 및 정공수송층과 전자와 정공의 주입을 강화하기 위한 전자주입층 및 정공주입층 등이 있다.
- [0090] 상기 유기발광층 위에는 음극인 공통전극(common electrode)이 형성되게 된다. 이때, 상기 공통전극은 공통 전압을 인가 받으며, 칼슘(Ca), 바륨(Ba), 마그네슘(Mg), 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0091] 이와 같이 구성되는 본 발명의 제 1 실시예에 따른 W-OLED 표시소자에서, 상기 게이트라인(116)에 연결되어 있는 게이트전극(121) 및 상기 데이터라인에 연결되어 있는 제 2 소오스전극(122)과 제 2 드레인전극(123)은 액티브층(124)과 함께 스위칭 박막 트랜지스터(switching TFT)를 구성한다. 그리고, 도시하지 않았지만, 상기 제 2 드레인전극(123)에 연결되어 있는 구동 게이트전극과 구동 전압라인에 연결되어 있는 구동 소오스전극 및 상기 화소전극(118)에 연결되어 있는 구동 드레인전극은 구동 액티브층과 함께 구동 박막 트랜지스터(driving TFT)를 구성한다.

- [0092] 또한, 상기 화소전극(118)과 유기발광층 및 공통전극은 유기발광다이오드를 구성하며, 서로 중첩하는 유지전극과 상기 구동 전압라인은 유지 축전기(storage capacitor)를 구성한다.
- [0093] 전술한 바와 같이 본 발명의 제 1 실시예에 따른 W-OLED 표시소자는 게이트전극(121) 상부에 액티브층(124)을 형성하는 동시에 상기 액티브층(124)의 채널영역을 완전히 가리도록 제 2 소오스전극(122)을 형성함으로써 액티브층(124) 상, 하부에서 유입되는 빛을 차단할 수 있게 된다. 그 결과 산화물 TFT의 신뢰성을 개선하는 효과를 얻을 수 있다.
- [0094] 또한, 상기 본 발명의 제 1 실시예에 따른 W-OLED 표시소자는 산화물 반도체를 이용하여 액티브층(124)을 형성하면서도 에치-스타퍼를 삭제함으로써 공정이 단순화되는 동시에 층간 중첩 부분에 오버코트층(115c)을 형성하여 갭(gap)을 만들어줌으로써 기생 용량을 최소화할 수 있게 된다.
- [0095] 이때, 제 1 마스크공정에서 고온 열처리를 선행 진행하여 산화물 반도체의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선으로 구리를 적용함으로써 대면적 초고해상도(Ultra Definition; UD)급 표시소자 등에 적용할 수 있는 효과를 얻을 수 있다.
- [0096] 또한, 전술한 에치-스타퍼의 삭제와 함께 (구동 TFT의 게이트전극과 스위칭 TFT의 제 2 드레인전극(123)을 서로 연결시키는) 게이트 콘택을 위해 추가로 마스크를 적용할 필요가 없어 공정을 단순화할 수 있게 되는데, 이를 다음의 본 발명의 제 1 실시예에 따른 W-OLED 표시소자의 제조방법을 통해 상세히 설명한다.
- [0097] 도 5a 내지 도 5h는 상기 도 4에 도시된 본 발명의 제 1 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도로서, 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소에 대한 어레이 기판의 제조방법을 나타내고 있다.
- [0098] 도 5a에 도시된 바와 같이, 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(110) 위에 제 1 도전막(130)과 게이트절연막(115a) 및 액티브층(124)을 형성한다.
- [0099] 이때, 본 발명의 박막 트랜지스터에 산화물 반도체를 적용하는 경우에는 저온 증착이 가능하며, 플라스틱 기판, 소다라임 글라스 등의 저온 공정에 적용이 가능한 기판을 사용할 수 있다. 또한, 비정질 특성을 나타냄으로 인해 대면적 디스플레이용 기판의 사용이 가능하다.
- [0100] 상기 제 1 도전막(130)과 게이트절연막(115a) 및 액티브층(124)은 제 1 도전막(130)과 절연막 및 산화물 반도체를 상기 어레이 기판(110) 전면에 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0101] 이때, 상기 제 1 마스크공정은 하프-톤 마스크(halftone mask) 또는 회절마스크(slit mask)(이하, 상기 하프-톤 마스크를 지칭하는 경우에는 상기 회절마스크를 포함하는 것으로 한다)를 이용할 수 있는데, 이를 다음의 도면을 참조하여 상세히 설명한다.
- [0102] 도 6a 내지 도 6f는 상기 도 5a에 도시된 본 발명의 제 1 실시예에 따른 제 1 마스크공정을 구체적으로 나타내는 단면도이다.
- [0103] 도 6a에 도시된 바와 같이, 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(110) 위에 차례대로 제 1 도전막(130)과 절연막(115) 및 반도체 박막(120)을 증착한다.
- [0104] 이때, 상기 제 1 도전막(130)으로 몰리브덴(Mo)이나 몰리브덴-티타늄(MoTi) 등의 몰리브덴 합금, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti)과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다.
- [0105] 그리고, 상기 절연막(115)으로 실리콘질화막이나 실리콘산화막과 같은 무기절연막 또는 hafnium(hafnium; Hf) 옥사이드, 알루미늄 옥사이드와 같은 고유전성 산화막을 사용할 수 있으며, 화학기상증착(Cheical Vapour Deposition; CVD) 또는 플라즈마 화학기상증착(Plasma Enhanced Chemical Vapour Deposition; PECVD) 등을 이용하여 형성할 수 있다.
- [0106] 상기 반도체 박막(120)으로 비정질 아연 산화물 반도체를 포함하는 산화물 반도체를 사용할 수 있다.
- [0107] 이때, 상기 비정질 아연 산화물 반도체, 특히 a-IGZO 반도체는 갈륨산화물(Ga_2O_3), 인듐산화물(In_2O_3) 및 아연산화물(ZnO)의 복합체 타겟을 이용하여 스퍼터링(sputtering) 방법에 의해 형성될 수 있으며, 이 이외에도 화학기상증착이나 원자증착(Atomic Layer Deposition; ALD) 등의 화학적 증착방법을 이용하는 것도 가능하다.

- [0108] 기술한 바와 같이 상기 산화물 반도체를 액티브층으로 적용한 산화물 박막 트랜지스터는 높은 이동도를 가지는 한편 저온에서 제작이 가능함에 따라 투명 전자회로에 사용될 수 있는 장점이 있다.
- [0109] 또한, 상기 산화물 박막 트랜지스터는 기존의 비정질 실리콘 박막 트랜지스터와 달리 n+ 층이 없는 구조로 제작되고 있어 공정을 단순화시킬 수 있는 장점이 있다.
- [0110] 상기 본 발명의 제 1 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, 비정질 아연 산화물 반도체를 이용하여 액티브층을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다. 특히, 상기 본 발명의 제 1 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐과 갈륨과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성할 수 있다.
- [0111] 이와 같이 a-IGZO 반도체로 이루어진 반도체 박막(120)이 증착된 후에는 산화물 반도체의 신뢰성 개선을 위해 약 400°C 이상의 온도에서 열처리를 진행하게 된다.
- [0112] 다음으로, 도 6b에 도시된 바와 같이, 상기 반도체 박막(120)이 증착된 어레이 기판(110) 전면에는 포토레지스트와 같은 감광성물질로 이루어진 감광막(160)을 형성한 후, 본 발명의 제 1 실시예에 따른 하프-톤 마스크(170)를 통해 상기 감광막(160)에 선택적으로 광을 조사한다.
- [0113] 이때, 상기 하프-톤 마스크(170)에는 조사된 광을 모두 투과시키는 제 1 투과영역(I)과 광의 일부만 투과시키고 일부는 차단하는 제 2 투과영역(II) 및 조사된 모든 광을 차단하는 차단영역(III)이 마련되어 있으며, 상기 하프-톤 마스크(170)를 투과한 광만이 상기 감광막(160)에 조사되게 된다.
- [0114] 이어서, 상기 하프-톤 마스크(170)를 통해 노광된 상기 감광막(160)을 현상하고 나면, 도 6c에 도시된 바와 같이, 상기 차단영역(III)과 제 2 투과영역(II)을 통해 광이 모두 차단되거나 일부만 차단된 영역에는 소정 두께의 제 1 감광막패턴(160a)과 제 2 감광막패턴(160b)이 남아있게 되고, 모든 광이 투과된 제 1 투과영역(I)에는 상기 감광막이 완전히 제거되어 상기 반도체 박막(120) 표면이 노출되게 된다.
- [0115] 이때, 상기 차단영역(III)에 형성된 제 1 감광막패턴(160a)은 제 2 투과영역(II)을 통해 형성된 제 2 감광막패턴(160b)보다 두껍게 형성된다. 또한, 상기 제 1 투과영역(I)을 통해 광이 모두 투과된 영역에는 감광막이 완전히 제거되는데, 이것은 포지티브 타입의 포토레지스트를 사용했기 때문이며, 본 발명이 이에 한정되는 것은 아니며 네거티브 타입의 포토레지스트를 사용하여도 무방하다.
- [0116] 다음으로, 도 6d에 도시된 바와 같이, 상기와 같이 형성된 제 1 감광막패턴(160a)과 제 2 감광막패턴(160b)을 마스크로 하여, 그 하부에 형성된 상기 절연막 및 반도체 박막의 일부영역을 선택적으로 제거하게 되면, 상기 제 1 도전막(130) 위에 게이트절연막(115a)이 개재된 상태에서 상기 산화물 반도체로 이루어진 반도체 박막패턴(120')이 형성되게 된다. 이때, 상기 절연막으로 이루어진 상기 게이트절연막(115a)은 상기 반도체 박막패턴(120')과 실질적으로 동일한 형태로 패터닝되게 된다.
- [0117] 이후, 상기 제 1 감광막패턴(160a)과 제 2 감광막패턴(160b)의 두께 일부를 제거하는 애싱(ashing)공정을 진행하게 되면, 도 6e에 도시된 바와 같이, 상기 제 2 투과영역(II)의 제 2 감광막패턴이 완전히 제거되게 된다.
- [0118] 이때, 상기 제 1 감광막패턴은 상기 제 2 감광막패턴의 두께만큼이 제거된 제 3 감광막패턴(160a')으로 상기 차단영역(III)에 대응하는 영역에만 남아있게 된다.
- [0119] 이후, 도 6f에 도시된 바와 같이, 상기 제 3 감광막패턴(160a')을 마스크로 하여, 그 하부에 형성된 반도체 박막의 일부영역을 선택적으로 제거하게 되면, 상기 게이트절연막(115a) 위에 상기 반도체 박막으로 이루어진 액티브층(124)이 형성되게 된다.
- [0120] 다음으로, 도 5b에 도시된 바와 같이, 상기 액티브층(124)이 형성된 어레이 기판(110) 전면에는 제 2 도전막을 증착한 후, 포토리소그래피공정(제 2 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 액티브층(124)의 소정영역, 즉 소오스/드레인영역 위에 상기 제 2 도전막으로 이루어진 제 1 소오스/드레인전극(122', 123')을 형성하게 된다.
- [0121] 또한, 상기 제 2 마스크공정을 통해 상기 제 2 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(110)의 패드부에 상기 제 2 도전막으로 이루어진 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)을 형성하게 된다.

- [0122] 기술한 바와 같이 상기 제 2 도전막은 Cu 등의 저저항 도전물질을 주 배선으로 그 상, 하부에 배리어 층으로 MoTi 등을 적용한 3층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0123] 이때, 상기 제 1 도전막 역시 상기 제 2 마스크공정을 통해 선택적으로 패터닝되게 되며, 이에 따라 상기 어레이 기판(110)의 화소부에 상기 제 1 도전막으로 이루어진 게이트전극(121)을 포함하는 게이트라인(116)이 형성되는 한편, 상기 어레이 기판(110)의 패드부에 상기 제 1 도전막으로 이루어진 제 1 데이터패드라인(117p')과 제 1 게이트패드라인(116p')이 형성되게 된다.
- [0124] 상기 게이트라인(116)은 게이트 신호를 전달하며 가로 방향으로 뻗어 있다. 이때, 상기 게이트라인(116)은 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 상기 제 1 게이트패드라인(116p')에 연결되며, 게이트전극(121)은 상기 게이트라인(116)의 일부를 구성한다. 게이트 신호를 생성하는 게이트 구동회로가 어레이 기판(110) 위에 집적되어 있는 경우 상기 게이트라인(116)이 연장되어 게이트 구동회로와 직접 연결될 수 있다.
- [0125] 이때, 상기 액티브층(124)은 상기 게이트전극(121)에 의해 하부가 완전히 가려지도록 게이트전극(121) 위에 위치하게 된다. 그리고, 상기 제 1 데이터패드라인(117p')과 제 1 게이트패드라인(116p') 위에는 각각 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)이 위치하게 된다.
- [0126] 이와 같이 본 발명의 경우에는 제 1 마스크공정에서 액티브층(124)에 대한 고온 열처리를 선행 진행하여 산화물 박막 트랜지스터의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선(즉, 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p))으로 구리를 적용함에 따라 대면적 초고해상도급 표시소자 등에 적용할 수 있게 된다.
- [0127] 다음으로, 도 5c에 도시된 바와 같이, 상기 제 1 소오스전극(122')과 제 1 드레인전극(123') 및 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(115b)을 형성한다.
- [0128] 그리고, 3번의 포토리소그래피공정(제 3 마스크공정 내지 제 5 마스크공정)을 통해 화상이 표시되는 화소영역의 층간절연막(115b) 위에 적, 녹 및 청색의 컬러필터(117)를 형성하게 된다.
- [0129] 이후, 도 5d에 도시된 바와 같이, 포토리소그래피공정(제 6 마스크공정)을 통해 상기 컬러필터(117)가 형성된 화소영역 및 박막 트랜지스터 영역을 덮도록 포토아크릴(photoacryl) 등으로 이루어진 오버코트층(115c)을 형성한다.
- [0130] 그리고, 도 5e에 도시된 바와 같이, 상기 오버코트층(115c)이 형성된 어레이 기판(110) 전면에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(115d)이 형성되게 된다.
- [0131] 이후, 포토리소그래피공정(제 7 마스크공정)을 통해 상기 제 1 보호막(115d)을 선택적으로 패터닝하여 상기 제 1 소오스전극(122')과 제 1 드레인전극(123')의 일부를 각각 노출시키는 제 1 콘택홀(140a)과 제 2 콘택홀(140b)을 형성하게 된다.
- [0132] 다음으로, 도 5f에 도시된 바와 같이, 상기 제 1 보호막(115d) 위에 제 3 도전막을 증착한 후 포토리소그래피공정(제 8 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 어레이 기판(110)의 화소부에 상기 제 3 도전막으로 이루어진 데이터라인(미도시)을 형성하는 한편, 상기 제 1 콘택홀(140a)과 제 2 콘택홀(140b)을 통해 각각 상기 제 1 소오스전극(122')과 제 1 드레인전극(123')에 전기적으로 접속하는 제 2 소오스전극(122)과 제 2 드레인전극(123)을 형성하게 된다.
- [0133] 이때, 상기 제 2 소오스전극(122)은 상부에서 상기 액티브층(124)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(121)과 함께 액티브층(124)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다.
- [0134] 기술한 바와 같이, 상기 데이터라인은 데이터 신호를 전달하며 세로 방향으로 뻗어 상기 게이트라인(116)과 교차한다. 이때, 상기 데이터라인은 게이트전극(121)을 향하여 뻗은 제 2 소오스전극(122)과 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 면적이 넓은 끝 부분(미도시)을 포함한다. 데이터 신호를 생성하는 데이터 구동회로가 어레이 기판(110) 위에 집적되어 있는 경우, 상기 데이터라인이 연장되어 데이터 구동회로와 직접 연결될 수 있다.
- [0135] 이때, 상기 제 3 도전막은 Cu 등의 저저항 도전물질을 주 배선으로 그 하부에 배리어 층으로 MoTi 등을 적용한 2층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.

- [0136] 다음으로, 도 5g에 도시된 바와 같이, 상기 데이터라인과 제 2 소오스전극(122) 및 제 2 드레인전극(123)이 형성된 어레이 기판(110) 위에 소정의 제 2 보호막(115e)을 형성한다.
- [0137] 이후, 포토리소그래피공정(제 9 마스크공정)을 통해 상기 제 2 보호막(115e)을 선택적으로 패터닝하여 상기 어레이 기판(110)의 화소부에 상기 제 2 드레인전극(123)의 일부를 노출시키는 제 3 콘택홀(140c)을 형성하는 한편, 상기 제 2 보호막(115e)과 제 1 보호막(115d) 및 층간절연막(115b)을 선택적으로 패터닝하여 상기 어레이 기판(110)의 패드부에 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)의 일부를 각각 노출시키는 제 4 콘택홀(140d)과 제 5 콘택홀(140e)을 형성하게 된다.
- [0138] 다음으로, 도 5h에 도시된 바와 같이, 상기 제 2 보호막(115e)이 형성된 어레이 기판(110) 전면에서 제 4 도전막을 증착한 후, 포토리소그래피공정(제 10 마스크공정)을 통해 상기 제 4 도전막을 선택적으로 패터닝하여 상기 제 4 도전막으로 이루어진 화소전극(118)을 형성한다.
- [0139] 이때, 상기 제 4 도전막은 ITO 또는 IZO 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0140] 이때, 양극인 상기 화소전극(118)은 상기 제 3 콘택홀(140c)을 통해 상기 제 2 드레인전극(123)에 전기적으로 접속하며, 상기 데이터패드전극(127p)과 게이트패드전극(126p)은 각각 상기 제 4 콘택홀(140d)과 제 5 콘택홀(140e)을 통해 상기 제 2 데이터패드라인(117p)과 제 2 게이트패드라인(116p)에 전기적으로 접속하게 된다.
- [0141] 그리고, 도시하지 않았지만, 상기 화소전극(118)이 형성된 어레이 기판(110) 위에는 격벽이 형성되게 된다. 이때, 상기 격벽은 화소전극(118) 가장자리 주변을 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. 상기 격벽은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽은 차광부재의 역할을 하게 된다.
- [0142] 상기 격벽이 형성된 어레이 기판(110) 위에는 백색의 유기발광층이 형성되게 된다.
- [0143] 이때, 상기 유기발광층은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층을 포함하는 다층 구조를 가질 수 있다. 상기 부대층에는 전자와 정공의 균형을 맞추기 위한 전자수송층 및 정공수송층과 전자와 정공의 주입을 강화하기 위한 전자주입층 및 정공주입층 등이 있다.
- [0144] 상기 유기발광층 위에는 음극인 공통전극이 형성되게 된다. 이때, 상기 공통전극은 공통 전압을 인가 받으며, 칼슘, 바륨, 마그네슘, 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0145] 이와 같이 본 발명의 경우에는 상기 제 2 소오스전극(122)이 상부에서 상기 액티브층(124)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(121)과 함께 액티브층(124)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다. 또한, 상기 제 2 소오스전극(122)은 외부로부터 수분(H₂O)이나 수소(H₂)가 상기 액티브층(124) 내로 유입되는 것을 차단하는 역할을 하게 된다.
- [0146] 한편, 본 발명의 데이터패드라인은 데이터 배선(즉, 제 2 소오스전극과 제 2 드레인전극 및 데이터라인)을 구성하는 제 3 도전막으로 형성할 수도 있다.
- [0147] 또한, 본 발명은 컬러필터를 박막 트랜지스터 영역으로 연장, 형성하도록 함으로써 오버코트층을 제거할 수도 있으며, 이를 다음의 본 발명의 제 2 실시예를 통해 상세히 설명한다.
- [0148] 도 7은 본 발명의 제 2 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도로써, 컬러필터가 하부 어레이 기판에 형성된 COT 구조의 W-OLED 표시소자를 예를 들어 나타내고 있다.
- [0149] 이때, 도면에는 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소를 나타내고 있으며, 실제의 유기발광다이오드 표시소자에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 MxN개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.
- [0150] 도면에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 W-OLED 표시소자는 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(210) 위에 게이트전극(221)을 포함하는 게이트라인(216) 및 제 1 데이터패드라인(217p')과 제 1 게이트패드라인(216p')이 형성되어 있다.
- [0151] 전술한 바와 같이 상기 게이트라인(216)은 게이트 신호를 전달하며 가로 방향으로 뻗어 있다. 이때, 상기 게이트라인(216)은 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 상기 제 1 게이트패드라인(216p')에

연결되며, 게이트전극(221)은 상기 게이트라인(216)의 일부를 구성한다. 게이트 신호를 생성하는 게이트 구동회로가 어레이 기판(210) 위에 집적되어 있는 경우 상기 게이트라인(216)이 연장되어 게이트 구동회로와 직접 연결될 수 있다.

- [0152] 상기 게이트전극(221)을 포함하는 게이트라인(216) 및 소정의 제 1 게이트패드라인(216p') 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 게이트절연막(215a)이 형성되어 있다.
- [0153] 그리고, 상기 게이트절연막(215a) 위에는 산화물 반도체로 이루어진 액티브층(224)이 형성되어 있는데, 이때 상기 액티브층(224)은 게이트전극(221)에 의해 하부가 완전히 가려지도록 상기 게이트전극(221) 위에 위치하게 된다.
- [0154] 이때, 상기 본 발명의 제 2 실시예는 전술한 본 발명의 제 1 실시예와 동일하게 상기 액티브층(224)이 산화물 반도체로 이루어진 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 상기 액티브층(224)은 수소화 비정질 실리콘 또는 다결정 실리콘으로 이루어질 수 있다.
- [0155] 상기 산화물 반도체를 액티브층(224)으로 적용한 산화물 박막 트랜지스터는 높은 이동도를 가지는 한편 저온에서 제작이 가능함에 따라 투명 전자회로에 사용될 수 있는 장점이 있다.
- [0156] 또한, 상기 산화물 박막 트랜지스터는 기존의 비정질 실리콘 박막 트랜지스터와 달리 n+ 층이 없는 구조로 제작되고 있어 공정을 단순화시킬 수 있는 장점이 있다.
- [0157] 상기 본 발명의 제 2 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, ZnO 반도체를 이용하여 액티브층(224)을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다.
- [0158] 특히, 본 발명의 제 2 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐과 갈륨과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성하는 것을 특징으로 한다.
- [0159] 그리고, 상기 액티브층(224)의 소오스영역과 드레인영역 위에는 각각 제 1 소오스전극(222')과 제 1 드레인전극(223')이 형성되어 있으며, 상기 제 1 데이터패드라인(217p')과 제 1 게이트패드라인(216p') 위에는 각각 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)이 형성되어 있다.
- [0160] 이때, 상기 제 1 소오스전극(222')과 제 1 드레인전극(223') 및 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)은 Cu 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 상, 하부에 배리어 층으로 MoTi 등을 적용한 3층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0161] 그리고, 상기 제 1 소오스전극(222')과 제 1 드레인전극(223') 및 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)이 형성되어 있다.
- [0162] 이때, 본 발명의 제 2 실시예에 따른 상기 W-OLED 표시소자는 전술한 본 발명이 제 1 실시예와는 다르게 화상이 표시되는 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 적, 녹 및 청색의 컬러필터(217)가 형성되어 있는 것을 특징으로 한다.
- [0163] 상기 컬러필터(217)가 형성된 어레이 기판(210) 전면에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(215d)이 형성되어 있다.
- [0164] 이때, 상기 제 1 보호막(215d)은 소정영역이 제거되어 상기 제 1 소오스전극(222')과 제 1 드레인전극(223')의 일부를 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하게 된다.
- [0165] 그리고, 상기 제 1 보호막(215d) 위에는 데이터라인(미도시)이 형성되는 한편, 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극(222')과 제 1 드레인전극(223')에 전기적으로 접속하는 제 2 소오스전극(222)과 제 2 드레인전극(223)이 형성되어 있다.
- [0166] 이때, 상기 제 2 소오스전극(222)은 상부에서 상기 액티브층(224)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(221)과 함께 액티브층(224)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다.
- [0167] 상기 데이터라인은 데이터 신호를 전달하며 세로 방향으로 뻗어 상기 게이트라인(216)과 교차한다. 이때, 상기 데이터라인은 게이트전극(221)을 향하여 뻗은 제 2 소오스전극(222)과 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 면적이 넓은 끝 부분(미도시)을 포함한다. 데이터 신호를 생성하는 데이터 구동회로가 어레이 기판(210) 위에 집적되어 있는 경우, 상기 데이터라인이 연장되어 데이터 구동회로와

직접 연결될 수 있다.

- [0168] 이때, 상기 데이터라인과 제 2 소오스전극(222) 및 제 2 드레인전극(223)은 Cu 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 하부에 배리어 층으로 MoTi 등을 적용한 2층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0169] 상기 데이터라인과 제 2 소오스전극(222) 및 제 2 드레인전극(223)이 형성된 어레이 기관(210) 위에는 소정의 제 2 보호막(215d)이 형성되어 있다.
- [0170] 이때, 상기 화소부의 제 2 보호막(215d)에는 상기 제 2 드레인전극(223)의 일부를 노출시키는 제 3 콘택홀이 형성되어 있으며, 상기 패드부의 제 2 보호막(215d)과 제 1 보호막(215d) 및 층간절연막(215b)에는 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)의 일부를 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀이 형성되어 있다.
- [0171] 그리고, 상기 제 2 보호막(215d) 위에는 화소전극(218)과 데이터패드전극(227p) 및 게이트패드전극(226p)이 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0172] 이때, 양극인 상기 화소전극(218)은 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극(223)에 전기적으로 접속하며, 상기 데이터패드전극(227p)과 게이트패드전극(226p)은 각각 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)에 전기적으로 접속하게 된다.
- [0173] 그리고, 도시하지 않았지만, 상기 화소전극(218)이 형성된 어레이 기관(210) 위에는 격벽이 형성되게 된다.
- [0174] 상기 격벽이 형성된 어레이 기관(210) 위에는 백색의 유기발광층이 형성되게 된다.
- [0175] 상기 유기발광층 위에는 음극인 공통전극이 형성되게 된다. 이때, 상기 공통전극은 공통 전압을 인가 받으며, 칼슘, 바륨, 마그네슘, 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0176] 이와 같이 구성되는 본 발명의 제 2 실시예에 따른 W-OLED 표시소자에서, 상기 게이트라인(216)에 연결되어 있는 게이트전극(221) 및 상기 데이터라인에 연결되어 있는 제 2 소오스전극(222)과 제 2 드레인전극(223)은 액티브층(224)과 함께 스위칭 TFT를 구성한다. 그리고, 도시하지 않았지만, 상기 제 2 드레인전극(223)에 연결되어 있는 구동 게이트전극과 구동 전압라인에 연결되어 있는 구동 소오스전극 및 상기 화소전극(218)에 연결되어 있는 구동 드레인전극은 구동 액티브층과 함께 구동 TFT를 구성한다.
- [0177] 또한, 상기 화소전극(218)과 유기발광층 및 공통전극은 유기발광다이오드를 구성하며, 서로 중첩하는 유지전극과 상기 구동 전압라인은 유지 축전기를 구성한다.
- [0178] 전술한 바와 같이 본 발명의 제 2 실시예에 따른 W-OLED 표시소자는 게이트전극(221) 상부에 액티브층(224)을 형성하는 동시에 상기 액티브층(224)의 채널영역을 완전히 가리도록 제 2 소오스전극(222)을 형성함으로써 액티브층(224) 상, 하부에서 유입되는 빛을 차단할 수 있게 된다. 그 결과 산화물 TFT의 신뢰성을 개선하는 효과를 얻을 수 있다.
- [0179] 또한, 상기 본 발명의 제 2 실시예에 따른 W-OLED 표시소자는 산화물 반도체를 이용하여 액티브층(224)을 형성하면서도 에치-스타퍼를 삭제함으로써 공정이 단순화되는 동시에 층간 중첩 부분에 컬러필터(217)를 형성하여 껍을 만들어줌으로써 기생 용량을 최소화할 수 있게 된다.
- [0180] 이때, 제 1 마스크공정에서 고온 열처리를 선행 진행하여 산화물 반도체의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선으로 구리를 적용함으로써 대면적 초고해상도급 표시소자 등에 적용할 수 있는 효과를 얻을 수 있다.
- [0181] 또한, 전술한 에치-스타퍼의 삭제와 함께 (구동 TFT의 게이트전극과 스위칭 TFT의 제 2 드레인전극(223)을 서로 연결시키는) 게이트 콘택을 위해 추가로 마스크를 적용할 필요가 없으며, 오버코트층의 삭제로 공정을 단순화할 수 있게 되는데, 이를 다음의 본 발명의 제 2 실시예에 따른 W-OLED 표시소자의 제조방법을 통해 상세히 설명한다.
- [0182] 도 8a 내지 도 8g는 상기 도 7에 도시된 본 발명의 제 2 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도로서, 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소에 대한 어레이 기관의 제조방법을 나타내고 있다.

- [0183] 도 8a에 도시된 바와 같이, 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(210) 위에 제 1 도전막(230)과 게이트절연막(215a) 및 액티브층(224)을 형성한다.
- [0184] 이때, 본 발명의 박막 트랜지스터에 산화물 반도체를 적용하는 경우에는 저온 증착이 가능하여, 플라스틱 기판, 소다라임 글라스 등의 저온 공정에 적용이 가능한 기판을 사용할 수 있다. 또한, 비정질 특성을 나타냄으로 인해 대면적 디스플레이용 기판의 사용이 가능하다.
- [0185] 상기 제 1 도전막(230)과 게이트절연막(215a) 및 액티브층(224)은 제 1 도전막(230)과 절연막 및 산화물 반도체를 상기 어레이 기판(210) 전면에서 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0186] 이때, 상기 제 1 마스크공정은 전술한 본 발명의 제 1 실시예와 동일하게 하프-톤 마스크를 이용할 수 있다.
- [0187] 상기 제 1 도전막(230)으로 몰리브덴이나 몰리브덴-티타늄 등의 몰리브덴 합금, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다.
- [0188] 그리고, 상기 절연막(215)으로 실리콘질화막이나 실리콘산화막과 같은 무기절연막 또는 하프늄 옥사이드, 알루미늄 옥사이드와 같은 고유전성 산화막을 사용할 수 있다.
- [0189] 상기 반도체 박막(220)으로 ZnO 반도체를 포함하는 산화물 반도체를 사용할 수 있다.
- [0190] 상기 본 발명의 제 2 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, ZnO 반도체를 이용하여 액티브층을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다. 특히, 상기 본 발명의 제 2 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐과 갈륨과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성할 수 있다.
- [0191] 이와 같이 a-IGZO 반도체로 이루어진 반도체 박막(220)이 증착된 후에는 산화물 반도체의 신뢰성 개선을 위해 약 400°C 이상의 온도에서 열처리를 진행하게 된다.
- [0192] 다음으로, 도 8b에 도시된 바와 같이, 상기 액티브층(224)이 형성된 어레이 기판(210) 전면에서 제 2 도전막을 증착한 후, 포토리소그래피공정(제 2 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 액티브층(224)의 소정영역, 즉 소오스/드레인영역 위에 상기 제 2 도전막으로 이루어진 제 1 소오스/드레인전극(222', 223')을 형성하게 된다.
- [0193] 또한, 상기 제 2 마스크공정을 통해 상기 제 2 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(210)의 패드부에 상기 제 2 도전막으로 이루어진 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)을 형성하게 된다.
- [0194] 전술한 바와 같이 상기 제 2 도전막은 Cu 등의 저저항 도전물질을 주 배선으로 그 상, 하부에 배리어 층으로 MoTi 등을 적용한 3층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0195] 이때, 상기 제 1 도전막 역시 상기 제 2 마스크공정을 통해 선택적으로 패터닝되게 되며, 이에 따라 상기 어레이 기판(210)의 화소부에 상기 제 1 도전막으로 이루어진 게이트전극(221)을 포함하는 게이트라인(216)이 형성되는 한편, 상기 어레이 기판(210)의 패드부에 상기 제 1 도전막으로 이루어진 제 1 데이터패드라인(217p')과 제 1 게이트패드라인(216p')이 형성되게 된다.
- [0196] 전술한 바와 같이 상기 게이트라인(216)은 게이트 신호를 전달하며 가로 방향으로 뻗어 있다. 이때, 상기 게이트라인(216)은 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 상기 제 1 게이트패드라인(216p')에 연결되며, 게이트전극(221)은 상기 게이트라인(216)의 일부를 구성한다. 게이트 신호를 생성하는 게이트 구동회로가 어레이 기판(210) 위에 집적되어 있는 경우 상기 게이트라인(216)이 연장되어 게이트 구동회로와 직접 연결될 수 있다.
- [0197] 이때, 상기 액티브층(224)은 상기 게이트전극(221)에 의해 하부가 완전히 가려지도록 게이트전극(221) 위에 위치하게 된다. 그리고, 상기 제 1 데이터패드라인(217p')과 제 1 게이트패드라인(216p') 위에는 각각 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)이 위치하게 된다.
- [0198] 이와 같이 본 발명의 경우에는 제 1 마스크공정에서 액티브층(224)에 대한 고온 열처리를 선행 진행하여 산화물 박막 트랜지스터의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선(즉, 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p))으로 구리를 적용함에 따라 대면적 초고해상도급 표시소자 등에 적

용할 수 있게 된다.

- [0199] 다음으로, 도 8c에 도시된 바와 같이, 상기 제 1 소오스전극(222')과 제 1 드레인전극(223') 및 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)을 형성한다.
- [0200] 그리고, 3번의 포토리소그래피공정(제 3 마스크공정 내지 제 5 마스크공정)을 통해 화상이 표시되는 화소영역과 박막 트랜지스터 영역을 덮도록 적, 녹 및 청색의 컬러필터(217)를 형성하게 된다.
- [0201] 이후, 도 8d에 도시된 바와 같이, 상기 컬러필터(217)가 형성된 어레이 기판(210) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(215d)이 형성되게 된다.
- [0202] 이후, 포토리소그래피공정(제 6 마스크공정)을 통해 상기 제 1 보호막(215d)을 선택적으로 패터닝하여 상기 제 1 소오스전극(222')과 제 1 드레인전극(223')의 일부를 각각 노출시키는 제 1 콘택홀(240a)과 제 2 콘택홀(240b)을 형성하게 된다.
- [0203] 다음으로, 도 8e에 도시된 바와 같이, 상기 제 1 보호막(215d) 위에 제 3 도전막을 증착한 후 포토리소그래피공정(제 7 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 어레이 기판(210)의 화소부에 상기 제 3 도전막으로 이루어진 데이터라인(미도시)을 형성하는 한편, 상기 제 1 콘택홀(240a)과 제 2 콘택홀(240b)을 통해 각각 상기 제 1 소오스전극(222')과 제 1 드레인전극(223')에 전기적으로 접속하는 제 2 소오스전극(222)과 제 2 드레인전극(223)을 형성하게 된다.
- [0204] 이때, 상기 제 2 소오스전극(222)은 상부에서 상기 액티브층(224)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(221)과 함께 액티브층(224)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다.
- [0205] 전술한 바와 같이, 상기 데이터라인은 데이터 신호를 전달하며 세로 방향으로 뻗어 상기 게이트라인(216)과 교차한다. 이때, 상기 데이터라인은 게이트전극(221)을 향하여 뻗은 제 2 소오스전극(222)과 다른 층 또는 외부 구동회로(미도시)와의 접속을 위하여 면적이 넓은 끝 부분(미도시)을 포함한다. 데이터 신호를 생성하는 데이터 구동회로가 어레이 기판(210) 위에 집적되어 있는 경우, 상기 데이터라인이 연장되어 데이터 구동회로와 직접 연결될 수 있다.
- [0206] 이때, 상기 제 3 도전막은 Cu 등의 저저항 도전물질을 주 배선으로 그 하부에 배리어 층으로 MoTi 등을 적용한 2층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0207] 다음으로, 도 8f에 도시된 바와 같이, 상기 데이터라인과 제 2 소오스전극(222) 및 제 2 드레인전극(223)이 형성된 어레이 기판(210) 위에 소정의 제 2 보호막(215d)을 형성한다.
- [0208] 이후, 포토리소그래피공정(제 8 마스크공정)을 통해 상기 제 2 보호막(215d)을 선택적으로 패터닝하여 상기 어레이 기판(210)의 화소부에 상기 제 2 드레인전극(223)의 일부를 노출시키는 제 3 콘택홀(240c)을 형성하는 한편, 상기 제 2 보호막(215d)과 제 1 보호막(215d) 및 층간절연막(215b)을 선택적으로 패터닝하여 상기 어레이 기판(210)의 패드부에 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)의 일부를 각각 노출시키는 제 4 콘택홀(240d)과 제 5 콘택홀(240e)을 형성하게 된다.
- [0209] 다음으로, 도 8g에 도시된 바와 같이, 상기 제 2 보호막(215d)이 형성된 어레이 기판(210) 전면에서 제 4 도전막을 증착한 후, 포토리소그래피공정(제 9 마스크공정)을 통해 상기 제 4 도전막을 선택적으로 패터닝하여 상기 제 4 도전막으로 이루어진 화소전극(218)을 형성한다.
- [0210] 이때, 상기 제 4 도전막은 ITO 또는 IZO 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0211] 이때, 양극인 상기 화소전극(218)은 상기 제 3 콘택홀(240c)을 통해 상기 제 2 드레인전극(223)에 전기적으로 접속하며, 상기 데이터패드전극(227p)과 게이트패드전극(226p)은 각각 상기 제 4 콘택홀(240d)과 제 5 콘택홀(240e)을 통해 상기 제 2 데이터패드라인(217p)과 제 2 게이트패드라인(216p)에 전기적으로 접속하게 된다.
- [0212] 그리고, 도시하지 않았지만, 상기 화소전극(218)이 형성된 어레이 기판(210) 위에는 격벽이 형성되게 된다.
- [0213] 상기 격벽이 형성된 어레이 기판(210) 위에는 백색의 유기발광층이 형성되게 된다.
- [0214] 상기 유기발광층 위에는 음극인 공통전극이 형성되게 된다. 이때, 상기 공통전극은 공통 전압을 인가 받으며, 갈륨, 바륨, 마그네슘, 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로

이루어질 수 있다.

- [0215] 이와 같이 본 발명의 경우에는 상기 제 2 소오스전극(222)이 상부에서 상기 액티브층(224)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(221)과 함께 액티브층(224)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다. 또한, 상기 제 2 소오스전극(222)은 외부로부터 수분이나 수소가 상기 액티브층(224) 내로 유입되는 것을 차단하는 역할을 하게 된다.
- [0216] 한편, 전술한 바와 같이 본 발명의 데이터패드라인은 데이터 배선(즉, 제 2 소오스전극과 제 2 드레인전극 및 데이터라인)을 구성하는 제 3 도전막으로 형성할 수도 있으며, 이를 다음의 본 발명의 제 3 실시예를 통해 상세히 설명한다.
- [0217] 도 9는 본 발명의 제 3 실시예에 따른 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 단면도로써, 컬러필터가 하부 어레이 기판에 형성된 COT 구조의 W-OLED 표시소자를 예를 들어 나타내고 있다.
- [0218] 이때, 도면에는 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소를 나타내고 있으며, 실제의 유기발광다이오드 표시소자에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 MxN개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.
- [0219] 도면에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 W-OLED 표시소자는 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(310) 위에 게이트전극(321)을 포함하는 게이트라인(316) 및 제 1 게이트패드라인(316p')이 형성되어 있다.
- [0220] 상기 게이트전극(321)을 포함하는 게이트라인(316) 및 소정의 제 1 게이트패드라인(316p') 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 게이트절연막(315a)이 형성되어 있다.
- [0221] 그리고, 상기 게이트절연막(315a) 위에는 산화물 반도체로 이루어진 액티브층(324)이 형성되어 있는데, 이때 상기 액티브층(324)은 게이트전극(321)에 의해 하부가 완전히 가려지도록 상기 게이트전극(321) 위에 위치하게 된다.
- [0222] 이때, 상기 본 발명의 제 3 실시예는 전술한 본 발명의 제 1, 제 2 실시예와 동일하게 상기 액티브층(324)이 산화물 반도체로 이루어진 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 상기 액티브층(324)은 수소화 비정질 실리콘 또는 다결정 실리콘으로 이루어질 수 있다.
- [0223] 상기 본 발명의 제 3 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, ZnO 반도체를 이용하여 액티브층(324)을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다.
- [0224] 특히, 본 발명의 제 2 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐과 갈륨과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성하는 것을 특징으로 한다.
- [0225] 그리고, 상기 액티브층(324)의 소오스영역과 드레인영역 위에는 각각 제 1 소오스전극(322')과 제 1 드레인전극(323')이 형성되어 있으며, 상기 제 1 게이트패드라인(316p') 위에는 제 2 게이트패드라인(316p)이 형성되어 있다.
- [0226] 이때, 상기 제 1 소오스전극(322')과 제 1 드레인전극(323') 및 제 2 게이트패드라인(316p)은 Cu 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 상, 하부에 배리어 층으로 MoTi 등을 적용한 3층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0227] 그리고, 상기 제 1 소오스전극(322')과 제 1 드레인전극(323') 및 제 2 게이트패드라인(316p) 위에는 실리콘 질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)이 형성되어 있다.
- [0228] 이때, 본 발명의 제 3 실시예에 따른 상기 W-OLED 표시소자는 전술한 본 발명이 제 1 실시예와는 다르게 화상이 표시되는 화소영역뿐만 아니라 박막 트랜지스터 영역을 덮도록 적, 녹 및 청색의 컬러필터(317)가 형성되어 있는 것을 특징으로 한다.
- [0229] 상기 컬러필터(317)가 형성된 어레이 기판(310) 전면에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(315d)이 형성되어 있다.
- [0230] 이때, 상기 제 1 보호막(315d)은 소정영역이 제거되어 상기 제 1 소오스전극(322')과 제 1 드레인전극(323')의 일부를 각각 노출시키는 제 1 콘택홀과 제 2 콘택홀을 포함하게 된다.

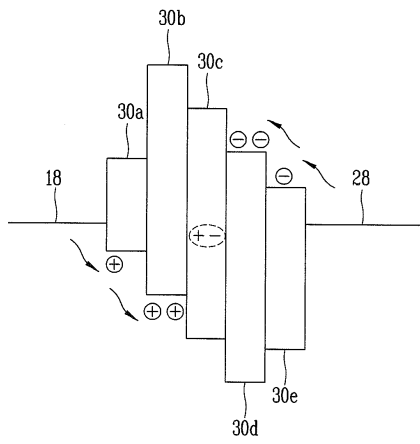
- [0231] 그리고, 상기 제 1 보호막(315d) 위에는 데이터라인(미도시)이 형성되는 한편, 상기 제 1 콘택홀과 제 2 콘택홀을 통해 각각 상기 제 1 소오스전극(322')과 제 1 드레인전극(323')에 전기적으로 접속하는 제 2 소오스전극(322)과 제 2 드레인전극(323)이 형성되어 있다. 이때, 상기 본 발명의 제 3 실시예의 경우에는 전술한 본 발명의 제 1, 제 2 실시예와는 다르게 상기 데이터패드부에 상기 드레인 배선(즉, 상기 데이터라인과 제 2 소오스전극(322) 및 제 2 드레인전극(323))으로 이루어진 데이터패드라인(317p)이 형성되어 있는 것을 특징으로 한다.
- [0232] 이때, 상기 제 2 소오스전극(322)은 상부에서 상기 액티브층(324)의 채널영역을 완전히 가리도록 연장, 형성됨에 따라 그 하부의 게이트전극(321)과 함께 액티브층(324)의 상, 하부에서 유입되는 빛을 차단함으로써 산화물 박막 트랜지스터의 신뢰성을 개선할 수 있게 된다.
- [0233] 이때, 상기 데이터라인과 제 2 소오스/드레인전극(322, 323) 및 데이터패드라인(317p)은 Cu 등의 저저항 도전물질을 주 배선으로 사용할 수 있으며, 이 경우 그 하부에 배리어 층으로 MoTi 등을 적용한 2층 구조로 형성할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0234] 상기 데이터라인과 제 2 소오스/드레인전극(322, 323) 및 데이터패드라인(317p)이 형성된 어레이 기판(310) 위에는 소정의 제 2 보호막(315d)이 형성되어 있다.
- [0235] 이때, 상기 화소부의 제 2 보호막(315d)에는 상기 제 2 드레인전극(323)의 일부를 노출시키는 제 3 콘택홀이 형성되어 있으며, 상기 패드부의 제 2 보호막(315e)과 제 1 보호막(315d) 및 층간절연막(315b)에는 상기 데이터패드라인(317p)과 제 2 게이트패드라인(316p)의 일부를 각각 노출시키는 제 4 콘택홀과 제 5 콘택홀이 형성되어 있다.
- [0236] 그리고, 상기 제 2 보호막(315d) 위에는 화소전극(318)과 데이터패드전극(327p) 및 게이트패드전극(326p)이 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0237] 이때, 양극인 상기 화소전극(318)은 상기 제 3 콘택홀을 통해 상기 제 2 드레인전극(323)에 전기적으로 접속하며, 상기 데이터패드전극(327p)과 게이트패드전극(326p)은 각각 상기 제 4 콘택홀과 제 5 콘택홀을 통해 상기 데이터패드라인(317p)과 제 2 게이트패드라인(316p)에 전기적으로 접속하게 된다.
- [0238] 그리고, 도시하지 않았지만, 상기 화소전극(318)이 형성된 어레이 기판(310) 위에는 격벽이 형성되게 된다.
- [0239] 상기 격벽이 형성된 어레이 기판(310) 위에는 백색의 유기발광층이 형성되게 된다.
- [0240] 상기 유기발광층 위에는 음극인 공통전극이 형성되게 된다. 이때, 상기 공통전극은 공통 전압을 인가 받으며, 칼슘, 바륨, 마그네슘, 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0241] 이하, 본 발명의 제 3 실시예에 따른 W-OLED 표시소자의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0242] 도 10a 내지 도 10g는 상기 도 9에 도시된 본 발명의 제 3 실시예에 따른 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도로서, 설명의 편의를 위해 화소부와 데이터패드부 및 게이트패드부를 포함하는 하나의 화소에 대한 어레이 기판의 제조방법을 나타내고 있다.
- [0243] 도 10a에 도시된 바와 같이, 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 어레이 기판(310) 위에 제 1 도전막(330)과 게이트절연막(315a) 및 액티브층(324)을 형성한다.
- [0244] 이때, 본 발명의 박막 트랜지스터에 산화물 반도체를 적용하는 경우에는 저온 증착이 가능하며, 플라스틱 기판, 소다라임 글라스 등의 저온 공정에 적용이 가능한 기판을 사용할 수 있다. 또한, 비정질 특성을 나타냄으로 인해 대면적 디스플레이용 기판의 사용이 가능하다.
- [0245] 상기 제 1 도전막(330)과 게이트절연막(315a) 및 액티브층(324)은 제 1 도전막(330)과 절연막 및 산화물 반도체를 상기 어레이 기판(310) 전면에 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0246] 이때, 상기 제 1 마스크공정은 전술한 본 발명의 제 1 실시예와 동일하게 하프-톤 마스크를 이용할 수 있다.
- [0247] 상기 제 1 도전막(330)으로 몰리브덴이나 몰리브덴-티타늄 등의 몰리브덴 합금, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다

층막 구조를 가질 수 있다.

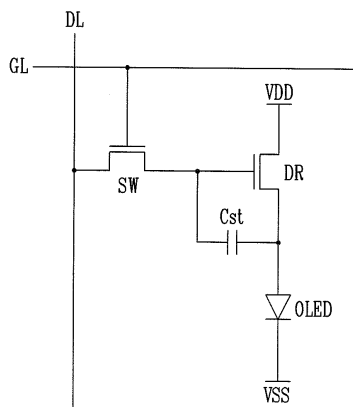
- [0248] 그리고, 상기 절연막(315)으로 실리콘질화막이나 실리콘산화막과 같은 무기절연막 또는 하프늄 옥사이드, 알루미늄 옥사이드와 같은 고유전성 산화막을 사용할 수 있다.
- [0249] 상기 반도체 박막(320)으로 ZnO 반도체를 포함하는 산화물 반도체를 사용할 수 있다.
- [0250] 상기 본 발명의 제 3 실시예에 따른 산화물 박막 트랜지스터는 예를 들어, ZnO 반도체를 이용하여 액티브층을 형성함에 따라 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다. 특히, 상기 본 발명의 제 3 실시예에 따른 산화물 박막 트랜지스터는 상기 ZnO에 인듐과 갈륨과 같은 중금속이 함유된 a-IGZO 반도체로 액티브층을 형성할 수 있다.
- [0251] 이와 같이 a-IGZO 반도체로 이루어진 반도체 박막(320)이 증착된 후에는 산화물 반도체의 신뢰성 개선을 위해 약 400°C 이상의 온도에서 열처리를 진행하게 된다.
- [0252] 다음으로, 도 10b에 도시된 바와 같이, 상기 액티브층(324)이 형성된 어레이 기판(310) 전면에서 제 2 도전막을 증착한 후, 포토리소그래피공정(제 2 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 액티브층(324)의 소정영역, 즉 소오스/드레인영역 위에 상기 제 2 도전막으로 이루어진 제 1 소오스/드레인전극(322', 323')을 형성하게 된다.
- [0253] 또한, 상기 제 2 마스크공정을 통해 상기 제 2 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(310)의 게이트패드부에 상기 제 2 도전막으로 이루어진 제 2 게이트패드라인(316p)을 형성하게 된다.
- [0254] 전술한 바와 같이 상기 제 2 도전막은 Cu 등의 저저항 도전물질을 주 배선으로 그 상, 하부에 배리어 층으로 MoTi 등을 적용한 3층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0255] 이때, 상기 제 1 도전막 역시 상기 제 2 마스크공정을 통해 선택적으로 패터닝되게 되며, 이에 따라 상기 어레이 기판(310)의 화소부에 상기 제 1 도전막으로 이루어진 게이트전극(321)을 포함하는 게이트라인(316)이 형성되는 한편, 상기 어레이 기판(310)의 게이트패드부에 상기 제 1 도전막으로 이루어진 제 1 게이트패드라인(316p')이 형성되게 된다.
- [0256] 이때, 상기 액티브층(324)은 상기 게이트전극(321)에 의해 하부가 완전히 가려지도록 게이트전극(321) 위에 위치하게 된다. 그리고, 상기 제 1 게이트패드라인(316p') 위에는 상기 제 2 게이트패드라인(316p)이 위치하게 된다.
- [0257] 이와 같이 본 발명의 경우에는 제 1 마스크공정에서 액티브층(324)에 대한 고온 열처리를 선행 진행하여 산화물 박막 트랜지스터의 신뢰성을 개선하는 한편, 제 2 마스크공정에서 게이트 배선(즉, 제 2 게이트패드라인(316p))으로 구리를 적용함에 따라 대면적 초고해상도급 표시소자 등에 적용할 수 있게 된다.
- [0258] 다음으로, 도 10c에 도시된 바와 같이, 상기 제 1 소오스전극(322')과 제 1 드레인전극(323') 및 제 2 게이트패드라인(316p) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)을 형성한다.
- [0259] 그리고, 3번의 포토리소그래피공정(제 3 마스크공정 내지 제 5 마스크공정)을 통해 화상이 표시되는 화소영역과 박막 트랜지스터 영역을 덮도록 적, 녹 및 청색의 컬러필터(317)를 형성하게 된다.
- [0260] 이후, 도 10d에 도시된 바와 같이, 상기 컬러필터(317)가 형성된 어레이 기판(310) 전면에서 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 1 보호막(315d)이 형성되게 된다.
- [0261] 이후, 포토리소그래피공정(제 6 마스크공정)을 통해 상기 제 1 보호막(315d)을 선택적으로 패터닝하여 상기 제 1 소오스전극(322')과 제 1 드레인전극(323')의 일부를 각각 노출시키는 제 1 콘택홀(340a)과 제 2 콘택홀(340b)을 형성하게 된다.
- [0262] 다음으로, 도 10e에 도시된 바와 같이, 상기 제 1 보호막(315d) 위에 제 3 도전막을 증착한 후 포토리소그래피공정(제 7 마스크공정)을 통해 선택적으로 패터닝함으로써 상기 어레이 기판(310)의 화소부에 상기 제 3 도전막으로 이루어진 데이터라인(미도시)을 형성하는 한편, 상기 제 1 콘택홀(340a)과 제 2 콘택홀(340b)을 통해 각각 상기 제 1 소오스전극(322')과 제 1 드레인전극(323')에 전기적으로 접속하는 제 2 소오스전극(322)과 제 2 드레인전극(323)을 형성하게 된다.
- [0263] 이때, 상기 본 발명의 제 3 실시예의 경우에는 전술한 본 발명의 제 1, 제 2 실시예와는 다르게 상기 제 7 마스크공정을 통해 상기 데이터패드부에 상기 드레인 배선(즉, 상기 데이터라인과 제 2 소오스전극(322) 및 제

도면

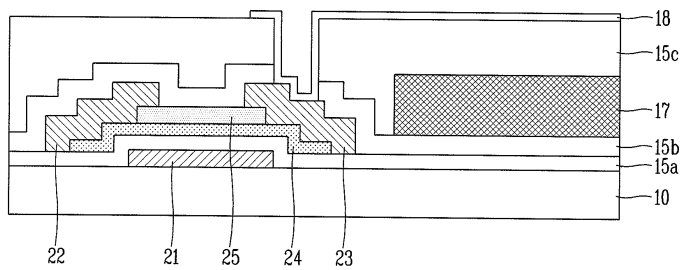
도면1



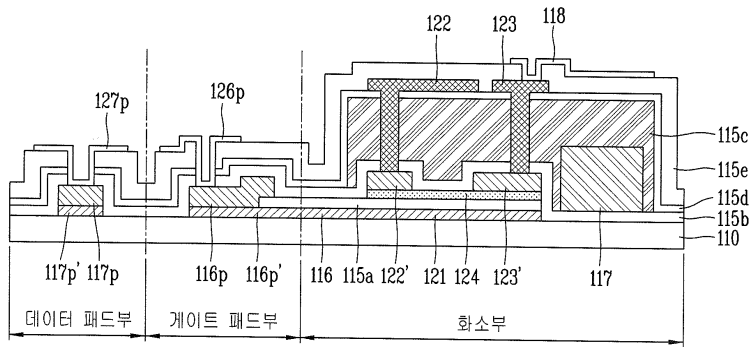
도면2



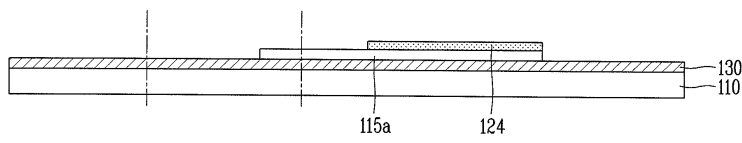
도면3



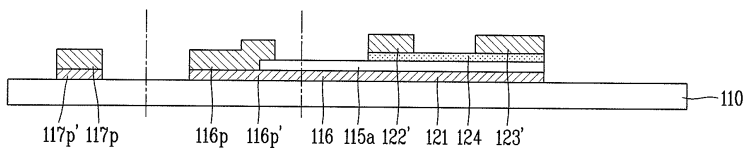
도면4



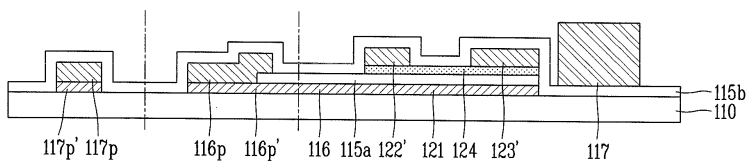
도면5a



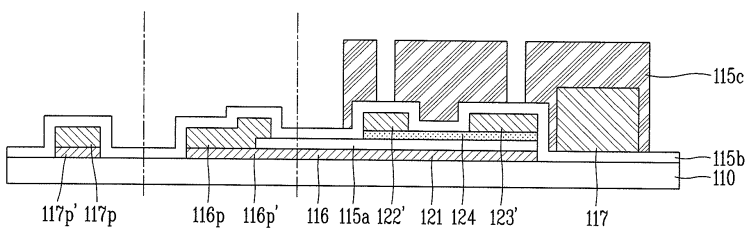
도면5b



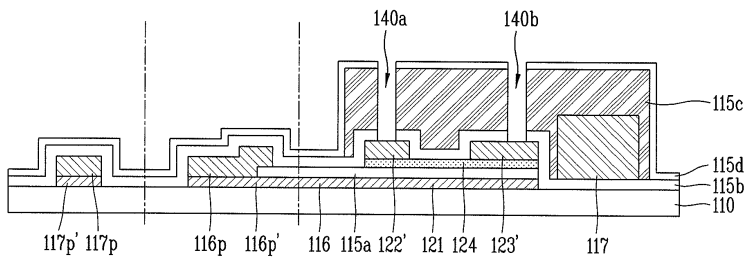
도면5c



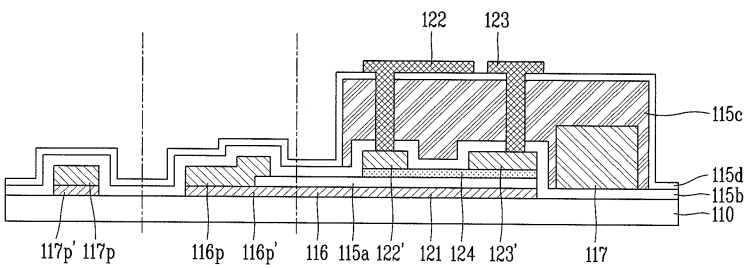
도면5d



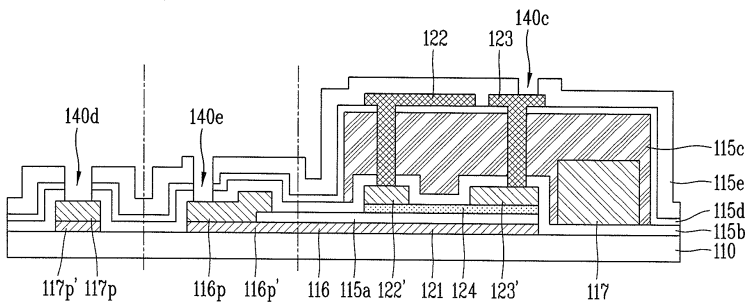
도면5e



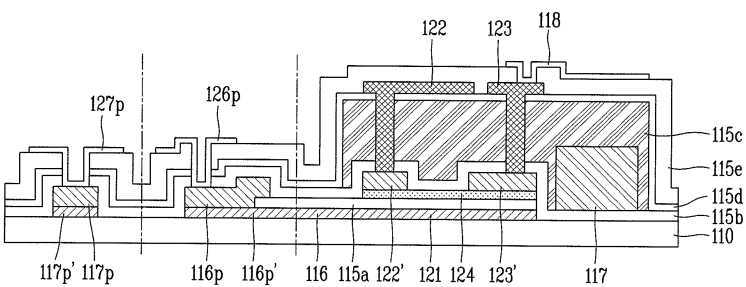
도면5f



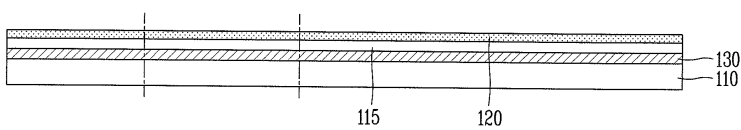
도면5g



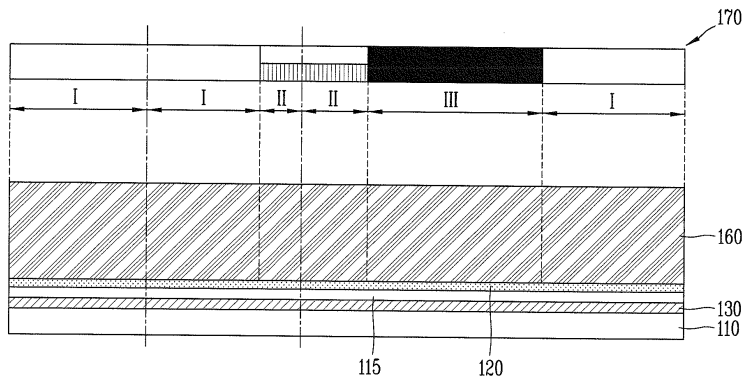
도면5h



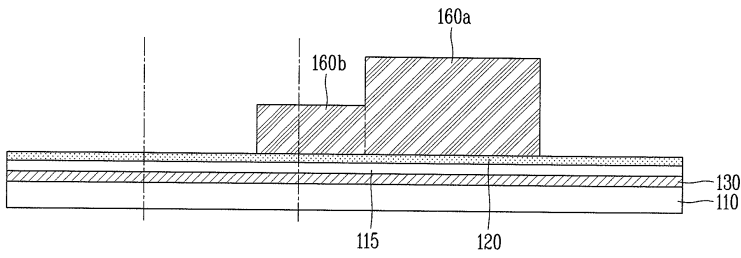
도면6a



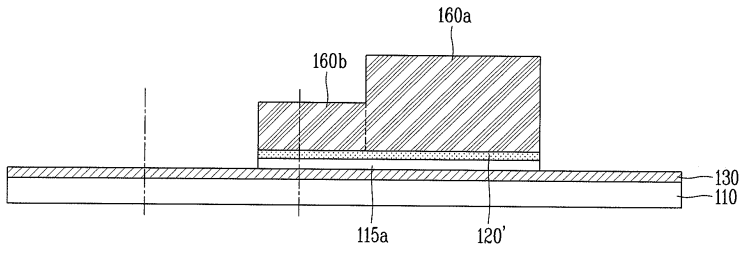
도면6b



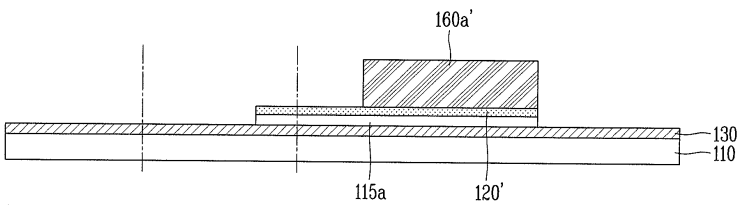
도면6c



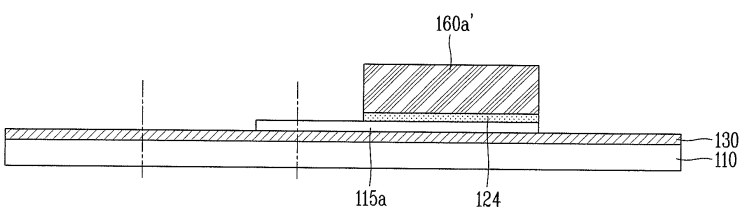
도면6d



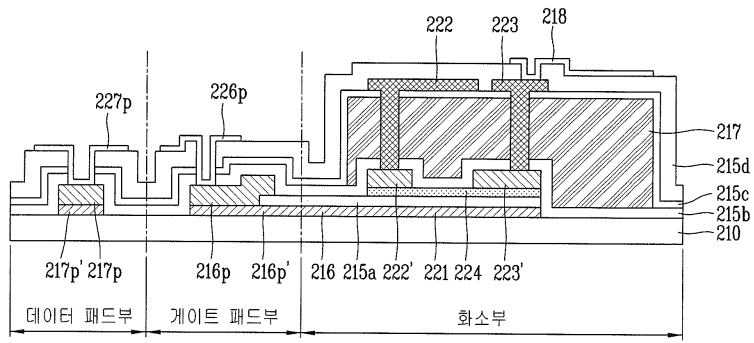
도면6e



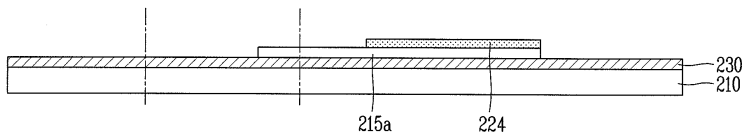
도면6f



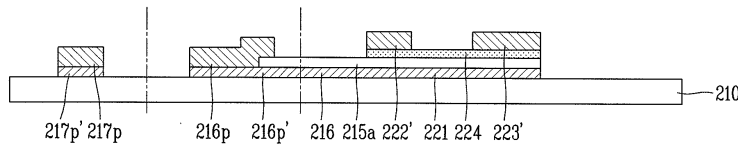
도면7



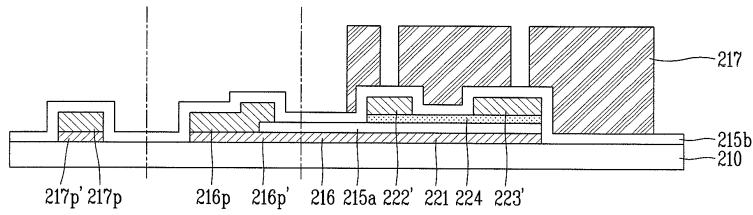
도면8a



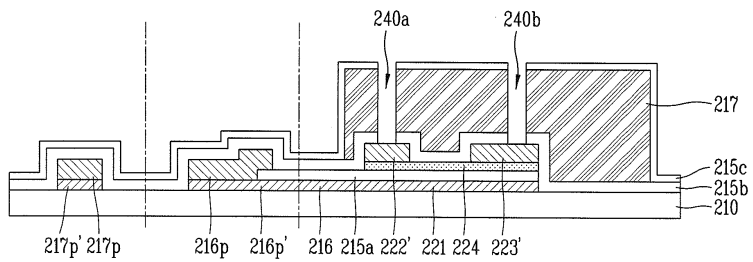
도면8b



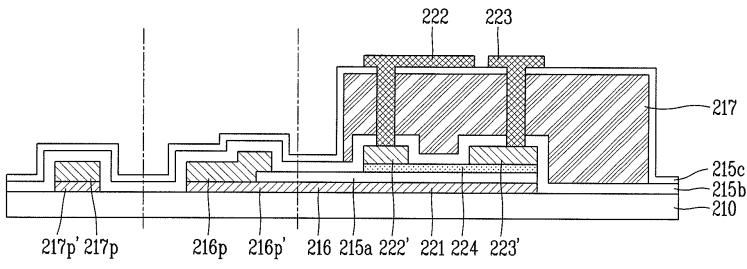
도면8c



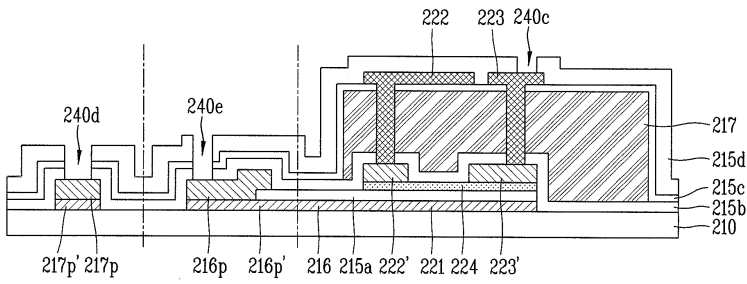
도면8d



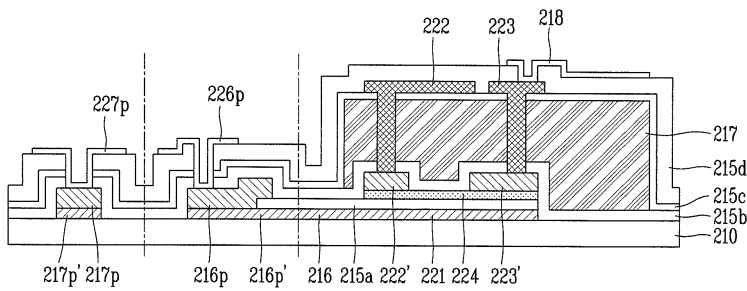
도면8e



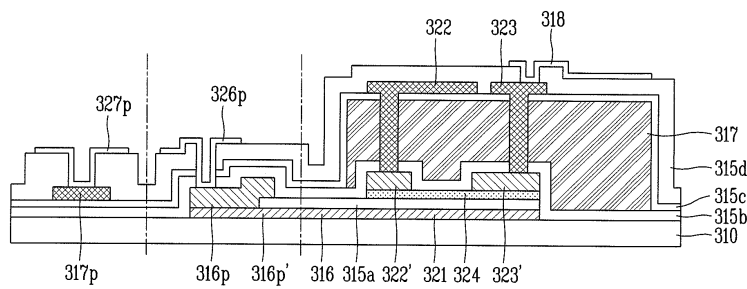
도면8f



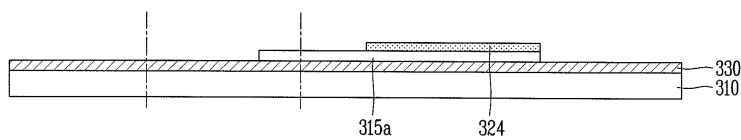
도면8g



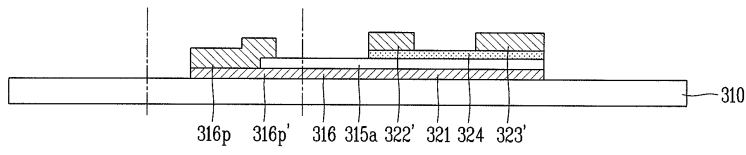
도면9



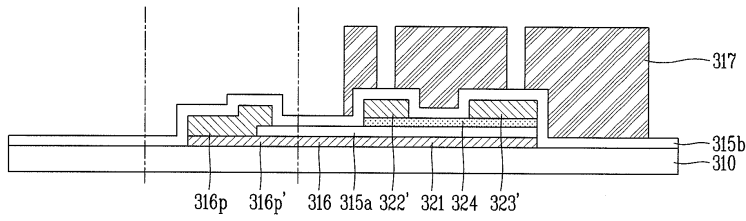
도면10a



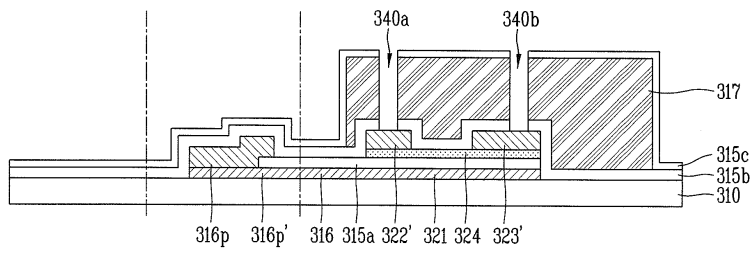
도면10b



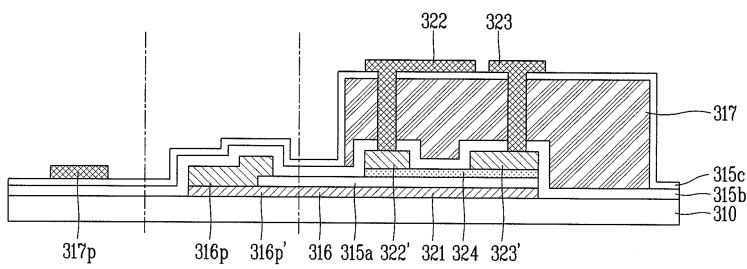
도면10c



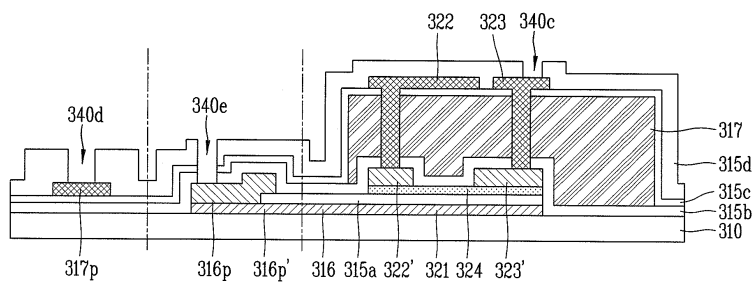
도면10d



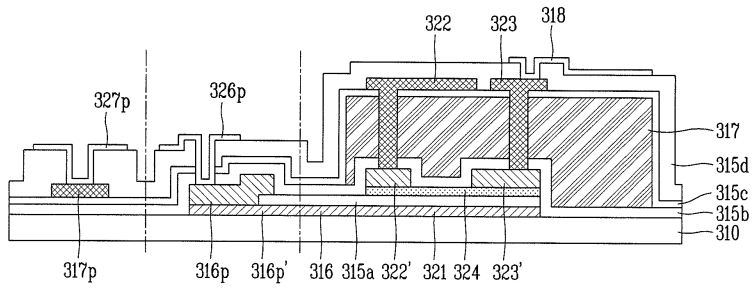
도면10e



도면10f



도면10g



专利名称(译)	标题：有机发光二极管显示装置及其制造方法		
公开(公告)号	KR101444777B1	公开(公告)日	2014-09-26
申请号	KR1020120087980	申请日	2012-08-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHO KI SUL 조기술 JEON JIN CHAE 전진채		
发明人	조기술 전진채		
IPC分类号	H01L51/50 H01L51/56		
CPC分类号	H01L27/3244 H01L27/322 H01L51/0001 H01L27/1288 H01L27/3272		
代理人(译)	PARK, JANG WON		
其他公开文献	KR1020140020672A		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机发光二极管 (OLED) 显示装置及其制造方法，其中氧化物基半导体用作TFT的有源层。在OLED显示装置中，有源层形成在栅电极的上部，并且源电极被图案化以完全覆盖有源层的沟道区，以阻挡从有源层的上部和下部引入的光，从而提高氧化物TFT的可靠性。

