(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0025525
(43) 공개일자 2018년03월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/3208 (2016.01)
(52) CPC특허분류
G09G 3/3208 (2013.01)
G09G 2300/0838 (2013.01)
(21) 출원번호 10-2016-0112190
(22) 출원일자 2016년08월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박지호
서울특별시 관악구 보라매로3길 31 (봉천동, 보라매롯데캐슬) 2702호
공남용
경기도 파주시 하우안길 26-19 223동 104호 (야당동,도시농부)
(뒷면에 계속)
(74) 대리인
특허법인로얄

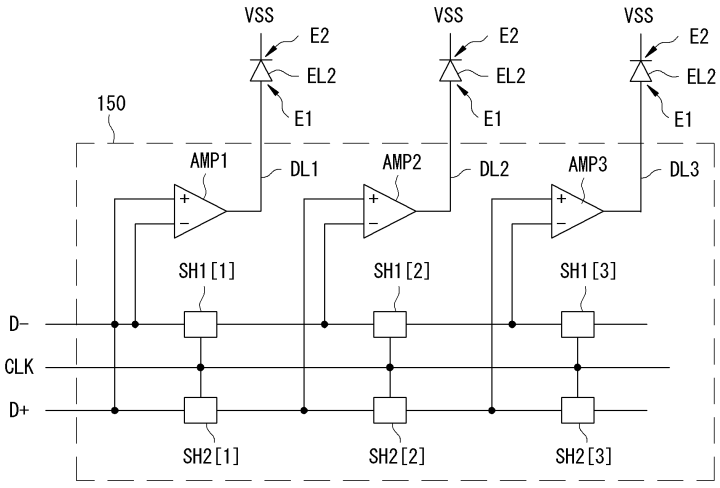
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **유기발광섬유 및 이를 포함하는 유기발광 표시장치**

(57) 요 약

본 발명에 의한 표시장치는 유기발광섬유, 구동회로부를 포함한다. 유기발광섬유는 플렉서블 기판 상에 배치된 픽셀들 및 데이터 전달부를 포함한다. 유기발광섬유의 픽셀들 각각은 플렉서블 기판 상에 적층된 제1 전극, 유기발광층 및 제2 전극을 구비한다. 데이터 전달부는 구동회로부로부터 직렬로 수신된 데이터전압을 클럭 단위로 샘플링함과 동시에 데이터전압을 픽셀들에 순차적으로 전달하는 아날로그 쉬프트레지스터를 포함한다.

대 표 도 - 도6



(52) CPC특허분류
G09G 2300/0866 (2013.01)
G09G 2310/027 (2013.01)
(72) 발명자
김승진
경기도 파주시 황골로 26 102동 607호 (금촌동,장미아파트)
양정석
충청남도 아산시 배방읍 배방로105번길 31 112동 1202호 (공수리,아산배방푸르지오아파트)
김연경
대전광역시 동구 계족로368번길 11 203동 1302호 (성남동,효촌마을아파트)
홍예원
서울특별시 마포구 양화로11길 27-8 (서교동) 303호

명 세 서

청구범위

청구항 1

플렉서블 기판 상에 배치된 픽셀들, 및 데이터 전달부를 포함하는 유기발광섬유; 및

상기 픽셀들에 데이터전압을 인가하는 구동회로부를 포함하고,

상기 유기발광섬유의 픽셀들 각각은, 플렉서블 기판 상에 적층된 제1 전극, 유기발광층 및 제2 전극을 구비하고,

상기 데이터 전달부는, 상기 구동회로부로부터 직렬로 수신된 데이터전압을 클럭 단위로 샘플링함과 동시에 상기 데이터전압을 상기 픽셀들에 순차적으로 전달하는 아날로그 쉬프트레지스터를 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터전압은 정극성의 데이터전압 및 부극성의 데이터전압을 포함하고,

상기 쉬프트레지스터들은

직렬로 수신되는 상기 정극성의 데이터전압을 상기 클럭 단위로 출력하는 다수의 제1 쉬프트레지스터들; 및

직렬로 수신되는 상기 부극성의 데이터전압을 상기 클럭 단위로 출력하는 다수의 제2 쉬프트레지스터들을 포함하며,

상기 데이터 전달부는

각각이 상기 제1 쉬프레지스터들 중에서 어느 하나의 출력값과 상기 제2 쉬프트레지스터들 중에서 어느 하나의 출력값을 감산하여 상기 픽셀들의 제1 전극에 인가하는 감산기들을 더 포함하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

동일한 기간에 인가되는 상기 정극성의 데이터전압과 상기 부극성의 데이터전압은 서로 극성이 반대이며 동일한 크기를 갖는 유기발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 데이터전압은 한 주기 내에서 계조값에 비례하여 달라지는 펄스폭을 갖고

상기 클럭신호는 상기 데이터전압의 펄스폭에 동기되는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 데이터전압은

적색 픽셀들에 순차적으로 인가되는 제1 데이터전압;

녹색 픽셀들에 순차적으로 인가되는 제2 데이터전압; 및

청색 픽셀들에 순차적으로 인가되는 제3 데이터전압을 포함하는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 쉬프트레지스터들은

상기 제1 데이터전압을 상기 클럭 단위로 출력하는 다수의 제1 쉬프트레지스터들;

상기 제2 데이터전압을 상기 클럭 단위로 출력하는 다수의 제2 쉬프트레지스터들; 및

상기 제3 데이터전압을 상기 클럭 단위로 출력하는 다수의 제3 쉬프트레지스터들을 포함하는 유기발광 표시장치.

청구항 7

플렉서블 기판 상에 배치된 픽셀들, 및 데이터 전달부를 포함하고,

상기 픽셀들 각각은, 플렉서블 기판 상에 적층된 제1 전극, 유기발광층 및 제2 전극을 구비하고,

상기 데이터 전달부는, 상기 구동회로부로부터 직렬로 수신된 데이터전압을 클럭 단위로 샘플링함과 동시에 상기 데이터를 상기 픽셀들에 순차적으로 전달하는 아날로그 쉬프트레지스터를 포함하는 유기발광섬유.

청구항 8

제 7 항에 있어서,

상기 유기발광층은 상기 제1 전극 및 제2 전극 사이에 위치하고,

상기 제1 전극은 상기 데이터전압을 인가받는 유기발광섬유.

청구항 9

제 8 항에 있어서,

상기 제2 전극은 저전위 기준전압이 인가받는 유기발광섬유.

청구항 10

제 7 항에 있어서,

상기 픽셀들 및 데이터 전달부를 감싸는 원통형의 탄성 커버를 더 포함하는 유기발광섬유.

발명의 설명

기 술 분 야

[0001] 본 발명은 유기발광섬유 및 이를 포함하는 유기발광 표시장치에 관한 것이다.

배 경 기 술

[0002] 자발광 소자인 유기발광소자(OLED)는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 및 전자수송층(Electron transport layer, ETL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0003] 근래에는 유기화합물층을 이용한 광섬유 개발이 진척되고 있다. 유기발광섬유는 크기와 형상의 변형이 자유롭고, 다각도에서 시인할 수 있는 장점을 갖는다.

[0004] 하지만, 지금까지 제안된 유기발광섬유는 단순히 유기발광층을 발광시키거나 소등시키는 정도의 수준이기 때문에, 활용도가 제한되어 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 계조표현이 가능한 유기발광섬유를 제공하기 위한 것이다.

[0006] 본 발명은 계조표현이 가능하고, 컬러 표현이 가능한 유기발광섬유를 이용한 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0007] 상기 목적을 달성하기 위하여, 본 발명에 의한 표시장치는 유기발광섬유, 구동회로부를 포함한다. 유기발광섬유는 플렉서블 기판 상에 배치된 픽셀들 및 데이터 전달부를 포함한다. 유기발광섬유의 픽셀들 각각은 플렉서블 기판 상에 적층된 제1 전극, 유기발광층 및 제2 전극을 구비한다. 데이터 전달부는 구동회로부로부터 직렬로 수신된 데이터전압을 클럭 단위로 샘플링함과 동시에 데이터전압을 픽셀들에 순차적으로 전달하는 아날로그 쉬프트레지스터를 포함한다.

발명의 효과

[0008] 본 발명에 의한 유기발광섬유는 서로 분리되는 다수의 픽셀들을 포함하고, 각 픽셀들은 데이터전압에 따라 계조표현이 가능하다.

[0009] 또한 본 발명에 의한 유기발광섬유는 픽셀들이 구분되기 때문에 삼원색의 픽셀들을 이용하여 컬러 영상을 표현할 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명에 의한 유기발광섬유를 나타내는 사시도이다.

도 2는 도 1에서 x-y 평면을 따라 절단한 단면을 나타내는 도면이다.

도 3은 도 2에서 I-I'를 따라 절단한 단면을 나타내는 단면도이다.

도 4는 도 2에서 II-II'를 따라 절단한 단면을 나타내는 단면도이다.

도 5는 도 1에 도시된 유기발광섬유를 포함하는 유기발광표시장치를 나타내는 도면이다.

도 6은 제1 실시 예에 의한 데이터 전달부를 나타내는 도면이다.

도 7은 도 6에 도시된 데이터 전달부에 인가되는 구동신호를 나타내는 도면이다.

도 8은 제2 실시 예에 의한 데이터 전달부를 나타내는 도면이다.

도 9는 도 8에 도시된 데이터 전달부에 인가되는 구동신호를 나타내는 도면이다.

도 10은 도 8에서 III-III'의 단면을 나타내는 도면이다.

도 11은 본 발명의 다른 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.

도 12는 본 발명의 다른 실시 예에 의한 유기발광섬유를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0011] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0012] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0013] 이하, 도 1 내지 도 12을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0014] 도 1은 본 발명에 따른 유기발광섬유를 나타내는 사시도이다. 도 2는 도 1에서 x-y 평면을 따라 절단한 평면을 나타내는 도면이다. 도 3은 도 2에서 I-I'를 따라 절단한 단면을 나타내는 도면이고, 도 4는 도 2에서 II-II'를 따라 절단한 단면을 나타내는 도면이다.

[0015] 도 1 내지 도 4를 참조하면, 본 발명에 의한 유기발광섬유는 발광부(100) 및 탄성커버(200)를 포함한다. 발광부(100)는 연성기판(PI)에 배치된 다수의 픽셀들(P)을 포함한다. 탄성커버(200)는 발광부(100)를 감싸며, 투명한 탄성중합체(elastomer)로 이루어질 수 있다.

[0016] 도 2에서와 같이, 발광부(100)는 연성기판(PI)에 배열되는 픽셀 어레이부(110) 및 데이터 전달부(150)를 포함한다. 픽셀 어레이부(110)는 연성기판(PI)의 장축 방향을 따라 배치되고 각각 물리적으로 분리되는 다수의 픽셀(P)들을 포함한다. 데이터 전달부(150)는 직렬로 인가되는 데이터전압을 픽셀(P)들에 순차적으로 인가한다.

[0017] 도 3 및 도 4를 참조하면, 픽셀 어레이부(110)는 연성 기판(PI) 상에 질화막(SI)이 위치한다. 연성 기판(PI)은 폴리이미드(Polyimide)와 같이 연성의 플라스틱 물질을 이용할 수 있다. 플렉서블 기판(PI)은 유리기판 등의 베이스기판(미도시)에 폴리이미드를 도포하여 형성할 수 있다. 베이스기판은 후속 공정에서 레이져를 이용하여 분리될 수 있다. 질화막(SI)은 실리콘 산화물(SiOx), 실리콘 질화물(SiNx) 또는 이들의 다중층일 수 있다.

[0018] 질화막(SI) 상에는 제1 전극(E1)이 위치한다. 제1 전극(E1)은 데이터라인(DL)을 통해서 데이터전압을 인가받는다. 제1 전극(E1)은 P타입 금속 또는 일함수가 큰 금속을 사용할 수 있다. 예컨대 제1 전극(E1)은 금(Au) 또는 은(Ag)을 이용하여 형성할 수 있다.

[0019] 제1 전극(E1) 상에는 유기발광층(EL)이 위치한다. 유기발광층(EL)은 컬러 표현을 위해서 R,G,B 컬러를 표시하는 유기발광층이 순차적으로 배치될 수 있다. 유기발광층(EL)은 적어도 하나의 정공전달층 및 전자전달층과, 발광층(Emission layer, EML)을 포함할 수 있다. 여기서, 정공전달층은 발광층으로 정공을 주입하거나 정공을 전달하는 층으로, 예를 들어, 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 및 전자저지층(Electron blocking layer, EBL) 등일 수 있다. 그리고, 전자전달층은 발광층에 전자를 주입하거나 전자를 전달하는 층으로, 예를 들어, 전자수송층(Electron transport layer, ETL), 전자주입층(Electron Injection layer, EIL), 및 정공저지층(Hole blocking layer, HBL) 등일 수 있다.

[0020] 유기발광층(EL) 상에는 제2 전극(EL)이 위치한다. 제2 전극(E2)은 저전위 기준전압(VSS) 입력단과 연결될 수 있다. 각각의 픽셀에 인가되는 제2 전극(E2)은 동일한 금속층을 이용하여 일체형의 형태로 이루어질 수 있다.

[0021] 이와 같은 구조의 발광부(100)의 각 픽셀(P)들은 제1 전극(E1)을 통해서 인가받는 데이터전압과 제2 전극(E2) 간의 전압 차이에 대응하여 발광한다.

[0022] 도 5는 본 발명에 의한 유기발광섬유를 이용한 표시장치를 나타내는 도면이다.

[0023] 도 5를 참조하면, 본 발명에 의한 표시장치는 베이스기판(SUB), 유기발광섬유(EF) 및 구동회로부(D-IC)를 포함한다.

[0024] 베이스기판(SUB)은 플라스틱 기판을 이용할 수 있다.

[0025] 구동회로부(D-IC)는 유기발광섬유(EF)의 픽셀(P)들에 데이터전압을 인가한다. 구동회로부(D-IC)는 각각의 픽셀(P)들에 기입될 데이터전압을 직렬 형태로 인가한다.

[0026] 구동회로부(D-IC)가 생성하는 구동신호는 데이터전압 및 데이터전압의 출력기간에 동기되는 클럭신호를 포함한다. 구동회로부(D-IC)가 생성하는 구동신호는 유기발광섬유(EF)의 데이터 전달부(150)에 따라 달라질 수 있다.

[0027] 유기발광섬유(EF)는 도 1 내지 도 4에 도시된 유기발광섬유(EF)를 이용할 수 있다. 데이터 전달부(150)는 직렬로 수신된 데이터전압을 클럭 단위로 샘플링함과 동시에 데이터전압을 픽셀들에 순차적으로 전달한다. 하나의 유기발광섬유(EF)는 굴곡진 형태로 베이스기판(SUB)의 전면에 걸쳐서 배치된다.

[0028] 도 6은 제1 실시 예에 의한 유기발광섬유의 데이터 전달부를 나타내는 도면이고, 도 7은 도 6에 도시된 데이터 전달부에 인가되는 구동신호를 나타내는 타이밍도이다.

[0029] 도 6 및 도 7을 참조하면, 제1 실시 예에 의한 데이터 전달부는 서로 종속적으로 접속되는 다수의 제1 아날로그 쉬프트레지스터들(SH1[1], SH1[2], SH1[3]), 서로 종속적으로 접속되는 다수의 제2 아날로그 쉬프트레지스터들(SH2[1], SH2[2], SH2[3]) 및 다수의 감산기들(AMP1,AMP2,AMP3)을 포함한다.

[0030] 구동회로부(D-IC)가 생성하는 구동신호는 클럭신호(CLK), 정극성 데이터전압(D+) 및 부극성 데이터전압(D-)을

포함한다. 정극성 데이터전압(D+)과 부극성 데이터전압(D-)은 서로 동일한 크기를 갖도록 설정될 수 있다. 클럭신호(CLK)와 정극성 데이터전압(D+) 및 부극성 데이터전압(D-)이 출력되는 출력기간은 서로 동기된다. 클럭신호(CLK)는 각각의 픽셀(P)들에 정극성 데이터전압(D+) 및 부극성 데이터전압(D-)이 인가되는 타이밍을 규정한다.

[0031] 제1 아날로그 쉬프트레지스터들(SH1[1], SH1[2], SH1[3])은 클럭신호(CLK)에 동기되는 부극성의 데이터전압(D-)을 감산기(AMP)의 반전 입력단자(-)들에 각각 인가한다. 예컨대, 첫 번째 제1 아날로그 쉬프트레지스터(SH1[1])는 제1 기간(t1)에 출력되는 부극성의 데이터전압(D-)을 제1 감산기(AMP1)의 반전 입력단자(-)에 인가하고, 두 번째 제1 아날로그 쉬프트레지스터(SH1[2])는 제2 기간(t2)에 출력되는 부극성의 데이터전압(D-)을 제2 감산기(AMP2)의 반전 입력단자(-)에 인가한다.

[0032] 제2 아날로그 쉬프트레지스터들(SH2[1], SH2[2], SH2[3])은 클럭신호(CLK)에 동기되는 정극성의 데이터전압(D+)을 감산기(AMP)의 비반전 입력단자(+)들에 각각 인가한다. 예컨대, 첫 번째 제2 아날로그 쉬프트레지스터(SH2[1])는 제1 기간(t1)에 출력되는 정극성의 데이터전압(D+)을 제1 감산기(AMP1)의 비반전 입력단자(+)에 인가하고, 두 번째 제2 아날로그 쉬프트레지스터(SH2[2])는 제2 기간(t2)에 출력되는 정극성의 데이터전압(D+)을 제2 감산기(AMP2)의 비반전 입력단자(+)에 인가한다.

[0033] 감산기들(AMP1, AMP2, AMP3) 각각은 비반전 입력단자(+)에 입력되는 정극성의 데이터전압(D+)에서 반전 입력단자(-)에 입력되는 부극성의 데이터전압(D-)을 감산하고, 감산된 정극성의 데이터전압(D+)과 부극성의 데이터전압(D-) 차이값을 데이터라인(DL)을 통해서 픽셀(P)의 제1 전극(E1)으로 인가한다.

[0034] 예컨대, 제1 감산기(AMP1)는 제1 기간(t1)에 출력되는 정극성의 데이터전압(D+)에서 부극성의 데이터전압(D-)을 감산하고, 감산된 값을 제1 데이터라인(DL)을 통해서 제1 픽셀의 제1 전극(E1)에 인가한다. 제2 감산기(AMP2)는 제2 기간(t2)에 출력되는 정극성의 데이터전압(D+)에서 부극성의 데이터전압(D-)을 감산하고, 감산된 값을 제2 데이터라인(DL2)을 통해서 제2 픽셀의 제1 전극(E1)에 인가한다.

[0035] 각각의 픽셀(P)들은 제1 전극(E1)에 인가되는 데이터전압 차이값과 제2 전극(E2)에 인가되는 기준전압(VSS) 간의 차이에 해당하는 계조를 표현한다.

[0036] 이와 같이, 본 발명에 의한 유기발광 표시장치는 계조 표현이 가능한 유기발광섬유를 이용하기 때문에, 단색 표현만이 가능한 종래의 유기발광섬유가 표현할 수 없는 영상을 표시할 수 있다. 또한, 본 발명은 서로 반대 극성의 데이터전압을 이용하기 때문에, 각각의 데이터전압의 전압 폭을 영상데이터의 절반 수준으로 줄일 수 있다.

[0037] 도 8은 제2 실시 예에 의한 데이터 전달부를 나타내는 도면이고, 도 9는 도 8에 도시된 데이터 전달부에 인가되는 구동신호를 나타내는 도면이다.

[0038] 도 8 및 도 9를 참조하면, 제2 실시 예에 의한 데이터 전달부는 서로 종속적으로 접속되는 다수의 제1 아날로그 쉬프트레지스터들(SHR), 서로 종속적으로 접속되는 다수의 제2 아날로그 쉬프트레지스터들(SHG) 및 서로 종속적으로 접속되는 제3 아날로그 쉬프트레지스터들(SHB)을 포함한다.

[0039] 구동회로부가 생성하는 구동신호는 제1 내지 제3 데이터전압(DataR,DataG,DataB) 및 클럭신호(CLK)를 포함한다.

[0040] 제1 내지 제3 데이터전압(DataR,DataG,DataB)들 각각은 한 주기(T) 내에서 하이레벨 구간(Ton)과 로우레벨 구간(Toff)을 포함하고, 한 주기(T) 내에서 하이레벨 구간(Ton)이 차지하는 비율에 따라서 계조를 표현한다. 제1 클럭신호(CLK1)는 제1 데이터전압(DataR)의 하이레벨 구간(Ton)에 동기된다. 마찬가지로 제2 클럭신호(CLK2)는 제2 데이터전압(DataG)의 하이레벨 구간(Ton)에 동기되고, 제3 클럭신호(CLK3)는 제3 데이터전압(DataB)의 하이레벨 구간(Ton)에 동기된다.

[0041] 제1 아날로그 쉬프트레지스터들(SHR)은 제1 데이터전압(DataR)들을 클럭 단위로 저장하여, 각각의 적색 픽셀들(R)에 순차적으로 인가한다. 즉, 첫 번째 제1 아날로그 쉬프트레지스터(SHR1)는 제1 주기(1T) 동안에 인가되는 제1 데이터전압(DataR)를 첫 번째 적색 픽셀(R1)에 인가하고, 두 번째 제1 아날로그 쉬프트레지스터(SHR2)는 제2 주기 동안에 인가되는 제1 데이터전압(DataR)를 두 번째 적색 픽셀(R2)에 인가한다.

[0042] 도 9는 제1 데이터전압(DataR)와 제1 클럭신호(CLK1)만을 도시하고 있지만, 제2 및 제3 데이터전압(DataG,DataB)와 제2 및 제3 클럭신호(CLK2,CLK3) 역시 동일한 방식으로 인가된다.

[0043] 즉, 제2 아날로그 쉬프트레지스터들(SHG)은 제2 데이터전압(DataG)들을 클럭 단위로 저장하여, 각각의 녹색 픽셀들(G)에 순차적으로 인가한다. 즉, 첫 번째 제2 아날로그 쉬프트레지스터(SHG1)는 제1 주기(1T) 동안에 인가되는 제2 데이터전압(DataG)를 첫 번째 녹색 픽셀(G1)에 인가하고, 두 번째 제2 아날로그 쉬프트레지스터(SHG)는 제2 주기 동안에 인가되는 제2 데이터전압(DataG)를 두 번째 녹색 픽셀(G2)에 인가한다.

[0044] 제3 아날로그 쉬프트레지스터들(SHB)은 제3 데이터전압(DataB)들을 클럭 단위로 저장하여, 각각의 청색 픽셀들(B)에 순차적으로 인가한다. 즉, 첫 번째 제3 아날로그 쉬프트레지스터(SHB1)는 제1 주기(1T) 동안에 인가되는 제3 데이터전압(DataB)를 첫 번째 청색 픽셀(B1)에 인가하고, 두 번째 제3 아날로그 쉬프트레지스터(SHB2)는 제2 주기 동안에 인가되는 제3 데이터전압(DataB)를 두 번째 청색 픽셀(B2)에 인가한다.

[0045] 제1 내지 제3 데이터전압(DataR,DataG,DataB)들의 하이레벨 전압은 동일한 크기로 설정될 수 있다. 픽셀(P)들은 각각의 데이터전압(Datar,DataG,DataB)들의 펄스폭 비율에 비례하여 계조를 표현한다. 예컨대, 한 주기(1T) 내에서 하이레벨 구간이 차지하는 비율이 큰 데이터전압은 한 주기(1T) 내에서 하이레벨 구간이 차지하는 비율이 작은 데이터전압 보다 높은 계조를 표현한다.

[0046] 아래의 [표 1]은 펄스폭 비율에 따른 계조값의 일례를 나타내는 표이다.

표 1

[0047]

계조	PWM
0	0000 0000
1	0000 0001
2	0000 0011
3	0000 0111
4	0000 1111
5	0001 1111
6	0011 1111
7	0111 1111
8	1111 1111

[0048] 도 10은 도 8에 도시된 III-III'를 따라 절단한 단면을 나타내는 도면이다.

[0049] 도 8 및 도 10을 참조하면, 제2 데이터라인(DL2)과 제3 데이터전압 신호배선(L3)들은 서로 평면상에서 교차한다. 제2 데이터라인(DL2)과 제3 데이터전압 신호배선(L3)들 간의 쇼트 현상을 방지하기 위해서, 제2 데이터라인(DL2)과 제3 데이터전압 신호배선(L3) 사이에는 절연막(ILD)이 위치한다. 이를 위해서, 제2 데이터라인(DL2)을 먼저 형성한 이후에, 제2 데이터라인(DL2)을 덮도록 절연막(ILD)을 형성할 수 있다. 그리고, 절연막(ILD) 상에 제2 데이터라인(DL2)을 형성한다.

[0050] 도 11은 본 발명의 다른 실시 예에 의한 표시장치를 나타내는 도면이다.

[0051] 도 11을 참조하면, 본 발명의 다른 실시 예에 의한 표시장치는 구동회로부(D-IC), 베이스기판(SUB) 및 베이스기판(SUB)에 배치된 다수의 유기발광섬유들(EF1~EFm)을 포함한다.

[0052] 각각의 유기발광섬유들(EF1~EFm)은 도 1 내지 도 4에 도시된 실시 예와 동일한 구조를 가질 수 있다.

[0053] 구동회로부(D-IC)는 다수의 유기발광섬유들(EF1~EFm)에 개별적으로 데이터전압 및 클럭신호를 인가한다. 구동회로부(D-IC)가 생성하는 구동신호는 도 7 또는 도 9에 도시된 실시 예와 같을 수 있다.

[0054] 제2 실시 예에 의한 표시장치에서 각각의 유기발광섬유들(EF1~EFm)은 전술한 실시 예에 대비하여 짧은 길이로 설정되기 때문에, 픽셀들에 인가되는 데이터전압의 딜레이 현상이 줄어든다. 또한, 각각의 유기발광섬유들(EF1~EFm)은 직선형태로 배치되기 때문에, 굴곡진 영역에서 발생할 수 있는 물리적 파손을 방지할 수 있다.

[0055] 도 12는 본 발명의 다른 실시 예에 의한 유기발광섬유를 나타내는 평면도이다.

[0056] 도 12를 참조하면, 다른 실시 예에 의한 유기발광섬유는 플렉서블 기판에 다수의 픽셀 열(110A,110B,110C)이 배치된다. 각각의 픽셀 열(110A,110B,110C)에는 데이터 전달부(150)가 연결된다.

[0057] 제1 픽셀 열(110A)은 제1 내지 제n 픽셀들(P1~Pn)을 포함한다. 제2 픽셀 열(110B)은 제(n+1) 내지 제2n 픽셀들(P2n)을 포함하고, 제3 픽셀 열(110C)은 제(2n+1) 내지 제3n 픽셀들(P3n)을 포함한다. 제1 데이터 전달부

(150) 내지 제3 데이터 전달부(150)는 서로 연결된다. 그 결과, 제1 내지 제3n 픽셀들(P1~P3n)은 순차적으로 데이터전압을 인가받는다.

[0058] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0059] 100: 발광부 110: 픽셀 어레이

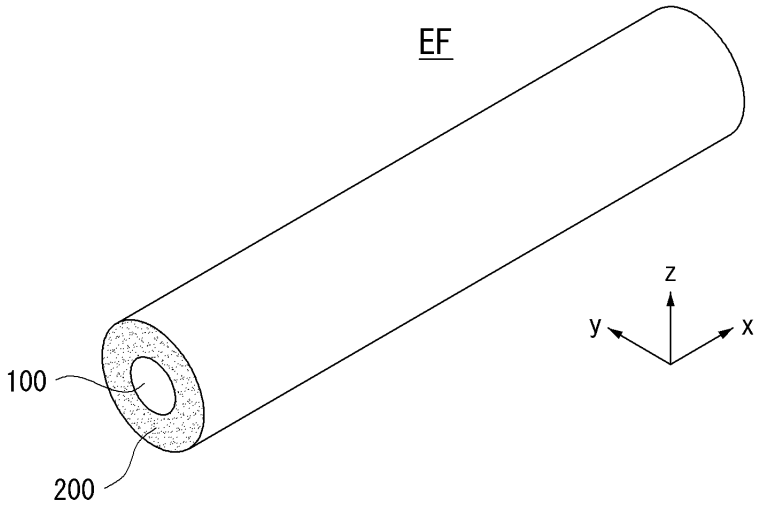
150: 데이터 전달부 E1,E2: 제1 전극, 제2 전극

EL: 유기발광층 AMP: 감산기

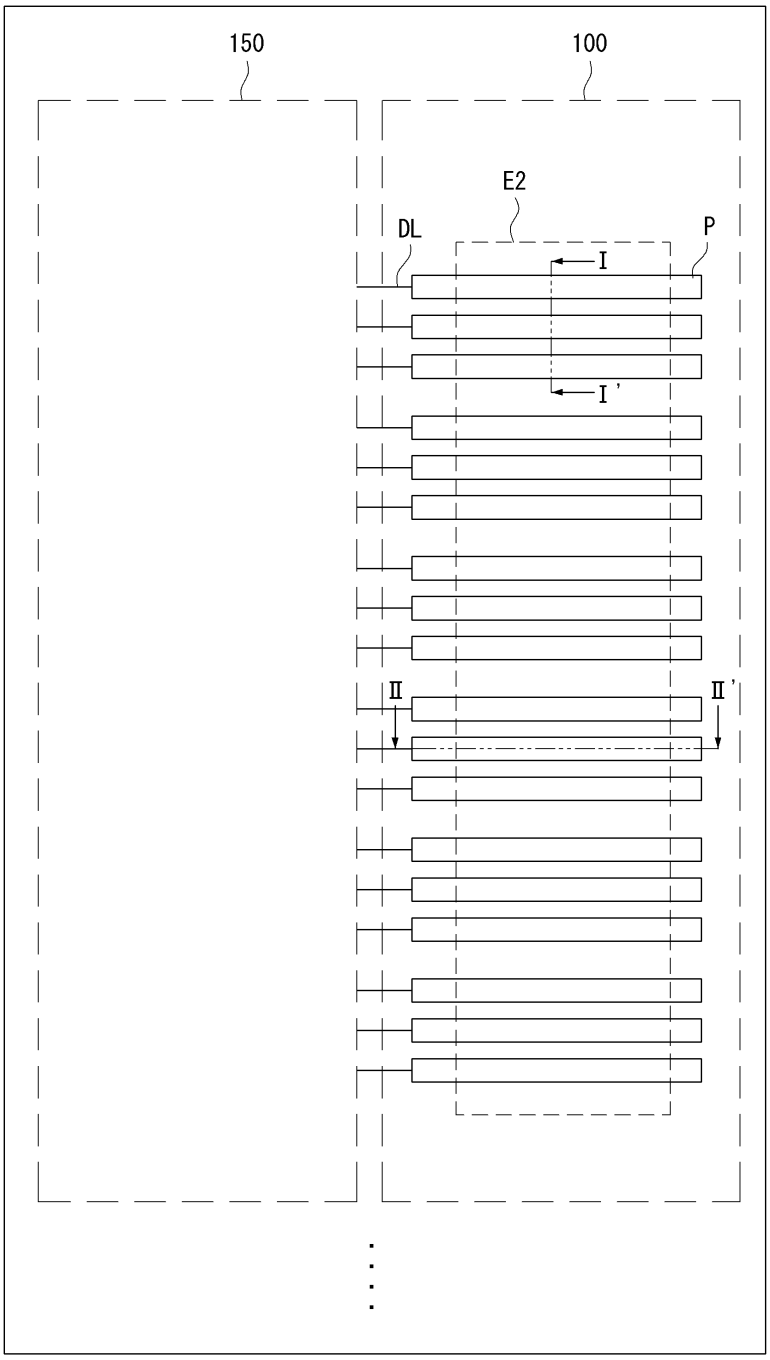
SH1,SH2,SHR,SHG,SHB: 아날로그 쉬프트레지스터

도면

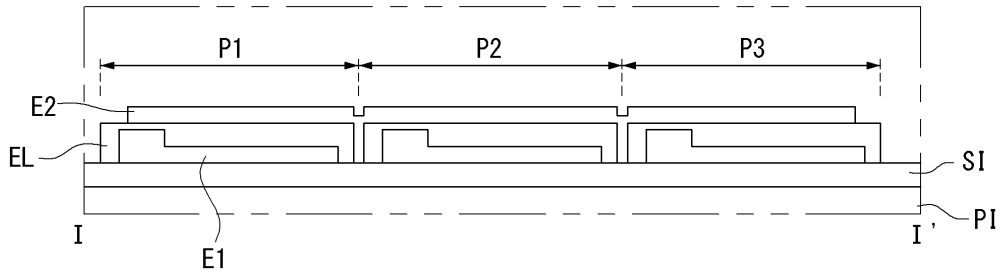
도면1



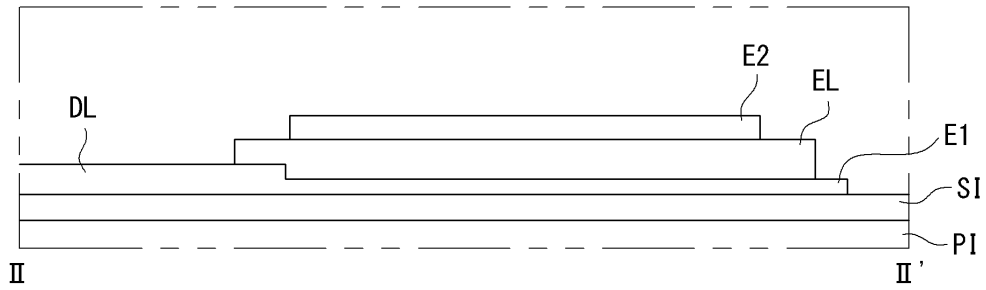
도면2



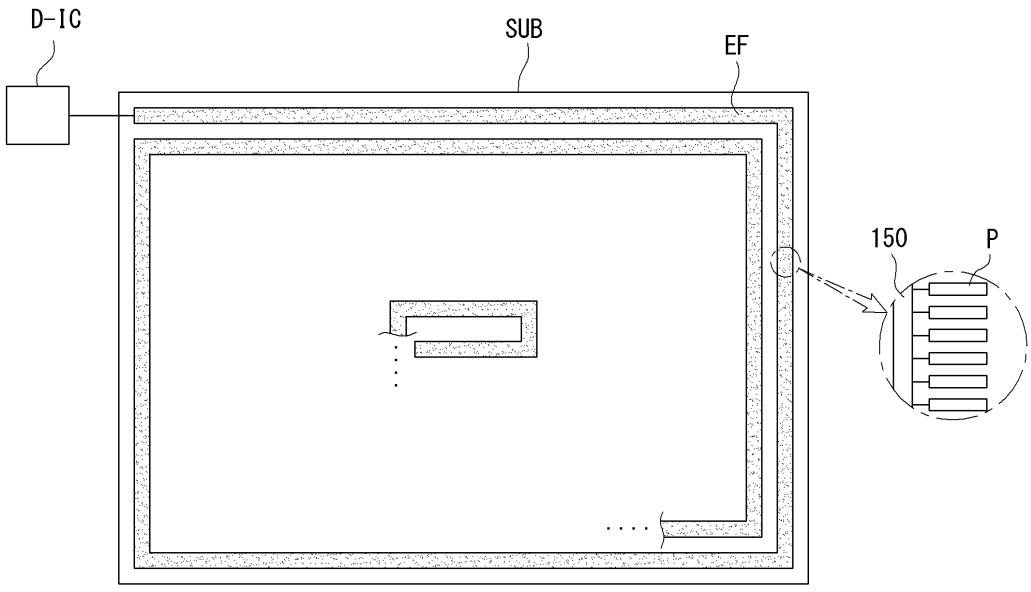
도면3



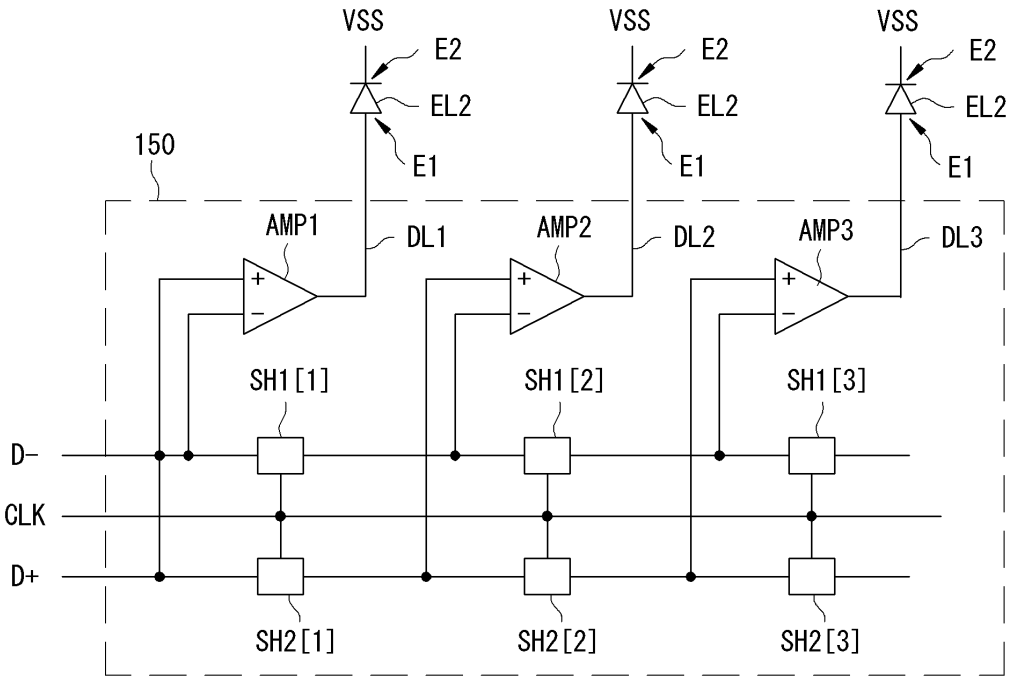
도면4



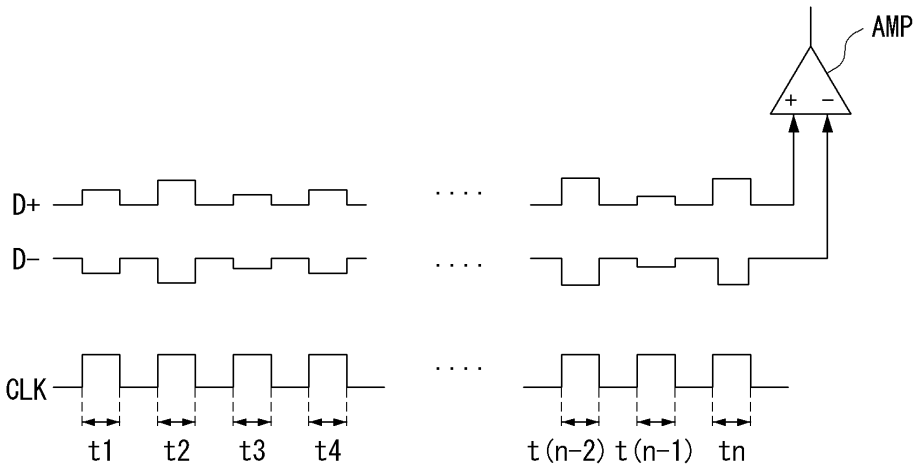
도면5



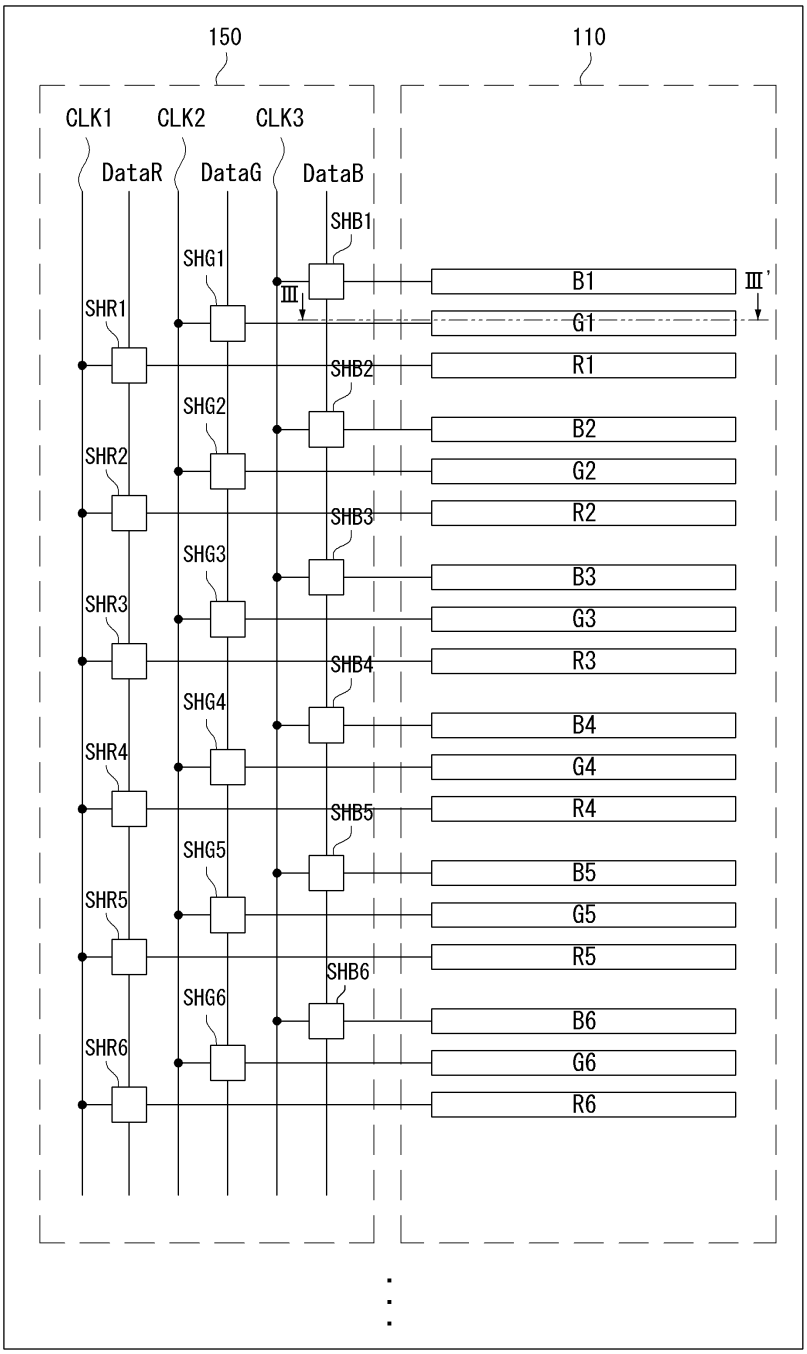
도면6


VSS
E2
EL2
E1
150
AMP1
DL1
AMP2
DL2
AMP3
DL3
SH1[1]
SH1[2]
SH1[3]
D-
CLK
D+
SH2[1]
SH2[2]
SH2[3]

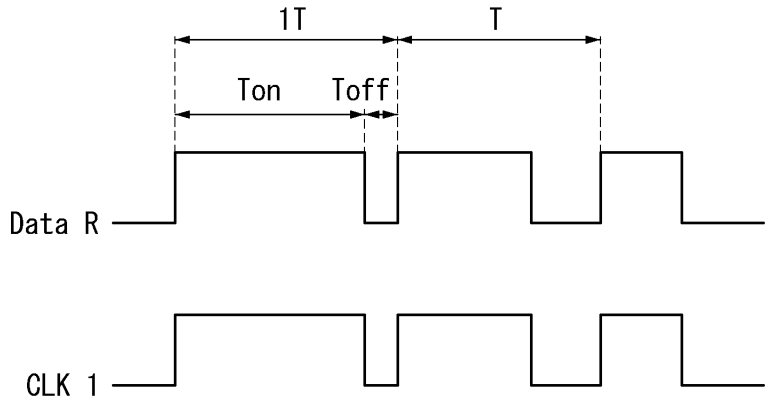
도면7


AMP
D+
D-
CLK
t1
t2
t3
t4
t(n-2)
t(n-1)
tn

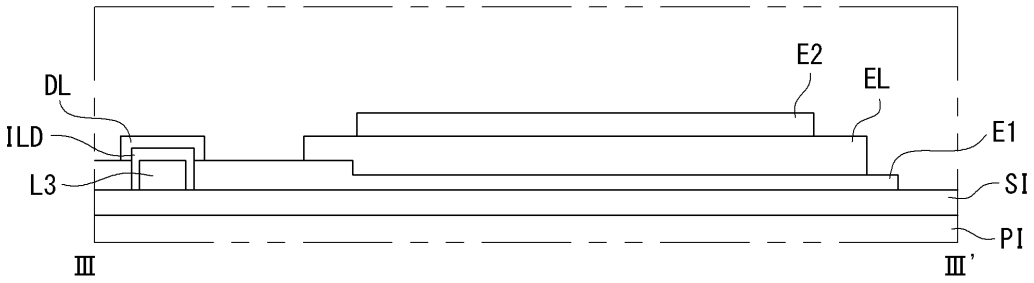
도면8


150
110
CLK1
CLK2
CLK3
DataR
DataG
DataB
SHB1
SHG1
SHR1
Ⅲ
Ⅲ'
B1
G1
R1
SHB2
SHG2
SHR2
B2
G2
R2
SHB3
SHG3
SHR3
B3
G3
R3
SHB4
SHG4
SHR4
B4
G4
R4
SHB5
SHG5
SHR5
B5
G5
R5
SHB6
SHG6
SHR6
B6
G6
R6

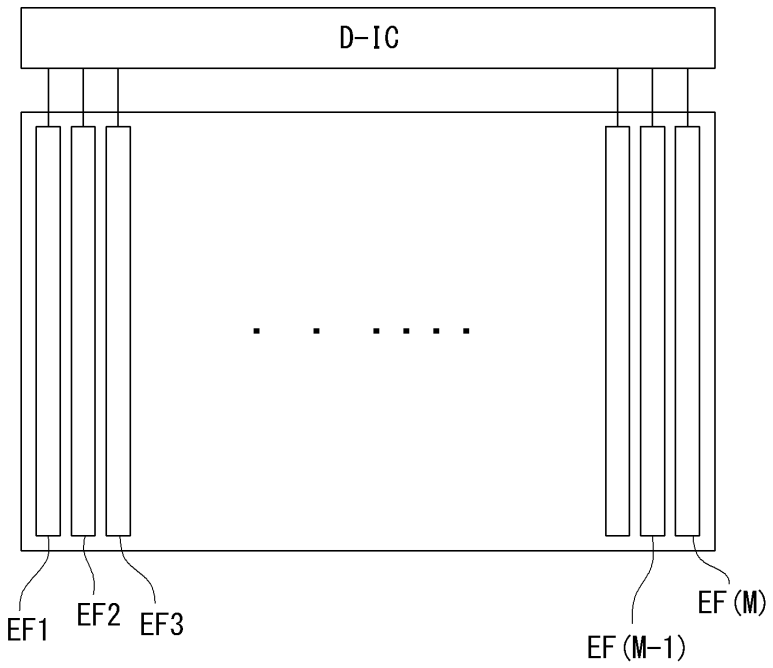
도면9



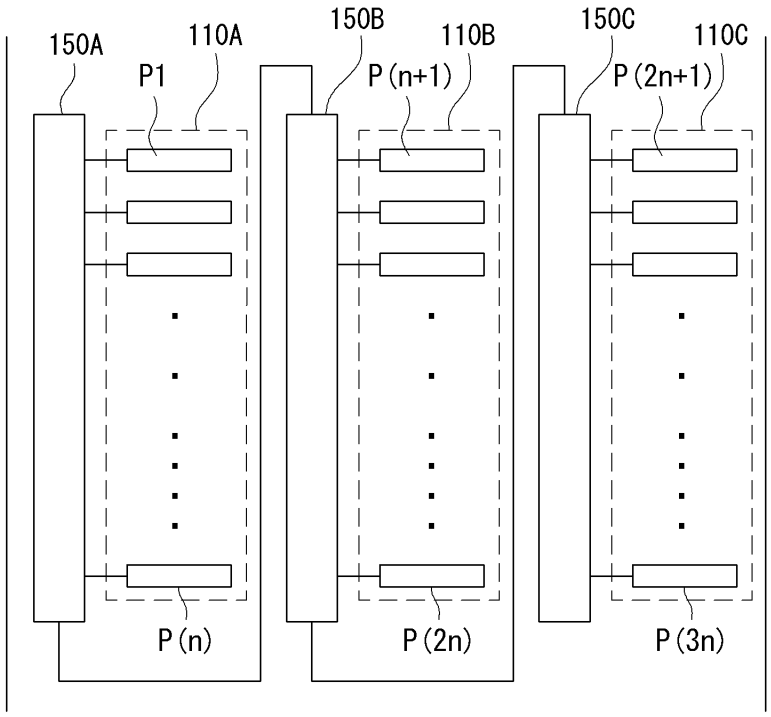
도면10



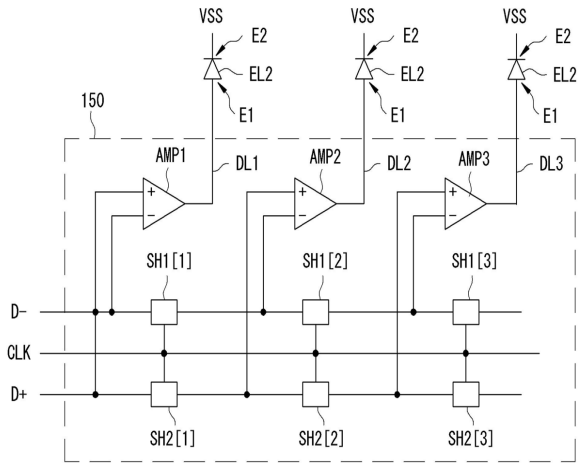
도면11



도면12



专利名称(译)	有机发光纤维和包含其的有机发光显示器		
公开(公告)号	KR1020180025525A	公开(公告)日	2018-03-09
申请号	KR1020160112190	申请日	2016-08-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JEE HO 박지호 GONG NAM YONG 공남용 KIM SEUNG JIN 김승진 YANG JEONG SUK 양정석 KIM YEON KYUNG 김연경 HONG YE WON 홍예원		
发明人	박지호 공남용 김승진 양정석 김연경 홍예원		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G2300/0838 G09G2310/027 G09G2300/0866		
外部链接	Espacenet		

摘要(译)

根据本发明的显示装置包括有机发光纤维和驱动电路。有机发光纤维包括设置在柔性基板上的像素和数据传输部件。有机发光纤维的每个像素具有第一电极，有机发光层和堆叠在柔性基板上的第二电极。数据传输单元包括模拟移位寄存器，其以时钟为单位对从驱动电路单元串行接收的数据电压进行采样，并且顺序地将数据电压传输到像素。