



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0014324
(43) 공개일자 2018년02월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01)

(52) CPC특허분류
H01L 51/5253 (2013.01)
H01L 51/5221 (2013.01)

(21) 출원번호 10-2016-0096775
(22) 출원일자 2016년07월29일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최재이

경상남도 창원시 마산회원구 내서읍 중리상곡로
134 205동 902호 (중리, 동신2차아파트)

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 7 항

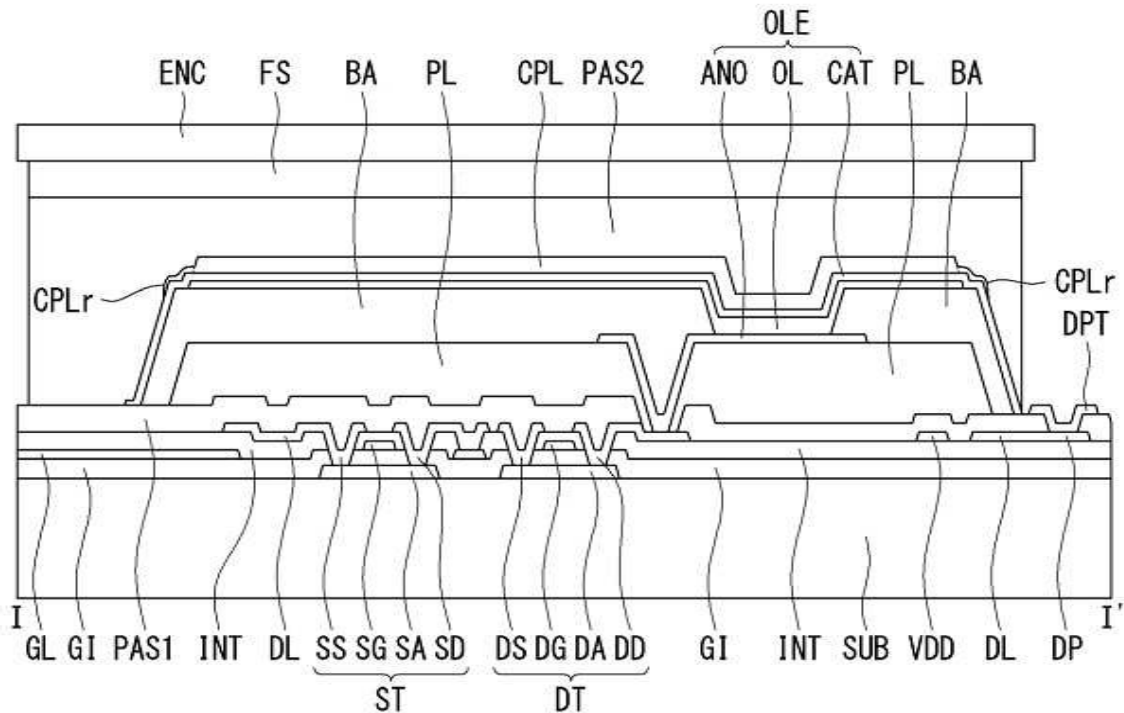
(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명은 CVD 공정시 마스크를 통해 노출된 캐소드 전극에 발생하는 스파크를 방지하여 기판 손상을 방지하고, 베젤영역을 줄일 수 있는 유기발광 표시장치에 관한 것으로, 액티브 영역 및 상기 액티브 영역 외측의 베젤 영역을 포함하는 기판; 상기 기판의 베젤영역의 일부 영역을 노출시키도록 상기 기판과 대향 배치되는 인캡슐레이션

(뒷면에 계속)

대표도 - 도5



기관; 상기 기관의 액티브 영역에 배치되는 제 1 전극과, 픽셀영역을 정의하도록 상기 제 1 전극을 노출시키며, 상기 액티브 영역으로부터 상기 베젤영역으로 연장되는 बैं크층 상에 배치되어 상기 노출된 애노드 전극과 접촉하는 유기막층과, 상기 액티브 영역으로부터 상기 베젤영역으로 연장되며, 상기 유기막층을 커버하도록 상기 बैं크층 상에 배치되는 제 2 전극을 포함하는 유기 발광 다이오드; 상기 유기 발광 다이오드의 제 2 전극보다 좁은 면적을 가지며, 상기 베젤영역에서 상기 제 2 전극의 테두리를 노출시키도록 상기 제 2 전극 상에 배치되는 캡핑층; 및 상기 인캡슐레이션 기관과 상기 캡핑층 사이에 배치되어 외부로부터 수분 침투를 방지하고, 상기 인캡슐레이션 기관을 상기 기관에 부착시키는 기능성막을 포함하는 것을 특징으로 한다.

(52) CPC특허분류

H01L 51/5246 (2013.01)

H01L 2227/32 (2013.01)

H01L 2251/30 (2013.01)

명세서

청구범위

청구항 1

액티브 영역 및 상기 액티브 영역 외측의 베젤 영역을 포함하는 기관;

상기 기관의 베젤영역의 일부 영역을 노출시키도록 상기 기관과 대향 배치되는 인캡슐레이션 기관;

상기 기관의 액티브 영역에 배치되는 제 1 전극과, 픽셀영역을 정의하도록 상기 제 1 전극을 노출시키며, 상기 액티브 영역으로부터 상기 베젤영역으로 연장되는 बैं크층 상에 배치되어 상기 노출된 애노드 전극과 접촉하는 유기막층과, 상기 액티브 영역으로부터 상기 베젤영역으로 연장되며, 상기 유기막층을 커버하도록 상기 बैं크층 상에 배치되는 제 2 전극을 포함하는 유기 발광 다이오드;

상기 유기 발광 다이오드의 제 2 전극보다 좁은 면적을 가지며, 상기 베젤영역에서 상기 제 2 전극의 테두리를 노출시키도록 상기 제 2 전극 상에 배치되는 캡핑층; 및

상기 인캡슐레이션 기관과 상기 캡핑층 사이에 배치되어 외부로부터 수분 침투를 방지하고, 상기 인캡슐레이션 기관을 상기 기관에 부착시키는 기능성막을 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 캡핑층으로부터 연장되어 상기 제 2 전극의 테두리부 내측에서 종료되는 유기물 잔막을 더 포함하는 유기 발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 기능성막은,

상기 캡핑층 상에 배치되어 외부로부터 침투되는 수분을 방지하고, 평탄화를 위한 보호막; 및

상기 보호막 상에 배치되어 상기 인캡슐레이션 기관을 상기 보호막에 부착시키는 실재를 포함하는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 유기막층의 단부는 상기 캡핑층의 단부보다 더 외측으로 연장되어 있는 유기발광 표시장치.

청구항 5

제 2 항에 있어서,

상기 유기막층의 단부와 상기 캡핑층의 단부는 동일한 위치에 있는 유기발광 표시장치.

청구항 6

제 2 항에 있어서,

상기 캡핑층의 단부는 상기 유기막층의 단부보다 더 외측으로 연장되어 있는 유기발광 표시장치.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 캡핑층은 알릴아민계의 유기물로부터 선택되는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(CRT: Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한, 평판 표시장치의 예로는, 액정 표시장치(LCD: Liquid Crystal Display), 전계방출 표시장치(FED: Field Emission Display), 플라즈마 표시장치(PDP: Plasma Display Panel) 및 유기발광 표시장치(OLED: Organic Light Emitting Display) 등이 있다.

[0003] 이들 평판 표시장치 중에서 유기발광 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0004] 유기발광표시장치는 애노드 전극과 캐소드 전극 사이에 유기물로 된 발광층을 포함하고 있어 애노드 전극으로부터 공급받는 정공과 캐소드 전극으로부터 받은 전자가 발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 다시 여기자가 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.

[0005] 이하, 도 1을 참조하여 종래의 유기발광 표시장치에 대해 설명하기로 한다. 도 1은 종래의 유기발광 표시장치를 나타낸 단면도이다.

[0006] 도 1을 참조하면, 전원 패드부(P)가 구비된 기판(SUB) 상에 애노드 전극(AN)이 형성되고, 애노드 전극(AN) 상에 발광을 위한 발광층 등의 유기막층(OL)이 형성된다. 전원 패드부(PD)에는 캐소드 전극(CAT)이 콘택되어야 하므로, 전원 패드부(PD) 상에 유기막이 형성되지 않도록 제 1 마스크로 전원 패드부를 마스크한 후 유기막층(OL)이 증착된다. 유기막층(OL)이 형성된 기판(SUB) 상에는 캐소드 전극(CAT)이 형성된다. 캐소드 전극(CAT)은 유기막층(OL)를 커버하고 노출된 전원 패드부(P)와 접촉하도록 제 1 마스크와 다른 제 2 마스크를 이용하여 형성된다. 캐소드 전극(CAT)이 형성된 기판(SUB) 상에는 인캡슐레이션 기판(ENC)이 배치되고, 캐소드 전극(CAT)과 인캡슐레이션 기판(ENC) 사이에는 실재(FS)가 채워져 인캡슐레이션 기판(ENC)이 평탄화 되도록 한다. 또한, 캐소드 전극(CAT)과 실재(FS) 사이에는 캐소드 전극(CAT)을 보호하기 위해 무기절연막으로 된 보호막(도시생략)이 배치될 수도 있다.

[0007] 상술한 바와 같이 종래의 유기발광 표시장치에서는 캐소드 전극(CAT) 상에 단순히 실재(FS)만 배치될 때는 인캡슐레이션 기판(ENC)의 외부로부터 산소 및 수분이 침투에 의해 캐소드 전극이 산화될 수 있는 문제점이 있었다.

[0008] 또한, 캐소드 전극(CAT) 상에 보호막이 형성되는 경우, 캐소드 전극(CAT) 형성 후 무기 절연물질로 된 보호막 형성을 위해서는 플라즈마를 이용한 고온, 고압의 CVD (Chemical Vapor Deposition) 공정으로 증착하여야 하므로, CVD 공정시 마스크를 통해 노출된 캐소드 전극에서 스파크(spark)가 발생하여 기판을 손상시키는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0009] 본 발명은 상술한 문제점을 해소시키기 위한 것으로, CVD 공정시 마스크를 통해 노출된 캐소드 전극에 발생하는 스파크를 방지하여 기판 손상을 방지하고, 베젤영역을 줄일 수 있는 유기발광 표시장치를 제공하는 것에 그 목적이 있다.

과제의 해결 수단

[0010] 본 발명의 목적 달성을 위한 유기발광 표시장치는, 액티브 영역 및 상기 액티브 영역 외측의 베젤 영역을 포함하는 기판; 상기 기판의 베젤영역의 일부 영역을 노출시키도록 상기 기판과 대향 배치되는 인캡슐레이션 기판; 상기 기판의 액티브 영역에 배치되는 제 1 전극과, 픽셀영역을 정의하도록 상기 제 1 전극을 노출시키며, 상기

액티브 영역으로부터 상기 베젤영역으로 연장되는 बैं크층 상에 배치되어 상기 노출된 애노드 전극과 접촉하는 유기막층과, 상기 액티브 영역으로부터 상기 베젤영역으로 연장되며, 상기 유기막층을 커버하도록 상기 बैं크층 상에 배치되는 제 2 전극을 포함하는 유기 발광 다이오드; 상기 유기 발광 다이오드의 제 2 전극보다 좁은 면적을 가지며, 상기 베젤영역에서 상기 제 2 전극의 테두리를 노출시키도록 상기 제 2 전극 상에 배치되는 캡핑층; 및 상기 인캡슐레이션 기판과 상기 캡핑층 사이에 배치되어 외부로부터 수분 침투를 방지하고, 상기 인캡슐레이션 기판을 상기 기판에 부착시키는 기능성막을 포함한다.

- [0011] 본 발명의 유기발광 표시장치는, 상기 캡핑층으로부터 연장되어 상기 제 2 전극의 테두리부 내측에서 종료되는 유기물 잔막을 더 포함한다.
- [0012] 또한, 기능성막은, 상기 캡핑층 상에 배치되어 외부로부터 침투되는 수분을 방지하고, 평탄화를 위한 보호막, 및 상기 보호막 상에 배치되어 상기 인캡슐레이션 기판을 상기 보호막에 부착시키는 실재를 포함할 수 있다.
- [0013] 또한, 유기막층의 단부는 상기 캡핑층의 단부보다 더 외측으로 연장될 수 있다.
- [0014] 이와 달리, 상기 유기막층의 단부와 상기 캡핑층의 단부는 동일한 위치에 있도록 형성되거나, 상기 캡핑층의 단부는 상기 유기막층의 단부보다 더 외측으로 연장될 수 있다.
- [0015] 또한, 상기 캡핑층은 알릴아민계의 유기물로부터 선택될 수 있다.

발명의 효과

- [0016] 본 발명에 따르는 유기발광 표시장치에 의하면, 제 2 전극 상에 형성되는 캡핑층을 제 2 전극 하부의 유기막층 형성시 사용했던 마스크와 동일 마스크를 이용함으로써 마스크 수를 절감할 수 있는 효과를 얻을 수 있다.
- [0017] 또한, 캡핑층 형성후 그 후속 공정에서 캡핑층 형성시 형성된 유기물 잔막이 제 2 전극의 극히 일부분만이 노출되므로 제 2 전극에 스파크가 발생하여 기판이 손상되는 것을 방지할 수 있는 효과를 얻을 수 있다.
- [0018] 또한, 신뢰성 베젤영역(산소 또는 수분 침투에 대한 제품 신뢰성을 보장해 주는 영역)을 확보하기 위해 캡핑층을 제 2 전극의 면적과 일치하도록 형성할 필요가 없으므로, 그 만큼 베젤영역을 줄일 수 있는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0019] 도 1은 종래의 유기발광 표시장치를 개략적으로 도시한 단면도,
- 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도,
- 도 3은 도 2에 도시된 유기발광 표시장치의 표시패널의 1픽셀영역을 개략적으로 도시한 등가 회로도,
- 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 표시패널의 일부 영역을 도시한 평면도,
- 도 5는 도 4의 I-I' 라인을 따라 취한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0020] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.
- [0021] 이하, 도 2 및 도 3을 참조하여 본 발명의 실시예에 따르는 유기발광 표시장치에 대해 설명하기로 한다.
- [0022] 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도이고, 도 3은 도 2에 도시된 유기발광 표시장치의 표시패널의 1픽셀영역을 개략적으로 도시한 등가 회로도이다.
- [0023] 도 2를 참조하면, 본 발명의 실시예에 따르는 유기발광 표시장치는 표시패널(10), 표시패널(10)의 일측에 배치된 데이터 구동부, 게이트 구동부(LS, SR), 타이밍 컨트롤러(TC)를 포함한다.
- [0024] 타이밍 컨트롤러(TC)는 외부의 호스트 시스템(HS)으로부터 데이터 인에이블 신호, 수직 동기신호, 수평 동기신호 및 클럭신호 등을 포함하는 구동신호와 더불어 데이터신호(RGB)를 공급받는다.

- [0025] 타이밍 콘트롤러(TC)는 구동신호에 기초하여 게이트 구동부(LS, SR)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다. 타이밍 콘트롤러(TC)는 플렉서블 인쇄회로기판(30)에 IC 형태로 형성될 수 있다.
- [0026] 데이터 구동부는 타이밍 콘트롤러(TC)로부터 공급되는 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 콘트롤러(TC)로부터 공급되는 데이터신호(RGB)를 샘플링하고 래치하여 감마 기준전압으로 변환한 후, 그 데이터전압을 게이트펄스(또는 스캔펄스)에 동기되도록 표시패널(10)의 데이터라인들(DL)에 공급한다.
- [0027] 데이터 구동부의 데이터 구동 IC(DIC)는 COF(Chip On Film) 공정이나 TAB(Tape Automated Bonding) 공정으로 표시패널(10)의 데이터라인들(DL)에 접속될 수 있다. 도 2의 실시예에서 데이터 구동 IC(DIC)가 일측은 소스 인쇄회로기판(DPCB)의 일단부에 접속되고, 타측은 표시패널(10)의 일단부에 부착되는 칩온필름(COF) 상에 실장된 예를 보여주고 있다.
- [0028] 게이트 구동부는 타이밍 콘트롤러(TC)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트전압의 레벨을 시프트시키면서 게이트신호를 출력한다. 도 2의 실시예는 게이트 구동부가 GIP(Gate In Panel) 타입인 경우를 예로 든 것으로, 플렉서블 인쇄회로기판(30) 상에 실장된 레벨 쉬프트(LS)와, 표시패널(10)의 기판(SUB) 상에 형성된 쉬프트 레지스터(SR)를 포함한다.
- [0029] 레벨 쉬프트(LS)는 타이밍 콘트롤러(TC)로부터 스타트 펄스(ST), 게이트 쉬프트 클럭들(GLCK), 및 플리커 신호(FLK) 등의 신호를 입력 받고, 또한 게이트 하이 전압(VGH), 게이트 로우 전압(VGL) 등의 구동 전압을 공급 받는다.
- [0030] 레벨 쉬프트(LS)는 타이밍 콘트롤러(TC)로부터 입력되는 스타트 펄스(ST)와, 게이트 쉬프트 클럭들(GLCK) 각각을 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)으로 레벨 쉬프트한 쉬프트 클럭신호들(CLK)을 출력한다. 따라서, 레벨 쉬프트(LS)로부터 출력되는 스타트 펄스(VST)와 쉬프트 클럭신호들(CLK) 각각은 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙한다. 레벨 쉬프트(LS)는 플리커 신호(FLK)에 따라 게이트 하이 전압을 낮추어 액정 셀의 킥백 전압(ΔV_p)을 낮추어 플리커를 줄일 수 있다.
- [0031] 쉬프트 레지스터(SR)에는 도 2에 도시된 바와 같이 스타트펄스(VST), 클럭신호들(CLK1~CLKn), 게이트 로우전압(VGL) 및 게이트 하이전압(VGH)이 입력된다. 쉬프트 레지스터(SR)는 종속적으로 접속된 다수의 스테이지들(도시생략)을 포함한다. 클럭신호들(CLK1~n)은 위상이 순차적으로 지연된 n(n은 2 이상의 자연수)상 클럭신호들이다. 클럭신호들(CLK1~CLKn)은 클럭신호 공급라인들(도시생략)을 통해 각 스테이지들에 공급된다.
- [0032] 쉬프트 레지스터(SR)는 레벨 쉬프트(LS)로부터 입력되는 스타트 펄스(VST)를 게이트 쉬프트 클럭신호들(CLK1~CLKn)에 따라 쉬프트함으로써 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL) 사이에서 스윙하는 게이트 펄스를 순차적으로 쉬프트시킨다. 쉬프트 레지스터(SR)로부터 출력되는 게이트 펄스는 게이트 라인들(GL)에 순차적으로 공급된다.
- [0033] 표시패널(10)은 액티브 영역(AA)과 베젤영역(BA)을 포함한다. 액티브 영역(AA)은 입력 영상이 표시되는 영역으로 픽셀 어레이가 배치되는 영역이다. 베젤영역(BA)은 입력 영상이 표시되지 않는 영역으로 게이트 구동회로의 쉬프트 레지스터 및 각종 신호배선과 전원 공급라인이 배치되는 영역이다.
- [0034] 표시패널(10)의 픽셀 어레이는 데이터라인들(DL)과 게이트라인들(GL)의 교차에 의해 정의된 픽셀들을 포함한다. 픽셀들 각각은 자기발광 소자인 유기발광 다이오드(Organic Light Emitting Diode)를 포함한다.
- [0035] 도 3을 참조하면, 표시패널(10)에는 다수의 데이터라인들(DL)과, 다수의 게이트라인들(GL)이 교차되고, 이 교차 영역마다 픽셀들이 매트릭스 형태로 배치된다. 픽셀들 각각은 유기발광 다이오드(OLE), 유기발광 다이오드(OLE)에 흐르는 전류량을 제어하는 구동 박막 트랜지스터(Thin Film Transistor, 이하 TFT라 함)(DT), 구동 TFT(DT)의 게이트-소스간 전압을 세팅하기 위한 프로그래밍부(SC)를 포함한다.
- [0036] 프로그래밍부(SC)는 적어도 하나 이상의 스위치 TFT와, 적어도 하나 이상의 스토리지 캐패시터를 포함할 수 있다.
- [0037] 스위치 TFT는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 턴 온 됨으로써, 데이터라인(DL)으로부터의 데이터전압을 스토리지 캐패시터의 일측 전극에 인가한다.
- [0038] 구동 TFT(DT)는 스토리지 캐패시터에 충전된 전압의 크기에 따라 유기발광 다이오드(OLE)로 공급되는 전류량을 제어하여 유기발광 다이오드(OLE)의 발광량을 조절한다. 유기발광 다이오드(OLE)의 발광량은 구동 TFT(DT)로부

터 공급되는 전류량에 비례한다.

- [0039] 각각의 픽셀은 고전위 전원 전압원(EVDD)과 저전위 전원 전압원(EVSS)에 연결되어, 전원 발생부(도시생략)로부터 각각 고전위 전원 전압과 저전위 전원 전압을 공급받는다.
- [0040] 픽셀을 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 픽셀을 구성하는 TFT들의 반도체층은, 비정질 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 유기발광 다이오드(OLE)는 애노드 전극(ANO), 캐소드 전극(CAT), 및 애노드 전극(ANO)과 캐소드 전극(CAT) 사이에 개재된 유기막층(도시 생략)을 포함한다. 애노드 전극(ANO)은 구동 TFT(DT)와 접속된다. 유기막층은 발광층(Emission layer, EML)을 포함하고, 발광층을 사이에 두고 정공 주입층(Hole injection layer, HIL) 및 정공 수송층(Hole transport layer, HTL)과 전자 수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)이 배치될 수 있다.
- [0041] 다음으로, 도 4 및 도 5를 참조하여, 본 발명의 실시예에 따르는 유기발광 표시장치의 구조에 대해 보다 구체적으로 설명하기로 한다.
- [0042] 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 표시패널의 일부 영역을 도시한 평면도이고, 도 5는 도 4의 I-I'라인을 따라 취한 단면도이다.
- [0043] 본 발명의 실시예에 따른 유기발광표시장치는 기판(SUB) 상에 복수의 서브 픽셀들을 포함하여 발광을 통해 영상이 표시되는 액티브 영역(AA)과, 액티브 영역(AA) 외측의 영상이 표시되지 않는 비표시 영역인 베젤 영역(BA)을 포함한다.
- [0044] 상술한 바와 같이 액티브 영역(AA)은 유기 발광다이오드(OLE)들에서 발광을 통해 영상이 표시되는 영역이다. 유기 발광다이오드(OLE)는 적색(R), 녹색(G) 및 청색(B) 서브 픽셀로 구성되거나, 백색(W) 서브 픽셀을 추가로 포함할 수 있다. 또한, 유기 발광다이오드(OLE)는 모두 백색(W) 서브 픽셀로 구성되어 컬러필터를 통해 풀컬러를 구현할 수도 있다. 본 발명의 서브 픽셀의 구성은 특별히 한정되지 않으며 공지된 다양한 구조를 적용할 수 있다.
- [0045] 베젤영역(BA)은 데이터 라인들(DL)에 데이터 전압을 공급하기 위한 데이터 패드(DP), 게이트 라인들(GL)에 게이트 전압을 공급하기 위한 쉬프트 레지스터(SR)와, 액티브 영역(AA)의 캐소드 전극(CAT)에 저전위 전원(EVSS)을 공급하기 위한 저전위 패드(도시생략)와, 애노드 전극(ANO)에 고전위 전압(EVDD)을 공급하기 위한 고전위 패드(VDP) 등을 포함한다.
- [0046] 도 4 및 도 5를 참조하면, 액티브 영역(AA)의 각 서브 픽셀은 투명한 기판(SUB) 위에 형성된 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다.
- [0047] 스위칭 TFT(ST)는 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 픽셀을 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 라인(GL)에서 분기하는 게이트 전극(SG)과, 반도체층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.
- [0048] 구동 TFT(DT)는 스위칭 TFT(ST)에 의해 선택된 서브 픽셀의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)에 연결되는 게이트 전극(DG)과, 반도체층(DA), 고전위 전압라인(EVDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)에 연결되어 있다.
- [0049] 도 4 및 도 5는 구동 TFT(DT)와 스위칭 TFT(ST)가 탑 게이트(Top Gate) 구조인 경우를 예로 들고 있다. 이 경우, 스위칭 TFT(ST)의 반도체층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 중첩되어 형성된다. 그리고 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 층간 절연막(INT) 위에 형성된다. 상술한 도 4 및 도 5의 실시예에서는 구동 TFT(DT)와 스위칭 TFT(ST)가 탑 게이트 구조인 것을 예로 들고 있으나, 본 발명이 이에 한정되는 것은 아니며, 게이트 전극이 반도체층 하부에 위치하는 버텀-게이트(Bottom-Gate) 구조도 물론 적용 가능하다.
- [0050] 또한, 액티브 영역(AA)의 외주부에는, 각 데이터 라인(DL)의 일측 단부에 형성된 데이터 패드(DP)와 고전위 전압라인(EVDD)의 일측 단부에 형성된 고전위 전압패드(VDP)가 배치된다. 스위칭 TFT(ST)와 구동 TFT(DT)가 형성된 기판(SUB) 상에는 제 1 보호막(PAS1)이 전면 도포된다. 제 1 보호막(PAS1)은 데이터 패드(DP), 고전위 전압

패드(VDP), 구동 TFT(DT)의 드레인 전극들(DD)을 노출시키는 콘택홀들을 포함하도록 패터닝된다.

- [0051] 기판(SUB) 중에서 액티브 영역(AA) 상에는 평탄화막(PL)이 도포된다. 평탄화막(PL)은 스위칭 TFT(ST)와 구동 TFT(DT)를 보호하며 스위칭 TFT(ST)와 구동 TFT(DT)에 의한 단차를 평탄화한다.
- [0052] 평탄화막(PL)은 구동 TFT(DT)의 드레인 전극(DD)을 노출시키는 콘택홀을 구비하고, 데이터 패드(GP) 부분이 완전히 노출되도록 패터닝된다. 평탄화막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.
- [0053] 평탄화막(PL) 상에는 제 1 전극(ANO)이 위치한다. 제 1 전극(ANO)은 평탄화막(PL)과 제 1 보호막(PAS1)의 콘택홀을 통해 노출된 구동 TFT(DT)의 드레인 전극(DD)에 전기적으로 연결된다. 제 1 전극(ANO)은 예를 들면, 애노드 전극으로, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), GZO(Gallium-doped Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 일함수가 높고 빛이 투과할 수 있는 투명도전물질로 형성할 수 있다.
- [0054] 또한, 평탄화막(PL)이 형성되지 않은 베젤 영역(BA)에는, 제 1 보호막(PAS1)에 형성된 콘택홀들(DPH, VPH)을 통해 노출된 데이터 패드(DP) 및 고전위 전압패드(VDP) 상에 데이터 패드 단자(DPT) 및 고전위 전압패드 단자(VDPT)가 각각 형성된다.
- [0055] 제 1 전극(ANO) 상에는 बैं크층(BA)이 위치한다. बैं크층(BA)은 제 1 전극(ANO)의 일부분을 노출시키도록 형성되며, 서브 픽셀 영역을 정의할 수 있다.
- [0056] बैं크층(BA) 및 노출된 제 1 전극(ANO) 상에는 유기막층(OL)이 위치한다.
- [0057] 유기막층(OL)은 전자와 정공이 결합하여 발광하는 발광층을 포함하고, 정공주입층, 정공수송층, 전자수송층 또는 전자주입층을 포함할 수 있다.
- [0058] 유기막층(OL)이 형성된 기판(SUB) 상에 제 2 전극(CAT)이 형성된다. 제 2 전극(CAT)은 캐소드 전극으로 일함수가 낮은 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다.
- [0059] 본 발명의 실시예에 따른 유기발광 표시장치는 유기막층(OL)으로부터 발광하는 빛이 기판(SUB) 방향으로 방출되는 배면 발광형과, 유기막층(OL)으로부터 발광하는 빛이 제 2 전극(CAT) 방향으로 방출되는 전면 발광형일 수 있다. 여기서, 배면 발광형 표시장치일 경우, 제 1 전극(ANO)은 빛을 투과하도록 이루어지고, 제 2 전극(CAT)은 빛을 반사할 수 있을 정도로 충분한 두께로 이루어진다. 반면, 전면 발광형 표시장치일 경우, 제 1 전극(ANO)은 하부에 알루미늄(Al), 은(Ag) 또는 니켈(Ni) 중 어느 하나로 이루어진 반사층을 더 포함할 수 있고, 제 2 전극(CAT)은 빛이 투과될 수 있을 정도로 얇은 두께로 이루어지며 바람직하게는 1 내지 50Å의 두께로 이루어질 수 있다.
- [0060] 제 2 전극(CAT)이 형성된 기판(SUB) 상에는 제 2 전극(CAT)의 면적보다 좁은 면적을 갖도록 캡핑층(CPL)이 형성된다. 캡핑층(CPL)은 제 2 전극(CAT)의 테두리를 따라 일정 영역을 노출시키도록 형성된다. 캡핑층(CPL)은 알릴아민계의 유기물로 형성된다. 따라서, 캡핑층(CPL) 형성시 유기막층(OL)을 형성할 때 사용했던 유기막층 형성 마스크와 동일한 마스크(이하, 유기막 형성 마스크라 함)를 이용할 수 있어 캡핑층을 형성하기 위한 별도의 마스크를 생략할 수 있으므로, 마스크 수를 절감할 수 있는 효과를 얻을 수 있다. 물론, 캡핑층(CPL) 형성시 별도의 다른 마스크를 이용하여 형성할 수도 있다.
- [0061] 또한, 캡핑층(CPL) 형성시 플라즈마를 이용한 CVD법을 이용하지 않고 비교적 저온의 열증착법(thermal deposition) 등을 이용하여 제 2 전극(CAT) 상에 캡핑층(CPL)을 형성할 수 있기 때문에 마스크를 통해 노출되는 제 2 전극(CAT)에 스파크가 발생하는 것을 방지하여 기판(SUB) 손상을 방지할 수 있는 효과를 얻을 수 있다.
- [0062] 이를 보다 구체적으로 설명하면, 열증착에 의한 유기물의 증착시에는 CVD법에 의한 무기물의 증착시보다, 더 넓게 분포되는 특성을 갖기 때문에 유기막층(OL) 형성시 사용한 유기막 형성 마스크를 이용하여 캡핑층(CPL)을 형성할 경우, 산소 또는 수분 침투에 대한 제품 신뢰성을 보증하기 위한 신뢰성 베젤영역을 고려하여 캡핑층(CPL)을 제 2 전극(CAT)의 스텝 커버리지(step coverage)와 일치하도록 형성할 필요가 없다. 따라서, 캡핑층(CPL)을 제 2 전극(CAT)의 스텝 커버리지(step coverage)와 일치하도록 형성하지 않더라도, 캡핑층(CPL)은 제 2 전극(CAT) 상에서 연장되어 제 2 전극(CAT)을 실질적으로 커버하는 유기물 잔막(CPLr)을 갖게 된다. 이에 따라 유기물 잔막(CPLr)은 캡핑층(CPL)으로부터 연장되어 제 2 전극(CAT)의 테두리부 내측에서 종료된다. 이러한 구성에 따라, 후속 공정에서의 산소 및 수분 침투를 방지하기 위한 무기물로서 제 2 보호막(PAS2)을 CVD 증착법에 의해 증착하더라도 유기물 잔막(CPLr)에 의해 제 2 전극(CAT)이 커버된다. 따라서, 유기물 잔막(CPLr)에 의

해 제 2 전극(CAT)에 스파크가 발생하는 것을 방지할 수 있기 때문에 기판 손상을 방지할 수 있는 효과를 얻을 수 있다.

[0063] 또한, 상술한 바와 같이, 신뢰성 베젤영역(산소 또는 수분 침투에 대한 제품 신뢰성을 보장해 주는 영역)을 확보하기 위해 캡핑층(CPL)을 적어도 제 2 전극(CAT)의 면적과 일치하도록 형성할 필요가 없으므로, 그 만큼 베젤 영역을 줄일 수 있는 효과를 얻을 수 있다.

[0064] 제 2 보호막(PAS2)이 형성된 후에는 그 상부에 기능성막이 형성된다. 기능성막은 제 2 보호막 상에 형성되어 외부로부터의 산소 및 수분 침투를 방지하기 위한 제 2 보호막(PAS2)과, 제 2 보호막(PAS2)에 도포되어 인캡슐레이션 기판(ENC)을 부착시키기 위한 실재(FS)를 포함한다. 인캡슐레이션 기판(ENC)은 실재에 의해 기판(SUB)에 부착된다. 즉, 기판(SUB)과 인캡슐레이션 기판(ENC)은 그 사이에 개재된 실재(FS)를 이용하여 완전 밀봉 합착된다. 데이터 패드(DP) 및 데이터 패드 단자(DPT) 등은 인캡슐레이션 기판(ENC) 외측으로 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.

[0065] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 도 4에서는 유기막층(OL)의 단부가 캡핑층(CPL)보다 더 외측까지 형성된 것으로 도시되어 있으나, 이는 단지 도면상의 편의를 위한 것이며, 유기막층(OL)과 캡핑층(CPL)의 단부는 일치되도록 형성될 수도 있다. 이와 달리 유기막층(OL)의 단부가 캡핑층(CPL)보다 더 내측에 위치할 수도 있다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

부호의 설명

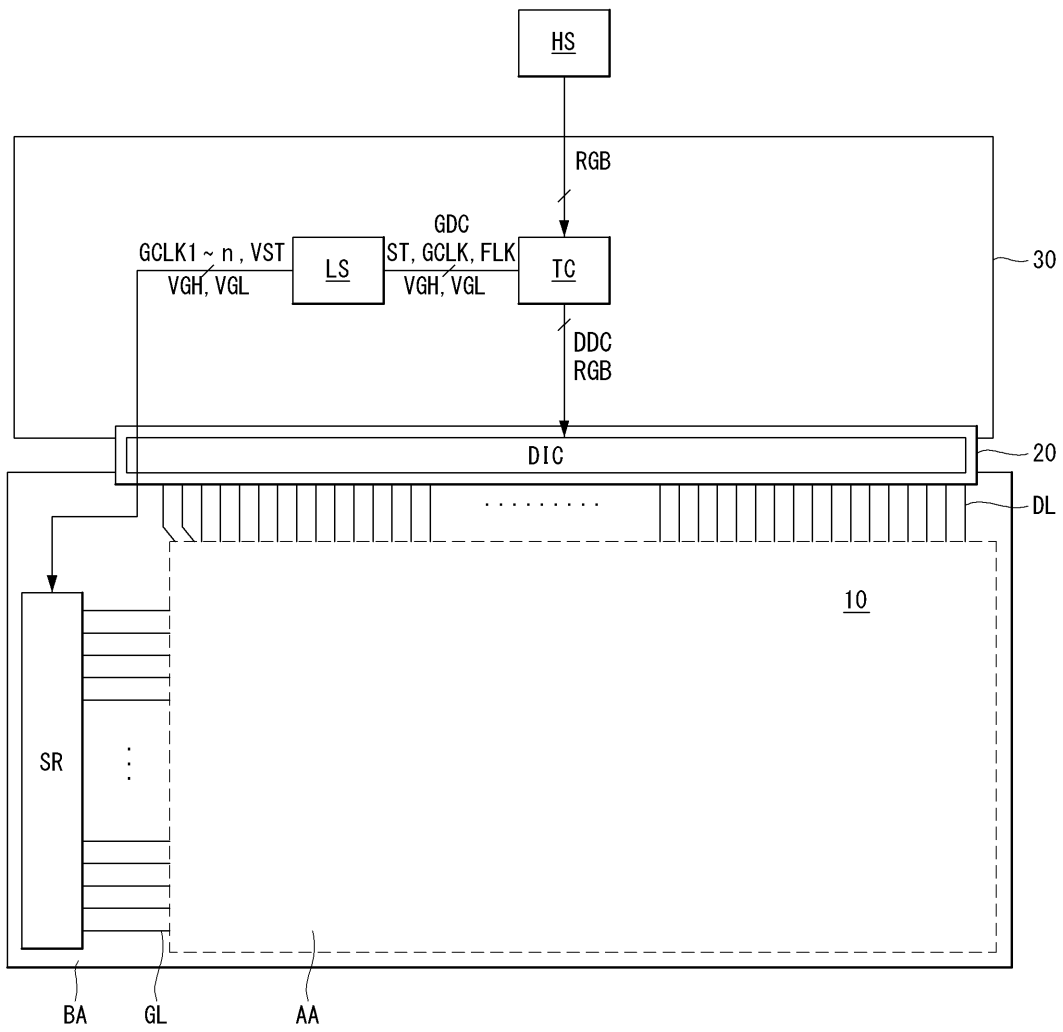
- [0066] SUB: 기판 GI: 게이트 절연막
- ST: 스위칭 TFT DT: 구동 TFT
- PAS1, PAS2: 보호막 PL: 평탄화막
- OL: 유기막층 CPL: 캡핑층
- CPLr: 유기물 잔막 INT: 층간 절연막
- FS: 실재 ENC: 인캡슐레이션 기판

도면

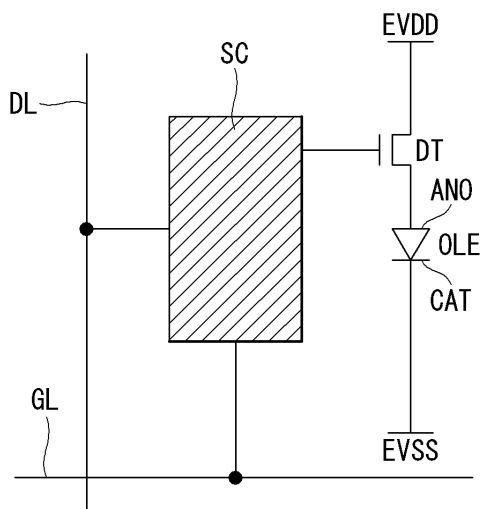
도면1



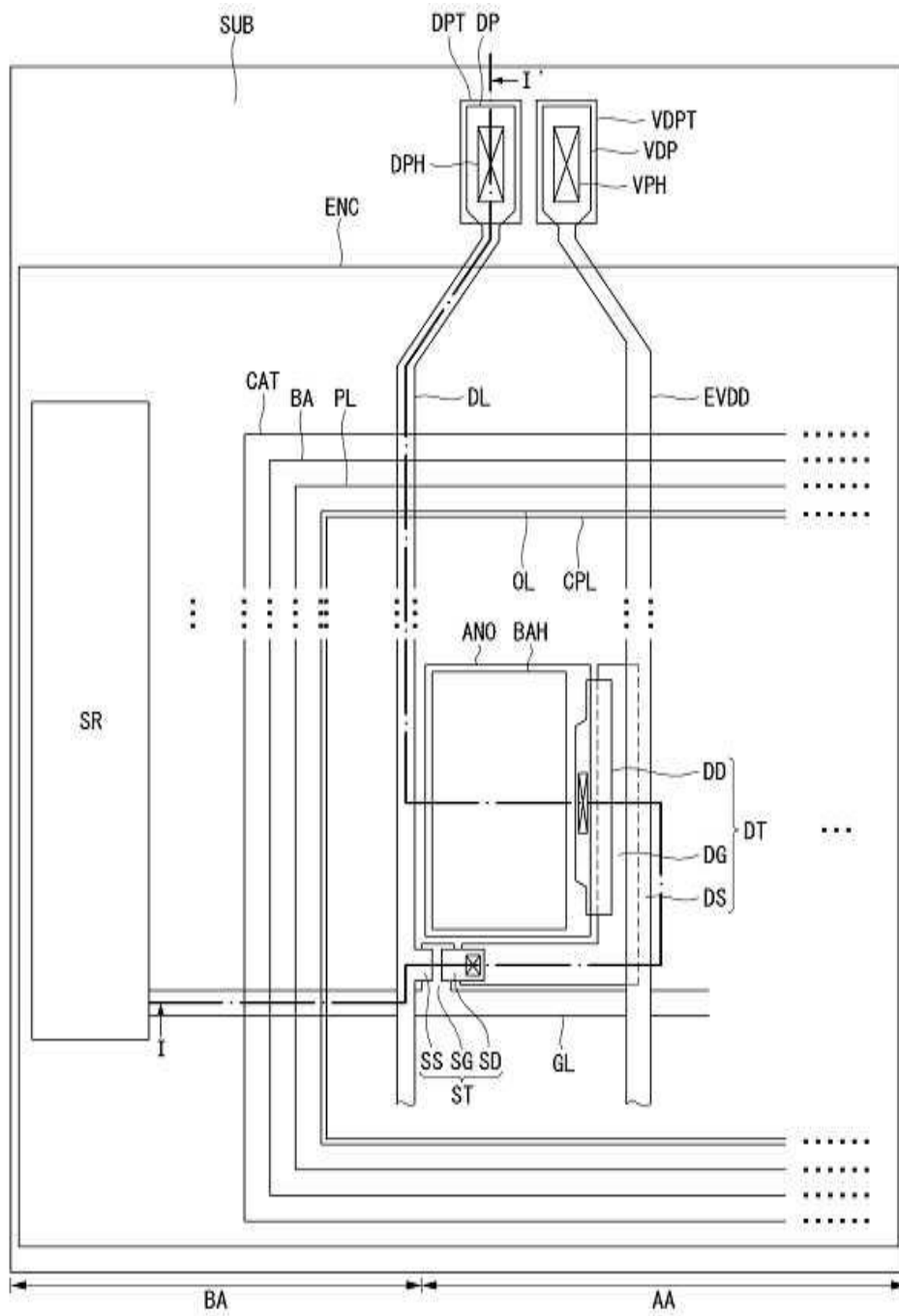
도면2



도면3



도면4



도면5

