



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0064168
(43) 공개일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)
(52) CPC특허분류
G09G 3/3275 (2013.01)
G09G 3/3225 (2013.01)
(21) 출원번호 10-2015-0169516
(22) 출원일자 2015년11월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김세영
경기도 파주시 월롱면 엘씨디로 201 LG.PHILIPS
LCD 정다운마을 103-1220
(74) 대리인
김은구, 송해모

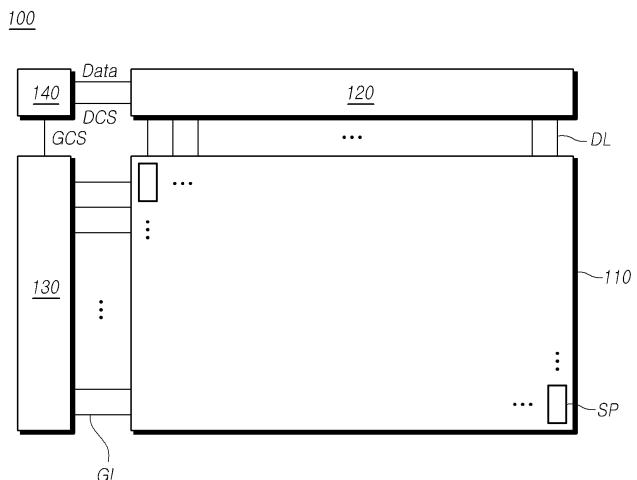
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광표시장치, 유기발광표시장치 및 그 구동 방법

(57) 요 약

본 실시예들은, 유기발광표시장치, 유기발광표시장치 및 그 구동 방법에 관한 것으로서, 모든 서브픽셀의 구동 트랜지스터의 문턱전압을 센싱하기 위한 시간을 단축시켜주기 위하여, 동일한 기준전압 라인에 전기적으로 연결된 서브픽셀 열에 위치한 서브픽셀들에 대한 센싱 구동 시, 구동 트랜지스터의 게이트 노드와 소스 노드를 일괄적으로 초기화하고, 구동 트랜지스터의 소스 노드의 전압이 문턱전압을 반영하도록 전압 상승이 이루어지는 소스 팔로잉(Source Following) 동작이 일괄적으로 진행되도록 하며, 문턱전압을 반영하는 구동 트랜지스터의 소스 노드의 전압을 실제로 센싱하기 위한 샘플링 과정은 순차적으로 진행되도록 하여, 동일한 서브픽셀 열에 위치한 서브픽셀들의 구동 트랜지스터에 대한 문턱전압을 신속하게 센싱 할 수 있게 해주는 유기발광표시장치, 유기발광표시장치 및 그 구동 방법에 관한 것이다.

대 표 도 - 도1



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2310/08 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 기준전압 라인이 제1방향으로 배치되고, 다수의 게이트 라인이 제2방향으로 배치되며, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시장치;

상기 다수의 데이터 라인을 구동하는 데이터 드라이버;

상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및

샘플링 스위치를 통해 상기 기준전압 라인과 전기적으로 연결되는 센싱부를 포함하고,

상기 각 서브픽셀은,

유기발광다이오드, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터, 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터; 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터; 및 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함하고,

센싱 구간 동안,

상기 데이터 드라이버는, 동일 서브픽셀 열에 위치한 서브픽셀들로 센싱용 데이터 전압을 함께 공급하고, 상기 동일 서브픽셀 열에 위치한 서브픽셀들로 기준전압을 함께 공급하며,

상기 센싱부는, 상기 샘플링 스위치의 순차적인 스위칭 동작에 따라 상기 동일 서브픽셀 열에 위치한 서브픽셀들과 순차적으로 연결되는 유기발광표시장치.

청구항 2

제1항에 있어서,

기준전압 공급 노드와 상기 기준전압 라인 사이에 연결된 초기화 스위치를 더 포함하고,

상기 초기화 스위치는,

상기 데이터 드라이버가 상기 기준전압을 상기 동일 서브픽셀 열에 위치한 서브픽셀들로 함께 공급할 때, 턴-온 되고,

상기 데이터 드라이버가 상기 기준전압을 상기 동일 서브픽셀 열에 위치한 서브픽셀들로 함께 공급한 이후, 턴-오프 되는 유기발광표시장치.

청구항 3

제2항에 있어서,

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 제2 트랜지스터는,

상기 초기화 스위치의 턴-오프 시점에 모두 턴-오프 되었다가,

상기 초기화 스위치의 턴-오프 시점으로부터 일정 시간 경과 후, 순차적으로 턴-온 되었다가 턴-오프 되는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 동일 서브픽셀 열에 위치한 서브픽셀들 각각의 제2 트랜지스터의 동작 타이밍은,

상기 샘플링 스위치의 스위칭 동작 타이밍과 대응되는 유기발광표시장치.

청구항 5

제1방향으로 배치된 다수의 데이터 라인;

제2방향으로 배치된 다수의 게이트 라인; 및

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되고 매트릭스 타입으로 배치되는 다수의 서브픽셀을 포함하고,

상기 각 서브픽셀은,

유기발광다이오드;

상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터;

상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터;

상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터; 및

상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함하고,

센싱 구간 동안,

동일한 서브픽셀 열에 위치한 서브픽셀들은,

상기 제1 트랜지스터 및 상기 제2 트랜지스터가 함께 턴-온 되고,

이후, 상기 제2 트랜지스터가 함께 턴-오프 되고,

이후, 상기 제2 트랜지스터가 순차적으로 턴-온 되었다가 턴-오프 되는 유기발광표시장치.

청구항 6

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의된 다수의 서브픽셀이 매트릭스 타입으로 배열되고, 각 서브픽셀에는 유기발광다이오드, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터, 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터, 상기 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터 및 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치되는 유기발광표시장치, 상기 다수의 데이터 라인을 구동하는 데이터 드라이버와, 상기 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 구동 방법에 있어서,

동일 서브픽셀 열에 위치한 서브픽셀들의 상기 제1 트랜지스터 및 상기 제2 트랜지스터를 함께 턴-온 시키는 일괄 초기화 단계;

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 제2 트랜지스터를 함께 턴-오프 시키는 일괄 트래킹 단계; 및

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 제2 트랜지스터를 순차적으로 턴-온 시켰다가 턴-오프 시키는 순차 샘플링 단계를 포함하는 유기발광표시장치의 구동 방법.

청구항 7

제6항에 있어서,

상기 일괄 초기화 단계에서, 상기 데이터 드라이버는,

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 구동 트랜지스터의 제1노드로 센싱용 데이터 전압을 함께 공급하고,

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 구동 트랜지스터의 제2노드로 기준전압을 함께 공급하는 유기발광표시장치의 구동 방법.

청구항 8

제6항에 있어서,

상기 일괄 트래킹 단계에서,

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 구동 트랜지스터의 제2노드는 일괄적으로 플로팅 되어 전압 상승이 이루어지는 유기발광표시장치의 구동 방법.

청구항 9

제6항에 있어서,

상기 순차 샘플링 단계에서,

상기 동일 서브픽셀 열에 위치한 서브픽셀들의 상기 제2 트랜지스터를 순차적으로 턴-온 시켰다가 턴-오프 시키되,

상기 동일 서브픽셀 열에 위치한 서브픽셀들 중 하나의 서브픽셀의 상기 제2 트랜지스터가 턴-온 되면, 상기 기준전압 라인의 전압을 센싱하는 유기발광표시장치의 구동 방법.

청구항 10

제6항에 있어서,

상기 제1 트랜지스터의 게이트 노드에 인가되는 게이트 신호와, 상기 제2 트랜지스터의 게이트 노드에 인가되는 게이트 신호는 게이트 쉬프트 클럭에 의해 제어되며,

상기 일괄 초기화 단계 및 상기 일괄 트래킹 단계에서의 게이트 쉬프트 클럭의 주파수와, 상기 순차 샘플링 단계에서의 게이트 쉬프트 클럭 신호의 주파수는 서로 다른 유기발광표시장치의 구동 방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시장치, 유기발광표시장치 및 그 구동 방법에 관한 것이다.

배경 기술

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0005] 한편, 각 서브픽셀은 구동 시간이 길어짐에 따라 각 서브픽셀 내 구동 트랜지스터의 고유 특성치인 문턱전압이 변할 수 있다. 이러한 구동 트랜지스터의 문턱전압 변화는 해당 서브픽셀의 휘도 변화를 발생시킨다.

[0006] 또한, 각 서브픽셀 간의 구동 시간이 서로 다를 수 있기 때문에, 구동 트랜지스터 간의 문턱전압 편차가 발생할 수 있다.

[0007] 이러한 구동 트랜지스터 간의 문턱전압 편차는, 서브픽셀 간 휘도 편차를 발생시켜 유기발광표시장치의 화상 품질을 저하시킬 수 있다.

[0008] 이에, 구동 트랜지스터의 문턱전압을 센싱하여 보상해주기 위한 기술들이 개발되고 있다.

[0009] 하지만, 종래의 기술들은 유기발광표시장치에 배치된 모든 서브픽셀의 구동 트랜지스터에 대한 문턱전압을 센싱하기 위하여 너무 오랜 시간이 걸리는 문제점이 있다.

[0010] 이와 같이, 유기발광표시장치에 배치된 모든 서브픽셀의 구동 트랜지스터의 문턱전압을 센싱하기 위하여 오래하

기 위하여 오랜 시간이 걸리게 되면, 전원이 끊어지는 등의 각종 예기치 않은 이유로 인해 센싱 도중에 모든 서브픽셀의 구동 트랜지스터의 센싱을 하지 못하는 등의 문제점이 발생할 수 있고, 이로 인해, 화면 이상 현상이 발생할 수도 있다.

발명의 내용

해결하려는 과제

- [0012] 본 실시예들의 목적은, 모든 서브픽셀의 구동 트랜지스터의 문턱전압을 센싱하기 위한 시간을 단축시켜줄 수 있는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법을 제공하는 데 있다.
- [0013] 본 실시예들의 다른 목적은, 동일한 기준전압 라인에 전기적으로 연결된 서브픽셀 열에 위치한 서브픽셀들에 대한 센싱 구동 시, 구동 트랜지스터의 게이트 노드와 소스 노드를 일괄적으로 초기화하고, 구동 트랜지스터의 소스 노드의 전압이 문턱전압을 반영하도록 전압 상승이 이루어지는 소스 팔로잉(Source Following) 동작이 일괄적으로 진행되도록 하며, 문턱전압을 반영하는 구동 트랜지스터의 소스 노드의 전압을 실제로 센싱하기 위한 샘플링 과정은 순차적으로 진행되도록 하여, 동일한 서브픽셀 열에 위치한 서브픽셀들의 구동 트랜지스터에 대한 문턱전압을 신속하게 센싱 할 수 있게 해주는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법을 제공하는 데 있다.

과제의 해결 수단

- [0015] 일 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 기준전압 라인이 제1방향으로 배치되고, 다수의 게이트 라인이 제2방향으로 배치되며, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버와, 샘플링 스위치를 통해 기준전압 라인과 전기적으로 연결되는 센싱부를 포함하는 유기발광표시장치를 제공할 수 있다.
- [0016] 이러한 유기발광표시장치에서 각 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함할 수 있다.
- [0017] 유기발광표시장치에서, 센싱 구간 동안, 데이터 드라이버는, 동일 서브픽셀 열에 위치한 서브픽셀들로 센싱용 데이터 전압을 함께 공급하고, 동일 서브픽셀 열에 위치한 서브픽셀들로 기준전압을 함께 공급한다.
- [0018] 유기발광표시장치에서, 센싱 구간 동안, 센싱부는, 샘플링 스위치의 순차적인 스위칭 동작에 따라 동일 서브픽셀 열에 위치한 서브픽셀들과 순차적으로 연결될 수 있다.
- [0019] 다른 측면에서, 본 실시예들은, 제1방향으로 배치된 다수의 데이터 라인과, 제2방향으로 배치된 다수의 게이트 라인과, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되고 매트릭스 타입으로 배치되는 다수의 서브픽셀을 포함하는 유기발광표시패널을 제공할 수 있다.
- [0020] 이러한 유기발광표시패널에서 각 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터와, 구동 트랜지스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함할 수 있다.
- [0021] 이러한 유기발광표시패널에서, 동일한 서브픽셀 열에 위치한 서브픽셀들은, 센싱 구간 동안, 제1 트랜지스터 및 제2 트랜지스터가 함께 턴-온 되고, 이후, 제2 트랜지스터가 함께 턴-오프 되고, 이후, 제2 트랜지스터가 순차적으로 턴-온 되었다가 턴-오프 될 수 있다.
- [0022] 또 다른 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의된 다수의 서브픽셀이 매트릭스 타입으로 배열되고, 각 서브픽셀에는 유기발광다이오드, 유기발광다이오드를 구동하기 위한 구동 트랜지스터, 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 제1 트랜지스터, 구동 트랜지스터,

스터의 제2노드와 기준전압 라인 사이에 전기적으로 연결된 제2 트랜지스터 및 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치되는 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 구동 방법을 제공할 수 있다.

[0023]

이러한 구동 방법은, 동일 서브픽셀 열에 위치한 서브픽셀들의 제1 트랜지스터 및 제2 트랜지스터를 함께 턴-온 시키는 일괄 초기화 단계와, 동일 서브픽셀 열에 위치한 서브픽셀들의 제2 트랜지스터를 함께 턴-오프 시키는 일괄 트래킹 단계와, 동일 서브픽셀 열에 위치한 서브픽셀들의 제2 트랜지스터를 순차적으로 턴-온 시켰다가 턴-오프 시키는 순차 샘플링 단계를 포함할 수 있다.

발명의 효과

[0025]

이상에서 설명한 바와 같은 본 실시예들에 의하면, 모든 서브픽셀의 구동 트랜지스터의 문턱전압을 센싱하기 위한 시간을 단축시켜줄 수 있는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법을 제공할 수 있다.

[0026]

또한, 본 실시예들에 의하면, 동일한 기준전압 라인에 전기적으로 연결된 서브픽셀 열에 위치한 서브픽셀들에 대한 센싱 구동 시, 구동 트랜지스터의 게이트 노드와 소스 노드를 일괄적으로 초기화하고, 구동 트랜지스터의 소스 노드의 전압이 문턱전압을 반영하도록 전압 상승이 이루어지는 소스 팔로잉(Source Following) 동작이 일괄적으로 진행되도록 하며, 문턱전압을 반영하는 구동 트랜지스터의 소스 노드의 전압을 실제로 센싱하기 위한 샘플링 과정은 순차적으로 진행되도록 하여, 동일한 서브픽셀 열에 위치한 서브픽셀들의 구동 트랜지스터에 대한 문턱전압을 신속하게 센싱 할 수 있게 해주는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법을 제공할 수 있다.

도면의 간단한 설명

[0028]

도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시패널의 서브픽셀 구조의 예시도이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 보상 회로의 예시도이다.

도 4는 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터에 대한 문턱전압 센싱 방식을 설명하기 위한 도면이다.

도 5 및 도 6은 본 실시예들에 따른 유기발광표시패널의 모든 서브픽셀을 센싱하는 절차를 설명하기 위한 도면이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 번들 센싱(Bundle Sensing) 방법의 흐름도이다.

도 8은 본 실시예들에 따른 유기발광표시장치의 번들 센싱(Bundle Sensing) 시, 동일 서브픽셀 열에 위치한 각 서브픽셀 내 2가지 트랜지스터(T1, T2)의 동작 타이밍과, 주요 스위치의 동작 타이밍과, 동일 서브픽셀 열에 위치한 각 서브픽셀 내 구동 트랜지스터의 제2노드의 전압 변화를 나타낸 도면이다.

도 9는 본 실시예들에 따른 유기발광표시장치의 번들 센싱 시, 일괄 초기화 단계를 나타낸 도면이다.

도 10은 본 실시예들에 따른 유기발광표시장치의 번들 센싱 시, 일괄 트래킹 단계를 나타낸 도면이다.

도 11 내지 도 14는 본 실시예들에 따른 유기발광표시장치의 번들 센싱 시, 순차 샘플링 단계를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0029]

이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

- [0030] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0031] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0032] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)이 배치되며, 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)에 의해 정의되는 다수의 서브픽셀(SP)이 매트릭스 타입으로 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.
- [0033] 유기발광표시패널(110)에는 제1방향(예: 열 방향)으로 다수의 데이터 라인(DL)이 배치되고, 제2방향(예: 행 방향)으로 다수의 게이트 라인(GL)이 배치된다.
- [0034] 유기발광표시패널(110)에는, 다수의 데이터 라인(DL)뿐만 아니라, 다수의 기준전압 라인(RVL: Reference Voltage Line) 및 다수의 구동전압 라인(DVL: Driving Voltage Line) 등 제1방향으로 배치될 수 있다.
- [0035] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0036] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0037] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.
- [0038] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0039] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0040] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0041] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0042] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0043] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0044] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0045] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0046] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.

- [0047] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0048] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0049] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0050] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0051] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0052] 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0053] 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0054] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.
- [0055] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0056] 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0057] 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0058] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0059] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수 있다.
- [0060] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0061] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전

류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장 될 수 있다.

[0062] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.

[0063] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.

[0064] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.

[0065] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.

[0066] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.

[0067] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.

[0068] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.

[0069] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제1노드(N1)로 데이터 전압을 전달해주기 위한 제1 트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되는 제2트랜지스터(T2)와, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 포함하여 구성될 수 있다.

[0070] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.

[0071] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.

[0072] 구동 트랜지스터(DRT)에서, 제1노드(N1)는 제1 트랜지스터(T1)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 제2노드(N2)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.

[0073] 제1 트랜지스터(T1)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제1노드(N1) 사이에 전기적으로 연결되고, 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.

[0074] 이러한 제1 트랜지스터(T1)는 스캔 신호(SCAN)에 의해 턠-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1노드(N1)로 전달해줄 수 있다.

[0075] 제2 트랜지스터(T2)는 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.

[0076] 이러한 제2 트랜지스터(T2)는 센싱 신호(SENSE)에 의해 턠-온 되어 기준전압 라인(RVL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제2노드(N2)에 인가해준다.

[0077] 또한, 제2 트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.

[0078] 구동 트랜지스터(DRT), 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.

[0079] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 전기적으로 연결될 수 있다.

[0080] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도

적으로 설계한 외부 캐패시터(External Capacitor)이다.

[0081] 한편, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 별개의 게이트 신호일 수 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는, 다른 게이트 라인을 통해, 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드로 각각 인가될 수도 있다.

[0082] 경우에 따라서는, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 신호일 수도 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 라인을 통해 제1 트랜지스터(T1)의 게이트 노드 및 제2 트랜지스터(T2)의 게이트 노드에 공통으로 인가될 수도 있다.

[0083] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라 각 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 고유 특성치인 문턱전압이 변할 수 있다.

[0084] 이러한 구동 트랜지스터(DRT)의 문턱전압 변화는 해당 서브픽셀(SP)의 휘도 변화를 야기한다.

[0085] 또한, 각 서브픽셀(SP) 간의 구동 시간이 서로 다를 수 있기 때문에, 구동 트랜지스터(DRT) 간의 문턱전압 편차가 발생할 수 있고, 이에 따라 서브픽셀 간 휘도 편차가 야기된다.

[0086] 이에, 본 실시예들에 따른 유기발광표시장치(100)는, 각 구동 트랜지스터(DRT)의 문턱전압(또는 문턱전압 변화) 또는 구동 트랜지스터(DRT) 간의 문턱전압 편차를 센싱하는 “센싱 기능”과, 센싱 결과를 이용하여 구동 트랜지스터(DRT) 간의 문턱전압 편차 또는 서브픽셀(SP) 간의 휘도 편차를 보상해주는 “보상 기능”을 제공할 수 있다.

[0087] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 기능 및 보상 기능을 제공하기 위하여, 도 3에 예시된 보상 회로를 포함할 수 있다.

[0088] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 보상 회로에 대한 예시도이다.

[0089] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는 구동 트랜지스터(DRT)의 문턱전압 변화 또는 구동 트랜지스터(DRT) 간의 문턱전압 편차를 센싱하여 센싱 데이터를 출력하는 센싱부(310)와, 센싱 데이터를 저장하는 메모리(320)와, 센싱 데이터를 이용하여 구동 트랜지스터(DRT)의 문턱전압 변화 또는 구동 트랜지스터(DRT) 간의 문턱전압 편차를 보상해주는 보상부(330) 등을 포함할 수 있다.

[0090] 센싱부(310)는 적어도 하나의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 포함하여 구현될 수 있다.

[0091] 각 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)는 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.

[0092] 보상부(330)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.

[0093] 센싱부(310)에서 출력되는 센싱 데이터는, 일 예로, LVDS (Low Voltage Differential Signaling) 데이터 포맷으로 되어 있을 수 있다.

[0094] 본 실시예들에 따른 유기발광표시장치(100)는 문턱전압 센싱 상태를 제어하기 위하여 초기화 스위치(SPRE)와 샘플링 스위치(SAM)를 더 포함할 수 있다.

[0095] 초기화 스위치(SPRE)는 기준전압 공급 노드(Nref)와 기준전압 라인(RVL) 간의 연결을 스위칭 해준다.

[0096] 초기화 스위치(SPRE)가 턠-온 되면, 기준전압 공급 노드(Nref)와 기준전압 라인(RVL)이 연결되면, 기준전압 라인(RVL)으로 기준전압(Vref)이 공급된다.

[0097] 초기화 스위치(SPRE)가 턠-온 되고, 제2 트랜지스터(T2)도 턠-온 되면, 기준전압(Vref)이 기준전압 라인(RVL)으로 공급되어 턠-온 되어 있는 제2 트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2노드(N2)로 인가될 수 있다.

[0098] 샘플링 스위치(SAM)는 기준전압 라인(RVL)과 센싱부(310) 간의 연결을 스위칭 해준다.

[0099] 한편, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제2노드(N2)와 등 전위일 수 있는 기준전압 라인(RVL)의 전압도 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압 상태가 될 수 있다.

- [0100] 이때, 기준전압 라인(RVL) 상에 형성된 라인 캐패시터(Cp)에 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압이 충전될 수 있다.
- [0101] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압 상태가 되면, 샘플링 스위치(SAM)가 턠-온 되어, 센싱부(310)와 기준전압 라인(RVL)이 연결될 수 있다.
- [0102] 이에 따라, 센싱부(310)는, 구동 트랜지스터(DRT)의 문턱전압 또는 그 변화를 반영하는 전압 상태인 기준전압 라인(RVL)의 전압을 센싱한다.
- [0103] 즉, 센싱부(310)는 기준전압 라인(RVL)과 연결되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압으로서, 기준전압 라인(RVL)의 전압 또는 기준전압 라인(RVL) 상의 라인 캐패시터(Cp)에 충전된 전압을 센싱한다.
- [0104] 센싱부(310)에서 센싱된 전압은, 구동 트랜지스터(DRT)의 문턱전압(V_{th}) 또는 문턱전압 편차(ΔV_{th})을 포함하는 전압 값($V_{data}-V_{th}$ 또는 $V_{data}-\Delta V_{th}$)일 수도 있다.
- [0105] 아래에서는, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동에 대하여 간략하게 설명한다.
- [0106] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 방식을 설명하기 위한 도면이다.
- [0107] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동은, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각에 정 전압을 인가해주는 초기화 단계, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 문턱전압(V_{th})을 반영하는 전압을 추적하는 트래킹 단계, 문턱전압(V_{th})을 반영하는 전압을 센싱하는 샘플링 단계로 진행된다.
- [0108] 초기화 단계에서, 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 각각은 기준전압(V_{ref})과 문턱전압 센싱 구동용 데이터 전압(V_{data})으로 초기화된다.
- [0109] 이후, 트래킹 단계는, 초기화 스위치(SPRE)이 오프 되어 구동 트랜지스터(DRT)의 제2노드(N2)가 플로팅(Floating) 되면서 시작한다. 이때, 제2 트랜지스터(T2)가 턠-오프 될 수도 있다.
- [0110] 트래킹 단계에서는, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승한다.
- [0111] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0112] 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압은 데이터 전압(V_{data})과 문턱전압(V_{th})의 차이 또는 데이터 전압(V_{data})과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0113] 이와 같이, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 포화된 시점 이후부터, 샘플링 단계가 진행될 수 있다.
- [0114] 샘플링 단계가 진행되면, 센싱부(310)는 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 포화되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압을 센싱한다.
- [0115] 센싱부(310)에 의해 센싱된 전압(V_{sen})은 데이터 전압(V_{data})에서 문턱전압(V_{th})을 뺀 전압($V_{data}-V_{th}$) 또는 데이터 전압(V_{data})에서 문턱전압 편차(ΔV_{th})을 뺀 전압($V_{data}-\Delta V_{th}$)일 수 있다.
- [0116] 센싱부(310)는 문턱전압 센싱을 위해 센싱된 전압(V_{sen})을 디지털 값으로 변환하고, 변환된 디지털 값(센싱 값)을 포함하는 센싱 데이터를 생성하여 출력한다.
- [0117] 센싱부(310)에서 출력된 센싱 데이터는 메모리(320)에 저장되거나 보상부(330)로 제공될 수 있다.
- [0118] 보상부(330)는 메모리(320)에 저장되거나 센싱부(310)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압을 파악하고, 문턱전압 보상 프로세스를 수행할 수 있다.
- [0119] 여기서, 구동 트랜지스터(DRT)의 문턱전압 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.
- [0120] 여기서, 구동 트랜지스터(DRT) 간의 문턱전압 또는 문턱전압 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 문턱전압 편차를 파악할 수 있다.
- [0121] 문턱전압 보상 프로세스는, 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.

- [0122] 보상부(330)는 문턱전압 보상 프로세스를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0123] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(330)에서 변경된 데이터를 디지털 아날로그 컨버터(DAC: Digital to Analog Converter, 340)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 문턱전압 보상이 실제로 이루어지게 된다.
- [0124] 이러한 문턱전압 특성치 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0125] 한편, 본 실시예들에 따른 유기발광표시장치(100)는, 사용자 입력 등에 따라 파워 오프 신호가 발생한 이후, 유기발광표시패널(110)에 배치된 각 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압을 센싱할 수 있다.
- [0126] 도 5 및 도 6은 본 실시예들에 따른 유기발광표시패널(110)에 배치된 모든 서브픽셀들을 센싱하는 절차를 설명하기 위한 도면이다.
- [0127] 기준전압 라인(RVL)은 서브픽셀 열마다 1개씩 배치될 수도 있고, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0128] 도 5에 도시된 바와 같이, 1개의 픽셀이 4개의 서브픽셀로 구성된 경우, 기준전압 라인(RVL)은 4개의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0129] 도 5를 참조하면, 유기발광표시패널(110)에 $4m$ 개의 서브픽셀 열($C1, C2, \dots, C4m$)이 있는 경우, $m (=4m/4)$ 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)이 배치될 수 있다.
- [0130] 가령, 1개의 픽셀이 적색 서브픽셀(R), 흰색 서브픽셀(W), 청색 서브픽셀(B), 녹색 서브픽셀(G))로 구성된 경우, 기준전압 라인(RVL)은 적색 서브픽셀 열($C1, C5, \dots, C4m-3$), 흰색 서브픽셀 열($C2, C6, \dots, C4m-2$), 청색 서브픽셀 열($C3, C7, \dots, C4m-1$), 녹색 서브픽셀 열($C4, C8, C4m$)을 포함하는 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0131] 도 5에 도시된 바와 같이, 기준전압 라인(RVL)이 4개의 서브픽셀(R, W, B, G)이 공유하는 경우, 4개의 서브픽셀(R, W, B, G)에 대한 센싱이 동시에 이루어질 수 없다.
- [0132] 도 6을 참조하면, 유기발광표시패널(110)에 배치된 모든 서브픽셀에 대한 문턱전압을 모두 센싱 해야 하는 센싱 구동 구간이 시작하면, 서브픽셀 행 단위로 센싱 구동을 진행한다.
- [0133] 즉, 각 서브픽셀 행에 위치한 서브픽셀들에 대한 센싱 구동이 완료되면 그 다음 서브픽셀 행에 위치한 서브픽셀들에 대한 센싱 구동을 진행한다.
- [0134] 도 5 및 도 6을 참조하면, 첫 번째 서브픽셀 행(R1)에서, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 적색 서브픽셀(R)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 흰색 서브픽셀(W)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 청색 서브픽셀(B)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 녹색 서브픽셀(G)을 동시에 센싱한다.
- [0135] 두 번째 서브픽셀 행(R2)에서, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 적색 서브픽셀(R)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 흰색 서브픽셀(W)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 청색 서브픽셀(B)을 동시에 센싱하고, 이후, m 개의 기준전압 라인($RVL1, RVL2, \dots, RVLm$)을 이용하여 m 개의 녹색 서브픽셀(G)을 동시에 센싱한다.
- [0136] 이러한 방식으로, 마지막 서브픽셀 행(Rn)에 위치한 m 개의 적색 서브픽셀(R), m 개의 흰색 서브픽셀(W), m 개의 청색 서브픽셀(B), m 개의 녹색 서브픽셀(G)에 대한 센싱까지 완료되면, 유기발광표시패널(110)에 위치한 모든 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압을 모두 센싱하게 된다.
- [0137] 전술한 바와 같이, 유기발광표시패널(110)에 배치된 모든 서브픽셀에서의 구동 트랜지스터(DRT)에 대한 문턱전압을 모두 센싱하기 위해서는, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 포화하는데 오랜 시간이 걸리는 점과, 서브픽셀 행 단위로 문턱전압 센싱 구동이 진행되는 점 때문에, 꽤 긴 시간을 필요로 한다.
- [0138] 이와 같이, 유기발광표시패널에 배치된 모든 서브픽셀의 구동 트랜지스터의 문턱전압을 센싱하기 위하여 오래하

기 위하여 오랜 시간이 걸리게 되면, 전원이 끊어지는 등의 각종 예기치 않은 이유로 인해 센싱 도중에 모든 서브픽셀의 구동 트랜지스터의 센싱을 하지 못하는 등의 문제점이 발생할 수 있고, 이로 인해, 화면 이상 현상이 발생할 수도 있다.

[0139] 이에, 본 실시예들은, 동일 서브픽셀 열에 위치한 서브픽셀들에 대한 센싱 구동을 동시에 진행하여 센싱 시간을 단축할 수 있는 번들 센싱(Bundle Sensing) 방법을 제공한다.

[0140] 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱(Bundle Sensing) 방법의 흐름도이고, 도 8은 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱(Bundle Sensing) 시, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn) 각각의 2가지 트랜지스터(T1, T2)의 동작 타이밍과, 주요 스위치(SPRE, SAM)의 동작 타이밍과, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn) 각각의 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 변화를 나타낸 도면이고, 도 9는 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱 시, 일괄 초기화 단계를 나타낸 도면이고, 도 10은 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱 시, 일괄 트래킹 단계를 나타낸 도면이고, 도 11 내지 도 14는 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱 시, 순차 샘플링 단계를 나타낸 도면이다.

[0141] 본 실시예들에 따른 유기발광표시장치(100)는, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 센싱 구동을 함께 진행하는 번들 센싱 방법을 제공한다.

[0142] 한편, 문턱전압 센싱은 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 데이터 전압(Vdata)과 기준전압(Vref)로 초기화하는 초기화 과정과, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 문턱전압을 반영하는 전압 까지 상승하게 하는 트래킹 과정과, 문턱전압을 반영하는 전압을 기준전압 라인(RVL)을 통해 실제로 센싱하는 샘플링 과정으로 진행된다.

[0143] 이와 관련하여, 본 실시예들에 따른 번들 센싱 방법은, 도 8에 도시된 바와 같이, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 초기화 과정 및 트래킹 과정을 함께 진행하고, 샘플링 과정은 순차적으로 진행한다.

[0144] 도 7을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 번들 센싱(Bundle Sensing) 방법은, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn, n은 2 이상의 자연수)의 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)를 함께 턴-온(Turn-On) 시키는 일괄 초기화 단계(S710)와, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)를 함께 턴-오프(Turn-Off) 시키는 일괄 트래킹 단계(S720)와, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)를 순차적으로 턴-온(Turn-On) 시켰다가 턴-오프(Turn-Off) 시키는 순차 샘플링 단계(S730) 등을 포함할 수 있다.

[0145] 제1 트랜지스터(T1)의 온-오프는 스캔신호(SCAN)에 의해 제어되며, 제2 트랜지스터(T2)의 온-오프는 센싱 신호(SENSE)에 의해 제어된다.

[0146] 전술한 구동 방법에 따르면, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 초기화 및 트래킹을 일괄적으로 진행하고 샘플링을 순차적으로 진행함으로써, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)을 모두 센싱하는 데 걸리는 총 시간을 매우 줄일 수 있다.

[0147] 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 초기화 과정을 함께 진행하는 일괄 초기화 단계(S710)에서, 본 실시예들에 따른 유기발광표시장치(100)의 데이터 드라이버(120)는, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)로 센싱용 데이터 전압(Vdata)을 함께 공급하고, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)로 기준전압(Vref)을 함께 공급한다.

[0148] 즉, 일괄 초기화 단계(S710)에서, 데이터 드라이버(120)는, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 제1노드(N1)로 센싱용 데이터 전압(Vdata)을 함께 공급하고, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 제2노드(N2)로 기준전압(Vref)을 함께 공급할 수 있다.

[0149] 이러한 데이터 드라이버(120)의 동작에 따라, 동일한 기준전압 라인(RVL)에 전기적으로 연결된 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 포함된 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 일괄적으로 초기화 시켜줄 수 있다.

[0150] 도 8 및 도 10을 참조하면, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 트래킹 과정을 함께 진행하는 일괄 트래킹 단계(S720)에서, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구

동 트랜지스터(DRT)의 제2노드(N2)는 일괄적으로 플로팅 되어 전압 상승이 이루어진다.

[0151] 즉, 구동 트랜지스터(DRT)의 제2노드(N2)가 소스 노드라고 가정하는 경우, 일괄 트래킹 단계(S720)에서, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)는 동시에 소스 팔로잉(Source Following) 동작을 한다.

[0152] 이와 같이, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 제2노드(N2)가 일괄적으로 플로팅 되어 전압 상승이 동시에 진행됨으로써, 즉, 문턱전압 센싱 시 가장 많은 시간이 걸리는 트래킹 과정이 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에서 동시에 진행됨으로써, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 문턱전압을 모두 센싱하는 데 걸리는 시간을 매우 줄일 수 있다.

[0153] 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 샘플링 과정을 순차적으로 진행하는 순차 샘플링 단계(S730)에서, 샘플링 스위치(SAM)는 순차적으로 스위치 동작을 수행하고, 센싱부(310)는 샘플링 스위치(SAM)의 순차적인 스위칭 동작에 따라 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)과 순차적으로 연결된다.

[0154] 전술한 바와 같이, 동일한 기준전압 라인(RVL)과 전기적으로 연결될 수 있는 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)에 대한 초기화 과정 및 트래킹 과정을 일괄적으로 진행하고 샘플링 과정(센싱 과정)을 순차적으로 진행함으로써, 동일 서브픽셀 열에 위치하는 서브픽셀들(SP1, SP2, ..., SPn)에 대한 센싱 구동을 함께 진행할 수 있게 되어, 유기발광표시판(110)에 배치된 서브픽셀들을 모두 센싱하는 데 걸리는 총 시간을 매우 줄일 수 있다.

[0155] 도 8과, 도 11 내지 도 14를 참조하면, 순차 샘플링 단계(S730)에서, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)를 순차적으로 턴-온(Turn-On) 시켰다가 턴-오프(Turn-Off) 시킨다.

[0156] 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn) 중 하나의 서브픽셀(SP)의 제2 트랜지스터(T2)가 턴-온(Turn-On) 되면, 센싱부(310)는 기준전압 라인(RVL)의 전압을 센싱한다.

[0157] 이때, 센싱부(310)가 센싱한 전압(Vsen)은, 턴-온 된 제2 트랜지스터(T1)가 포함된 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압(Vdata-Vth 또는 Vdata-ΔVth)이다.

[0158] 전술한 바와 같이, 동일한 기준전압 라인(RVL)에 연결된 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 문턱전압을 실제로 센싱하기 위한 샘플링 과정이 순차적으로 진행함으로써, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 문턱전압을 서로 구분하여 정확하게 센싱할 수 있다.

[0159] 순차 샘플링 단계(S730)에서, 센싱부(310)는, 순차적인 샘플링을 통해, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 문턱전압을 반영하는 전압(Vsen_1, Vsen_2, ..., Vsen_n)을 기준전압 라인(RVL)을 통해 여러 차례 센싱하고, 이렇게 얻어진 n개의 센싱 전압(Vsen_1, Vsen_2, ..., Vsen_n)을 디지털 값으로 변환한 n개의 센싱 값을 포함하는 센싱 데이터를 전송한다.

[0160] 한편, 번들 센싱을 위한 일괄 초기화 단계(S710) 및 일괄 트래킹 단계(S720)에서, 기준전압(Vref) 공급 노드와 기준전압 라인(RVL) 사이에 연결된 초기화 스위치(SPRE)의 스위칭 동작을 살펴보면 다음과 같다.

[0161] 도 8 및 도 9를 참조하면, 초기화 스위치(SPRE)는, 데이터 드라이버(120)가 기준전압(Vref)을 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)로 함께 공급할 때, 즉, 일괄 초기화 단계(S710)에서 턴-온(Turn-On) 된다.

[0162] 도 8을 참조하면, 초기화 스위치(SPRE)는, 데이터 드라이버(120)가 기준전압(Vref)을 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)로 함께 공급한 이후, 즉, 일괄 초기화 단계(S710) 이후, 턴-오프(Turn-Off) 된다.

[0163] 전술한 초기화 스위치(SPRE)의 스위칭 동작에 따라, 일괄 초기화 단계(S710)가 시작되도록 제어할 수 있고, 일괄 초기화 단계(S710)가 종료되고 일괄 트래킹 단계(S720)가 시작되도록 제어할 수 있다.

[0164] 아래에서는, 번들 센싱을 위한 일괄 초기화 단계(S710), 일괄 트래킹 단계(S720) 및 순차 샘플링 단계(S730)와 관련하여, 동일한 기준전압 라인(RVL)과 연결된 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)가 어떻게 온-오프 동작을 하는지에 대하여 설명한다.

- [0165] 도 8을 참조하면, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)는, 일괄 초기화를 위해 모두 턴-온 된다.
- [0166] 이후, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)는, 일괄 트래킹(소스 팔로잉 동작)을 위해, 초기화 스위치(SPRE)의 턴-오프 시점에 모두 턴-오프(Turn-Off) 된다.
- [0167] 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)는 초기화 스위치(SPRE)의 턴-오프(Turn-Off) 시점에서 턴-오프 된 이후, 이로부터 일정 시간 경과 후, 순차적으로 턴-온(Turn-On) 되었다가 턴-오프(Turn-Off) 된다.
- [0168] 다시 말해, 일괄 초기화 단계(S710), 일괄 트래킹 단계(S720)에서, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)는 함께 턴-온 되었다가 함께 턴-오프 된다.
- [0169] 순차 샘플링 단계(S730)에서, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn) 중 SP1, SP2, ..., SPn의 순서대로 제2 트랜지스터(T2)가 턴-온 되었다고 턴-오프 된다.
- [0170] 도 8과, 도 11 내지 도 14를 참조하면, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn) 각각의 제2 트랜지스터(T2)의 동작 타이밍은, 샘플링 스위치(SAM)의 스위칭 동작 타이밍과 대응된다.
- [0171] 전술한 바와 같이, 동일한 기준전압 라인(RVL)에 연결된 서브픽셀들(SP1, SP2, ..., SPn)의 제2 트랜지스터(T2)의 온-오프 동작에 따라, 일괄적인 초기화, 일괄적인 트래킹(소스 팔로잉) 및 순차적인 샘플링을 가능하게 하여, 한 차례의 센싱 구동을 통해, 동일한 기준전압 라인(RVL)에 연결된 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 문턱전압을 센싱할 수 있다.
- [0172] 도 8을 참조하면, 제1 트랜지스터(T1)의 게이트 노드에 인가되는 게이트 신호(SCAN)와, 제2 트랜지스터(T2)의 게이트 노드에 인가되는 게이트 신호(SENSE)는 게이트 쉬프트 클럭(GSC)에 의해 제어될 수 있다.
- [0173] 일괄 초기화 단계(S710) 및 일괄 트래킹 단계(S720)에서의 게이트 쉬프트 클럭(GSC)의 주파수(F1)와, 순차 샘플링 단계(S730)에서의 게이트 쉬프트 클럭 신호(GSC)의 주파수(F2)는 서로 다를 수 있다.
- [0174] 일 예로, 일괄 초기화 단계(S710) 및 일괄 트래킹 단계(S720)에서의 게이트 쉬프트 클럭(GSC)의 주파수(F1)는 순차 샘플링 단계(S730)에서의 게이트 쉬프트 클럭 신호(GSC)의 주파수(F2)보다 더 높다.
- [0175] 전술한 바와 같이, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)의 게이트 신호(SCAN, SENSE)를 제어함으로써, 일괄적인 초기화, 일괄적인 트래킹(소스 팔로잉) 및 순차적인 샘플링을 통한 번들 센싱을 효율적으로 제공해줄 수 있다.
- [0176] 본 실시예들에 따른 번들 센싱 구동이 적용되는 유기발광표시패널(110)은, 제1방향으로 배치된 다수의 데이터 라인(DL)과, 제2방향으로 배치된 다수의 게이트 라인(GL)과, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)에 의해 정의되고 매트릭스 타입으로 배치되는 다수의 서브픽셀(SP)을 포함한다.
- [0177] 각 서브픽셀(SP)은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(DRT)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결된 제1 트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제2 트랜지스터(T2)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg)를 포함한다.
- [0178] 센싱 구간 동안, 동일한 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)은, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)가 함께 턴-온(Turn-On) 되고(S710), 이후, 제2 트랜지스터(T2)가 함께 턴-오프(Turn-Off) 되고(S720), 이후, 제2 트랜지스터(T2)가 순차적으로 턴-온(Turn-On) 되었다가 턴-오프(Turn-Off) 된다(S730).
- [0179] 전술한 바에 따르면, 동일 서브픽셀 열에 위치한 서브픽셀들(SP1, SP2, ..., SPn)의 구동 트랜지스터(DRT)의 문턱전압을 동일 센싱 구동 과정(동 시간 대에 진행되는 초기화와 트래킹 과정을 통한 한 차례의 센싱 구동)으로 통해 함께 얻을 수 있는 유기발광표시패널(110)을 제공할 수 있다.
- [0180] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 모든 서브픽셀의 구동 트랜지스터(DRT)의 문턱전압(Vth)을 센싱하기 위한 시간을 단축시켜줄 수 있는 유기발광표시패널(110), 유기발광표시장치(100) 및 그 구동 방법을 제공할 수 있다.
- [0181] 또한, 본 실시예들에 의하면, 동일한 기준전압 라인(RVL)에 전기적으로 연결된 서브픽셀 열에 위치한 서브픽셀

들에 대한 센싱 구동 시, 구동 트랜지스터(DRT)의 게이트 노드(N1)와 소스 노드(N2)를 일괄적으로 초기화하고, 구동 트랜지스터(DRT)의 소스 노드(N2)의 전압이 문턱전압(Vth)을 반영하도록 전압 상승이 이루어지는 소스 팔로잉(Source Following) 동작이 일괄적으로 진행되도록 하며, 문턱전압(Vth)을 반영하는 구동 트랜지스터(DRT)의 소스 노드(N2)의 전압을 실제로 센싱하기 위한 샘플링 과정은 순차적으로 진행되도록 하여, 동일한 서브픽셀에 위치한 서브픽셀들의 구동 트랜지스터(DRT)에 대한 문턱전압(Vth)을 신속하게 센싱 할 수 있게 해주는 유기발광표시패널(110), 유기발광표시장치(100) 및 그 구동 방법을 제공할 수 있다.

[0182]

이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0184]

100: 유기발광표시장치

110: 유기발광표시패널

120: 데이터 드라이버

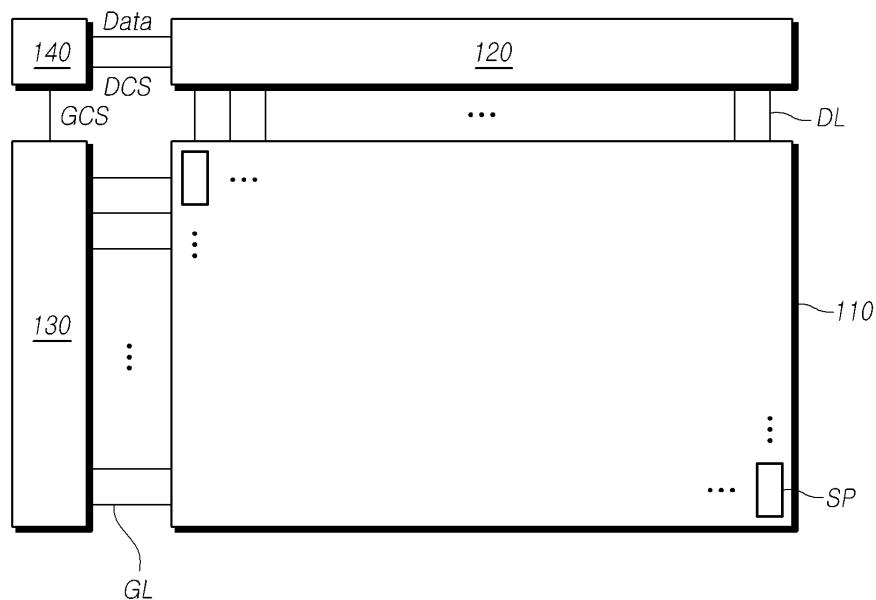
130: 게이트 드라이버

140: 컨트롤러

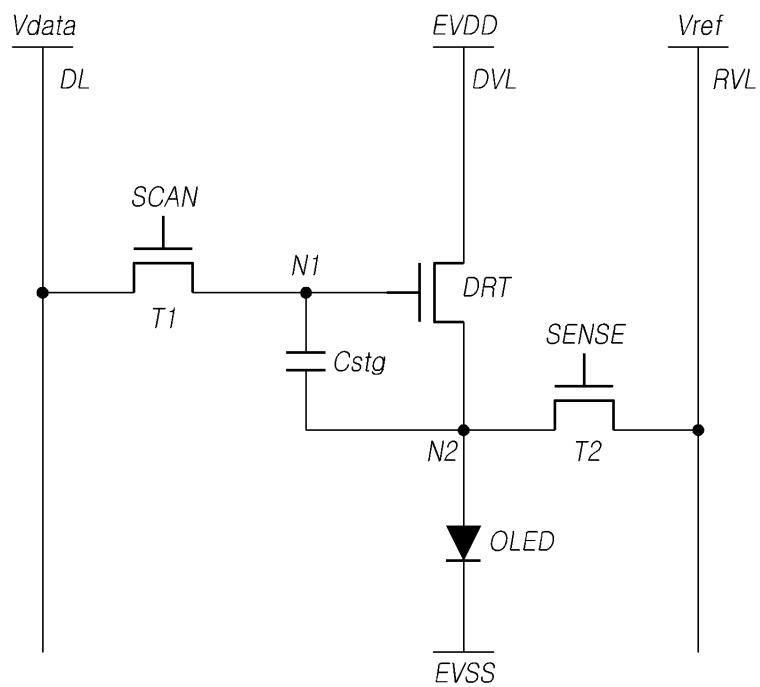
도면

도면1

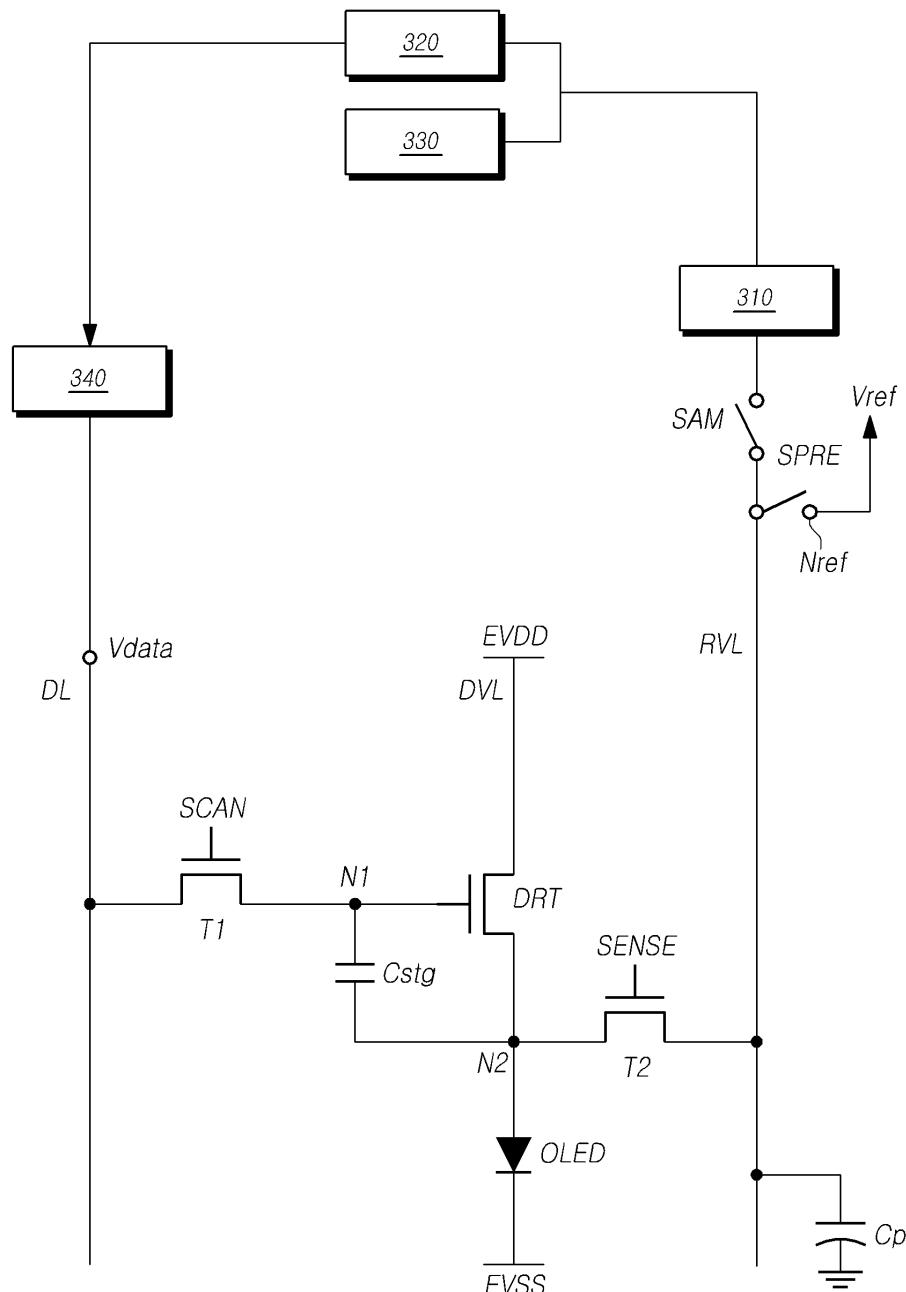
100



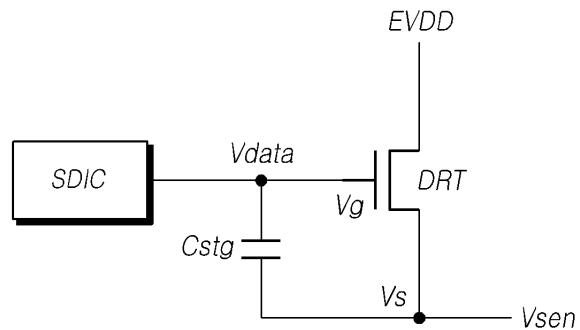
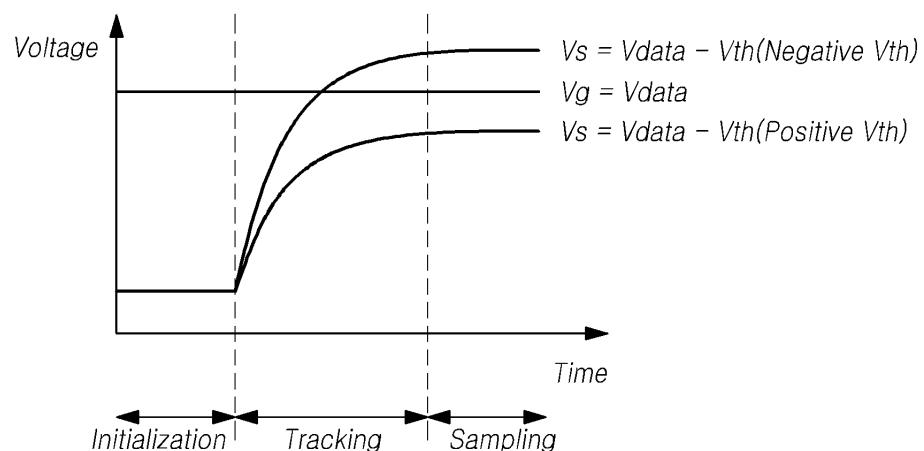
도면2



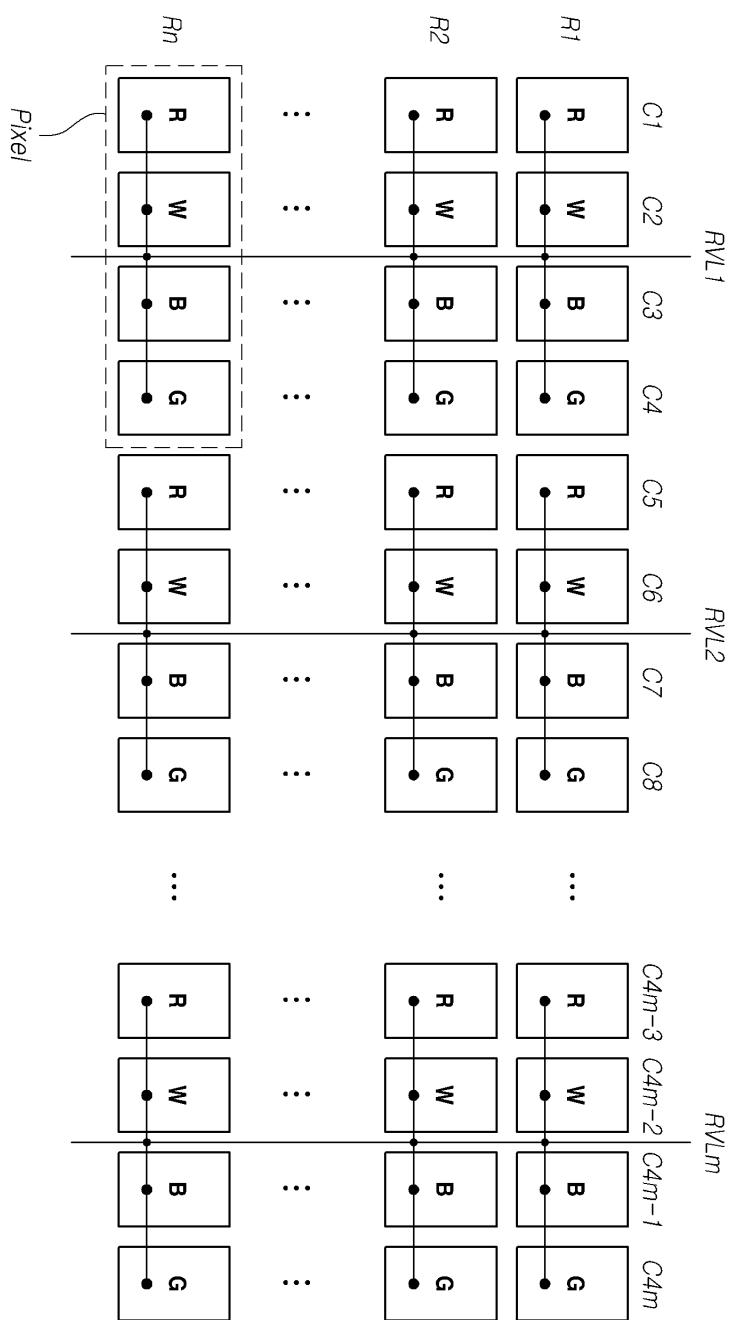
도면3



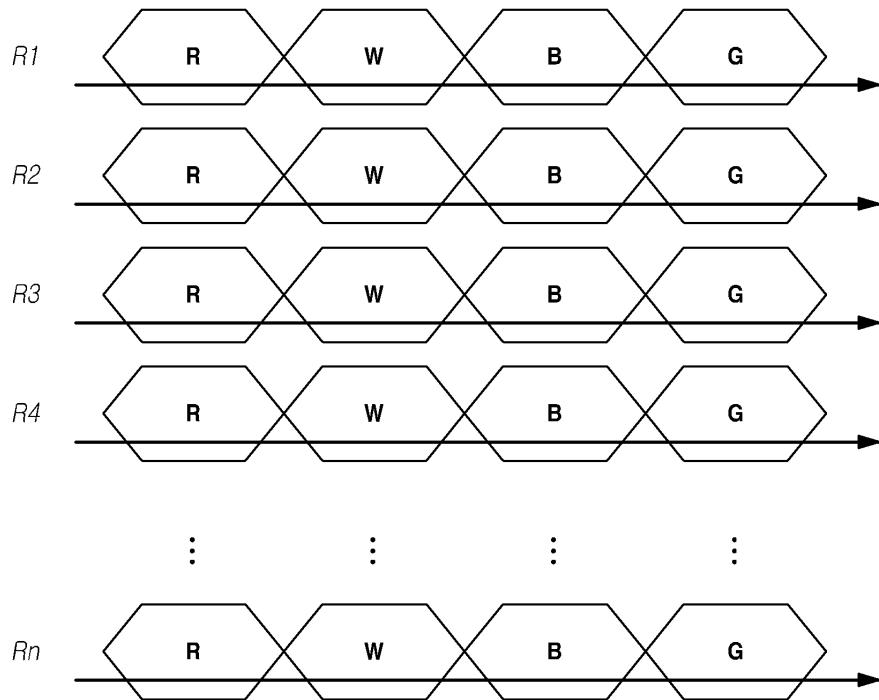
도면4

Vth Sensing V_{sen} Wave

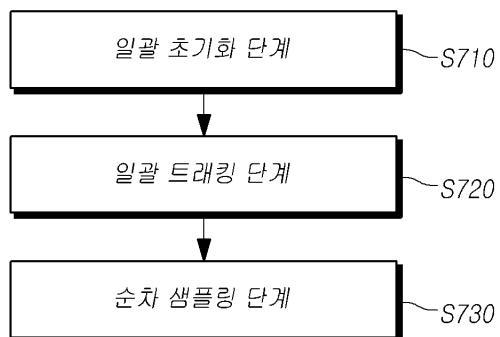
도면5



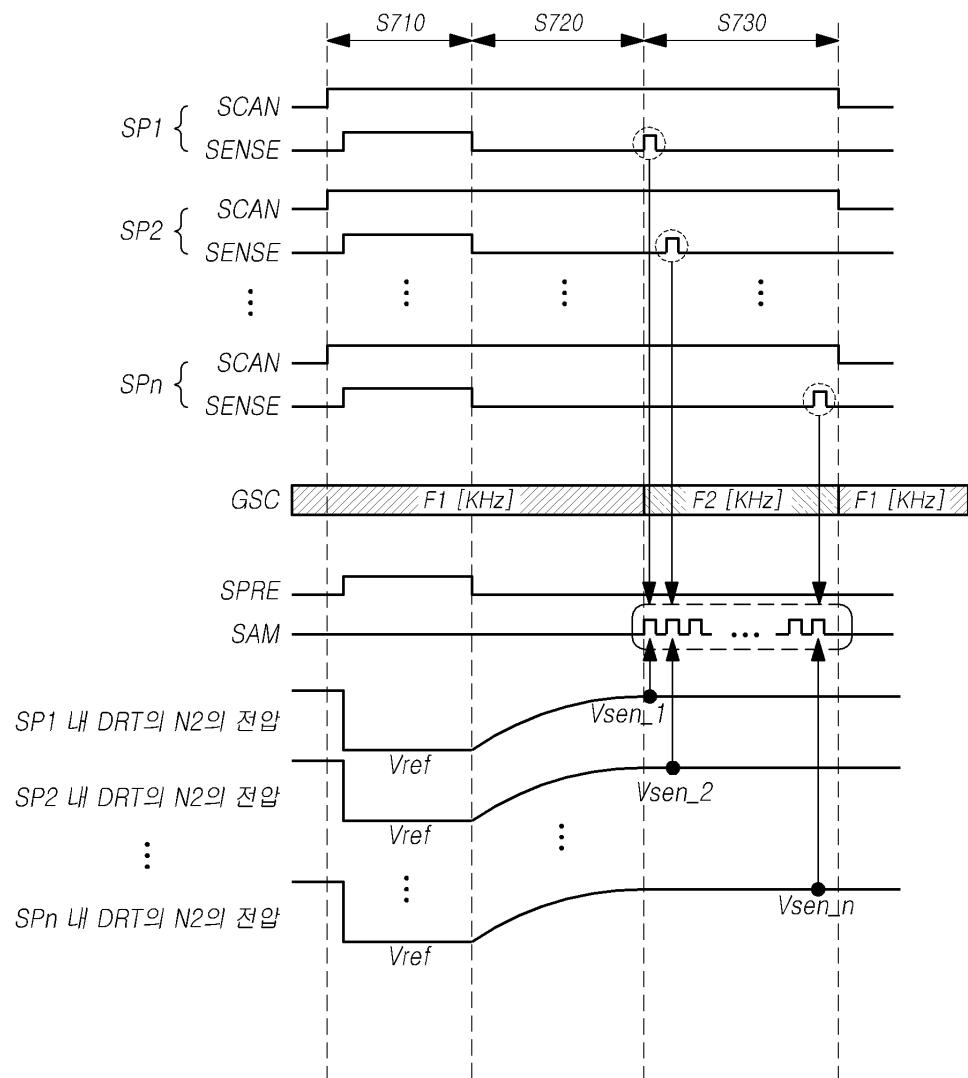
도면6



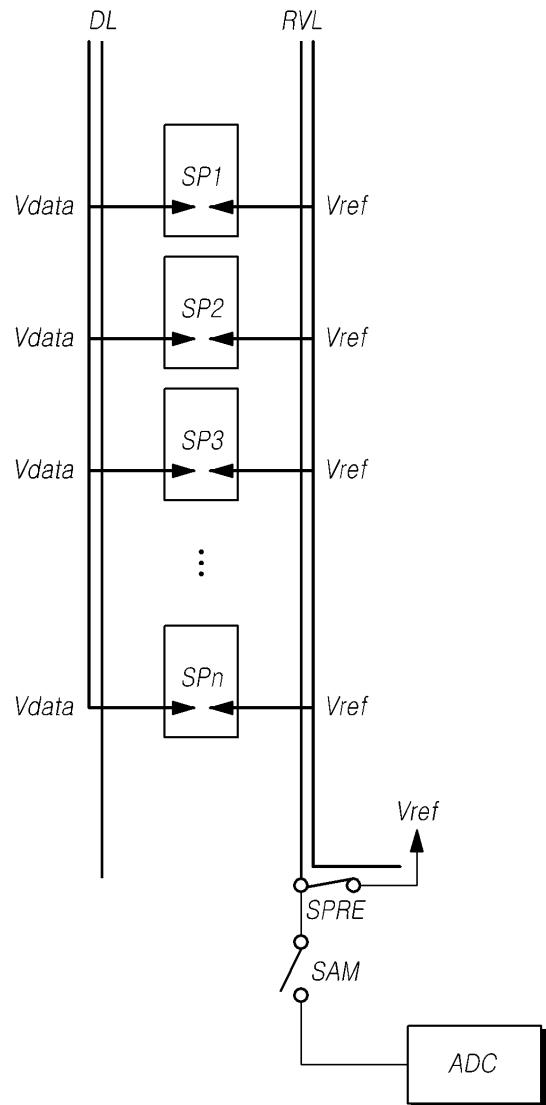
도면7



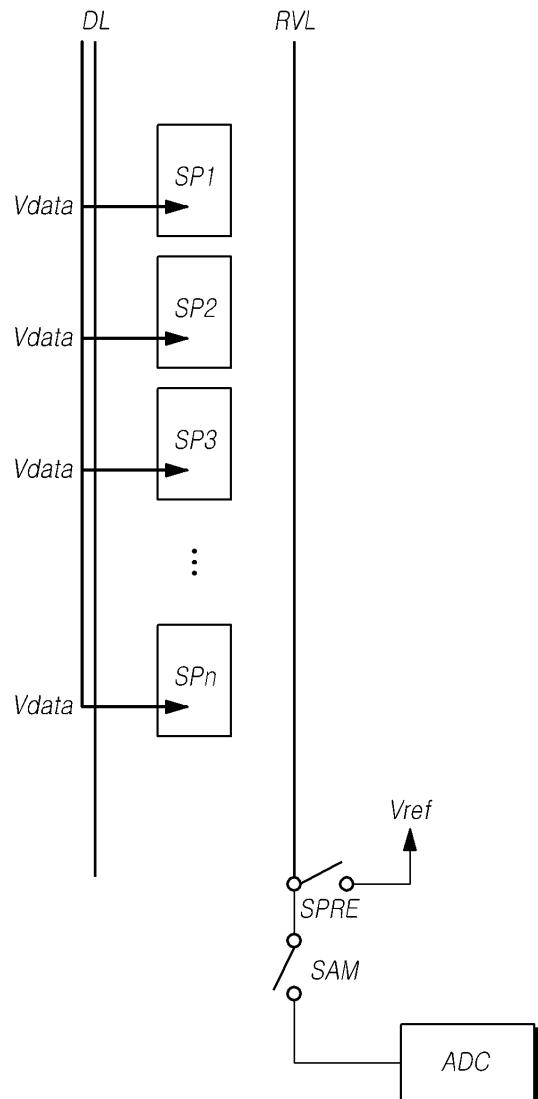
도면8



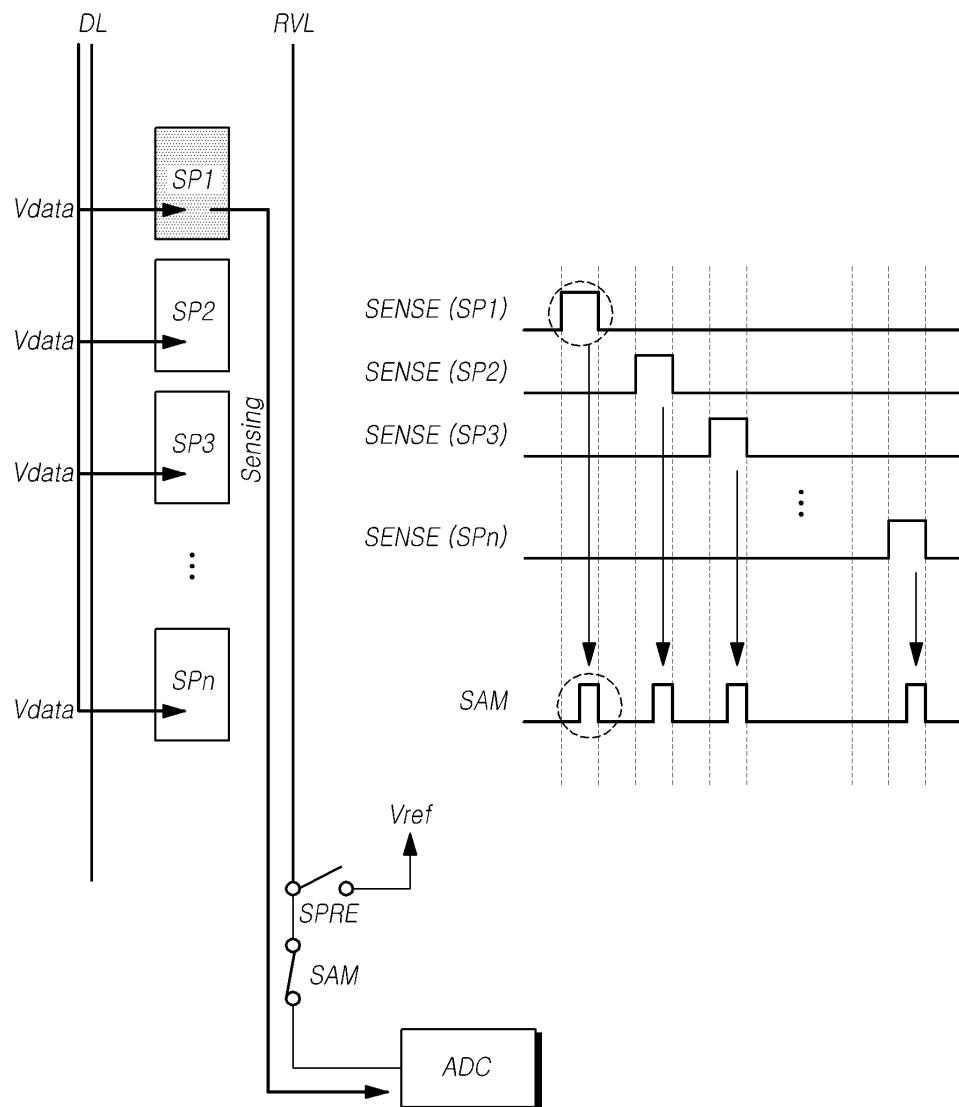
도면9



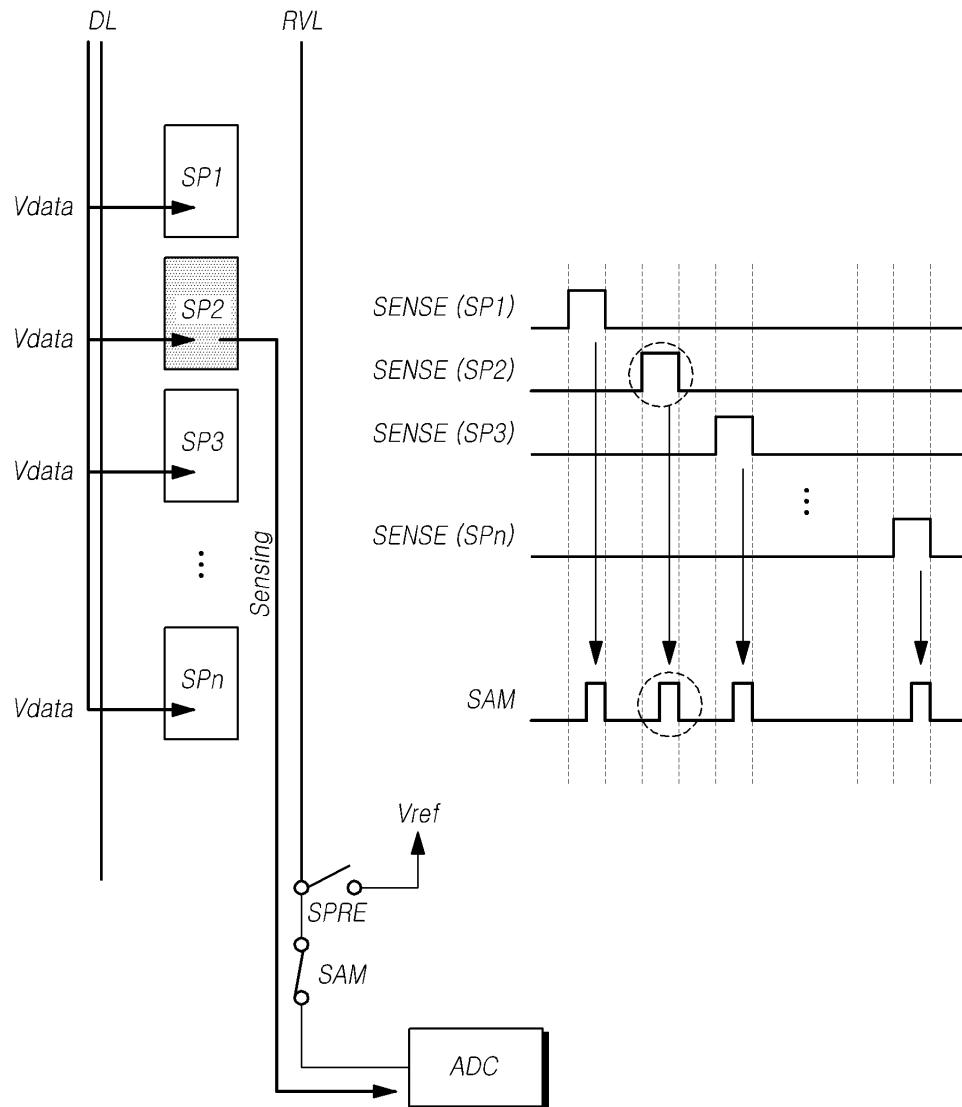
도면10



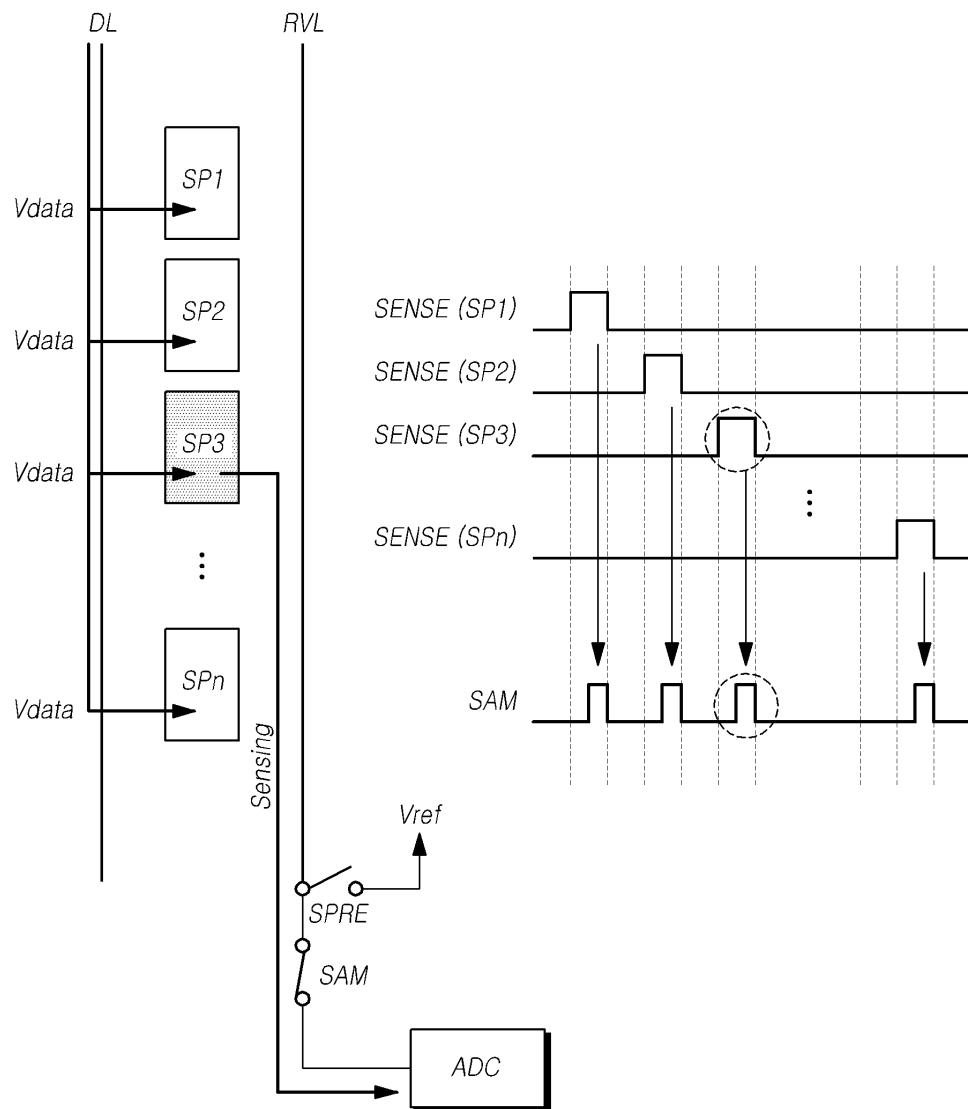
도면11



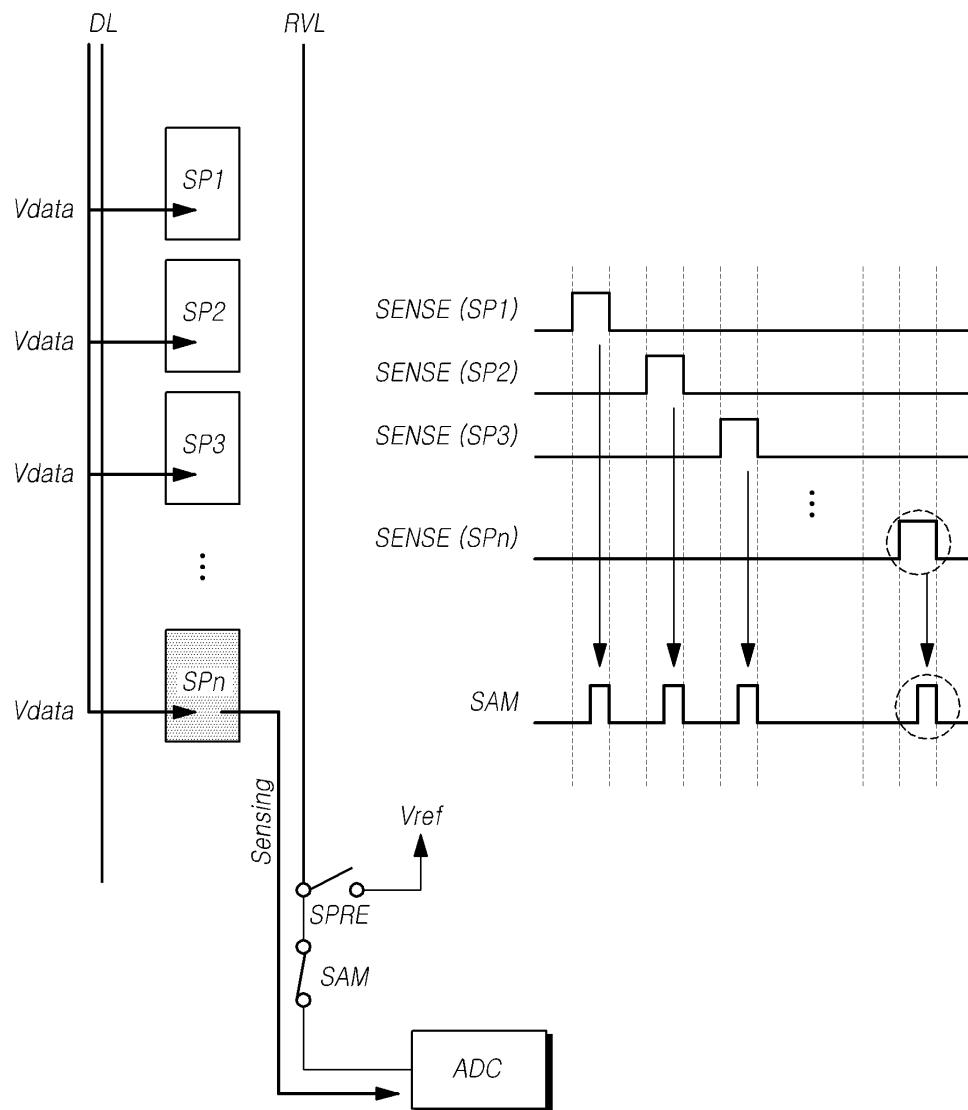
도면12



도면13



도면14



专利名称(译)	标题 : 有机发光显示面板 , 有机发光显示装置及其驱动方法		
公开(公告)号	KR1020170064168A	公开(公告)日	2017-06-09
申请号	KR1020150169516	申请日	2015-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SE YOUNG 김세영		
发明人	김세영		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3275 G09G3/3225 G09G2310/08 G09G2300/0842		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

这些实施例涉及快速有机发光显示板，其感测源臂粗加工 (源跟随) 操作被概括地进行的阈值电压，以及用于感测反映阈值电压的驱动晶体管的源极节点的电压的采样过程。事实是相继进步并且位于相同的子像素热量中。关于子像素的驱动晶体管，以及有机发光显示器及其驱动方法，其中电压上升包括反映驱动晶体管的源极节点的电压的阈值电压，栅极节点和源节点驱动晶体管从位于子像素热量中的感测驱动中概括地初始化，所述子像素热量电连接到围绕子像素的相同参考电压线，以便缩短用于感测驱动晶体管的阈值电压的时间。作为涉及有机发光显示面板的发明的所有子像素，以及有机发光显示器及其驱动方法。

