



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0064162
(43) 공개일자 2017년06월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3275 (2013.01)
G09G 3/3233 (2013.01)

(21) 출원번호 10-2015-0169492
(22) 출원일자 2015년11월30일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김지훈

서울특별시 성북구 동소문로 248 104동 303호 (길음동,삼부아파트)

(74) 대리인

김은구, 송해모

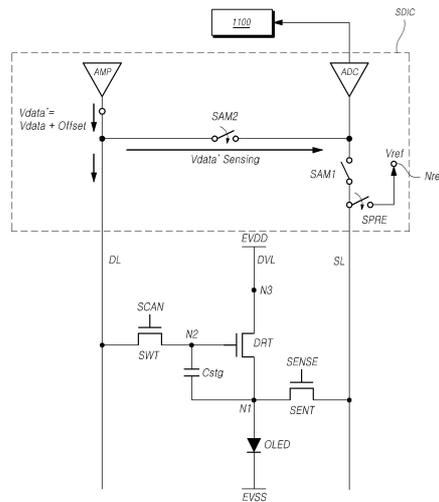
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법에 관한 것으로서, 더욱 상세하게는, 소스 드라이버 집적회로의 증폭기의 실제 출력 전압을 함께 센싱할 수 있는 회로 구조를 제공하고, 소스 드라이버 집적회로의 증폭기의 실제 출력 전압의 센싱 결과를 이용하여 서브픽셀의 특성치를 산출함으로써, 소스 드라이버 집적회로의 증폭기가 갖는 오프셋 성분이 제거된 서브픽셀의 특성치를 정확하게 산출할 수 있게 해주고, 이를 통해, 서브픽셀의 특성치에 대한 정확한 보상이 이루어지게 해줄 수 있는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법에 관한 것이다.

대표도 - 도11



(52) CPC특허분류

G09G 2300/043 (2013.01)

G09G 2300/0842 (2013.01)

명세서

청구범위

청구항 1

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 센싱 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터로 구성된 서브픽셀이 배치된 유기발광표시패널;

상기 데이터 라인과 대응되는 증폭기를 통해 상기 데이터 라인으로 데이터 전압을 출력하는 소스 드라이버 집적 회로;

아날로그 전압을 디지털 값으로 변환하여 출력하는 아날로그 디지털 컨버터;

상기 아날로그 디지털 컨버터에서 출력된 디지털 값을 토대로, 상기 서브픽셀의 특성치를 산출하는 서브픽셀 특성치 산출부;

상기 센싱 라인과 기준전압 공급 노드 사이에 전기적으로 연결된 센싱 초기화 스위치;

상기 센싱 라인과 상기 아날로그 디지털 컨버터 사이에 전기적으로 연결된 제1 샘플링 스위치; 및

상기 증폭기 또는 상기 데이터 라인과 상기 아날로그 디지털 컨버터 사이에 전기적으로 연결된 제2 샘플링 스위치를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 제2 샘플링 스위치는,

상기 증폭기에서 센싱 구동용 데이터 전압이 출력되는 구간 중에 턴-온 되는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 제2 샘플링 스위치는,

상기 센싱 초기화 스위치가 턴-온 되는 구간 중에 턴-온 되는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 센싱 초기화 스위치는,

상기 증폭기에서 센싱 구동용 데이터 전압이 출력되는 구간 중에 정해진 센싱 초기화 시간 동안 턴-온 되었다가 턴-오프 되고,

상기 제1 샘플링 스위치는,

상기 센싱 초기화 스위치가 턴-오프 된 이후 일정 시간 경과 후 턴-온 되는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 센싱 초기화 스위치가 턴-오프 된 이후,

상기 센싱 라인의 전압은 상승하다가 포화되는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 아날로그 디지털 컨버터는,

상기 제2 샘플링 스위치의 턴-온에 따라 상기 증폭기 또는 상기 데이터 라인과 전기적으로 연결되면,

상기 증폭기의 출력 전압을 센싱하고, 센싱 된 출력 전압을 디지털 값에 해당하는 출력 전압 센싱 값으로 변환하여 상기 서브픽셀 특성치 산출부로 전송하는 유기발광표시장치.

청구항 7

제6항에 있어서,

상기 아날로그 디지털 컨버터는,

상기 제1 샘플링 스위치의 턴-온에 따라 상기 센싱 라인과 전기적으로 연결되면,

상기 센싱 라인의 전압을 센싱하고, 센싱 된 센싱 라인 전압을 디지털 값에 해당하는 센싱 라인 센싱 값으로 변환하여 상기 서브픽셀 특성치 산출부로 전송하고,

상기 서브픽셀 특성치 산출부는,

상기 출력 전압 센싱 값과 상기 센싱 라인 센싱 값에 근거하여 상기 서브픽셀의 특성치를 산출하는 유기발광표시장치.

청구항 8

제7항에 있어서,

상기 서브픽셀 특성치 산출부는,

상기 출력 전압 센싱 값과 상기 센싱 라인 센싱 값의 감산 처리를 하여 상기 서브픽셀의 특성치로서 상기 구동 트랜지스터의 문턱전압을 산출하는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 서브픽셀 특성치 산출부에 의해 산출된 상기 특성치는,

상기 소스 드라이버 집적회로 내에서 상기 증폭기와 다른 증폭기 간의 오프셋 편차가 제거된 특성치이거나,

상기 소스 드라이버 집적회로와 다른 소스 드라이버 집적회로 각각의 증폭기들의 오프셋 편차가 제거된 특성치인 유기발광표시장치.

청구항 10

제1항에 있어서,

상기 제2 샘플링 스위치는,

상기 소스 드라이버 집적회로의 내부에 포함되거나, 상기 유기발광표시패널의 턴-액티브 영역에 위치하거나, 인쇄회로기판에 실장 되는 유기발광표시장치.

청구항 11

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 센싱 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터로 구성된 서브픽셀이 배치된 유기발광표시패널을 포함하는 유기발광표시장치의 구동방법에 있어서,

상기 데이터 라인으로 센싱 구동용 데이터 전압을 출력하고, 상기 센싱 라인으로 기준전압을 출력하는 제1

단계;

소스 드라이버 집적회로의 증폭기에서 상기 데이터 라인으로 상기 센싱 구동용 데이터 전압이 출력되고 있는 동안, 아날로그 디지털 컨버터가 상기 증폭기의 출력 전압을 센싱하고 센싱 된 출력 전압을 출력 전압 센싱 값으로 변환하여 출력하는 제2 단계;

상기 센싱 라인으로의 상기 기준전압의 출력을 차단하는 제3 단계;

상기 기준전압의 공급이 차단된 이후, 일정 시간이 경과되면, 상기 아날로그 디지털 컨버터가 상기 센싱 라인의 전압을 센싱하고, 센싱 된 센싱 라인 전압을 센싱 라인 전압 센싱 값으로 변환하여 출력하는 제4 단계;

상기 출력 전압 센싱 값 및 상기 센싱 라인 전압 센싱 값을 토대로, 상기 서브픽셀의 특성치를 산출하는 제5 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 12

제11항에 있어서,

상기 산출된 특성치는,

상기 증폭기의 오프셋 편차가 제거된 특성치인 유기발광표시장치의 구동방법.

청구항 13

제11항에 있어서,

상기 제2 단계는 상기 제1 단계와 함께 진행되는 유기발광표시장치의 구동방법.

청구항 14

제11항에 있어서,

상기 제2단계 이전에,

상기 증폭기가 상기 데이터 라인으로 상기 센싱 구동용 데이터 전압이 출력되고 있는 동안, 상기 증폭기의 출력단을 상기 아날로그 디지털 컨버터에 연결해주는 단계를 더 포함하고,

상기 제2단계 이후,

상기 증폭기의 출력 단과 상기 아날로그 디지털 컨버터 간의 연결을 해제하는 단계를 더 포함하는 유기발광표시장치의 구동방법.

청구항 15

$D(D \geq 1)$ 개의 데이터 라인과 전기적으로 연결된 D 개의 데이터 채널과 대응되는 D 개의 증폭기;

상기 D 개의 데이터 채널에 대응되는 영상 데이터를 아날로그 전압으로 변환하여 상기 D 개의 증폭기로 출력하는 D 개의 디지털 아날로그 변환기; 및

$S(S \geq 1)$ 개의 센싱 라인과 전기적으로 연결된 S 개의 센싱 채널과 대응되는 아날로그 디지털 변환기;

상기 S 개의 센싱 채널 별로, 해당 센싱 채널과 기준전압 공급 노드 간의 연결을 스위칭 하는 센싱 초기화 스위치;

상기 S 개의 센싱 채널 별로, 해당 센싱 채널과 상기 아날로그 디지털 컨버터 간의 연결을 스위칭 하는 제1 샘플링 스위치; 및

상기 D 개의 증폭기 별로, 해당 증폭기의 출력 단과 상기 아날로그 디지털 컨버터 간의 연결을 스위칭 하는 제2 샘플링 스위치를 포함하는 소스 드라이버 집적회로.

발명의 설명

기술 분야

[0001] 본 실시예들은 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치는 다수의 데이터 라인과 다수의 게이트 라인에 의해 정의된 다수의 서브픽셀이 배치되고 각 서브픽셀 마다 유기발광다이오드 및 트랜지스터 등이 배치된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 소스 드라이버 집적회로와, 다수의 게이트 라인을 구동하는 게이트 드라이버 집적회로 등을 포함한다.

[0005] 한편, 소스 드라이버 집적회로는 데이터 전압을 출력하기 위한 증폭기를 갖는데, 이러한 증폭기는 전압 출력 특성으로서 오프셋을 자연 발생적으로 가질 수 있다.

[0006] 소스 드라이버 집적회로의 증폭기가 오프셋이 있는 경우, 증폭기에서 출력된 데이터 전압으로 데이터 구동이 이루어지면, 영상 구동이 제대로 되지 않을 수 있다.

[0007] 또한, 트랜지스터의 문턱전압, 이동도 등의 서브픽셀 특성에 대한 센싱 구동을 위해, 소스 드라이버 집적회로의 증폭기가 출력하는 센싱 구동용 데이터 전압에 오프셋이 발생하면, 서브픽셀 특성에 대한 보상값 오류가 발생할 수 있다. 이는, 화면 이상 현상으로 이어질 수 있다.

발명의 내용

해결하려는 과제

[0009] 본 실시예들의 목적은, 소스 드라이버 집적회로의 증폭기가 갖는 오프셋을 보상해줄 수 있는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0010] 본 실시예들의 다른 목적은, 서브픽셀의 특성에 대한 센싱 구동 과정에서 증폭기의 실제 출력 전압을 함께 센싱하여 증폭기의 오프셋 특성을 알아낼 수 있도록 해주는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0011] 본 실시예들의 또 다른 목적은, 소스 드라이버 집적회로의 증폭기가 갖는 오프셋 성분이 제거된 서브픽셀의 특성을 정확하게 산출하여 서브픽셀의 특성에 대한 정확한 보상이 이루어질 수 있게 해주는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0013] 일 측면에서, 본 실시예들은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 센싱 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터로 구성된 서브픽셀이 배치된 유기발광표시패널과, 데이터 라인과 대응되는 증폭기를 통해 데이터 라인으로 데이터 전압을 출력하는 소스 드라이버 집적회로와, 아날로그 전압을 디지털 값으로 변환하여 출력하는 아날로그 디지털 컨버터와, 아날로그 디지털 컨버터에서 출력된 디지털 값을 토대로, 서브픽셀의 특성을 산출하는 서브픽셀 특성치 산출부와, 센싱 라인과 기준전압 공급 노드 사이에 전기적으로 연결된 센싱 초기화 스위치와, 센싱 라인과 아날로그 디지털 컨버터 사이에 전기적으로 연결된 제1 샘플링 스위치와, 증폭기 또는 데이터 라인과 아날로그 디지털 컨버터 사이에 전기적으로 연결된 제2 샘플링 스위치를 포함하는 유기발광표시장치를 제공할 수 있다.

[0014] 다른 측면에서, 본 실시예들은, 유기발광다이오드와, 유기발광다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 제1노드와 센싱 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터로 구성된 서브픽셀이 배치된 유기발광표시패널을 포함하는 유기발광표시장

치의 구동방법을 제공할 수 있다.

[0015] 이러한 유기발광표시장치의 구동방법은, 데이터 라인으로 센싱 구동용 데이터 전압을 출력하고, 센싱 라인으로 기준전압을 출력하는 제1 단계와, 소스 드라이버 집적회로의 증폭기에서 데이터 라인으로 센싱 구동용 데이터 전압이 출력되고 있는 동안, 아날로그 디지털 컨버터가 증폭기의 출력 전압을 센싱하고 센싱 된 출력 전압을 출력 전압 센싱 값으로 변환하여 출력하는 제2 단계와, 센싱 라인으로의 기준전압의 출력을 차단하는 제3 단계와, 기준전압의 공급이 차단된 이후, 일정 시간이 경과되면, 아날로그 디지털 컨버터가 센싱 라인의 전압을 센싱하고, 센싱 된 센싱 라인 전압을 센싱 라인 전압 센싱 값으로 변환하여 출력하는 제4 단계와, 출력 전압 센싱 값 및 센싱 라인 전압 센싱 값을 토대로, 서브픽셀의 특성치를 산출하는 제5 단계를 포함할 수 있다.

[0016] 또 다른 측면에서, 본 실시예들은, $D(D \geq 1)$ 개의 데이터 라인과 전기적으로 연결된 D 개의 데이터 채널과 대응되는 D 개의 증폭기와, D 개의 데이터 채널에 대응되는 영상 데이터를 아날로그 전압으로 변환하여 D 개의 증폭기로 출력하는 D 개의 디지털 아날로그 변환기와, $S(S \geq 1)$ 개의 센싱 라인과 전기적으로 연결된 S 개의 센싱 채널과 대응되는 아날로그 디지털 변환기와 S 개의 센싱 채널 별로, 해당 센싱 채널과 기준전압 공급 노드 간의 연결을 스위칭 하는 센싱 초기화 스위치와, S 개의 센싱 채널 별로, 해당 센싱 채널과 아날로그 디지털 컨버터 간의 연결을 스위칭 하는 제1 샘플링 스위치와, D 개의 증폭기 별로, 해당 증폭기의 출력 단과 아날로그 디지털 컨버터 간의 연결을 스위칭 하는 제2 샘플링 스위치를 포함하는 소스 드라이버 집적회로를 제공할 수 있다.

발명의 효과

[0018] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 소스 드라이버 집적회로의 증폭기가 갖는 오프셋을 보상해줄 수 있는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

[0019] 또한, 본 실시예들에 의하면, 서브픽셀의 특성치에 대한 센싱 구동 과정에서 증폭기의 실제 출력 전압을 함께 센싱하여 증폭기의 오프셋 특성을 알아낼 수 있도록 해주는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

[0020] 또한, 본 실시예들에 의하면, 소스 드라이버 집적회로의 증폭기가 갖는 오프셋 성분이 제거된 서브픽셀의 특성치를 정확하게 산출하여 서브픽셀의 특성치에 대한 정확한 보상이 이루어질 수 있게 해주는 소스 드라이버 집적회로, 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 다른 서브픽셀 구조와 보상 회로의 예시도이다.

도 4는 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터의 문턱전압 센싱 방식을 설명하기 위한 도면이다.

도 5는 본 실시예들에 따른 유기발광표시패널에서의 센싱 라인 배치의 예시도이다.

도 6은 본 실시예들에 따른 유기발광표시장치의 소스 드라이버 집적회로를 개략적으로 나타낸 도면이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 소스 드라이버 집적회로 내 구동 파트와 센싱 파트를 개략적으로 나타낸 도면이다.

도 8은 본 실시예들에 따른 유기발광표시장치에서, 소스 드라이버 집적회로 내 증폭기가 갖는 오프셋과 증폭기 간의 오프셋 편차를 설명하기 위한 도면이다.

도 9 및 도 10은 본 실시예들에 따른 유기발광표시장치에서, 소스 드라이버 집적회로 내 증폭기가 오프셋을 갖는 경우, 구동 트랜지스터의 문턱전압 센싱 오류와, 이에 따른 화면 이상 현상을 설명하기 위한 도면이다.

도 11은 본 실시예들에 따른 유기발광표시장치에서, 증폭기 오프셋 보상을 위한 회로를 나타낸 도면이다.

도 12는 본 실시예들에 따른 유기발광표시장치에서, 증폭기 오프셋 보상을 가능하게 하는 구동 트랜지스터의 문

터전압 센싱에 대한 타이밍도이다.

도 13은 본 실시예들에 따른 유기발광표시장치에서, 증폭기 오프셋 보상을 가능하게 하는 구동 트랜지스터의 문턱전압 센싱 구동을 통해 문턱전압을 산출하는 알고리즘을 설명하기 위한 도면이다.

도 14는 본 실시예들에 따른 유기발광표시장치의 구동방법에 대한 흐름도이다.

도 15는 본 실시예들에 따른 소스 드라이버 집적회로를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0024] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0025] 본 실시예들은, 소스 드라이버 집적회로(SDIC) 내 증폭기의 오프셋 보상을 가능하게 하는 센싱 구동 방식과, 오프셋 보상이 되도록 서브픽셀의 특성치 산출 알고리즘을 개시한다.
- [0026] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0027] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.
- [0028] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0029] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0030] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.
- [0031] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0032] 이러한 데이터 드라이버(120)는, 하나 이상의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0033] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0034] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0035] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0036] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.

- [0037] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0038] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0039] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0040] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0041] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0042] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0043] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0044] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로(SDIC)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 각 소스 드라이버 집적회로(SDIC)에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0045] 데이터 드라이버(120)에 포함된 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0046] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 증폭기(Output Buffer) 등을 포함할 수 있다.
- [0047] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0048] 게이트 드라이버(130)에 포함된 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0049] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0050] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수

있다.

- [0051] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장된 필름이 연결될 수 있다.
- [0052] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장될 수 있다.
- [0053] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.
- [0054] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.
- [0055] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0056] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0057] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0058] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0059] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0060] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 기본적으로, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제2노드(N2)로 데이터 전압을 전달해 주기 위한 스위칭 트랜지스터(SWT: Switching Transistor)와, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 포함하여 구성될 수 있다.
- [0061] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.
- [0062] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.
- [0063] 구동 트랜지스터(DRT)의 제1노드(N1)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 구동 트랜지스터(DRT)의 제2노드(N2)는 스위칭 트랜지스터(SWT)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 구동 트랜지스터(DRT)의 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.
- [0064] 구동 트랜지스터(DRT)와 스위칭 트랜지스터(SWT)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0065] 스위칭 트랜지스터(SWT)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제2노드(N2) 사이에 전기적으로 연결되고, 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.
- [0066] 이러한 스위칭 트랜지스터(SWT)는 스캔 신호(SCAN)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제2노드(N2)로 전달해줄 수 있다.
- [0067] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결될 수 있다.
- [0068] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도

적으로 설계한 외부 캐패시터(External Capacitor)이다.

- [0069] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기 발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.
- [0070] 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0071] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다. 따라서, 회로 소자의 특성치 변화는 서브픽셀의 휘도 변화와 동일한 개념으로 사용될 수 있다.
- [0072] 또한, 이러한 회로 소자 간의 특성치 변화의 정도는 각 회로 소자의 열화 정도의 차이에 따라 서로 다를 수 있다.
- [0073] 이러한 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차를 야기한다. 따라서, 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차와 동일한 개념으로 사용될 수 있다.
- [0074] 전술한 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차는, 서브픽셀의 휘도 표현력에 대한 정확도를 떨어뜨리거나 화면 이상 현상을 발생시키는 등의 문제를 발생시킬 수 있다.
- [0075] 여기서, 회로 소자의 특성치(이하, “서브픽셀 특성치”라고도 함)는, 일 예로, 구동 트랜지스터(DRT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서는, 유기발광다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0076] 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차(회로 소자의 특성치 변화 및 회로 소자 간의 특성치 편차)를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차를 보상해주는 보상 기능을 제공할 수 있다.
- [0077] 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차에 대한 센싱 및 보상 기능을 제공하기 위하여, 그에 맞는 서브픽셀 구조와, 센싱 및 보상 구성을 포함하는 보상 회로를 포함한다.
- [0078] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 다른 서브픽셀 구조와 보상 회로에 대한 예시도이다.
- [0079] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에 배치된 각 서브픽셀은, 일 예로, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT) 및 스토리지 캐패시터(Cstg) 이외에, 센싱 트랜지스터(SENT: Sensing Transistor)를 더 포함할 수 있다.
- [0080] 도 3을 참조하면, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)와 기준전압(Vref: Reference Voltage)을 공급하는 센싱 라인(SL: Sensing Line) 사이에 전기적으로 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.
- [0081] 이러한 센싱 트랜지스터(SENT)는 센싱 신호(SENSE)에 의해 턴-온 되어 센싱 라인(SL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제1노드(N1)에 인가해준다.
- [0082] 또한, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.
- [0083] 한편, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 별개의 게이트 신호일 수 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는, 다른 게이트 라인을 통해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드로 각각 인가될 수도 있다.
- [0084] 경우에 따라서는, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 신호일 수도 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 라인을 통해 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에 공통으로 인가될 수도 있다.
- [0085] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 특성치(구동 트랜지스터의 특성치, 유기발광다이오드의 특성)의 변화 및/또는 서브픽셀 특성치 간의 편차를 센싱하여 센싱 데이터를 출력하는 센싱부(310)와, 센싱 데이터를 저장하는 메모리(320)와, 센싱 데이터를 이용하여 서브픽셀 특성치의 변화 및/또는 서브픽셀 특성치 간의 편차를 보상해주는 보상 프로세스를 수행하는 보상부(330) 등을 포함할 수 있다.
- [0086] 센싱부(310)는 적어도 하나의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 포함하여 구현될 수 있다.

- [0087] 각 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)는 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.
- [0088] 보상부(330)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.
- [0089] 센싱부(310)에서 출력되는 센싱 데이터는, 일 예로, LVDS (Low Voltage Differential Signaling) 데이터 포맷으로 되어 있을 수 있다.
- [0090] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제1노드(N1)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위하여, 센싱 초기화 스위치(SPRES)와 제1 샘플링 스위치(SAMS)를 더 포함할 수 있다.
- [0091] 센싱 초기화 스위치(SPRES)를 통해, 기준전압 공급노드(Nref)에서 센싱 라인(SL)으로 기준전압(Vref)이 공급되는 것이 제어될 수 있다.
- [0092] 센싱 초기화 스위치(SPRES)가 턴-온 되면, 기준전압(Vref)은, 센싱 라인(SL)으로 공급되어 턴-온 되어 있는 센싱 트랜지스터(SENT)를 통해 구동 트랜지스터(DRT)의 제1노드(N1)로 인가될 수 있다.
- [0093] 한편, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제1노드(N1)와 등 전위일 수 있는 센싱 라인(SL)의 전압도 서브픽셀 특성치를 반영하는 전압 상태가 될 수 있다. 이때, 센싱 라인(SL) 상에 형성된 라인 캐패시터(미도시)에 서브픽셀 특성치를 반영하는 전압이 충전될 수 있다.
- [0094] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 제1 샘플링 스위치(SAMS)가 턴-온 되어, 센싱부(310)와 센싱 라인(SL)이 연결될 수 있다.
- [0095] 이에 따라, 센싱부(310)는 서브픽셀 특성치를 반영하는 전압 상태인 센싱 라인(SL)의 전압을 센싱한다. 여기서, 센싱 라인(SL)을 “기준전압 라인”이라고도 기재한다.
- [0096] 센싱 라인(SL)의 전압을 센싱한다는 것은, 센싱 라인(SL) 상의 라인 캐패시터에 충전된 전압을 센싱한다는 것과, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 센싱한다는 것과 동일한 기술적인 의미를 갖는다.
- [0097] 센싱부(310)에서 센싱된 전압은, 구동 트랜지스터(DRT)의 문턱전압(Vth) 또는 문턱전압 편차(ΔV_{th})를 포함하는 전압 값($V_{data}-V_{th}$ 또는 $V_{data}-\Delta V_{th}$)이거나, 구동 트랜지스터(DRT)의 이동도를 센싱하기 위한 전압 값일 수도 있다.
- [0098] 아래에서는, 도 4를 참조하여 구동 트랜지스터(DRT)의 문턱전압 센싱 구동 방식을 예로 들어 설명한다.
- [0099] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- [0100] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 기준전압(Vref)과 문턱전압 센싱 구동용 데이터 전압(Vdata)으로 초기화된다.
- [0101] 이후, 센싱 초기화 스위치(SPRES)이 오프 되어 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅(Floating) 된다.
- [0102] 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승한다.
- [0103] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0104] 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압은 데이터 전압(Vdata)과 문턱전압(Vth)의 차이 또는 데이터 전압(Vdata)과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0105] 센싱부(310)는 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 포화되면, 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압을 센싱한다.
- [0106] 센싱부(310)에 의해 센싱된 전압(Vsen)은 데이터 전압(Vdata)에서 문턱전압(Vth)을 뺀 전압($V_{data}-V_{th}$) 또는 데이터 전압(Vdata)에서 문턱전압 편차(ΔV_{th})을 뺀 전압($V_{data}-\Delta V_{th}$)일 수 있다.
- [0107] 전술한 문턱전압 센싱 구동에 따라 센싱부(310)는 문턱전압 산출을 위해 센싱된 전압(Vsen)을 디지털 값으로 변환하고, 변환된 디지털 값에 해당하는 센싱 값(“센싱 라인 전압 센싱 값”이라고도 함)을 포함하는 센싱 데이

터를 생성하여 출력한다.

- [0108] 센싱부(310)에서 출력된 센싱 데이터는 메모리(320)에 저장되거나 보상부(330)로 제공될 수 있다.
- [0109] 보상부(330)는 메모리(320)에 저장되거나 센싱부(310)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압 또는 문턱전압 변화를 파악하고, 문턱전압 보상 프로세스를 수행할 수 있다.
- [0110] 여기서, 구동 트랜지스터(DRT)의 문턱전압 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.
- [0111] 여기서, 구동 트랜지스터(DRT) 간의 문턱전압 또는 문턱전압 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 문턱전압 편차를 파악할 수 있다. 구동 트랜지스터(DRT)의 문턱전압 변화가 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하는 경우, 구동 트랜지스터(DRT)의 문턱전압 변화로부터 구동 트랜지스터(DRT) 간의 문턱전압 편차(즉, 서브픽셀 휘도 편차)를 파악할 수도 있다.
- [0112] 문턱전압 보상 처리는, 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0113] 보상부(330)는 문턱전압 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0114] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(330)에서 변경된 데이터를 디지털 아날로그 컨버터(340)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 문턱전압 보상이 실제로 이루어지게 된다.
- [0115] 이러한 문턱전압 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0116] 도 5는 본 실시예들에 따른 유기발광표시패널(110)에서의 센싱 라인 배치의 예시도이다.
- [0117] 센싱 라인(SL)은 1개의 서브픽셀 열(Sub Pixel Column)마다 1개씩 배치될 수도 있지만, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0118] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성된 경우, 센싱 라인(SL)은 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0119] 몇 개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되느냐에 따라, 특정 센싱 타이밍 구간에, 해당 서브픽셀 행(Sub Pixel Row)에 포함된 서브픽셀들 중에서, 몇 개의 서브픽셀에 대한 서브픽셀 특성치를 함께 센싱할 수 있는지가 결정된다.
- [0120] 예를 들어, 1개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 해당 서브픽셀 행(Sub Pixel Row)에 포함된 서브픽셀들에 대한 서브픽셀 특성치는, 한 센싱 타이밍 구간에서 함께 센싱될 수 있다. 즉, 1개의 센싱 라인(SL)은 1개의 서브픽셀에 대한 서브픽셀 특성치를 센싱하는데 이용된다.
- [0121] 다른 예로, 2개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 해당 서브픽셀 행(Sub Pixel Row)에 포함된 서브픽셀들 중 절반의 서브픽셀들에 대한 서브픽셀 특성치가 한 센싱 타이밍 구간에서 함께 센싱될 수 있다. 즉, 1개의 센싱 라인(SL)은 2개의 서브픽셀에 대한 서브픽셀 특성치를 센싱하는데 공유되어 이용된다.
- [0122] 또 다른 예로, 3개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 해당 서브픽셀 행(Sub Pixel Row)에 포함된 서브픽셀들 중 1/3에 해당하는 서브픽셀들에 대한 서브픽셀 특성치는, 한 센싱 타이밍 구간에서 함께 센싱될 수 있다. 즉, 1개의 센싱 라인(SL)은 2개의 서브픽셀에 대한 서브픽셀 특성치를 센싱하는데 공유되어 이용된다.
- [0123] 또 다른 예로, 도 5에 도시된 바와 같이, 4개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 특정 센싱 타이밍 구간에, 해당 서브픽셀 행(Sub Pixel Row)에 포함된 서브픽셀들 중 1/4에 해당하는 서브픽셀들에 대한 서브픽셀 특성치는, 한 센싱 타이밍 구간에서 함께 센싱될 수 있다. 즉, 1개의 센싱 라인(SL)은 4개의 서브픽셀에 대한 서브픽셀 특성치를 센싱하는데 공유되어 이용된다.
- [0124] 센싱 라인 배치의 특성은, 센싱 라인 공유 비율(R)이라는 것으로 정의될 수 있다. 여기서, 센싱 라인 공유 비율

(R)은, 몇 개의 서브픽셀마다 1개의 센싱 라인(SL)이 공유되어 서브픽셀 특성치가 센싱되는냐를 나타낸다.

- [0125] 1개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 센싱 라인 공유 비율(R)이 1/1에 해당한다. 2개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 센싱 라인 공유 비율(R)이 1/2에 해당한다. 3개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 센싱 라인 공유 비율(R)이 1/3에 해당한다. 4개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우, 센싱 라인 공유 비율(R)이 1/4에 해당한다.
- [0126] 도 5는 4개의 서브픽셀 열마다 1개의 센싱 라인(SL)이 배치되는 경우로서, 센싱 라인 공유 비율(R)이 1/4에 해당한다.
- [0127] 아래에서는, 설명의 편의를 위해, 센싱 라인 공유 비율(R)이 1/4인 것으로 가정한다.
- [0128] 도 6은 본 실시예들에 따른 유기발광표시장치(100)에 포함된 소스 드라이버 집적회로(SDIC)를 개략적으로 나타낸 도면이다.
- [0129] 도 6을 참조하면, 소스 드라이버 집적회로(SDIC)는, 데이터 구동을 위한 구동 파트(DRP: Driving Part)와 서브픽셀 특성치의 센싱에 관여하는 센싱 파트(SENP: Sensing Part) 등으로 이루어질 수 있다.
- [0130] 도 6을 참조하면, 소스 드라이버 집적회로(SDIC)의 구동 파트(DRP)는, $D(D \geq 1)$ 개의 데이터 채널(DCH #1, ... , DCH #D)을 통해, D개의 데이터 라인(DL #1, ... , DL #D)으로 데이터 전압을 출력한다.
- [0131] 도 6을 참조하면, 소스 드라이버 집적회로(SDIC)의 센싱 파트(SENP)는, $S(S \geq 1)$ 개의 센싱 채널(SCH #1, ... , SCH #S)을 통해, S개의 센싱 라인(SL #1, ... , SL #S) 각각의 전압을 센싱한다.
- [0132] 본 명세서에서, S개의 센싱 라인(SL #1, ... , SL #S) 각각의 전압은 해당 서브픽셀 내 구동 트랜지스터(DRT)의 제1노드(N1) 또는 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)의 전압과 대응될 수 있다.
- [0133] 이러한 S개의 센싱 라인(SL #1, ... , SL #S) 각각의 전압은, 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도 등) 또는 해당 서브픽셀 내 유기발광다이오드(OLED)의 특성치(예: 문턱전압 등)를 반영하는 전압일 수 있다.
- [0134] 도 7은 본 실시예들에 따른 소스 드라이버 집적회로(SDIC) 내 구동 파트(DRP)와 센싱 파트(SENP)를 개략적으로 나타낸 도면이다.
- [0135] 도 7을 참조하면, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC) 내 구동 파트(DRP)에는, 영상 데이터를 저장하는 D개의 래치 회로(LAT #1, ... , LAT #D)와, 영상 데이터를 아날로그 전압으로 변환하는 D개의 디지털 아날로그 컨버터(DAC #1, ... , DAC #D)와, 아날로그 전압을 데이터 라인 구동에 필요한 전압으로 증폭하는 D개의 증폭기(AMP #1, ... , AMP #D) 등을 포함한다.
- [0136] 도 7을 참조하면, D개의 래치 회로(LAT #1, ... , LAT #D), D개의 디지털 아날로그 컨버터(DAC #1, ... , DAC #D), D개의 증폭기(AMP #1, ... , AMP #D)는, D개의 데이터 라인(DL #1, ... , DL #D)와 대응되는 D개의 데이터 채널(DCH #1, ... , DCH #D)에 대응될 수 있다.
- [0137] 도 7을 참조하면, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC) 내 센싱 파트(SENP)에는, S개의 센싱 채널(SCH #1, ... , SCH #S)을 통해 S개의 센싱 라인(SL #1, ... , SL #S) 각각의 전압(센싱 라인 전압)을 저장하고 보유하는 샘플 앤 홀드 회로(Sample and Hold Circuit, S/H)와, 샘플 앤 홀드 회로(S/H)로부터 S개의 센싱 라인(SL #1, ... , SL #S) 각각의 전압을 차례대로 디지털 값에 해당하는 센싱 값(센싱 라인 전압 센싱 값)으로 변환하는 아날로그 디지털 변환기(ADC) 등을 포함한다.
- [0138] 도 8은 본 실시예들에 따른 유기발광표시장치(100)에서, 소스 드라이버 집적회로(SDIC) 내 D개의 증폭기(AMP #1, ... , AMP #D)가 갖는 오프셋(OS #1, ... , OS #D)과 D개의 증폭기(AMP #1, ... , AMP #D) 간의 오프셋 편차를 설명하기 위한 도면이다.
- [0139] 도 8을 참조하면, 소스 드라이버 집적회로(SDIC) 내 D개의 증폭기(AMP #1, ... , AMP #D)는, 각기 고유한 오프셋(Offset #1, ... , Offset #D)을 가질 수 있다.
- [0140] 여기서, 오프셋은, 증폭기가 자연 발생적으로 가지는 것으로서, 증폭기의 전압 출력 특성 또는 전압 출력 성능을 나타낸 정보 중 하나이다.

- [0141] 이러한 오프셋은, 증폭기에서 실제로 출력된 전압과 출력하고자 희망하는 전압 간의 차이로 정의할 수 있다.
- [0142] 또한, 이러한 오프셋은 오프셋 전압이라고도 한다.
- [0143] 이에 따라, D개의 증폭기(AMP #1, ... , AMP #D)는 출력하고자 하는 데이터 전압(Vdata)을 출력하지 못하고, 출력하고자 하는 데이터 전압(Vdata)과 오프셋(Offset #1, ... , Offset #D)이 더해진 데이터 전압(Vdata+ Offset #1, ... , Vdata+ Offset #D)을 출력할 수 있다.
- [0144] D개의 증폭기(AMP #1, ... , AMP #D)는, 오프셋(Offset #1, ... , Offset #D)에 따라, 출력하고자 하는 데이터 전압(Vdata)을 출력하지 못하기 때문에, 소스 드라이버 집적회로(SDIC)는 영상 구동 및 센싱 구동을 위한 정상적인 데이터 구동을 제공해주지 못한다.
- [0145] 한편, D개의 증폭기(AMP #1, ... , AMP #D) 각각이 갖는 오프셋은 서로 다를 수 있다.
- [0146] 이러한 D개의 증폭기(AMP #1, ... , AMP #D) 간의 오프셋 편차로 인해, 소스 드라이버 집적회로(SDIC)는 영상 구동 및 센싱 구동을 위한 정상적인 데이터 구동을 더욱 제공하기가 어렵다.
- [0147] 도 9 및 도 10은 본 실시예들에 따른 유기발광표시장치(100)에서, 소스 드라이버 집적회로(SDIC) 내 증폭기(AMP)가 오프셋(Offset)을 갖는 경우, 구동 트랜지스터(DRT)의 문턱전압 센싱 오류와, 이에 따른 화면 이상 현상을 설명하기 위한 도면이다.
- [0148] 도 8을 참조하여, 소스 드라이버 집적회로(SDIC)의 D개의 증폭기(AMP #1, ... , AMP #D) 중 하나의 증폭기(AMP)가 대응되는 채널을 통해 데이터 라인으로 센싱 구동용 데이터 전압(Vdata')을 출력하여, 해당 데이터 라인과 전기적으로 연결된 서브픽셀(SP)을 센싱 구동하는 경우, 증폭기(AMP)의 오프셋(Offset)의 유무에 따라, 해당 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 문턱전압(Vth)을 산출한 결과를 비교한다.
- [0149] Case 1은 증폭기(AMP)의 오프셋(Offset)이 없는 이상적인 경우이다.
- [0150] Case 1의 경우, 증폭기(AMP)에서 실제로 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata')은 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)과 동일하다.
- [0151] 센싱 구동의 초기화 과정에서, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제2노드(N2)에는, 오프셋(Offset)이 없는 증폭기(AMP)에서 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata')이 인가된다. 그리고, 구동 트랜지스터(DRT)의 제1노드(N1)에는 기준전압(Vref)이 인가된다.
- [0152] 센싱 구동의 초기화 과정 이후, 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅 되어, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승한다.
- [0153] 이러한 구동 트랜지스터(DRT)의 제1노드(N1)의 전압은 상승하다가 일정 시간이 지난 이후 포화(Saturation)가 된다.
- [0154] 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압은 구동 트랜지스터(DRT)의 제2노드(N2)에 실제로 인가된 센싱 구동용 데이터 전압(Vdata')에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata' - Vth = Vdata - Vth, Vdata' = Vdata)에 해당한다.
- [0155] 센싱부(310)는 센싱 라인(SL)의 전압을 센싱함으로써, 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압을 센싱한다.
- [0156] 센싱부(310)의 센싱 전압(Vsen)은 센싱 구동용 데이터 전압(Vdata')에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata' - Vth)에 해당한다.
- [0157] 그런데, Case 1의 경우, 증폭기(AMP)에서 실제로 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata')은 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)과 동일(Vdata' = Vdata)하기 때문에, 센싱부(310)의 센싱 전압(Vsen)은 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata - Vth)에 해당한다.
- [0158] 보상부(330)는, 센싱 구동을 위해 미리 계획되어 알고 있는 센싱 구동용 데이터 전압(Vdata)에서 센싱부(310)로부터 제공된 센싱 데이터로부터 확인된 센싱 전압(Vsen = Vdata - Vth)을 차감하여 구동 트랜지스터(DRT)의 문턱전압을 산출할 수 있다.
- [0159] 증폭기(AMP)의 오프셋(Offset)이 없는 이상적인 Case 1의 경우, 산출된 문턱전압(Vth')은 하기 수학적 1과 같

다.

수학식 1

$$\begin{aligned}
 V_{th}' &= V_{data} - V_{sen} \\
 &= V_{data} - (V_{data}' - V_{th}) \\
 &= V_{data} - (V_{data} - V_{th}) \\
 &= V_{th}
 \end{aligned}$$

[0160]

[0162]

상기 수학식 1에서, Vdata는 센싱 구동을 위해 미리 계획되어 알고 있는 센싱 구동용 데이터 전압이고, Vdata'는 센싱 구동을 위해 증폭기(AMP)에서 실제로 출력된 센싱 구동용 데이터 전압이며, Vsen은 센싱부(310)가 센싱한 센싱 전압으로서 센싱 라인 전압에 해당하며, Vth는 구동 트랜지스터(DRT)의 실제 문턱전압이다.

[0163]

상기 수학식 1에 따르면, 산출된 문턱전압(Vth')이 실제 문턱전압(Vth)과 동일하다는 것을 알 수 있다.

[0164]

한편, Case 2는 증폭기(AMP)의 오프셋(Offset)이 있는 실제의 경우이다.

[0165]

이러한 Case 2의 경우, 증폭기(AMP)에서 실제로 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata')은 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)보다 증폭기(AMP)의 오프셋(Offset)만큼 높은 전압(Vdata + Offset)이다.

[0166]

센싱 구동의 초기화 과정에서, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제2노드(N2)에는, 오프셋(Offset)이 없는 증폭기(AMP)에서 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata' = Vdata + Offset)이 인가된다. 그리고, 구동 트랜지스터(DRT)의 제1노드(N1)에는 기준전압(Vref)이 인가된다.

[0167]

센싱 구동의 초기화 과정 이후, 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅 되어, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승한다.

[0168]

이러한 구동 트랜지스터(DRT)의 제1노드(N1)의 전압은 상승하다가 일정 시간이 지난 이후 포화(Saturation)가 된다.

[0169]

구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압은 구동 트랜지스터(DRT)의 제2노드(N2)에 실제로 인가된 센싱 구동용 데이터 전압(Vdata')에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata' - Vth)에 해당한다.

[0170]

센싱부(310)는 센싱 라인(SL)의 전압을 센싱함으로써, 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압을 센싱한다.

[0171]

센싱부(310)의 센싱 전압(Vsen')은 구동 트랜지스터(DRT)의 제2노드(N2)에 실제로 인가된 센싱 구동용 데이터 전압(Vdata')에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata' - Vth)에 해당한다.

[0172]

Case 2의 경우, 증폭기(AMP)에서 실제로 출력된 출력 전압에 해당하는 센싱 구동용 데이터 전압(Vdata')은 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)보다 증폭기(AMP)의 오프셋(Offset)만큼 높은 전압(Vdata + Offset)이기 때문에,

[0173]

센싱부(310)의 센싱 전압(Vsen')은, 센싱 구동을 위해 미리 계획된 센싱 구동용 데이터 전압(Vdata)보다 증폭기(AMP)의 오프셋(Offset)만큼 높은 전압(Vdata + Offset)에서 구동 트랜지스터(DRT)의 실제 문턱전압(Vth)을 뺀 전압(Vdata + Offset - Vth)에 해당한다.

[0174]

그런데, 증폭기(AMP)의 오프셋이 없는 경우의 센싱 전압(Vsen)이 Vdata - Vth이므로, 증폭기(AMP)의 오프셋이 있는 경우의 센싱 전압(Vsen')은 "Vsen + Offset"으로 표현될 수 있다.

[0175]

보상부(330)는, 센싱 구동을 위해 미리 계획되어 알고 있는 센싱 구동용 데이터 전압(Vdata)에서 센싱부(310)로부터 제공된 센싱 데이터로부터 확인된 실제의 센싱 전압(Vsen')을 차감하여 구동 트랜지스터(DRT)의 문턱전압을 산출할 수 있다.

[0176]

증폭기(AMP)의 오프셋(Offset)이 있는 실제의 Case 2의 경우, 산출된 문턱전압(Vth')은 하기 수학식 2와 같다.

수학식 2

$$\begin{aligned}
 V_{th}' &= V_{data} - V_{sen}' \\
 &= V_{data} - (V_{sen} + Offset) \\
 &= V_{data} - (V_{data} - V_{th} + Offset) \\
 &= V_{th} - Offset
 \end{aligned}$$

[0177]

[0179] 상기 수학식 2에서, Vdata는 센싱 구동을 위해 미리 계획되어 알고 있는 센싱 구동용 데이터 전압이고, Offset은 증폭기(AMP)의 오프셋이며, Vsen'는 증폭기(AMP)의 오프셋이 있는 경우 센싱부(310)가 실제로 센싱한 센싱 전압으로서 센싱 라인 전압에 해당하고, Vsen은 증폭기(AMP)의 오프셋이 없는 경우 센싱 라인 전압이며, Vth는 구동 트랜지스터(DRT)의 실제 문턱전압이다.

[0180] 상기 수학식 2에 따르면, 산출된 문턱전압(Vth')이 실제 문턱전압(Vth)과 증폭기(AMP)의 오프셋(Offset)만큼 차이가 난다는 것을 알 수 있다.

[0181] 즉, 산출된 문턱전압(Vth')이 실제 문턱전압(Vth)보다 증폭기(AMP)의 오프셋(Offset)만큼 낮다.

[0182] 이렇듯, 소스 드라이버 집적회로(SDIC) 내 증폭기(AMP)가 오프셋(Offset)을 갖는 경우, 오프셋(Offset)을 갖는 증폭기(AMP)에서 출력된 전압을 이용하여 센싱 구동을 수행하는 경우, 실제 문턱전압(Vth)을 정확하게 산출하지 못하는 문제점이 발생한다.

[0183] 이러한 문제점을 “증폭기(AMP)의 오프셋에 의한 문턱전압 센싱 오류”라고 한다.

[0184] 한편, 도 8을 참조하면, D개의 데이터 채널(DCH #1, ..., DCH #D)에 대응되는 D개의 증폭기(AMP #1, ..., AMP #D) 간의 오프셋 편차가 발생하는 경우, 문턱전압 센싱 오류는 더 심해질 수 있다.

[0185] 이러한 문턱전압 센싱 오류가 발생하는 경우, 잘못된 보상값이 연산될 수 있다.

[0186] 보상값 연산 오류는, 도 10에 도시된 바와 같이, 해당 소스 드라이버 집적회로(SDIC #i)에 의해 영상 데이터 구동이 이루어지는 서브픽셀 열이 위치한 세로 띠 영역(1010)의 영상에 이상해지는 화면 이상 현상을 발생시킬 수 있다.

[0187] 또한, 하나의 소스 드라이버 집적회로(SDIC) 내 D개의 증폭기(AMP #1, ..., AMP #D)는 오프셋 편차가 있더라도 어느 정도 유사한 오프셋을 갖는다.

[0188] 그런데, 인접한 2개의 소스 드라이버 집적회로(SDIC) 각각의 증폭기들의 평균 오프셋 간의 편차도 발생할 수 있다.

[0189] 이러한 경우 문턱전압 센싱 오류에 의해서도 보상값 연산 오류가 발생할 수 있고, 이에 따라, 도 10에 도시된 바와 같이, 인접한 소스 드라이버 집적회로(SDIC #i+1)과 평균 오프셋 편차가 있는 소스 드라이버 집적회로(SDIC #i+2)에 의해 영상 데이터 구동이 이루어지는 서브픽셀 열들이 위치한 세로 블록 영역(1020)의 영상에 이상해지는 화면 이상 현상이 발생할 수 있다.

[0190] 이에, 본 실시예들은, 소스 드라이버 집적회로(SDIC) 내 증폭기 오프셋 편차 또는 소스 드라이버 집적회로(SDIC) 간 오프셋 편차를 줄여주거나 방지(제거)하기 “증폭기 오프셋 보상” 기능을 제공할 수 있다.

[0191] 아래에서는, 본 실시예들에 따른 증폭기 오프셋 보상 방법에 대하여, 도 11 내지 도 15를 참조하여 더욱 상세하게 설명한다.

[0192] 도 11은 본 실시예들에 따른 유기발광표시장치(100)에서, 증폭기 오프셋 보상을 위한 회로를 나타낸 도면이고, 도 12는 본 실시예들에 따른 유기발광표시장치(100)에서, 증폭기 오프셋 보상을 가능하게 하는 구동 트랜지스터(DRT)의 문턱전압 센싱에 대한 타이밍도이며, 도 13은 본 실시예들에 따른 유기발광표시장치(100)에서, 증폭기 오프셋 보상을 가능하게 하는 구동 트랜지스터(DRT)의 문턱전압 센싱 구동을 통해 문턱전압을 산출하는 알고리즘을 설명하기 위한 도면이다.

[0193] 단, 아래에서는, 설명의 편의를 위해, 특정 소스 드라이버 집적회로(SDIC) 내 D개의 증폭기(AMP #1, ..., AMP

#D) 중에서 특정 데이터 채널에 대응되는 증폭기(AMP)만을 예로 들어 설명한다.

- [0194] 또한, 서브픽셀(SP) 내 센싱 트랜지스터(SENT)와 스위칭 트랜지스터(SWT) 각각의 게이트 노드는 동일한 게이트 라인에 연결된 것으로 가정한다. 이에 따라, 센싱 트랜지스터(SENT)의 게이트 노드에 인가되는 센싱 신호(SENSE)와 스위칭 트랜지스터(SWT)의 게이트 노드에 인가되는 스캔 신호(SCAN)는 동일한 게이트 신호이다.
- [0195] 도 11을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 특성치에 대한 센싱 구동과 이를 통해 서브픽셀 특성치를 산출하는 과정에서 증폭기 오프셋이 보상되도록 하는 회로를 포함한다.
- [0196] 도 11을 참조하면, 이러한 회로는, 영상 구동 또는 센싱 구동 등에 따라 해당 데이터 전압을 출력하는 소스 드라이버 집적회로(SDIC)의 증폭기(AMP), 아날로그 전압을 디지털 값으로 변환하여 출력하는 아날로그 디지털 컨버터(ADC), 아날로그 디지털 컨버터(ADC)에서 출력된 디지털 값을 토대로, 서브픽셀(SP)의 특성치를 산출하는 서브픽셀 특성치 산출부(1110), 구동 상태를 제어하기 위한 각종 스위치(SP, SAM1, SAM2) 등을 포함할 수 있다.
- [0197] 도 11을 참조하면, 각 서브픽셀(SP)은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 센싱 라인(SL) 사이에 전기적으로 연결된 센싱 트랜지스터(SENT)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 데이터 라인(DL) 사이에 전기적으로 연결된 스위칭 트랜지스터(SWT)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg) 등으로 구성될 수 있다.
- [0198] 소스 드라이버 집적회로(SDIC)는, 센싱 구동용으로 미리 정해진 센싱 구동용 데이터 전압(Vdata)을 출력하기 위해, 해당 데이터 채널과 대응되는 증폭기(AMP)를 통해 해당 데이터 라인(DL)으로 센싱 구동용 데이터 전압을 출력한다.
- [0199] 해당 증폭기(AMP)는 오프셋(Offset)이 있는 것으로 가정한다.
- [0200] 이에 따라, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)에서 실제로 출력되는 출력 전압은, 미리 정해지고 출력하기를 희망하는 센싱 구동용 데이터 전압(Vdata)이 아니라, 오프셋(Offset)만큼 더해진 센싱 구동용 데이터 전압($Vdata' = Vdata + Offset$)이다.
- [0201] 한편, 본 실시예들에 따른 유기발광표시장치(100)에서, 서브픽셀 특성치에 대한 센싱 구동과 이를 통해 서브픽셀 특성치를 산출하는 과정에서 증폭기 오프셋이 보상되도록 하는 회로는, 해당 센싱 라인(SL)과 기준전압 공급 노드(Nref) 사이에 전기적으로 연결된 센싱 초기화 스위치(SP)와, 해당 센싱 라인(SL)과 아날로그 디지털 컨버터(ADC) 사이에 전기적으로 연결된 제1 샘플링 스위치(SAM1)와, 증폭기(AMP)의 전압 출력 단 또는 해당 데이터 라인(DL)과 아날로그 디지털 컨버터(ADC) 사이에 전기적으로 연결된 제2 샘플링 스위치(SAM2) 등을 포함할 수 있다.
- [0202] 전술한 제2 샘플링 스위치(SAM2)를 이용하여, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)의 전압 출력 단 또는 데이터 라인(DL)을 아날로그 디지털 컨버터(ADC)에 연결해줌으로써, 아날로그 디지털 컨버터(ADC)는 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)의 출력 전압을 센싱할 수 있다.
- [0203] 이에 따르면, 제2 샘플링 스위치(SAM2)가 턴-온 되었을 때, 아날로그 디지털 컨버터(ADC)가 센싱 하는 전압은, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)에서 실제로 출력된 출력 전압에 해당하며, 증폭기(AMP)의 오프셋(Offset)이 더해진 전압에 해당한다.
- [0204] 따라서, 제2 샘플링 스위치(SAM2)가 턴-온 되었을 때, 아날로그 디지털 컨버터(ADC)가 센싱한 전압($Vdata' = Vdata + Offset$)과, 소스 드라이버 집적회로(SDIC)가 증폭기(AMP)를 통해 출력하기를 희망했던 전압(Vdata)의 차이로부터, 증폭기(AMP)가 갖는 오프셋(Offset)을 알아낼 수 있을 것이다.
- [0205] 도 11에 도시된 바와 같이, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)의 전압 출력 단 또는 데이터 라인(DL)을 아날로그 디지털 컨버터(ADC)에 연결해주는 제2 샘플링 스위치(SAM2)를 이용하여, 증폭기(AMP)에서 오프셋이 반영되어 실제로 출력된 출력 전압을 센싱 함으로써, 증폭기(AMP)의 오프셋을 알아내거나 오프셋 보상이 이루어질 수 있도록 해준다.
- [0206] 도 11 및 도 12를 참조하면, 제2 샘플링 스위치(SAM2)는, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)에서 센싱 구동용 데이터 전압(Vdata')이 출력되는 구간(S10~S30) 중에 턴-온 될 수 있다.
- [0207] 이에 따라, 아날로그 디지털 컨버터(ADC)는, 서브픽셀 특성치에 대한 센싱 구동을 위해 증폭기(AMP)에서 오프셋

이 반영되어 실제로 출력되는 센싱 구동용 데이터 전압(V_{data}')을 센싱할 수 있다.

- [0208] 도 11 내지 도 13을 참조하면, 제2 샘플링 스위치(SAM2)는, 센싱 초기화 스위치(SPRE)가 턴-온 되는 구간(S10) 중에 턴-온 될 수 있다.
- [0209] 이에 따르면, 증폭기(AMP)의 출력 전압 센싱을 위해 별도의 시간을 마련하지 않고도, 서브픽셀 특성치의 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 초기화 하는 단계(S10)에서, 증폭기(AMP)에서 오프셋이 반영되어 실제로 출력되는 센싱 구동용 데이터 전압(V_{data}')을 센싱할 수 있다. 이에 따라, 구동 시간 및 구동 절차 등이 간소해질 수 있다.
- [0210] 도 11 내지 도 13을 참조하면, 센싱 초기화 스위치(SPRE)는, 증폭기(AMP)에서 센싱 구동용 데이터 전압(V_{data}')이 출력되는 구간(S10~S30) 중에 정해진 센싱 초기화 시간 동안 턴-온 되었다가 턴-오프 되고, 제1 샘플링 스위치(SAM1)는, 센싱 초기화 스위치(SPRE)가 턴-오프 된 이후 일정 시간 경과 후 턴-온 된다.
- [0211] 이에 따라, 문턱전압 센싱 구동을 위하여, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압에 대한 상승과 포화가 진행되고(S20), 구동 트랜지스터(DRT)의 제1노드(N1)의 전압에 대한 센싱(S30)이 이루어질 수 있다.
- [0212] 도 11 내지 도 13을 참조하면, S10 단계에서, 센싱 초기화 스위치(SPRE)가 턴-온 되어 구동 트랜지스터(DRT)의 제1노드(N1)는 기준전압(V_{ref})으로 초기화 된다.
- [0213] 그리고, S20 단계에서 센싱 초기화 스위치(SPRE)가 턴-오프 되어, 구동 트랜지스터(DRT)의 제1노드(N1)는 플로팅 되어, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승한다.
- [0214] 그리고, S20 단계에서 센싱 초기화 스위치(SPRE)가 턴-오프 되어 있는 동안, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압은 상승하다가 일정 시간 경과 후에 포화(Saturation)가 된다.
- [0215] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 포화되면, S30 단계가 시작하면서, 제1 샘플링 스위치(SAM1)가 턴-온 된다.
- [0216] 제1 샘플링 스위치(SAM1)가 턴-온 되면, 아날로그 디지털 컨버터(ADC)는 센싱 라인(SL)과 전기적으로 연결되어, 센싱 라인(SL)의 전압을 센싱할 수 있다.
- [0217] 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱한 센싱 라인 전압(V_{sen}')은, 증폭기(AMP)에서 실제로 출력된 센싱 구동용 데이터 전압(V_{data}')에서 실제 문턱전압(V_{th})을 뺀 전압($V_{data}' - V_{th}$)에 해당한다.
- [0218] 증폭기(AMP)에서 실제로 출력된 센싱 구동용 데이터 전압(V_{data}')은 미리 계획된 센싱 구동용 데이터 전압(V_{data})에 오프셋(Offset)이 더해진 전압($V_{data} + \text{Offset}$)이다.
- [0219] 그리고, 증폭기(AMP)가 오프셋이 없는 경우, 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱한 센싱 라인 전압(V_{sen})은 미리 계획되고 증폭기(AMP)에서도 실제로 출력되는 센싱 구동용 데이터 전압(V_{data})에서 실제 문턱전압(V_{th})을 뺀 전압($V_{data} - V_{th}$)이다.
- [0220] 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱한 센싱 라인 전압(V_{sen}')은, " $V_{data}' = V_{data} + \text{Offset}$ "와 " $V_{sen} = V_{data} - V_{th}$ "인 것을 고려하면, 증폭기(AMP)가 오프셋이 없는 경우 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱한 센싱 라인 전압(V_{sen})과 증폭기(AMP)의 오프셋(Offset)을 더한 전압($V_{sen} + \text{Offset}$)에 해당한다.
- [0221] 도 11 내지 도 13을 참조하면, 아날로그 디지털 컨버터(ADC)는, 제2 샘플링 스위치(SAM2)의 턴-온에 따라 증폭기(AMP)의 출력 전압 단 또는 데이터 라인(DL)과 전기적으로 연결되면, 증폭기(AMP)의 출력 전압(V_{data}')을 센싱하고, 센싱 된 출력 전압(V_{data}')을 디지털 값에 해당하는 증폭기 출력 전압 센싱 값으로 변환하여 서브픽셀 특성치 산출부(1100)로 전송한다.
- [0222] 이에 따라, 서브픽셀 특성치 산출부(1100)는, 수신한 증폭기 출력 전압 센싱 값(V_{data}')에 대한 디지털 값을 토대로, 증폭기(AMP)의 오프셋(Offset)을 알아낼 수 있다.
- [0223] 가령, 서브픽셀 특성치 산출부(1100)는, 수신한 증폭기 출력 전압 센싱 값(V_{data}')에 대한 디지털 값에서 미리 계획된 센싱 구동용 데이터 전압(V_{data})에 대한 디지털 값을 빼면, 증폭기(AMP)의 오프셋(오프셋 전압)에 대한 디지털 값을 얻을 수 있다.
- [0224] 도 11 내지 도 13을 참조하면, 아날로그 디지털 컨버터(ADC)는, 제1 샘플링 스위치(SAM1)의 턴-온에 따라 센싱 라인(SL)과 전기적으로 연결되면, 센싱 라인(SL)의 전압을 센싱하고, 센싱 된 센싱 라인 전압(V_{sen}')을 디지털

값에 해당하는 센싱 라인 센싱 값으로 변환하여 서브픽셀 특성치 산출부(1100)로 전송한다.

- [0225] 여기서, 전술한 바와 같이, 아날로그 디지털 컨버터(ADC)에 의해 센싱 된 센싱 라인 전압(V_{sen}')은, 증폭기(AMP)가 오프셋이 없는 경우 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱한 센싱 라인 전압(V_{sen})과 증폭기(AMP)의 오프셋(Offset)을 더한 전압($V_{sen} + \text{Offset}$)에 해당한다.
- [0226] 서브픽셀 특성치 산출부(1100)는, S10 단계에서 아날로그 디지털 컨버터(ADC)로부터 수신한 증폭기 출력 전압 센싱 값과 S20 단계에서 아날로그 디지털 컨버터(ADC)로부터 수신한 센싱 라인 센싱 값에 근거하여 서브픽셀(SP)의 특성치를 산출할 수 있다.
- [0227] 예를 들어, 서브픽셀 특성치 산출부(1100)는, 증폭기 출력 전압 센싱 값과 센싱 라인 센싱 값의 감산 처리를 하여 서브픽셀(SP)의 특성치로서 구동 트랜지스터(DRT)의 문턱전압을 산출할 수 있다.
- [0228] 이러한 산출된 문턱전압(V_{th}')는 하기 수학식 3과 같이 표현될 수 있다.

수학식 3

$$\begin{aligned}
 V_{th}' &= V_{data}' - V_{sen}' \\
 &= (V_{data} + \text{Offset}) - (V_{sen} + \text{Offset}) \\
 &= V_{data} - V_{sen} = V_{th}
 \end{aligned}$$

- [0229]
- [0231] 상기 수학식 3에서, V_{th}' 는 산출된 문턱전압이고, V_{data}' 는 해당 소스 드라이버 집적회로(SDIC)의 해당 증폭기(AMP)에서 실제로 출력된 센싱 구동용 데이터 전압이며, V_{sen}' 는 증폭기(AMP)의 오프셋이 있는 경우 센싱부(310)가 실제로 센싱한 센싱 전압으로서 센싱 라인 전압에 해당하고, V_{data} 는 센싱 구동을 위해 미리 계획되어 알고 있는 센싱 구동용 데이터 전압이며, Offset은 증폭기(AMP)의 오프셋이고, V_{sen} 은 증폭기(AMP)의 오프셋이 없는 경우 센싱 라인 전압이며, V_{th} 는 구동 트랜지스터(DRT)의 실제 문턱전압이다.
- [0232] 상기 수학식 3에 따르면, 증폭기(AMP)가 오프셋(Offset)이 있음에도 불구하고, 실제 문턱전압(V_{th})과 동일한 문턱전압(V_{th}')을 산출할 수 있다는 것을 알 수 있다.
- [0233] 상기 수학식 3에서도 보듯이, 서브픽셀 특성치 산출부(1100)에 의해 산출된 특성치는, 동일한 소스 드라이버 집적회로(SDIC) 내에서 해당 증폭기(AMP)와 다른 증폭기(AMP) 간의 오프셋 편차가 제거된 특성치이거나, 해당 소스 드라이버 집적회로(SDIC)와 다른 소스 드라이버 집적회로(SDIC) 각각의 증폭기들의 오프셋 편차가 제거된 특성치일 수 있다.
- [0234] 전술한 바와 같이, 서브픽셀 특성치에 대한 센싱 구동 시, 해당 소스 드라이버 집적회로(SDIC)의 해당 증폭기(AMP)에서 실제로 출력된 센싱 구동용 데이터 전압(V_{data}')를 센싱하고, 이를 서브픽셀 특성치(예: 구동 트랜지스터(DRT)의 문턱전압)에 대한 산출 과정에서 이용함으로써, 증폭기 오프셋 보상이 된 서브픽셀 특성치를 얻을 수 있다. 이에 따라, 증폭기 오프셋이 반영되지 않은 정확한 보상값을 연산할 수 있게 되어, 도 10에서와 같은 화면 이상 현상을 방지할 수 있다.
- [0235] 아래에서는, 이상에서 설명한 증폭기 오프셋 보상을 위한 구동 방법에 대하여, 도 14를 참조하여 다시 한번 간략하게 설명한다.
- [0236] 도 14는 본 실시예들에 따른 유기발광표시장치(100)의 구동방법에 대한 흐름도이다.
- [0237] 도 14를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 구동 방법은, 데이터 라인(DL)으로 센싱 구동용 데이터 전압(V_{data}')을 출력하고, 센싱 라인(SL)으로 기준전압(V_{ref})을 출력하는 제1 단계(S1410)과, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)에서 데이터 라인(DL)으로 센싱 구동용 데이터 전압(V_{data}')이 출력되고 있는 동안, 아날로그 디지털 컨버터(ADC)가 증폭기(AMP)의 출력 전압(V_{data}')을 센싱하고 센싱 된 출력 전압(V_{data}')을 출력 전압 센싱 값으로 변환하여 출력하는 제2 단계(S1430)과, 센싱 라인(SL)으로의 기준전압(V_{ref})의 출력을 차단하는 제3 단계(S1450)와, 기준전압(V_{ref})의 공급이 차단된 이후, 일정 시간이 경과되면, 아날로그 디지털 컨버터(ADC)가 센싱 라인(SL)의 전압을 센싱하고, 센싱 된 센싱 라인 전압(V_{sen}')을 센싱 라인 전압 센싱 값으로 변환하여 출력하는 제4 단계(S1460)와, 출력 전압 센싱 값 및 센싱 라인 전압 센싱 값을

토대로, 서브픽셀(SP)의 특성치를 산출하는 제5 단계(S1470) 등을 포함할 수 있다.

- [0238] 전술한 S1470 단계에서 산출된 특성치는, 증폭기(AMP)의 오프셋 편차가 제거된 특성치일 수 있다.
- [0239] 전술한 구동 방법에 따르면, 서브픽셀 특성치에 대한 센싱 구동 과정에서 증폭기(AMP)에서 실제로 출력되고 오프셋(Offset)이 반영된 센싱 구동용 데이터 전압(Vdata')을 센싱하여, 서브픽셀 특성치에 대한 센싱 구동을 통해 센싱된 센싱 라인 전압을 토대로 서브픽셀 특성치 산출 시, 오프셋(Offset)이 반영된 상태로 센싱된 센싱 구동용 데이터 전압(Vdata')을 이용함으로써, 증폭기(AMP)의 오프셋(Offset)이 제거된 상태의 서브픽셀 특성치를 산출할 수 있다. 이에 따라, 증폭기(AMP)의 오프셋(Offset)에 따른 보상값 연산 오류를 방지할 수 있고, 도 10에서와 같은 화면 이상 현상을 미연에 막을 수 있다.
- [0240] 즉, 서브픽셀 특성치에 대한 센싱 구동 과정에서 증폭기(AMP)의 실제 출력 전압을 함께 센싱하여, 서브픽셀 특성치에 대한 센싱 구동을 통해 서브픽셀 특성치를 산출할 때, 증폭기(AMP)의 실제 출력 전압의 센싱 결과를 이용하여 서브픽셀 특성치를 산출함으로써, 증폭기(AMP)의 오프셋(Offset)이 자연스럽게 제거된 서브픽셀 특성치를 얻을 수 있다.
- [0241] 한편, 전술한 제2 단계(S1430)는 제1 단계(S1410)와 함께 진행될 수 있다.
- [0242] 이에 따르면, 증폭기(AMP)의 출력 전압 센싱을 위해 별도의 시간을 마련하지 않고도, 서브픽셀 특성치의 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 초기화 하는 단계(S1410)에서, 증폭기(AMP)에서 오프셋이 반영되어 실제로 출력되는 센싱 구동용 데이터 전압(Vdata')을 센싱할 수 있다. 이에 따라, 구동 시간 및 구동 절차 등이 간소해질 수 있다.
- [0243] 한편, 전술한 제2단계(S1430) 이전에, 증폭기(AMP)가 데이터 라인(DL)으로 센싱 구동용 데이터 전압(Vdata')이 출력되고 있는 동안, 증폭기(AMP)의 출력 단을 아날로그 디지털 컨버터(ADC)에 연결해주는 단계(S1420)가 더 진행될 수 있다.
- [0244] 그리고, 제2단계(S1430) 이후, 증폭기(AMP)의 출력 단과 아날로그 디지털 컨버터(ADC) 간의 연결을 해제하는 단계(S1440)가 더 진행될 수 있다.
- [0245] 이에 따르면, 서브픽셀 특성치의 기존 센싱 구동에 영향을 주지 않고도, 증폭기(AMP)의 출력 전압을 센싱할 수 있다. 이에 따라, 증폭기 오프셋 보상을 가능하게 하는 효율적인 센싱 구동이 가능해질 수 있다.
- [0246] 한편, 증폭기 오프셋 보상을 가능하게 하는 효율적인 센싱 구동을 위한 소스 드라이버 집적회로(SDIC)에 대하여 도 15를 참조하여 설명한다.
- [0247] 도 15는 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)를 나타낸 도면이다.
- [0248] 도 15를 참조하면, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, $D(D \geq 1)$ 개의 데이터 채널(DCH #1, ..., DCH #D)을 통해 D개의 데이터 라인(DL #1, ..., DL #D)와 전기적으로 연결되고, $S(S \geq 1)$ 개의 센싱 채널(SCH #1, ..., SCH #S)을 통해 S개의 센싱 라인(SL #1, ..., SL #S)과 전기적으로 연결된다.
- [0249] 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, D개의 래치 회로(LAT #1, ..., LAT #D), D개의 디지털 아날로그 컨버터(DAC #1, ..., DAC #D) 및 D개의 증폭기(AMP #1, ..., AMP #D) 등을 포함한다.
- [0250] 그리고, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, 샘플 앤 홀드 회로(Sample and Hold Circuit, S/H) 및 아날로그 디지털 컨버터(ADC) 등을 더 포함한다.
- [0251] D개의 증폭기(AMP #1, ..., AMP #D)는, D개의 데이터 라인(DL #1, ..., DL #D)와 전기적으로 연결된 D개의 데이터 채널(DCH #1, ..., DCH #D)과 대응된다.
- [0252] D개의 디지털 아날로그 변환기(DAC #1, ..., DAC #D)는, D개의 데이터 채널(DCH #1, ..., DCH #D)에 대응되는 영상 데이터를 아날로그 전압으로 변환하여 D개의 증폭기(AMP #1, ..., AMP #D)로 출력하는 기능을 수행한다.
- [0253] 아날로그 디지털 변환기(ADC)는, S개의 센싱 라인(SL #1, ..., SL #S)과 전기적으로 연결된 S개의 센싱 채널(SCH #1, ..., SCH #S)과 대응된다.
- [0254] 또한, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, 각종 스위치들, 캐패시터들 등을 더 포함할 수 있다.
- [0255] 도 15를 참조하면, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, S개의 센싱 채널(SCH #1, ..., SCH

#S) 별로, 해당 센싱 채널과 기준전압 공급 노드(Nref) 간의 연결을 스위칭 하는 센싱 초기화 스위치(SPRE #1, ... , SPRE #S)를 더 포함할 수 있다.

- [0256] 또한, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, 서브픽셀 특성치 센싱을 위하여, S개의 센싱 채널 (SCH #1, ... , SCH #S) 별로, 해당 센싱 채널과 아날로그 디지털 컨버터(ADC) 간의 연결을 스위칭 하는 제1 샘플링 스위치(SAM1 #1, ... , SAM1 #S)를 더 포함할 수 있다.
- [0257] 또한, 본 실시예들에 따른 소스 드라이버 집적회로(SDIC)는, 증폭기 오프셋 보상을 위하여, D개의 증폭기(AMP #1, ... , AMP #D) 별로, 해당 증폭기의 출력 단과 아날로그 디지털 컨버터(ADC) 간의 연결을 스위칭 하는 제2 샘플링 스위치(SAM2 #1, ... , SAM2 #D)를 더 포함할 수 있다.
- [0258] 전술한 소스 드라이버 집적회로(SDIC)를 이용하면, 서브픽셀 특성치에 대한 센싱 구동을 가능하게 하면서도, 서브픽셀 특성치에 대한 센싱 구동 과정에서 증폭기(AMP)에서 실제로 출력되고 오프셋(Offset)이 반영된 센싱 구동용 데이터 전압(Vdata')을 센싱할 수 있도록 해줄 수 있다.
- [0259] 이에 따라, 서브픽셀 특성치 산출부(1100)가 특성치에 대한 센싱 구동을 통해 센싱된 센싱 라인 전압을 토대로 서브픽셀 특성치 산출 시, 오프셋(Offset)이 반영된 상태로 센싱된 센싱 구동용 데이터 전압(Vdata')을 이용함으로써, 증폭기(AMP)의 오프셋(Offset)이 제거된 상태의 서브픽셀 특성치를 산출할 수 있도록 해줄 수 있다. 이에 따라, 증폭기(AMP)의 오프셋(Offset)에 따른 보상값 연산 오류를 방지할 수 있고, 도 10에서와 같은 화면 이상 현상을 미연에 막을 수 있다.
- [0260] 전술한 제2 샘플링 스위치(SAM2 #1, ... , SAM2 #D)는, 도 15에 도시된 바와 같이, 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수도 있고, 경우에 따라서는, 유기발광표시패널(110)의 년-액티브 영역에 트랜지스터로 구현되어 위치할 수도 있으며, 소스 드라이버 집적회로(SDIC)가 실장 될 수 있는 인쇄회로기판 또는 소스 인쇄회로기판 등에 실장 될 수도 있다.
- [0261] 이에 따라, D개의 증폭기(AMP #1, ... , AMP #D) 각각에 대한 출력 전압을 센싱할 수 있게 해주는 제2 샘플링 스위치(SAM2 #1, ... , SAM2 #D)를 유기발광표시장치(100)의 기존 설계 구조에 적합한 위치에 배치시킬 수 있다.
- [0262] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)가 갖는 오프셋을 보상해줄 수 있는 소스 드라이버 집적회로(SDIC), 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0263] 또한, 본 실시예들에 의하면, 서브픽셀의 특성치에 대한 센싱 구동 과정에서 증폭기의 실제 출력 전압을 함께 센싱하여 증폭기(AMP)의 오프셋 특성을 알아낼 수 있도록 해주는 소스 드라이버 집적회로(SDIC), 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0264] 또한, 본 실시예들에 의하면, 소스 드라이버 집적회로(SDIC)의 증폭기(AMP)가 갖는 오프셋 성분이 제거된 서브픽셀의 특성치를 정확하게 산출하여 서브픽셀의 특성치에 대한 정확한 보상이 이루어질 수 있게 해주는 소스 드라이버 집적회로(SDIC), 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0265] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

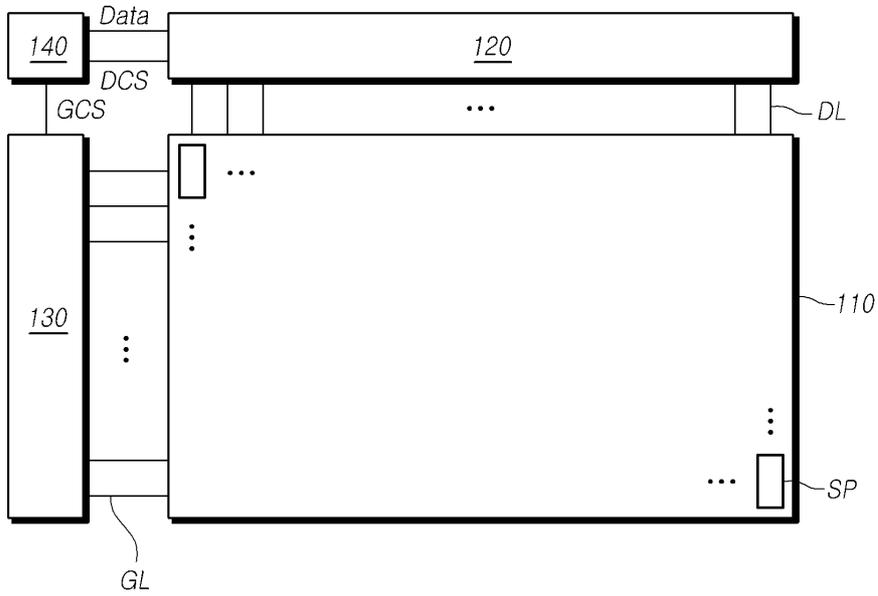
부호의 설명

- [0267] 100: 유기발광표시장치
- 110: 유기발광표시패널
- 120: 데이터 드라이버
- 130: 게이트 드라이버
- 140: 컨트롤러

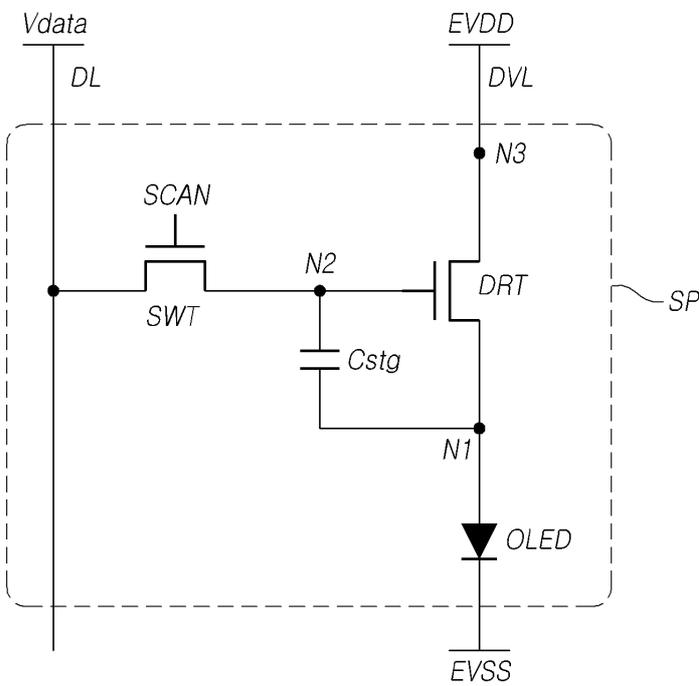
도면

도면1

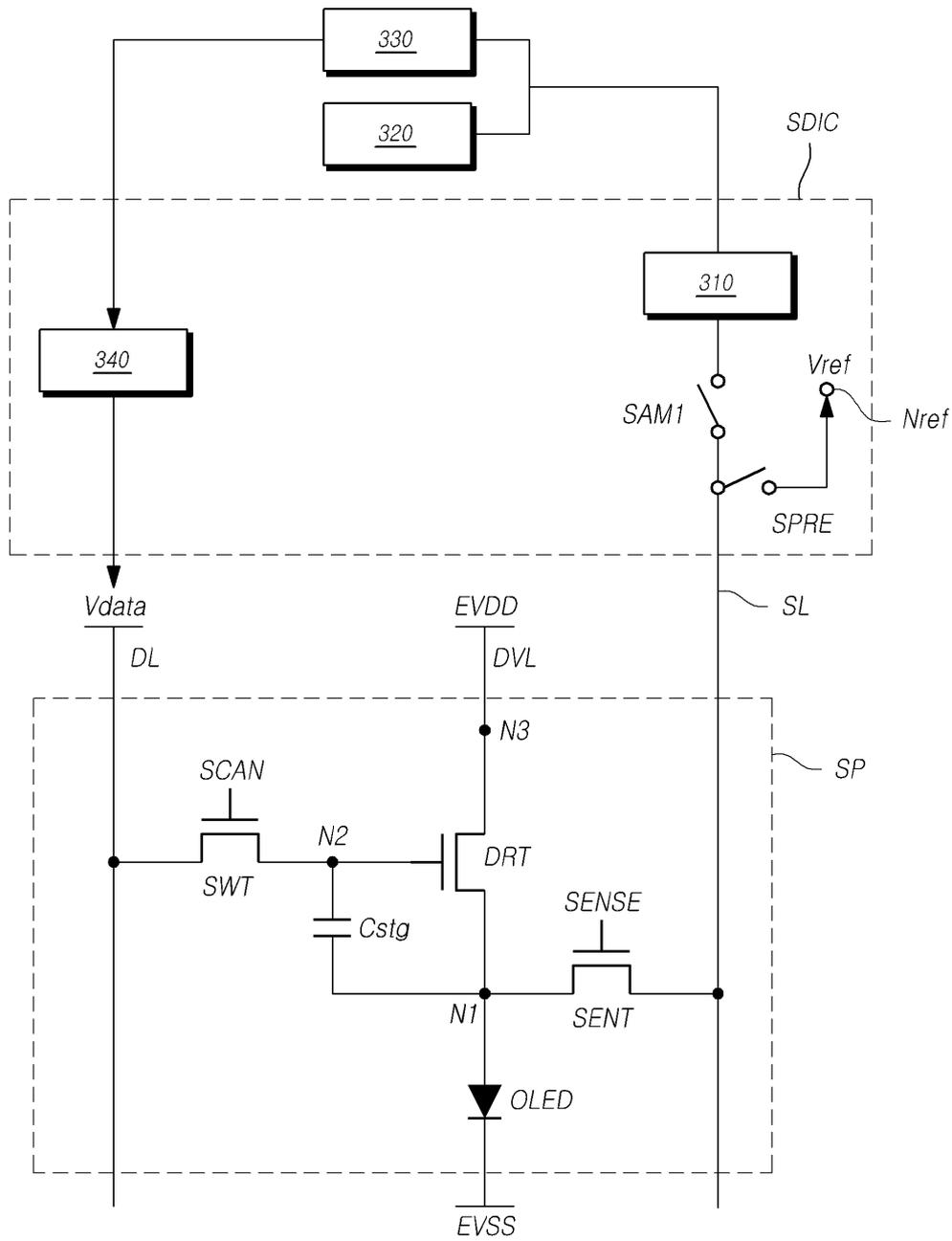
100



도면2

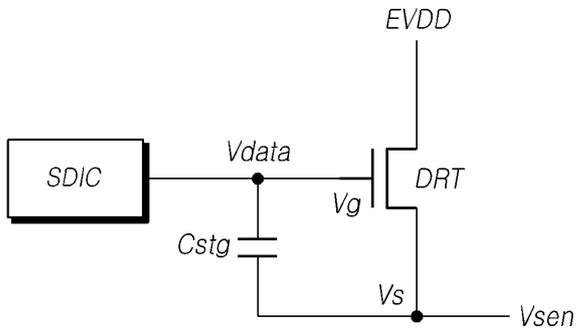


도면3

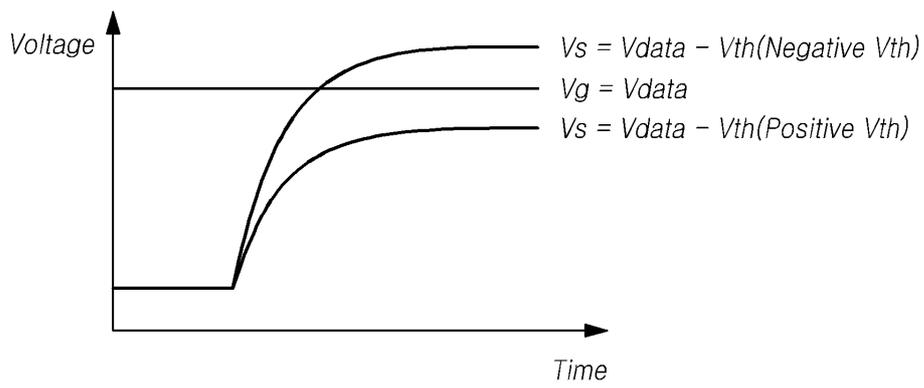


도면4

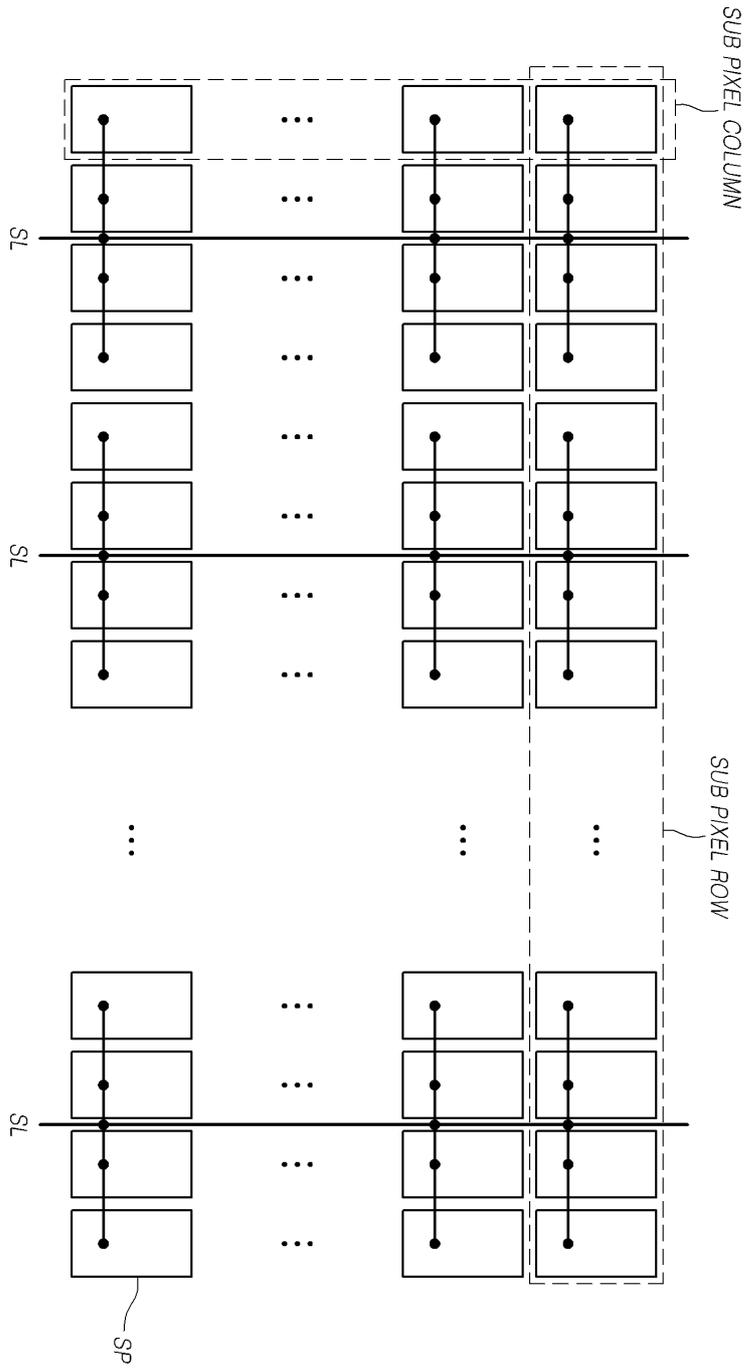
Vth Sensing



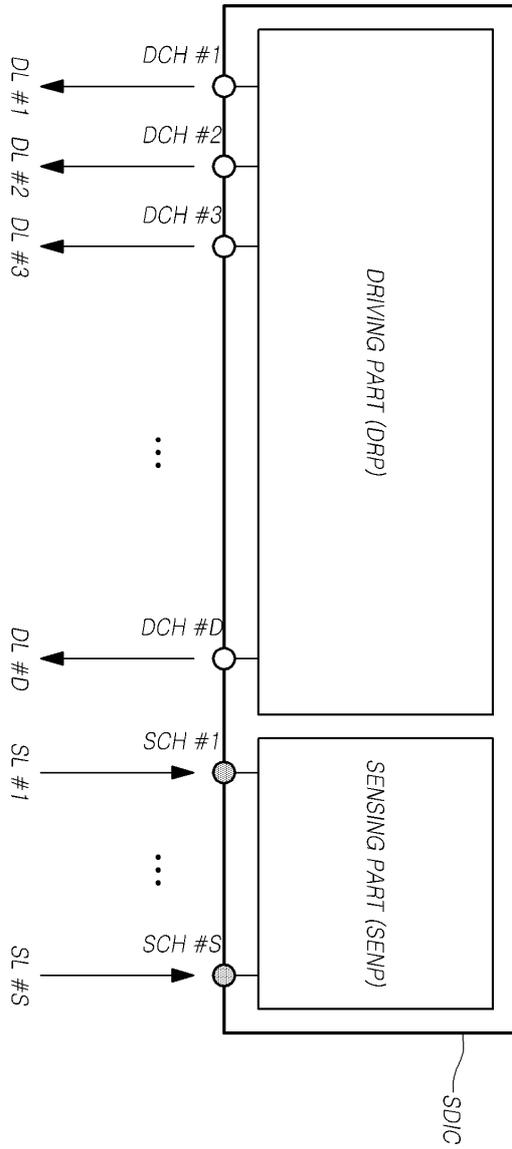
Vsen Wave



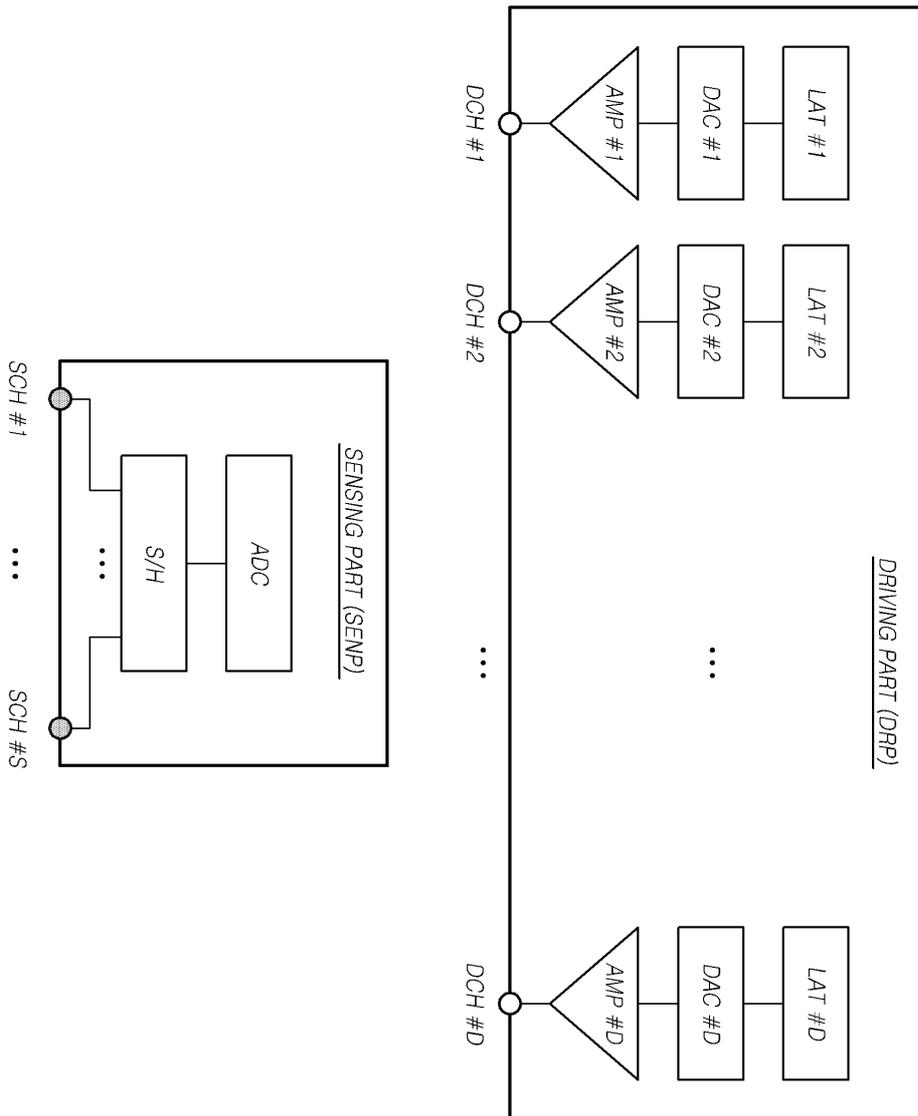
도면5



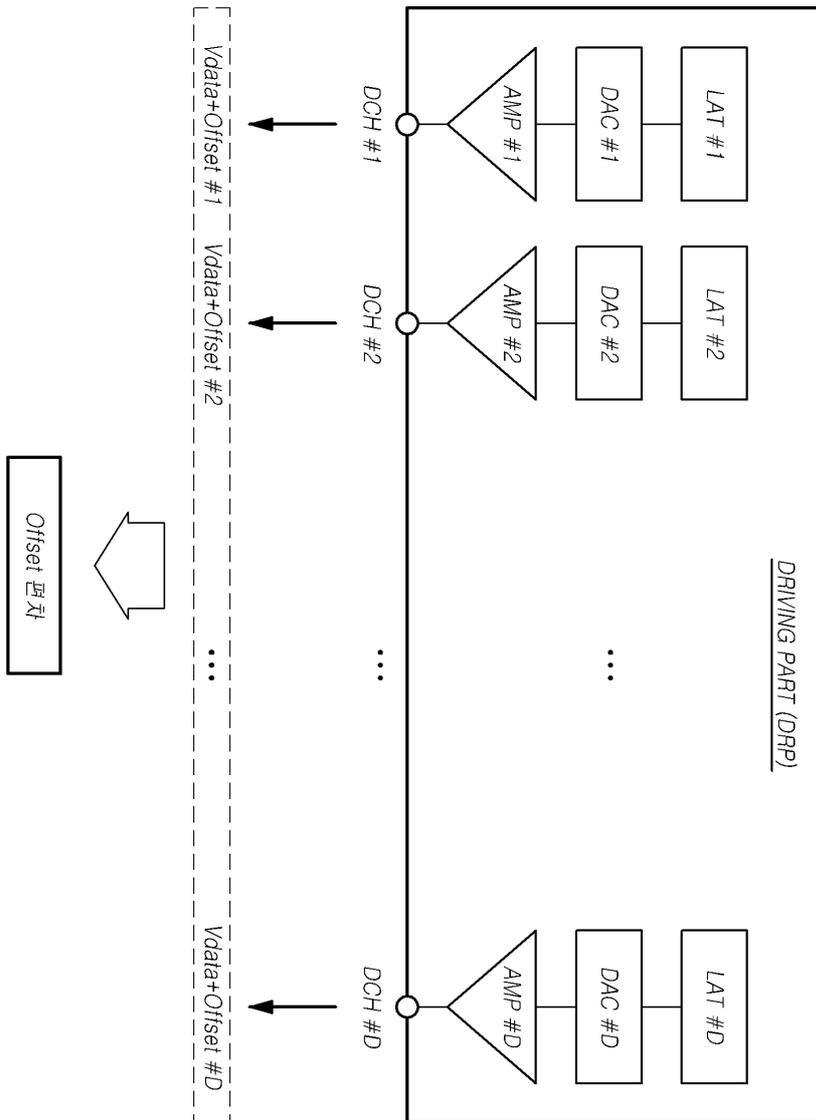
도면6



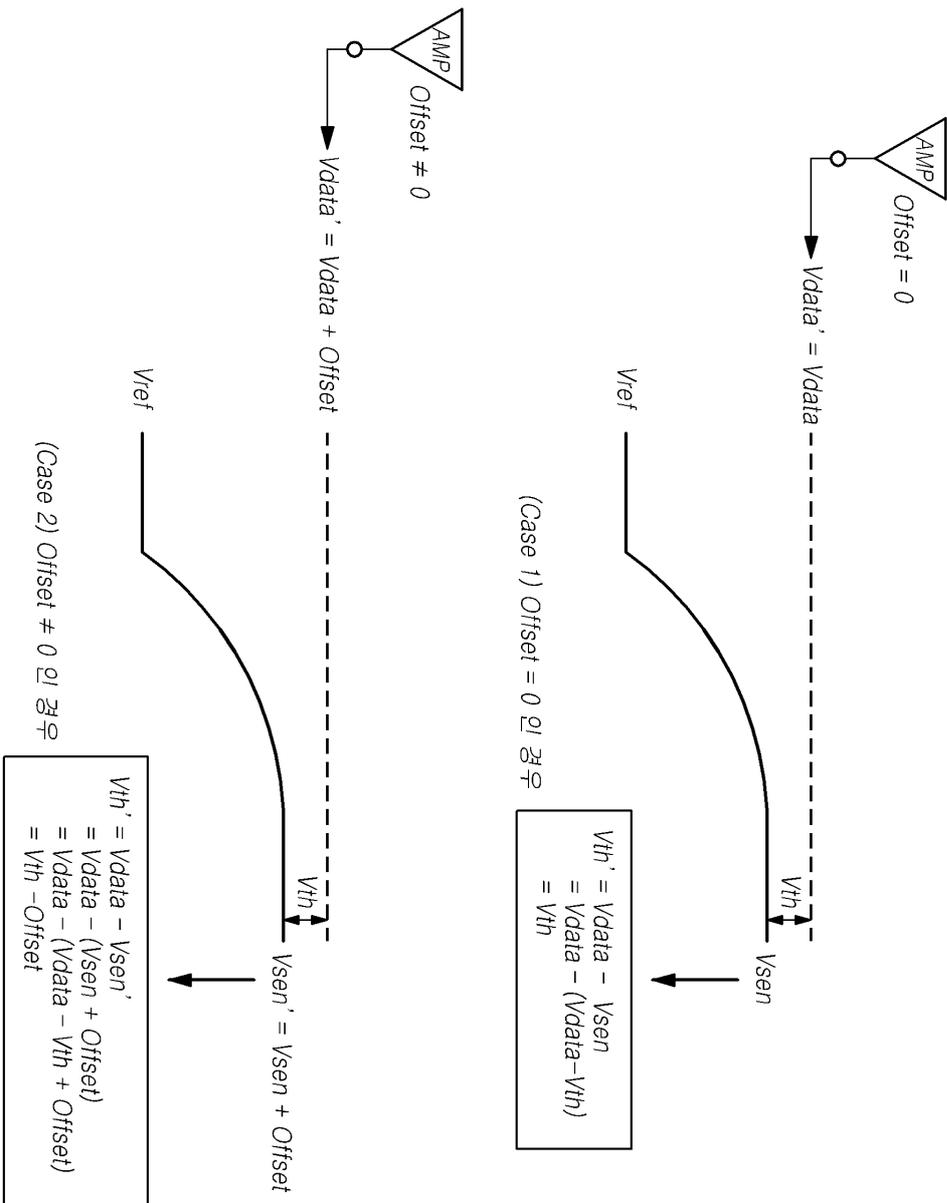
도면7



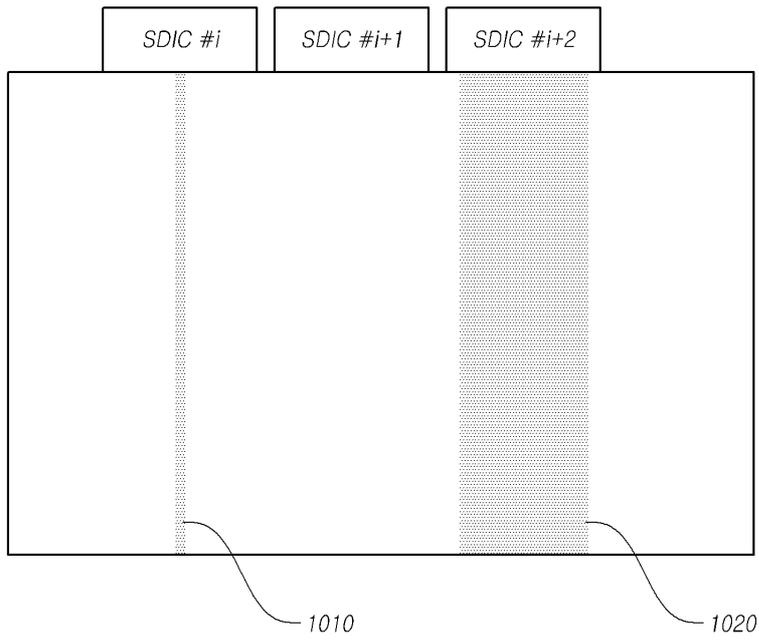
도면8



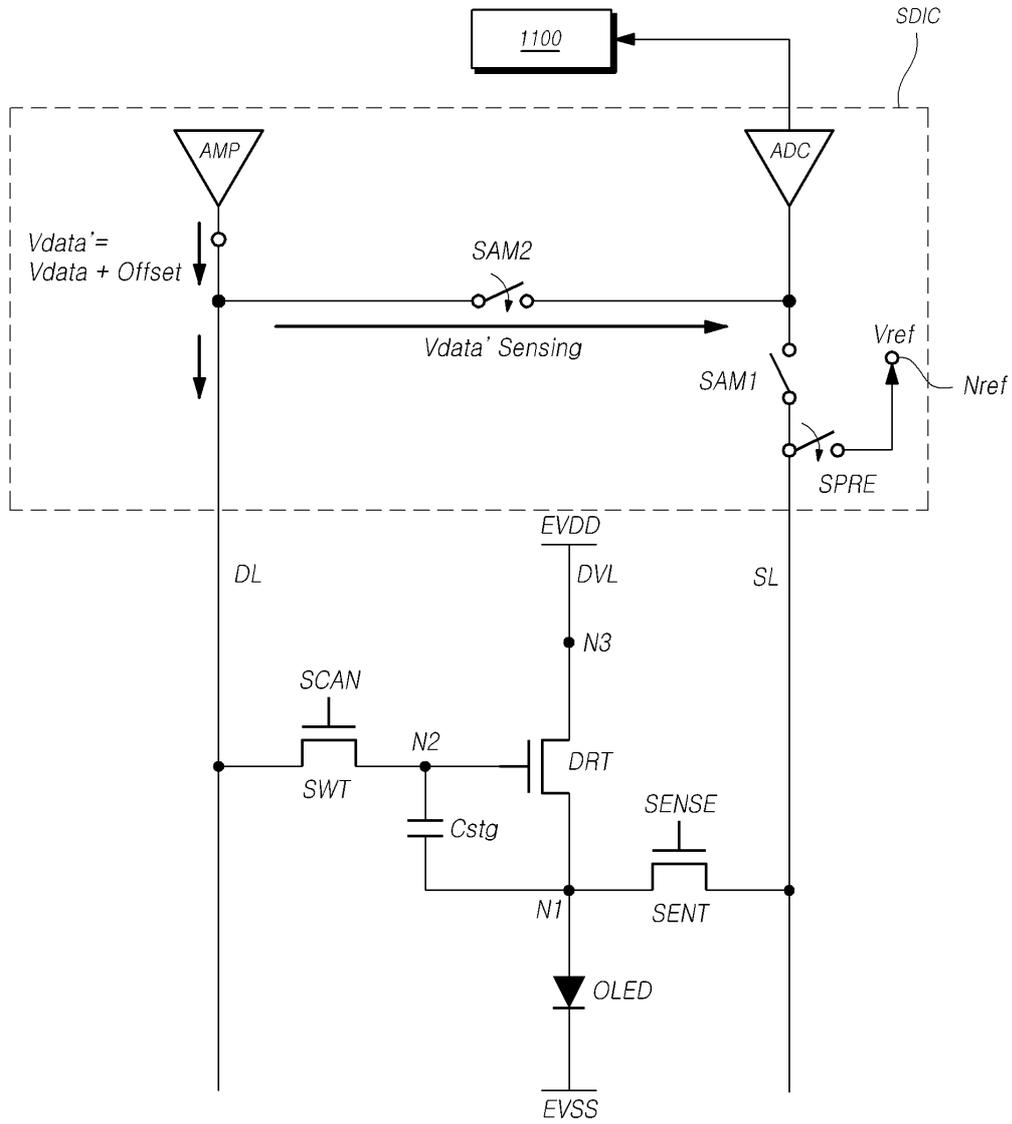
도면9



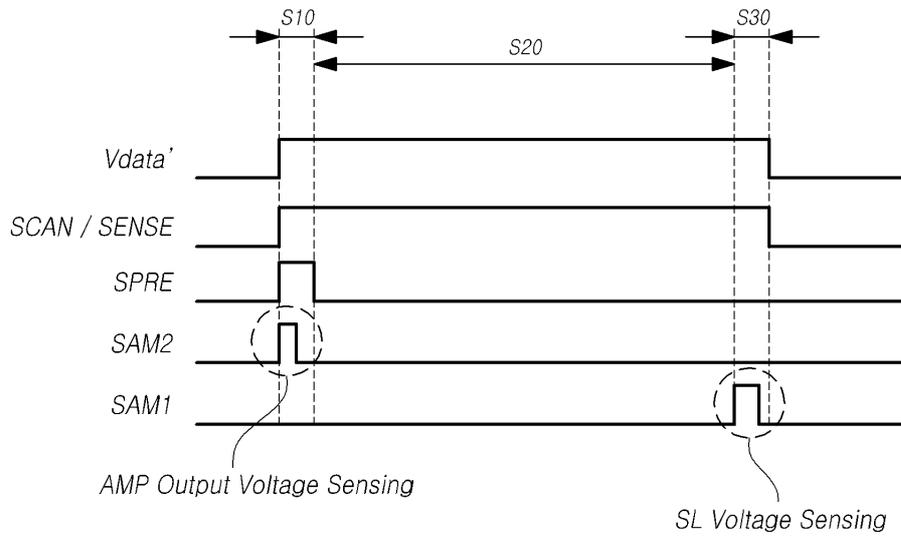
도면10



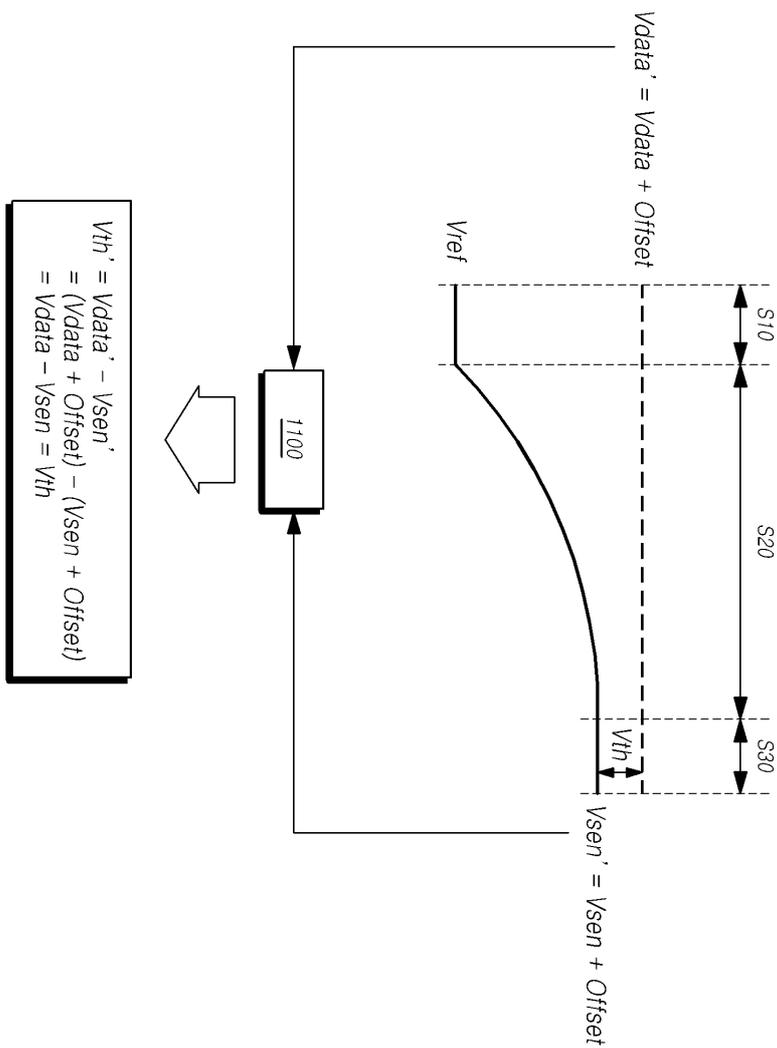
도면11



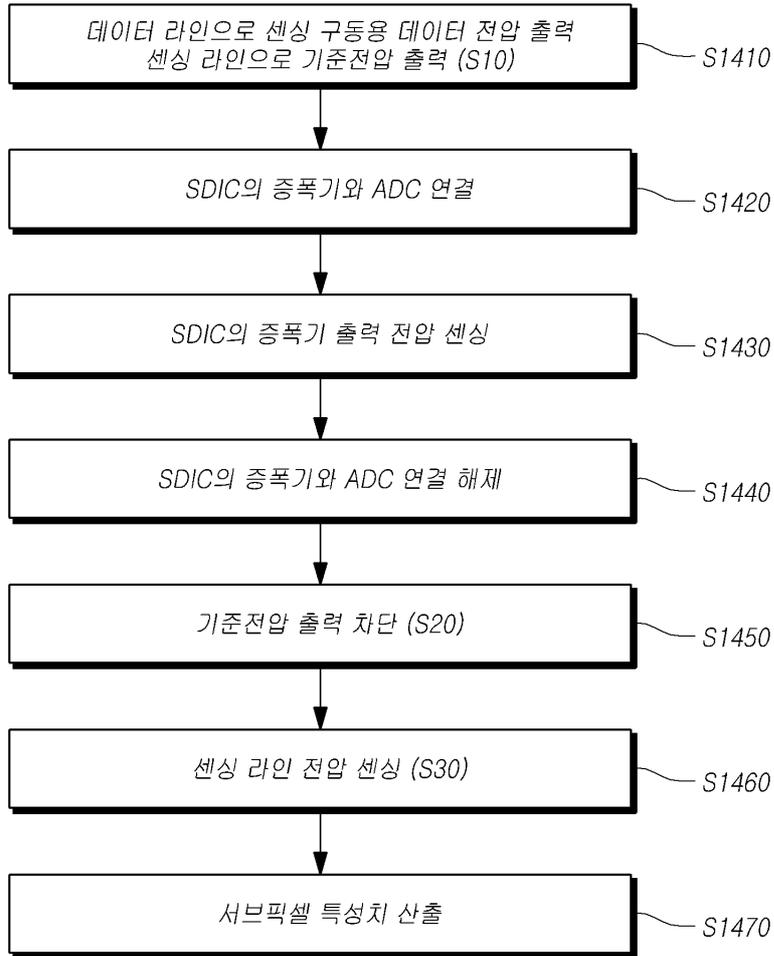
도면12



도면13



도면14



专利名称(译)	标题：源极驱动器集成电路，有机发光显示器及其驱动方法		
公开(公告)号	KR1020170064162A	公开(公告)日	2017-06-09
申请号	KR1020150169492	申请日	2015-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JI HUN 김지훈		
发明人	김지훈		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3275 G09G3/3233 G09G2300/043 G09G2300/0842		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

与这些实施例有关的发明是源极驱动器接口电路，以及有机发光显示器及其驱动方法。更具体地说，它是关于源驱动器接口电路，其中它提供了一起感测源极驱动器接口电路的放大器的实际输出电压的电路结构，并且它使用感测结果产生子像素的特性值。源驱动器接口电路的放大器的实际输出电压，并且以这种方式精确地产生子像素的特性值，从该子像素中去除源极驱动器接口电路的放大器所具有的偏移分量，并且通过该特性值，确保了对子像素的特性值的精确补偿，以及有机发光显示器及其驱动方法。

