



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0051629
(43) 공개일자 2017년05월12일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H01L 27/32 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/3225 (2013.01)
(21) 출원번호 10-2015-0151423
(22) 출원일자 2015년10월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김혁준
경기도 고양시 일산동구 무궁화로 7-45 (장항동,
양우로테오시티플러스) 429호
김태국
경기도 파주시 교하로 70 (목동동, 산내마을3
단지) 308동 2202호
이상훈
경기도 수원시 영통구 도청로 65 5410동 703호 (이
의동, 광교자연엔힐스테이트아파트)
(74) 대리인
특허법인로알

전체 청구항 수 : 총 8 항

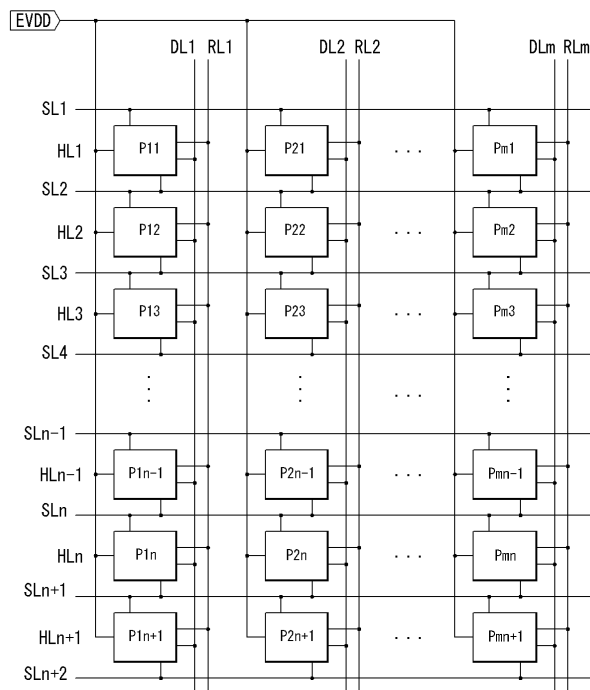
(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명의 유기발광 표시장치는 제1 수평라인에 제1 화소가 위치하고, 제1 수평라인에 이웃한 제2 수평라인에 제2 화소가 위치하고, 제2 수평라인에 이웃한 제3 수평라인에 제3 화소가 위치하며, 제2 화소는 제1 화소와 제1 게이트라인을 공유함과 아울러 제3 화소와 제2 게이트라인을 공유하는 화소 어레이 및 제1 게이트라인에 제1 게이트

(뒷면에 계속)

대표도 - 도5



트신호를 공급하고, 제2 게이트라인에 제1 게이트신호와 다른 제2 게이트신호를 공급하는 게이트 구동회로를 구비한다. 제1 내지 제3 화소 각각은 OLED와, 게이트 노드와 소스 노드 간의 전압에 따라 상기 OLED에 흐르는 전류를 제어하는 구동 TFT와, 데이터 라인과 게이트 노드 사이의 전기적 접촉을 스위칭하는 제1 스위치 TFT와, 소스 노드와 기준 라인 사이의 전기적 접촉을 스위칭하는 제2 스위치 TFT를 포함한다. 제1 화소의 제2 스위치 TFT와 제2 화소의 제1 스위치 TFT는 제1 게이트신호에 따라 동시에 스위칭되고, 제2 화소의 제2 스위치 TFT와 제3 화소의 제1 스위치 TFT는 제2 게이트신호에 따라 동시에 스위칭된다.

(52) CPC특허분류

H01L 27/3262 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2320/0257 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

제1 수평라인에 제1 화소가 위치하고, 상기 제1 수평라인에 이웃한 제2 수평라인에 제2 화소가 위치하고, 상기 제2 수평라인에 이웃한 제3 수평라인에 제3 화소가 위치하며, 상기 제2 화소는 상기 제1 화소와 제1 게이트라인을 공유함과 아울러 상기 제3 화소와 제2 게이트라인을 공유하는 화소 어레이; 및

상기 제1 게이트라인에 제1 게이트신호를 공급하고, 상기 제2 게이트라인에 상기 제1 게이트신호와 다른 제2 게이트신호를 공급하는 게이트 구동회로를 구비하고,

상기 제1 내지 제3 화소 각각은 OLED와, 게이트 노드와 소스 노드 간의 전압에 따라 상기 OLED에 흐르는 전류를 제어하는 구동 TFT와, 데이터 라인과 상기 게이트 노드 사이의 전기적 접속을 스위칭하는 제1 스위치 TFT와, 상기 소스 노드와 기준 라인 사이의 전기적 접속을 스위칭하는 제2 스위치 TFT를 포함하고,

상기 제1 화소의 제2 스위치 TFT와 상기 제2 화소의 제1 스위치 TFT는 상기 제1 게이트신호에 따라 동시에 스위칭되고, 상기 제2 화소의 제2 스위치 TFT와 상기 제3 화소의 제1 스위치 TFT는 상기 제2 게이트신호에 따라 동시에 스위칭되는 유기발광 표시장치.

청구항 2

제1 항에 있어서,

데이터전압을 생성하여 상기 데이터 라인에 공급하는 DAC와, 상기 기준 라인에 연결된 센싱 유닛을 포함한 데이터 구동회로를 더 구비하고,

상기 센싱 유닛은,

기준전압 스위치를 통해 상기 기준 라인에 기준전압을 인가하는 기준 전압원과, 샘플링 스위치를 통해 상기 기준 라인에 충전된 전압을 샘플링하는 샘플링 홀드부를 포함한 유기발광 표시장치.

청구항 3

제2 항에 있어서,

입력 영상을 표시하기 위한 화상 표시 모드와, 상기 OLED의 열화를 센싱하기 위한 제1 센싱 모드와, 상기 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드와, 상기 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드를 미리 설정하고, 각 모드에 따라 상기 게이트 구동회로와 상기 데이터 구동회로의 동작을 다르게 제어하는 타이밍 컨트롤러를 더 구비하는 유기발광 표시장치.

청구항 4

제3 항에 있어서,

상기 화상 표시 모드에서,

상기 기준 라인은 계속해서 상기 기준 전압원에 연결되고,

상기 제1 게이트신호와 상기 제2 게이트신호는 동일한 펄스 형태를 가지며 부분적으로 오버랩 구동되고, 상기 제2 게이트신호는 상기 제1 게이트신호에 비해 위상이 늦으며,

상기 제1 게이트신호에 응답하여 상기 제2 화소의 게이트 노드에는 화상용 데이터전압이 인가되고, 상기 제2 게이트신호에 응답하여 상기 제2 화소의 소스 노드에는 상기 기준전압이 인가되는 유기발광 표시장치.

청구항 5

제3 항에 있어서,

상기 화소 어레이는 상기 제3 수평라인에 이웃한 제4 수평라인에 위치한 제4 화소를 더 포함하고, 상기 제3 화소 및 상기 제4 화소는 제3 게이트신호가 공급되는 제3 게이트라인을 공유하는 유기발광 표시장치.

청구항 6

제5 항에 있어서,

상기 제1 센싱 모드에서,

상기 제1 게이트신호는 제1 펄스를 포함하고, 상기 제2 게이트신호는 상기 제1 펄스보다 위상이 앞선 제2 펄스와, 상기 제1 펄스보다 위상이 뒤진 제3 펄스를 포함하고, 상기 제3 게이트신호는 상기 제2 펄스보다 위상이 앞선 제4 펄스를 포함하며,

상기 제3 게이트신호에 응답하여 상기 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고,

상기 제2 게이트신호에 응답하여 상기 제3 화소의 게이트 노드에는 상기 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 상기 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고,

상기 제1 게이트신호에 응답하여 상기 제1 화소의 게이트 노드에는 상기 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가되는 유기발광 표시장치.

청구항 7

제5 항에 있어서,

상기 제2 센싱 모드에서,

상기 제1 게이트신호는 제1 펄스를 포함하고, 상기 제2 게이트신호는 상기 제1 펄스보다 좁은 펄스 폭을 가지면서 상기 제1 펄스에 오버랩되는 제2 펄스와, 상기 제1 펄스보다 위상이 뒤진 제3 펄스를 포함하고, 상기 제3 게이트신호는 상기 제2 펄스보다 위상이 앞선 제4 펄스를 포함하며,

상기 제3 게이트신호에 응답하여 상기 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고,

상기 제2 게이트신호에 응답하여 상기 제3 화소의 게이트 노드에는 상기 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 상기 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고,

상기 제1 게이트신호에 응답하여 상기 제1 화소의 게이트 노드에는 상기 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가되는 유기발광 표시장치.

청구항 8

제5 항에 있어서,

상기 제3 센싱 모드에서,

상기 제1 게이트신호는 제1 펄스를 포함하고, 상기 제2 게이트신호는 상기 제1 펄스보다 넓은 펄스 폭을 가지면서 상기 제1 펄스와 부분적으로 오버랩되는 제2 펄스를 포함하고, 상기 제3 게이트신호는 상기 제2 펄스보다 위상이 앞선 제3 펄스를 포함하며,

상기 제3 게이트신호에 응답하여 상기 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고,

상기 제2 게이트신호에 응답하여 상기 제3 화소의 게이트 노드에는 상기 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 상기 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고,

상기 제1 게이트신호에 응답하여 상기 제1 화소의 게이트 노드에는 상기 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가되는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것으로, 특히 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 일반적으로 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED를 각각 포함한 화소들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 화소들의 휘도를 조절한다. 화소들 각각은 OLED에 흐르는 구동전류를 제어하기 위해 구동 TFT(Thin Film Transistor)를 포함한다.

[0005] 문턱 전압, 이동도 등과 같은 구동 TFT의 전기적 특성은 모든 화소들에서 동일하게 설계됨이 바람직하나, 실제로는 여러 원인에 의해 화소들 간에서 조금씩 편차를 보인다. 구동 TFT의 전기적 특성 편차는 화소들 간의 휘도 편차를 야기한다. 구동 TFT의 문턱전압을 보상하기 위한 다양한 보상 방안들이 알려져 있다.

[0006] OLED의 경우 외부 보상 방안에서는 도 1 및 도 2와 같이, 3T(Transistor)1C(capacitor)구조를 사용하여 D-TFT 및 OLED 소자 열화를 보상한다. 이러한 3T(Transistor)1C(capacitor)구조는 다음과 같이 동작한다.

[0007] 문턱전압 센싱 구동을 위해 문턱전압 센싱용 제1 게이트신호(SCAN)가 제1 게이트라인(S1 line)을 통해 온(on) 레벨로 화소에 인가되고, 제2 게이트신호(SEN)가 제2 게이트라인(S2 line)을 통해 온 레벨로 화소(P)에 인가되면, 제1 스위치(S1) 및 제2스위치(S2)는 턴 온(Turn on) 된다. 제1 스위치(S1)가 턴 온(Turn on) 되면 문턱전압 센싱용 데이터전압(Vdata)이 제1 노드(N1)에 공급된다. 제2 스위치(S2)가 턴 온(Turn on) 되면 기준전압이 제2 노드(N2)에 공급된다. 이때, 구동TFT(DT)의 게이트-소스 간 전압(Vgs)은 문턱전압(Vth)보다 크게 되어 구동 TFT(DT)의 드레인-소스 사이에는 전류(Ioled, Ids)가 흐른다. 제2 노드(N2)에서 증가되는 구동 TFT(DT)의 소스 전압은 제2 스위치(S2)를 경유하여 기준 라인(Reference Line)에 배치되는 센싱 커패시터(미도시)에 저장된다. 이러한 센싱 전압(Vsen)은 문턱전압 센싱용 제2 게이트신호(SEN)가 온(on) 레벨로 유지되는 센싱 구간 내에서 데이터 구동회로(12)내의 샘플링 스위치(미도시)가 턴 온(Turn on) 될 때 검출되어 ADC로 공급된다.

[0008] 이와 같은 보상 방식으로 구동되는 3T(Transistor)1C(capacitor)구조는 게이트신호의 인가방식에 따라 2게이트라인(2 Gate Line) 구조 또는 1게이트라인(1 Gate Line)로 구분된다. 도 3에 도시된 바와 같이, 1게이트라인(1 Gate Line)은 3T(Transistor)1C(capacitor)구조이면서 1게이트라인(1 Gate Line)이 배치되는 구조이다. 1게이트라인(1 Gate Line) 구조는 2게이트라인(2 Gate Line) 구조 대비 패널 내 전체적인 게이트라인(Gate Line)의 수를 감소시켜 개구율 향상 및 기생Cap에 감소에 대한 장점을 가진다.

[0009] 하지만, 도 2에 도시된 바와 같이, 외부 보상 방안 중 전압 측정 방식의 OLED 소자의 열화 센싱(Sensing)은 2개의 게이트라인(S1 Line, S2 Line)으로 제1 및 제2 게이트신호(SCAN, SEN) 각각이 공급되어 제1 스위치(S1) 및 제2스위치(S2)를 동시 또는 순차적으로 스위칭 동작한다.

[0010] 이와 같이 동작하는 3T(Transistor)1C(capacitor)구조의 2 게이트라인을 3T1C 외부 보상 화소의 1게이트라인(1 Gate Line)에 적용시키기에는 많은 어려움이 발생한다.

발명의 내용

해결하려는 과제

[0011] 따라서, 본 발명의 목적은 화소 및 수직방향을 따라 이웃하는 화소 간에 하나의 게이트라인을 공통적으로 연결 시킴으로써, 1게이트라인 구조에서도 전압 측정 방식을 이용하여 OLED 열화 Sensing 및 잔상 보상을 구동하는

유기발광 표시장치를 제공하는데 있다.

과제의 해결 수단

- [0012] 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기발광 표시장치는 제1 수평라인에 제1 화소가 위치하고, 제1 수평라인에 이웃한 제2 수평라인에 제2 화소가 위치하고, 제2 수평라인에 이웃한 제3 수평라인에 제3 화소가 위치하며, 제2 화소는 제1 화소와 제1 게이트라인을 공유함과 아울러 제3 화소와 제2 게이트라인을 공유하는 화소 어레이 및 제1 게이트라인에 제1 게이트신호를 공급하고, 제2 게이트라인에 제1 게이트신호와 다른 제2 게이트신호를 공급하는 게이트 구동회로를 구비한다. 제1 내지 제3 화소 각각은 OLED와, 게이트 노드와 소스 노드 간의 전압에 따라 상기 OLED에 흐르는 전류를 제어하는 구동 TFT와, 데이터 라인과 게이트 노드 사이의 전기적 접속을 스위칭하는 제1 스위치 TFT와, 소스 노드와 기준 라인 사이의 전기적 접속을 스위칭하는 제2 스위치 TFT를 포함한다. 제1 화소의 제2 스위치 TFT와 제2 화소의 제1 스위치 TFT는 제1 게이트신호에 따라 동시에 스위칭되고, 제2 화소의 제2 스위치 TFT와 제3 화소의 제1 스위치 TFT는 제2 게이트신호에 따라 동시에 스위칭된다.
- [0013] 데이터전압을 생성하여 데이터 라인에 공급하는 DAC와, 기준 라인에 연결된 센싱 유닛을 포함한 데이터 구동회로를 더 구비하고, 센싱 유닛은 기준전압 스위치를 통해 기준 라인에 기준전압을 인가하는 기준 전압원과, 샘플링 스위치를 통해 기준 라인에 충전된 전압을 샘플링하는 샘플링 홀드부를 포함한다.
- [0014] 입력 영상을 표시하기 위한 화상 표시 모드와, OLED의 열화를 센싱하기 위한 제1 센싱 모드와, 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드와, 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드를 미리 설정하고, 각 모드에 따라 게이트 구동회로와 데이터 구동회로의 동작을 다르게 제어하는 타이밍 컨트롤러를 더 구비한다.
- [0015] 화상 표시 모드에서, 기준 라인은 계속해서 기준 전압원에 연결되고, 제1 게이트신호와 제2 게이트신호는 동일한 펄스 형태를 가지며 부분적으로 오버랩 구동되고, 제2 게이트신호는 제1 게이트신호에 비해 위상이 늦으며, 제1 게이트신호에 응답하여 제2 화소의 게이트 노드에는 화상용 데이터전압이 인가되고, 제2 게이트신호에 응답하여 제2 화소의 소스 노드에는 기준전압이 인가된다.
- [0016] 화소 어레이는 제3 수평라인에 이웃한 제4 수평라인에 위치한 제4 화소를 더 포함하고, 제3 화소 및 제4 화소는 제3 게이트신호가 공급되는 제3 게이트라인을 공유한다.
- [0017] 제1 센싱 모드에서, 제1 게이트신호는 제1 펄스를 포함하고, 제2 게이트신호는 제1 펄스보다 위상이 앞선 제2 펄스와, 제1 펄스보다 위상이 뒤진 제3 펄스를 포함한다. 제3 게이트신호는 제2 펄스보다 위상이 앞선 제4 펄스를 포함하며, 제3 게이트신호에 응답하여 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소의 게이트 노드에는 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소의 게이트 노드에는 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.
- [0018] 제2 센싱 모드에서, 제1 게이트신호는 제1 펄스를 포함하고, 제2 게이트신호는 제1 펄스보다 좁은 펄스 폭을 가지면서 제1 펄스에 오버랩되는 제2 펄스와, 제1 펄스보다 위상이 뒤진 제3 펄스를 포함하고, 제3 게이트신호는 제2 펄스보다 위상이 앞선 제4 펄스를 포함한다. 제3 게이트신호에 응답하여 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소의 게이트 노드에는 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소의 게이트 노드에는 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.
- [0019] 제3 센싱 모드에서, 제1 게이트신호는 제1 펄스를 포함하고, 제2 게이트신호는 제1 펄스보다 넓은 펄스 폭을 가지면서 제1 펄스와 부분적으로 오버랩되는 제2 펄스를 포함하고, 제3 게이트신호는 제2 펄스보다 위상이 앞선 제3 펄스를 포함한다. 제3 게이트신호에 응답하여 제3 화소의 소스 노드에는 제1 레벨의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소의 게이트 노드에는 제1 레벨의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소의 소스 노드에는 제1 레벨의 기준 전압보다 낮은 제2 레벨의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소의 게이트 노드에는 제2 레벨의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.

발명의 효과

[0020] 본 발명은 화소 및 수평라인을 따라 이웃하는 화소 간에 하나의 게이트라인을 공통적으로 연결시킴으로써, 1게이트라인 구조에서도 전압 측정 방식을 이용하여 D-TFT 열화뿐만 아니라 OLED 열화를 측정할 수 있다. 그 결과, OLED 열화 Sensing 및 잔상 등을 보상할 수 있는 효과가 있다.

[0021] 본 발명은 화소 및 수평라인을 따라 이웃하는 화소 간에 하나의 게이트라인을 공통적으로 연결시킴으로써, 패널 내의 게이트라인을 감소시킬 수 있다. 그 결과 개구율을 향상시킬 수 있을 뿐만 아니라 OLED 열화 수명 및 패널의 균일성(Panel Uniformity)을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

- [0022] 도 1은 종래의 소스 팔로워 방식으로 동작하는 2게이트가 배치되는 3T1C 화소 구조를 보여주기 위한 도면이다.
- 도 2는 종래의 소스 팔로워 방식으로 동작하는 2게이트가 배치되는 3T1C 화소 구조의 동작을 보여주기 위한 파형도들이다.
- 도 3은 종래의 소스 팔로워 방식으로 동작하는 1게이트가 배치되는 3T1C 화소 구조를 보여주기 위한 도면이다.
- 도 4는 본 발명의 실시 예에 따른 유기발광 표시장치를 보여주는 블록도이다.
- 도 5는 표시패널에 형성된 화소 어레이를 보여주는 도면이다.
- 도 6은 외부 보상을 위한 제1 화소의 구체적 구성과 함께, 타이밍 컨트롤러, 데이터 구동회로 및 화소 간 접속 구조를 보여주는 도면이다.
- 도 7은 제1 화소(P11) 내지 제4 화소(P14)의 구체적인 구성을 함께 화소 간 접속 구조를 보여주는 도면이다.
- 도 8은 입력 영상을 표시하기 위한 표시 모드일 때의 파형들을 보여주는 도면이다.
- 도 9는 OLED의 열화를 센싱하기 위한 제1 센싱 모드일 때의 파형들을 보여주는 도면이다.
- 도 10은 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드일 때의 파형들을 보여주는 도면이다.
- 도 11은 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드일 때의 파형들을 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0024] 도 4 내지 도 7을 참조하면, 본 발명의 실시 예에 따른 유기발광 표시장치는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13), 및 타이밍 컨트롤러(11)를 구비한다.
- [0025] 표시패널(10)에는 다수의 데이터 라인들(DL1 내지 DL_m, RL1 내지 RL_m)과, 다수의 게이트라인(SL1 내지 SL_{n+2})들이 교차되고, 이 교차영역마다 화소(P11 내지 P_{m,n+1})들이 매트릭스 형태로 배치된다.
- [0026] 데이터 라인들은 m (m 은 양의 정수)개의 데이터전압 공급라인들(DL1 내지 DL_m), m 개의 기준 라인들(RL1 내지 RL_m)을 포함한다. 그리고, 게이트라인들(SL1 내지 SL_{n+2})은 제 n (n 은 자연수) 게이트라인(SL_n), 제 $n+1$ 게이트라인(SL_{n+1}), 제 $n+2$ 게이트라인(SL_{n+2}) 등을 포함한다.
- [0027] 화소(P11 내지 P_{m,n+1})는 제1 화소(P11), 제2 화소(P12), 제3 화소(P13) 및 제4 화소(P14)를 포함한다. 화소(P_{m,n+1}) 어레이는 제1 수평라인(HL1)에 제1 화소(P11)가 위치하고, 제1 수평라인(HL1)에 이웃한 제2 수평라인(HL2)에 제2 화소(P12)가 위치하고, 제2 수평라인(HL2)에 이웃한 제3 수평라인(HL3)에 제3 화소(P13)가 위치하고, 제3 수평라인(HL3)에 이웃한 제4 수평라인(HL4)에 제4 화소(P14)가 위치한다. 수평라인(HL_{n+1})들은 적어도 하나 이상의 화소(P_{m,n+1})들이 나란하게 배치되는 것으로 정의된다.
- [0028] 제1 화소(P11) 내지 제4 화소(P14)는 데이터전압 공급라인들(DL1 내지 DL_m) 중 어느 하나에 접속되고, 기준 라인들(RL1 내지 RL_m) 중 어느 하나에 접속되고, 제1 게이트라인(SL2) 내지 제4 게이트라인(SL4) 중 어느 하나에 접속된다. 제2 화소(P12)는 제1 화소(P11)와 제1 게이트라인(SL2)을 공유함과 아울러 제3 화소(P13)와 제2 게이트라인(SL3)을 공유한다. 제3 화소(P13)는 제2 화소(P12)와 제2 게이트라인(SL3)을 공유함과 아울러 제4 화소

(P14)와 제3 게이트라인(SL)을 공유한다.

- [0029] 제1 화소(P11) 내지 제4 화소(P14)는 입력 영상을 표시하기 위한 표시 모드, OLED의 열화를 센싱하기 위한 제1 센싱 모드와, 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드와, 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드를 미리 설정하고, 설정된 각 모드에 따라 다르게 동작된다.
- [0030] 제1 화소(P11) 내지 제4 화소(P14)는 도시하지 않은 전원발생부(미도시)로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS)을 공급받는다. 본 발명의 제1 화소(P11) 내지 제4 화소(P14)는 외부 보상을 위해 OLED, 구동 TFT(DT1 내지 DTn+1), 제1 및 제2 스위치 TFT(ST1n+1, ST2n+1), 및 스토리지 커패시터(Cst)를 포함할 수 있다.
- [0031] 제1 화소(P11) 내지 제4 화소(P14) 각각을 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 제1 화소(P11) 내지 제4 화소(P14)를 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0032] 데이터 구동회로(12)는 OLED의 열화를 센싱하기 위한 제1 센싱 모드, 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드, 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드 중 어느 하나의 모드를 미리 설정하고, 설정된 각 모드에 따라 다른 센싱용 데이터전압을 제1 화소(P11) 내지 제4 화소(P14)에 공급함과 아울러, 기준 라인들(RL1 내지 RLm)을 통해 표시패널(10)로부터 입력되는 센싱 전압(Vsen)들을 디지털 값으로 변환하여 타이밍 컨트롤러(11)에 공급한다. 데이터 구동회로(12)는 입력 영상을 표시하기 위한 표시 모드일 경우 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(11)로부터 입력되는 디지털 보상 데이터(MDATA)를 화상용 데이터전압으로 변환하여 데이터 라인(DL1 내지 DLm)들에 공급한다.
- [0033] 게이트 구동회로(13)는 게이트 제어신호(GDC)를 기반으로 제1 게이트신호(gs1) 내지 제3 게이트신호(gs3)를 발생한다. 제1 게이트신호(gs1)는 제2 게이트신호(gs2) 또는 제3 게이트신호(gs3)와 다른 신호이다.
- [0034] 제1 게이트신호(gs1) 내지 제3 게이트신호(gs3)는 센싱용 제1 게이트신호 내지 센싱용 제3 게이트신호 및 화상용 제1 게이트신호 내지 화상용 제3 게이트신호를 포함할 수 있다. 게이트 구동회로(13)는 제1 센싱 모드 내지 제3 센싱 모드일 경우에는 모드에 따라 센싱용 제1 게이트신호 내지 센싱용 제3 게이트신호를 라인 순차 방식으로 제1 게이트라인(SL2) 내지 제3 게이트라인(SL3) 각각에 공급할 수 있다. 게이트 구동회로(13)는 입력 영상을 표시하기 위한 화상 표시 모드일 경우에는 화상용 제1 게이트신호를 라인 순차 방식으로 제1 게이트라인(SL2)에 공급함과 아울러, 화상용 제2 게이트신호를 라인 순차 방식으로 제2 게이트라인(SL3)에 공급할 수 있다. 게이트 구동회로(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.
- [0035] 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트 클럭신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0036] 또한, 타이밍 컨트롤러(11)는 데이터 구동회로(12)로부터 공급되는 디지털 센싱 전압 값을 참조하여 입력 디지털 비디오 데이터(DATA)를 변조함으로써, OLED의 열화, 구동 TFT의 문턱전압의 편차 및 구동 TFT의 이동도를 보상하기 위한 디지털 보상 데이터(MDATA)를 발생한 후, 이 디지털보상 데이터(MDATA)를 데이터 구동회로(12)에 공급한다.
- [0037] 이러한 본 발명의 타이밍 컨트롤러(11)는 입력 영상을 표시하기 위한 화상 표시 모드와, OLED의 열화를 센싱하기 위한 제1 센싱 모드와, 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드와, 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드를 미리 설정하고, 각 모드에 따라 게이트 구동회로(13)와 데이터 구동회로(12)의 동작을 다르게 제어한다. 이에 따라, 본 발명은 D-TFT 열화뿐만 아니라 OLED 열화를 측정하여 OLED 열화 Sensing 및 잔상 등을 보상할 수 있다.
- [0038] 도 5는 표시패널에 배치되는 화소 어레이를 보여주는 도면이다. 도 6은 외부 보상을 위한 제1 화소의 구체적 구성과 함께, 타이밍 컨트롤러, 데이터 구동회로 및 화소 간 접속 구조를 보여주는 도면이다. 도 7은 제1 화소(P11) 내지 제4 화소(P14)의 구체적인 구성을 함께 화소 간 접속 구조를 보여주는 도면이다.
- [0039] 도 5 및 도 7을 참조하면, 제1 화소(P11) 내지 제4 화소(P14)는 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. 여기서는 제1 화소(P11) 내지 제4 화소(P14)가 동일하므로, 제1 화소(P11)를 중심으로 설명하기로 한다.
- [0040] OLED는 소스 노드(N21)에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노

드레인극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다.

- [0041] 구동 TFT(DT)는 게이트-소스 간 전압(V_{gs})에 따라 OLED에 흐르는 전류(I_{oled})를 제어한다. 구동 TFT(DT)는 게이트 노드(N11)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 소스 노드(N21)에 접속된 소스전극을 구비한다.
- [0042] 스토리지 커패시터(Cst)는 게이트 노드(N11)와 소스 노드(N21) 사이에 접속된다.
- [0043] 제1 스위치 TFT(ST1)는 제1 센싱 모드 내지 제3 센싱 모드시 센싱용 제1 게이트신호 또는 센싱용 제3 게이트신호에 응답하여 데이터 라인(DL1)에 충전된 센싱용 데이터전압(V_{data})을 게이트 노드(N11)에 인가한다.
- [0044] 제1 스위치 TFT(ST1)는 화상 표시 모드시 화상용 제1 게이트신호(SCAN)에 응답하여 데이터 라인(DL1)에 충전된 화상용 데이터전압(V_{data})을 게이트 노드(N11)에 인가한다.
- [0045] 제1 스위치 TFT(ST1)는 제1 게이트라인(SL2)에 접속된 게이트전극, 데이터 라인에 접속된 드레인전극 및 게이트 노드(N11)에 접속된 소스전극을 구비한다.
- [0046] 제2 스위치 TFT(ST2)는 제1 센싱 모드 내지 제3 센싱 모드 시 센싱용 제2 게이트신호에 응답하여 소스 노드(N21)와 기준 라인(RL) 간의 전류 흐름을 스위칭함으로써, 게이트 노드(N11)의 게이트전압을 추종하여 변하는 소스 노드(N21)의 소스전압을 기준 라인의 센싱 커패시터(C_x)에 저장한다.
- [0047] 제2 스위치 TFT(ST2)는 화상 표시 모드시 화상용 제2 게이트신호(SEN)에 응답하여 소스 노드(N21)와 기준 라인(RL1) 간의 전류 흐름을 스위칭함으로써, 구동 TFT(DT)의 소스전압을 기준 전압(V_{ref})으로 리셋한다.
- [0048] 제2 스위치 TFT(ST2)의 게이트전극은 제1 게이트라인(SL1)에 접속되고, 제2 스위치 TFT(ST2)의 드레인전극은 소스 노드(N21)에 접속되며, 제2 스위치 TFT(ST2)의 소스전극은 기준 라인(RL)에 접속된다.
- [0049] 데이터 구동회로(12)는 데이터 라인(DL1) 및 기준 라인(RL1)을 통해 제1 화소(P11) 내지 제4 화소(P14)와 연결되어 있다. 기준 라인(RL1)에는 소스 노드(N21)의 소스전압을 센싱 전압(V_{sen})으로 저장하기 위한 센싱 커패시터(C_x)가 배치되어 있다.
- [0050] 데이터 구동회로(12)는 데이터전압을 생성하여 데이터 라인(DL1)에 공급하는 DAC와, 기준 라인(RL1)에 연결된 센싱 유닛(12a)을 포함한다.
- [0051] 센싱 유닛(12a)은 디지털-아날로그 컨버터(DAC), 아날로그-디지털 컨버터(ADC), 기준 전압원(V_{ref}) 및 샘플링 홀드부(SH) 등을 포함한다.
- [0052] DAC는 타이밍 컨트롤러(11)의 제어 하에, 제1 센싱 모드 내지 제3 센싱 모드의 동작 기간에서 센싱용 데이터전압(V_{data})을 동일 레벨 또는 서로 다른 레벨로 생성하여 데이터 라인에 출력할 수 있다.
- [0053] DAC는 타이밍 컨트롤러(11)의 제어 하에, 화상 표시 모드의 동작 기간에서 디지털 보상 데이터를 화상용 데이터전압(V_{data})으로 변환하여 데이터 라인(DL1)에 출력할 수 있다.
- [0054] 기준 전압원(V_{ref})은 기준전압 스위치(SW1)를 통해 기준 라인(RL1)에 기준전압을 인가한다. 기준전압 스위치(SW1)는 기준 전압원(V_{ref})과 기준 라인(RL1) 사이의 전류 흐름을 스위칭한다.
- [0055] 샘플링 홀드부(SH)는 샘플링 스위치(SW2)를 통해 기준 라인(RL1)에 충전된 전압을 샘플링한다. 샘플링 스위치(SW2)는 기준 라인(RL1)과 ADC 사이의 전류 흐름을 스위칭한다.
- [0056] ADC는 센싱 커패시터(C_x)에 저장된 아날로그 센싱 전압(V_{sen})을 디지털 값으로 변환하여 타이밍 컨트롤러(11)에 공급한다.
- [0057] 도 8은 입력 영상을 표시하기 위한 표시 모드일 때의 파형들을 보여준다. 도 8에서는 도 7과 결부하여 입력 영상을 표시하기 위한 표시 모드일 때의 파형들을 설명하기로 한다.
- [0058] 화상 표시 모드에서 데이터 구동회로(12)의 기준전압 스위치(SW1)는 계속해서 온(on) 상태로 유지되는데 반해, 샘플링 스위치(SW2)는 계속해서 오프(off) 상태로 유지된다. 이에 따라 기준 라인(RL)은 계속해서 기준 전압원(V_{ref})에 연결된다.
- [0059] t_1 기간 동안, 제1 화소(P11)의 제1 스위치 TFT(ST1)는 제0 게이트라인(SL1)을 통해 공급되는 화상용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 여기서 제0 게이트라인(SL1)은 제1 화소(P11)의 제1 스위치 TFT(ST1)에 전기적으로 연결되는 게이트라인으로 정의된다.

- [0060] t2 기간 동안, 제1 화소(P11)의 제1 스위치 TFT(ST11)이 온(on) 상태를 유지하고, 제1 화소(P11)의 제2 스위치 TFT(ST21)는 제1 게이트라인(SL2)을 통해 공급되는 화상용 제2 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제2 화소(P12)의 제1 스위치 TFT(ST12)는 제1 게이트라인(SL2)을 통해 공급되는 화상용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 화상용 제2 게이트신호는 화상용 제1 게이트신호와 부분적으로 오버랩되어 구동된다.
- [0061] t3 기간 동안, 제1 화소(P11)의 제1 스위치 TFT(ST11)이 턴 오프(turn off) 되고, 제1 화소(P11)의 제2 스위치 TFT(ST21)와 제2 화소(P12)의 제1 스위치 TFT(ST12)는 온(on) 상태를 유지한다. 제2 화소(P12)의 제2 스위치 TFT(ST22)는 제2 게이트라인(SL3)을 통해 공급되는 화상용 제3 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제2 게이트라인(SL3)을 통해 공급되는 화상용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 화상용 제3 게이트신호는 화상용 제2 게이트신호와 부분적으로 오버랩되어 구동된다.
- [0062] t4 기간 동안, 제1 화소(P11)의 제2 스위치 TFT(ST21)와 제2 화소(P12)의 제1 스위치 TFT(ST12)는 턴 오프(turn off) 된다. 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제3 게이트라인(SL4)을 통해 공급되는 화상용 제4 게이트신호에 응답하여 턴 온(turn on) 된다. 화상용 제4 게이트신호는 화상용 제3 게이트신호와 부분적으로 오버랩되어 구동된다.
- [0063] 상술한 바와 같이, 화상 표시 모드에서는 제2 게이트신호가 제1 게이트신호에 비해 위상이 늦으며, 제1 게이트신호에 응답하여 제2 화소(P12)의 게이트 노드(N12)에는 화상용 데이터 전압이 인가되고, 제2 게이트신호에 응답하여 제2 화소(P12)의 소스 노드(N22)에는 기준 전압이 인가된다.
- [0064] 제2 게이트신호는 제1 게이트신호와 동일한 펄스 형태를 가지며 부분적으로 오버랩 구동된다. 제1 게이트신호와 제2 게이트신호가 부분적으로 오버랩되어 구동됨으로써, 충분한 스캔 기간을 확보할 수 있다. 제1 게이트신호와 제2 게이트신호는 실질적으로 1/2이 부분적으로 오버랩되어 구동되는 것이 바람직하다.
- [0065] 여기서 제1 및 제2 스위치 TFT(ST11, ST21)는 화상용 제1 게이트신호 또는 제2 게이트신호에 응답하여 동시에 턴 온(turn on) 되며, 그에 따라 구동 TFT(DT)의 게이트 소스 간 전압(Vgs)은 원하는 레벨(N 데이터전압과 기준 전압(Vref) 간의 차)로 프로그래밍될 수 있다.
- [0066] 이후, 화상용 제1 게이트신호 또는 화상용 제2 게이트신호에 응답하여 제1 및 제2 스위치 TFT (ST11, ST21)가 동시에 턴 오프(turn off) 되고, 구동 TFT(DT)는 프로그래밍된 Vgs레벨에 따라 구동 전류(Ioled)를 발생하여 OLED에 인가한다. OLED는 구동 전류(Ioled)에 대응되는 밝기로 발광하여 계조를 표시한다.
- [0067] 도 9는 OLED의 열화를 센싱하기 위한 제1 센싱 모드일 때의 파형들을 보여준다. 도 9에서는 도 7과 결부하여 OLED의 열화를 센싱하기 위한 제1 센싱 모드일 때의 파형들을 설명하기로 한다.
- [0068] 제1 센싱 모드에서, 제1 게이트신호는 제1 펄스(PS11)를 포함한다. 제2 게이트신호는 제1 펄스(PS11)보다 위상이 앞선 제2 펄스(PS12)와, 제1 펄스(PS11)보다 위상이 뒤진 제3 펄스(PS13)를 포함한다. 제3 게이트신호는 제2 펄스(PS12)보다 위상이 앞선 제4 펄스(PS14)를 포함한다.
- [0069] t11 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)는 제3 게이트라인(SL4)을 통해 공급되는 열화 센싱용 제3 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제3 화소(P13)의 제2 스위치 TFT(ST23)는 제3 게이트라인(SL4)을 통해 공급되는 열화 센싱용 제3 게이트신호에 응답하여 턴 온(turn on)되고, 기준전압 스위치(SW1)는 턴 온(turn on)된다. 제4 화소(P14)의 게이트 노드(N14)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가된다.
- [0070] t12 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)와 제3 화소(P13)의 제2 스위치 TFT(ST23)는 턴 오프(turn off) 되고, 기준전압 스위치(SW1)는 온(on) 상태를 유지한다. 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제2 게이트라인(SL3)을 통해 공급되는 열화 센싱용 제2 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제2 화소(P12)의 제2 스위치 TFT(ST22)는 제2 게이트라인(SL3)을 통해 공급되는 열화 센싱용 제2 게이트신호에 응답하여 턴 온(turn on)된다. 제3 화소(P13)의 게이트 노드(N13)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(Vgs)은 역바이어스 된다. 이에 따라, 제3 화소(P13)는 센싱 동작하지 않는다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가된다.

- [0071] t13 기간 동안, 제3 화소(P13)의 제1 스위치 TFT(ST13)와 제2 화소(P12)의 제2 스위치 TFT(ST22)는 턴 오프(turn off) 되고, 기준전압 스위치(SW1)는 온(on) 상태를 유지한다. 제2 화소(P12)의 제1 스위치 TFT(ST12)는 제1 게이트라인(SL2)을 통해 공급되는 열화 센싱용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제1 화소(P11)의 제2 스위치 TFT(ST21)는 제1 게이트라인(SL2)을 통해 공급되는 열화 센싱용 제1 게이트신호에 응답하여 턴 온(turn on)된다. 제1 화소(P11)의 게이트 노드(N11)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터 전압이 인가된다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(Vgs)은 원하는 레벨이 된다.
- [0072] t14 기간 동안, 기준전압 스위치(SW1)는 온(on) 상태를 유지한다. 제2 화소(P12)의 제2 스위치 TFT(ST22)는 제2 게이트라인(SL3)을 통해 공급되는 열화 센싱용 제2 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제2 게이트라인(SL3)을 통해 공급되는 열화 센싱용 제2 게이트신호에 응답하여 턴 온(turn on)된다.
- [0073] 이에 따라, 제2 화소(P12)의 소스 노드(N22)는 기준 전압과 실질적으로 동일한 전압이 인가된다.
- [0074] t15 기간 동안, 기준전압 스위치(SW1)는 턴 오프(turn off)된다. 제2 화소(P12)의 제2 스위치 TFT(ST22)와 제3 화소(P13)의 제1 스위치 TFT(ST13)는 온(on) 상태를 유지한다. 구동 TFT(DT)는 Vgs레벨에 따라 구동 전류(Ioled)를 발생하여 OLED에 인가됨으로써, 제2 화소(P12)의 소스 노드(N22)는 점진적으로 전압이 증가한다.
- [0075] 상술한 바와 같이, 제1 센싱 모드는 제3 게이트신호에 응답하여 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소(P13)의 게이트 노드(N13)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소(P12)의 소스 노드(N22)에는 제1 레벨(A)의 기준 전압보다 낮은 제2 레벨(B)의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소(P11)의 게이트 노드(N11)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.
- [0076] 이후, 샘플링 스위치(SW2)가 턴 온(turn on) 되면, 샘플링 홀드부(SH)는 샘플링 스위치(SW2)를 통해 기준 라인에 충전된 전압을 샘플링한다. 이때 샘플링 스위치(SW2)는 제2 화소(P12)의 소스 노드(N22)의 전위가 충분히 세추레이션된 후 턴 온(turn on)됨이 바람직하다.
- [0077] 도 10은 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드일 때의 파형들을 보여준다. 도 10에서는 도 7과 결부하여 구동 TFT의 문턱전압을 센싱하기 위한 제2 센싱 모드일 때의 파형들을 설명하기로 한다.
- [0078] 제2 센싱 모드에서, 제1 게이트신호는 제1 펄스(PS21)를 포함한다. 제2 게이트신호는 제1 펄스(PS21)보다 좁은 펄스 폭을 가지면서 제1 펄스(PS21)에 오버랩되는 제2 펄스(PS22)와, 제1 펄스(PS21)보다 위상이 뒤진 제3 펄스(PS23)를 포함한다. 제3 게이트신호는 제2 펄스(PS22)보다 위상이 앞선 제4 펄스(PS24)를 포함한다.
- [0079] t21 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)는 제3 게이트라인(SL4)을 통해 공급되는 문턱 센싱용 제3 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제3 화소(P13)의 제2 스위치 TFT(ST23)는 제3 게이트라인(SL4)을 통해 공급되는 문턱 센싱용 제3 게이트신호에 응답하여 턴 온(turn on)되고, 기준전압 스위치(SW1)는 턴 온(turn on)된다. 제4 화소(P14)의 게이트 노드(N14)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가된다.
- [0080] t22 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)와 제3 화소(P13)의 제2 스위치 TFT(ST23)는 턴 오프(turn off) 되고, 기준전압 스위치(SW1)는 온(on) 상태를 유지한다.
- [0081] 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제2 게이트라인(SL3)을 통해 공급되는 문턱 센싱용 제2 게이트신호에 응답하여 턴 온(turn on) 된다. 제2 화소(P12)의 제2 스위치 TFT(ST22)는 제2 게이트라인(SL3)을 통해 공급되는 문턱 센싱용 제2 게이트신호에 응답하여 턴 온(turn on)된다. 제2 화소(P12)의 제1 스위치 TFT(ST12)는 제1 게이트라인(SL2)을 통해 공급되는 문턱 센싱용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 제1 화소(P11)의 제2 스위치 TFT(ST21)는 제1 게이트라인(SL2)을 통해 공급되는 문턱 센싱용 제1 게이트신호에 응답하여 턴 온(turn on) 된다.
- [0082] 제3 화소(P13)의 게이트 노드(N13)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(Vgs)은 역바이어스 된다. 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압은 제2 레벨(B)의 기준 전압보다 높고, 제1 레벨(A)의 기준 전압보다 낮다. 이에 따라, 제3 화소(P13)는 센싱

동작하지 않는다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가된다.

- [0083] 이와 동시에 제2 화소(P12)의 게이트 노드(N12)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(V_{gs})은 원하는 레벨이 된다.
- [0084] t23 기간 동안, 기준전압 스위치(SW1), 제2 화소(P12)의 제2 스위치 TFT(ST22) 및 제3 화소(P13)의 제1 스위치 TFT(ST13)는 턴 오프(turn off)되고, 제1 화소(P11)의 제2 스위치 TFT(ST21)와 제2 화소(P12)의 제1 스위치 TFT(ST12)는 온(on) 상태를 유지한다.
- [0085] t24 기간 동안, 제1 화소(P11)의 제2 스위치 TFT(ST21)와 제2 화소(P12)의 제1 스위치 TFT(ST12)는 턴 오프(turn off) 되고, 제2 화소(P12)의 제2 스위치 TFT(ST22) 및 제3 화소(P13)의 제1 스위치 TFT(ST13)는 턴 온(turn on) 된다.
- [0086] 상술한 바와 같이, 제2 센싱 모드는 제3 게이트신호에 응답하여 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소(P13)의 게이트 노드(N13)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소(P12)의 소스 노드(N22)에는 제1 레벨(A)의 기준 전압보다 낮은 제2 레벨(B)의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소(P11)의 게이트 노드(N11)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.
- [0087] 이후, 샘플링 스위치(SW2)가 턴 온(turn on) 되면, 샘플링 홀드부(SH)는 샘플링 스위치(SW2)를 통해 기준 라인에 충전된 전압을 샘플링한다. 이때 샘플링 스위치(SW2)는 제2 화소(P12)의 소스 노드(N22)의 전위가 충분히 세추레이션된 후 턴 온(turn on)됨이 바람직하다.
- [0088] 도 11은 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드일 때의 파형들을 보여준다. 도 11에서는 도 7과 결부하여 구동 TFT의 이동도를 센싱하기 위한 제3 센싱 모드일 때의 파형들을 설명하기로 한다.
- [0089] 제3 센싱 모드에서, 제1 게이트신호는 제1 펄스를 포함한다. 제2 게이트신호는 제1 펄스보다 넓은 펄스 폭을 가지면서 제1 펄스와 부분적으로 오버랩되는 제2 펄스를 포함한다. 제3 게이트신호는 제2 펄스보다 위상이 앞선 제3 펄스를 포함한다.
- [0090] t31 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)는 제3 게이트라인(SL4)을 통해 공급되는 문턱 센싱용 제3 게이트신호에 응답하여 턴 온(turn on) 된다. 이와 동시에 제3 화소(P13)의 제2 스위치 TFT(ST23)는 제3 게이트라인(SL4)을 통해 공급되는 문턱 센싱용 제3 게이트신호에 응답하여 턴 온(turn on)되고, 기준전압 스위치(SW1)는 턴 온(turn on)된다. 제4 화소(P14)의 게이트 노드(N14)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가된다.
- [0091] t32 기간 동안, 제4 화소(P14)의 제1 스위치 TFT(ST14)와 제3 화소(P13)의 제2 스위치 TFT(ST23)는 턴 오프(turn off) 되고, 기준전압 스위치(SW1)는 온(on) 상태를 유지한다.
- [0092] 제3 화소(P13)의 제1 스위치 TFT(ST13)는 제2 게이트라인(SL3)을 통해 공급되는 문턱 센싱용 제2 게이트신호에 응답하여 턴 온(turn on) 된다. 제2 화소(P12)의 제2 스위치 TFT(ST22)는 제2 게이트라인(SL3)을 통해 공급되는 문턱 센싱용 제2 게이트신호에 응답하여 턴 온(turn on)된다. 제2 화소(P12)의 제1 스위치 TFT(ST12)는 제1 게이트라인(SL2)을 통해 공급되는 문턱 센싱용 제1 게이트신호에 응답하여 턴 온(turn on) 된다. 제1 화소(P11)의 제2 스위치 TFT(ST21)는 제1 게이트라인(SL2)을 통해 공급되는 문턱 센싱용 제1 게이트신호에 응답하여 턴 온(turn on) 된다.
- [0093] 제3 화소(P13)의 게이트 노드(N13)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다. 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(V_{gs})은 역바이어스 된다. 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압은 제2 레벨(B)의 기준 전압보다 높고, 제1 레벨(A)의 기준 전압보다 낮다. 이에 따라, 제3 화소(P13)는 센싱 동작하지 않는다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가된다.
- [0094] 이와 동시에 제2 화소(P12)의 게이트 노드(N12)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다. 제2 화소(P12)의 소스 노드(N22)에는 제2 레벨(B)의 기준 전압이 인가되어 있기 때문에 구동 TFT(DT)의 게이트 소스 간 전압(V_{gs})은 원하는 레벨이 된다.

[0095] t33 기간 동안, 기준전압 스위치(SW1), 제1 화소(P11)의 제2 스위치 TFT(ST21) 및 제2 화소(P12)의 제1 스위치 TFT(ST12)는 턴 오프(turn off)되고, 제2 화소(P12)의 제2 스위치 TFT(ST22)와 제3 화소(P13)의 제1 스위치 TFT(ST13)는 온(on) 상태를 유지한다. 여기서 구동 TFT(DT)의 게이트 소스 간 전압(V_{gs})은 일정하게 유지되어 구동 TFT(DT)의 드레인-소스 간의 전류(I_{ds})가 일정하게 유지된다. 다시 말해 구동 TFT(DT)는 정전류 모드로 동작한다.

[0096] 상술한 바와 같이, 제3 센싱 모드는 제3 게이트신호에 응답하여 제3 화소(P13)의 소스 노드(N23)에는 제1 레벨(A)의 기준전압이 인가되고, 제2 게이트신호에 응답하여 제3 화소(P13)의 게이트 노드(N13)에는 제1 레벨(A)의 기준전압보다 낮은 오프 레벨의 센싱용 데이터전압이 인가됨과 동시에, 제2 화소(P12)의 소스 노드(N22)에는 제1 레벨(A)의 기준 전압보다 낮은 제2 레벨(B)의 기준 전압이 인가되고, 제1 게이트신호에 응답하여 제1 화소(P11)의 게이트 노드(N11)에는 제2 레벨(B)의 기준 전압보다 높은 온 레벨의 센싱용 데이터전압이 인가된다.

[0097] 이후, 샘플링 스위치(SW2)가 턴 온(turn on) 되면, 샘플링 홀드부(SH)는 샘플링 스위치(SW2)를 통해 기준 라인에 충전된 전압을 샘플링한다. 이때 샘플링 스위치(SW2)는 제2 화소(P12)의 소스 노드(N22)의 전위가 선형적으로 증가되는 임의의 시점에서 턴 온(turn on)됨이 바람직하다.

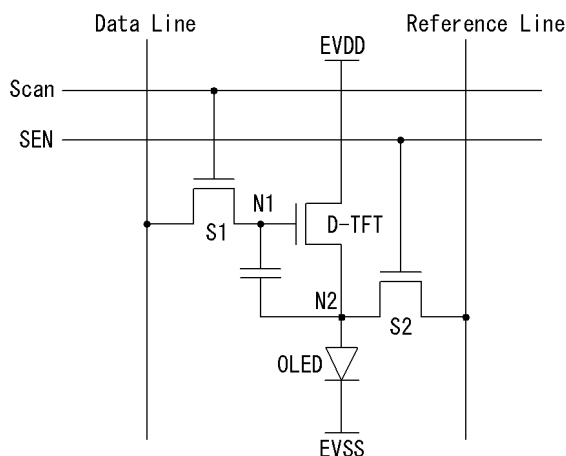
[0098] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

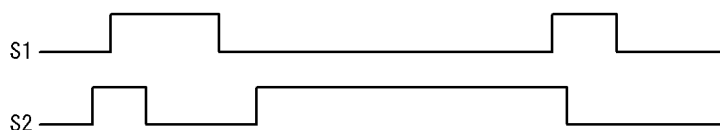
[0099] 10 : 표시패널 11 : 타이밍 컨트롤러
12 : 데이터 구동회로 13 : 게이트 구동회로

도면

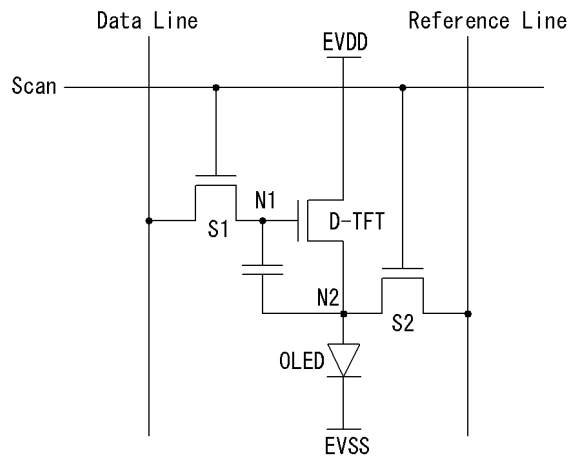
도면1



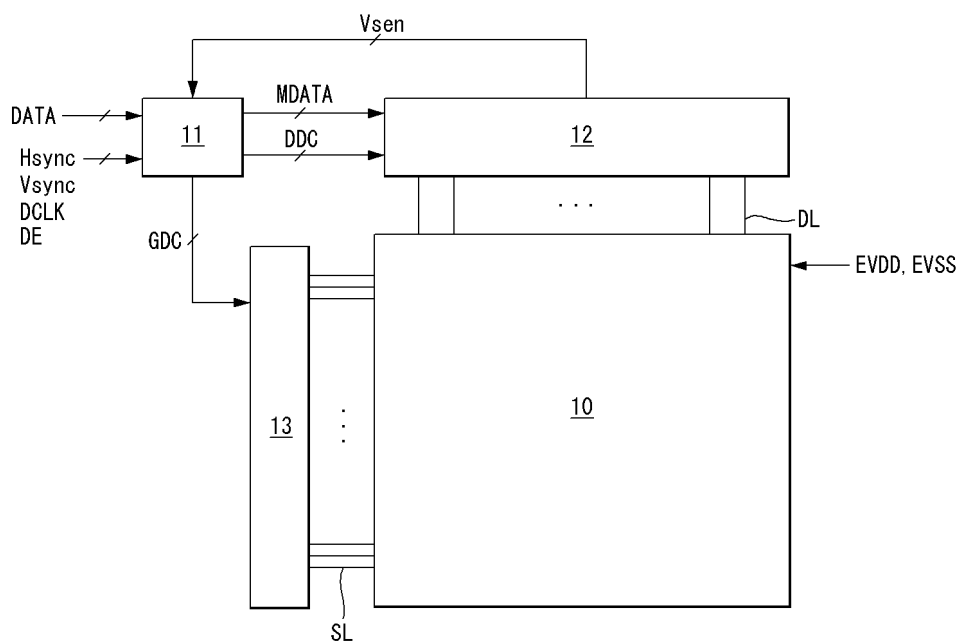
도면2



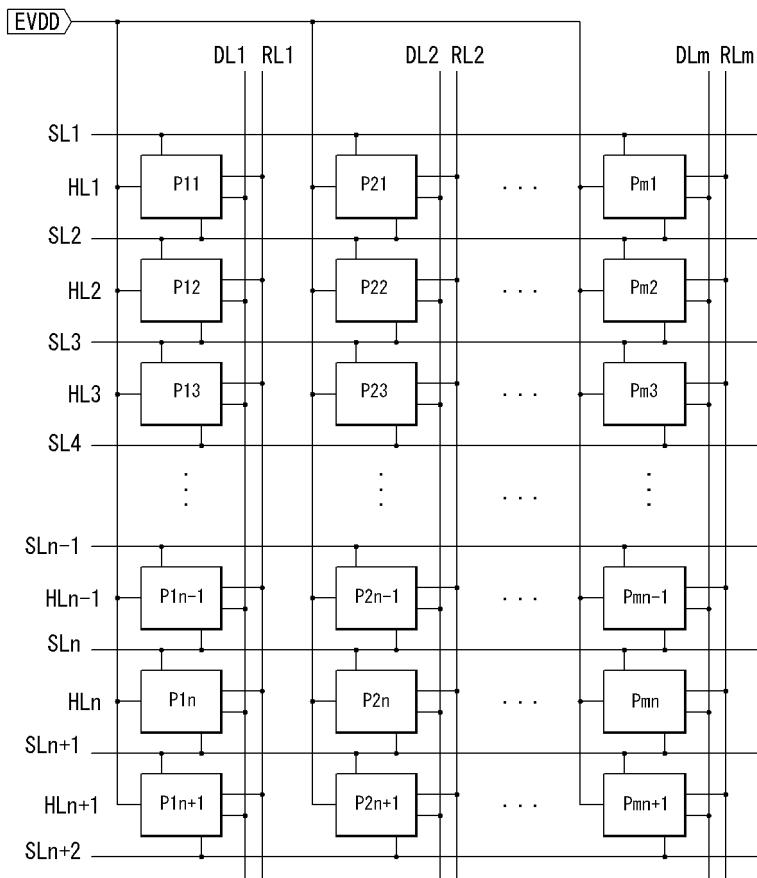
도면3



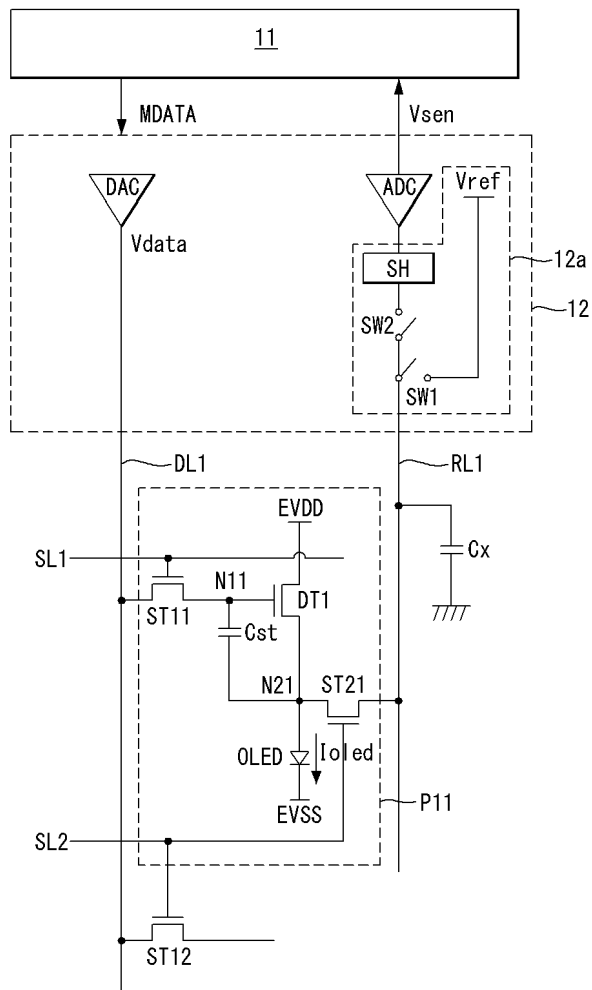
도면4



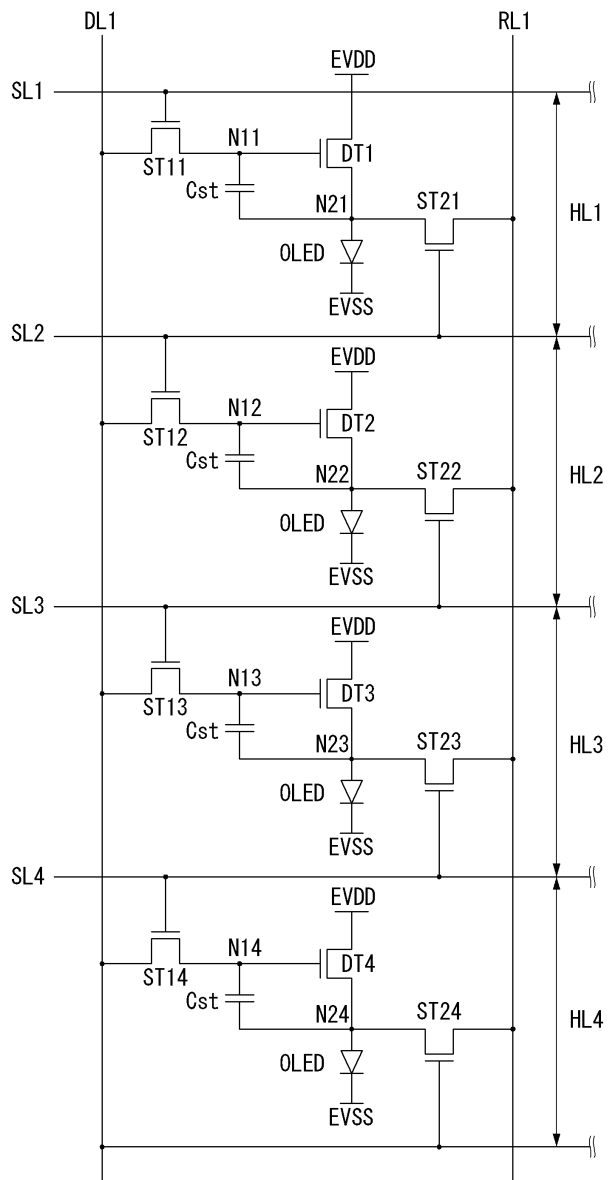
도면5



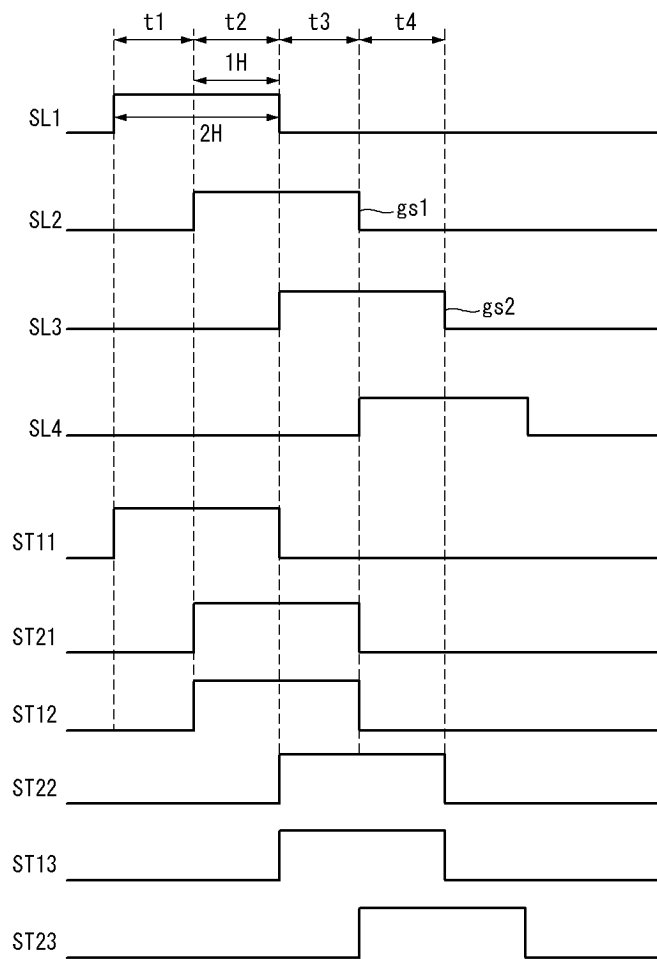
도면6



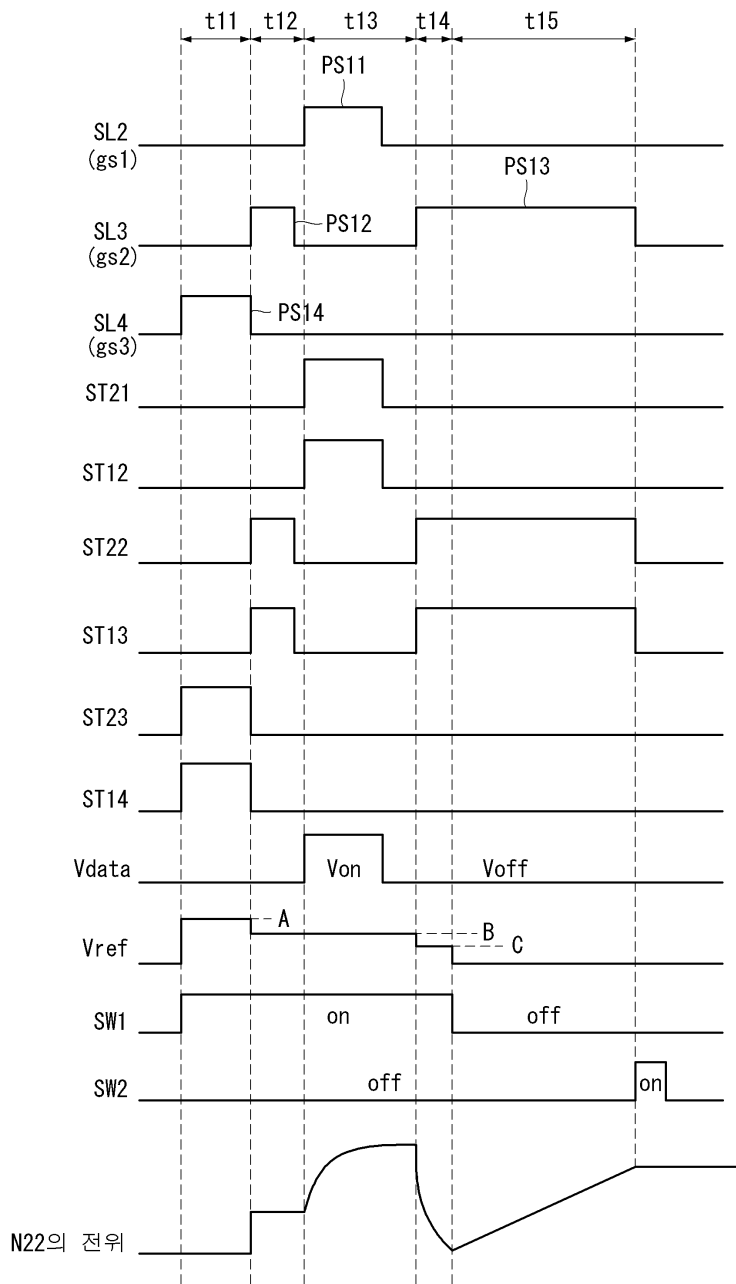
도면7



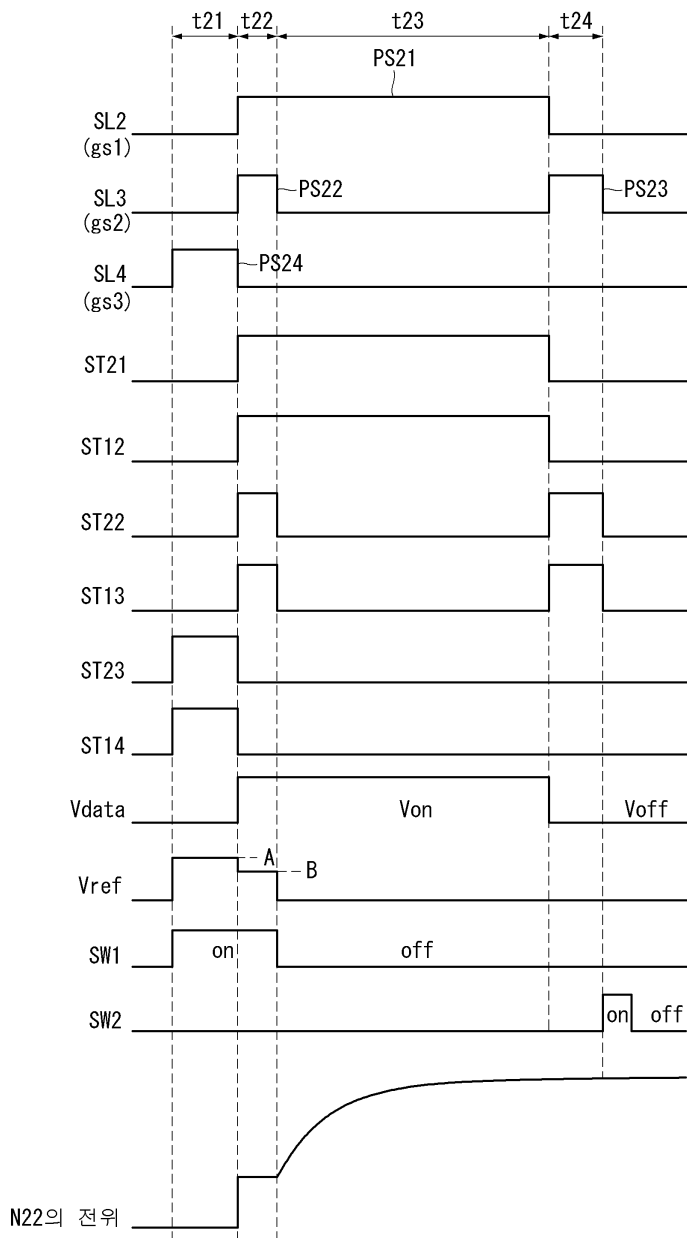
도면8



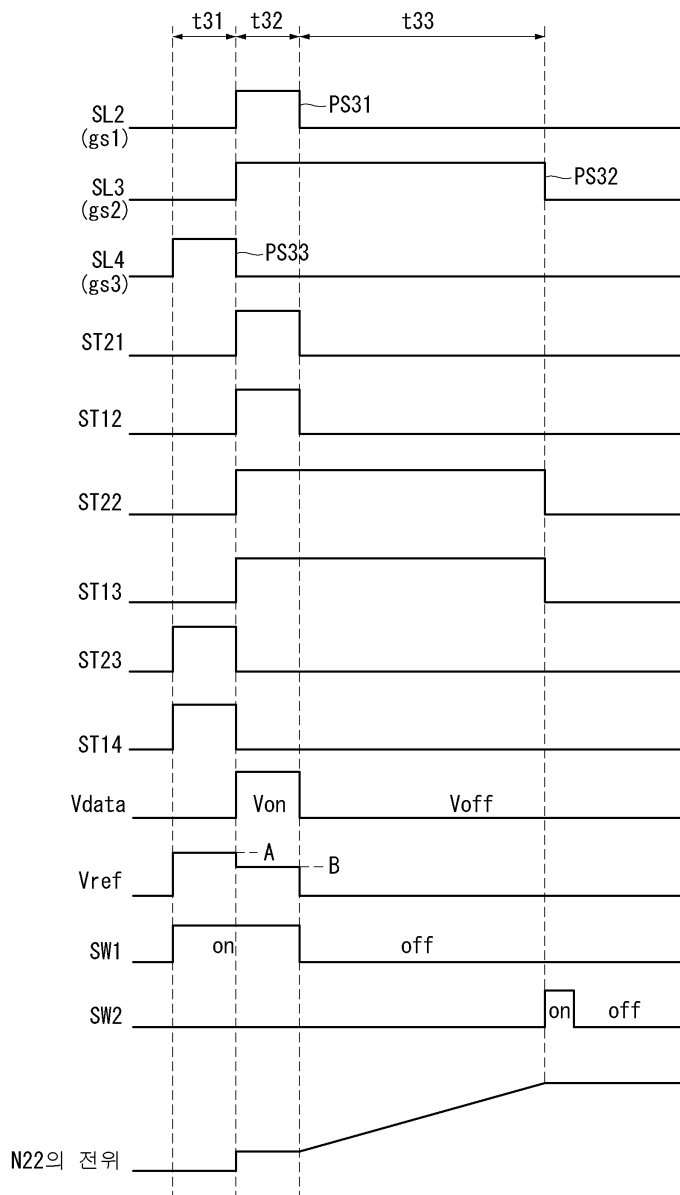
도면9



도면10



도면11



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020170051629A	公开(公告)日	2017-05-12
申请号	KR1020150151423	申请日	2015-10-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYUCK JUN 김혁준 KIM TAE GUNG 김태궁 LEE SANG HOON 이상훈		
发明人	김혁준 김태궁 이상훈		
IPC分类号	G09G3/32 H01L27/32		
CPC分类号	G09G3/3233 H01L27/3262 H01L27/3225 G09G2320/043 G09G2320/0257 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

本发明的有机发光显示装置包括：第二像素是第一像素，第三像素位于第三水平线中，第二水平线中的相邻区域，第一像素位于第一水平线，第二像素位于第二水平线位于第二水平线中的第一水平线中的邻居，第一栅极线共用的第三像素，以及将第一栅极信号提供给像素阵列的栅极驱动电路和共用第二栅极线的第一栅极线并且将与第一栅极信号不同的第二栅极信号提供给第二栅极线。第一至第三像素包括OLED，栅极节点，驱动TFT，控制根据OLED中的源节点与数据线之间的电压流动的电，以及第一开关TFT，切换栅极节点之间的电连接第二开关TFT切换参考线和源节点之间的电连接。根据第一像素的第二开关TFT的第一开关TFT和第二像素是第一栅极信号，同时切换，第二像素的第二开关TFT和第三像素的第一开关TFT同时切换。根据第二门信号切换。

