



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0051392
(43) 공개일자 2015년05월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2006.01) H05B 33/08 (2006.01)
(21) 출원번호 10-2013-0132751
(22) 출원일자 2013년11월04일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
한병욱
경기도 용인시 기흥구 삼성2로 95 (농서동)
(74) 대리인
이용우, 강신섭, 문용호

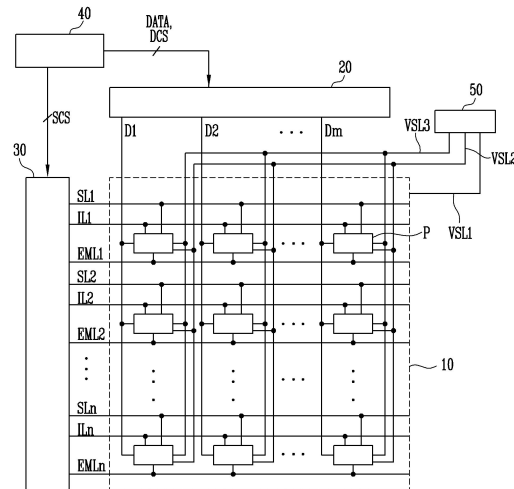
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 유기전계발광 표시장치와 그의 에이징 방법

(57) 요약

본 발명은 유기전계발광 표시장치와 그의 에이징 방법에 관한 것이다. 본 발명의 실시 예에 따른 유기전계발광 표시장치는 유기발광다이오드 소자를 포함하는 화소들, 및 상기 화소들 각각에 접속된 제1 전원전압 라인이 형성된 표시패널을 구비하고, 상기 유기발광다이오드 소자가 발광하는 표시 모드에서 상기 제1 전원전압 라인에 공급되는 전압은 상기 유기발광다이오드 소자를 에이징하기 위해 상기 유기발광다이오드 소자가 비발광하는 에이징 모드에서 상기 제1 전원전압 라인에 공급되는 전압보다 낮은 것을 특징으로 한다.

대표도 - 도1



명세서

청구범위

청구항 1

유기발광다이오드 소자를 포함하는 화소들, 및 상기 화소들 각각에 접속된 제1 전원전압 라인이 형성된 표시패널을 구비하고,

상기 유기발광다이오드 소자가 발광하는 표시 모드에서 상기 제1 전원전압 라인에 공급되는 전압은 상기 유기발광다이오드 소자가 비발광하는 에이징 모드에서 상기 제1 전원전압 라인에 공급되는 전압보다 낮은 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 전원전압 라인은 상기 유기발광다이오드 소자의 캐소드 전극에 접속된 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 표시패널에는 상기 화소들 각각에 접속된 제2 전원전압 라인이 더 형성되고,

상기 에이징 모드에서 상기 제2 전원전압 라인에 공급되는 전압은 상기 표시 모드에서 상기 제1 전원전압 라인에 공급되는 전압보다 높은 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 에이징 모드에서 상기 제2 전원전압 라인에 공급되는 전압은 상기 표시 모드에서 상기 제2 전원전압 라인에 공급되는 전압과 동일한 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 3 항에 있어서,

상기 에이징 모드에서 상기 제2 전원전압 라인에 공급되는 전압은 상기 에이징 모드에서 상기 제1 전원전압 라인에 공급되는 전압과 동일한 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 3 항에 있어서,

상기 표시패널에는 상기 화소들 각각에 접속된 제3 전원전압 라인이 더 형성되고,

상기 에이징 모드에서 상기 제3 전원전압 라인에 공급되는 전압은 상기 표시 모드에서 상기 제1 전원전압 라인에 공급되는 전압보다 높은 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 에이징 모드에서 상기 제3 전원전압 라인에 공급되는 전압은 상기 표시 모드에서 상기 제2 전원전압 라인에 공급되는 전압과 동일한 것을 특징으로 하는 유기전계발광 표시장치.

청구항 8

제 6 항에 있어서,

상기 에이징 모드에서 상기 제3 전원전압 라인에 공급되는 전압은 상기 에이징 모드에서 상기 제1 전원전압 라인에 공급되는 전압과 동일한 것을 특징으로 하는 유기전계발광 표시장치.

청구항 9

제 6 항에 있어서,

상기 화소들 각각은 구동 트랜지스터와 다수의 스위치 트랜지스터를 포함하고,

상기 표시 모드에서 상기 유기발광다이오드는 상기 구동 트랜지스터의 드레인-소스간 전류에 따라 발광하며,

상기 에이징 모드에서 상기 다수의 스위치 트랜지스터는 모두 턴-오프되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 10

데이터 라인들과 스캔 라인들의 교차 구조에 의해 정의된 영역에 매트릭스 형태로 배치되고 유기발광다이오드 소자를 포함하는 화소들, 및 상기 화소들 각각에 접속된 제1 전원전압 라인이 형성된 표시패널을 구비하는 유기전계발광 표시장치의 에이징 방법에 있어서,

상기 제1 전원전압 라인에 제1 전원전압을 공급하는 단계; 및

상기 유기발광다이오드 소자를 비발광하는 단계를 포함하는 유기전계발광 표시장치의 에이징 방법.

청구항 11

제 10 항에 있어서,

상기 제1 전원전압 라인은 상기 유기발광다이오드 소자의 캐소드 전극에 접속된 것을 특징으로 하는 유기전계발광 표시장치의 에이징 방법.

청구항 12

제 10 항에 있어서,

상기 표시패널에는 상기 화소들 각각에 접속된 제2 전원전압 라인이 더 형성되는 것을 특징으로 하고,

상기 제2 전원전압 라인에 상기 제1 전원전압을 공급하는 단계를 더 포함하는 유기전계발광 표시장치의 에이징 방법.

청구항 13

제 12 항에 있어서,

상기 표시패널에는 상기 화소들 각각에 접속된 제3 전원전압 라인이 더 형성되는 것을 특징으로 하고,

상기 제3 전원전압 라인에 상기 제1 전원전압을 공급하는 단계를 더 포함하는 유기전계발광 표시장치의 에이징 방법.

발명의 설명

기술분야

[0001] 본 발명은 유기전계발광 표시장치와 그의 에이징 방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이

에 따라, 최근에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기전계발광 표시장치(Organic Light Emitting Diode Display Device)와 같은 여러가지 평판표시장치가 활용되고 있다. 이들 평판표시장치 중에서, 유기전계발광 표시장치는 저전압 구동이 가능하고, 박형이며, 시야각이 우수하고, 응답속도가 빠른 특성이 있다.

[0003] 유기전계발광 표시장치는 유기발광다이오드 소자(OLED: Organic Light Emitting Diode)를 발광시켜 화상을 표시하기 때문에, 유기전계발광 표시장치의 수명은 유기발광다이오드 소자(OLED: Organic Light Emitting Diode)의 수명과 연관된다. 유기발광다이오드 소자의 수명을 늘리기 위해, 유기발광다이오드 소자에 소정의 기간 동안 고온의 열을 가하는 에이징이 수행될 수 있다. 에이징을 하는 경우 유기발광다이오드 소자의 계면 특성을 안정화시킬 수 있으므로, 유기발광다이오드 소자의 수명은 늘어날 수 있다.

[0004] 종래 기술은 에이징을 위하여 유기발광다이오드 소자가 형성된 기판을 대략 48시간 동안 70℃의 고온의 챔버에 수납하였다. 즉, 종래에는 에이징을 제조 공정 중에 수행하였기 때문에, 제조 공정에 많은 시간이 소요되는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 실시 예는 고온의 챔버에 수납하여 에이징하는 시간을 줄이거나 생략할 수 있는 유기전계발광 표시장치와 그의 에이징 방법을 제공한다.

과제의 해결 수단

[0006] 본 발명의 실시 예에 따른 유기전계발광 표시장치는 유기발광다이오드 소자를 포함하는 화소들, 및 상기 화소들 각각에 접속된 제1 전원전압 라인이 형성된 표시패널을 구비하고, 상기 유기발광다이오드 소자가 발광하는 표시 모드에서 상기 제1 전원전압 라인에 공급되는 전압은 상기 유기발광다이오드 소자를 에이징하기 위해 상기 유기발광다이오드 소자가 비발광하는 에이징 모드에서 상기 제1 전원전압 라인에 공급되는 전압보다 낮은 것을 특징으로 한다.

발명의 효과

[0007] 본 발명의 실시 예는 에이징 모드에서 화소들을 동작시키지 않으며, 제1 내지 제3 전원전압 라인에 고전위 전압을 공급하여 줄열을 발생시킬 수 있다. 그 결과, 본 발명의 실시 예는 모듈 공정 또는 세트 공정 중에 에이징 모드에서 줄열을 이용하여 유기발광다이오드 소자를 에이징할 수 있으므로, 종래 고온의 챔버에 수납하여 에이징하는 시간을 줄이거나 생략할 수 있다.

[0008] 또한, 본 발명의 실시 예는 모기판에 다수의 표시패널셀을 완성한 후 스크라이빙 공정 전에 모기판의 전원 입력 단자에 고전위 전압을 공급함으로써, 다수의 표시패널셀 각각의 제1 내지 제3 전원전압 라인에 고전위 전압을 공급할 수 있으므로, 줄열을 발생시킬 수 있다. 그 결과, 본 발명의 실시 예는 모기판에 다수의 표시패널셀을 완성한 후 스크라이빙 공정 전에 줄열을 이용하여 유기발광다이오드 소자를 에이징할 수 있으므로, 종래 고온의 챔버에 수납하여 에이징하는 시간을 줄이거나 생략할 수 있다.

도면의 간단한 설명

[0009] 도 1은 본 발명의 실시 예에 따른 유기전계발광 표시장치를 보여주는 블록도.
 도 2는 도 1의 화소의 일 예를 보여주는 등가 회로도.
 도 3은 도 1의 표시패널에 형성된 제1 전원전압 라인, 제2 전원전압 라인, 및 캐소드 전극을 상세히 보여주는 평면도.

- 도 4는 본 발명의 실시 예에 따른 표시 모드에서 유기전계발광 표시장치의 동작을 보여주는 흐름도.
- 도 5는 본 발명의 실시 예에 따른 에이징 모드에서 유기전계발광 표시장치의 동작을 보여주는 흐름도.
- 도 6은 모기판에 형성된 유기전계발광 표시패널셀과 제4 전원전압 라인을 보여주는 일 예시도면.
- 도 7은 모기판에 형성된 유기전계발광 표시패널셀과 제4 전원전압 라인을 보여주는 또 다른 예시도면.

발명을 실시하기 위한 구체적인 내용

- [0010] 이하 첨부된 도면을 참조하여 유기전계발광 표시장치를 중심으로 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의 명칭과는 상이할 수 있다.
- [0011] 도 1은 본 발명의 실시 예에 따른 유기전계발광 표시장치를 보여주는 블록도이다. 도 1을 참조하면, 본 발명의 실시 예에 따른 유기전계발광 표시장치는 표시패널(10), 데이터 구동부(20), 스캔 구동부(30), 타이밍 제어부(40), 전원부(50) 등을 구비한다.
- [0012] 표시패널(10)에는 데이터 라인들(DL1~DLm, m은 2 이상의 자연수)과 스캔 라인들(SL1~SLn, n은 2 이상의 자연수)이 서로 교차되도록 형성된다. 또한, 표시패널(10)에는 스캔 라인들(SL1~SLn)과 나란하게 초기화 라인들(IL1~ILn), 및 발광 라인들(EML1~EMLn)이 형성된다. 또한, 표시패널(10)에는 매트릭스 형태로 배치된 화소(P)들이 형성된다. 표시패널(10)의 화소(P)에 대한 자세한 설명은 도 3을 결부하여 후술한다.
- [0013] 데이터 구동부(20)는 적어도 하나의 소스 드라이브 IC를 포함한다. 소스 드라이브 IC는 타이밍 제어부(40)로부터 디지털 비디오 데이터(DATA)를 입력받는다. 소스 드라이브 IC들은 타이밍 제어부(40)로부터의 소스 타이밍 제어신호(DCS)에 응답하여 디지털 비디오 데이터(DATA)를 감마보상전압으로 변환하여 데이터 전압들을 발생하고, 데이터 전압들을 스캔 신호에 동기되도록 표시패널(10)의 데이터 라인(DL)들에 공급한다. 이에 따라, 스캔 신호(SCAN)가 공급되는 화소(P)들 각각에 데이터 전압이 공급된다.
- [0014] 스캔 구동부(30)는 스캔 신호 구동회로, 초기화 신호 구동회로, 발광 신호 구동회로 등을 포함한다. 스캔 신호 구동회로, 초기화 신호 구동회로 및 발광 신호 구동회로 각각은 순차적으로 출력신호를 발생하는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 화소(P)의 트랜지스터 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 포함할 수 있다.
- [0015] 스캔 신호 구동회로는 표시패널(10)의 스캔 라인들(SL1~SLn)에 스캔 신호를 순차적으로 공급한다. 초기화 신호 구동회로는 표시패널(10)의 초기화 라인들(IL1~ILn)에 초기화 신호를 순차적으로 공급한다. 발광 신호 구동회로는 표시패널(10)의 발광 라인들(EML1~EMLn)에 발광 신호를 순차적으로 공급한다.
- [0016] 타이밍 제어부(40)는 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 호스트 시스템(미도시)으로부터 디지털 비디오 데이터(DATA)를 입력받는다. 또한, 타이밍 제어부(40)는 호스트 시스템(미도시)으로부터 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호(Data Enable), 도트 클럭(Dot Clock) 등의 타이밍 신호를 입력받는다.
- [0017] 타이밍 제어부(40)는 타이밍 신호에 기초하여 데이터 구동부(20)와 스캔 구동부(30)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 발생한다. 타이밍 제어신호들은 스캔 구동부(30)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어신호(SCS), 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS)를 포함한다. 타이밍 제어부(40)는 스캔 타이밍 제어신호(SCS)를 스캔 구동부(30)로 출력하고, 데이터 타이밍 제어신호(DCS)와 디지털 비디오 데이터(DATA)를 데이터 구동부(20)로 출력한다.
- [0018] 전원부(50)는 유기전계발광 표시장치에 내장된 배터리 또는 외부의 전원공급원으로부터 소정의 전압을 공급받고, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 각각에 소정의 전원전압을 공급한다. 제1 전원전압 라인(VSL1)은 화소(P)들 각각의 유기발광다이오드 소자의 캐소드 전극(CAT)과 접속된다. 제2 및 제3 전원전압 라인(VSL2, VSL3) 각각은 화소(P)들 각각에 접속된다.

- [0019] 또한, 전원부(50)는 스캔 구동부(30)에 게이트 하이 전압과 게이트 로우 전압을 공급할 수 있다. 제1 내지 제3 전원전압 라인들(VSL1, VSL2, VSL3) 및 캐소드 전극(CAT)에 대한 자세한 설명은 도 3을 결부하여 후술한다.
- [0020] 도 2는 도 1의 화소의 일 예를 보여주는 등가 회로도이다. 도 2를 참조하면, 본 발명의 실시 예에 따른 화소(P)는 구동 트랜지스터(transistor)(DT), 유기발광다이오드 소자(Organic Light Emitting Diode, OLED), 다수의 스위치 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 캐패시터(capacitor) 등을 포함한다. 본 발명의 실시 예에 따른 화소(P)는 구동 트랜지스터(DT)의 문턱전압(V_{th})을 보상하기 위해, 스캔 라인(SL), 초기화 라인(IL) 및 발광 라인(EM)을 통해 공급되는 스캔 신호, 초기화 신호 및 발광 신호에 의해 제어되는 다수의 스위치 트랜지스터를 포함하고, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)에 접속되는 것에 주의하여야 한다.
- [0021] 구동 트랜지스터(DT)는 게이트 전극의 전압에 따라 드레인-소스간 전류(I_{ds})를 제어한다. 구동 트랜지스터(DT)의 게이트-소스 간의 전압과 문턱전압 간의 차이가 클수록 구동 트랜지스터(DT)의 채널을 통해 흐르는 드레인-소스간 전류(I_{ds})는 커진다. 구동 트랜지스터(DT)의 게이트 전극은 제1 노드(N1)에 접속되고, 제1 전극은 제2 노드(N2)에 접속되며, 제2 전극은 제3 노드(N3)에 접속된다.
- [0022] 유기발광다이오드 소자(OLED)의 애노드 전극은 제5 트랜지스터(ST5)의 제2 전극에 접속되고, 캐소드 전극은 제1 전원전압 라인(VSL1)에 접속된다. 유기발광다이오드 소자(OLED)는 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})에 따라 발광된다. 유기발광다이오드 소자(OLED)의 발광량은 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})에 비례할 수 있다.
- [0023] 제1 트랜지스터(ST1)는 스캔 라인(SL)으로부터 공급되는 스캔 신호에 의해 턴-온되어 제2 노드(N2)를 데이터 라인(DL)에 접속시킨다. 이로 인해, 제2 노드(N2)에는 데이터 라인(DL)의 데이터 전압이 공급된다. 제1 트랜지스터(ST1)의 게이트 전극은 스캔 라인(SL)에 접속되고, 제1 전극은 데이터 라인(DL)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.
- [0024] 제2 트랜지스터(ST2)는 초기화 라인(IL)으로부터 공급되는 초기화 신호에 의해 턴-온되어 제1 노드(N1)를 제3 전원전압 라인(VSL3)에 접속시킨다. 이로 인해, 제1 노드(N1)는 제3 전원전압 라인(VSL3)을 통해 공급되는 전압으로 초기화된다. 제2 트랜지스터(ST2)의 게이트 전극은 초기화 라인(IL)에 접속되고, 제1 전극은 제1 노드(N1)에 접속되며, 제2 전극은 제3 전원전압 라인(VSL3)에 접속된다.
- [0025] 제3 트랜지스터(ST3)는 스캔 라인(SL)으로부터 공급되는 스캔 신호에 의해 턴-온되어 제1 노드(N1)를 제3 노드(N3)에 접속시킨다. 이 경우, 구동 트랜지스터(DT)의 게이트 전극과 제2 전극이 접속되므로, 구동 트랜지스터(DT)는 다이오드(diode)로 구동된다. 제3 트랜지스터(ST3)의 게이트 전극은 스캔 라인(SL)에 접속되고, 제1 전극은 제3 노드(N3)에 접속되며, 제2 전극은 제1 노드(N1)에 접속된다.
- [0026] 제4 트랜지스터(ST4)는 발광 라인(EML)으로부터 공급되는 발광 신호에 응답하여 제2 노드(N2)를 제2 전원전압 라인(VSL2)에 접속시킨다. 이로 인해, 제2 노드(N2)에는 제2 전원전압 라인(VSL2)으로부터 공급되는 전압이 공급된다. 제4 트랜지스터(ST4)의 게이트 전극은 발광 라인(EML)에 접속되고, 제1 전극은 제2 전원전압 라인(VSL2)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.
- [0027] 제5 트랜지스터(ST5)는 발광 라인(EML)으로부터 공급되는 발광 신호에 의해 턴-온되어 제3 노드(N3)를 유기발광다이오드 소자(OLED)의 애노드 전극에 접속시킨다. 제5 트랜지스터(ST5)의 게이트 전극은 발광 라인(EML)에 접속되고, 제1 전극은 제3 노드(N3)에 접속되며, 제2 전극은 유기발광다이오드 소자(OLED)의 애노드 전극에 접속된다. 제4 및 제5 트랜지스터(T4, T5)의 턴-온에 의해, 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})가 유기발광다이오드 소자(OLED)에 공급된다.
- [0028] 캐패시터(C)는 제1 노드(N1)와 제1 전원전압 라인(ELVDDL) 사이에 접속되어 제1 노드(N1)의 전압을 유지한다. 캐패시터(C)의 일측 전극은 제1 노드(N1)에 접속되고, 타측 전극은 제2 전원전압 라인(VSL2)에 접속된다.
- [0029] 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT) 각각의 반도체 층은 a-Si, 산화물(oxide), 또는 폴리 실리콘(Poly Silicon)으로 형성될 수 있다. 또한, 본 발명의 실시 예에서 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT)가 P 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)으로 형성된 것을 중심으로 설명하였으나, 이에 한정되지 않으며, N 타입 MOSFET으로 형성될 수도 있다.
- [0030] 본 발명의 실시 예에 따른 화소(P)는 1 프레임 기간 동안 초기화 기간, 데이터 전압 공급 기간 및 발광 기간으로

로 구분되어 동작한다. 초기화 기간은 구동 트랜지스터(DT)의 게이트 전극에 접속된 제1 노드(N1)를 초기화시키는 기간이고, 데이터 전압 공급 기간은 구동 트랜지스터(DT)에 데이터 전압을 공급하는 기간이며, 발광 기간은 유기발광다이오드 소자(OLED)가 발광하는 기간이다.

[0031] 구체적으로, 초기화 기간 동안 제1, 제2, 제4 및 제5 트랜지스터(ST1, ST2, ST4, ST5)는 턴-오프되고, 제3 트랜지스터(ST3)의 턴-온된다. 제2 트랜지스터(ST2)의 턴-온으로 인해, 제1 노드(N1)는 초기화 전압으로 초기화된다. 데이터 전압 공급 기간 동안 제2, 제4 및 제5 트랜지스터(ST2, ST4, ST5)는 턴-오프되고, 제1 및 제3 트랜지스터(ST1, ST3)는 턴-온된다. 제1 및 제3 트랜지스터(ST1, ST3)로 인해, 제1 노드(N1)와 제3 노드(N3)의 전압은 데이터 전압(Vdata)과 구동 트랜지스터(DT)의 문턱전압(Vth) 간의 차전압(Vdata-Vth)까지 상승한다. 발광 기간 동안 제1 내지 제3 트랜지스터(ST1, ST2, ST3)는 턴-오프되고, 제4 및 제5 트랜지스터(ST4, ST5)는 턴-온된다. 제4 및 제5 트랜지스터(ST4, ST5)의 턴-온으로 인해, 구동 트랜지스터(DT)는 제1 노드(N1)의 전압에 따라 드레인-소스간 전류(Ids)를 유기발광다이오드 소자(OLED)에 공급한다. 따라서, 화소(P)의 유기발광다이오드 소자(OLED)는 구동 트랜지스터(DT)의 드레인-소스간 전류(Ids)에 따라 발광하게 된다. 또한, 제1 노드(N1)의 전압은 구동 트랜지스터(DT)의 문턱전압을 포함하고 있으므로, 구동 트랜지스터(DT)의 드레인-소스간 전류(Ids)는 문턱전압에 의존하지 않는다.

[0032] 도 3은 도 1의 표시패널에 형성된 제1 전원전압 라인, 제2 전원전압 라인, 및 캐소드 전극을 상세히 보여주는 평면도이다. 도 3에서는 설명의 편의를 위해 제1 전원전압 라인(VSL1), 제2 전원전압 라인(VSL2), 및 캐소드 전극(CAT)만을 도시하였음에 주의하여야 한다.

[0033] 도 3을 참조하면, 표시패널(10)에는 화소(P)들이 형성되는 화소 어레이(pixel array, PA)가 형성되며, 화소 어레이(PA)의 하부 측면에는 데이터 구동부(20)가 실장되고, 양 측면에는 스캔 구동부(30)가 실장 또는 형성될 수 있다. 스캔 구동부(30)는 설명의 편의를 위해 생략하였음에 주의하여야 한다.

[0034] 제1 전원전압 라인(VSL1)은 도 3과 같이 화소 어레이(PA)의 양 측면과 상부 측면을 둘러싸도록 형성된다. 제2 전원전압 라인(VSL2)은 화소 어레이(PA)에 형성된 화소(P)들 각각에 접속되도록 화소 어레이(PA)의 하부 측면으로부터 상부 측면까지 수직 방향(y축 방향)으로 형성된다. 또한, 제2 전원전압 라인(VSL2)은 수평 방향(x축 방향)으로 인접한 화소들의 사이마다 형성된다. 제1 및 제2 전원전압 라인(VSL1, VSL2)은 표시패널(10)의 하부 측면에서 플렉서블 인쇄회로(flexible printed circuit board) 또는 연성필름(flexible film)에 접속되고, 플렉서블 인쇄회로 또는 연성필름은 전원부(50)가 실장된 인쇄회로보드(printed circuit board)에 접속될 수 있다.

[0035] 제3 전원전압 라인(VSL3)은 설명의 편의를 위해 생략하였음에 주의하여야 한다. 제3 전원전압 라인(VSL3)은 제2 전원전압 라인(VSL2)과 같이 형성될 수 있다. 즉, 제3 전원전압 라인(VSL3)은 화소 어레이(PA)에 형성된 화소(P)들 각각에 접속되도록 화소 어레이(PA)의 하부 측면으로부터 상부 측면까지 수직 방향(y축 방향)으로 형성되고, 또한 수평 방향(x축 방향)으로 인접한 화소들의 사이마다 형성될 수 있다. 이때, 제2 전원전압 라인(VSL2)과 제3 전원전압 라인(VSL3)은 서로 합선되지 않도록 형성되어야 하므로, 제2 전원전압 라인(VSL2)과 중첩되는 제3 전원전압 라인(VSL3)은 제2 전원전압 라인(VSL)과 서로 다른 층에 형성될 수 있다.

[0036] 캐소드 전극(CAT)은 도 3과 같이 화소 어레이(PA) 상에 형성된다. 캐소드 전극(CAT)은 도 3과 같이 화소 어레이(PA)보다 넓은 면적을 갖는 하나의 전극으로 형성될 수 있다. 캐소드 전극(CAT)은 제1 전원전압 라인(VSL1)과 접속되도록 형성된다.

[0037] 본 발명의 실시 예에 따른 유기전계발광 표시장치는 표시 모드(display mode)와 에이징 모드(aging mode)로 구분되어 동작한다. 표시 모드는 표시패널(10)의 유기발광다이오드 소자를 발광하여 화상을 표시하는 모드를 의미하고, 에이징 모드는 유기발광다이오드 소자를 에이징하기 위해 유기발광다이오드 소자를 비발광하여 화상을 표시하지 않는 모드를 의미한다. 에이징 모드는 표시패널(10)의 제조를 완료한 후, 모듈 공정, 검사 공정 등 제품 출하 전에 수행될 수 있다. 이하에서는 도 4 및 도 5를 결부하여 표시 모드와 에이징 모드에서 유기전계발광 표시장치의 동작을 상세히 설명한다.

[0038] 도 4는 본 발명의 실시 예에 따른 표시 모드에서 유기전계발광 표시장치의 동작을 보여주는 흐름도이다. 도 4를 참조하여 표시 모드에서 유기전계발광 표시장치의 데이터 구동부(20), 스캔 구동부(30), 타이밍 제어부(40)

및 전원부(50)의 동작을 상세히 살펴본다.

- [0039] 첫 번째로, 전원부(50)는 표시 모드에서 제1 전원전압 라인(VSL1)에 제1 전원전압을 공급하고, 제2 전원전압 라인(VSL2)에 제2 전원전압을 공급하며, 제3 전원전압 라인(VSL3)에 구동 트랜지스터(DT)의 게이트 전극을 초기화하기 위한 제3 전원전압을 공급한다. 이하에서는, 설명의 편의를 위해 제1 전원전압은 저전위 전압에 해당하고, 제2 전원전압은 고전위 전압에 해당하며, 제3 전원전압은 초기화 전압에 해당하는 것을 중심으로 설명한다. 고전위 전압이 가장 높은 전압이고, 초기화 전압이 두 번째로 높은 전압이며, 저전위 전압이 가장 낮은 전압일 수 있다. (S101)
- [0040] 두 번째로, 타이밍 제어부(40)는 표시 모드에서 호스트 시스템(미도시)으로부터 디지털 비디오 데이터(DATA)와 타이밍 신호를 입력받는다. 타이밍 제어부(40)는 타이밍 신호에 기초하여 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS)와 스캔 구동부(30)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어신호(SCS)를 발생한다. 타이밍 제어부(40)는 스캔 타이밍 제어신호(SCS)를 스캔 구동부(30)로 출력하고, 데이터 타이밍 제어신호(DCS)와 디지털 비디오 데이터(DATA)를 데이터 구동부(20)로 출력한다.
- [0041] 이로 인해, 스캔 구동부(30)는 스캔 라인들(SL1~SLn)에 스캔 신호를 순차적으로 출력하고, 초기화 라인들(IL1~ILn)에 초기화 신호를 순차적으로 출력하며, 발광 라인들(EM1~EMn)에 발광 신호를 순차적으로 출력한다. 또한, 데이터 구동부(20)는 디지털 비디오 데이터(DATA)로부터 변환된 데이터 전압들을 데이터 라인들(DL1~DLm)에 출력한다. (S102)
- [0042] 결국, 표시 모드에서 표시패널(10)의 화소(P)들 각각은 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)으로부터 고전위 전압, 초기화 전압 및 저전위 전압을 공급받고, 스캔 라인(SL)으로부터 스캔 신호, 초기화 라인(IL)으로부터 초기화 신호, 발광 라인(EML)으로부터 발광 신호를 입력받으므로, 도 2를 결부하여 설명한 바와 같이 구동 트랜지스터(DT)의 드레인-소스간 전류를 유기발광다이오드 소자(OLED)에 공급할 수 있다. 따라서, 화소(P)들 각각의 유기발광다이오드 소자(OLED)는 발광하므로, 표시패널(10)은 화상을 표시하게 된다.
- [0043] 도 5는 본 발명의 실시 예에 따른 에이징 모드에서 유기전계발광 표시장치의 동작을 보여주는 흐름도이다. 도 5를 참조하여 에이징 모드에서 유기전계발광 표시장치의 데이터 구동부(20), 스캔 구동부(30), 타이밍 제어부(40) 및 전원부(50)의 동작을 상세히 살펴본다.
- [0044] 첫 번째로, 전원부(50)는 에이징 모드에서 제1 내지 제3 전원전압 라인(VSL1~VSL3) 각각에 고전위 전압을 공급한다. 고전위 전압은 표시 모드에서 제2 전원전압 라인(VSL2)에 공급되는 전압이다. 한편, 제1 내지 제3 전원전압 라인(VSL1~VSL3)에 공급되는 전압은 고전위 전압으로 한정되지 않음에 주의하여야 한다. 제1 내지 제3 전원전압 라인(VSL1~VSL3)에 공급되는 전압은 고전위 전압보다 높은 레벨 전압일 수 있다. (S201)
- [0045] 두 번째로, 타이밍 제어부(40)는 에이징 모드에서 호스트 시스템(미도시)으로부터 디지털 비디오 데이터(DATA)와 타이밍 신호를 입력받지 않는다. 따라서, 타이밍 제어부(40)는 데이터 타이밍 제어신호(DCS)와 스캔 타이밍 제어신호(SCS)를 발생하지 않으므로, 스캔 타이밍 제어신호(SCS)를 스캔 구동부(30)로 출력하고, 데이터 타이밍 제어신호(DCS)와 디지털 비디오 데이터(DATA)를 데이터 구동부(20)로 출력하지 않는다.
- [0046] 이로 인해, 스캔 구동부(30)는 스캔 라인들(SL1~SLn)에 스캔 신호를 출력하지 않고, 초기화 라인들(IL1~ILn)에 초기화 신호를 출력하지 않으며, 발광 라인들(EM1~EMn)에 발광 신호를 출력하지 않는다. 또한, 데이터 구동부(20)는 데이터 전압들을 데이터 라인들(DL1~DLm)에 출력하지 않는다. (S102)
- [0047] 결국, 에이징 모드에서 표시패널(10)의 화소(P)들 각각은 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)으로부터 고전위 전압을 공급받으며, 스캔 라인(SL)으로부터 스캔 신호, 초기화 라인(IL)으로부터 초기화 신호, 발광 라인(EML)으로부터 발광 신호를 공급받지 않는다. 이로 인해, 화소(P)들 각각의 스위치 트랜지스터들은 턴-오프되므로, 화소(P)들 각각의 유기발광다이오드 소자(OLED)는 발광하지 않는다. 특히, 화소(P)들 각각의 유기발광다이오드 소자(OLED)가 발광하지 않기 위해서는, 유기발광다이오드 소자(OLED)에 전류가 흐르지 않아야 하므로, 유기발광다이오드 소자(OLED)의 캐소드 전극에 공급되는 전압이 유기발광다이오드 소자(OLED)의 애노드 전극의 전압보다 높아야 한다.
- [0048] 한편, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)에는 고전위 전압이 공급하는 경우, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 각각에는 높은 전압으로 인해 줄열이 발생하게 된다. 줄열은 저항이 큰 배선에 전압이 인가되는 경우 저항에 의해 발생하는 열을 의미한다. 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 각

각은 표시패널(10)의 전 영역에 걸쳐 형성되며, 배선 저항은 길이에 비례하고 단면적에 반비례하므로, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 각각의 배선 저항은 크다고 할 수 있다. 결국, 본 발명의 실시 예는 에이징 모드에서 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)에 줄열을 이용하여 유기발광다이오드 소자(OLED)에 소정의 기간 동안 열을 가할 수 있으므로, 유기발광다이오드 소자(OLED)의 에이징이 가능하다.

[0049] 특히, 종래에 에이징을 하기 위해서는, 제조 공정 중에 유기발광다이오드 소자가 형성된 기판을 대략 48시간 동안 70℃의 고온의 챔버에 수납하였어야만 했다. 하지만, 본 발명의 실시 예는 에이징 모드를 이용하여 모듈 공정 또는 세트 공정 후에 에이징을 수행할 수 있다. 모듈 공정은 표시패널(10)에 표시패널(10)을 지지하는 가이드/케이스 부재를 조립하고, 데이터 구동부(20)를 표시패널(10) 상에 실장하며, 타이밍 제어부(40)와 전원부(50) 등이 실장된 인쇄회로보드(printed circuit board)를 표시패널(10)에 연결하는 공정이다. 세트 공정은 완성된 모듈에 케이스를 씌워 완제품으로 출하하는 공정을 의미한다. 결국, 본 발명의 실시 예는 모듈 공정 또는 세트 공정 중에 에이징 모드를 이용하여 유기발광다이오드 소자(OLED)를 에이징할 수 있으므로, 종래 에이징을 위해 고온의 챔버에 수납되는 시간을 줄이거나 생략할 수 있다.

[0050] 한편, 본 발명의 실시 예는 에이징 모드에서 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 모두에 고전위 전압을 공급하는 것을 중심으로 설명하였으나, 이에 한정되지 않음에 주의하여야 한다. 즉, 본 발명의 실시 예는 에이징 모드에서 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 중 어느 하나에 고전위 전압을 공급할 수도 있고, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3) 중 어느 두 개에 고전위 전압을 공급할 수도 있다.

[0051] 이상에서 살펴본 바와 같이, 본 발명의 실시 예는 에이징 모드에서 화소(P)들은 동작하지 않으며, 제1 내지 제3 전원전압 라인(VSL1, VSL2, VSL3)에 고전위 전압을 공급하여 줄열을 발생시킨다. 그 결과, 본 발명의 실시 예는 모듈 공정 또는 세트 공정 중에 에이징 모드에서 줄열을 이용하여 유기발광다이오드 소자(OLED)를 에이징할 수 있으므로, 종래 고온의 챔버에 수납하여 에이징하는 시간을 줄이거나 생략할 수 있다.

[0052] 앞서, 도 1 내지 도 5를 결부하여 모듈 공정 또는 세트 공정 중에 유기전계발광 표시장치의 유기발광다이오드 소자(OLED)를 에이징하는 방법에 대하여 살펴보았다. 하지만, 본 발명의 실시 예에 따른 에이징은 모기관(mother substrate)에 다수의 표시패널셀을 완성한 후 스크라이빙(scribing) 공정 전에 수행될 수도 있다. 이하에서는, 도 6 및 도 7을 결부하여 모기관(mother substrate)에 다수의 표시패널셀을 완성한 후 스크라이빙(scribing) 공정 전에 유기발광다이오드 소자(OLED)를 에이징하는 방법에 대하여 상세히 설명한다. 스크라이빙 공정은 모기관에 형성된 다수의 표시패널셀을 커팅하는 공정을 의미한다. 모기관에 형성된 다수의 표시패널셀 각각은 도 1 및 도 3에 도시된 표시패널(10)과 실질적으로 동일하다.

[0053] 도 6은 모기관에 형성된 유기전계발광 표시패널셀과 제4 전원전압 라인을 보여주는 일 예시도면이다. 도 6을 참조하면, 모기관(MS)에는 다수의 표시패널셀(10)이 형성된다. 또한, 모기관(MS)에는 다수의 표시패널셀(10) 각각에 접속되는 제4 전원전압 라인(VSL4)이 형성된다. 제4 전원전압 라인(VSL4)은 모기관(MS)에 형성된 표시패널셀(10) 모두에 접속되도록 형성된다. 또한, 제4 전원전압 라인(VSL4)은 표시패널셀(10)에 형성된 제1 내지 제3 전원전압 라인(VSL1~VSL3) 모두에 접속될 수 있다. 하지만, 본 발명의 실시 예는 이에 한정되지 않으며, 제4 전원전압 라인(VSL4)은 제1 내지 제3 전원전압 라인(VSL1~VSL3) 중 어느 하나 또는 어느 두 개에 접속될 수도 있다.

[0054] 또한, 모기관(MS)에는 지그(jig) 등을 통해 제4 전원전압 라인(VSL4)에 소정의 전압을 공급하기 위한 전압 입력 단자(VIT)가 형성될 수 있다. 소정의 전압은 고전위 전압 또는 고전위 전압보다 높은 레벨의 전압일 수 있다. 전원 입력 단자(VIT)는 제4 전원전압 라인(VSL4)의 위치에 따라 전위 차이가 발생하지 않도록 복수 개 형성될 수 있다.

[0055] 결국, 본 발명의 실시 예는 모기관(MS)에 다수의 표시패널셀을 완성한 후 스크라이빙 공정 전에 모기관(MS)의 전원 입력 단자(VIT)에 고전위 전압을 공급함으로써, 다수의 표시패널셀(10) 각각의 제1 내지 제3 전원전압 라인(VSL1~VSL3)에 고전위 전압을 공급할 수 있다. 이로 인해, 제1 내지 제3 전원전압 라인(VSL1~VSL3)에는 줄열이 발생할 수 있다. 따라서, 본 발명의 실시 예는 모기관에 다수의 표시패널셀을 완성한 후 스크라이빙 공정 전에 줄열을 이용하여 유기발광다이오드 소자(OLED)를 에이징할 수 있으므로, 종래 고온의 챔버에 수납하여 에이징하는 시간을 줄이거나 생략할 수 있다.

[0056] 도 7은 모기관에 형성된 유기전계발광 표시패널셀과 제4 전원전압 라인을 보여주는 또 다른 예시도면이다. 도 7에 도시된 모기관에 형성된 유기전계발광 표시패널셀과 제4 전원전압 라인의 또 다른 예시도면은 제4 전원전압

라인(VSL4)이 수직 방향(y축 방향)으로 나란하게 배열된 다수의 표시패널셀(10)에 접속되는 것을 제외하고는 도 6에서 설명한 바와 실질적으로 동일하다. 본 발명의 실시 예는 제4 전원전압 라인(VSL4)이 수평 방향(x축 방향)으로 나란하게 배열된 다수의 표시패널셀(10)에 접속될 수도 있다.

[0057]

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

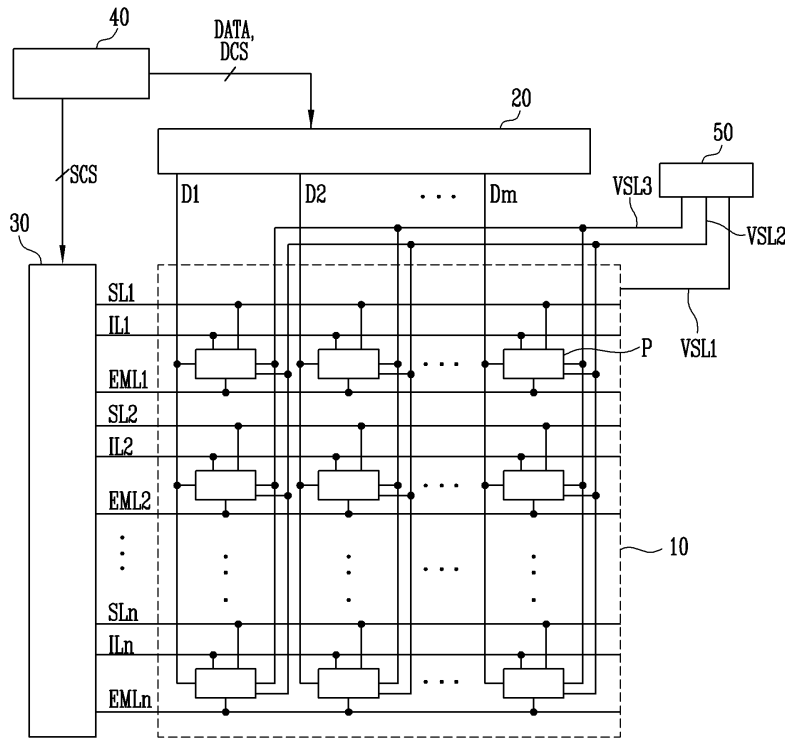
부호의 설명

[0058]

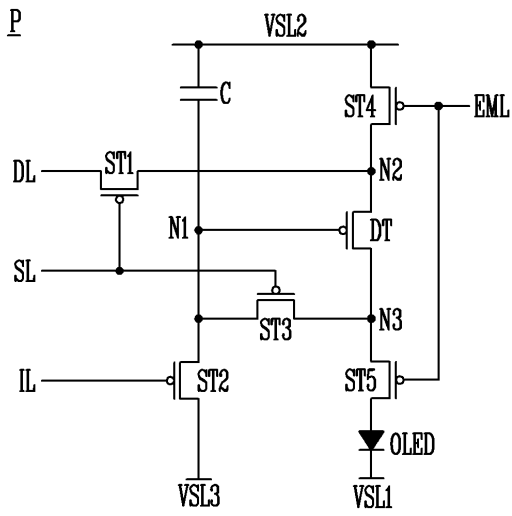
- 10: 표시패널 20: 데이터 구동부
- 30: 스캔 구동부 40: 타이밍 제어부
- 50: 전원부 VSL1: 제1 전원전압 라인
- VSL2: 제2 전원전압 라인 VSL3: 제3 전원전압 라인

도면

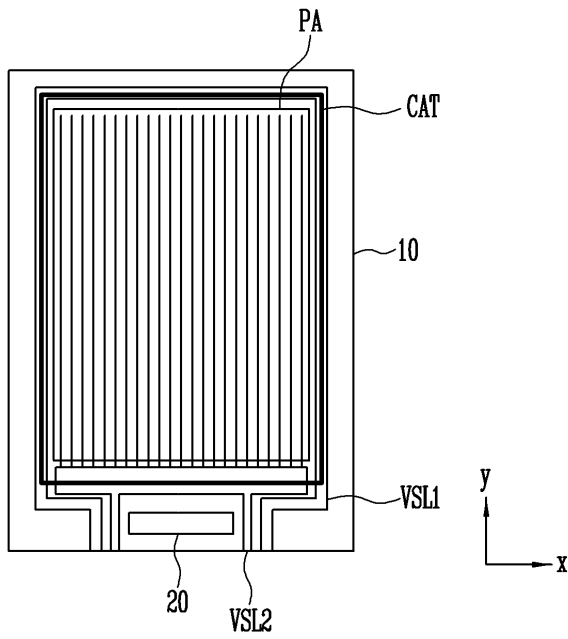
도면1



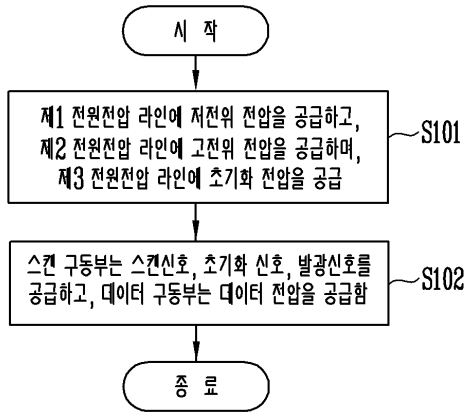
도면2



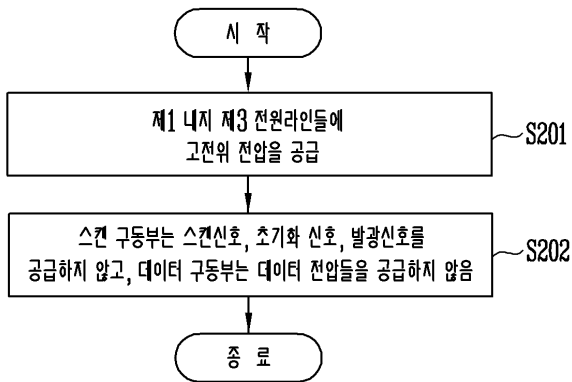
도면3



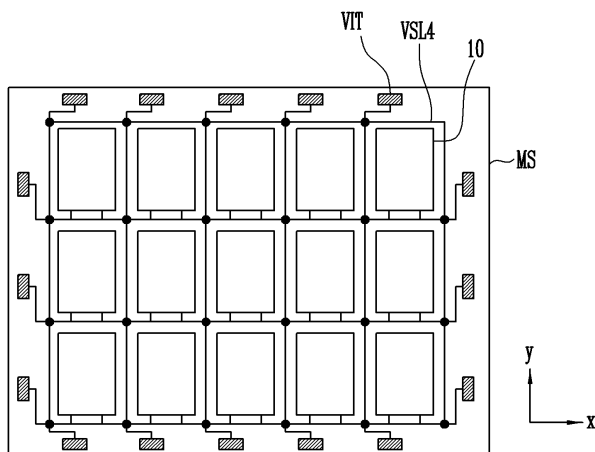
도면4



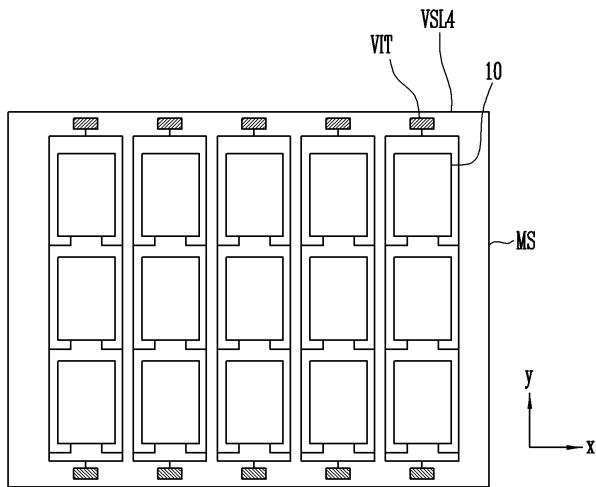
도면5



도면6



도면7



专利名称(译)	有机电致发光显示装置及其老化方法		
公开(公告)号	KR1020150051392A	公开(公告)日	2015-05-13
申请号	KR1020130132751	申请日	2013-11-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	BYUNGUK HAN		
发明人	BYUNGUK HAN		
IPC分类号	G09G3/32 H05B33/08		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2310/0254 G09G2320/043 G09G2330/028		
代理人(译)	LEE, YONGWOO 永和的月亮 康SIN SEOB		
其他公开文献	KR102077794B1		
外部链接	Espacenet		

摘要(译)

有机发光显示面板包括多个像素，每个像素包括有机发光二极管并且每个像素耦合到第一电源电压线。在显示模式下提供给第一电源电压线的电压低于在老化模式下提供给第一电源电压线的电压。显示模式包括有机发光二极管发光的模式。老化模式包括有机发光二极管不发光的模式。

