



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0075007
(43) 공개일자 2020년06월25일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
(21) 출원번호 10-2020-7016064
(22) 출원일자(국제) 2017년12월04일
심사청구일자 2020년06월04일
(85) 번역문제출일자 2020년06월04일
(86) 국제출원번호 PCT/CN2017/114495
(87) 국제공개번호 WO 2019/095451
국제공개일자 2019년05월23일
(30) 우선권주장
201711147331.8 2017년11월17일 중국(CN)

(71) 출원인
선전 차이나 스타 옵토일렉트로닉스 세미컨덕터
디스플레이 테크놀로지 컴퍼니 리미티드
중국, 광둥 518132, 선전, 광밍 뉴 디스트릭트,
광밍 스트리트, 탕밍 로드, 넘버 9-2
(72) 발명자
왕, 산
중국 518132 광둥 셴젠 광밍 뉴 디스트릭트 공밍
스트리트 탕밍 로드 넘버 9-2
원, 이츠언
중국 518132 광둥 셴젠 광밍 뉴 디스트릭트 공밍
스트리트 탕밍 로드 넘버 9-2
(74) 대리인
양영준, 임규빈, 백만기

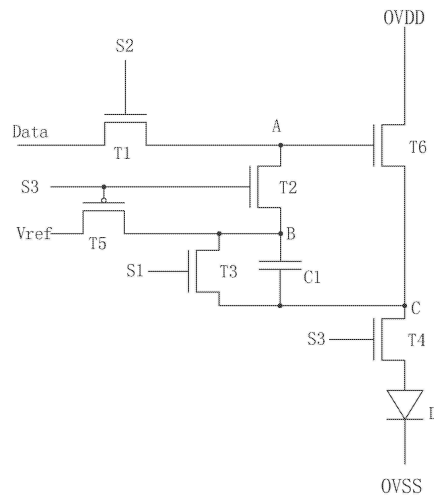
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 **AMOLED 픽셀 구동 회로 및 그 구동 방법**

(57) 요약

AMOLED 픽셀 구동 회로 및 그 구동 방법으로서, 6T1C 구조의 픽셀 구동 회로를 채용하고, 또한 특정 구동 타이밍과 매칭시킴으로써, 박막 트랜지스터(T6)를 구동하는 문턱 전압(Vth)을 효과적으로 보정하여, 유기 발광 다이오드(D)에 흐르는 전류를 안정시켜, 유기 발광 다이오드(D)의 발광 휘도의 균일성을 확보하고, 화면의 디스플레이 효과를 개선할 수 있음과 함께, N형 박막 트랜지스터와 P형 박막 트랜지스터의 매칭에 의해, 박막 트랜지스터 및 스캔 제어 신호의 수를 감소시키고, 그것에 의해 픽셀 구동 회로의 구조를 간소화하여, 유효 발광 면적을 증가시킨다.

대표도 - 도3



명세서

청구범위

청구항 1

AMOLED 픽셀 구동 회로로서,

제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 콘덴서 및 유기 발광 다이오드를 포함하되;

상기 제1 박막 트랜지스터의 게이트가 제2 스캔 제어 신호에 액세스하고, 소스가 데이터 신호에 전기적으로 접속되며, 드레인이 제1 노드에 전기적으로 접속되고;

상기 제2 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제1 노드에 전기적으로 접속되며, 드레인이 제2 노드에 전기적으로 접속되고;

상기 제3 박막 트랜지스터의 게이트가 제1 스캔 제어 신호에 액세스하고, 소스가 제2 노드에 전기적으로 접속되며, 드레인이 제3 노드에 전기적으로 접속되고;

상기 제4 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제3 노드에 전기적으로 접속되며, 드레인이 유기 발광 다이오드의 양극에 전기적으로 접속되고;

상기 제5 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 기준 전압에 액세스하며, 드레인이 제2 노드에 전기적으로 접속되고;

상기 제6 박막 트랜지스터의 게이트가 제1 노드에 전기적으로 접속되고, 드레인이 전원 고전압에 액세스하며, 소스가 제3 노드에 전기적으로 접속되고;

상기 콘덴서의 일단이 제2 노드에 전기적으로 접속되고, 타단이 제3 노드에 전기적으로 접속되며;

상기 유기 발광 다이오드의 음극이 전원 저전압에 액세스하고;

상기 제5 박막 트랜지스터는 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 한쪽이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 제5 박막 트랜지스터와 다른, 나머지 한쪽인, AMOLED 픽셀 구동 회로.

청구항 2

제1항에 있어서,

상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호를 서로 조합하여, 차례로 데이터 전압 기억 단계, 문턱 전압 보정 단계 및 디스플레이 발광 단계에 대응시키고, 또한 상기 유기 발광 다이오드가 데이터 전압 기억 단계 및 문턱 전압 보정 단계에서 발광하지 않도록 제어하는, AMOLED 픽셀 구동 회로.

청구항 3

제2항에 있어서,

상기 데이터 전압 기억 단계에서는, 상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고;

상기 문턱 전압 보정 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;

상기 디스플레이 발광 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 되는, AMOLED 픽셀 구동 회로.

청구항 4

제3항에 있어서,

상기 제5 박막 트랜지스터는 P형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 5

제4항에 있어서,

상기 제1 전위는 고전위이고, 상기 제2 전위는 저전위인, AMOLED 픽셀 구동 회로.

청구항 6

제3항에 있어서,

상기 제5 박막 트랜지스터는 N형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 P형 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 7

제6항에 있어서,

상기 제1 전위는 저전위이고, 상기 제2 전위는 고전위인, AMOLED 픽셀 구동 회로.

청구항 8

제1항에 있어서,

상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호는 모두 외부 타이밍 컨트롤러를 통하여 공급되는, AMOLED 픽셀 구동 회로.

청구항 9

제1항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 폴리실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터, 또는 비결정질 실리콘 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 10

AMOLED 픽셀 구동 방법으로서,

제1항에 기재된 AMOLED 픽셀 구동 회로에 응용되고,

단계 S001로서, 데이터 전압 기억 단계에 진입하여;

상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 데이터 신호가 제1 노드에 기입되며, 기준 전압이 제2 노드 및 제3 노드에 기입되는 단계 S001;

단계 S002로서, 문턱 전압 보정 단계에 진입하여;

상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 우선 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;

상기 제2 스캔 제어 신호가 제1 전위일 때, 제3 노드가 제6 박막 트랜지스터에 의해 방전되어, 제3 노드의 전위를 $V_{data}-V_{th}$ 로 변경하되, V_{data} 는 데이터 신호의 전압이고, V_{th} 는 제6 박막 트랜지스터의 문턱 전압이며;

상기 제2 스캔 제어 신호가 제2 전위일 때, 제1 노드의 전압이 제로로 되어, 제2 노드의 전압이 기준 전압으로 유지되고, 제3 노드의 전압이 $V_{data}-V_{th}$ 로 유지되는 단계S002;

단계 S003로서, 디스플레이 발광 단계에 진입하여;

상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 되어, 유기 발광 다이오드가 발광하는 단계 S003

을 포함하는, AMOLED 픽셀 구동 방법.

청구항 11

AMOLED 픽셀 구동 회로로서,

제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 콘덴서 및 유기 발광 다이오드를 포함하되;

상기 제1 박막 트랜지스터의 게이트가 제2 스캔 제어 신호에 액세스하고, 소스가 데이터 신호에 전기적으로 접속되며, 드레인이 제1 노드에 전기적으로 접속되고;

상기 제2 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제1 노드에 전기적으로 접속되며, 드레인이 제2 노드에 전기적으로 접속되고;

상기 제3 박막 트랜지스터의 게이트가 제1 스캔 제어 신호에 액세스하고, 소스가 제2 노드에 전기적으로 접속되며, 드레인이 제3 노드에 전기적으로 접속되고;

상기 제4 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제3 노드에 전기적으로 접속되며, 드레인이 유기 발광 다이오드의 양극에 전기적으로 접속되고;

상기 제5 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 기준 전압에 액세스하며, 드레인이 제2 노드에 전기적으로 접속되고;

상기 제6 박막 트랜지스터의 게이트가 제1 노드에 전기적으로 접속되고, 드레인이 전원 고전압에 액세스하며, 소스가 제3 노드에 전기적으로 접속되고;

상기 콘덴서의 일단이 제2 노드에 전기적으로 접속되고, 타단이 제3 노드에 전기적으로 접속되며;

상기 유기 발광 다이오드의 음극이 전원 저전압에 액세스하고;

상기 제5 박막 트랜지스터는 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 한쪽이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 제5 박막 트랜지스터와 다른, 나머지 한쪽이며;

상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호를 서로 조합하여, 차례로 데이터 전압 기억 단계, 문턱 전압 보정 단계, 및 디스플레이 발광 단계에 대응시키고, 또한 상기 유기 발광 다이오드가 데이터 전압 기억 단계 및 문턱 전압 보정 단계에서 발광하지 않도록 제어하며;

상기 데이터 전압 기억 단계에서는, 상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고;

상기 문턱 전압 보정 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;

상기 디스플레이 발광 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 되고;

상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호는 모두 외부 타이밍 컨트롤러를 통하여 공급되고;

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 폴리실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터, 또는 비결정질 실리콘 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 12

제11항에 있어서,

상기 제5 박막 트랜지스터는 P형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 13

제12항에 있어서,

상기 제1 전위는 고전위이고, 상기 제2 전위는 저전위인, AMOLED 픽셀 구동 회로.

청구항 14

제11항에 있어서,

상기 제5 박막 트랜지스터는 N형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 P형 박막 트랜지스터인, AMOLED 픽셀 구동 회로.

청구항 15

제14항에 있어서,

상기 제1 전위는 저전위이고, 상기 제2 전위는 고전위인, AMOLED 픽셀 구동 회로.

발명의 설명

기술 분야

[0001] 본 발명은 디스플레이 기술분야에 관한 것으로, 특히 AMOLED 픽셀 구동 회로 및 그 구동 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 다이오드(Organic Light Emitting Display, OLED) 디스플레이 장치는 자발광(self-luminous)이고, 구동 전압이 낮으며, 발광 효율이 높고, 응답 시간이 짧으며, 해상도 및 콘트라스트가 높고, 시야각이 180°에 가까우며, 사용 온도 범위가 넓기 때문에, 플렉시블 디스플레이 및 대면적 풀 컬러 디스플레이를 실현할 수 있는 등의 많은 이점을 가져, 업계에서는 가장 개발 잠재력이 높은 디스플레이 장치로 생각되고 있다.

[0003] OLED 디스플레이 장치는 구동 방식에 따라 패시브 매트릭스형 OLED(Passive Matrix OLED, PMOLED) 및 액티브 매트릭스형 OLED(Active Matrix OLED, AMOLED)의 2종류, 즉, 직접 어드레싱 및 박막 트랜지스터(Thin Film Transistor, TFT) 매트릭스 어드레싱의 2종류로 크게 나눌 수 있다. 그 중에서, AMOLED는 어레이식으로 배열된

픽셀을 갖고, 액티브 디스플레이 타입에 속하며, 발광 효율이 높아, 통상, 고해상도의 대형 디스플레이 장치로서 사용된다.

[0004] AMOLED는 전류 구동 디바이스로서, 전류가 유기 발광 다이오드에 흐르면 유기 발광 다이오드가 발광하고, 또한 발광 휘도가 유기 발광 다이오드 자체에 흐르는 전류에 따라서 결정된다. 기존의 집적 회로(Integrated Circuit, IC)의 대부분은 전압 신호만을 전송하기 때문에, AMOLED의 픽셀 구동 회로는 전압 신호를 전류 신호로 변환하는 태스크를 실행할 필요가 있다. 종래의 AMOLED 픽셀 구동 회로는 통상 2T1C, 즉, 2개의 박막 트랜지스터에 하나의 콘덴서를 추가한 구조이며, 전압을 전류로 변환한다. 박막 트랜지스터를 구동하는 문턱 전압이 드리프트됨에 따라서, 유기 발광 다이오드에 흐르는 전류의 변화가 매우 크고, 그 결과, 유기 발광 다이오드의 발광이 매우 불안정하고, 휘도가 매우 불균일하여, 화면의 디스플레이 효과에 중대한 영향을 주게 된다. 상기 과제를 해결하기 위해서는, 각 픽셀에 보정 회로를 추가할 필요가 있는데, 보정이란 각 픽셀 중의 모든 박막 트랜지스터를 구동하는 문턱 전압을 보정하여, 유기 발광 다이오드에 흐르는 전류를 문턱 전압과는 무관계하게 변화하도록 해야만 함을 의미한다.

[0005] 도 1에 도시한 바와 같이, 7T2C 구조의 AMOLED 픽셀 구동 회로는, 7개의 박막 트랜지스터 및 2개의 콘덴서를 포함하고, 각각 제1 박막 트랜지스터 T10, 제2 박막 트랜지스터 T20, 제3 박막 트랜지스터 T30, 제4 박막 트랜지스터 T40, 제5 박막 트랜지스터 T50, 제6 박막 트랜지스터 T60, 제7 박막 트랜지스터 T70, 제1 콘덴서 C10 및 제2 콘덴서 C20이다. 상기 픽셀 구동 회로는 각각 제1 스캔 제어 신호 S10, 제2 스캔 제어 신호 S20, 제3 스캔 제어 신호 S30 및 제4 스캔 제어 신호 S40인 4개의 스캔 제어 신호에 의해 제어될 필요가 있다. 상기 회로의 동작 타이밍도는 도 2에 도시된 바와 같, 상기 회로의 동작 프로세스는 제1 단계 10, 제2 단계 20 및 제3 단계 30을 포함하는데, 그 중에서 제2 단계 20에서는, 상기 제2 스캔 제어 신호 S20가 고전위를 공급한 후, 저전위를 공급하고, 이때 상기 제2 스캔 제어 신호 S20이 저전위를 공급할 때, 제1 콘덴서 C1의 작용에 의해, 제1 콘덴서 C1과 제2 콘덴서 C2의 접속점에서의 전위가 불안정해진다. 또한 상기 픽셀 구동 회로는 7개의 박막 트랜지스터 및 2개의 콘덴서가 필요하여, 구조가 복잡하고, 픽셀의 유효 발광 면적이 비교적 낮으며, 스캔 제어 신호의 수가 비교적 많아, 타이밍 컨트롤러 또한 비교적 복잡하게 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은, 박막 트랜지스터를 구동하는 문턱 전압을 효과적으로 보정하여, 유기 발광 다이오드의 발광 휘도의 균일성을 확보하고, 픽셀 구동 회로의 구조를 간소화하여, 유효 발광 면적을 증가시킬 수 있는 AMOLED 픽셀 구동 회로를 제공하는 것에 있다.

[0007] 본 발명의 목적은 또한, 박막 트랜지스터를 구동하는 문턱 전압을 효과적으로 보정하여, 유기 발광 다이오드에 흐르는 전류를 안정시켜, 유기 발광 다이오드의 발광 휘도의 균일성을 확보하고, 화면의 디스플레이 효과를 개선할 수 있는 AMOLED 픽셀 구동 방법을 제공하는 것에 있다.

과제의 해결 수단

[0008] 상기 목적을 실현하기 위해, 본 발명은 AMOLED 픽셀 구동 회로를 제공하고, 상기 AMOLED 픽셀 구동 회로는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 콘덴서 및 유기 발광 다이오드를 포함하되;

[0009] 상기 제1 박막 트랜지스터의 게이트가 제2 스캔 제어 신호에 액세스하고, 소스가 데이터 신호에 전기적으로 접속되며, 드레인이 제1 노드에 전기적으로 접속되고;

[0010] 상기 제2 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제1 노드에 전기적으로 접속되며, 드레인이 제2 노드에 전기적으로 접속되고;

[0011] 상기 제3 박막 트랜지스터의 게이트가 제1 스캔 제어 신호에 액세스하고, 소스가 제2 노드에 전기적으로 접속되며, 드레인이 제3 노드에 전기적으로 접속되고;

[0012] 상기 제4 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제3 노드에 전기적으로 접속되며, 드레인이 유기 발광 다이오드의 양극에 전기적으로 접속되고;

[0013] 상기 제5 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 기준 전압에 액세스하며, 드레

인이 제2 노드에 전기적으로 접속되고;

- [0014] 상기 제6 박막 트랜지스터의 게이트가 제1 노드에 전기적으로 접속되고, 드레인이 전원 고전압에 액세스하며, 소스가 제3 노드에 전기적으로 접속되고;
- [0015] 상기 콘덴서의 일단이 제2 노드에 전기적으로 접속되고, 타단이 제3 노드에 전기적으로 접속되며;
- [0016] 상기 유기 발광 다이오드의 음극이 전원 저전압에 액세스하고;
- [0017] 상기 제5 박막 트랜지스터는 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 한쪽이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 제5 박막 트랜지스터와 다른, 나머지 한쪽이다.
- [0018] 상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호를 서로 조합하여, 차례로 데이터 전압 기억 단계, 문턱 전압 보정 단계 및 디스플레이 발광 단계에 대응시키고, 또한 상기 유기 발광 다이오드가 데이터 전압 기억 단계 및 문턱 전압 보정 단계에서 발광하지 않도록 제어한다.
- [0019] 상기 데이터 전압 기억 단계에서는, 상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고;
- [0020] 문턱 전압 보정 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;
- [0021] 디스플레이 발광 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 된다.
- [0022] 상기 제5 박막 트랜지스터는 P형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이다.
- [0023] 상기 제1 전위는 고전위이고, 상기 제2 전위는 저전위이다.
- [0024] 상기 제5 박막 트랜지스터는 N형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 P형 박막 트랜지스터이다.
- [0025] 상기 제1 전위는 저전위이고, 상기 제2 전위는 고전위이다.
- [0026] 상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호는 모두 외부 타이밍 컨트롤러를 통하여 공급된다.
- [0027] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 폴리실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터, 또는 비결정질 실리콘 박막 트랜지스터이다.
- [0028] 본 발명은 또한 AMOLED 픽셀 구동 방법을 제공하고, 상기 AMOLED 픽셀 구동 방법은 상술한 AMOLED 픽셀 구동 회로에 응용되며,
- [0029] 단계 S001로서, 데이터 전압 기억 단계에 진입하여;
- [0030] 상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 데이터 신호가 제1 노드에 기입되며, 기준 전압이 제2 노드 및 제3 노드에 기입되는 단계 S001;
- [0031] 단계 S002로서, 문턱 전압 보정 단계에 진입하여;
- [0032] 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 우선 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기

제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;

- [0033] 상기 제2 스캔 제어 신호가 제1 전위일 때, 제3 노드가 제6 박막 트랜지스터에 의해 방전되어, 제3 노드의 전위를 $V_{data}-V_{th}$ 로 변경하되, 여기서, V_{data} 는 데이터 신호의 전압이고, V_{th} 는 제6 박막 트랜지스터의 문턱 전압이며;
- [0034] 상기 제2 스캔 제어 신호가 제2 전위일 때, 제1 노드의 전압이 제0로 되어, 제2 노드의 전압이 기준 전압으로 유지되고, 제3 노드의 전압이 $V_{data}-V_{th}$ 로 유지되는 단계 S002;
- [0035] 단계 S003로서, 디스플레이 발광 단계에 진입하여;
- [0036] 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 되어, 유기 발광 다이오드가 발광하는 단계 S003을 포함한다.
- [0037] 본 발명은 또한 AMOLED 픽셀 구동 회로를 제공하고, 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 콘텐서 및 유기 발광 다이오드를 포함하되;
- [0038] 상기 제1 박막 트랜지스터의 게이트가 제2 스캔 제어 신호에 액세스하고, 소스가 데이터 신호에 전기적으로 접속되며, 드레인이 제1 노드에 전기적으로 접속되고;
- [0039] 상기 제2 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제1 노드에 전기적으로 접속되며, 드레인이 제2 노드에 전기적으로 접속되고;
- [0040] 상기 제3 박막 트랜지스터의 게이트가 제1 스캔 제어 신호에 액세스하고, 소스가 제2 노드에 전기적으로 접속되며, 드레인이 제3 노드에 전기적으로 접속되고;
- [0041] 상기 제4 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 제3 노드에 전기적으로 접속되며, 드레인이 유기 발광 다이오드의 양극에 전기적으로 접속되고;
- [0042] 상기 제5 박막 트랜지스터의 게이트가 제3 스캔 제어 신호에 액세스하고, 소스가 기준 전압에 액세스하며, 드레인이 제2 노드에 전기적으로 접속되며;
- [0043] 상기 제6 박막 트랜지스터의 게이트가 제1 노드에 전기적으로 접속되고, 드레인이 전원 고전압에 액세스하며, 소스가 제3 노드에 전기적으로 접속되고;
- [0044] 상기 콘텐서의 일단이 제2 노드에 전기적으로 접속되고, 타단이 제3 노드에 전기적으로 접속되며;
- [0045] 상기 유기 발광 다이오드의 음극이 전원 저전압에 액세스하고;
- [0046] 상기 제5 박막 트랜지스터는 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 한쪽이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 제5 박막 트랜지스터와 다른, 나머지 한쪽이며;
- [0047] 상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호를 서로 조합하여, 차례로 데이터 전압 기억 단계, 문턱 전압 보정 단계 및 디스플레이 발광 단계에 대응시키고, 또한 상기 유기 발광 다이오드가 데이터 전압 기억 단계 및 문턱 전압 보정 단계에서 발광하지 않도록 제어하며;
- [0048] 상기 데이터 전압 기억 단계에서는, 상기 제1 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고;
- [0049] 상기 문턱 전압 보정 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호가 제2 전위를 공급하고, 상기 제5 박막 트랜지스터가 온으로 되며, 상기 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프로 되고, 상기 제1 박막 트랜지스터가 온으로 된 후에 오프로 되며;

[0050] 상기 디스플레이 발광 단계에서는, 상기 제1 스캔 제어 신호가 제2 전위를 공급하고, 상기 제2 스캔 제어 신호가 제2 전위를 공급하며, 제3 스캔 제어 신호가 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 및 제4 박막 트랜지스터가 온으로 되며, 상기 제1 박막 트랜지스터, 제3 박막 트랜지스터 및 제5 박막 트랜지스터가 오프로 되고;

[0051] 상기 제1 스캔 제어 신호, 제2 스캔 제어 신호 및 제3 스캔 제어 신호는 모두 외부 타이밍 컨트롤러를 통하여 공급되고;

[0052] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 폴리실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터, 또는 비결정질 실리콘 박막 트랜지스터이다.

발명의 효과

[0053] 본 발명의 유익한 효과는 다음과 같다. 본 발명은 AMOLED 픽셀 구동 회로를 제공하고, 상기 AMOLED 픽셀 구동 회로는 6T1C 구조의 픽셀 구동 회로를 채용하고, 또한 특정 구동 타이밍과 매칭시킴으로써, 박막 트랜지스터를 구동하는 문턱 전압을 효과적으로 보정하여, 유기 발광 다이오드에 흐르는 전류를 안정시켜, 유기 발광 다이오드의 발광 휘도의 균일성을 확보하고, 화면의 디스플레이 효과를 개선할 수 있는 동시에, N형 박막 트랜지스터와 P형 박막 트랜지스터의 매칭을 통하여, 박막 트랜지스터 및 스캔 제어 신호의 수를 감소시키고, 이로부터 픽셀 구동 회로의 구조를 간소화하여, 유효 발광 면적을 증가시킨다. 본 발명은 또한 AMOLED 픽셀 구동 방법을 제공하고, 상기 AMOLED 픽셀 구동 방법은 박막 트랜지스터를 구동하는 문턱 전압을 효과적으로 보정하여, 유기 발광 다이오드에 흐르는 전류를 안정시켜, 유기 발광 다이오드의 발광 휘도의 균일성을 확보하고, 화면의 디스플레이 효과를 개선할 수 있다.

도면의 간단한 설명

[0054] 본 발명의 특징 및 기술 내용을 한층 더 이해할 수 있도록, 이하의 본 발명의 상세한 설명 및 도면을 참조하기 바라며, 다만 도면은 단지 참고 및 설명하기 위한 것일 뿐, 본 발명을 한정하기 위한 것이 결코 아니다.

도면 중에서,

도 1은 종래의 AMOLED 픽셀 구동 회로의 회로도이다.

도 2는 도 1에 도시된 AMOLED 픽셀 구동 회로의 타이밍도이다.

도 3은 본 발명의 AMOLED 픽셀 구동 회로의 회로도이다.

도 4는 본 발명의 AMOLED 픽셀 구동 회로의 타이밍도이다.

도 5는 본 발명의 AMOLED 픽셀 구동 방법의 단계 S001의 모식도이다.

도 6 및 도 7은 본 발명의 AMOLED 픽셀 구동 방법의 단계 S002의 모식도이다.

도 8은 본 발명의 AMOLED 픽셀 구동 방법의 단계 S003의 모식도이다.

도 9는 본 발명의 AMOLED 픽셀 구동 방법의 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0055] 본 발명이 채용하는 기술적 수단 및 그 효과를 한층 더 설명하기 위해, 이하, 본 발명의 바람직한 실시예 및 그 도면을 결합하여 상세하게 설명한다.

[0056] 도 3을 참조하면, 본 발명은 AMOLED 픽셀 구동 회로를 제공하고, 상기 AMOLED 픽셀 구동 회로는, 제1 박막 트랜지스터 T1, 제2 박막 트랜지스터 T2, 제3 박막 트랜지스터 T3, 제4 박막 트랜지스터 T4, 제5 박막 트랜지스터 T5, 제6 박막 트랜지스터 T6, 콘덴서 C1 및 유기 발광 다이오드 D를 포함하되;

[0057] 상기 제1 박막 트랜지스터 T1의 게이트가 제2 스캔 제어 신호 S2에 액세스하고, 소스가 데이터 신호 Data에 전기적으로 접속되며, 드레인이 제1 노드 A에 전기적으로 접속되고;

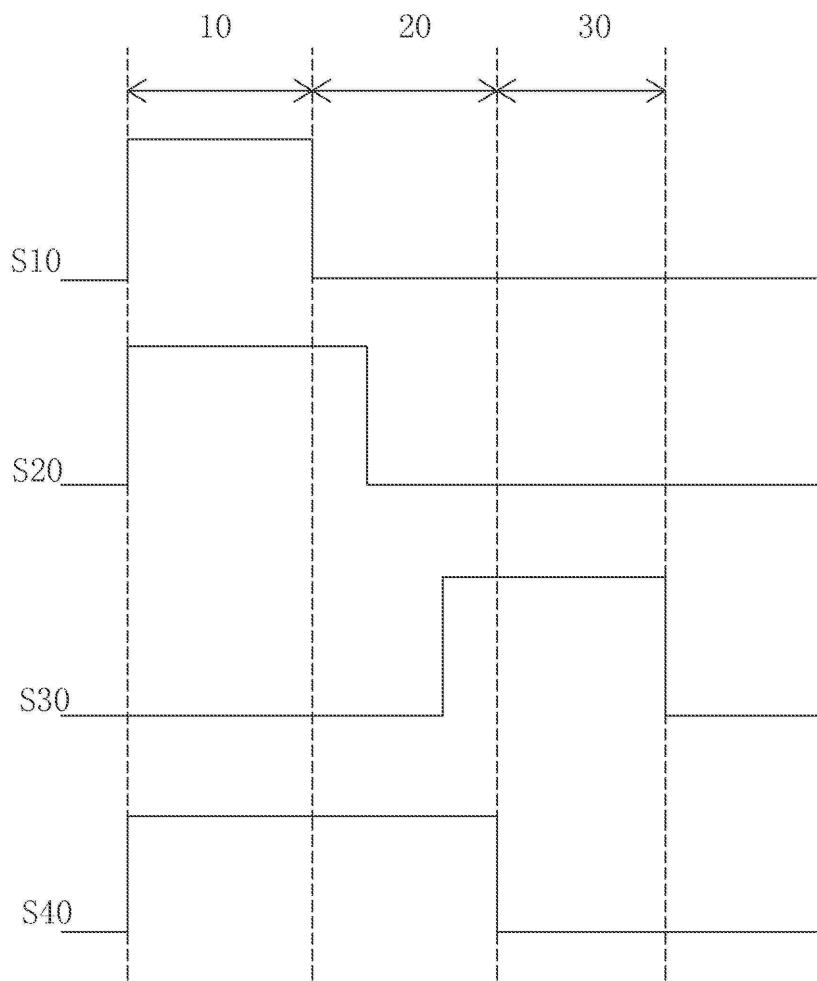
[0058] 상기 제2 박막 트랜지스터 T2의 게이트가 제3 스캔 제어 신호 S3에 액세스하고, 소스가 제1 노드 A에 전기적으로 접속되며, 드레인이 제2 노드 B에 전기적으로 접속되고;

- [0059] 상기 제3 박막 트랜지스터 T3의 게이트가 제1 스캔 제어 신호 S1에 액세스하고, 소스가 제2 노드 B에 전기적으로 접속되며, 드레인이 제3 노드 C에 전기적으로 접속되고;
- [0060] 상기 제4 박막 트랜지스터 T4의 게이트가 제3 스캔 제어 신호 S3에 액세스하고, 소스가 제3 노드 C에 전기적으로 접속되며, 드레인이 유기 발광 다이오드 D의 양극에 전기적으로 접속되고;
- [0061] 상기 제5 박막 트랜지스터 T5의 게이트가 제3 스캔 제어 신호 S3에 액세스하고, 소스가 기준 전압 Vref에 액세스하며, 드레인이 제2 노드 B에 전기적으로 접속되고;
- [0062] 상기 제6 박막 트랜지스터 T6의 게이트가 제1 노드 A에 전기적으로 접속되고, 드레인이 전원 고전압 OVDD에 액세스하며, 소스가 제3 노드 C에 전기적으로 접속되고;
- [0063] 상기 콘덴서 C1의 일단이 제2 노드 B에 전기적으로 접속되고, 타단이 제3 노드 C에 전기적으로 접속되며;
- [0064] 상기 유기 발광 다이오드 D의 음극이 전원 저전압 OVSS에 액세스한다.
- [0065] 여기서, 상기 제5 박막 트랜지스터 T5는 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 한쪽이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터 T1, T2, T3, T4, T6은 모두 N형 박막 트랜지스터 및 P형 박막 트랜지스터 중 제5 박막 트랜지스터 T5와 다른, 나머지 한쪽이다.
- [0066] 구체적으로는, 도 4에 도시한 바와 같이, 본 발명의 AMOLED 픽셀 구동 회로의 동작 프로세스는, 상기 제1 스캔 제어 신호 S1, 제2 스캔 제어 신호 S2 및 제3 스캔 제어 신호 S3을 서로 조합하여, 차례로 데이터 전압 기억 단계(1), 문턱 전압 보정 단계(2), 및 디스플레이 발광 단계(3)에 대응시키고, 또한 상기 유기 발광 다이오드 D가 데이터 전압 기억 단계(1) 및 문턱 전압 보정 단계(2)에서 발광하지 않도록 제어한다.
- [0067] 여기서, 도 5에 도시한 바와 같이, 상기 데이터 전압 기억 단계(1)에서는, 상기 제1 스캔 제어 신호 S1이 제1 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 제1 전위를 공급하며, 제3 스캔 제어 신호 S3이 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터 T1, 제3 박막 트랜지스터 T3 및 제5 박막 트랜지스터 T5가 온으로 되며, 상기 제2 박막 트랜지스터 T2 및 제4 박막 트랜지스터 T4가 오프로 되고, 데이터 신호 Data가 제1 노드 A에 기입되며, 기준 전압 Vref가 제2 노드 B 및 제3 노드 C에 기입되고, 제1 노드 A의 전압이 데이터 신호의 전압 Vdata와 동등하며, 제2 노드 B 및 제3 노드 C의 전압이 기준 전압 Vref와 동등하다.
- [0068] 나아가, 도 6 및 도 7에 도시한 바와 같이, 문턱 전압 보정 단계(2)에서는, 상기 제1 스캔 제어 신호 S1이 제2 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호 S3이 제2 전위를 공급하고, 상기 제5 박막 트랜지스터 T5가 온으로 되며, 상기 제2 박막 트랜지스터 T2, 제3 박막 트랜지스터 T3 및 제4 박막 트랜지스터 T4가 오프로 되고, 상기 제1 박막 트랜지스터 T1이 온으로 된 후에 오프로 된다.
- [0069] 구체적으로는, 도 6에 도시한 바와 같이, 상기 제2 스캔 제어 신호 S2가 제1 전위일 때, 제6 박막 트랜지스터 T6이 컷오프로 될 때까지, 제3 노드 C가 제6 박막 트랜지스터 T6에 의해 방전되어, 제3 노드 C의 전위를 Vdata-Vth로 변경하고, 콘덴서 C1의 전압차가 Vref-(Vdata-Vth)이다. 여기서, Vdata는 데이터 신호 Data의 전압이고, Vth는 제6 박막 트랜지스터 T6의 문턱 전압이며, 제1 노드 A의 전압은 데이터 신호의 전압 Vdata로 유지되고, 제2 노드 B의 전압은 기준 전압 Vref로 유지된다. 도 7에 도시한 바와 같이, 상기 제2 스캔 제어 신호 S2가 제2 전위일 때, 제1 노드 A의 전압이 제로로 되어, 콘덴서 C1의 전압차가 변화되지 않기 때문에, 제2 노드 B의 전압은 기준 전압 Vref로 유지되고, 제3 노드 C의 전압은 Vdata-Vth로 유지된다.
- [0070] 나아가, 도 8에 도시한 바와 같이, 디스플레이 발광 단계(3)에서는, 상기 제1 스캔 제어 신호 S1이 제2 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 제2 전위를 공급하며, 제3 스캔 제어 신호 S3이 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 T2 및 제4 박막 트랜지스터 T4가 온으로 되며, 상기 제1 박막 트랜지스터 T1, 제3 박막 트랜지스터 T3 및 제5 박막 트랜지스터 T5가 오프로 되어, 상기 유기 발광 다이오드 D가 발광하고, 유기 발광 다이오드 D에 흐르는 전류 Ioled가 $I_{oled}=k(V_{gs}-V_{th})^2=k(V_{ref}-V_{data}+V_{th}-V_{th})^2=k(V_{ref}-V_{data})^2$ 과 동등하다. 여기서, k는 박막 트랜지스터, 즉 제6 박막 트랜지스터 T6을 구동하는 구조 파라미터이고, Vgs는 제6 박막 트랜지스터 T6의 게이트 소스 전압차이며, 동일한 구조의 박막 트랜지스터는, K값이 상대적으로 안정되기 때문에, 이로부터, 유기 발광 다이오드 D의 발광 시, 상기 유기 발광 다이오드 D에 흐르는 전류가 제6 박막 트랜지스터 T6의 문턱 전압과는 무관계하고, 박막 트랜지스터를 구동하는 문턱 전압 드리프트에 의해, 유기 발광 다이오드에 흐르는 전류가 불안정하다는 과제를 해결하여, 유기 발광 다이오드의 발광 휘도를 균일하게 하고, 화면의 디

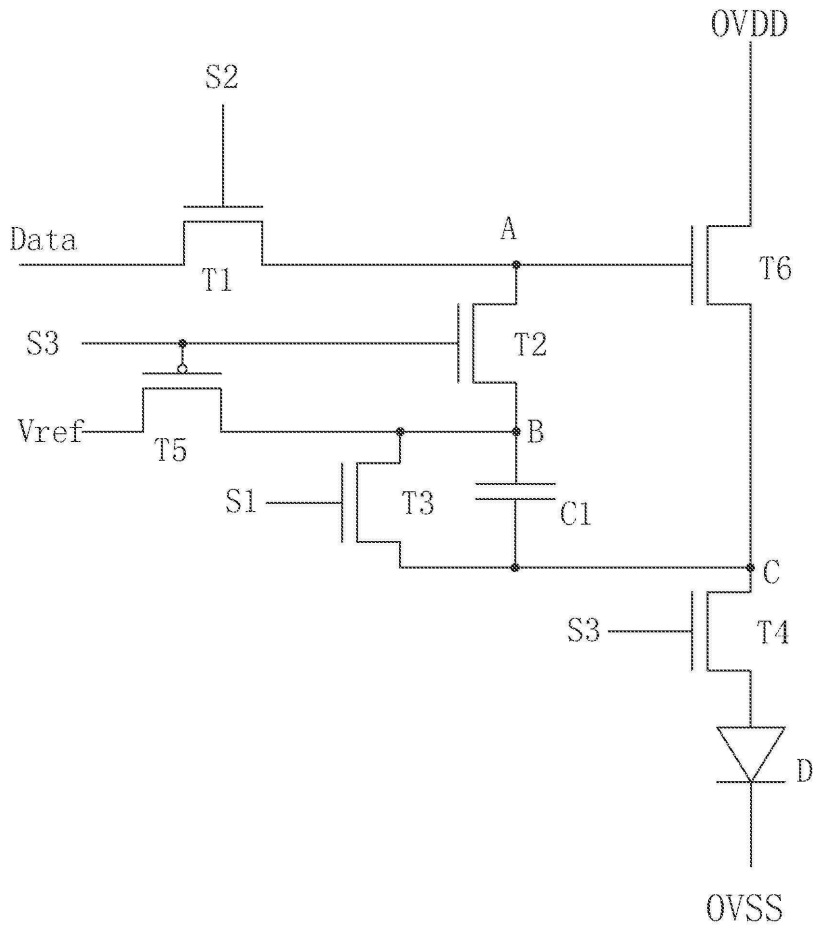
스플레이 효과를 개선할 수 있다.

- [0071] 바람직하게는, 본 발명의 제1 실시예에서는, 상기 제5 박막 트랜지스터 T5는 P형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터 T1, T2, T3, T4, T6은 모두 N형 박막 트랜지스터이다. 상기 제1 전위는 고전위이고, 상기 제2 전위는 저전위이다.
- [0072] 바람직하게는, 본 발명의 제2 실시예에서는, 상기 제5 박막 트랜지스터 T5는 N형 박막 트랜지스터이고, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터 및 제6 박막 트랜지스터 T1, T2, T3, T4, T6은 모두 P형 박막 트랜지스터이다. 상기 제1 전위는 저전위이고, 상기 제2 전위는 고전위이다.
- [0073] 구체적으로는, 상기 제1 스캔 제어 신호 S1, 제2 스캔 제어 신호 S2 및 제3 스캔 제어 신호 S3은 모두 외부 타이밍 컨트롤러를 통하여 공급된다.
- [0074] 구체적으로는, 상기 제1 박막 트랜지스터 T1, 제2 박막 트랜지스터 T2, 제3 박막 트랜지스터 T3, 제4 박막 트랜지스터 T4, 제5 박막 트랜지스터 T5 및 제6 박막 트랜지스터 T6은 모두 저온 폴리실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터, 또는 비결정질 실리콘 박막 트랜지스터이다.
- [0075] 도 9에 도시한 바와 같이, 본 발명의 AMOLED 픽셀 구동 방법은, 상기 AMOLED 픽셀 구동 회로에 응용되고, 이하의 단계 S001 내지 S003을 포함한다.
- [0076] 단계 S001에서는, 도 5를 참조하면, 데이터 전압 기억 단계(1)에 진입하여,
- [0077] 상기 제1 스캔 제어 신호 S1이 제1 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 제1 전위를 공급하며, 제3 스캔 제어 신호 S3이 제1 전위와 다른 제2 전위를 공급하고, 상기 제1 박막 트랜지스터 T1, 제3 박막 트랜지스터 T3 및 제5 박막 트랜지스터 T5가 온으로 되며, 상기 제2 박막 트랜지스터 T2 및 제4 박막 트랜지스터 T4가 오프로 되고, 데이터 신호 Data가 제1 노드 A에 기입되며, 기준 전압 Vref가 제2 노드 B 및 제3 노드 C에 기입된다.
- [0078] 구체적으로는, 단계 S001에서는, 제1 노드 A의 전압이 데이터 신호의 전압 Vdata와 동등하고, 제2 노드 B 및 제3 노드 C의 전압이 기준 전압 Vref와 동등하다.
- [0079] 단계 S002에서는, 도 6 내지 도 7을 참조하면, 문턱 전압 보정 단계(2)에 진입하여,
- [0080] 상기 제1 스캔 제어 신호 S1이 제2 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 우선 제1 전위를 공급한 후에 제2 전위를 공급하며, 제3 스캔 제어 신호 S3이 제2 전위를 공급하고, 상기 제5 박막 트랜지스터 T5가 온으로 되며, 상기 제2 박막 트랜지스터 T2, 제3 박막 트랜지스터 T3 및 제4 박막 트랜지스터 T4가 오프로 되고, 상기 제1 박막 트랜지스터 T1이 온으로 된 후에 오프로 된다.
- [0081] 구체적으로는, 단계 S002에서는, 상기 제2 스캔 제어 신호 S2가 제1 전위일 때, 제6 박막 트랜지스터 T6이 컷오프로 될 때까지, 제3 노드 C가 제6 박막 트랜지스터 T6에 의해 방전되어, 제3 노드 C의 전위를 Vdata-Vth로 변경하고, 콘텐서 C1의 전압차가 Vref-(Vdata-Vth)이다. 여기서, Vdata는 데이터 신호 Data의 전압이고, Vth는 제6 박막 트랜지스터 T6의 문턱 전압이며, 제1 노드 A의 전압은 데이터 신호의 전압 Vdata로 유지되고, 제2 노드 B의 전압은 기준 전압 Vref로 유지된다.
- [0082] 또한, 단계 S002에서는, 상기 제2 스캔 제어 신호 S2가 제2 전위일 때, 제1 노드 A의 전압이 제로로 되어, 콘텐서 C1의 전압차가 변화되지 않기 때문에, 제2 노드 B의 전압은 기준 전압 Vref로 유지되고, 제3 노드 C의 전압은 Vdata-Vth로 유지된다.
- [0083] 단계 S003에서는, 도 8을 참조하면, 디스플레이 발광 단계(3)에 진입하여,
- [0084] 상기 제1 스캔 제어 신호 S1이 제2 전위를 공급하고, 상기 제2 스캔 제어 신호 S2가 제2 전위를 공급하며, 제3 스캔 제어 신호 S3이 제1 전위를 공급하고, 상기 제2 박막 트랜지스터 T2 및 제4 박막 트랜지스터 T4가 온으로 되며, 상기 제1 박막 트랜지스터 T1, 제3 박막 트랜지스터 T3 및 제5 박막 트랜지스터 T5가 오프로 되어, 유기 발광 다이오드 D가 발광한다.
- [0085] 구체적으로는, 상기 단계 S003에서는, 유기 발광 다이오드 D에 흐르는 전류 Ioled가 $Ioled=k(Vgs-Vth)^2=k(Vref-Vdata+Vth-Vth)^2=k(Vref-Vdata)^2$ 와 동등하다. 여기서, k는 박막 트랜지스터, 즉 제6 박막 트랜지스터 T6을 구

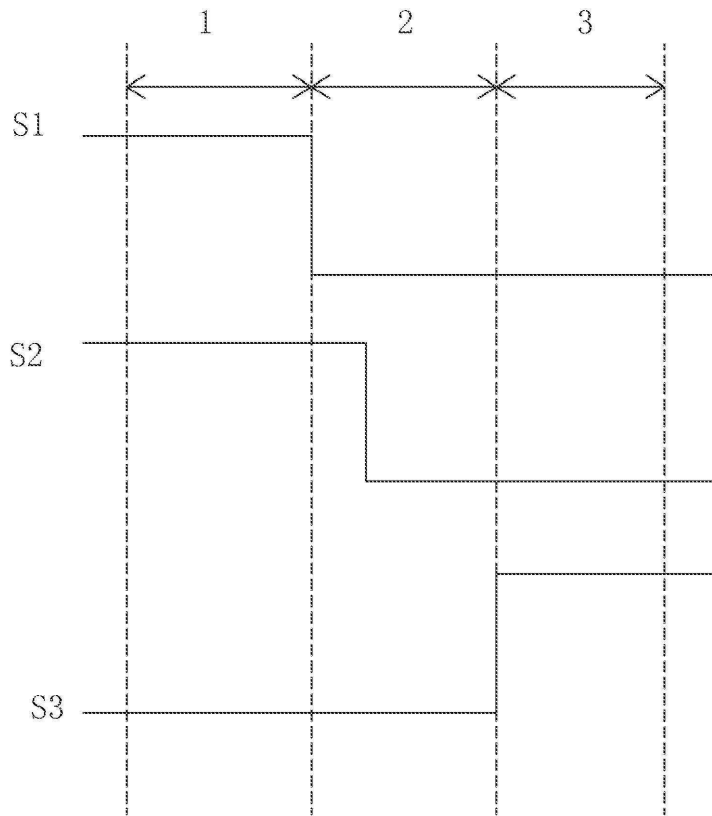
도면2



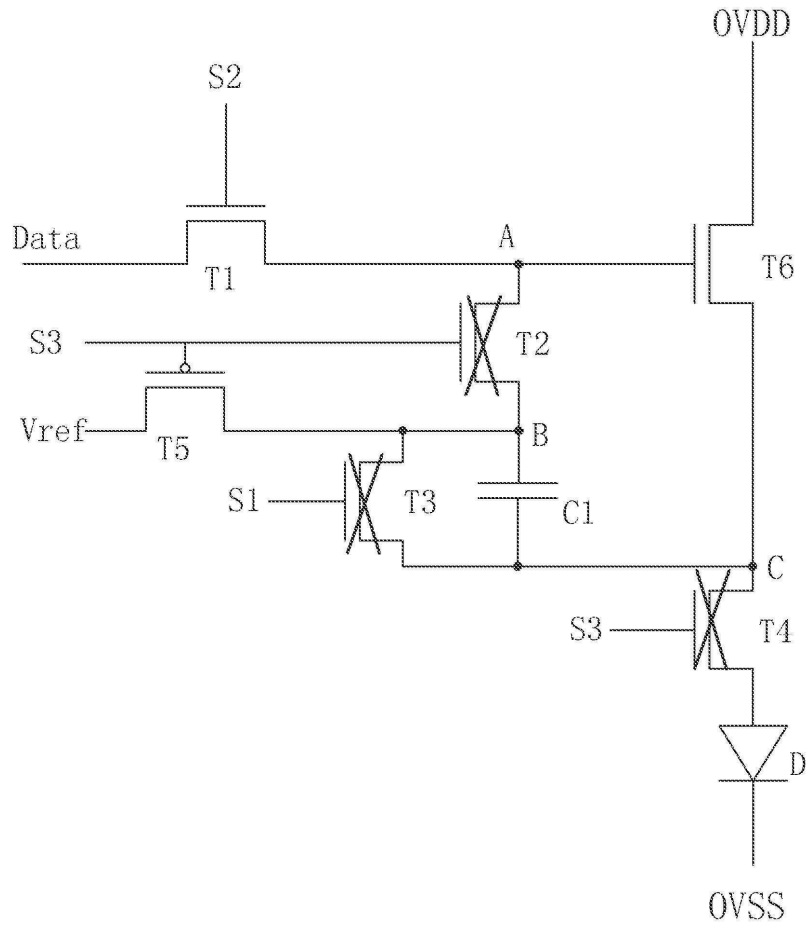
도면3



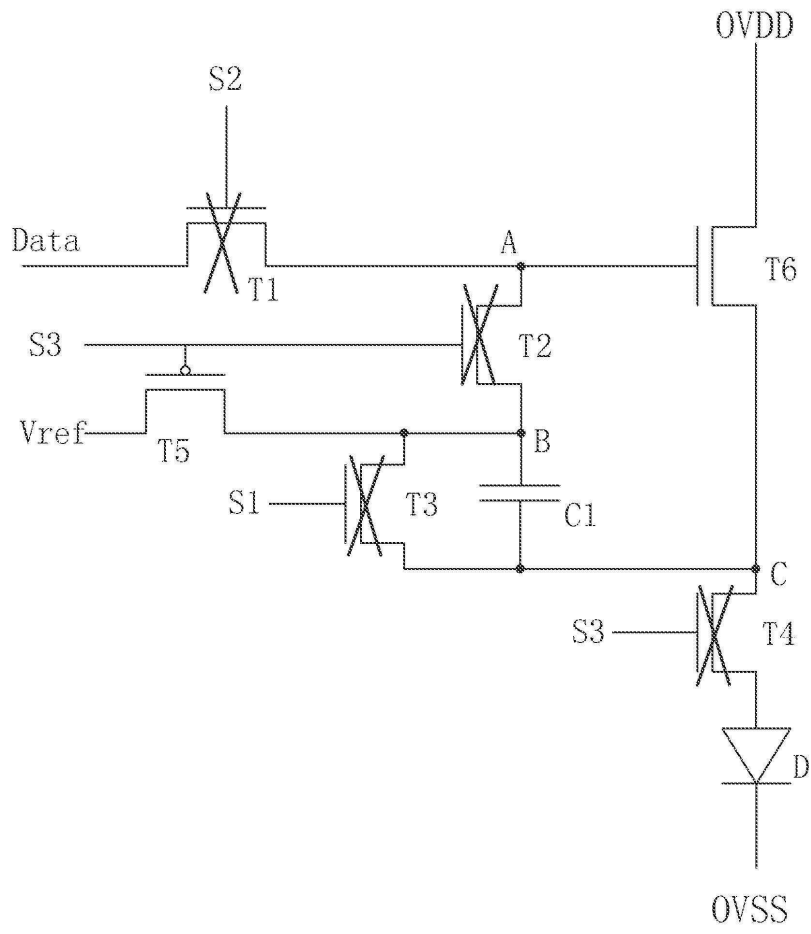
도면4



도면6



도면7



专利名称(译)	像素像素驱动电路及其驱动方法		
公开(公告)号	KR1020200075007A	公开(公告)日	2020-06-25
申请号	KR1020207016064	申请日	2017-12-04
发明人	왕, 산 원, 이츠언		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G3/3266 G09G2320/0233		
代理人(译)	Yangyoungjun Baekmangi		
优先权	201711147331.8 2017-11-17 CN		
外部链接	Espacenet		

摘要(译)

AMOLED像素驱动电路及其驱动方法。将具有6T1C结构的像素驱动电路与特定的驱动时间序列结合使用,从而可以有效地补偿用于驱动薄膜晶体管(T6)的阈值电压(V_{th}),流过有机发光二极管的电流(D)是稳定的,并且确保有机发光二极管(D)的发光亮度均匀,从而提高了图像显示效果。通过N型薄膜晶体管和P型薄膜晶体管之间的协作,减少了薄膜晶体管的数量和扫描控制信号的数量,从而简化了像素驱动电路的结构并增加了有效发光面积。

