



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0036320  
(43) 공개일자 2018년04월09일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/52 (2006.01)  
H01L 51/56 (2006.01)  
(52) CPC특허분류  
H01L 27/3258 (2013.01)  
H01L 27/322 (2013.01)  
(21) 출원번호 10-2016-0126753  
(22) 출원일자 2016년09월30일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
강연숙  
부산광역시 북구 양달로9번길 21, 103동 1205호(화명동, 벽산강변타운)  
허준영  
서울특별시 마포구 창전로 26, 106동 303호(신정동, 서강GS아파트)  
(74) 대리인  
특허법인천문

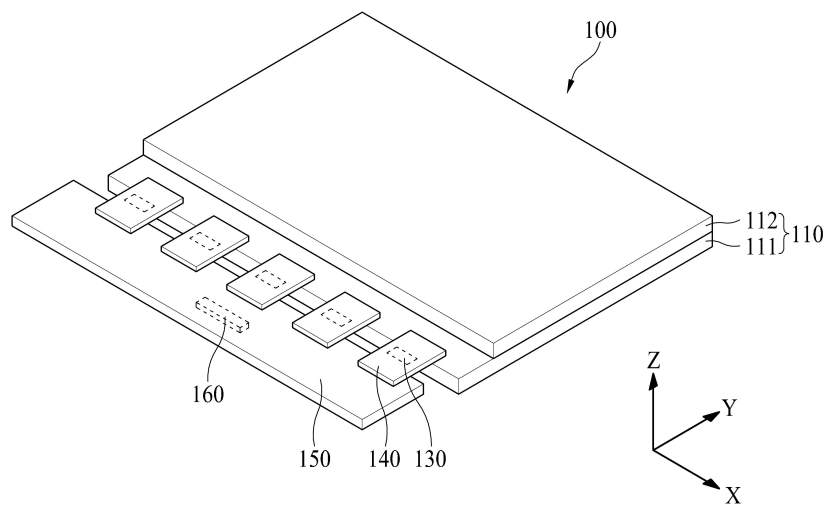
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기발광표시장치 및 그의 제조방법

(57) 요약

본 발명은 유기발광소자에서 누설 전류로 인해 인접 화소가 영향을 받는 것을 방지할 수 있는 유기발광표시장치 및 그의 제조방법을 제공하는 것으로, 기판 상에 배치되며, 움푹하게 파인 홈을 갖는 평탄화막, 평탄화막 상에 배치된 제1 전극, 제1 전극의 일부를 덮는 화소 정의막, 제1 전극과 상기 화소 정의막 상에 배치된 유기발광층, 유기발광층 상에 배치된 제2 전극, 제2 전극 상에 배치된 봉지막 및 홈과 중첩되며, 봉지막 상에 배치된 블랙 매트릭스를 구비한다.

대표도 - 도1



(52) CPC특허분류

*H01L 27/3246* (2013.01)

*H01L 27/3262* (2013.01)

*H01L 51/5206* (2013.01)

*H01L 51/5253* (2013.01)

*H01L 51/5284* (2013.01)

*H01L 51/56* (2013.01)

*H01L 2251/105* (2013.01)

*H01L 2251/558* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

기관 상에 배치되며, 움푹하게 파인 홈을 갖는 평탄화막;  
 상기 평탄화막 상에 배치된 제1 전극;  
 상기 제1 전극의 일부를 덮는 화소 정의막;  
 상기 제1 전극과 상기 화소 정의막 상에 배치된 유기발광층;  
 상기 유기발광층 상에 배치된 제2 전극;  
 상기 제2 전극 상에 배치된 봉지막; 및  
 상기 홈과 중첩되며, 상기 봉지막 상에 배치된 블랙 매트릭스를 구비하는 유기발광표시장치.

#### 청구항 2

제 1 항에 있어서,  
 상기 홈은 상기 제1 전극과 그에 인접한 다른 제1 전극 사이에 배치되는 유기발광표시장치.

#### 청구항 3

제 1 항에 있어서,  
 상기 블랙 매트릭스는 상기 홈에 내부에 채워지는 유기발광표시장치.

#### 청구항 4

제 1 항에 있어서,  
 상기 유기발광층은 상기 홈에서 끊어지는 유기발광표시장치.

#### 청구항 5

제 1 항에 있어서,  
 상기 홈의 경사면에 배치된 유기발광층의 두께는 상기 홈의 바닥면에 배치된 유기발광층의 두께보다 얇은 유기발광표시장치.

#### 청구항 6

제 1 항에 있어서,  
 상기 봉지막은 상기 홈의 경사면과 바닥면 모두에 배치되는 유기발광표시장치.

#### 청구항 7

제 1 항에 있어서,  
 상기 화소 정의막은 상기 홈의 경사면과 바닥면 모두에 배치되는 유기발광표시장치.

#### 청구항 8

제 1 항에 있어서,  
 상기 기관과 상기 평탄화막 사이에 배치된 박막 트랜지스터; 및  
 상기 평탄화막을 관통하여 상기 박막 트랜지스터의 제1 전극을 노출시키는 콘택홀을 더 구비하고,

상기 홈의 너비는 상기 콘택홀의 너비보다 넓은 유기발광표시장치.

#### 청구항 9

제 1 항에 있어서,

상기 봉지막 상에서 상기 제1 전극, 상기 유기발광층, 및 상기 제2 전극이 순차적으로 적층된 발광부에 대응되는 영역에 배치된 컬러필터를 더 구비하는 유기발광표시장치.

#### 청구항 10

제 9 항에 있어서,

상기 컬러필터는 상기 블랙 매트릭스를 덮는 유기발광표시장치.

#### 청구항 11

제 9 항에 있어서,

상기 컬러필터는 서로 다른 색을 갖는 제1 컬러필터 및 제2 컬러필터를 포함하고, 상기 제1 컬러필터와 상기 제2 컬러필터는 지그재그 형태로 배치되는 유기발광표시장치.

#### 청구항 12

제 9 항에 있어서,

상기 컬러필터는 서로 다른 색을 갖는 제1 컬러필터, 제2 컬러필터, 및 제3 컬러필터를 포함하고, 상기 제1 컬러필터 및 상기 제3 컬러필터는 지그재그 형태로 서로 엇갈리도록 배치되며, 상기 제2 컬러필터는 일렬로 배치되는 유기발광표시장치.

#### 청구항 13

제 1 항에 있어서,

상기 제1 전극, 상기 유기발광층, 및 상기 제2 전극이 순차적으로 적층된 영역은 발광부로 정의되고, 상기 발광부는 상기 화소 정의막에 의해 구획되며, 상기 홈은 상기 발광부를 둘러싸도록 배치되는 유기 발광 표시 장치.

#### 청구항 14

기관 상에 박막 트랜지스터를 형성하고, 상기 박막 트랜지스터 상에 평탄화막을 형성하며, 상기 평탄화막을 관통하여 상기 박막 트랜지스터의 소스 또는 드레인전극을 노출시키는 콘택홀을 형성하고, 상기 콘택홀을 통해 상기 박막 트랜지스터의 소스 또는 드레인전극에 접속되는 제1 전극을 형성하는 단계;

상기 제1 전극과 그에 인접한 다른 제1 전극 사이에서 상기 평탄화막이 움푹하게 파인 홈을 형성하는 단계;

상기 콘택홀의 제1 전극과 상기 홈의 평탄화막 상에 화소 정의막을 형성하는 단계;

상기 제1 전극과 상기 화소 정의막 상에 유기발광층, 제2 전극, 및 봉지막을 차례로 형성하는 단계;

상기 홈을 채우도록 상기 봉지막 상에 블랙 매트릭스를 형성하는 단계; 및

상기 봉지막 및 상기 블랙 매트릭스 상에 복수의 컬러필터를 형성하는 단계를 포함하는 유기발광표시장치의 제조방법.

#### 청구항 15

제 14 항에 있어서,

상기 콘택홀의 제1 전극과 상기 홈의 평탄화막 상에 화소 정의막을 형성하는 단계는,

상기 제1 전극과 상기 홈의 평탄화막 상에 화소 정의막을 형성하는 단계;

상기 화소 정의막 상에 포토 레지스트 패턴을 형성하는 단계;

상기 포토 레지스트 패턴에 의해 덮이지 않은 상기 화소 정의막을 식각하여 상기 제1 전극의 일부를 노출시키는

단계; 및

상기 포토 레지스트 패턴을 제거하는 단계를 포함하는 유기발광표시장치의 제조방법.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 유기발광표시장치 및 그의 제조방법에 관한 것이다.

### 배경 기술

[0002] 정보화 사회가 발전함에 따라 영상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광표시장치(OLED: Organic Light Emitting Display)와 같은 여러가지 표시장치가 활용되고 있다.

[0003] 표시장치들 중에서 유기발광표시장치는 자체발광형으로서, 액정표시장치(LCD)에 비해 시야각, 대조비 등이 우수하며, 별도의 백라이트가 필요하지 않아 경량 박형이 가능하며, 소비전력이 유리한 장점이 있다. 또한, 유기발광표시장치는 직류저전압 구동이 가능하고, 응답속도가 빠르며, 특히 제조비용이 저렴한 장점이 있다.

[0004] 유기발광표시장치는 유기발광소자를 각각 포함하는 화소들, 및 화소들을 정의하기 위해 화소들을 구획하는 배크를 포함한다. 배크는 화소 정의막으로 역할을 할 수 있다. 유기발광소자는 애노드 전극, 정공 수송층(hole transporting layer), 유기발광층(organic light emitting layer), 전자 수송층(electron transporting layer), 및 캐소드 전극을 포함한다. 이 경우, 애노드 전극에 고전위 전압이 인가되고 캐소드 전극에 저전위 전압이 인가되면 정공과 전자가 각각 정공 수송층과 전자 수송층을 통해 유기발광층으로 이동되며, 유기발광층에서 서로 결합하여 발광하게 된다.

[0005] 유기발광소자는 적색, 녹색, 및 청색 광을 발광하는 적색, 녹색, 및 청색 유기발광소자들을 포함하거나, 백색 광을 발광하는 백색 유기발광소자만을 포함할 수 있다. 유기발광소자가 백색 유기발광소자를 포함하는 경우, 유기발광층과 캐소드 전극은 화소들 전체에 공통으로 형성될 수 있다. 즉, 인접한 화소들 사이에서 유기발광층과 캐소드 전극은 서로 연결되어 있다.

[0006] 백색 유기발광소자는 색 재현율 및 효율을 향상시키기 위해 2개 이상의 유기발광층들이 적층된 2 스택(stack) 이상의 탠덤 구조로 형성될 수 있다. 2 스택 이상의 탠덤 구조는 유기발광층들 사이에 배치되는 전하 생성층(charge generation layer)을 필요로 한다. 하지만, 인접한 화소들 사이에서 유기발광층과 캐소드 전극이 서로 연결되어 있는 구조에서는 전하 생성층에 의해 어느 한 화소에서 인접한 화소로 전류가 누설될 수 있다. 즉, 인접 화소는 누설 전류에 의해 영향을 받을 수 있다. 이 경우, 인접 화소는 누설 전류로 인해 원하는 색을 발광하지 못하므로, 색 재현율이 저하될 수 있다. 특히, 가상현실 기기(virtual reality device)와 스마트폰 등에 적용되는 고해상도의 소형 표시장치는 화소들 사이의 간격이 좁기 때문에, 누설 전류에 의해 인접 화소가 더 크게 영향을 받을 수 있다.

## 발명의 내용

### 해결하려는 과제

[0007] 본 발명은 전술한 문제점을 해결하고자 안출된 것으로, 백색 유기발광소자에서 누설 전류로 인해 인접 화소가 영향을 받는 것을 방지할 수 있는 유기발광표시장치 및 그의 제조방법을 제공하는 것을 기술적 과제로 한다.

### 과제의 해결 수단

[0008] 상술한 기술적 과제를 달성하기 위한 본 발명은 기판 상에 배치되며, 움푹하게 파인 홈을 갖는 평탄화막, 평탄화막 상에 배치된 제1 전극, 제1 전극의 일부를 덮는 화소 정의막, 제1 전극과 상기 화소 정의막 상에 배치된 유기발광층, 유기발광층 상에 배치된 제2 전극, 제2 전극 상에 배치된 봉지막 및 홈과 중첩되며, 봉지막 상에 배치된 블랙 매트릭스를 구비하는 유기발광표시장치 및 그의 제조방법을 제공한다.

## 발명의 효과

- [0009] 본 발명의 실시예는 제1 전극들 사이에 평탄화막이 움푹하게 파이도록 홈을 형성하며, 홈이 화소 정의막에 의해 채워지지 않기 때문에, 유기발광층이 홈으로 인한 단차에 의해 끊어지거나 얇게 형성될 수 있다.
- [0010] 본 발명의 실시예는 유기발광층의 정공 수송층 및/또는 전하 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 최소화할 수 있다.
- [0011] 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.
- [0012] 본 발명의 실시예는 제1 전극들 사이에 평탄화막이 움푹하게 파인 홈을 블랙 매트릭스로 채움으로써, 홈에 의한 단차를 없애기 위한 별도의 공정이 생략될 수 있으며, 인접한 화소 간의 혼색 또는 빛샘을 방지할 수 있다.
- [0013] 본 발명의 실시예는 컬러필터들을 지그재그 형태로 교차하여 형성함으로써, 컬러필터들의 박리 현상을 개선하고, 서브 픽셀이 교차되는 구간에서는 시인성을 향상시킬 수 있다.
- [0014] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

### 도면의 간단한 설명

- [0015] 도 1은 본 발명의 일 실시예에 따른 유기발광표시장치를 보여주는 사시도이다.
- 도 2는 도 1의 제1 기판, 게이트 구동부, 소스 드라이브 IC, 연성필름, 회로보드, 및 타이밍 제어부를 보여주는 평면도이다.
- 도 3은 표시영역의 화소들의 발광부들과 홈의 배치의 일 예를 보여주는 평면도이다.
- 도 4는 표시영역의 화소들의 발광부들과 홈의 배치의 다른 예를 보여주는 평면도이다.
- 도 5는 도 3 및 도 4의 I-I'의 일 예를 보여주는 단면도이다.
- 도 6은 도 3 및 도 4의 I-I'의 다른 예를 보여주는 단면도이다.
- 도 7은 도 3 및 도 4의 I-I'의 또 다른 예를 보여주는 단면도이다.
- 도 8은 본 발명의 일 실시예에 따른 컬러필터를 보여주는 평면도이다.
- 도 9는 본 발명의 다른 실시예에 따른 컬러필터를 보여주는 평면도이다.
- 도 10은 본 발명의 일 실시예에 따른 유기발광표시장치의 제조방법을 보여주는 흐름도이다.
- 도 11a 내지 도 11j는 본 발명의 일 실시예에 따른 유기발광표시장치의 제조방법을 설명하기 위한 I-I'의 단면도들이다.

### 발명을 실시하기 위한 구체적인 내용

- [0016] 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [0017] 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다. "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제3 항목 각각 뿐만 아니라 제1 항목, 제2 항목 및 제3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다. "상에"라는 용어는 어떤 구성이 다른 구성의 바로 상면에 형성되는 경우뿐만 아니라 이들 구성들 사이에 제3의 구성이 개재되는 경우까지 포함하는 것을 의미한다.
- [0018] 이하에서는 본 발명에 따른 유기발광표시장치 및 그의 제조방법의 바람직한 예를 첨부된 도면을 참조하여 상세히 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른

도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

- [0019] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [0020] 도 1은 본 발명의 일 실시예에 따른 유기발광표시장치를 보여주는 사시도이다. 도 2는 도 1의 제1 기관, 게이트 구동부, 소스 드라이브 IC, 연성필름, 회로보드, 및 타이밍 제어부를 보여주는 평면도이다.
- [0021] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광표시장치(100)는 표시패널(110), 게이트 구동부(120), 소스 드라이브 집적회로(integrated circuit, 이하 "IC"라 칭함)(130), 연성필름(140), 회로보드(150), 및 타이밍 제어부(160)를 포함한다.
- [0022] 표시패널(110)은 제1 기관(111)과 제2 기관(112)을 포함한다. 제2 기관(112)은 봉지 기관일 수 있다. 제1 기관(111)과 제2 기관(112)은 플라스틱 또는 유리(glass)일 수 있다.
- [0023] 제2 기관(112)과 마주보는 제1 기관(111)의 일면 상에는 게이트 라인들, 데이터 라인들, 및 화소들이 형성된다. 화소들은 게이트 라인들과 데이터 라인들의 교차 구조에 의해 정의되는 영역에 마련된다.
- [0024] 화소들 각각은 박막 트랜지스터와 제1 전극, 유기발광층, 및 제2 전극을 구비하는 유기발광소자를 포함할 수 있다. 화소들 각각은 박막 트랜지스터를 이용하여 게이트 라인으로부터 게이트 신호가 입력되는 경우 데이터 라인의 데이터 전압에 따라 유기발광소자에 소정의 전류를 공급한다. 이로 인해, 화소들 각각의 유기발광소자는 소정의 전류에 따라 소정의 밝기로 발광할 수 있다. 화소들 각각의 구조에 대한 자세한 설명은 도 3 내지 도 8을 결부하여 후술한다.
- [0025] 표시패널(110)은 도 2와 같이 화소들이 형성되어 화상을 표시하는 표시영역(DA)과 화상을 표시하지 않는 비표시영역(NDA)으로 구분될 수 있다. 표시영역(DA)에는 게이트 라인들, 데이터 라인들, 및 화소들이 형성될 수 있다. 비표시영역(NDA)에는 게이트 구동부(120)와 패드들이 형성될 수 있다.
- [0026] 게이트 구동부(120)는 타이밍 제어부(160)로부터 입력되는 게이트 제어신호에 따라 게이트 라인들에 게이트 신호들을 공급한다. 게이트 구동부(120)는 표시패널(110)의 표시영역(DA)의 일측 또는 양측 바깥쪽의 비표시영역(DA)에 GIP(gate driver in panel) 방식으로 형성될 수 있다. 또는, 게이트 구동부(120)는 구동 칩으로 제작되어 연성필름에 실장되고 TAB(tape automated bonding) 방식으로 표시패널(110)의 표시영역(DA)의 일측 또는 양측 바깥쪽의 비표시영역(DA)에 부착될 수도 있다.
- [0027] 소스 드라이브 IC(130)는 타이밍 제어부(160)로부터 디지털 비디오 데이터와 소스 제어신호를 입력받는다. 소스 드라이브 IC(130)는 소스 제어신호에 따라 디지털 비디오 데이터를 아날로그 데이터전압들로 변환하여 데이터 라인들에 공급한다. 소스 드라이브 IC(130)가 구동 칩으로 제작되는 경우, COF(chip on film) 또는 COP(chip on plastic) 방식으로 연성필름(140)에 실장될 수 있다.
- [0028] 표시패널(110)의 비표시영역(NDA)에는 데이터 패드들과 같은 패드들이 형성될 수 있다. 연성필름(140)에는 패드들과 소스 드라이브 IC(130)를 연결하는 배선들, 패드들과 회로보드(150)의 배선들을 연결하는 배선들이 형성될 수 있다. 연성필름(140)은 이방성 도전 필름(ant isotropic conducting film)을 이용하여 패드들 상에 부착되며, 이로 인해 패드들과 연성필름(140)의 배선들이 연결될 수 있다.
- [0029] 회로보드(150)는 연성필름(140)들에 부착될 수 있다. 회로보드(150)는 구동 칩들로 구현된 다수의 회로들이 실장될 수 있다. 예를 들어, 회로보드(150)에는 타이밍 제어부(160)가 실장될 수 있다. 회로보드(150)는 인쇄회로보드(printed circuit board) 또는 연성 인쇄회로보드(flexible printed circuit board)일 수 있다.
- [0030] 타이밍 제어부(160)는 회로보드(150)의 케이블을 통해 외부의 시스템 보드로부터 디지털 비디오 데이터와 타이밍 신호를 입력받는다. 타이밍 제어부(160)는 타이밍 신호에 기초하여 게이트 구동부(120)의 동작 타이밍을 제어하기 위한 게이트 제어신호와 소스 드라이브 IC(130)들을 제어하기 위한 소스 제어신호를 발생한다. 타이밍 제어부(160)는 게이트 제어신호를 게이트 구동부(120)에 공급하고, 소스 제어신호를 소스 드라이브 IC(130)들에 공급한다.
- [0031] 도 3은 표시영역의 화소들을 상세히 보여주는 평면도이다. 도 3에서는 설명의 편의를 위해 화소들의 발광부들(RE, GE, BE)과 홈(H)만을 도시하였다.
- [0032] 화소들 각각은 하나의 발광부를 포함할 수 있다. 발광부는 애노드 전극에 해당하는 제1 전극, 유기발광층, 및



캐소드 전극에 해당하는 제2 전극이 순차적으로 적층되어 제1 전극으로부터의 정공과 제2 전극으로부터의 전자가 유기발광층에서 서로 결합되어 발광하는 영역을 나타낸다.

- [0033] 발광부는 적색 컬러필터에 의해 적색 광을 발광하는 적색 발광부(RE), 녹색 컬러필터에 의해 녹색 광을 발광하는 녹색 발광부(GE), 및 청색 컬러필터에 의해 청색 광을 발광하는 청색 발광부(BE)로 구분될 수 있다. 적색 발광부(RE)를 포함하는 화소, 녹색 발광부(GE)를 포함하는 화소, 및 청색 발광부(BE)를 포함하는 화소는 하나의 단위 화소로 정의될 수 있다.
- [0034] 홈(H)은 제1 전극과 그에 인접한 다른 제1 전극 사이에 배치된다. 홈(H)은 도 3과 같이 발광부들(RE, GE, BE) 각각을 둘러싸도록 배치될 수 있다. 또는, 홈(H)은 도 4와 같이 발광부들(RE, GE, BE) 사이에 배치될 수 있다. 이로 인해, 어느 한 화소의 유기발광층과 상기 어느 한 화소에 인접한 다른 화소의 유기발광층은 서로 연결되지 않을 수 있다. 따라서, 본 발명의 실시예는 유기발광층의 정공 수송층 및/또는 전자 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 방지할 수 있다. 즉, 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.
- [0035] 도 5는 도 3 및 도 4의 I-I'의 일 예를 보여주는 단면도이다.
- [0036] 도 5를 참조하면, 제2 기관(112)과 마주보는 제1 기관(111)의 일면 상에는 버퍼막이 형성된다. 버퍼막은 투습에 취약한 제1 기관(111)을 통해 침투하는 수분으로부터 박막 트랜지스터(220)들과 유기발광소자(260)들을 보호하기 위해 제1 기관(111)의 일면 상에 형성된다. 버퍼막은 교번하여 적층된 복수의 무기막들로 이루어질 수 있다. 예를 들어, 버퍼막은 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ),  $\text{SiON}$  중 하나 이상의 무기막이 교번하여 적층된 다중막으로 형성될 수 있다. 버퍼막은 생략될 수 있다.
- [0037] 버퍼막 상에는 박막 트랜지스터(220)가 형성된다. 박막 트랜지스터(220)는 액티브층(221), 게이트전극(222), 소스전극(223) 및 드레인전극(224)을 포함한다. 도 5에서는 박막 트랜지스터(220)가 게이트전극(222)이 액티브층(221)의 상부에 위치하는 상부 게이트(탑 게이트, top gate) 방식으로 형성된 것을 예시하였으나, 이에 한정되지 않음에 주의하여야 한다. 즉, 박막 트랜지스터(220)들은 게이트전극(222)이 액티브층(221)의 하부에 위치하는 하부 게이트(보텀 게이트, bottom gate) 방식 또는 게이트전극(222)이 액티브층(221)의 상부와 하부에 모두 위치하는 더블 게이트(double gate) 방식으로 형성될 수 있다.
- [0038] 버퍼막 상에는 액티브층(221)이 형성된다. 액티브층(221)은 실리콘계 반도체 물질 또는 산화물계 반도체 물질로 형성될 수 있다. 버퍼막과 액티브층(221) 사이에는 액티브층(221)으로 입사되는 외부광을 차단하기 위한 차광층이 형성될 수 있다.
- [0039] 액티브층(221) 상에는 게이트 절연막(210)이 형성될 수 있다. 게이트 절연막(210)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다.
- [0040] 게이트 절연막(210) 상에는 게이트 전극(222)과 게이트 라인이 형성될 수 있다. 게이트 전극(222)과 게이트 라인은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0041] 게이트 전극(222)과 게이트 라인 상에는 층간 절연막(230)이 형성될 수 있다. 층간 절연막(230)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다.
- [0042] 층간 절연막(230) 상에는 소스전극(223), 드레인 전극(224), 및 데이터 라인이 형성될 수 있다. 소스전극(223)과 드레인 전극(224) 각각은 게이트 절연막(210)과 층간 절연막(230)을 관통하는 콘택홀(CT1)을 통해 액티브층(221)에 접속될 수 있다. 소스전극(223), 드레인 전극(224), 및 데이터 라인은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0043] 소스전극(223), 드레인전극(224), 및 데이터 라인 상에는 박막 트랜지스터(220)를 절연하기 위한 보호막(240)이 형성될 수 있다. 보호막(240)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다.
- [0044] 보호막(240) 상에는 박막 트랜지스터(220)로 인한 단차를 평탄하게 하기 위한 평탄화막(250)이 형성될 수 있다. 평탄화막(250)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수 있다.



- [0045] 평탄화막(250) 상에는 유기발광소자(260)와 화소 정의막(270)이 형성된다. 유기발광소자(260)는 제1 전극(261), 유기발광층(262), 및 제2 전극(263)을 포함한다. 제1 전극(261)은 애노드 전극이고, 제2 전극(263)은 캐소드 전극일 수 있다.
- [0046] 제1 전극(261)은 평탄화막(250) 상에 형성될 수 있다. 제1 전극(261)은 보호막(240)과 평탄화막(250)을 관통하는 콘택홀(CT2)을 통해 박막 트랜지스터(220)의 소스전극(223)에 접속된다. 제1 전극(261)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), APC 합금, 및 APC 합금과 ITO의 적층 구조(ITO/APC/ITO)와 같은 반사율이 높은 금속물질로 형성될 수 있다. APC 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu)의 합금이다.
- [0047] 제1 전극(261)들 사이에는 평탄화막(250)이 움푹하게 파인 홈(H)이 형성될 수 있다. 도 5와 같이 홈(H)의 너비(W1)는 콘택홀(CT2)의 너비(W2)보다 넓게 형성될 수 있다. 따라서, 콘택홀(CT2)은 봉지막(280)으로 채워지지만, 홈(H)은 경사면과 바닥면을 따라서 봉지막(280)이 형성된다.
- [0048] 콘택홀(CT2)의 제1 전극(261)과 홈(H)의 평탄화막(250) 상에는 화소 정의막(270)이 형성된다. 발광부(EA)는 제1 전극(261), 유기발광층(262), 및 제2 전극(263)이 순차적으로 적층되어 소정의 빛을 발광하는 영역으로 정의될 수 있다. 제1 전극(261), 유기발광층(262), 및 제2 전극(263)은 화소 정의막(270)이 형성되지 않은 영역에서 순차적으로 적층될 수 있다. 따라서, 화소 정의막(270)은 발광부(EA)를 구획하고, 발광부(EA)를 정의하는 역할을 한다.
- [0049] 화소 정의막(270)은 원자층 증착법(ALD, Atomic Layer Deposition) 또는 개시제를 이용한 화학 기상 증착법(iCVD(initiated Chemical Vapor Deposition))으로 형성될 수 있다. 화소 정의막(270)이 원자층 증착법(ALD)에 의해 형성되는 경우 대략  $0.01\mu\text{m}$  내지  $0.1\mu\text{m}$ 로 형성될 수 있으며, 개시제를 이용한 화학 기상 증착법(iCVD)에 의해 형성되는 경우 대략  $0.1\mu\text{m}$  내지  $1\mu\text{m}$ 로 형성될 수 있다. 즉, 화소 정의막(270)은 홈(H)의 전부가 아닌 일부를 채우도록 형성되며, 발광부(EA)를 구획할 수 있도록 형성된다.
- [0050] 또한, 홈(H)의 너비(W1)가 도 5와 같이 제1 전극(261)들 사이의 거리보다 넓게 형성되더라도, 원자층 증착법(ALD) 또는 개시제를 이용한 화학 기상 증착법(iCVD)으로 형성된 막은 스텝 커버리지(step coverage) 특성이 우수하기 때문에, 화소 정의막(270)은 홈(H)이 경사면과 바닥면 모두에 형성될 수 있다. 특히, 화소 정의막(270)은 제1 전극(261)의 하부에도 형성될 수 있다. 스텝 커버리지는 소정의 증착 방법에 의해 증착된 막이 단차가 형성된 부분에서도 끊기지 않고 이어지도록 형성되는 것을 가리킨다.
- [0051] 제1 전극(261)과 화소 정의막(270) 상에는 유기발광층(262)이 형성된다. 유기발광층(262)은 백색 광을 발광하는 백색 발광층일 수 있다. 이 경우, 유기발광층(262)은 2 스택(stack) 이상의 탠덤 구조로 형성될 수 있다. 스택들 각각은 정공 수송층(hole transporting layer), 적어도 하나의 발광층(light emitting layer), 및 전자 수송층(electron transporting layer)을 포함할 수 있다.
- [0052] 또한, 스택들 사이에는 전하 생성층이 형성될 수 있다. 전하 생성층은 하부 스택과 인접하게 위치하는 n형 전하 생성층과 n형 전하 생성층 상에 형성되어 상부 스택과 인접하게 위치하는 p형 전하 생성층을 포함할 수 있다. n형 전하 생성층은 하부 스택으로 전자(electron)를 주입해주고, p형 전하 생성층은 상부 스택으로 정공(hole)을 주입해준다. n형 전하 생성층은 Li, Na, K, 또는 Cs와 같은 알칼리 금속, 또는 Mg, Sr, Ba, 또는 Ra와 같은 알칼리 토금속으로 도핑된 유기층으로 이루어질 수 있다. p형 전하 생성층은 정공수송능력이 있는 유기물질에 도펀트가 도핑되어 이루어질 수 있다.
- [0053] 유기발광층(262)은 증착 공정 또는 용액 공정으로 형성될 수 있으며, 증착 공정으로 형성되는 경우 증발 증착법(evaporation)으로 형성될 수 있다. 증발 증착법으로 형성된 막은 스텝 커버리지(step coverage) 특성이 좋지 않다.
- [0054] 이로 인해, 유기발광층(262)은 홈(H)에서 끊어지게 형성될 수 있다. 즉, 유기발광층(262)은 스텝 커버리지(step coverage) 특성이 좋지 않은 증착 방법에 의해 형성되므로, 홈(H)의 경사면에는 형성되지 않으며, 홈(H)의 바닥면에만 형성될 수 있다.
- [0055] 또한, 홈(H)의 경사면에서의 유기발광층(262)의 두께는 홈(H)의 바닥면에서의 유기발광층(262)의 두께에 비해 얇게 형성될 수 있다. 즉, 홈(H)의 경사면의 각도( $\theta$ )가 크고, 유기발광층(262)은 스텝 커버리지(step coverage) 특성이 좋지 않은 증착 방법에 의해 형성되므로, 홈(H)의 바닥면보다 홈(H)의 경사면에서 얇게 형성될 수 있다.

- [0056] 결국, 유기발광층(262)은 홈(H)로 인한 단차에 의해 홈(H)에서 끊어지게 형성되므로, 어느 한 화소의 유기발광층과 상기 어느 한 화소에 인접한 다른 화소의 유기발광층은 서로 연결되지 않을 수 있다. 또는, 유기발광층(262)은 홈(H)의 경사면에서의 유기발광층(262)의 두께는 홈(H)의 바닥면에서의 유기발광층(262)의 두께에 비해 얇게 형성되므로, 인접한 화소들 사이에서 유기발광층(262)의 저항은 커질 수 있다. 따라서, 본 발명의 실시예는 유기발광층(262)의 정공 수송층 및/또는 전하 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 최소화할 수 있다. 즉, 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.
- [0057] 한편, 홈(H)의 경사면의 각도( $\theta$ )는  $90^\circ$  이상으로 형성되는 것이 바람직하나, 본 발명의 실시예는 이에 한정되지 않는다. 즉, 홈(H)의 경사면의 각도( $\theta$ )는 유기발광층(262)이 홈(H)의 바닥면에서보다 경사면에서 얇게 형성되어 유기발광층(262)의 저항이 커져 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있을 정도면 된다. 예를 들어, 홈(H)의 경사면의 각도( $\theta$ )가  $70^\circ$  인 경우에도 유기발광층(262)의 저항이 커져 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다면, 홈(H)의 경사면의 각도( $\theta$ )는  $70^\circ$ 로 형성되어도 무방하다.
- [0058] 제2 전극(263)은 유기발광층(262) 상에 형성된다. 제2 전극(263)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 제2 전극(263) 상에는 캡핑층(capping layer)이 형성될 수 있다.
- [0059] 제2 전극(263)은 스퍼터링법(sputtering)과 같은 물리적 기상 증착법(physics vapor deposition)으로 형성될 수 있다. 스퍼터링법과 같은 물리적 기상 증착법으로 형성된 막은 스텝 커버리지(step coverage) 특성이 우수하다. 따라서, 제2 전극(263)은 홈(H)로 인한 단차에도 불구하고 끊어지지 않고 이어지도록 형성될 수 있다.
- [0060] 제2 전극(263) 상에는 봉지막(280)이 형성된다. 봉지막(280)은 콘택홀을 채우도록 형성될 수 있다. 봉지막(280)은 스퍼터링법(sputtering)과 같은 물리적 기상 증착법(physics vapor deposition)으로 형성될 수 있다. 스퍼터링법과 같은 물리적 기상 증착법으로 형성된 막은 스텝 커버리지(step coverage) 특성이 우수하다. 따라서, 봉지막(280)은 홈(H)로 인한 단차에도 불구하고 끊어지지 않고 이어지도록 형성될 수 있다. 봉지막(180)은 홈(H)의 경사면과 바닥면 모두에 배치되며, 유기발광층(260)은 봉지막(180) 아래의 바닥면에만 배치된다.
- [0061] 봉지막(280)은 유기발광층(262)과 제2 전극(263)에 산소 또는 수분이 침투되는 것을 방지하는 역할을 한다. 이를 위해, 봉지막(280)은 적어도 하나의 무기막과 적어도 하나의 유기막을 포함할 수 있다.
- [0062] 예를 들어, 봉지막(280)은 제1 무기막, 유기막 및 제2 무기막을 포함할 수 있다. 이 경우, 제1 무기막은 제2 전극(263)을 덮도록 제2 전극(263) 상에 형성된다. 유기막은 제1 무기막을 덮도록 제1 무기막 상에 형성된다. 유기막은 이물질(particles)이 제1 무기막을 뚫고 유기발광층(262)과 제2 전극(263)에 투입되는 것을 방지하기 위해 이를 고려하여 충분한 두께로 형성되는 것이 바람직하다. 제2 무기막은 유기막을 덮도록 유기막 상에 형성된다.
- [0063] 제1 및 제2 무기막들 각각은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, 하프늄 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물 또는 티타늄 산화물로 형성될 수 있다. 유기막은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin) 또는 폴리이미드 수지(polyimide resin)로 형성될 수 있다.
- [0064] 블랙 매트릭스(290)는 봉지막(280) 상에 형성된다. 블랙 매트릭스(290)는 홈(H)과 중첩되며, 홈(H) 내부에 채워지도록 형성된다. 블랙 매트릭스(290)는 홈(H)에 가득 채워지도록 형성되며, 공정 마진에 따라 홈(H)을 벗어나 홈(H)의 측면까지 형성될 수 있다. 따라서, 본 발명의 실시예는 블랙 매트릭스(290)가 홈(H)을 채움으로써, 봉지막(280) 상부를 평탄화하기 위한 별도의 구성이 필요 없으며, 화소 간의 혼색을 방지할 수 있다. 블랙 매트릭스(290)는 컬러필터들(311, 312) 사이에 배치될 수 있다.
- [0065] 컬러필터들(311, 312)은 봉지막(280) 상에 형성된다. 컬러필터들(311, 312)은 블랙 매트릭스(290)를 덮도록 블랙 매트릭스(290)와 중첩되어 배치된다. 제1 컬러필터(311) 및 제2 컬러필터(312)는 서로 다른 색을 가지며, 각각 제1 전극(261), 유기발광층(262), 및 제2 전극(263)이 순차적으로 적층된 발광부(EA)에 대응되는 영역에 배치된다. 적색 발광부(RE)에는 적색 컬러필터(311)가 형성되고, 녹색 발광부(GE)에는 녹색 컬러필터(312)가 형성되며, 청색 발광부에는 청색 컬러필터가 형성될 수 있다. 도 5 및 도 6에 도시된 발광부(EA)는 적색 발광부(RE)일 수 있다.

- [0066] 오버 코트층(320)은 컬러필터들(311, 312) 상에 형성된다. 오버 코트층(320)은 컬러필터들(311, 312) 및 블랙 매트릭스(290)의 상부를 평탄화 한다. 오버 코트층(320) 상부에는 접착층이 배치될 수 있으며, 이로 인해 제1 기관(111)과 제2 기관(112)은 합착될 수 있다. 접착층은 투명한 접착 레진일 수 있다.
- [0067] 이상에서 살펴본 바와 같이, 본 발명의 실시예는 제1 전극(261)들 사이에 평탄화막(250)이 움푹하게 파인 홈(H)을 형성하며, 화소 정의막(270)을 원자층 증착법(ALD) 또는 개시제를 이용한 화학 기상 증착법(iCVD)에 의해 얇게 형성한다. 그 결과, 본 발명의 실시예는 홈(H)이 화소 정의막(270)에 의해 채워지지 않기 때문에, 유기발광층(260)이 홈(H)로 인한 단차에 의해 홈(H)에서 끊어지거나, 홈(H)의 경사면에서 얇게 형성될 수 있다. 이로 인해, 본 발명의 실시예는 유기발광층의 정공 수송층 및/또는 전하 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 최소화할 수 있다. 따라서, 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.
- [0068] 도 6은 도 3 및 도 4의 I-I'의 다른 예를 보여주는 단면도이다.
- [0069] 도 6에 도시된 유기발광표시장치는 화소 정의막(270)을 제외하고는 도 5를 결부하여 설명한 바와 실질적으로 동일하다. 따라서, 도 6에서는 화소 정의막(270)을 제외한 다른 구성들에 대한 자세한 설명은 생략한다.
- [0070] 도 6을 참조하면, 화소 정의막(270)은 콘택홀(CT2)과 홈(H)만을 채우도록 형성된다. 이로 인해, 제1 전극(261), 유기발광층(262), 및 제2 전극(263)이 순차적으로 적층된 발광부(EA)는 콘택홀(CT2)의 양 측 바깥쪽에 형성될 수 있으므로, 발광부(EA)의 면적이 늘어날 수 있다. 따라서, 도 6에 도시된 유기발광표시장치는 도 5에 도시된 유기발광표시장치에 비해 발광부(EA)의 면적이 늘어나므로, 유기발광소자의 발광 효율을 높일 수 있다.
- [0071] 도 7은 도 3 및 도 4의 I-I'의 또 다른 예를 보여주는 단면도이다.
- [0072] 도 7에 도시된 유기발광표시장치는 화소 정의막(270)을 제외하고는 도 5를 결부하여 설명한 바와 실질적으로 동일하다. 따라서, 도 7에서는 화소 정의막(270)을 제외한 다른 구성들에 대한 자세한 설명은 생략한다.
- [0073] 도 7을 참조하면, 화소 정의막(270)은 콘택홀(CT2)만을 채우도록 형성된다. 이로 인해, 제1 전극(261), 유기발광층(262), 및 제2 전극(263)이 순차적으로 적층된 발광부(EA)는 콘택홀(CT2)의 양 측 바깥쪽에 형성될 수 있으므로, 발광부(EA)의 면적이 늘어날 수 있다. 따라서, 도 7에 도시된 유기발광표시장치는 도 5 및 도 6에 도시된 유기발광표시장치에 비해 발광부(EA)의 면적이 늘어나므로, 유기발광소자의 발광 효율을 높일 수 있다.
- [0074] 도 8은 본 발명의 일 실시예에 따른 컬러필터를 보여주는 평면도이다. 도 8에서는 설명의 편의를 위해 발광부들(RE, GE, BE)과 컬러필터들(311, 312, 313)만을 도시하였다.
- [0075] 화소들 각각은 하나의 발광부를 포함할 수 있다. 발광부는 애노드 전극에 해당하는 제1 전극, 유기발광층, 및 캐소드 전극에 해당하는 제2 전극이 순차적으로 적층되어 제1 전극으로부터의 정공과 제2 전극으로부터의 전자가 유기발광층에서 서로 결합되어 발광하는 영역을 나타낸다.
- [0076] 발광부는 적색 컬러필터(311)에 의해 적색 광을 발광하는 적색 발광부(RE), 녹색 컬러필터(312)에 의해 녹색 광을 발광하는 녹색 발광부(GE), 및 청색 컬러필터(313)에 의해 청색 광을 발광하는 청색 발광부(BE)로 구분될 수 있다. 적색 발광부(RE)를 포함하는 화소, 녹색 발광부(GE)를 포함하는 화소, 및 청색 발광부(BE)를 포함하는 화소는 하나의 단위 화소로 정의될 수 있다.
- [0077] 컬러필터들(311, 312, 313)은 지그재그 형태로 형성된다. 따라서, 가상현실 기기(virtual reality device)와 스마트폰 등에 적용되는 초고해상도의 표시장치에서 컬러필터 박리 현상이 일어나는 것을 방지할 수 있다. 컬러필터들(311, 312, 313)을 지그재그 형태로 형성하지 않고 스트라이프(stripe) 형태로 형성하는 경우, 하부층과의 접착문제로 박리되거나, 실오라기 불량 발생할 수 있다. 본 발명의 실시예는 컬러필터들(311, 312, 313)을 지그재그 형태로 교차하여 형성함으로써, 컬러필터들(311, 312, 313)의 박리 현상을 개선하고, 서브 픽셀이 교차되는 구간에서는 시인성을 향상시킬 수 있다.
- [0078] 도 9는 본 발명의 다른 실시예에 따른 컬러필터를 보여주는 평면도이다. 도 9에 도시된 컬러필터들(311, 312, 313)은 배치구조를 제외하고 도 8을 결부하여 설명한 바와 실질적으로 동일하다.
- [0079] 도 9에 도시된 제1 컬러필터(311) 및 제3 컬러필터(313)는 서로 엇갈리도록 배치되며, 제2 컬러필터(312)는 일렬로 배치된다. 제1 컬러필터(311) 및 제2 컬러필터(312)가 서로 엇갈리도록 배치되고, 제3 컬러필터(313)가 일렬로 배치될 수도 있으며, 이는 한정되지 않는다. 컬러필터들(311, 312, 313)은 서로 엇갈리는 지점에서 중첩된다. 따라서, 본 발명의 실시예는 컬러필터들(311, 312, 313)의 일부를 엇갈리도록 교차하여 형성함으로써,

컬러필터들(311, 312, 313)의 박리 현상을 개선하고, 서브 픽셀이 교차되는 구간에서는 시인성을 향상시킬 수 있다.

- [0080] 도 10은 본 발명의 일 실시예에 따른 유기발광표시장치의 제조방법을 보여주는 흐름도이다. 도 11a 내지 도 11j는 본 발명의 일 실시예에 따른 유기발광표시장치의 제조방법을 설명하기 위한 I-I'의 단면도들이다. 도 11a 내지 도 11j에 도시된 단면도들은 전술한 도 5에 도시된 유기발광 표시장치의 제조방법에 관한 것이므로, 동일한 구성에 대해 동일한 도면부호를 부여하였다. 이하에서는 도 10 및 도 11a 내지 도 11j를 결부하여 본 발명의 일 실시예에 따른 유기발광 표시장치의 제조방법을 상세히 설명한다.
- [0081] 첫 번째로, 도 11a와 같이 박막 트랜지스터(220)와 평탄화층(250)을 형성하고, 평탄화층(250) 상에 제1 전극(261)을 형성한다.
- [0082] 박막 트랜지스터를 형성하기 전에 제1 기판(111) 상에 버퍼막을 형성할 수 있다. 버퍼막은 투습에 취약한 제1 기판(111)을 통해 침투하는 수분으로부터 박막 트랜지스터(220)와 유기발광소자(260)를 보호하기 위한 것으로, 교번하여 적층된 복수의 무기막들로 이루어질 수 있다. 예를 들어, 버퍼막은 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ),  $\text{SiON}$  중 하나 이상의 무기막이 교번하여 적층된 다중막으로 형성될 수 있다. 버퍼막은 CVD법(Chemical Vapor Deposition)을 이용하여 형성될 수 있다.
- [0083] 그리고 나서, 버퍼막 상에 박막 트랜지스터의 액티브층(221)을 형성한다. 구체적으로, 스퍼터링법(Sputtering) 또는 MOCVD법(Metal Organic Chemical Vapor Deposition) 등을 이용하여 버퍼막(210) 상의 전면에 액티브 금속층을 형성한다. 그리고 나서, 포토 레지스트 패턴을 이용한 마스크 공정으로 액티브 금속층을 패터닝하여 액티브층(221)을 형성한다. 액티브층(221)은 실리콘계 반도체 물질 또는 산화물계 반도체 물질로 형성될 수 있다.
- [0084] 그리고 나서, 액티브층(221) 상에 게이트 절연막(210)을 형성한다. 게이트 절연막(210)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다.
- [0085] 그리고 나서, 게이트 절연막(210) 상에 박막 트랜지스터(220)의 게이트 전극(222)을 형성한다. 구체적으로, 스퍼터링법 또는 MOCVD법 등을 이용하여 게이트 절연막(210) 상의 전면(全面)에 제1 금속층을 형성한다. 그 다음, 포토 레지스트 패턴을 이용한 마스크 공정으로 제1 금속층을 패터닝하여 게이트 전극(222)을 형성한다. 게이트 전극(222)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0086] 그리고 나서, 게이트 전극(222) 상에 층간 절연막(230)을 형성한다. 층간 절연막(230)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다.
- [0087] 그리고 나서, 게이트 절연막(210)과 층간 절연막(230)을 관통하여 액티브층(221)을 노출시키는 콘택홀(CT1)들을 형성한다.
- [0088] 그리고 나서, 층간 절연막(230) 상에 박막 트랜지스터(220)의 소스 및 드레인전극들(223, 224)을 형성한다. 구체적으로, 스퍼터링법 또는 MOCVD법 등을 이용하여 층간 절연막(230) 상의 전면(全面)에 제2 금속층을 형성한다. 그 다음, 포토 레지스트 패턴을 이용한 마스크 공정으로 제2 금속층을 패터닝하여 소스 및 드레인전극들(223, 224)을 형성한다. 소스 및 드레인전극들(223, 224) 각각은 게이트 절연막(210)과 층간 절연막(230)을 관통하는 콘택홀(CT1)을 통해 액티브층(221)에 접속될 수 있다. 소스 및 드레인전극들(223, 224)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0089] 그리고 나서, 박막 트랜지스터(220)의 소스 및 드레인전극들(223, 224) 상에 보호막(240)을 형성한다. 보호막(240)은 무기막, 예를 들어 실리콘 산화막( $\text{SiO}_x$ ), 실리콘 질화막( $\text{SiN}_x$ ), 또는 이들의 다중막으로 형성될 수 있다. 보호막(240)은 CVD법을 이용하여 형성될 수 있다.
- [0090] 그리고 나서, 보호막(240) 상에 박막 트랜지스터(220)로 인한 단차를 평탄화하기 위한 평탄화막(250)을 형성한다. 평탄화막(250)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수 있다.
- [0091] 그리고 나서, 평탄화막(250) 상에 유기발광소자(260)의 제1 전극(261)을 형성한다. 구체적으로, 스퍼터링법 또는 MOCVD법 등을 이용하여 평탄화막(250) 상의 전면(全面)에 제3 금속층을 형성한다. 그리고 나서, 포토 레지스트 패턴을 이용한 마스크 공정으로 제3 금속층을 패터닝하여 제1 전극(261)을 형성한다. 제1 전극(261)은 보호막



(240)과 평탄화막(250)을 관통하는 콘택홀(CT2)을 통해 박막 트랜지스터(220)의 소스전극(223)에 접속될 수 있다. 제1 전극(281)은 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), APC 합금, 및 APC 합금과 ITO의 적층 구조(ITO/APC/ITO)과 같은 반사율이 높은 금속물질로 형성될 수 있다. (도 10의 S101)

[0092] 두 번째로, 도 11b와 같이 제1 전극(261)들 사이에서 평탄화막(250)이 움푹하게 파인 홈(H)을 형성한다. 구체적으로, 제1 전극(261)들을 마스크로 하여 평탄화막(250)을 건식 식각(dry etch)함으로써 제1 전극(261)들 사이에서 평탄화막(250)이 움푹하게 파인 홈(H)을 형성할 수 있다. 건식 식각에 이용되는 물질은 산소(O<sub>2</sub>) 또는 산소(O<sub>2</sub>)와 사불화탄소(CF<sub>4</sub>)의 혼합 가스일 수 있다.

[0093] 한편, 도 6와 같이 홈(H)의 너비(W1)는 콘택홀(CT2)의 너비(W2)보다 넓게 형성되며, 제1 전극(261)들 사이의 거리와 동일하거나 좁게 형성될 수 있다. (도 10의 S102)

[0094] 세 번째로, 도 11c와 같이 제1 전극(261)과 홈(H)의 평탄화막(250) 상에 화소 정의막(270)을 형성한다. 즉, 제1 기판(111)의 전면(全面)에 화소 정의막(270)을 형성한다. 화소 정의막(270)은 절연막일 수 있다.

[0095] 화소 정의막(270)은 원자층 증착법(ALD, Atomic Layer Deposition) 또는 개시제를 이용한 화학 기상 증착법(iCVD(initiated Chemical Vapor Deposition))으로 형성될 수 있다. 화소 정의막(270)이 원자층 증착법(ALD)에 의해 형성되는 경우 대략 0.01 $\mu$ m 내지 0.1 $\mu$ m로 형성될 수 있으며, 개시제를 이용한 화학 기상 증착법(iCVD)에 의해 형성되는 경우 대략 0.1 $\mu$ m 내지 1 $\mu$ m로 형성될 수 있다.

[0096] 원자층 증착법(ALD) 또는 개시제를 이용한 화학 기상 증착법(iCVD)으로 형성된 막은 스텝 커버리지(step coverage) 특성이 우수하다. 그러므로, 화소 정의막(270)은 홈(H)이 경사면과 바닥면 모두에 형성될 수 있다. 특히, 화소 정의막(270)은 제1 전극(261)의 하부에도 형성될 수 있다. 즉, 화소 정의막(270)은 홈(H)로 인한 단차에도 불구하고 끊어지지 않고 이어지도록 형성될 수 있다. (도 10의 S103)

[0097] 네 번째로, 도 11d와 같이 화소 정의막(270) 상에 포토 레지스트 패턴(PR)을 형성한다. 포토 레지스트 패턴(PR)은 발광부(EA)를 제외한 나머지 영역에 형성될 수 있다. (도 10의 S104)

[0098] 다섯 번째로, 도 11e와 같이 포토 레지스트 패턴(PR)에 의해 덮이지 않은 화소 정의막(270)을 건식 식각한다. 이로 인해, 발광부(EA)에 해당하는 제1 전극(261)의 일부가 노출될 수 있다. (도 10의 S105)

[0099] 여섯 번째로, 도 11f와 같이 포토 레지스트 패턴(PR)을 제거한다. (도 10의 S106)

[0100] 일곱 번째로, 도 11g와 같이 제1 전극(261)과 화소 정의막(270) 상에 유기발광층(262), 제2 전극(263), 및 봉지막(280)을 순차적으로 형성한다.

[0101] 구체적으로, 제1 전극(261)과 화소 정의막(270) 상에 유기발광층(262)을 증착 공정 또는 용액 공정으로 형성한다. 유기발광층(262)이 증착 공정으로 형성되는 경우 증발 증착법(evaporation)으로 형성될 수 있다. 증발 증착법으로 형성된 막은 스텝 커버리지(step coverage) 특성이 좋지 않다.

[0102] 이로 인해, 유기발광층(262)은 홈(H)에서 끊어지게 형성될 수 있다. 즉, 유기발광층(262)은 스텝 커버리지(step coverage) 특성이 좋지 않은 증착 방법에 의해 형성되므로, 홈(H)의 경사면에는 형성되지 않으며, 홈(H)의 바닥면에만 형성될 수 있다. 또는, 홈(H)의 경사면에 배치된 유기발광층(262)의 두께가 홈(H)의 바닥면에 배치된 유기발광층(262)의 두께보다 얇게 형성될 수 있다.

[0103] 결국, 유기발광층(262)은 홈(H)로 인한 단차에 의해 홈(H)에서 끊어지게 형성되므로, 어느 한 화소의 유기발광층과 상기 어느 한 화소에 인접한 다른 화소의 유기발광층은 서로 연결되지 않을 수 있다. 또한, 홈(H)의 경사면에서의 유기발광층(262)의 두께는 홈(H)의 바닥면에서의 유기발광층(262)의 두께에 비해 얇게 형성되므로, 인접한 화소들 사이에서 유기발광층(262)의 저항은 커질 수 있다. 따라서, 본 발명의 실시예는 유기발광층(262)의 정공 수송층 및/또는 전하 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 최소화할 수 있다. 즉, 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.

[0104] 그리고 나서, 유기발광층(262) 상에 제2 전극(263)을 형성한다. 제2 전극(263)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material), 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다. 제2 전극(263)은 스퍼터링법(sputtering)과 같은 물리적 기상 증착법(physics vapor deposition)으로 형

성될 수 있다. 스퍼터링법과 같은 물리적 기상 증착법으로 형성된 막은 스텝 커버리지(step coverage) 특성이 우수하다. 따라서, 제2 전극(263)은 홈(H)로 인한 단차에도 불구하고 홈(H)에서 끊어지지 않고 이어지도록 형성될 수 있다.

[0105] 그리고 나서, 제2 전극(263) 상에 캡핑층(capping layer)을 형성할 수 있다.

[0106] 그리고 나서, 제2 전극(263) 상에 봉지막(280)을 형성한다. 봉지막(280)은 콘택홀(CT2)을 채우도록 형성되며, 홈(H)의 형태를 따라 홈(H)의 경사면과 바닥면 모두에 형성될 수 있다.

[0107] 봉지막(280)은 유기발광층(262)과 제2 전극(263)에 산소 또는 수분이 침투되는 것을 방지하는 역할을 한다. 이를 위해, 봉지막(280)은 적어도 하나의 무기막과 적어도 하나의 유기막을 포함할 수 있다.

[0108] 예를 들어, 봉지막(280)은 제1 무기막, 유기막 및 제2 무기막을 포함할 수 있다. 이 경우, 제1 무기막은 제2 전극(263)을 덮도록 제2 전극(263) 상에 형성된다. 유기막은 제1 무기막을 덮도록 제1 무기막 상에 형성된다. 유기막은 이물질(particles)이 제1 무기막을 뚫고 유기발광층(262)과 제2 전극(263)에 투입되는 것을 방지하기 위해 이를 고려하여 충분한 두께로 형성되는 것이 바람직하다. 제2 무기막은 유기막을 덮도록 유기막 상에 형성된다.

[0109] 제1 및 제2 무기막들 각각은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, 하프늄 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물 또는 티타늄 산화물로 형성될 수 있다. 유기막은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin) 또는 폴리이미드 수지(polyimide resin)로 형성될 수 있다. (도 9의 S107)

[0110] 여덟 번째로, 도 11h와 같이 홈(H)을 채우도록 봉지막(280) 상에 블랙 매트릭스(290)를 형성한다. (도 10의 S108)

[0111] 아홉 번째로, 도 11i와 같이 봉지막(280) 및 블랙 매트릭스(290) 상에 컬러필터들(311, 312)을 형성한다. (도 10의 S109)

[0112] 열 번째로, 도 11j와 같이 컬러필터들(311, 312) 상에 오버 코트층(320)을 형성하고, 접착층을 이용하여 제2 기판(112)을 합착한다. 접착층은 투명한 접착 레진일 수 있으며, 제2 기판(112)은 커버 필름일 수 있다. (도 10의 S110)

[0113] 이상에서 살펴본 바와 같이, 본 발명의 실시예는 제1 전극(261)들 사이에 평탄화막(250)이 움푹하게 파인 홈(H)을 형성하며, 화소 정의막(270)을 원자층 증착법(ALD) 또는 개시제를 이용한 화학 기상 증착법(iCVD)에 의해 얇게 형성한다. 그 결과, 본 발명의 실시예는 홈(H)이 화소 정의막(270)에 의해 채워지지 않기 때문에, 유기발광층(260)이 홈(H)로 인한 단차에 의해 홈(H)에서 끊어지거나, 홈(H)의 경사면에서 얇게 형성될 수 있다. 이로 인해, 본 발명의 실시예는 유기발광층의 정공 수송층 및/또는 전자 생성층에 의해 어느 한 화소에서 그에 인접한 다른 화소로 전류가 누설되는 것을 최소화할 수 있다. 따라서, 본 발명의 실시예는 어느 한 화소로부터의 누설 전류로 인해 상기 어느 한 화소에 인접한 다른 화소가 영향을 받는 것을 방지할 수 있다.

[0114] 또한, 본 발명의 실시예는 제1 전극(261)들 사이에 평탄화막(250)이 움푹하게 파인 홈(H)을 블랙 매트릭스(290)로 채움으로써, 홈(H)에 의한 단차를 없애기 위한 별도의 공정이 생략될 수 있으며, 인접한 화소 간의 혼색 또는 빛샘을 방지할 수 있다.

[0115] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

## 부호의 설명

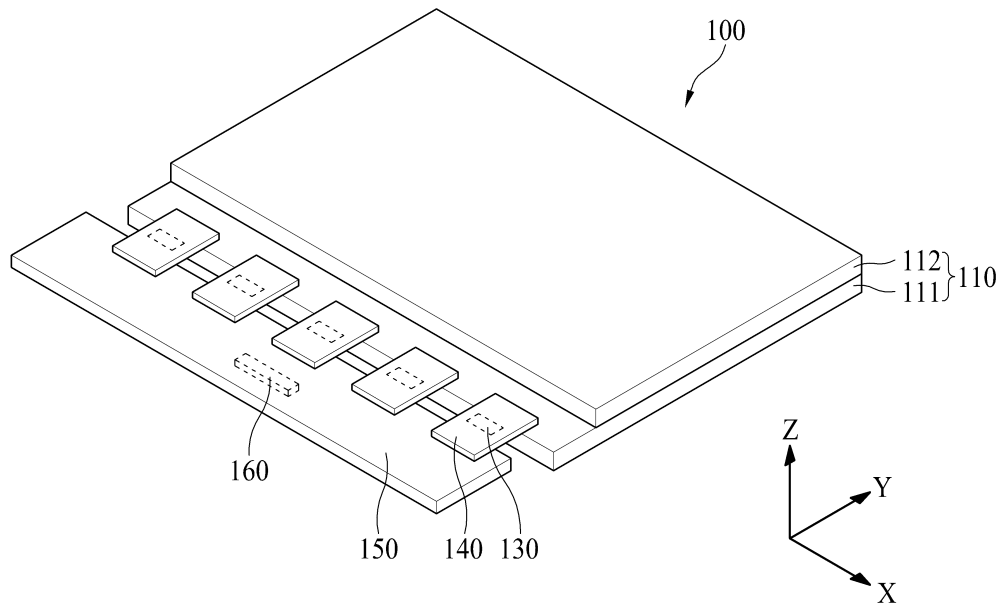
[0116] 100: 유기발광표시장치 110: 표시패널

111: 하부 기판 112: 상부 기판

120: 게이트 구동부    130: 소스 드라이브 IC  
 140: 연성필름    150: 회로보드  
 160: 타이밍 콘트롤러    210: 게이트 절연막  
 220: 박막 트랜지스터    221: 액티브층  
 222: 게이트 전극    223: 소스전극  
 224: 드레인전극    230: 층간 절연막  
 240: 보호막    250: 평탄화막  
 260: 유기발광소자    261: 제1 전극  
 262: 유기발광층    263: 제2 전극  
 270: 화소 정의막    280: 봉지막  
 290: 블랙 매트릭스    311, 312: 컬러필터  
 320: 오버 코트층

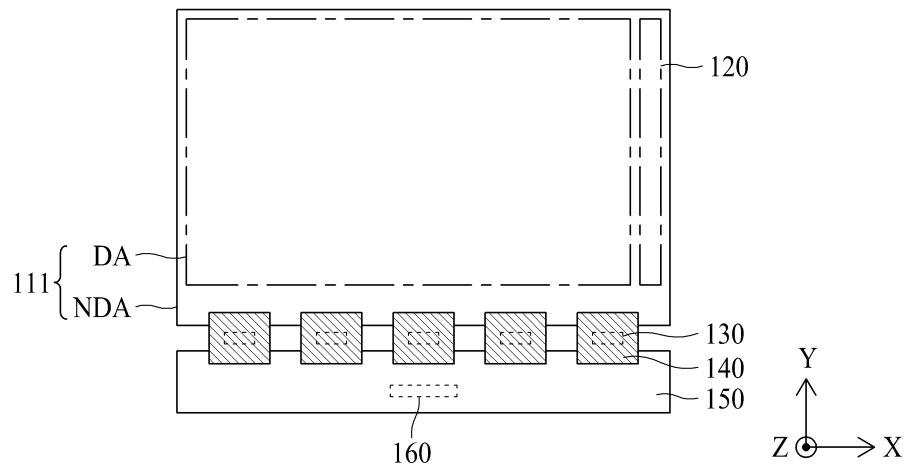
## 도면

### 도면1

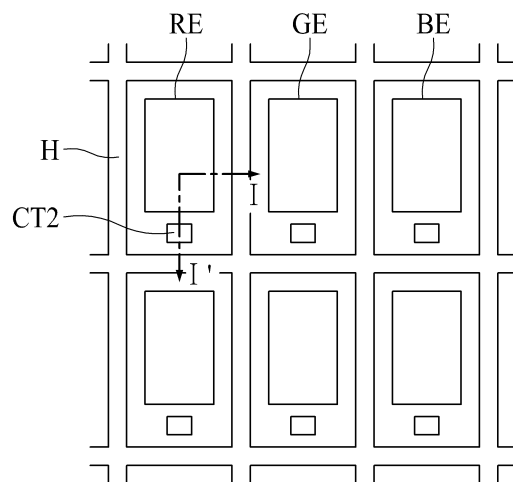




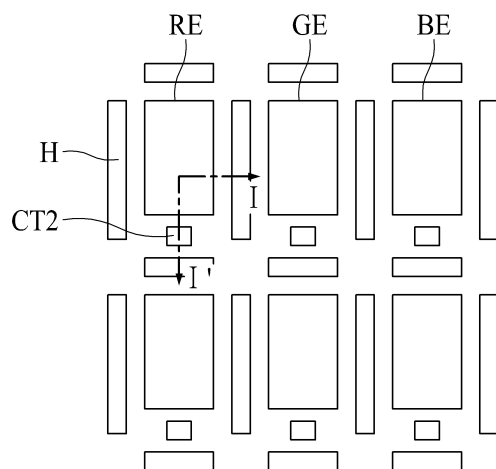
도면2



도면3

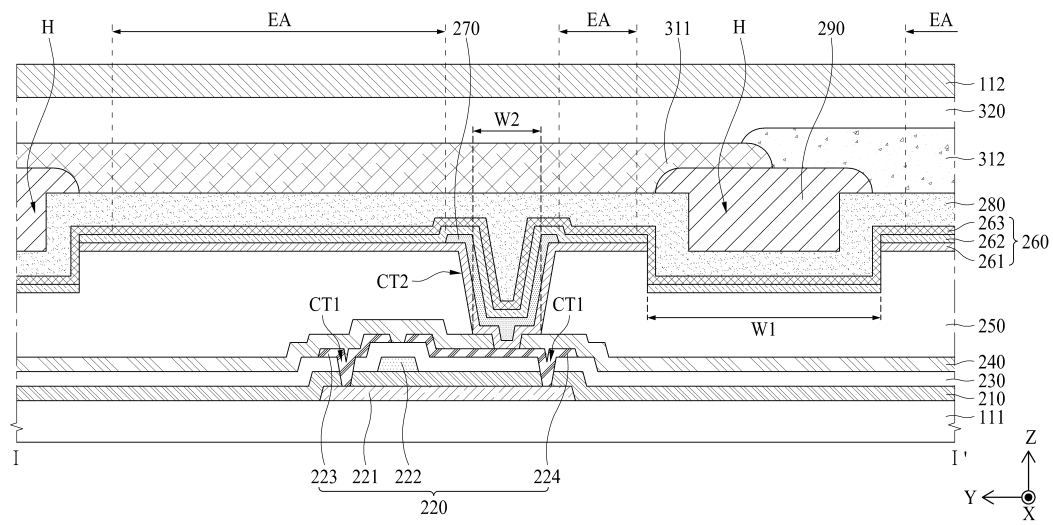


도면4

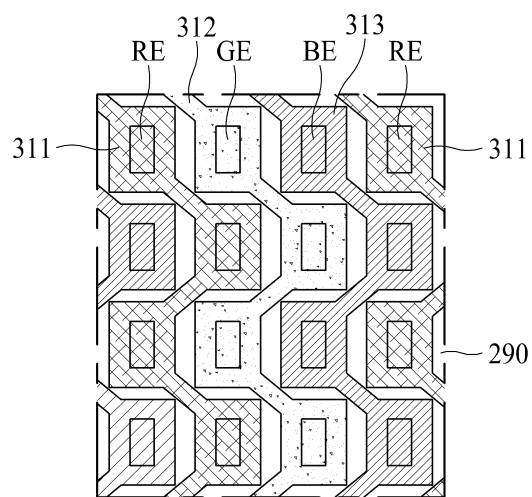




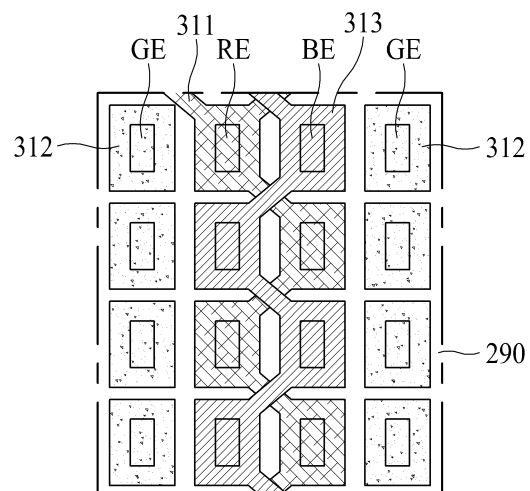
도면7



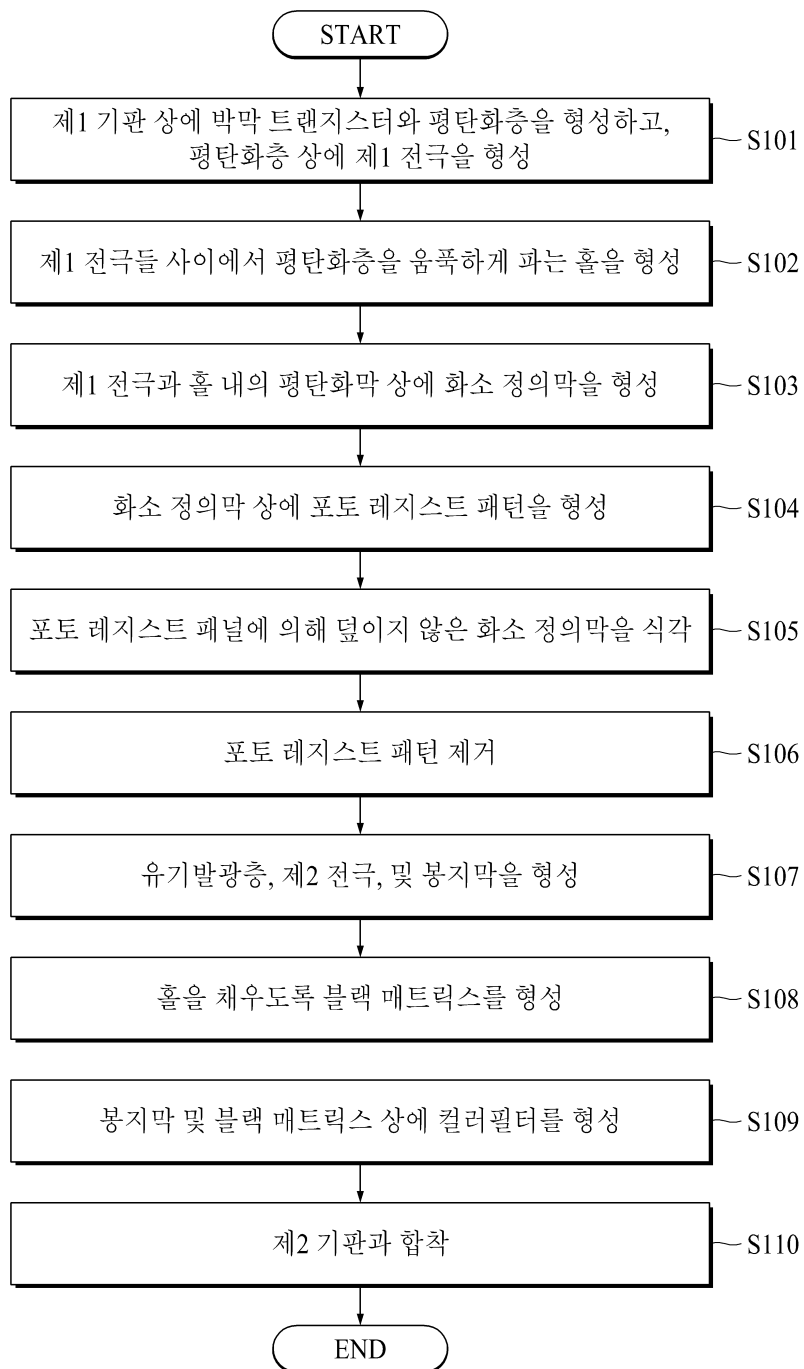
도면8



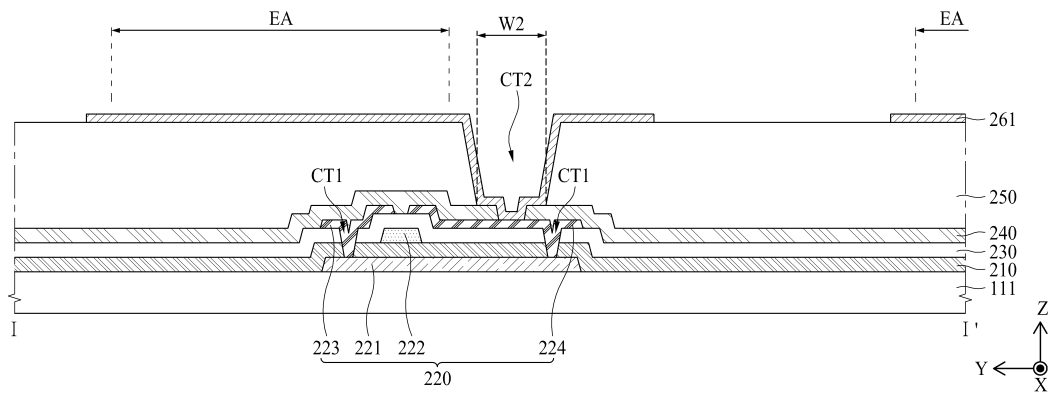
도면9



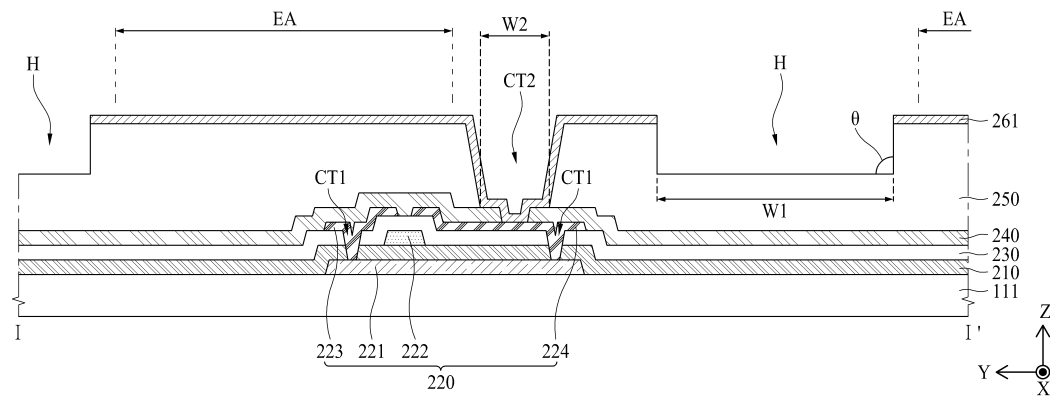
도면10



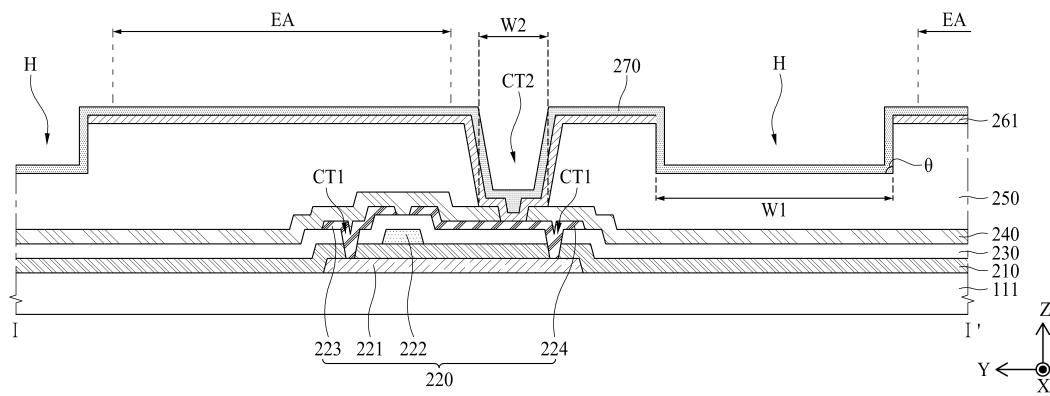
도면11a



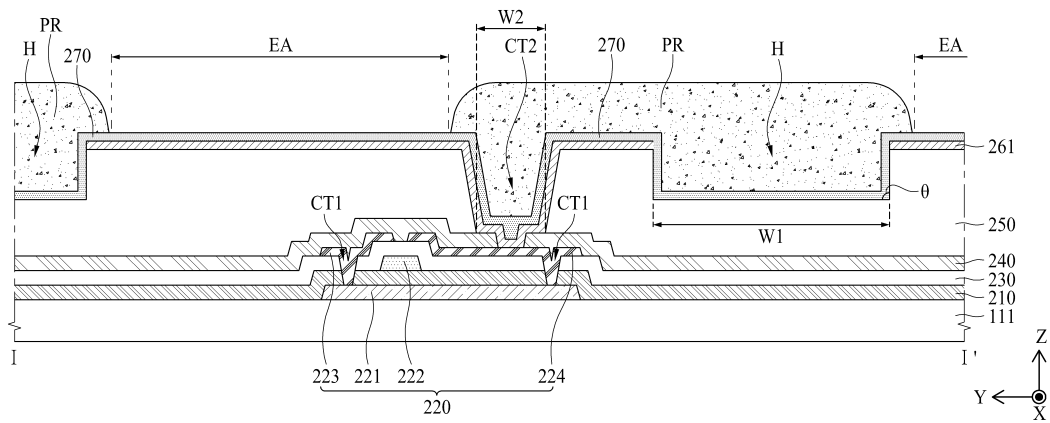
도면11b



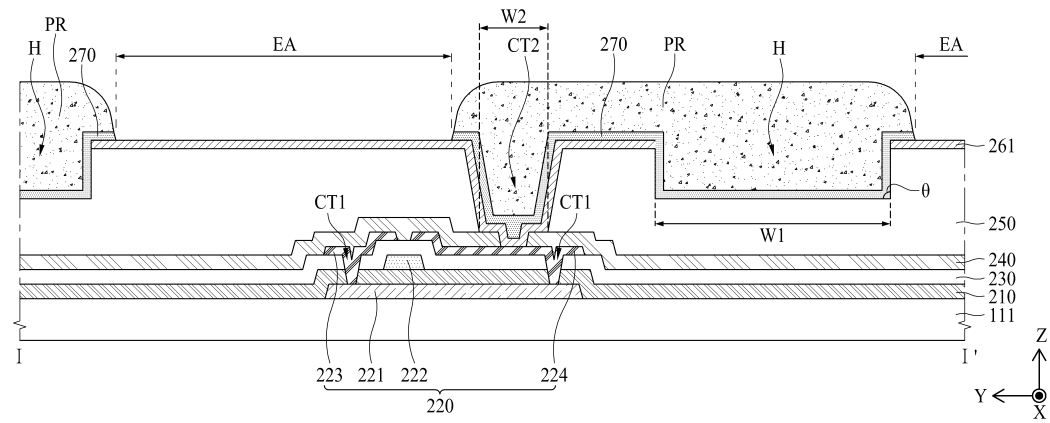
도면11c



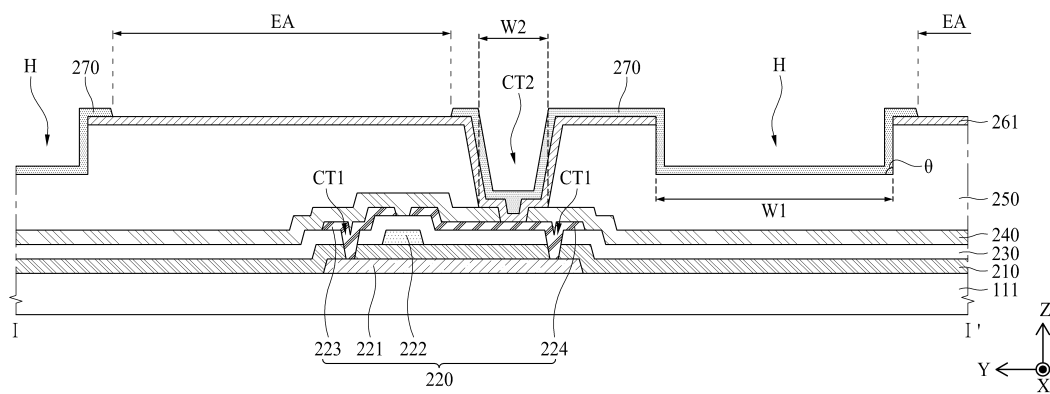
도면11d



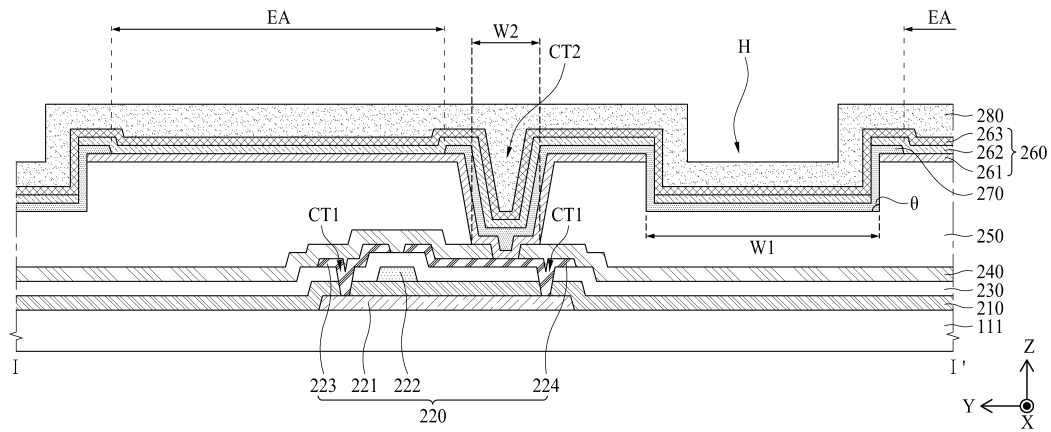
도면11e



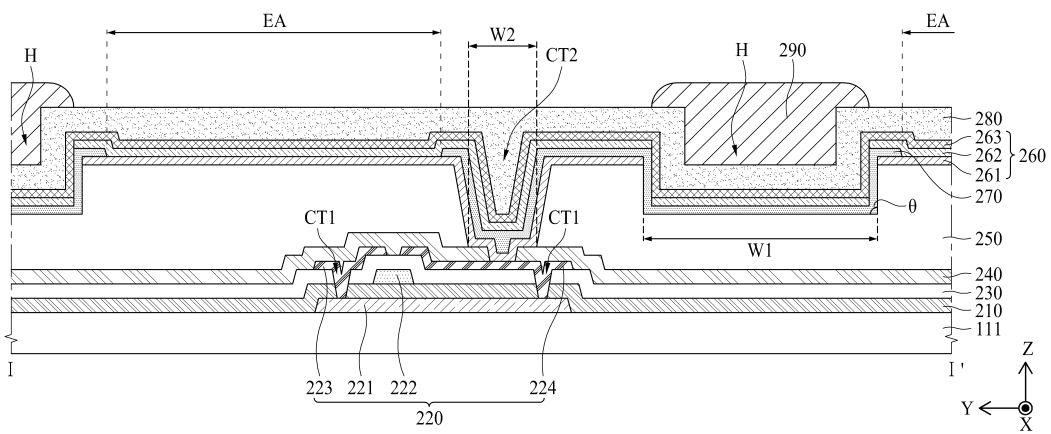
도면11f



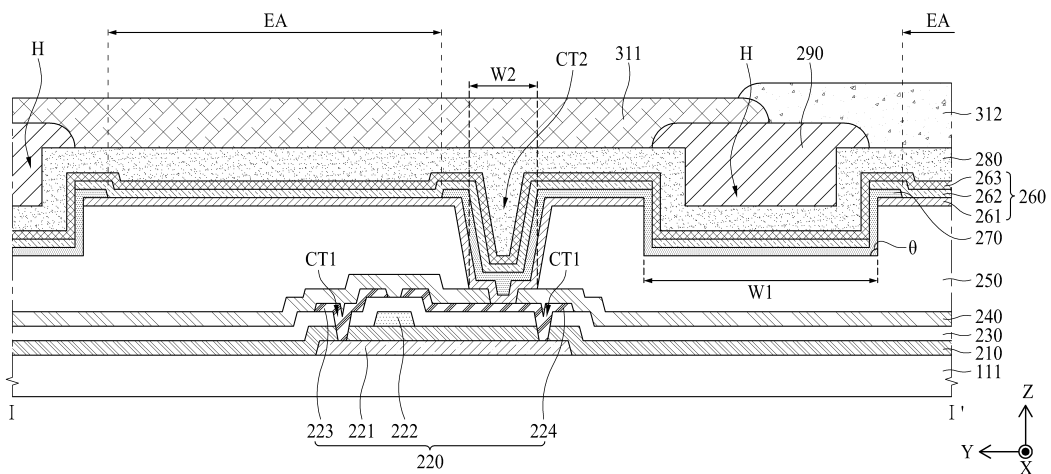
도면11g



도면11h

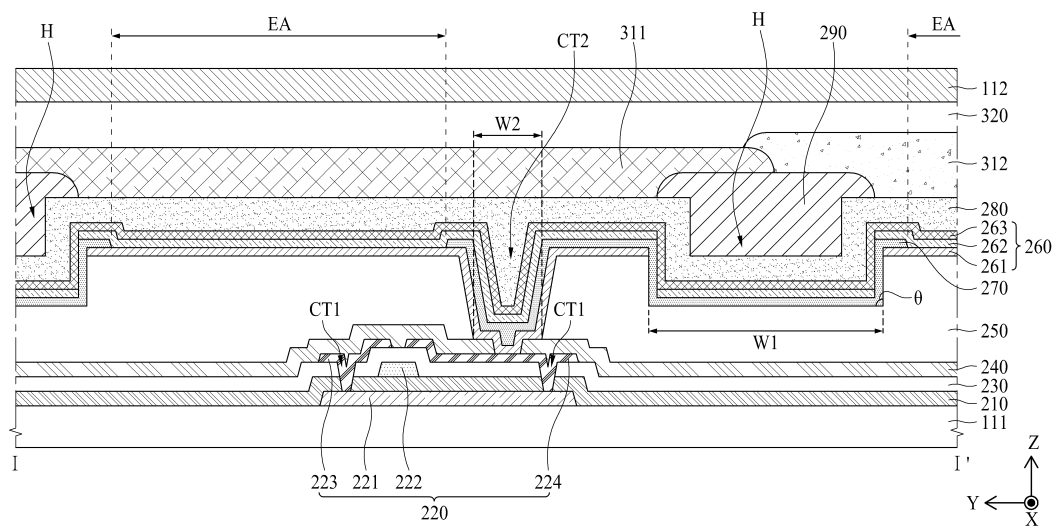


도면11i





도면11j



专利名称(译)	OLED显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020180036320A</a>	公开(公告)日	2018-04-09
申请号	KR1020160126753	申请日	2016-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YEONSUK KANG 강연숙 JOONYOUNG HEO 허준영		
发明人	강연숙 허준영		
IPC分类号	H01L27/32 H01L51/52 H01L51/56		
CPC分类号	H01L27/3258 H01L51/5284 H01L27/3246 H01L51/5253 H01L51/5206 H01L27/3262 H01L27/322 H01L51/56 H01L2251/105 H01L2251/558		

#### 摘要(译)

本发明提供一种能够防止相邻像素受到有机发光二极管中的漏电流影响的OLED显示器，以及制造该OLED显示器的方法，该OLED显示器包括设置在基板上的平坦化膜，覆盖第一电极的一部分的像素限定层；设置在第一电极和像素限定层上的有机发光层；设置在有机发光层上的第二电极；并且黑色矩阵叠加在密封膜和凹槽上并设置在密封膜上。

