



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0081067
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
(21) 출원번호 10-2015-0191796
(22) 출원일자 2015년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
나세환
경기도 파주시 가람로116번길 130 703동 1203호
(와동동, 가람마을7단지한라비발디아파트)
이재영
서울특별시 영등포구 여의대방로43나길 25 101동
1803호 (신길동, 삼환아파트)
김도형
경기도 파주시 한빛로 67 (야당동, 한빛마을2단지
휴먼빌레이크팰리스) 207-803

(74) 대리인
특허법인로얄

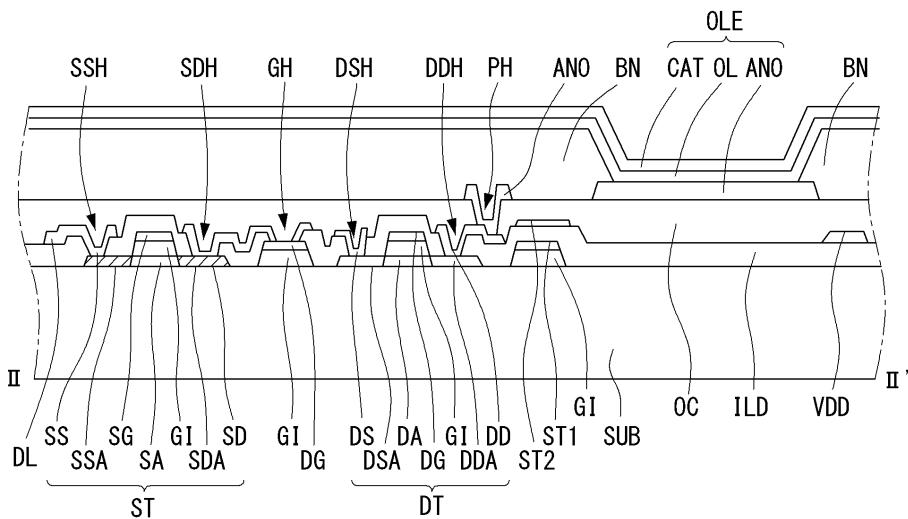
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 **초고 해상도 유기발광 다이오드 표시장치**

(57) 요 약

본 발명의 초고 해상도를 갖는 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치는, 기판, 화소 영역, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 그리고 유기발광 다이오드를 포함한다. 다수 개의 화소 영역은, 기판 위에 배치된다. 스위칭 박막 트랜지스터는, 화소 영역 내에 배치된다. 구동 박막 트랜지스터는, 구동 게이트 전극, 구동 반도체 층, 구동 소스 전극 및 구동 드레인 전극을 포함한다. 구동 게이트 전극은, 스위칭 박막 트랜지스터에 연결된다. 구동 반도체 층은, 구동 게이트 전극과 중첩한다. 구동 소스 전극은, 구동 반도체 층의 일측부와 셀트키 접촉한다. 구동 드레인 전극은, 반도체 층의 타측부와 셀트키 접촉한다. 유기발광 다이오드는, 구동 박막 트랜지스터에 연결된다.

대 표 도 - 도8



(52) CPC특허분류
G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

다수 개의 화소 영역이 배치된 기판;

상기 화소 영역 내에 배치된 스위칭 박막 트랜지스터;

상기 스위칭 박막 트랜지스터에 연결되는 구동 게이트 전극, 상기 구동 게이트 전극과 중첩하는 구동 반도체 층, 상기 구동 반도체 층의 일측부와 셀트키 접촉하는 구동 소스 전극, 상기 반도체 층의 타측부와 셀트키 접촉하는 구동 드레인 전극을 포함하는 구동 박막 트랜지스터; 그리고

상기 구동 박막 트랜지스터에 연결된 유기발광 다이오드를 포함하는 유기발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 구동 반도체 층은,

게이트 절연막을 사이에 두고 상기 구동 게이트 전극과 중첩하는 구동 채널 영역;

상기 구동 채널 영역에서 일측부로 연장되며, 상기 소스 전극과 셀트키 접촉하는 구동 소스 영역; 그리고

상기 구동 채널 영역에서 타측부로 연장되며, 상기 드레인 전극과 셀트키 접촉하는 구동 드레인 영역을 포함하는 유기발광 다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 구동 채널 영역, 상기 구동 소스 영역 및 상기 구동 드레인 영역을 포함하는 상기 구동 반도체 층은,

불순물이 10^{10} 내지 10^{12} (개/ cm^3) 포함된 진성 반도체 물질인 유기발광 다이오드 표시장치.

청구항 4

제 1 항에 있어서,

상기 스위칭 박막 트랜지스터는,

스위칭 게이트 전극;

상기 게이트 절연막을 사이에 두고 상기 게이트 전극과 중첩하는 스위칭 채널 영역, 상기 스위칭 채널 영역에서 일측부로 연장된 스위칭 소스 영역 및 상기 스위칭 채널 영역에서 타측부로 연장된 스위칭 드레인 영역을 구비한 스위칭 반도체 층;

상기 스위칭 소스 영역과 오믹 접촉하는 스위칭 소스 전극; 그리고

상기 스위칭 드레인 영역과 오믹 접촉하는 스위칭 드레인 전극을 포함하는 유기발광 다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 스위칭 채널 영역은,

불순물이 10^{10} 내지 10^{12} (개/cm³) 포함된 진성 반도체 물질이고;

상기 스위칭 소스 영역 및 상기 스위칭 드레인 영역은,

불순물이 10^{16} 내지 10^{18} (개/cm³) 포함된 반도체 물질인 유기발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 초고 해상도를 갖는 유기발광 다이오드 표시장치에 관한 것이다. 특히, 본 발명은 초고 해상도를 구현함에 따라, 표현하고자 하는 계조를 조절하기 위한 전류의 편차가 작아진 화소를 효과적으로 구동하는 박막 트랜지스터를 구비한 초고 해상도 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 표시장치 분야는 부피가 큰 음극선관(Cathode Ray Tube: CRT)을 대체하는, 얇고 가벼우며 대면적이 가능한 평판 표시장치(Flat Panel Display Device: FPD)로 급속히 변화해 왔다. 평판 표시장치에는 액정 표시장치(Liquid Crystal Display Device: LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 유기발광 표시장치(Organic Light Emitting Display Device: OLED), 그리고 전기영동 표시장치(Electrophoretic Display Device: ED) 등이 있다.

[0003] 능동형으로 구동하는 액정 표시장치, 유기발광 표시장치 및 전기영동 표시장치의 경우, 매트릭스 방식으로 배열된 화소 영역 내에 할당된 박막 트랜지스터가 배치된 박막 트랜지스터 기판을 포함한다. 액정 표시장치(Liquid Crystal Display Device: LCD)는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시한다. 유기발광 표시장치는 매트릭스 방식으로 배열된 화소 자체에 유기발광 소자를 형성함으로써, 화상을 표시한다.

[0004] 유기발광 다이오드 표시장치는 스스로 발광하는 자발광 소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 특히, 에너지 효율이 우수한 유기발광 다이오드의 특징을 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode display: OLED)에는 패시브 매트릭스 타입의 유기발광 다이오드 표시장치(Passive Matrix type Organic Light Emitting Diode display, PMOLED)와 액티브 매트릭스 타입의 유기발광 다이오드 표시장치(Active Matrix type Organic Light Emitting Diode display, AMOLED)로 대별된다.

[0005] 도 1은 일반적인 유기발광 다이오드의 구조를 나타내는 도면이다. 유기발광 다이오드는 도 1과 같이 전계발광하는 유기 전계발광 화합물층과, 유기 전계발광 화합물층을 사이에 두고 대향하는 캐소드 전극(Cathode) 및 애노드 전극(Anode)을 포함한다. 유기 전계발광 화합물층은 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)을 포함한다.

[0006] 유기발광 다이오드는 애노드 전극(Anode)과 캐소드 전극(Cathode)에 주입된 정공과 전자가 발광층(EML)에서 재결합할 때의 여기 과정에서 여기자(excitation)가 형성되고 여기자로부터의 에너지로 인하여 발광한다. 유기발광 다이오드 표시장치는 도 1과 같은 유기발광 다이오드의 발광층(EML)에서 발생하는 빛의 양을 전기적으로 제어하여 영상을 표시한다.

[0007] 액티브 매트릭스 타입의 유기발광 다이오드 표시장치(AMOLED)는 박막 트랜지스터(Thin Film Transistor: 혹은 "TFT")를 이용하여 유기발광 다이오드에 흐르는 전류를 제어하여 화상을 표시한다. 도 2는 일반적인 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도의 한 예이다. 도 3은 종래 기술에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도이다. 도 4는 도 3에서 절취선 I-I'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0008] 도 2 내지 4를 참조하면, 액티브 매트릭스 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성

되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.

[0009] 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 박막 트랜지스터(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 연결되어 있다.

[0010] 도 4를 참조하여 유기발광 다이오드 표시장치용 박막 트랜지스터 기판의 단면 구조에 대해 좀 더 상세히 설명한다. 액티브 매트릭스 유기발광 다이오드 표시장치는, 투명 기판(SUB) 상에 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 구성하는 반도체 층들이 먼저 형성되어 있다. 스위칭 박막 트랜지스터(ST)의 반도체 층은, 중심 영역을 차지하는 채널 영역(SA), 채널 영역(SA) 양 측면 영역에 배치된 소스 영역(SSA) 및 드레인 영역(SDA)을 포함한다. 구동 박막 트랜지스터(DT)의 반도체 층은 중심 영역을 차지하는 채널 영역(DA), 채널 영역(DA) 양 측면 영역에 배치된 소스 영역(DSA) 및 드레인 영역(DDA)을 포함한다.

[0011] 채널 영역들(SA, DA)은 진성(Intrinsic) 반도체 상태로 이루어져 있다. 소스 영역들(SSA, DSA) 및 드레인 영역들(SDA, DDA)에는 불순물이 도핑되어 있다. 불순물은, N형 불순물 혹은 P형 불순물이 선택적으로 도핑될 수 있다. 불순물이 도핑된 소스 영역들(SSA, DSA) 및 드레인 영역들(SDA, DDA) 각각은 위에 형성되는, 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD) 각각과 오믹 콘택(Ohmic Contact)을 형성한다.

[0012] 반도체 층의 중앙부인 채널 영역들(SA, DA) 위에는 게이트 절연막(GI)을 사이에 두고 중첩하는 게이트 요소가 형성되어 있다. 게이트 요소는 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG), 구동 박막 트랜지스터(DT)의 게이트 전극(DG), 구동 게이트 전극(DG)에서 연장된 제1 보조 용량 전극(ST1), 그리고 스위칭 게이트 전극(SG)에 연결된 스캔 배선(SL)을 포함한다. 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)은 게이트 절연막(GI)을 사이에 두고 스위칭 반도체 층의 중앙 영역인 채널 영역(SA)과 중첩한다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은 게이트 절연막(GI)을 사이에 두고 구동 반도체 층의 중앙 영역인 채널 영역(DA)과 중첩한다. 제1 보조 용량 전극(ST1)은, 구동 박막 트랜지스터(DT)의 게이트 전극(DG)에서 연장된 구조를 갖는다.

[0013] 게이트 요소들(SG, DG, ST1)이 형성된 기판(SUB)의 전체 표면 위에는 중간 절연막(ILD)이 적층되어 있다. 중간 절연막(ILD)에는 반도체 층들의 일부분을 노출하는 콘택홀들이 형성되어 있다. 예를 들어, 스위칭 반도체 층의 소스 영역(SSA)과 드레인 영역(SDA)을 각각 노출하는 소스 콘택홀(SSH)과 드레인 콘택홀(SDH)가 형성되어 있다. 구동 반도체 층의 소스 영역(DSA)과 드레인 영역(DDA)을 각각 노출하는 소스 콘택홀(DSH)과 드레인 콘택홀(DDH)이 형성되어 있다.

[0014] 중간 절연막(ILD) 위에는 소스-드레인 요소가 형성되어 있다. 소스-드레인 요소는 스위칭 박막 트랜지스터(ST)의 소스 전극(SS) 및 드레인 전극(SD), 구동 박막 트랜지스터(DT)의 소스 전극(DS) 및 드레인 전극(DD), 데이터 배선(DL), 구동 전류 배선(VDD), 그리고 제2 보조 용량 전극(ST2)을 포함한다. 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)과 드레인 전극(SD)은 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)을 중심으로 일정 거리 이격하여 서로 마주보고 있다. 소스 전극(SS)은 소스 콘택홀(SSH)을 통해 소스 영역(SSA)과 접촉하고, 드레인 전극(SD)은 드레인 콘택홀(SDH)을 통해 드레인 영역(SDA)과 접촉한다.

[0015] 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 드레인 전극(DD)은 구동 박막 트랜지스터(DT)의 게이트 전극(DG)을 중심으로 일정 거리 이격하여 서로 마주보고 있다. 소스 전극(DS)은 소스 콘택홀(DSH)을 통해 소스 영역(DSA)과 접촉하고, 드레인 전극(DD)은 드레인 콘택홀(DDH)을 통해 드레인 영역(DDA)과 접촉한다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은, 게이트 콘택홀(GH)을 통해 스위칭 박막 트랜지스터(ST)의 드레인 전극(DD)과 연결되어 있다. 데이터 배선(DL)은 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)과 연결되어 있다. 구동 전류 배선(VDD)은 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 연결되어 있다.

[0016] 제2 보조 용량 전극(ST2)은 구동 박막 트랜지스터(DT)의 드레인 전극(DD)에서 연장되어, 중간 절연막(ILD)을 사이에 두고 제1 보조 용량 전극(ST1)과 중첩한다. 서로 중첩하는 제1 보조 용량 전극(ST1)과 제2 보조 용량 전극(ST2) 사이에 개재된 중간 절연막(ILD)에 보조 용량(STG)이 형성된다.

[0017] 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 보조 용량(STG)이 형성된 기판(SUB)은 여러 구성 요소들이 형성되어 표면이 평탄하지 못하고, 단차가 많이 형성되어 있다. 기판(SUB)의 표면을 평탄하게 할 목적으로 평탄화 막(OC)을 기판(SUB) 전체 표면에 도포한다. 경우에 따라서, 평탄화 막(OC)을 도포하기 전에, 나중에 형성될 애노드 전극(ANO)의 영역에 해당하는 부분에 칼라 필터를 형성할 수도 있다.

- [0018] 평탄화 막(OC) 위에 유기발광 다이오드(OLE)의 애노드 전극(ANO)이 형성된다. 여기서, 애노드 전극(ANO)은 평탄화 막(OC)에 형성된 화소 콘택홀(PH)을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 연결된다.
- [0019] 애노드 전극(ANO)이 형성된 기판 위에, 화소 영역을 정의하기 위해 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 그리고 각종 배선들(DL, SL, VDD)이 형성된 영역 위에 뱅크(BN)를 형성한다. 뱅크(BN)에 의해 노출된 애노드 전극(ANO)이 발광 영역이 된다.
- [0020] 뱅크(BN)에 의해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)과 캐소드 전극(CAT)이 순차적으로 적층된다. 유기발광 층(OL)은 백색광을 발하는 유기물질로 이루어진 경우, 아래에 위치한 칼라 필터에 의해 각 화소에 배정된 색상을 나타낸다.
- [0021] 최근 평판 표시장치는 고 해상도를 구현하는 방향으로 발전하고 있다. 특히 휴대용 모바일 제품군의 경우, VGA급에서 FHD급으로 다시 QHD급으로 급격하게 변화하고 있는 추세이다. 이러한 표시장치 시장의 경향에 맞추어, 유기발광 다이오드 표시장치도 고 해상도 및 고 효율의 특성을 갖도록 개발되고 있다.
- [0022] 유기발광 다이오드 표시장치의 해상도가 증가함에 따라, 유기발광 다이오드를 구동하기 위한 최대 전류가 급격히 감소한다. 그 결과 박막 트랜지스터가 처리하는 데이터 전압의 범위가 매우 협소해 진다. 예를 들어, 화소의 개수가 640×480 인 VGA급에서 2560×1440 인 QHD급으로 해상도가 변경된 경우를 예로 들어 설명한다. 여기서, 유기발광 다이오드 표시장치의 휘도는 300nit라고 가정한다.
- [0023] 표시장치의 휘도는 단위 화소의 휘도와 해상도의 곱으로 표시할 수 있다. 따라서, 해상도가 640×480 인 VGA급인 경우, 단위 화소의 휘도는 $300 / (640 \times 480) = 9.76E-4$ (nit)가 된다. 반면, 해상도가 2560×1440 인 QHD급인 경우, 단위 화소의 휘도는 $300 / (2560 \times 1440) = 8.13E-5$ (nit)이 된다. 즉, QHD급은 VGA급에 비해 단위 화소당 최대 $1/10$ 의 휘도를 표현하면 된다.
- [0024] 앞에서 설명했듯이, 유기발광 다이오드(OLE)는 구동 박막 트랜지스터(ST)의 소스 전극(DS)에서 드레인 전극(DD)으로 증폭되어 흐르는 전류(Ids)에 의해 구동된다. 예를 들어, VGA급인 경우, 하나의 단위 화소에 필요한 휘도를 나타내기 위해 유기발광 다이오드(OLE)에 필요한 전류는 약 503nA이다. 반면, QHD급인 경우, 유기발광 다이오드(OLE)에 필요한 전류는 약 40nA 정도이다. 또한, 단위 화소가 적색, 녹색 및 청색, 세 개의 서브 화소를 포함하는 것을 감안하면, 서브 화소 하나에 배치된 유기발광 다이오드(OLE)에 필요한 최대 전류는 10nA 이하의 수준이 된다.
- [0025] 유기발광 다이오드(OLE)를 구동하기 위한 구동 전류(Ids)는 구동 박막 트랜지스터(DT)의 게이트 전극(DG)와 소스 전극(DS) 사이의 전압에 의해 결정된다. 도 5는 종래 기술에 의한 유기발광 다이오드 표시장치에 포함된 구동 박막 트랜지스터의 특성을 나타내는 그래프이다. 도 5에서 X축은 구동 박막 트랜지스터의 게이트-소스 전압(Vgs) 값을 나타내며, Y축은 구동 박막 트랜지스터의 소스-드레인 전류(Ids) 값을 나타낸다.
- [0026] 도 5에서, VGA급의 경우, 단위 화소의 최대 전류값이 500nA이므로, 이들 전류 값을 조절하기 위한 Vgs의 범위는 'A'로 표시된 범위가 된다. 반면에, QHD급의 경우, 단위 화소의 전류 값이 40nA이므로, 이 전류 값을 조절하기 위한 게이트-소스 전압(Vgs)의 범위는 'Q'로 표시된 범위가 된다. 즉, QHD급으로 해상도가 높아짐에 따라, 단위 화소 영역에서 휘도 변화를 표시하기 위한, 구동 박막 트랜지스터의 게이트-소스 전압(Vgs)의 조절 범위가 급격히 좁아진다.
- [0027] 특히, 유기발광 다이오드 표시장치의 성능을 높이기 위해서는, 박막 트랜지스터의 성능이 점점 더 향상된다. 예를 들어, 박막 트랜지스터의 성능을 향상할 수록 전하 이동도(mobility)가 증가한다. 성능이 높은 (즉, 이동도가 높은) 박막 트랜지스터의 특성은 도 5에 도시한 그래프보다 기울기가 더 높은 값을 갖는다. 즉, Y축에 더 가까운 기울기 값을 갖는다. 그 결과, 게이트-소스 전압(Vgs)의 범위는 더 좁아진다.
- [0028] 휘도를 표현하기 위해 조절해야 하는 게이트-소스 전압(Vgs)의 범위가 좁아지면, 저 계조에서 작은 편차에도 휘도 차이가 크게 발생한다. 그 결과 저 계조 구현시에 표시장치 전체 면적에 걸쳐 일정한 휘도를 나타내기 어렵다. 결국, 패널 전체에 걸쳐 균일하지 않은 휘도가 표현되어 이는 얼룩 무늬로 나타난다. 박막 트랜지스터의 성능이 향상되고, 고 해상도를 갖는 유기발광 다이오드 표시장치로 발전함에 따라, 역설적으로 화질이 열화되는 문제가 발생한다.

발명의 내용

해결하려는 과제

[0029]

본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 만출 된 발명으로써, 저 계조를 표현함에 있어서, 패널 전체 면적에 걸쳐 일정한 휘도를 보장하는 초고 해상도 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 유기발광 다이오드를 구동하는 박막 트랜지스터의 전류 특성을 완화하여, 저 계조 표현을 위한 박막 트랜지스터의 게이트-소스 전압의 조절 가능 범위를 확대한 초고 해상도 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0030]

상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치는, 기판, 화소 영역, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 그리고 유기발광 다이오드를 포함한다. 다수 개의 화소 영역은, 기판 위에 배치된다. 스위칭 박막 트랜지스터는, 화소 영역 내에 배치된다. 구동 박막 트랜지스터는, 구동 게이트 전극, 구동 반도체 층, 구동 소스 전극 및 구동 드레인 전극을 포함한다. 구동 게이트 전극은, 스위칭 박막 트랜지스터에 연결된다. 구동 반도체 층은, 구동 게이트 전극과 중첩한다. 구동 소스 전극은, 구동 반도체 층의 일측부와 셀트키 접촉한다. 구동 드레인 전극은, 반도체 층의 타측부와 셀트키 접촉한다. 유기발광 다이오드는, 구동 박막 트랜지스터에 연결된다.

[0031]

일례로, 구동 반도체 층은, 구동 채널 영역, 구동 소스 영역, 그리고 구동 드레인 영역을 포함한다. 구동 채널 영역은, 게이트 절연막을 사이에 두고 구동 게이트 전극과 중첩한다. 구동 소스 영역은, 구동 채널 영역에서 일측부로 연장되며, 소스 전극과 셀트키 접촉한다. 구동 드레인 영역은, 구동 채널 영역에서 타측부로 연장되며, 드레인 전극과 셀트키 접촉한다.

[0032]

일례로, 구동 채널 영역, 구동 소스 영역 및 구동 드레인 영역을 포함하는 구동 반도체 층은, 불순물이 10^{10} 내지 10^{12} (개/ cm^3) 포함된 진성 반도체 물질이다.

[0033]

일례로, 스위칭 박막 트랜지스터는, 스위칭 게이트 전극, 스위칭 반도체 층, 스위칭 소스 전극, 그리고 스위칭 드레인 전극을 포함한다. 스위칭 반도체 층은, 스위칭 채널 영역, 스위칭 소스 영역 및 스위칭 드레인 영역을 구비한다. 스위칭 채널 영역은, 게이트 절연막을 사이에 두고 게이트 전극과 중첩한다. 스위칭 소스 영역은, 스위칭 채널 영역에서 일측부로 연장된다. 스위칭 드레인 영역은, 스위칭 채널 영역에서 타측부로 연장된다. 스위칭 소스 전극은, 스위칭 소스 영역과 오믹 접촉한다. 스위칭 드레인 전극은, 스위칭 드레인 영역과 오믹 접촉한다.

[0034]

일례로, 스위칭 채널 영역은, 불순물이 10^{10} 내지 10^{12} (개/ cm^3) 포함된 진성 반도체 물질이다. 스위칭 소스 영역 및 스위칭 드레인 영역은, 불순물이 10^{16} 내지 10^{18} (개/ cm^3) 포함된 반도체 물질이다.

발명의 효과

[0035]

본 발명에 의한 유기발광 다이오드 표시장치는, 반도체 층과 소스-드레인 전극이 셀트키 접촉을 유지하는 구동 박막 트랜지스터를 구비한다. 구동 박막 트랜지스터에서 게이트-소스 전압(V_{gs})의 조절 가능 범위를 넓게 확보할 수 있다. 이는, 저 계조를 표현함에 있어서, 게이트-소스 전압의 편차가 발생하더라도 일정한 휘도를 확보할 수 있도록 해준다. 그 결과, 초고 해상도 유기발광 다이오드 표시장치에서, 패널 전체 면적에 걸쳐 얼룩이 없는 균일한 휘도를 제공한다.

도면의 간단한 설명

[0036]

도 1은 일반적인 유기발광 다이오드의 구조를 나타내는 도면.

도 2는 일반적인 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도.

도 3은 종래 기술에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도.

도 4는 도 3에서 절취선 I-I'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 5는 종래 기술에 의한 유기발광 다이오드 표시장치에 포함된 구동 박막 트랜지스터의 특성을 나타내는 그래프.

도 6은 본 발명에 의한 유기발광 다이오드 표시장치에 포함된 구동 박막 트랜지스터의 특성을 나타내는 그래프.

도 7은 본 발명에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도.

도 8은 도 7에서 절취선 II-II'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0037] 이하, 첨부한 도면을 참조하여, 본 발명의 바람직한 실시 예를 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0038] 먼저 도 6을 참조하여, 본 발명에 의한 유기발광 다이오드 표시장치에서 유기발광 다이오드를 구동하기 위한 전류의 조절 범위를 넓게하기 위한 방안을 설명한다. 도 6은 본 발명에 의한 유기발광 다이오드 표시장치에 포함된 구동 박막 트랜지스터의 특성을 나타내는 그래프이다.

[0039] 도 6에서 점선은 유기발광 다이오드 표시장치에 적용한 종래 기술에 의한 박막 트랜지스터의 특성을 나타내는 곡선이다. 점선으로 표시된 박막 트랜지스터의 특성 곡선은 도 5의 특성 곡선과 동일할 수 있다. 도 6에서 실선은 본 발명에 의한 FHD급 혹은 QHD급 해상도를 갖는 유기발광 다이오드 표시장치용 박막 트랜지스터의 특성을 나타내는 곡선이다. 본 발명에서는, 구동 박막 트랜지스터의 특성 그래프의 기울기를 낮게 조정함으로써, 유기발광 다이오드를 구동하기 위한 전류 조절 범위를 넓게 확보할 수 있다.

[0040] 예를 들어, 단위 화소의 최대 전류 값이 40nA인 경우, 종래 기술에 의한 박막 트랜지스터의 게이트-소스 전압(V_{gs})의 조절 가능 범위는 'Q'로 표시한 범위를 갖는다. 반면에, 본 발명에 의한 박막 트랜지스터의 게이트-소스 전압(V_{gs})의 조절 가능 범위는 'LQ'로 표시한 범위를 갖는다. 그래프에서 볼 수 있듯이, 본 발명에 의한 박막 트랜지스터의 게이트-소스 전압(V_{gs})의 조절 가능 범위 'LQ'는 'Q'보다 훨씬 넓은 폭을 갖는다. 그 결과, 저 계조를 표현함에 있어서, 전체 기판에 걸쳐 일정한 휘도를 나타낼 수 있어, 얼룩 무늬가 발생하지 않는다.

[0041] 이하, 본 발명에 의한 박막 트랜지스터의 특성 곡선을 도 6에 도시한 바와 같이 게이트-소스 전압(V_{gs})의 조절 가능 범위를 넓게 확보할 수 있는 박막 트랜지스터의 구조를 설명한다. 도 7은 본 발명에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도이다. 도 8은 도 7에서 절취선 II-II'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0042] 도 7 및 8을 참조하면, 본 발명에 의한 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.

[0043] 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLED)를 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(DD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 박막 트랜지스터(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLED)의 애노드 전극(ANO)과 연결되어 있다.

[0044] 도 8을 참조하여 유기발광 다이오드 표시장치용 박막 트랜지스터 기판의 단면 구조에 대해 좀 더 상세히 설명한다. 본 발명에 의한 유기발광 다이오드 표시장치는, 투명 기판(SUB) 상에 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 구성하는 반도체 층들이 먼저 형성되어 있다. 스위칭 박막 트랜지스터(ST)의 반도체 층은, 중심 영역을 차지하는 채널 영역(SA), 채널 영역(SA) 양 측면 영역에 배치된 소스 영역(SSA) 및 드레인 영역(DDA)을 포함한다. 구동 박막 트랜지스터(DT)의 반도체 층은 중심 영역을 차지하는 채널 영역(DA), 채널 영역(DA) 양 측면 영역에 배치된 소스 영역(DSA) 및 드레인 영역(DDA)을 포함한다.

[0045] 스위칭 박막 트랜지스터(ST)의 채널 영역(SA) 및 구동 박막 트랜지스터(DT)의 채널 영역(DA)은 진성(Intrinsic) 반도체 상태로 이루어져 있다. 스위칭 박막 트랜지스터(ST)의 소스 영역(SSA)과 드레인 영역(DDA)에는 불순물이 도핑되어 있다. 반면에 구동 박막 트랜지스터(DT)의 소스 영역(DSA)과 드레인 영역(DDA)에는 불순물이 도핑되어 있지 않은 진성 상태를 갖는다.

- [0046] 예를 들어, 진성 반도체 상태는 반도체 물질에 불순물이 포함된 정도가 10^{10} 내지 10^{12} (개/cm³) 정도 포함된 상태를 의미한다. 스위칭 박막 트랜지스터(ST)의 소스 영역(SSA)과 드레인 영역(SDA)에 포함된 불순물의 양은 10^{16} 내지 10^{18} (개/cm³) 정도로 고 농도의 불순물이 포함된다. 구동 박막 트랜지스터(DT)의 소스 영역(DSA)과 드레인 영역(DDA)은 불순물이 포함되지 않은 진성 반도체 상태이므로, 불순물의 양은 채널 영역(SA, DA)과 동일한 10^{10} 내지 10^{12} (개/cm³) 정도이다.
- [0047] 스위칭 박막 트랜지스터(ST)의 소스 영역(SSA) 및 드레인 영역(SDA) 각각은 소스 전극(SS) 및 드레인 전극(SD)과 오믹 접촉을 이룬다. 따라서, 스위칭 박막 트랜지스터(ST)는 도 6에서 접선으로 표시한 특성을 갖는다. 반면에, 구동 박막 트랜지스터(DT)의 소스 영역(DSA) 및 드레인 영역(DDA) 각각은 소스 전극(DS) 및 드레인 전극(DD)과 오믹 접촉이 아닌 쇼트키(Shortkey) 접촉을 이룬다. 즉, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)보다 특성이 저하된다. 그 결과, 구동 박막 트랜지스터(DT)는 도 6에서 실선으로 표시한 특성을 가질 수 있다.
- [0048] 반도체 층의 중앙부인 채널 영역들(SA, DA) 위에는 게이트 절연막(GI)을 사이에 두고 중첩하는 게이트 요소가 형성되어 있다. 게이트 요소는 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG), 구동 박막 트랜지스터(DT)의 게이트 전극(DG), 구동 게이트 전극(DG)에서 연장된 제1 보조 용량 전극(ST1), 그리고 스위칭 게이트 전극(SG)에 연결된 스캔 배선(SL)을 포함한다. 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)은 게이트 절연막(GI)을 사이에 두고 스위칭 반도체 층의 중앙 영역인 채널 영역(SA)과 중첩한다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은 게이트 절연막(GI)을 사이에 두고 구동 반도체 층의 중앙 영역인 채널 영역(DA)과 중첩한다. 제1 보조 용량 전극(ST1)은, 구동 박막 트랜지스터(DT)의 게이트 전극(DG)에서 연장된 구조를 갖는다.
- [0049] 게이트 요소들(SG, DG, ST1)이 형성된 기판(SUB)의 전체 표면 위에는 중간 절연막(ILD)이 적층되어 있다. 중간 절연막(ILD)에는 반도체 층들의 일부분을 노출하는 콘택홀들이 형성되어 있다. 예를 들어, 스위칭 반도체 층의 소스 영역(SSA)과 드레인 영역(SDA)을 각각 노출하는 소스 콘택홀(SSH)과 드레인 콘택홀(SDH)가 형성되어 있다. 구동 반도체 층의 소스 영역(DSA)과 드레인 영역(DDA)을 각각 노출하는 소스 콘택홀(DSH)과 드레인 콘택홀(DDH)이 형성되어 있다.
- [0050] 중간 절연막(ILD) 위에는 소스-드레인 요소가 형성되어 있다. 소스-드레인 요소는 스위칭 박막 트랜지스터(ST)의 소스 전극(SS) 및 드레인 전극(SD), 구동 박막 트랜지스터(DT)의 소스 전극(DS) 및 드레인 전극(DD), 데이터 배선(DL), 구동 전류 배선(VDD), 그리고 제2 보조 용량 전극(ST2)을 포함한다. 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)과 드레인 전극(SD)은 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)을 중심으로 일정 거리 이격하여 서로 마주보고 있다. 소스 전극(SS)은 소스 콘택홀(SSH)을 통해 소스 영역(SSA)과 오믹 콘택을 이루고, 드레인 전극(SD)은 드레인 콘택홀(SDH)을 통해 드레인 영역(SDA)과 오믹 콘택을 이룬다.
- [0051] 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 드레인 전극(DD)은 구동 박막 트랜지스터(DT)의 게이트 전극(DG)을 중심으로 일정 거리 이격하여 서로 마주보고 있다. 소스 전극(DS)은 소스 콘택홀(DSH)을 통해 소스 영역(DSA)과 쇼트키 콘택을 이루고, 드레인 전극(DD)은 드레인 콘택홀(DDH)을 통해 드레인 영역(DDA)과 쇼트키 콘택을 이룬다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은, 게이트 콘택홀(GH)을 통해 스위칭 박막 트랜지스터(ST)의 드레인 전극(DD)과 연결되어 있다. 데이터 배선(DL)은 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)과 연결되어 있다. 구동 전류 배선(VDD)은 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 연결되어 있다.
- [0052] 제2 보조 용량 전극(ST2)은 구동 박막 트랜지스터(DT)의 드레인 전극(DD)에서 연장되어, 중간 절연막(ILD)을 사이에 두고 제1 보조 용량 전극(ST1)과 중첩한다. 서로 중첩하는 제1 보조 용량 전극(ST1)과 제2 보조 용량 전극(ST2) 사이에 개재된 중간 절연막(ILD)에 보조 용량(STG)이 형성된다.
- [0053] 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 보조 용량(STG)이 형성된 기판(SUB)은 여러 구성 요소들이 형성되어 표면이 평탄하지 못하고, 단차가 많이 형성되어 있다. 기판(SUB)의 표면을 평탄하게 할 목적으로 평탄화 막(OC)을 기판(SUB) 전체 표면에 도포한다. 경우에 따라서, 평탄화 막(OC)을 도포하기 전에, 나중에 형성될 애노드 전극(ANO)의 영역에 해당하는 부분에 칼라 필터를 형성할 수도 있다.
- [0054] 평탄화 막(OC) 위에 유기발광 다이오드(OLED)의 애노드 전극(ANO)이 형성된다. 여기서, 애노드 전극(ANO)은 평탄화 막(OC)에 형성된 화소 콘택홀(PH)을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 연결된다.
- [0055] 애노드 전극(ANO)이 형성된 기판 위에, 화소 영역을 정의하기 위해 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 그리고 각종 배선들(DL, SL, VDD)이 형성된 영역 위에 뱅크(BN)를 형성한다. 뱅크(BN)에 의해 노

출된 애노드 전극(ANO)이 발광 영역이 된다.

[0056] 뱅크(BN)에 의해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)과 캐소드 전극(CAT)이 순차적으로 적층된다. 유기발광 층(OL)은 백색광을 발하는 유기물질로 이루어진 경우, 아래에 위치한 칼라 필터에 의해 각 화소에 배정된 색상을 나타낸다.

[0057] 본 발명에 의한 초고 해상도용 유기발광 다이오드 표시장치는, 스위칭 박막 트랜지스터(ST)는 우수한 특성을 유지하는 것이 바람직하다. 반면에, 구동 박막 트랜지스터(DT)의 경우, 소스 전극(DS)과 드레인 전극(DD)의 저항을 증가하여 전류 수준을 저하시키는 것이 바람직하다. 따라서, 본 발명에 의한 유기발광 다이오드 표시장치는 일부 박막 트랜지스터들은 고 성능을 유지하기 위해 소스-드레인 전극이 반도체 층과 오믹 접촉을 유지하는 반면, 타부 박막 트랜지스터는 성능을 일정 정도 하향할 수 있도록 소스-드레인 전극이 반도체 층과 쇼트키 접촉(Shortkey Contact)(혹은, 비 오믹 접촉(non-ohmic contact))을 이루는 것이 바람직하다.

[0058] 특히, 유기발광 다이오드(OLE)를 구동하는 구동 박막 트랜지스터(DT)는 소스-드레인 전극이 반도체 층과 비 오믹 접촉을 이루는 것이 바람직하다. 하지만, 유기발광 다이오드 표시장치 전체적인 품질을 우수하게 유지하기 위해서는, 스위칭 박막 트랜지스터(ST)를 비롯하여 게이트 구동부 및/또는 데이터 구동부에 적용하는 다른 박막 트랜지스터들은 소스-드레인 전극이 반도체 층과 오믹 접촉을 이루는 것이 바람직하다.

[0059] 또한, 본 발명의 설명에서는, 편의를 위해, 두 개의 박막 트랜지스터들과 한 개의 보조 용량을 구비한 2T1C의 구조로 설명하였다. 하지만, 본 발명의 특징은, 보상 박막 트랜지스터들 및/또는 보상 보조 용량을 구비하는 3T1C, 6T1C, 4T2C 및 7T1C 등의 다양한 박막 트랜지스터 구조를 갖는 유기발광 다이오드 표시장치에도 적용할 수 있다.

[0060] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0061] SL(GL): 스캔 배선(게이트 배선) GI: 게이트 절연막

DL: 데이터 배선 VDD: 구동 전류 배선

ST: 스위칭 박막 트랜지스터 DT: 구동 박막 트랜지스터

SG: (스위칭) 게이트 전극 SA: (스위칭) 반도체 층

SS: (스위칭) 소스 전극 SD: (스위칭) 드레인 전극

SSA: (스위칭) 소스 영역 SDA: (스위칭) 드레인 영역

DG: (구동) 게이트 전극 DA: (구동) 반도체 층

DS: (구동) 소스 전극 DD: (구동) 드레인 전극

DSA: (구동) 소스 영역 DDA: (구동) 드레인 영역

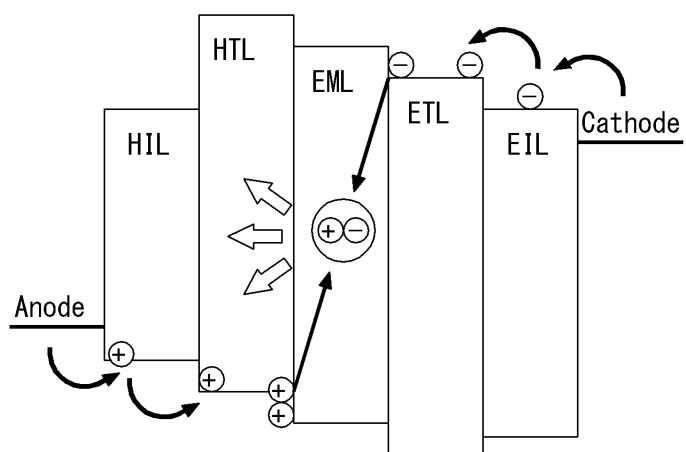
ILD: 중간 절연막 OC: 평탄화 막

ANO: 애노드 전극 OL: 유기발광 층

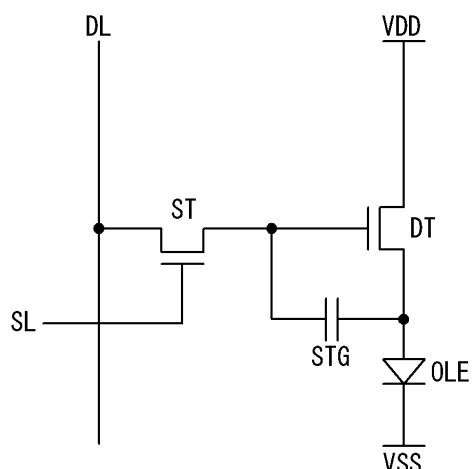
CAT: 캐소드 전극 OLE: 유기발광 다이오드

도면

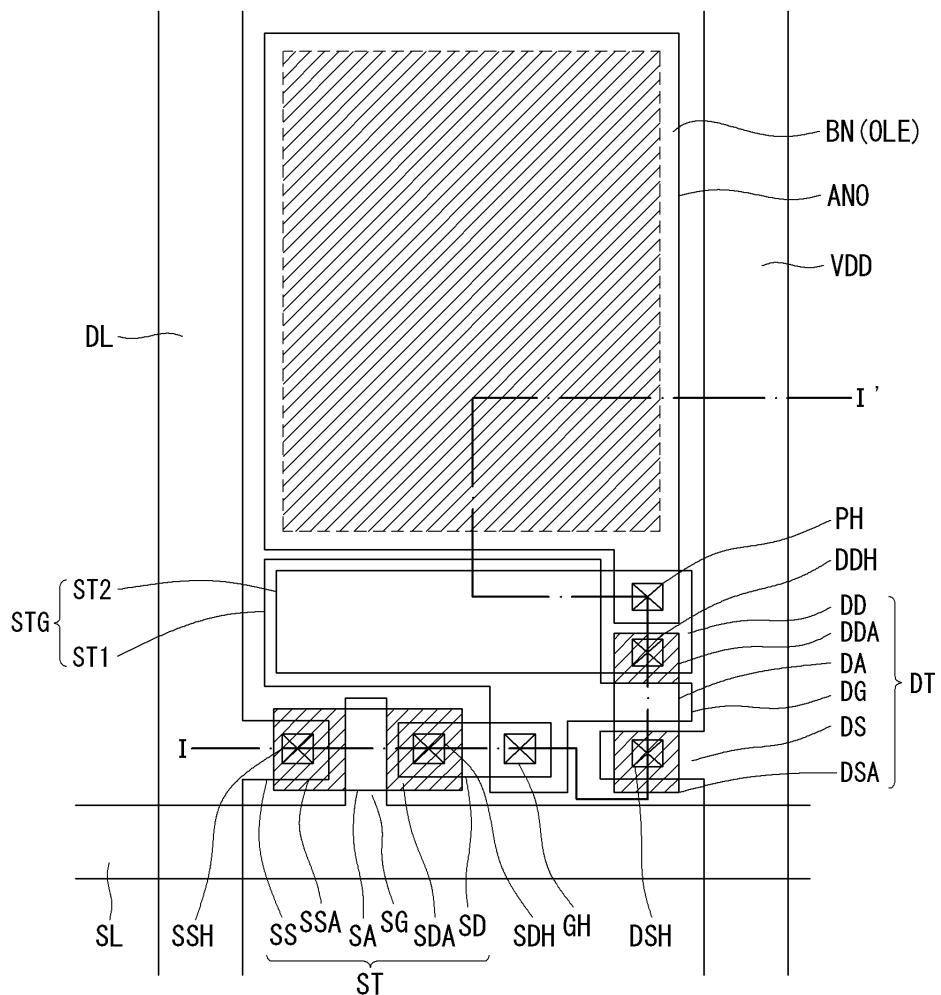
도면1



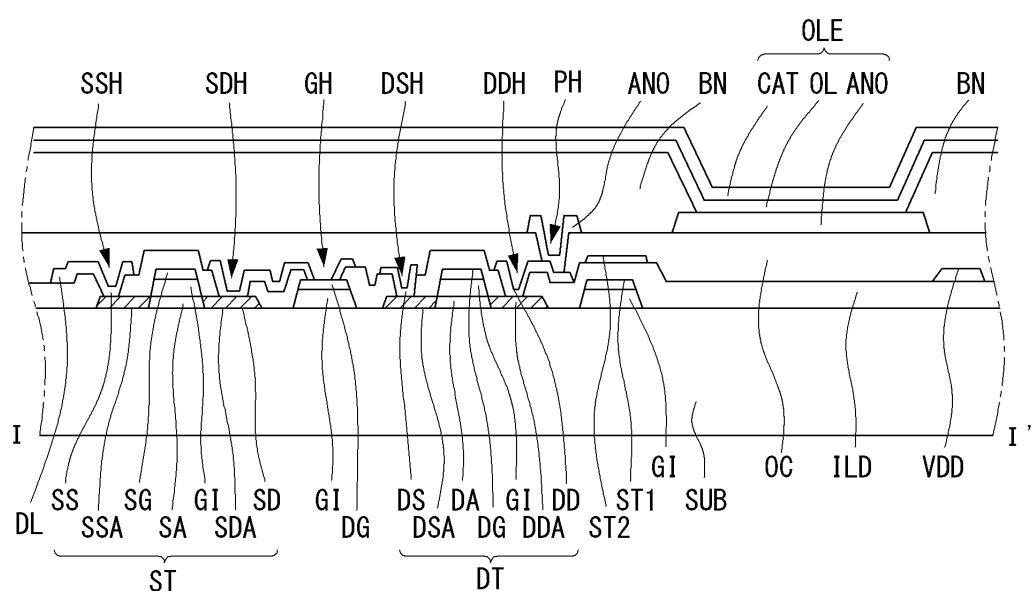
도면2



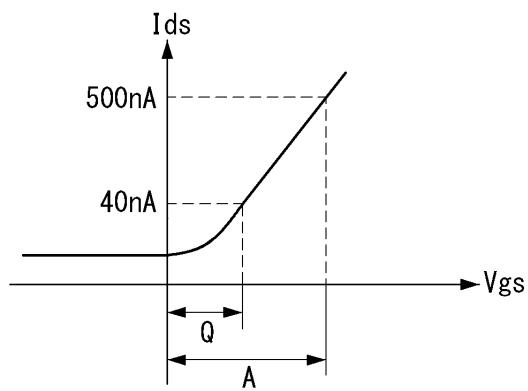
도면3



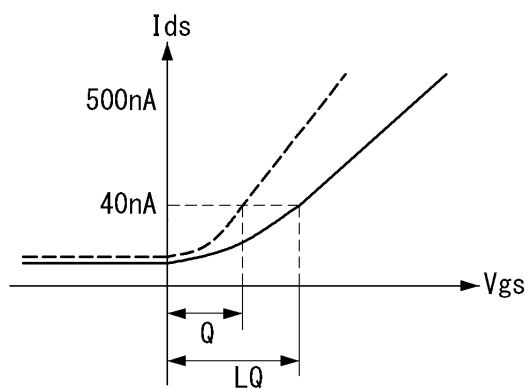
도면4



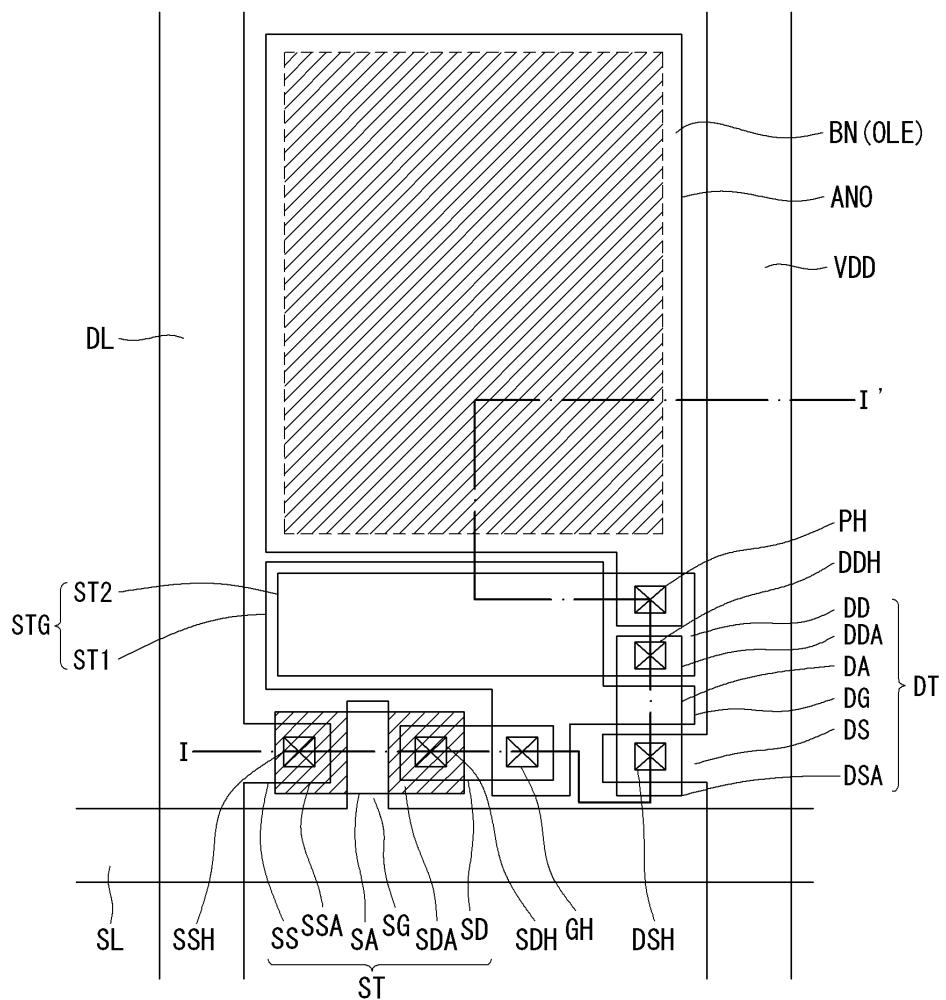
도면5



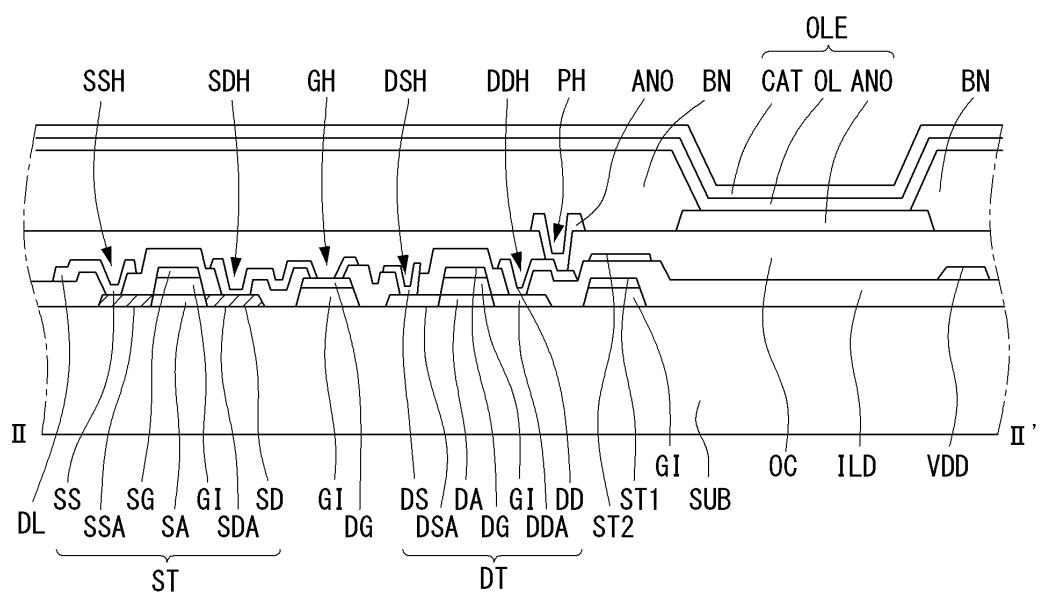
도면6



도면7



도면8



专利名称(译)	超高分辨率有机发光二极管显示装置的描述		
公开(公告)号	KR1020170081067A	公开(公告)日	2017-07-11
申请号	KR1020150191796	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NA SE HWAN 나세환 LEE JAE YOUNG 이재영 KIM DO HYUNG 김도형		
发明人	나세환 이재영 김도형		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2320/0233 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

它是关于具有本发明的超高清晰度的有机发光二极管显示装置。根据本发明的有机发光二极管显示装置包括基板，像素区域，开关薄膜晶体管和驱动薄膜晶体管，以及有机发光二极管。多个像素区域布置在基板上。开关薄膜晶体管布置在像素区域内。驱动薄膜晶体管包括驱动栅电极，驱动半导体层和驱动源电极，以及驱动漏电极。驱动栅电极连接到开关薄膜晶体管。驱动半导体层与驱动栅电极重叠。驱动源电极与驱动半导体层的一侧部分和短键接触。驱动漏电极与半导体层的另一侧部分和短键接触。有机发光二极管连接到驱动薄膜晶体管。

