



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080779
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01) H01L 27/32 (2006.01)
H01L 51/00 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 51/56 (2013.01)
H01L 27/3223 (2013.01)
(21) 출원번호 10-2015-0189675
(22) 출원일자 2015년12월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박재수
경기도 고양시 일산서구 주엽로 122 1606동 1204호 (주엽동, 문촌마을16단지아파트)
신동채
경기도 고양시 일산서구 킨텍스로 340 (주엽동, 문촌마을7단지아파트) 709동 304호
(74) 대리인
특허법인로얄

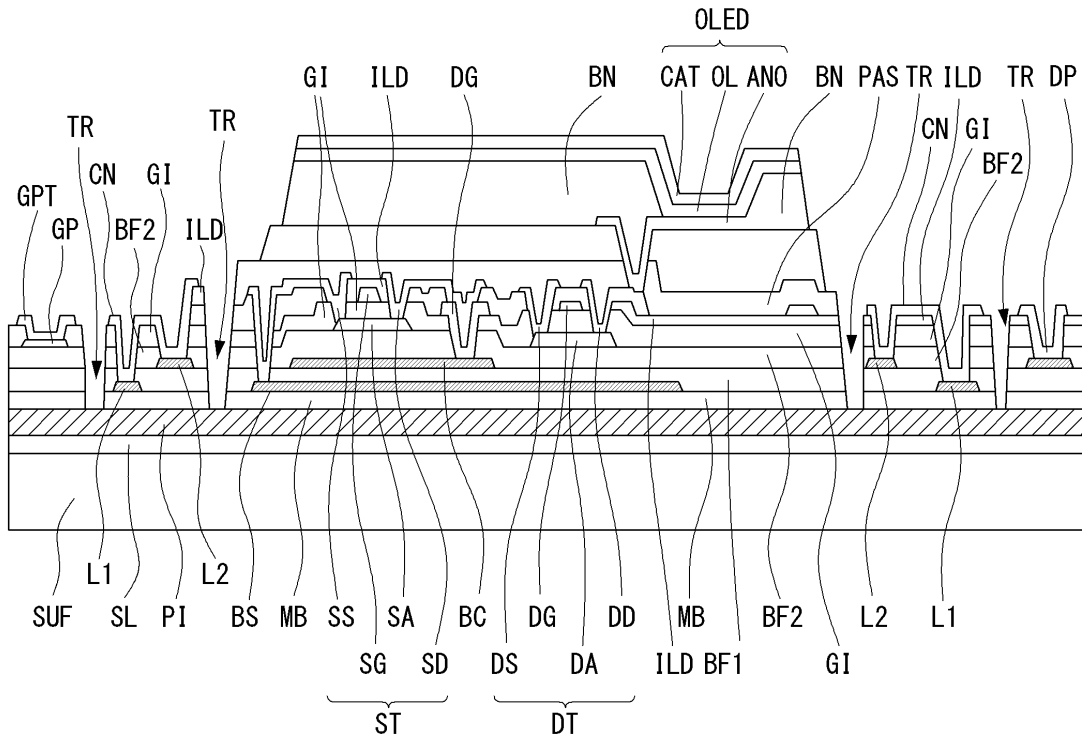
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치

(57) 요약

본 발명은 측부 영역을 구부린 플렉서블 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 플렉서블 유기발광 다이오드 표시장치는, 연성 기판, 제1 배선, 제1 버퍼 층, 제2 배선, 제2 버퍼 층, 게이트 요소, 중간 절연막, 데이터 요소 및 연결 전극, 그리고 다수 개의 트랜치들을 포함한다. 연성 기판은, 표시 영역, 비 표시 영역(뒷면에 계속)

대표도 - 도5b



역 및 구부림 영역을 포함한다. 비 표시 영역은 표시 영역 주변에, 그리고 구부림 영역은 비 표시 영역 내에서 표시 영역에 인접하여 배치된다. 제1 배선은 연성 기관 위에서 비 표시 영역에 배치되며, 제1 버퍼 층이 제1 배선을 덮는다. 제2 배선은 제1 버퍼 층 위에서 비 표시 영역에 배치되며, 제2 버퍼 층이 제2 배선을 덮는다. 게이트 요소는 제2 버퍼 층 위에 형성되며, 중간 절연막이 게이트 요소 위에 적층된다. 데이터 요소는, 중간 절연막 위에 형성된다. 연결 전극은, 중간 절연막 위에서 제1 배선과 제2 배선을 연결한다. 다수 개의 트렌치는 구부림 영역에 배치되며, 중간 절연막, 제2 버퍼 층 및 제1 버퍼 층을 관통한다.

(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 27/3276 (2013.01)

H01L 51/0097 (2013.01)

H01L 51/5203 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

표시 영역, 상기 표시 영역 주변에 배치된 비 표시 영역, 상기 비 표시 영역 내에서 상기 표시 영역에 인접하여 배치된 구부림 영역이 정의된 연성 기관;

상기 연성 기관 위에서 상기 비 표시 영역에 배치된 제1 배선;

상기 제1 배선을 덮는 제1 버퍼 층;

상기 제1 버퍼 층 위에서, 상기 비 표시 영역에 배치된 제2 배선;

상기 제2 배선을 덮는 제2 버퍼 층;

상기 제2 버퍼 층 위에 형성된 게이트 요소;

상기 게이트 요소 위에 도포된 중간 절연막;

상기 중간 절연막 위에 형성된 데이터 요소 및 상기 제1 배선과 상기 제2 배선을 연결하는 연결 전극; 그리고

상기 구부림 영역에 배치되며, 상기 중간 절연막, 상기 제2 버퍼 층 및 상기 제1 버퍼 층을 관통하는 다수 개의 트렌치들을 포함하는 플렉서블 유기발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 배선과 동일한 층에서 동일한 물질로 형성되며, 상기 표시 영역에 배치된 광 차단층;

상기 제2 배선과 동일한 물질 층에서 동일한 물질로 형성되며, 상기 표시 영역에 배치된 보조 용량 전극;

상기 제2 버퍼 층 위에서, 상기 표시 영역 내에 배치된 스위칭 박막 트랜지스터 및 상기 스위칭 박막 트랜지스터와 연결된 구동 박막 트랜지스터; 그리고

상기 구동 박막 트랜지스터에 연결된 유기발광 다이오드를 더 포함하는 플렉서블 유기발광 다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 게이트 요소는,

상기 비 표시 영역에 배치된 게이트 패드;

상기 게이트 패드에서 시작하여 상기 표시 영역 전체로 연장되는 게이트 배선; 그리고

상기 게이트 배선에서 상기 표시 영역 내에서 분기하는 게이트 전극을 포함하고,

상기 데이터 요소는,

상기 비 표시 영역에 배치된, 데이터 패드;

상기 데이터 패드에서 시작하여 상기 표시 영역 전체로 연장되는 데이터 배선;

상기 데이터 배선에서 상기 표시 영역 내에서 분기하는 소스 전극;

상기 소스 전극과 일정 거리 이격하여 대향하는 드레인 전극; 그리고

상기 게이트 패드와 접촉하는 게이트 패드 단자를 포함하는 플렉서블 유기발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 제2 버퍼 층 위 그리고 상기 게이트 전극 아래에서 상기 게이트 전극의 중앙부와 중첩하도록 배치된 반도체 층;

상기 반도체 층과 상기 게이트 전극 사이에서 상기 제2 버퍼 층 전체 표면 위에 배치된 게이트 절연막을 더 포함하고,

상기 트렌치는, 상기 중간 절연막, 상기 게이트 절연막, 상기 제2 버퍼 층 및 상기 제1 버퍼 층을 관통하는 플렉서블 유기발광 다이오드 표시장치.

청구항 5

제 3 항에 있어서,

상기 제2 버퍼 층 위 그리고 상기 게이트 전극 아래에서 상기 게이트 전극의 중앙부와 중첩하도록 배치된 반도체 층;

상기 반도체 층과 상기 게이트 전극 사이에서, 상기 게이트 전극과 동일한 크기를 갖고 배치된 게이트 절연막을 더 포함하고,

상기 트렌치는, 상기 중간 절연막, 상기 제2 버퍼 층 및 상기 제1 버퍼 층을 관통하는 플렉서블 유기발광 다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 연성 기관의 상부 전체 표면에 걸쳐 직접 면 도포된 유기 층;

상기 유기 층 위에서 전체 표면에 걸쳐 직접 면 도포된 멀티 버퍼층; 그리고

상기 멀티 버퍼층 위에 도포된 게이트 절연막을 더 포함하고,

상기 트렌치는, 상기 중간 절연막, 상기 게이트 절연막, 상기 제2 버퍼 층, 상기 제1 버퍼 층 및 상기 멀티 버퍼층을 관통하여 상기 유기 층의 일부를 노출하는 플렉서블 유기발광 다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 연성 기관의 상부 전체 표면에 걸쳐 직접 면 도포된 유기 층; 그리고

상기 유기 층 위에서 전체 표면에 걸쳐 직접 면 도포된 멀티 버퍼층 을 더 포함하고,

상기 트렌치는, 상기 중간 절연막, 상기 제2 버퍼 층, 상기 제1 버퍼 층 및 상기 멀티 버퍼층을 관통하여 상기 유기 층의 일부를 노출하는 플렉서블 유기발광 다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 구부림 영역이 휘어짐으로 인해, 상기 비 표시 영역이 상기 표시 영역의 측면 및 배면 중 어느 한 부위로 구부러져 배치되는 플렉서블 유기발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 비 표시 영역이 차지하는 측부 영역을 구부린 구조를 갖는 플렉서블 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display Device: OLED)의 구조를 나타내는 평면도이다. 도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 표시장치의 구조를 나타내는 단면도이다.

[0004] 도 1 및 2를 참조하면, 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLE)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판 위에 실제(SE)를 사이에 두고 합착하는 배리어 기판(BF)을 포함한다. 박막 트랜지스터 기판은 투명한 기판(SUB) 위에 형성된 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다.

[0005] 유리 기판(SUB) 위에 스위칭 박막 트랜지스터(ST)는 게이트 배선(GL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 게이트 배선(GL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 애노드 전극(AN)을 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 전송 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 박막 트랜지스터(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(AN)과 연결되어 있다.

[0006] 도 2에서는 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 박막 트랜지스터(ST)의 반도체 층(SA) 및 구동 박막 트랜지스터(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 중첩되어 형성된다. 그리고 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0007] 기판(SUB)에서 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 배선(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 배선(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 전송 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 게이트 패드(GP)와 데이터 패드(DP)는 서로 다른 층에 형성되기 때문에 단차로 인해 불량률이 발생할 수 있다.

[0008] 스위칭 박막 트랜지스터(ST)와 구동 박막 트랜지스터(DT)가 형성된 기판(SUB) 위에 보호막(PAS)이 전면 도포된다. 게이트 패드(GP), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 박막 트랜지스터(DT)의 드레인 전극(DD)을 노출하는 콘택홀들이 형성된다. 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)을 패터닝하여 구동 박막 트랜지스터(DT)의 드레인 전극(DD)을 노출하는 콘택홀이 형성된다. 한편, 게이트 패드(GP) 및 데이터 패드(DP) 부분은 완전히 노출되도록 평탄화 막(PL)을 패터닝한다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0009] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극

(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서도, 보호막(PAS)에 형성된 콘택홀들을 통해 노출된 게이트 패드(GP), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에는 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDP)가 각각 형성된다. 표시 영역 내에서 특히 화소 영역을 제외한 기판(SUB) 위에 बैं크(BN)가 형성된다.

- [0010] 박막 트랜지스터 기판을 완성한 후, 수분 및 산소의 침투를 막아 유기발광 다이오드 소자를 보호하기 위해 질화 실리콘(SiNx)와 같은 무기물질을 1~3 μ m 정도의 두께로, 기판 전체 표면 위에 도포한다. 그리고 배리어 기판(BF)의 내측 표면 위에는, 실재(SE)를 도포한다. 특히, 배리어 기판(BF)의 테두리보다 내측으로 일정 거리 이격된 위치까지만 실재(SE)를 도포하는 것이 바람직하다.
- [0011] 박막 트랜지스터 기판과 배리어 기판(BF)을 정렬 배치한 후, 배리어 기판(BF)을 눌러 박막 트랜지스터 기판과 함착한다. 함착한 기판(배리어 기판과 박막 트랜지스터 기판)들 사이에 개재된 실재(SE)가 경화된 후, 가압력을 제거하면, 박막 트랜지스터 기판과 배리어 기판(BF)은 실재(SE)를 매개로 하여 면 봉지된 구조를 갖는다. 배리어 기판(BF)은 플라스틱 혹은 유기물질을 포함하는 필름형태의 것이 바람직하다.
- [0012] 실재(SE) 및 배리어 기판(BF)은 박막 트랜지스터 기판의 거의 모든 영역을 덮도록 형성하되, 패드 단자들은 외부 장치와 연결되어야 하므로, 패드부들을 덮지 않도록 하는 것이 바람직하다. 즉, 게이트 패드(GP) 및 게이트 패드 단자(GPT) 그리고 데이터 패드(DP) 및 데이터 패드 단자(DPT)는 배리어 기판(BF) 외측으로 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.
- [0013] 이상 설명한 유기발광 다이오드 표시장치는 강성 기판(SUB) 위에 형성된다. 따라서, 최종적인 표시 장치의 특성은 강성 기판(SUB)에 따른다. 즉, 단단한 기판 위에 형성된 표시장치로서, 일반적인 모니터, TV 및 휴대용 기기에 적용할 수 있다. 하지만, 표시장치 시장은 점점 다양한 표시 장치를 요구하고 있다.
- [0014] 예를 들어, 자유롭게 구부러지거나 접을 수 있는 플렉서블 표시장치에 대한 요구가 늘고 있다. 또한, 패드부와 같이 표시 기능을 하지 않는 영역을 측면이나 배면으로 접어 넘김으로써, 표시장치의 면적 전체가 표시 기능을 나타내는 심미적 디자인을 갖는 표시장치에 대한 요구도 늘고 있다. 이러한 다양한 표시장치를 개발하기 위해서는, 플렉서블 기판 위에 표시 소자들을 적층한 플렉서블 표시장치에 대한 개발이 필요하다.

발명의 내용

해결하려는 과제

- [0015] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출 된 발명으로서, 자유롭게 구부러지거나 휘어지더라도 표시 기능을 유지하는 플렉서블 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 표시 영역과 비 표시 영역의 경계부를 구부러서, 비 표시 영역을 표시 영역의 측면 혹은 배면으로 위치 시킨 플렉서블 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 또 다른 목적은, 표시 영역과 비 표시 영역 사이에 정의된 구부림 영역에서 발생하는 휨 스트레스에 의해 표시 소자가 손상되지 않는 플렉서블 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0016] 상기 목적을 달성하기 위하여, 본 발명에 의한 플렉서블 유기발광 다이오드 표시장치는, 연성 기판, 제1 배선, 제1 버퍼 층, 제2 배선, 제2 버퍼 층, 게이트 요소, 중간 절연막, 데이터 요소 및 연결 전극, 그리고 다수 개의 트랜치들을 포함한다. 연성 기판은, 표시 영역, 비 표시 영역 및 구부림 영역을 포함한다. 비 표시 영역은, 표시 영역 주변에 배치된다. 구부림 영역은, 비 표시 영역 내에서 표시 영역에 인접하여 배치된다. 제1 배선은, 연성 기판 위에서 비 표시 영역에 배치된다. 제1 버퍼 층은, 제1 배선을 덮는다. 제2 배선은, 제1 버퍼 층 위에서, 비 표시 영역에 배치된다. 제2 버퍼 층은, 제2 배선을 덮는다. 게이트 요소는, 제2 버퍼 층 위에 형성된다. 중간 절연막은, 게이트 요소 위에 적층된다. 데이터 요소는, 중간 절연막 위에 형성된다. 연결 전극은, 중간 절연막 위에서 제1 배선과 제2 배선을 연결한다. 다수 개의 트랜치는, 구부림 영역에 배치되며, 중간 절연막, 제2 버퍼 층 및 제1 버퍼 층을 관통한다.
- [0017] 일례로, 광 차단층, 보조 용량 전극, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 그리고 유기발광 다이오드를 더 포함한다. 광 차단층은, 제1 배선과 동일한 층에서 동일한 물질로 형성되며, 표시 영역에 배치된다. 보조 용량 전극은, 제2 배선과 동일한 물질 층에서 동일한 물질로 형성되며, 표시 영역에 배치된다. 스위칭 박막 트랜지스터는, 제2 버퍼 층 위에서, 표시 영역 내에 배치된다. 구동 박막 트랜지스터는, 표시 영역 내에 배

치되며, 스위칭 박막 트랜지스터와 연결된다. 유기발광 다이오드는, 구동 박막 트랜지스터에 연결된다.

[0018] 일례로, 게이트 요소는, 게이트 패드, 게이트 배선, 게이트 전극을 포함한다. 게이트 패드는, 비 표시 영역에 배치된다. 게이트 배선은, 게이트 패드에서 시작하여 표시 영역 전체로 연장된다. 게이트 전극은, 게이트 배선에서 분기하여 표시 영역 내에 배치된다. 데이터 요소는, 데이터 패드, 데이터 배선, 소스 전극, 드레인 전극, 그리고 게이트 패드 단자를 포함한다. 데이터 패드는, 비 표시 영역에 배치된다. 데이터 배선은, 데이터 패드에서 시작하여 표시 영역 전체로 연장된다. 소스 전극은, 데이터 배선에서 분기하여 표시 영역 내에 배치된다. 드레인 전극은, 소스 전극과 일정 거리 이격하여 대향한다. 게이트 패드 단자는, 게이트 패드와 접촉한다.

[0019] 일례로, 반도체 층, 게이트 절연막을 더 포함한다. 반도체 층은, 제2 버퍼 층 위 그리고 게이트 전극 아래에서 게이트 전극의 중앙부와 중첩하도록 배치된다. 게이트 절연막은, 반도체 층과 게이트 전극 사이에서 제2 버퍼 층 전체 표면 위에 배치된다. 트렌치는, 중간 절연막, 게이트 절연막, 제2 버퍼 층 및 제1 버퍼 층을 관통한다.

[0020] 일례로, 반도체 층, 게이트 절연막을 더 포함한다. 반도체 층은, 제2 버퍼 층 위 그리고 게이트 전극 아래에서 게이트 전극의 중앙부와 중첩하도록 배치된다. 게이트 절연막은, 반도체 층과 게이트 전극 사이에서, 게이트 전극과 동일한 크기를 갖고 배치된다. 트렌치는, 중간 절연막, 제2 버퍼 층 및 제1 버퍼 층을 관통한다.

[0021] 일례로, 유기 층, 멀티 버퍼층 및 게이트 절연막을 더 포함한다. 유기 층은, 연성 기관의 상부 전체 표면에 걸쳐 직접 면 도포된다. 멀티 버퍼층은, 유기 층 위에서 전체 표면에 걸쳐 직접 면 도포된다. 게이트 절연막은, 멀티 버퍼층 위에 도포된다. 트렌치는, 중간 절연막, 게이트 절연막, 제2 버퍼 층, 제1 버퍼 층 및 멀티 버퍼 층을 관통하여 유기 층의 일부를 노출한다.

[0022] 일례로, 유기 층과 멀티 버퍼층을 더 포함한다. 유기 층은, 연성 기관의 상부 전체 표면에 걸쳐 직접 면 도포된다. 멀티 버퍼층은, 유기 층 위에서 전체 표면에 걸쳐 직접 면 도포된다. 트렌치는, 중간 절연막, 제2 버퍼 층, 제1 버퍼 층 및 멀티 버퍼층을 관통하여 유기 층의 일부를 노출한다.

[0023] 일례로, 구부림 영역이 휘어짐으로 인해, 비 표시 영역이 표시 영역의 측면 및 배면 중 어느 한 부위로 구부러져 배치된다.

발명의 효과

[0024] 본 발명에 의한 플렉서블 유기발광 다이오드 표시장치는, 연성 기관에 표시 소자들이 적층되어 형성됨으로써, 자유롭게 구부리더라도, 표시 기능을 정상적으로 유지할 수 있다. 본 발명에 의한 플렉서블 유기발광 다이오드 표시장치는 표시 영역과 비 표시 영역의 경계부에 정의된 구부림 영역에 적층된 박막들을 선택적으로 제거하여 형성한 트렌치들을 구비하고 있다. 따라서, 구부림 영역에서 휨 스트레스를 분산할 수 있어, 소자의 손상을 방지할 수 있다. 패드 영역에서 적층 구조가 전체적으로 동일한 형상을 가지므로, 형상 차이에 의한 손상도 방지할 수 있다. 더욱이, 트렌치를 단일 식각 공정으로 형성할 수 있어서, 제조 공정도 단순해 진다.

도면의 간단한 설명

[0025] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 표시장치의 구조를 나타내는 단면도.

도 3은 본 발명에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 4a 및 4b는, 도 3에서 절취선 II-II'로 자른, 본 발명의 제1 실시 예에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 5a 및 5b는, 도 3에서 절취선 II-II'로 자른, 본 발명의 제2 실시 예에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0026] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서

동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0027] <제1 실시 예>

[0028] 먼저, 도 3, 도 4a 및 4b를 참조하여, 본 발명의 제1 실시 예에 대해 설명한다. 도 3은 본 발명에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 평면도이다. 도 4a 및 4b는, 도 3에서 절취선 II-II'로 자른, 본 발명의 제1 실시 예에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0029] 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLE)가 형성된 박막 트랜지스터 기관을 구비한다. 물론, 박막 트랜지스터 기관 위에는 실링재를 도포한 후, 배리어 기관(BF)을 더 포함할 수 있다. 이 부분에 대한 설명은, 종래와 동일할 수 있으므로, 상세한 설명은 생략한다.

[0030] 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치는, 강성 기관이 아닌 연성 기관(SUF)을 포함하며, 표시 소자들은 연성 기관(SUF) 위에 적층되어 형성된다. 연성 기관(SUF)은 표시 영역(AA)과 비 표시 영역(NA)로 구분된다. 표시 영역(AA)은 연성 기관(SUF)의 중앙부 대부분을 차지한다. 비 표시 영역(NA)을 표시 영역(AA)의 외주부에 배치된다. 예를 들어, 표시 영역(AA)을 완전히 둘러싸도록 네변 모두를 비 표시 영역(NA)으로 정의할 수 있다. 또는, 연성 기관(SUF)의 상변과 좌측변만을 비 표시 영역(NA)으로 정의할 수도 있다. 경우에 따라서는, 어느 한번 혹은 마주보는 두변을 비 표시 영역(NA)으로 정의할 수도 있다.

[0031] 비 표시 영역(NA)에는 외부로부터 신호를 받을 수 있는 패드들(GP, DP)이 배치되어 있다. 또한, 패드들(GP, DP)과 표시 영역(AA) 사이에는 일정 면적이 배치되어 있다. 이 부분도 비 표시 영역(NA)에 해당하지만, 이 부분에는 주로 배선들(DL, VDD, GL)들이 배치되어 있다. 본 발명에서는 비 표시 영역(NA)을 표시 영역(AA)의 배면으로 구부림으로써 정면에서 바라볼 때, 표시 영역(AA)만 인지되는 표시 장치를 제공하고자 한다. 특히, 패드부(GP, DP)를 표시 영역(AA)의 배면으로 구부려 넘기는 것을 특징으로 한다.

[0032] 이를 위해 비 표시 영역(NA) 중에서 패드부(GP, DP)를 제외한 영역이 쉽게 구부러질 수 있어야 한다. 이 영역을 구부림 영역(EBA)으로 정의한다. 즉, 구부림 영역(EBA)에는 연성 기관(SUF)을 쉽게 구부릴 수 있도록 다수 개의 트렌치(TR)들이 배치되어 있다. 트렌치(TR)란, 연성 기관(SUF) 위에 적층되는 여러 박막 층들 중에서 절연막들만 연속으로 적층된 영역에 형성된 것으로서, 절연막들을 제거한 우물 형상의 함몰부를 의미한다.

[0033] 연성 기관(SUB) 위에 다양한 박막들이 적층되고, 패턴되는 데, 다수의 절연막들이 계속 적층될 수 있다. 적층된 절연막들은 연성 기관(SUF)과 휨 스트레스가 달라서, 심하게 구부러지거나 구부러졌다 폼다를 반복할 경우, 스트레스 차이로 인해 손상될 수 있다. 그 결과, 절연막이 박리가 발생하고, 절연막 사이에 개재된 소자들이 손상될 수 있다. 이를 방지하기 위해, 미리 절연막들의 일부를 제거하여 연성 기관(SUF)의 표면을 일부 노출하는 트렌치(TR)들을 다수 형성함으로써, 휨 스트레스가 가해질 때, 스트레스로 인한 절연막 손상을 방지할 수 있다.

[0034] 이하, 도 4a 및 4b를 참조하여, 제1 실시 예에 의한 플렉서블 유기발광 다이오드 표시장치의 구조에 대해 상세히 설명한다. 플렉서블 유기발광 다이오드 표시장치를 제조의 편의성을 위해, 먼저 강성 기관(SUB) 위에 플렉서블 유기발광 다이오드 표시장치를 형성한다. 그 후에, 강성 기관(SUB)을 플렉서블 유기발광 다이오드 표시장치와 분리한다. 도 4a는 강성 기관(SUB) 위에 형성된 플렉서블 유기발광 다이오드 표시장치의 구조를 나타낸 단면도이다.

[0035] 강성 기관(SUB) 전체 표면 위에 회생층(SL)이 도포되어 있다. 회생층(SL)은 아몰퍼스 실리콘(amorphous silicon; a-Si)을 증착하여 형성할 수 있다. 회생층(SL) 전체 표면 위에는 유기 층(PI)이 도포되어 있다. 유기 층(PI)은 고온 특성이 우수한 폴리이미드 물질을 포함할 수 있다. 유기 층(PI)의 상부 전체 표면 위에는 멀티 버퍼층(MB)이 도포되어 있다. 멀티 버퍼 층(MB)은 복수 개의 박막들이 연속해서 적층된 버퍼층을 말한다. 예를 들어, 산화 실리콘과 질화 실리콘이 교대로 적층될 수 있다. 또는 유기막과 무기막이 반복해서 교대로 적층될 수도 있다.

[0036] 멀티 버퍼층(MB) 상부 표면 위에는 광 차단층(LS)이 형성되어 있다. 광 차단층(LS)은 박막 트랜지스터가 형성되는 부위에 선택적으로 형성하는 것이 바람직하다. 광 차단층(LS)이 형성된 기관(SUB)의 상부 전체 표면 위에는 버퍼 층(BUF)이 도포되어 있다. 버퍼 층(BUF) 위에서, 광 차단층(LS)이 형성된 부분에는 스위칭 박막 트랜

지스터(ST)와 구동 박막 트랜지스터(DT)가 배치되어 있다.

- [0037] 특히, 버퍼 층(BUF) 위에는 스위칭 박막 트랜지스터(ST)의 반도체 층(SA)과 구동 박막 트랜지스터(DT)의 반도체 층(DA)이 먼저 형성되어 있다. 반도체 층(SA, DA)들 위에는 게이트 절연막(GI)이 기판(SUB) 전체를 덮고 있다. 게이트 절연막(GI) 위에서 반도체 층(SA, DA)의 중앙부와 중첩하는 게이트 전극들(SG, DG)이 형성되어 있다. 예를 들어, 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)은 스위칭 반도체 층(SA)의 중앙부와 중첩하도록 배치된다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은 구동 반도체 층(DA)의 중앙부와 중첩하도록 배치된다.
- [0038] 게이트 전극들(SG, DG)이 형성된 기판(SUB) 전체 표면 위에는 중간 절연막(ILD)이 덮고 있다. 중간 절연막(ILD) 위에는 소스-드레인 전극들(SS-SD, DS-DD)이 형성되어, 박막 트랜지스터들(ST, DT)이 완성된다. 예를 들어, 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)은 중간 절연막(ILD)과 게이트 절연막(GI)을 관통하는 콘택홀을 통해 스위칭 반도체 층(SA)의 일측부와 접촉한다. 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)은 중간 절연막(ILD)과 게이트 절연막(GI)을 관통하는 콘택홀을 통해 스위칭 반도체 층(SA)의 타측부와 접촉한다. 구동 박막 트랜지스터(DT)도 동일한 방식으로 소스 전극(DS)과 드레인 전극(DD)이 형성되어 있다. 특히, 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)은 구동 박막 트랜지스터(DT)의 게이트 전극과 연결된다.
- [0039] 비 표시 영역(NA)에는 게이트 패드(GP)와 데이터 패드(DP)가 배치되어 있다. 게이트 패드(GP)는, 멀티 버퍼 층(MB), 버퍼 층(BUF) 그리고 게이트 절연막(GI) 위에 형성되어 있다. 반면에, 데이터 패드(DP)는, 멀티 버퍼 층(MB) 위에 적층된 중간 절연막(ILD) 위에 형성되어 있다. 이와 같이, 게이트 패드(GP)와 데이터 패드(DP)에서 적층 구조가 다른 이유는, 비 표시 영역(NA)의 구부림 영역(EBA) 영역에 트렌치(TR)를 형성하기 때문이다.
- [0040] 예를 들어, 트렌치(TR)은 유기 층(PL)을 노출하는 구조를 갖는 것이 바람직하다. 이를 위해, 게이트 전극(SG, DG)을 형성할 때, 게이트 패드(GP)를 같이 형성한 후, 게이트 절연막(GI), 버퍼 층(BUF) 및 멀티 버퍼 층(MB)을 패터닝하여 트렌치(TF)들을 형성한다. 이 때, 데이터 패드(DP) 영역에는 유기 층(PL) 상부의 모든 절연막들을 제거한다.
- [0041] 그리고 나서, 기판(SUB) 전체 표면에 중간 절연막(ILD)을 도포한다. 중간 절연막(ILD) 위에 소스-드레인 전극들(SS-SD, DS-DD)을 형성할 때, 데이터 배선(DL) 및 구동 전류 배선(VDD) 그리고 데이터 패드(GP)를 형성한다. 데이터 패드(DP) 하부에 중간 절연막(ILD)이 남아 있으므로, 트렌치(TR)를 형성하기 위해 중간 절연막(ILD)를 패터닝한다. 이 때, 게이트 패드(GP)부위에는 중간 절연막(ILD)을 모두 제거한다.
- [0042] 소스-드레인 전극들(SS-SD, DS-DD)이 완성된 기판(SUB)의 전체 표면 위에 보호막(PAS)을 증착한다. 보호막(PAS)을 패터닝하여, 패드부(GP, DP)들을 노출하고, 트렌치(TR)를 다시 완성한다. 이후, 표면 평탄화를 위해 평탄화 막(PL)을 기판(SUB) 표면 전체에 도포한다. 평탄화 막(PL)은 표시 영역 내부에만 도포한다.
- [0043] 평탄화 막(PL)과 보호막(PAS)을 패터닝하여 구동 박막 트랜지스터(DT)의 드레인 전극(DD)을 노출한다. 평탄화 막 위에 도전성 물질을 도포하고 패터닝하여 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)을 형성한다.
- [0044] 애노드 전극(ANO)이 형성된 평탄화 막(PL) 상부에 बैं크 물질을 도포하고, 패터닝하여 애노드 전극(ANO)에서 발광 영역을 개방한다. बैं크(BN) 위에 유기발광 층(OL)과 캐소드 전극(CAT)을 연속으로 증착하여, 유기발광 다이오드(OLE)를 완성한다.
- [0045] 도 4a와 같이 완성한 유기발광 다이오드 표시장치는 강성 기판(SUB) 상에 표시 소자들이 배치되어 있으므로, 플렉서블 유기발광 다이오드 표시장치는 아니다. 이를 플렉서블 유기발광 다이오드 표시장치로 완성하기 위해서는, 레이저를 희생층(SL)에 조사하여, 희생층(SL)을 제거한다. 그 결과, 강성 기판(SUB)과 유기 층(PL)이 서로 박리된다. 이후에, 노출된 유기 층(PL)의 하부 표면에 플렉서블 필름 기판 혹은 연성 기판(SUF)을 부착하면, 도 4b에 도시한 것과 같은, 플렉서블 유기발광 다이오드 표시장치가 완성된다.
- [0046] 본 발명의 제1 실시 예에 의한 플렉서블 유기발광 다이오드 표시장치는, 비 표시 영역(NA)에서 표시 영역(NA)과 인접한 배선 영역에서 배선이 존재하지 않는 일부 영역들에 트렌치(TR)들이 배치되어 있다. 트렌치(TR)들은 유기 층(PL) 상부의 버퍼층 및 절연막들을 모두 제거한 우물 형상을 갖는다. 트렌치(TR)들이 다수 형성된 측면 구부림 여역(EBA)을 구부림으로써, 패드부(GP, DP)들은 연성 기판(SUF)의 배면으로 구부릴 수 있다.
- [0047] 이상 설명한, 제1 실시 예에서는, 측부 구부림을 용이하게 하기 위해 측부 구부림 영역(EBA)에 형성된 다수 개의 트렌치(TR)들을 포함한다. 특히, 제1 실시 예에서는, 트렌치(TR)를 형성하는 공정이 2-3회 반복되는 공정을 가지고 있다. 그 결과, 게이트 패드부(GP)와 데이터 패드부(DP)의 적층 구조가 서로 다르다. 이런 경우,

두께 차이로 인해 구부리는 과정에서 스트레스에 차이가 발생하고, 이는 불량을 야기할 수 있다.

- [0048] <제2 실시 예>
- [0049] 이하, 도 3, 도 5a 및 5b를 참조한 제2 실시 예에서는, 제1 실시 예에서 발생할 수 있는 문제점들도 추가로 해결할 수 있는 구조를 갖는 플렉서블 유기발광 다이오드 표시장치를 제공한다. 본 발명에서 실시 예들의 특징은 단면 구조에서 확실하게 나타난다. 따라서, 평면도에 대한 설명은, 실시 예1과 동일하므로, 반복적인 설명은 생략한다. 또한, 평면도 상의 구조는 도 3을 참조한다. 도 5a 및 5b는, 도 3에서 절취선 II-II'로 자른, 본 발명의 제2 실시 예에 의한 측부 구부림 구조를 갖는 플렉서블 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.
- [0050] 본 발명의 제2 실시 예에 의한 플렉서블 유기발광 다이오드 표시장치는, 도 5a에 도시한 바와 같이, 강성 기판(SUB) 위에 표시 소자들을 먼저 형성한다. 그 다음에, 강성 기판(SUB)을 표시 소자들과 분리하여, 도 5b와 같은 플렉서블 유기발광 다이오드 표시장치를 완성한다.
- [0051] 도 5a를 참조하면, 강성 기판(SUB)의 위에는 희생층(SL)이 전체 표면에 걸쳐 도포되어 있다. 희생층(SL) 위에는 유기 층(PL)이 전체 표면에 걸쳐 도포되어 있다. 유기 층(PL)은 고온 특성이 우수한 폴리이미드 필름 소재를 사용하는 것이 바람직하다.
- [0052] 유기 층(PL) 위에는 멀티 버퍼 층(MB)이 전체 표면에 걸쳐 도포되어 있다. 멀티 버퍼 층(MB)은 무기 물질 박막이 교대로 증착된 구조를 가질 수 있다. 또는, 무기 박막과 유기 박막이 교대로 적층된 구조를 가질 수도 있다. 멀티 버퍼 층(MB)은, 유기 층(PL) 외부에서 그 위에 형성될 표시 소자들로 공기나 수분이 유입되는 것을 방지하기 위한 것이다.
- [0053] 멀티 버퍼 층(MB) 위에는 광 차단층(BS)이 형성되어 있다. 광 차단층(BS)은 박막 트랜지스터들(ST, DT)가 형성될 위치에 대응하여 배치하는 것이 바람직하다. 광 차단층(BS)은 불투명 금속 물질로 형성하여, 추가 보조 용량을 형성하기 위한 용도로 사용하는 것이 바람직하다. 또한, 광 차단층(BS)은 비 표시 영역(NA)에 배치하여, 패드부와 배선을 연결하는 연결 전극으로 사용하는 것이 바람직하다. 예를 들어, 비 표시 영역(NA)에는 서로 다른 층에 형성된 배선들을 연결하기 위한 연결 전극들(CN)이 배치될 수 있다. 광 차단층(BS)에 형성되는 불투명 금속 물질로 배선을 형성함으로써, 연결 전극들(CN)을 통해 연결되는 제1 배선(L1)으로 사용할 수 있다.
- [0054] 광 차단층(BS) 위에는 제1 버퍼 층(BF1)이 전체 표면에 걸쳐 도포되어 있다. 제1 버퍼 층(BF1)은, 광 차단층(BS)을 다른 도전층으로부터 물리적 및 전기적으로 절연하기 위한 것이다. 또한, 광 차단층(BS)이 형성되어 고르지 못한 기판(SUB)의 표면을 평탄하게 만들기도 한다. 제1 버퍼 층(BF1) 위에는 보조 용량 전극(BC)이 형성되어 있다.
- [0055] 보조 용량 전극(BC)은 광 차단층(BS)과 중첩하도록 형성하는 것이 바람직하다. 즉, 서로 중첩하는 광 차단층(BS)과 보조 용량 전극(BC) 사이에 개재된 제1 버퍼 층(BS)에 보조 용량이 형성된다. 보조 용량을 형성하기 위해, 광 차단층(BS)은 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)에 연결하고, 보조 용량 전극(BC)은 구동 박막 트랜지스터(DT)의 게이트 전극(DG)에 연결할 수 있다. 또는, 광 차단층(BS)은 기저 배선과 연결되고, 보조 용량 전극(BC)은 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결될 수 있다.
- [0056] 또한, 보조 용량 전극(BC)은, 광 차단층(BS)와 마찬가지로, 비 표시 영역(NA)에 배치하여 패드부와 배선을 연결하는 연결 전극으로 사용할 수 있다. 예를 들어, 비 표시 영역(NA)에는 서로 다른 층에 형성된 배선들을 연결하기 위한 연결 전극들(CN)이 배치될 수 있다. 보조 용량 전극(BC)에 형성되는 불투명 금속 물질로 배선을 형성함으로써, 연결 전극들(CN)을 통해 연결되는 제2 배선(L2)으로 사용할 수 있다.
- [0057] 보조 용량 전극(BC) 위에는 제2 버퍼 층(BF2)이 전체 표면에 걸쳐 도포되어 있다. 제2 버퍼 층(BF2)은, 보조 용량 전극(BC) 다른 도전층으로부터 물리적 및 전기적으로 절연하기 위한 것이다. 제2 버퍼 층(BF2) 위에는 스위칭 박막 트랜지스터(ST)와 구동 박막 트랜지스터(DT)가 형성되어 있다.
- [0058] 제2 버퍼 층(BF2) 위에 스위칭 박막 트랜지스터(ST)의 반도체 층(SA)과 구동 박막 트랜지스터(DT)의 반도체 층(DA)이 형성되어 있다. 반도체 층들(SA, DA) 위에는 게이트 절연막(GI)이 적층되어 있다. 게이트 절연막(GI) 위에는 게이트 요소들이 형성되어 있다. 게이트 요소에는 게이트 배선(GL), 게이트 전극들(SG, DG), 게이트 패드(GP)를 포함한다. 구동 박막 트랜지스터(DG)를 보조 용량 전극(BC)와 연결하는 경우에는, 게이트 요소를 형성하기 전에, 게이트 절연막과 제2 버퍼 층(BF2)을 패터닝하여 보조 용량 전극(BC)의 일부를 노출할 수 있다.
- [0059] 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)은 게이트 절연막(GI)을 사이에 두고 스위칭 반도체 층(SA)의 중

양부와 중첩한다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)은 게이트 절연막(GI)을 사이에 두고 구동 반도체 층(DA)의 중앙부와 중첩한다. 게이트 배선(GL)은 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)에 연결되어 있다. 게이트 패드(GP)는 게이트 배선(GL)의 일측 단부에 배치되어 있다. 게이트 패드(GP)로 인가된 게이트 신호는 게이트 배선(GL)을 타고 스위칭 박막 트랜지스터(ST)의 게이트 전극(SG)으로 전달된다.

- [0060] 게이트 요소 위에는 중간 절연막(ILD)이 도포되어 있다. 중간 절연막(ILD)은, 게이트 요소를 다른 도전층으로부터 물리적 및 전기적으로 절연하기 위한 것이다. 중간 절연막(ILD) 위에는 데이터 요소가 형성된다. 데이터 요소는 중간 절연막(ILD) 아래에 배치된 여러 요소들과 연결되어야 할 필요성이 있다. 따라서, 중간 절연막(ILD) 및/또는 게이트 절연막(GI)을 패터닝하여, 콘택홀을 형성한다. 예를 들어, 반도체 층들(SA, DA)의 양측면을 노출한다. 이와 동시에, 구동 박막 트랜지스터(DT)의 게이트 전극(DG) 일부를 노출한다. 또한, 게이트 패드(GP)를 노출한다.
- [0061] 중간 절연막(ILD) 및/또는 게이트 절연막(GI)을 패터닝할 때, 비 표시 영역(NA)에서는, 광 차단층(BS)의 일부와 보조 용량 전극(BC)의 일부를 노출하기도 한다. 이는, 광 차단층(BS)과 동일한 물질로 형성한 제1 배선(L1)과 보조 용량 전극(BC)과 동일한 물질로 형성한 제2 배선(L2)을 연결하기 위함이다.
- [0062] 콘택홀들이 형성된 중간 절연막(ILD) 위에 금속 물질을 도포하고 패터닝하여, 데이터 요소를 형성한다. 데이터 요소는, 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)과 드레인 전극(SD), 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 드레인 전극(DD), 데이터 배선(DL)과 데이터 패드(DP) 및 구동 전류 배선(VDD)과 구동 패드(VDP)를 포함한다.
- [0063] 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)은 스위칭 반도체 층(SA)의 일측부와 접촉하고, 드레인 전극(SD)은 스위칭 반도체 층(SA)의 타측부와 접촉한다. 또한, 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)은 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 연결된다. 데이터 배선(DL)은 스위칭 박막 트랜지스터(ST)와 연결된다. 데이터 패드(DP)는 데이터 배선(DL)의 일측 단부에 배치된다. 구동 박막 트랜지스터(DT)의 소스 전극(DS)은 구동 반도체 층(DA)의 일측부와 접촉하고, 드레인 전극(DD)은 구동 반도체 층(DA)의 타측부와 접촉한다. 구동 전류 배선(VDD)은 구동 박막 트랜지스터(DT)의 소스 전극(DS)과 연결된다. 구동 패드(VDP)는 구동 전류 배선(VDD)의 일측 단부에 배치된다.
- [0064] 경우에 따라, 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)은 광 차단층(BS)와 연결될 수 있다. 광 차단층(BS)과 중첩하는 보조 용량 전극(BC)이 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 연결되어 있는 경우, 광 차단층(BS)과 보조 용량 전극(BC) 사이에 보조 용량이 형성될 수 있다.
- [0065] 비 표시 영역(NA)에서는, 데이터 배선(DP)의 일측 끝단인 데이터 패드(DP)와 구동 전류 배선(VDD)의 일측 끝단인 구동 패드(VDP)가 배치되어 있다. 데이터 요소에는 게이트 패드(GP)와 연결되는 게이트 패드 단자(GPT)가 더 포함될 수 있다. 또한, 데이터 요소에는 비 표시 영역(NA)에 형성된 연결 전극들(CN)들이 더 포함될 수 있다. 연결 전극들(CN)은, 광 차단층(BS)과 동일한 물질로 형성되는 제1 배선(L1)과 보조 용량 전극(BC)과 동일한 물질로 형성되는 제2 배선(L2)을 연결한다.
- [0066] 데이터 요소들이 형성된 기판(SUB) 위에는 보호막(PAS)이 전체 표면에 걸쳐 도포된다. 보호막(PAS)을 패터닝하여, 데이터 요소들을 노출한다. 이와 동시에, 트렌치(TR)들을 형성한다. 예를 들어, 비 표시 영역(NA)에서 데이터 요소들이 노출되도록 보호막(PAS)을 식각한다. 이와 동시에, 보호막(PAS), 중간 절연막(ILD), 게이트 절연막(GI), 제2 버퍼 층(BF2), 제1 버퍼 층(BF1) 및 멀티 버퍼 층(MB)을 연속으로 식각하여 트렌치(TR)들을 형성한다. 트렌치(TR)들은 비 표시 영역(NA) 중에서 구부림 구조를 가지는 부분에 형성하는 것이 바람직하다. 예를 들어, 패드부(GP, DP)와 표시 영역(NA) 사이에서 배선들(GL, DL)이 형성되지 않은 부분에 형성하는 것이 바람직하다.
- [0067] 이후, 표면 평탄화를 위해 평탄화 막(PL)을 기판(SUB) 표면 전체에 도포한다. 평탄화 막(PL)은 표시 영역 내부에만 도포하는 것이 바람직하다. 평탄화 막(PL)과 보호막(PAS)을 패터닝하여 구동 박막 트랜지스터(DT)의 드레인 전극(DD)을 노출한다. 평탄화 막(PL) 위에 도전성 물질을 도포하고 패터닝하여 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)을 형성한다.
- [0068] 애노드 전극(ANO)이 형성된 평탄화 막(PL) 상부에 बैं크(BN)를 도포하고, 패터닝하여 애노드 전극(ANO)에서 발광 영역을 개방한다. बैं크(BN) 위에 유기발광 층(OL)과 캐소드 전극(CAT)을 연속으로 증착하여, 유기발광 다이오드(OLE)를 완성한다.
- [0069] 도 5a와 같이 완성한 유기발광 다이오드 표시장치는 강성 기판(SUB) 상에 표시 소자들이 배치되어 있으므로, 플

렉서블 유기발광 다이오드 표시장치는 아니다. 이를 플렉서블 유기발광 다이오드 표시장치로 완성하기 위해서는, 레이저를 희생층(SL)에 조사하여, 희생층(SL)을 제거한다. 그 결과, 강성 기관(SUB)과 유기 층(PL)이 서로 분리된다. 이후에, 노출된 유기 층(PL)의 하부 표면에 플렉서블 필름 기관 혹은 연성 기관(SUF)을 부착하면, 도 5b에 도시한 것과 같은, 플렉서블 유기발광 다이오드 표시장치가 완성된다.

[0070] 본 발명의 제2 실시 예에서는, 표시 영역(AA)에 광 차단층(BS)과 보조 용량 전극(BC)를 형성하는 데 사용하는 금속층을 이용하여, 비 표시 영역(NA)에 제1 배선(L1)과 제2 배선(L2)을 형성한다. 제1 배선(L1)과 제2 배선(L2)을 이용하여, 게이트 요소와 데이터 요소를 연결하는 데 사용할 수 있다. 따라서, 비 표시 영역(NA)에 형성되는 게이트 요소와 데이터 요소들의 구조를 동일한 적층 구조를 갖도록 형성할 수 있다.

[0071] 또한, 비 표시 영역(NA)에서 표시 소자들이 형성되지 않는 부분에 적층된 박막들을 선택적으로 제거하여 트렌치(TR)들을 형성한다. 트렌치(TR)은 비 표시 영역(NA)을 표시 영역(AA)의 측면이나 배면으로 구부릴 때, 구부러지는 부분에 대응하는 구부림 영역(EBA)이다. 구부림 영역(EBA)은 휘어지는 힘에 의해 스트레스가 집중된다. 구부림(혹은, 휨) 스트레스가 집중되는 부분에 여러 박막들이 적층되어 있는 경우, 손상될 가능성이 높다. 하지만, 본 발명의 제2 실시 예에서는, 적층된 박막들을 부분적으로 제거한 트렌치(TR)들을 배치함으로써, 구부림 스트레스를 분산할 수 있다. 그 결과, 구부림 영역에서 발생할 수 있는 손상을 최소화 한다.

[0072] 또한, 구부림 영역(EBA)의 끝단에 위치한 패드 영역에서 적층 구조가 전체적으로 동일한 형상을 가지므로, 형상 차이에 의한 손상도 방지할 수 있다. 더욱이, 트렌치(TR)를 단일 식각 공정으로 형성할 수 있어서, 제조 공정도 단순해 진다.

[0073] 지금까지 설명한, 유기발광 다이오드 표시장치에서, 편의상 박막 트랜지스터의 구조를 탑-게이트 구조에 대해서만 설명하였다. 하지만, 박막 트랜지스터들이 바텀-게이트 구조를 갖는 경우에도 본 발명을 적용할 수 있다. 또한, 스위칭 박막 트랜지스터와 구동 박막 트랜지스터가 서로 다른 구조를 가질 수도 있다. 예를 들어, 스위칭 박막 트랜지스터는 탑-게이트 구조를, 구동 박막 트랜지스터는 바텀-게이트 구조를 가질 수도 있다.

[0074] 또한, 이상의 설명에서는 게이트 절연막이 반도체 층 위에서 기관 전체 표면을 덮도록 형성한 구조로 설명하였다. 하지만, 게이트 절연막은 게이트 전극을 형성할 때 함께 패터닝되어 형성할 수 있다. 이 경우, 게이트 전극과 동일한 크기를 가지며, 반도체 층의 중앙부인 채널 영역과 중첩하는 위치에만 배치된다. 이 때, 트렌치들은 중간 절연막, 제2 버퍼 층, 제1 버퍼 층 및 멀티 버퍼층을 관통하여 유기 층의 일부를 노출하는 구조를 가질 수 있다.

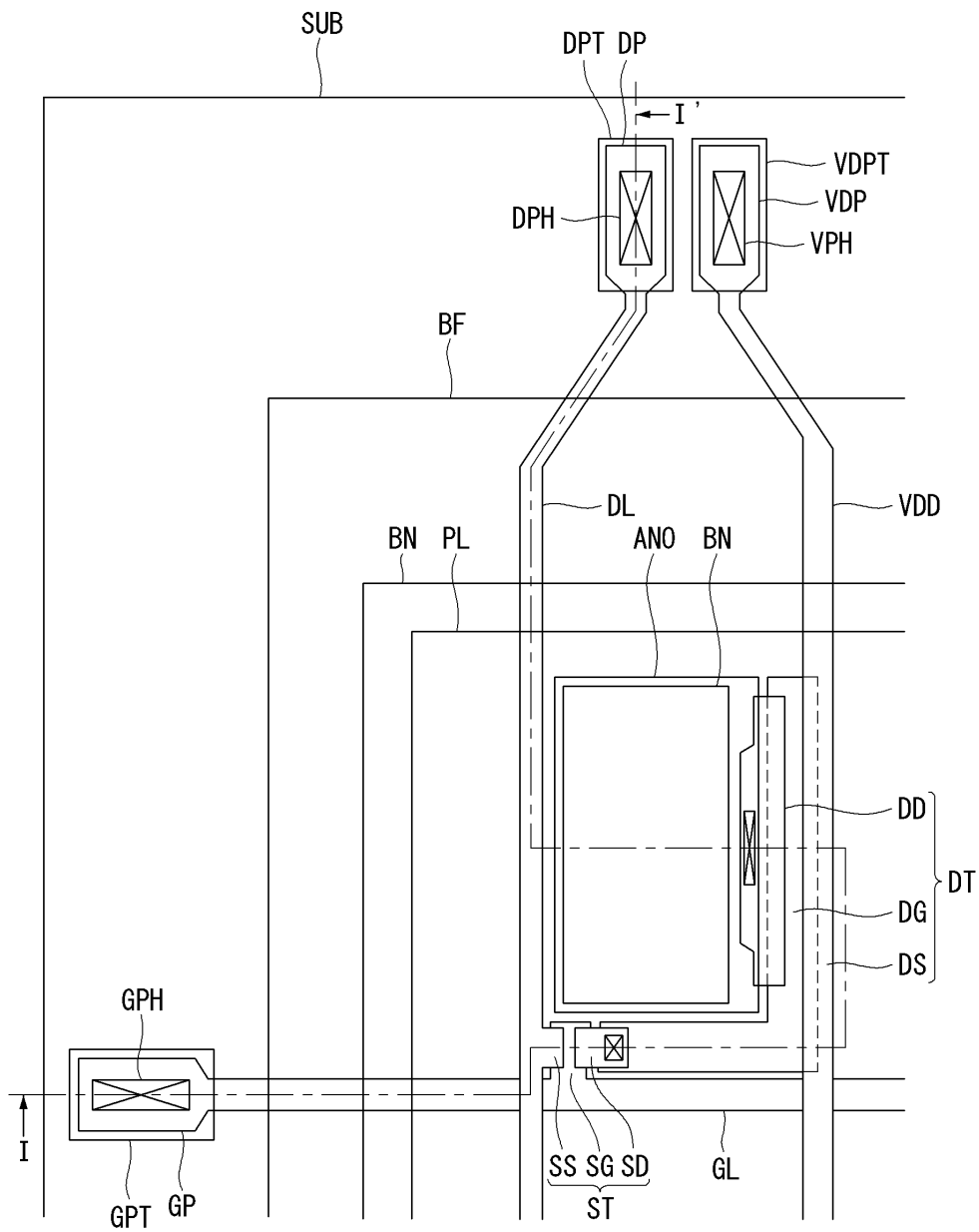
[0075] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

부호의 설명

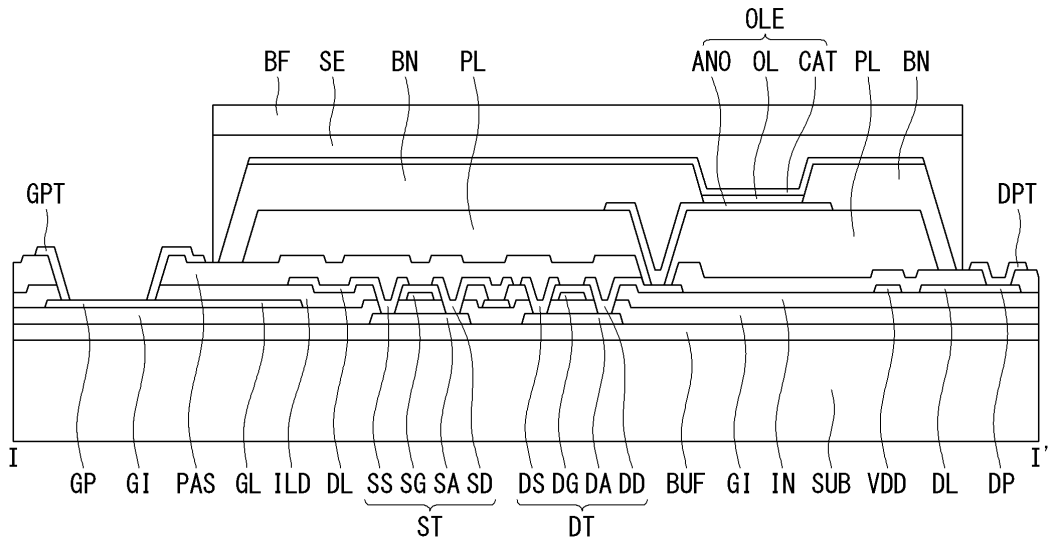
- [0076] SUB: 강성 기관 SUF: 연성 기관
- SL: 희생층 PL: 유기 층
- MB: 멀티 버퍼 층 BF: 버퍼 층
- BF1: 제1 버퍼 층 BF2: 제2 버퍼 층
- BS, LS: 광 차단층 BC: 보조 용량 전극
- ST: 스위칭 박막 트랜지스터 DT: 구동 박막 트랜지스터
- GP: 게이트 패드 DP: 데이터 패드
- GPT: 게이트 패드 단자 VDP: 구동 패드
- L1: 제1 배선 L2: 제2 배선
- CN: 연결 전극 TR: 트렌치
- OLE: 유기발광 다이오드 AA: 표시 영역
- NA: 비 표시 영역 EBA: 구부림 영역

도면

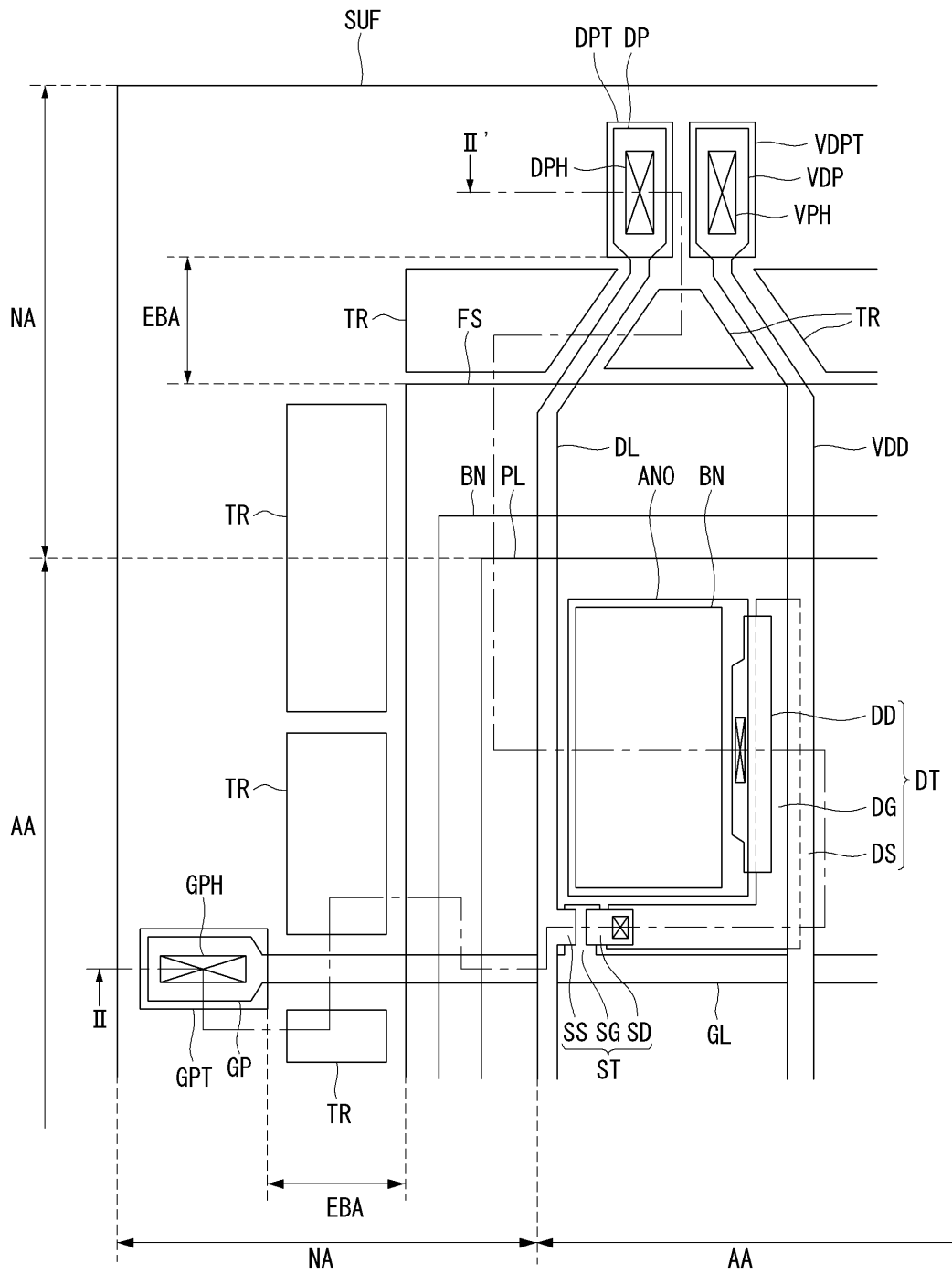
도면1



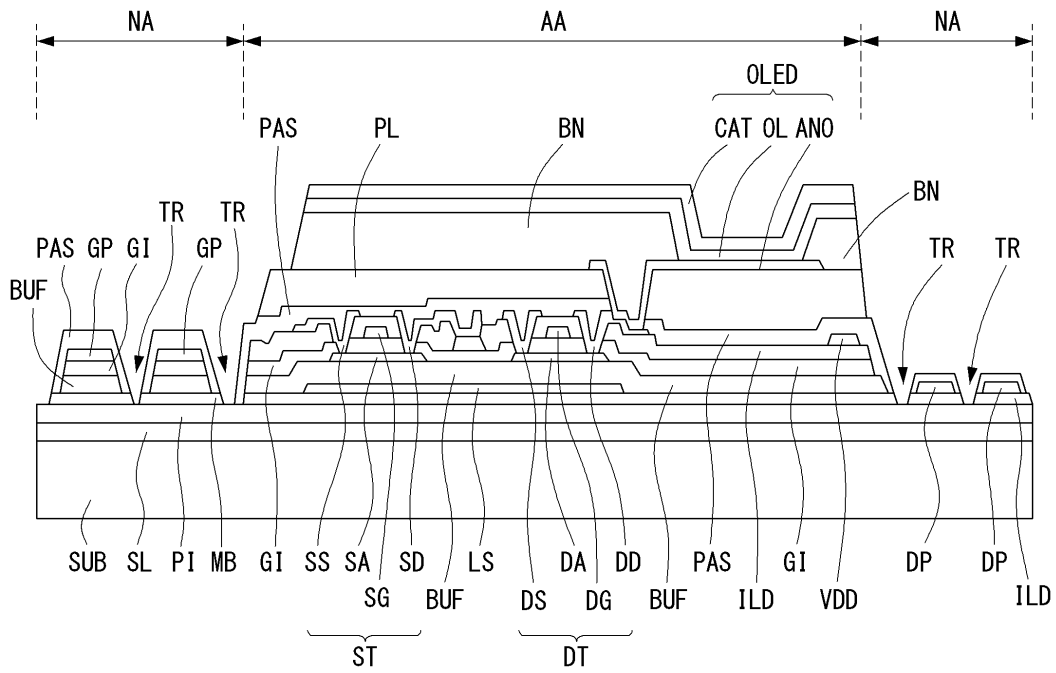
도면2



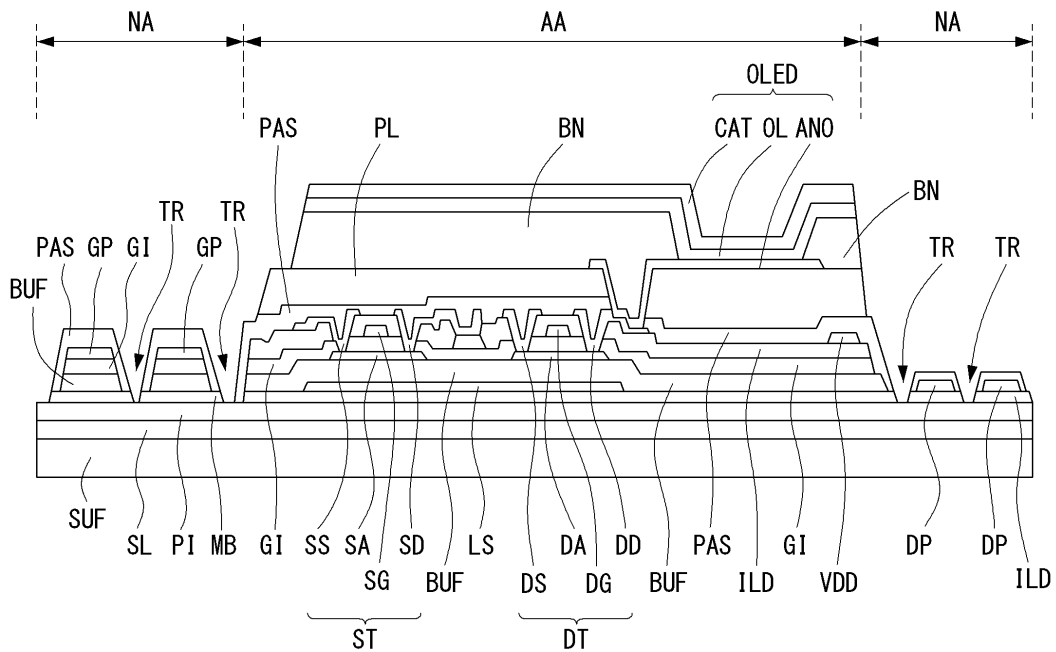
도면3



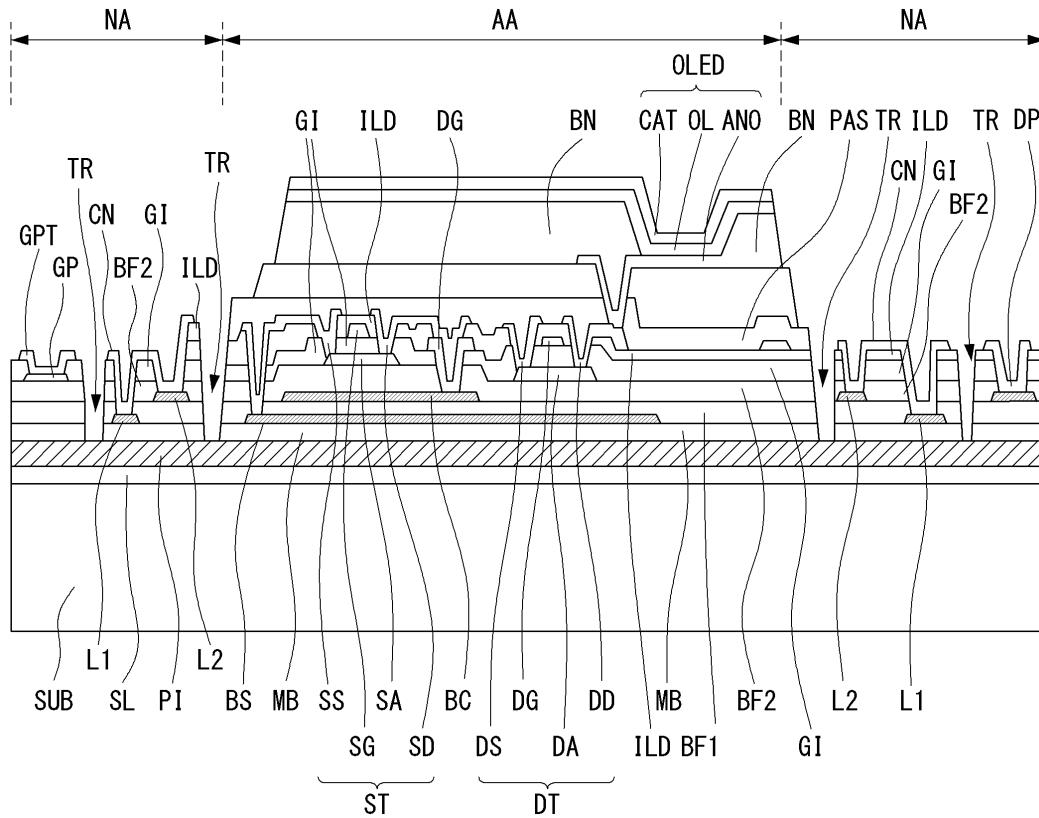
도면4a



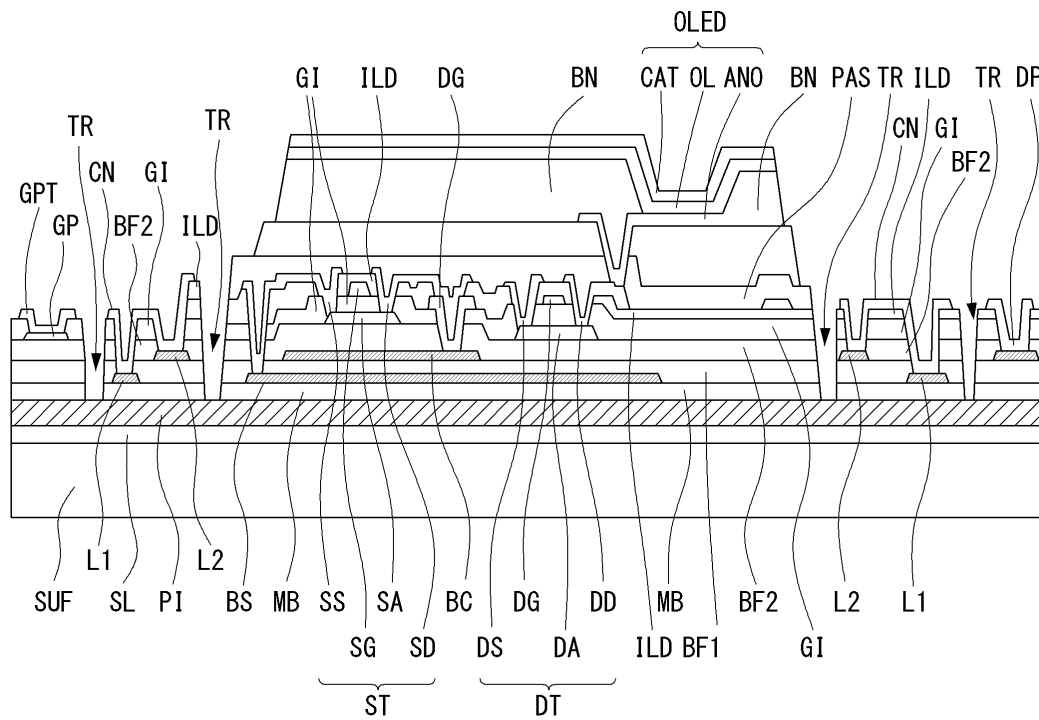
도면4b



도면5a



도면5b



| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 标题：具有侧弯结构的柔性有机发光二极管显示装置 | | |
| 公开(公告)号 | KR1020170080779A | 公开(公告)日 | 2017-07-11 |
| 申请号 | KR1020150189675 | 申请日 | 2015-12-30 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | LG显示器有限公司 | | |
| [标]发明人 | PARK JAE SOO 박재수 SHIN DONG CHAE 신동채 | | |
| 发明人 | 박재수 신동채 | | |
| IPC分类号 | H01L51/56 H01L27/32 H01L51/00 H01L51/52 | | |
| CPC分类号 | H01L51/56 H01L51/0097 H01L27/3276 H01L27/3223 H01L27/3258 H01L51/5203 H01L27/3262 H01L2227/32 H01L27/3244 H01L27/3272 H01L2251/5338 Y02E10/549 | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明涉及弯曲侧面区域的柔性有机发光二极管显示装置。根据本发明的柔性有机电致发光二极管显示装置包括柔性基板，第一布线，第一缓冲层，第二布线，第二缓冲层，栅极元件，中间绝缘膜和数据元件，以及连接电极和多个沟槽。柔性基板包括显示区域，非显示区域和弯曲的域。在非显示区域是显示区域周围，它弯曲并且在显示区域中的非显示区域中相邻。第一布线布置在柔性基板中的非显示区域中，并且第一缓冲层覆盖第一布线。第二布线布置在第一缓冲层中的非显示区域中，第二缓冲层布置在第二布线中。栅极元件形成在第二缓冲层上，中间绝缘膜层叠在栅极元件上。关于数据元素，它形成在中间绝缘膜上。连接电极连接中间绝缘膜中的第一布线和第二布线。多个沟槽弯曲多个沟槽，其布置在域和中间绝缘膜中，并且第二缓冲层和第一缓冲层通过。

