



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0092142
(43) 공개일자 2016년08월04일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 27/3262 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2015-0012362
(22) 출원일자 2015년01월26일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박혜민
경기도 고양시 일산서구 일현로 140 103동 1803호 (탄현동, 큰마을대림현대아파트)
신현기
경기도 파주시 미래로 535 102동 1202호 (목동동, 현대1차아파트)
(74) 대리인
특허법인로알

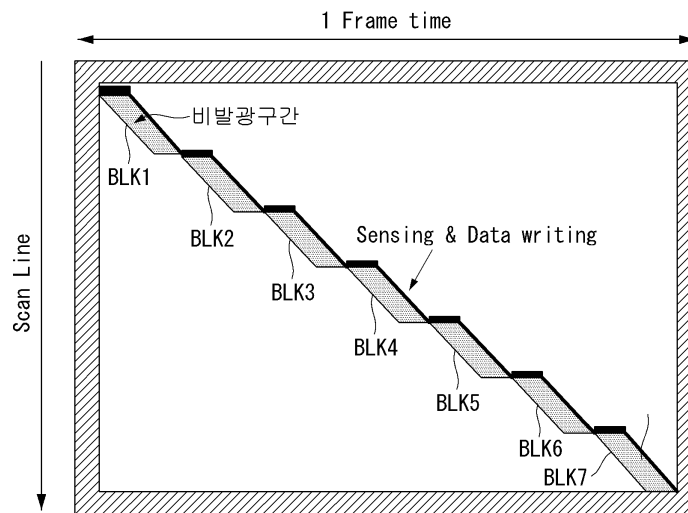
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 유기발광 표시장치와 그 구동방법

(57) 요약

본 발명에 따른 유기발광 표시장치는 OLED와 구동 TFT를 갖는 다수의 픽셀들에 의해 다수의 픽셀라인들이 이루어지며, 데이터 스캔 방향을 따라 다수의 표시블록들로 분할되며 각 표시블록마다 소정 개수의 픽셀라인들을 포함하는 표시패널과, 상기 표시패널에 형성된 게이트신호 공급라인들을 구동하는 게이트 구동회로와, 상기 표시패널에 형성된 데이터신호 공급라인들을 구동하는 데이터 구동회로와, 상기 게이트 구동회로와 데이터 구동회로의 동작을 제어하여, 상기 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 타이밍 컨트롤러를 구비한다.

대표도 - 도14



(52) CPC특허분류

H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

OLED와 구동 TFT를 갖는 다수의 픽셀들에 의해 다수의 픽셀라인들이 이루어지며, 데이터 스캔 방향을 따라 다수의 표시블록들로 분할되며 각 표시블록마다 소정 개수의 픽셀라인들을 포함하는 표시패널;

상기 표시패널에 형성된 게이트신호 공급라인들을 구동하는 게이트 구동회로;

상기 표시패널에 형성된 데이터신호 공급라인들을 구동하는 데이터 구동회로; 및

상기 게이트 구동회로와 데이터 구동회로의 동작을 제어하여, 상기 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 타이밍 컨트롤러를 구비하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 표시블록들에는 이웃하게 배치된 제1 표시블록과 제2 표시블록이 포함되고;

상기 타이밍 컨트롤러는,

상기 제1 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제1 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상한 다음, 이어서

상기 제2 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제2 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,

1 프레임은, 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 동시에 셋팅하기 위한 제1 기간, 상기 제1 기간에 이어 상기 구동 TFT의 문턱전압을 보상하기 위한 제2 기간, 상기 제2 기간에 이어 상기 구동 TFT의 이동도를 보상하기 위한 제3 기간, 및 상기 제3 기간에 이어 상기 OLED를 발광시키기 위한 제4 기간을 포함하고,

상기 제4 기간은 상기 동일 표시블록에 속하는 모든 픽셀라인들에서 서로 동일하게 설정되는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 제2 기간은 상기 제3 기간×1 표시블록의 픽셀라인 수로 설정되는 유기발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 구동 TFT의 게이트전위는 상기 게이트 구동회로부터 인가되는 제1 게이트신호와 제3 게이트신호에 의해 제어되고, 상기 제1 게이트신호는 제1 펄스와 제2 펄스를 포함하고,

상기 구동 TFT의 소스전위는 상기 게이트 구동회로부터 인가되는 제2 게이트신호에 의해 제어되고,

상기 제1 게이트신호의 제1 펄스와 상기 제2 게이트신호는 각각 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 설정하기 위한 것이고, 상기 제3 게이트신호는 상기 구동 TFT의 게이트전위를 상기 초기화전압보다 높은 오프셋전압으로 설정하기 위한 것이고, 상기 제1 게이트신호의 제2 펄스는 상기 구동 TFT의 게이트전위를 화상표시용 계조전압으로 설정하기 위한 것이며,

상기 동일 표시블록에서, 마지막 픽셀라인에 인가되는 상기 제1 게이트신호의 제1 펄스가 첫번째 픽셀라인에 인가되는 상기 제1 게이트신호의 제2 펄스보다 시간적으로 중첩되지 않게 앞서는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 픽셀들 각각은,

상기 OLED;

게이트 노드에 접속된 게이트전극, 소스 노드에 접속된 소스전극, 및 고전위 픽셀 구동전압의 입력단에 접속된 드레인전극을 포함하며, 게이트-소스 간 전압에 따라 상기 OLED에 흐르는 구동전류를 제어하는 상기 구동 TFT;

상기 게이트 노드와 상기 소스 노드 사이에 접속된 스토리지 커패시터;

상기 제1 게이트신호가 공급되는 제1 게이트신호 공급라인에 접속된 게이트전극, 상기 초기화전압과 상기 화상표시용 계조전압이 공급되는 데이터신호 공급라인에 접속된 드레인전극, 및 상기 게이트 노드에 접속된 소스전극을 포함하며, 상기 제1 게이트신호에 따라 스위칭되어 상기 게이트 노드의 전위를 제어하는 제1 스위치 TFT;

상기 제2 게이트신호가 공급되는 제2 게이트신호 공급라인에 접속된 게이트전극, 상기 데이터신호 공급라인에 접속된 드레인전극, 및 상기 소스 노드에 접속된 소스전극을 포함하며, 상기 제2 게이트신호에 따라 스위칭되어 상기 소스 노드의 전위를 제어하는 제2 스위치 TFT; 및

상기 제3 게이트신호가 공급되는 제3 게이트신호 공급라인에 접속된 게이트전극, 상기 오프셋전압의 입력단에 접속된 드레인전극, 및 상기 게이트 노드에 접속된 소스전극을 포함하며, 상기 제3 게이트신호에 따라 스위칭되어 상기 게이트 노드의 전위를 제어하는 제3 스위치 TFT를 포함하는 유기발광 표시장치.

청구항 7

OLED와 구동 TFT를 갖는 다수의 픽셀들에 의해 다수의 픽셀라인들이 이루어지며, 데이터 스캔 방향을 따라 다수의 표시블록들로 분할되며 각 표시블록마다 소정 개수의 픽셀라인들을 포함하는 표시패널을 갖는 유기발광 표시장치의 구동 방법에 있어서,

상기 표시패널에 형성된 게이트신호 공급라인들과 데이터신호 공급라인들을 구동하는 단계; 및

상기 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 단계를 포함하는 유기발광 표시장치의 구동 방법.

청구항 8

제 7 항에 있어서,

상기 표시블록들에는 이웃하게 배치된 제1 표시블록과 제2 표시블록이 포함되고;

상기 보상하는 단계는,

상기 제1 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제1 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 다음, 이어서

상기 제2 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제2 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 단계인 것을 특징으로 하는 유기발광 표시장치의 구동 방법.

청구항 9

제 7 항에 있어서,

1 프레임은, 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 동시에 셋팅하기 위한 제1 기간, 상기 제1 기간에 이어 상기 구동 TFT의 문턱전압을 보상하기 위한 제2 기간, 상기 제2 기간에 이어 상기 구동 TFT의 이동도를 보상하기 위한 제3 기간, 및 상기 제3 기간에 이어 상기 OLED를 발광시키기 위한 제4 기간을 포함하고,

상기 제4 기간은 상기 동일 표시블록에 속하는 모든 픽셀라인들에서 서로 동일하게 설정되는 유기발광 표시장치의 구동 방법.

청구항 10

제 9 항에 있어서,

상기 제2 기간은 상기 제3 기간×1 표시블록의 픽셀라인 수로 설정되는 유기발광 표시장치의 구동 방법.

청구항 11

제 7 항에 있어서,

상기 구동 TFT의 게이트전위는 제1 및 제3 게이트신호 공급라인을 통해 각각 인가되는 제1 게이트신호와 제3 게이트신호에 의해 제어되고, 상기 제1 게이트신호는 제1 펄스와 제2 펄스를 포함하고,

상기 구동 TFT의 소스전위는 제2 게이트신호 공급라인을 통해 인가되는 제2 게이트신호에 의해 제어되고,

상기 제1 게이트신호의 제1 펄스와 상기 제2 게이트신호는 각각 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 설정하기 위한 것이고, 상기 제3 게이트신호는 상기 구동 TFT의 게이트전위를 상기 초기화전압보다 높은 오프셋전압으로 설정하기 위한 것이고, 상기 제1 게이트신호의 제2 펄스는 상기 구동 TFT의 게이트전위를 화상표시용 계조전압으로 설정하기 위한 것이며,

상기 동일 표시블록에서, 마지막 픽셀라인에 인가되는 상기 제1 게이트신호의 제1 펄스가 첫번째 픽셀라인에 인가되는 상기 제1 게이트신호의 제2 펄스보다 시간적으로 중첩되지 않게 앞서는 유기발광 표시장치의 구동 방법.

발명의 설명

기술 분야

본 발명은 액티브 매트릭스 타입의 유기발광 표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0001]

- [0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0004] 유기발광 표시장치는 OLED를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 픽셀들의 휘도를 조절한다. 픽셀들 각각은 OLED에 흐르는 구동전류를 제어하기 위해 구동 TFT(Thin Film Transistor)를 포함한다. 그런데, 유기발광 표시장치에서는 공정 편차, 경시적 변화 등의 이유로 픽셀들 간 구동 TFT의 전기적 특성(문턱전압, 이동도)에 편차가 생겨 원하는 계조를 구현하지 못하는 문제가 있다.
- [0005] 이를 해결하기 위하여, 구동 TFT의 전기적 특성(문턱전압, 이동도) 편차를, 픽셀 내부에서 보상하는 내부 보상 방식과, 픽셀 외부에서 보상하는 외부 보상 방식이 알려져 있다.
- [0006] 외부 보상 방식은 각 픽셀에 대해 구동 TFT의 전기적 특성 편차를 센싱하고 그 센싱값에 따라 입력 데이터를 보정하는 것으로, 센싱에 많은 시간이 소요되어 구동 중 실시간 보상이 어렵고, 센싱 및 데이터 보정과 관련된 별도의 회로 부품(센싱회로, 메모리, 보정회로 등)이 추가적으로 더 필요하여 제조 비용이 높다.
- [0007] 내부 보상 방식은 구동 TFT의 전기적 특성 편차를 실시간 보상하기 위해 구동 TFT의 게이트-소스 간 전압을 상기 특성 편차에 무관하게 셋팅하는 것으로, 외부 보상 방식에서와 같은 별도의 회로 부품은 필요치 않으나 픽셀 구조가 복잡한 단점이 있다.
- [0008] 내부 보상 방식에서 픽셀 구조를 간소화하기 위해, 소스 팔로워(source follower) 방식으로 구동 TFT의 게이트-소스 간 전압을 셋팅하는 기술이 제안되고 있다. 소스 팔로워 내부 보상 방식에서는 구동 TFT의 전기적 특성 편차를 보상하기 위해, 구동 TFT의 게이트 전위를 일정하게 유지시킨 상태에서 소스 전위를 게이트 전위를 향해 상승시키는 원리를 채택한다.
- [0009] 이러한, 소스 팔로워 내부 보상 방식에서는 각 픽셀라인에 할당된 소정 기간 동안에 문턱전압과 이동도가 모두 보상되어야 한다. 그런데, TFT의 이동도가 낮은 경우에는 상기 소정 기간 내에 문턱전압을 충분히 보상할 수 없어 보상 성능이 저하된다. 구체적으로 설명하면, 문턱전압 센싱 기간에서 구동 TFT의 소스전위는 구동 TFT의 드레인-소스 간 전류에 의해 상승하는데, TFT의 이동도가 낮은 경우에는 드레인-소스 간 전류가 작아 구동 TFT의 소스전위가 천천히 상승되고 그 결과 소스전위가 상기 소정 기간 동안 원하는 레벨(즉, 게이트전위-문턱전압)까지 도달하지 못하게 된다. 구동 TFT의 소스전위가 원하는 레벨까지 상승되지 못한 상태에서 문턱전압 보상이 종료되면, 종료 시점에서의 구동 TFT의 게이트-소스 간 전압차가 문턱전압보다 커지게 되므로 정확한 문턱전압 보상이 불가능해진다.
- [0010] 보상성능 저하 정도는 표시패널의 해상도가 증가하거나 또는, 프레임 주파수가 높아질수록(즉, 고속 구동될수록) 커진다.

발명의 내용

해결하려는 과제

- [0011] 따라서, 본 발명의 목적은 소스 팔로워 방식으로 구동 TFT의 전기적 특성 편차를 보상할 때, 문턱전압 보상 기간을 충분히 확보하여 보상성능을 높일 수 있도록 한 유기발광 표시장치와 그 구동방법을 제공하는 데 있다.
- [0012] 본 발명의 다른 목적은 문턱전압 보상 기간을 늘리기 위해 블록별 분할 구동을 적용할 때, 동일 블록 내의 표시라인들 간 휘도 편차를 없애고 1 블록 내의 표시라인 수 제약을 최소화하여 고속 구동을 실현할 수 있도록 하는 유기발광 표시장치와 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

- [0013] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광 표시장치는 OLED와 구동 TFT를 갖는 다수의 픽셀들에 의해 다수의 픽셀라인들이 이루어지며, 데이터 스캔 방향을 따라 다수의 표시블록들로 분할되며 각 표시블록마다 소정 개수의 픽셀라인들을 포함하는 표시패널과, 상기 표시패널에 형성된 게이트신호 공급라인들을 구동하는 게이트 구동회로와, 상기 표시패널에 형성된 데이터신호 공급라인들을 구동하는 데이터 구동회로와, 상기 게이트 구동회로와 데이터 구동회로의 동작을 제어하여, 상기 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 타이밍 컨트롤러를 구비한다.
- [0014] 상기 표시블록들에는 이웃하게 배치된 제1 표시블록과 제2 표시블록이 포함되고, 상기 타이밍 컨트롤러는, 상기 제1 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제1 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상한 다음, 이어서 상기 제2 표시블록을 대상으로 상기 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 제2 표시블록에서 상기 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상한다.
- [0015] 1 프레임은, 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 동시에 셋팅하기 위한 제1 기간, 상기 제1 기간에 이어 상기 구동 TFT의 문턱전압을 보상하기 위한 제2 기간, 상기 제2 기간에 이어 상기 구동 TFT의 이동도를 보상하기 위한 제3 기간, 및 상기 제3 기간에 이어 상기 OLED를 발광시키기 위한 제4 기간을 포함하고, 상기 제4 기간은 상기 동일 표시블록에 속하는 모든 픽셀라인들에서 서로 동일하게 설정된다.
- [0016] 상기 제2 기간은 상기 제3 기간 $\times$ 1 표시블록의 픽셀라인 수로 설정된다.
- [0017] 상기 구동 TFT의 게이트전위는 상기 게이트 구동회로로부터 인가되는 제1 게이트신호와 제3 게이트신호에 의해 제어되고, 상기 제1 게이트신호는 제1 펄스와 제2 펄스를 포함하고, 상기 구동 TFT의 소스전위는 상기 게이트 구동회로로부터 인가되는 제2 게이트신호에 의해 제어되고, 상기 제1 게이트신호의 제1 펄스와 상기 제2 게이트신호는 각각 상기 구동 TFT의 게이트전위와 소스전위를 초기화전압으로 설정하기 위한 것이고, 상기 제3 게이트신호는 상기 구동 TFT의 게이트전위를 상기 초기화전압보다 높은 옴셋전압으로 설정하기 위한 것이고, 상기 제1 게이트신호의 제2 펄스는 상기 구동 TFT의 게이트전위를 화상표시용 계조전압으로 설정하기 위한 것이며, 상기 동일 표시블록에서, 마지막 픽셀라인에 인가되는 상기 제1 게이트신호의 제1 펄스가 첫번째 픽셀라인에 인가되는 상기 제1 게이트신호의 제2 펄스보다 시간적으로 중첩되지 않게 앞선다.
- [0018] 상기 픽셀들 각각은, 상기 OLED와, 게이트 노드에 접속된 게이트전극, 소스 노드에 접속된 소스전극, 및 고전위 픽셀 구동전압의 입력단에 접속된 드레인전극을 포함하며, 게이트-소스 간 전압에 따라 상기 OLED에 흐르는 구동전류를 제어하는 상기 구동 TFT와, 상기 게이트 노드와 상기 소스 노드 사이에 접속된 스토리지 커패시터와, 상기 제1 게이트신호가 공급되는 제1 게이트신호 공급라인에 접속된 게이트전극, 상기 초기화전압과 상기 화상표시용 계조전압이 공급되는 데이터신호 공급라인에 접속된 드레인전극, 및 상기 게이트 노드에 접속된 소스전극을 포함하며, 상기 제1 게이트신호에 따라 스위칭되어 상기 게이트 노드의 전위를 제어하는 제1 스위치 TFT와, 상기 제2 게이트신호가 공급되는 제2 게이트신호 공급라인에 접속된 게이트전극, 상기 데이터신호 공급라인에 접속된 드레인전극, 및 상기 소스 노드에 접속된 소스전극을 포함하며, 상기 제2 게이트신호에 따라 스위칭되어 상기 소스 노드의 전위를 제어하는 제2 스위치 TFT와, 상기 제3 게이트신호가 공급되는 제3 게이트신호 공급라인에 접속된 게이트전극, 상기 옴셋전압의 입력단에 접속된 드레인전극, 및 상기 게이트 노드에 접속된 소스전극을 포함하며, 상기 제3 게이트신호에 따라 스위칭되어 상기 게이트 노드의 전위를 제어하는 제3 스위치 TFT를 포함한다.
- [0019] 또한, 본 발명의 실시예에 따라 OLED와 구동 TFT를 갖는 다수의 픽셀들에 의해 다수의 픽셀라인들이 이루어지며, 데이터 스캔 방향을 따라 다수의 표시블록들로 분할되며 각 표시블록마다 소정 개수의 픽셀라인들을 포함하는 표시패널을 갖는 유기발광 표시장치의 구동 방법은, 상기 표시패널에 형성된 게이트신호 공급라인들과 데이터신호 공급라인들을 구동하는 단계와, 상기 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상하는 단계를 포함한다.

발명의 효과

[0020] 본 발명은 소스 팔로워 방식으로 구동 TFT의 전기적 특성 편차를 보상할 때, 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로 하여, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상함으로써, 1 프레임기간 내에서 문턱전압 보상 기간을 충분히 확보함과 아울러, 픽셀라인들 간 휘도 편차를 없애고 한 블록 내의 라인수 제약을 최소화하여 고속 구동을 실현할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
 도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여주는 도면.
 도 3은 본 발명의 일 구동방법이 적용되는 픽셀의 등가 회로를 보여주는 도면.
 도 4 내지 도 6은 문턱전압 보상 기간을 충분히 확보하기 위한 본 발명의 일 구동방법을 보여주는 도면.
 도 7은 본 발명의 일 구동방법을 구현하기 위한 데이터신호들 및 게이트신호들과, 1 프레임 기간 내에서 특정 픽셀라인에 대한 구동 TFT의 게이트전위 및 소스전위 변화를 보여주는 도면.
 도 8은 본 발명의 일 구동방법이 적용되는 경우 동일 표시블록 내에서 픽셀라인별로 플로팅 기간 및 발광 기간이 각각 달라지는 것을 보여주는 도면.
 도 9는 도 8의 플로팅 기간 편차로 인해 구동 TFT의 소스전위가 달라지는 것을 보여주는 도면.
 도 10은 본 발명의 다른 구동방법이 적용되는 픽셀의 등가 회로를 보여주는 도면.
 도 11은 도 10의 픽셀에 대한 내부 보상 구동 타이밍을 보여주는 도면.
 도 12 내지 도 14는 문턱전압 보상 기간을 충분히 확보함과 아울러 픽셀라인들 간 휘도 편차를 없애기 위한 본 발명의 다른 구동방법을 보여주는 도면.
 도 15는 본 발명의 다른 구동 방법을 적용할 때 동일 표시블록 내 상세 구동 파형을 보여주는 도면.
 도 16은 1 표시블록 내 라인수를 늘릴수록 1 수평 기간이 길어지는 것을 보여주는 도면.
 도 17은 본 발명의 구동 방법을 적용할 때 동일 표시블록 내 휘도 편차가 제거되는 시뮬레이션 결과를 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 도 1 내지 도 17을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0023] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주고, 도 2는 도 1의 표시패널에 형성된 픽셀 어레이를 보여준다.

[0024] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13), 및 타이밍 컨트롤러(11)를 구비한다.

[0025] 표시패널(10)에는 다수의 데이터신호 공급라인들(14)과, 다수의 게이트신호 공급라인들(15)이 교차되고, 이 교차영역마다 픽셀들(PIX)이 매트릭스 형태로 배치된다. 픽셀들(PIX) 각각은 유기발광다이오드와 구동 TFT를 각각 포함하며 소스 팔로워 방식에 따라 구동 TFT의 문턱전압 및 이동도를 픽셀 회로 내부에서 보상하고, 상기 보상시 셋팅된 구동 TFT의 게이트-소스 간 전압을 대략 1 프레임 기간 동안 유지하여 원하는 계조를 표시한다. 본 발명의 픽셀(PIX)은 소스 팔로워 보상 방식이 적용될 수만 있다면 어떠한 구조라도 무방하다. 각 픽셀(PIX)에는 구동 TFT의 게이트전위를 제어하기 위해 스위칭되는 적어도 하나 이상의 스위치 TFT가 포함될 수 있다. 각 픽셀(PIX)에서, 구동 TFT의 소스전위는 스위치 TFT의 스위칭을 통해 제어될 수도 있고, 경우에 따라서는 고전위 픽셀 구동전압의 스위칭에 의해 제어될 수도 있다. 각 픽셀(PIX)의 스위치 TFT들은 게이트신호 공급라인들(15)로부터 인가되는 게이트신호에 의해 스위칭된다. 각 픽셀(PIX)은 그 접속 구성에 따라 1개 이상의 게이트

신호 공급라인들에 접속될 수 있다. 각 픽셀(PIX)은 전원발생부(미도시)로부터 고전위 픽셀 구동전압(EVDD)과 저전위 픽셀 구동전압(EVSS)을 공급받을 수 있다.

[0026] 표시패널(10)에는 매트릭스 형태로 배치된 픽셀들(PIX)에 의해 도 2와 같은 픽셀 어레이가 형성된다. 픽셀 어레이는 데이터 스캔 방향(예컨대, 수직 방향)을 따라 다수의 표시블록들(BLK1~BLKj)로 분할되며, 각 표시블록은 다수의 픽셀라인들(L#1~L#n)을 포함할 수 있다. 여기서, 픽셀라인은 동일 수평라인 상에 배치되어 동일한 타이밍에 픽셀 데이터(DATA)를 기입받는 픽셀들(PIX)의 집합을 의미한다. 각 표시블록에 포함되는 픽셀라인들(L#1~L#n)의 개수는 충분한 문턱전압 보상 기간이 확보되도록 적절한 개수로 설정될 수 있다.

[0027] 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어하에 데이터신호 공급라인들(14)을 구동한다. 데이터 구동회로(12)는 타이밍 컨트롤러(11)로부터 인가되는 데이터타이밍 제어신호(DDC)에 따라 픽셀 데이터(DATA)에 대응되는 데이터전압을 생성하여 데이터신호 공급라인들(14)에 공급한다. 데이터전압은 화상표시용 게조전압을 의미하며, 경우에 따라서는 화상표시용 게조전압과 함께 오셋전압, 또는 초기화전압을 더 포함하여 멀티 스텝 형태로 인가될 수도 있다.

[0028] 게이트 구동회로(13)는 타이밍 컨트롤러(11)의 제어하에 게이트신호 공급라인들(15)을 구동한다. 게이트 구동회로(13)는 타이밍 컨트롤러(11)로부터의 게이트타이밍 제어신호(GDC)에 따라 게이트신호를 생성하여 각 픽셀라인(L#1~L#n)에 할당된 게이트신호 공급라인들(15)에 공급한다. 1 픽셀라인의 게이트신호 공급라인들(15)에 공급되는 게이트신호는, 구동 TFT의 게이트전위를 제어하는 데 사용되는 게이트전위제어용 게이트신호(도 3의 SCAN1, 도 9의 SCAN1,SCAN2)와, 구동 TFT의 소스전위를 제어하는 데 사용되는 소스전위제어용 게이트신호(도 3의 SCAN2, 도 9의 SCAN3)를 포함할 수 있다. 게이트 구동회로(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.

[0029] 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터타이밍 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트타이밍 제어신호(GDC)를 생성한다. 또한, 타이밍 컨트롤러(11)는 외부의 비디오 소스(미도시)로부터 인가되는 픽셀 데이터(DATA)를 적절히 처리한 후 데이터 구동회로(12)에 공급한다.

[0030] 타이밍 컨트롤러(11)는 데이터 구동회로(12)와 게이트 구동회로(13)의 동작을 제어하여, 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 동시에 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적으로 보상함으로써, 1 프레임기간 내에서 문턱전압 보상 기간을 충분히 확보하여 보상 성능을 높일 수 있다(도 3 내지 도 9 참조).

[0031] 타이밍 컨트롤러(11)는 데이터 구동회로(12)와 게이트 구동회로(13)의 동작을 제어하여, 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로, 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한 후, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상함으로써, 1 프레임기간 내에서 문턱전압 보상 기간을 충분히 확보함과 아울러, 픽셀라인들 간 휘도 편차를 없애고 한 블록 내의 라인수 제약을 최소화하여 고속 구동을 실현할 수 있다(도 10 내지 도 17 참조).

[0032] 문턱전압 보상에 할당되는 시간(블록 보상 시간)은 각 표시블록에 속하는 픽셀라인의 개수를 늘릴수록 증가한다. 다만, 도 3 내지 도 9의 경우 블록 보상 시간은 문턱전압 보상 성능과 동일 블록 내 휘도 편차 문제를 모두 고려하여 적절한 크기로 설정되어야 한다. 하지만, 도 10 내지 도 17의 경우에는 동일 블록 내 휘도 편차 문제가 없기 때문에 각 표시블록에 속하는 픽셀라인의 개수를 늘리기가 보다 용이해진다.

[0033] 도 3은 본 발명의 일 구동방법이 적용되는 픽셀(PIX)의 등가 회로를 보여준다.

[0034] 도 3을 참조하면, 본 발명의 일 픽셀(PIX)은 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 포함할 수 있다. TFT를 구성하는 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 도 3의 각 픽셀(PIX)은 1개의 데이터신호 공급라인(14)과, 2개의 게이트신호 공급라인들(15A,15B)에 접속된다.

[0035] OLED는 소스 노드(N2)에 접속된 애노드전극과, 저전위 픽셀 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 유기화합물층은 애노드전극과 캐소드전극

간 전위차에 비례하는 구동전류에 의해 발광하는 발광층을 포함한다.

- [0036] 구동 TFT(DT)는 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어한다. 구동 TFT(DT)는 게이트 노드(N1)에 접속된 게이트전극, 고전위 픽셀 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 소스 노드(N2)에 접속된 소스전극을 구비한다.
- [0037] 스토리지 커패시터(Cst)는 게이트 노드(N1)와 소스 노드(N2) 사이에 접속된다.
- [0038] 제1 스위치 TFT(ST1)는 제1 게이트신호 공급라인(15A)으로부터의 제1 게이트신호(SCAN1)에 따라 스위칭되어, 구동 TFT(DT)의 게이트전위(게이트 노드(N1) 전위)를 제어한다. 제1 스위치 TFT(ST1)는 제1 게이트신호 공급라인(15A)에 접속된 게이트전극, 데이터신호 공급라인(14)에 접속된 드레인전극, 및 게이트 노드(N1)에 접속된 소스전극을 구비한다. 데이터신호 공급라인(14)에는 데이터 구동회로(12)로부터 오프셋전압(Vofs)과 화상표시용 게조전압(Vdata)이 공급된다.
- [0039] 제2 스위치 TFT(ST2)는 제2 게이트신호 공급라인(15B)으로부터의 제2 게이트신호(SCAN2)에 따라 스위칭되어, 구동 TFT(DT)의 소스전위(소스 노드(N2) 전위)를 제어한다. 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트신호 공급라인(15B)에 접속되고, 제2 스위치 TFT(ST2)의 드레인전극은 소스 노드(N2)에 접속되며, 제2 스위치 TFT(ST2)의 소스전극은 별도의 초기화라인(미도시)을 통해 초기화전압(Vinit)의 입력단에 접속된다. 여기서, 초기화전압(Vinit)은 초기화라인을 통해 데이터 구동회로(12)로부터 공급될 수도 있고, 또한 초기화라인을 통해 별도의 전원회로(미도시)로부터 공급될 수도 있다.
- [0040] 도 4 내지 도 6은 문턱전압 보상 기간을 충분히 확보하기 위한 본 발명의 일 구동방법을 보여준다.
- [0041] 도 4 내지 도 6을 참조하면, 본 발명의 일 구동방법은 표시패널(10)을 다수의 픽셀라인들(L#1~L#n)을 각각 포함하는 다수의 표시블록들(BLK1~BLKj)로 분할한다. 본 발명은 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 동시에 보상한다. 본 발명은 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적으로 보상한다. 본 발명은 보상시 셋팅된 구동 TFT의 게이트-소스 간 전압에 의해 결정되는 구동전류로 각 픽셀(PIX)의 OLED를 발광시켜 화상 계조를 구현한다.
- [0042] 구체적으로, 본 발명의 일 구동방법은 제1 표시블록(BLK1)의 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 동시에 보상한 후, 이 제1 표시블록(BLK1)에서 픽셀라인 단위로 구동 TFT의 이동도를 순차적으로 보상한다. 이어서, 본 발명은 제2 표시블록(BLK2)의 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 동시에 보상한 후, 이 제2 표시블록(BLK2)에서 픽셀라인 단위로 구동 TFT의 이동도를 순차적으로 보상한다. 이러한 방식으로 본 발명은 제j 표시블록(BLKj)까지 구동 TFT의 문턱전압과 이동도를 보상한다.
- [0043] 도 5에는 각 표시블록에서, 구동 TFT의 문턱전압이 동시에 보상되는 기간이 "D1"으로 표기되어 있으며, 문턱전압 보상후 픽셀데이터 기입 직전까지의 기간을 지시하는 픽셀 라인별 플로팅 시간들 중 가장 짧은 것이 "D2"로 표기되어 있다. 도 5에서, "SCAN1" 도 3에 도시된 제1 게이트신호를 나타내고, "SCAN2"는 도 3에 도시된 제2 게이트신호를 나타낸다.
- [0044] 도 6과 같이 문턱전압 보상 기간, 및 문턱전압 보상후 픽셀데이터 기입 직전까지의 기간은 모두 비발광 구간이 된다. 동일 표시블록 내에서 비발광 구간은 픽셀라인들(L#1~L#n) 간에 서로 다르다. 동일 표시블록 내에서 비발광 구간은 스캔 순서가 가장 빠른 픽셀라인(L#1)에 가장 짧고, 스캔 순서가 가장 늦은 픽셀라인(L#n)에서 가장 길다.
- [0045] 도 7은 본 발명의 일 구동방법을 구현하기 위한 데이터신호들 및 게이트신호들과, 1 프레임 기간 내에서 특정 픽셀라인에 대한 구동 TFT의 게이트전위 및 소스전위 변화를 보여준다.
- [0046] 도 7을 참조하면, 서로 이웃한 i번째 표시블록(BLK_i)과 j번째 표시블록(BLK_j)에 대한 일부 구동 신호들이 나타나 있다. i번째 표시블록(BLK_i)을 중심으로 설명하면, 3개의 픽셀라인들(L#n-2, L#n-1, L#n)에 대한 제1 게이트신호들(SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))은 각각 제1 펄스(P1)와 제2 펄스(P2)를 포함하여 멀티 펄스 형태로 인가되며, 3개의 픽셀라인들(L#n-2, L#n-1, L#n)에 대한 제2 게이트신호들(SCAN2 i(n-2), SCAN2 i(n-1), SCAN2 i(n))은 각각 단일 펄스 형태로 인가된다. 제1 게이트신호들(SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))의 제1 펄스(P1)는 서로 동시에 인가되며, 제2 게이트신호들(SCAN2 i(n-2), SCAN2 i(n-1), SCAN2 i(n))도 서로 동시에 인가된다. 반면, 제1 게이트신호들(SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))의 제2 펄스(P2)는 라인 순차 방식에 따라 순차적으로 인가된다.

- [0047] 이 경우, 제1 게이트신호들(SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))의 제1 펄스들(P1)에 공통 대응하여 데이터신호 공급라인에는 오프전압(Vofs)이 인가되며, 제1 게이트신호들(SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))의 제2 펄스들(P2)에 순차 대응하여 데이터신호 공급라인에는 화상표시용 게조전압(Vdata)이 인가된다.
- [0048] n번째 픽셀라인(L#n)에 포함된 도 3의 픽셀(PIX)의 동작 상태를 순차적으로 설명하면 다음과 같다. 본 발명의 픽셀 구동을 위한 1 프레임은 도 7에서와 같이 초기화 기간(TP1), 문턱전압 보상기간(TP2), 데이터 기입 및 이동도 보상기간(TP3), 발광 기간(TP4)을 포함한다.
- [0049] 초기화 기간(TP1)에서, 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)의 제1 펄스(P1)에 따라 턴 온 되어 게이트 노드(N1)에 오프 전압(Vofs)을 인가하고, 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 따라 턴 온 되어 소스 노드(N2)에 초기화 전압(Vinit)을 인가한다. 여기서, 오프 전압(Vofs)은 초기화 전압(Vinit)에 비해 문턱전압 이상만큼 높게 설정된다. 따라서, 초기화 기간(TP1)에서, 구동 TFT(DT)는 게이트-소스 간 전압이 문턱전압보다 높아지므로 턴 온 된다.
- [0050] 문턱전압 보상기간(TP2) 동안 온 상태로 유지되는 제1 스위치 TFT(ST1)에 의해 구동 TFT(DT)의 게이트전위(VN1)는 오프 전압(Vofs)으로 유지된다. 이때, 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 따라 턴 오프 되며, 그 결과 구동 TFT(DT)의 소스전위(VN2)는 구동 TFT(DT)의 드레인-소스 간에 흐르는 전류에 의해 초기화 전압(Vinit)으로부터 점차 상승하되, 구동 TFT(DT)의 게이트-소스 간 전압이 문턱전압(Vth)이 될 때까지 상승한다. 본 발명의 일 구동방법에 따르면, 블록별 동시 보상을 통해 1 프레임 기간 내에서 문턱전압 보상기간(TP2)이 충분히 확보될 수 있어, 문턱전압에 대한 보상의 정확도가 향상된다. 이렇게 보상된 구동 TFT(DT)의 문턱전압(Vth)은 스토리지 커패시터(Cst)에 저장된다.
- [0051] 데이터 기입 및 이동도 보상기간(TP3)에서는 소정의 플로팅기간을 거친 후, 제1 스위치 TFT(ST1)가 제1 게이트신호(SCAN1)의 제2 펄스(P2)에 따라 턴 온 되어 화상표시용 게조전압(Vdata)을 게이트 노드(N1)에 인가하여 구동 TFT(DT)의 게이트전위(VN1)를 높인다. 그러면, 구동 TFT(DT)의 이동도 특성에 따라 구동 TFT(DT)의 소스전위(VN2)도 상승되며, 결국 스토리지 커패시터(Cst)에는 화상표시용 게조전압(Vdata) 및 오프전압(Vofs) 간 차값(Vdata-Vofs)과 문턱전압(Vth)의 합에서 이동도 특성에 따른 전압변화량(ΔV_{μ})을 뺀 전압(Vdata-Vofs+Vth- ΔV_{μ})이 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)로서 저장되게 된다. 이를 통해 구동 TFT(DT)의 이동도는 보상된다.
- [0052] 발광 기간(TP4)에서는 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)가 모두 턴 오프 되고, 구동 TFT(DT)는 이동도 보상기간(TP3)에서 스토리지 커패시터(Cst)에 저장된 전압 레벨(Vdata-Vofs+Vth- ΔV_{μ})에 의해 동작하여, 문턱전압(Vth) 및 이동도(μ) 보상이 반영된 구동전류를 OLED에 인가하여 OLED를 발광시킨다.
- [0053] 도 8은 본 발명의 일 구동방법이 적용되는 경우 동일 표시블록 내에서 픽셀라인별로 플로팅 기간 및 발광 기간이 각각 달라지는 것을 보여준다. 그리고, 도 9는 도 8의 플로팅 기간 편차로 인해 구동 TFT의 소스전위가 달라지는 것을 보여준다.
- [0054] 각 픽셀라인에 대해, 구동 TFT의 문턱전압이 보상되는 기간과 구동 TFT의 이동도가 보상되는 기간 사이에는 플로팅 기간이 존재한다. 여기서, 플로팅 기간이란 구동 TFT의 게이트노드와 소스노드가 모두 플로팅 상태로 유지되는 기간을 의미한다.
- [0055] 그런데, 본 발명에서는 동일 표시블록에 속하는 픽셀라인들을 대상으로 구동 TFT의 문턱전압을 동시에 보상한 이후에, 상기 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적으로 보상하기 때문에, 픽셀라인별로 플로팅 기간 즉, 문턱전압 보상후 픽셀데이터 기입 직전까지의 기간이 달라지게 된다.
- [0056] 도 8에는 4개의 픽셀라인들(L#n-3, L#n-2, L#n-1, L#n)을 대상으로 하여 픽셀데이터 기입이 늦은 픽셀라인일수록 플로팅 기간이 길어지는 것이 도시되어 있다. 도 8에서와 같이 제1 게이트신호들(SCAN1 i(n-3), SCAN1 i(n-2), SCAN1 i(n-1), SCAN1 i(n))과 제2 게이트신호들(SCAN2 i(n-3), SCAN2 i(n-2), SCAN2 i(n-1), SCAN2 i(n))은 해당 픽셀라인의 플로팅 기간에서 로우 레벨을 유지한다. 플로팅 기간(FP1~FP4)은, 구동 TFT의 이동도에 대한 보상 순서가 가장 빠른 픽셀라인에서 가장 짧고 상기 구동 TFT의 이동도에 대한 보상 순서가 가장 늦은 픽셀라인에서 가장 길다. 즉, 플로팅 기간은 제n-3 픽셀라인(L#n-3)에서 "FP1"로서 가장 짧고, 제n 픽셀라인(L#n)에서 "FP4"로서 가장 길다.
- [0057] 도 9에서와 같이 플로팅 기간 동안 누설 전류의 영향으로 구동 TFT(DT)의 소스전위(VN2)가 상승(A에서 B로 상승)할 수 있으므로, 픽셀라인 별로 플로팅 기간이 달라지면 그 편차에 대응하여 문턱전압 보상기간에서 셋팅

된 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})이 달라질 수 있다.

- [0058] 더욱이, 도 8과 같이 동일 표시블록에서 픽셀라인 별로 플로팅 기간(FP1~FP4)이 달라지면 발광기간(EP1~EP4)도 달라지게 된다. 발광기간(EP1~EP4)은 플로팅 기간(FP1~FP4)에 반비례한다. 발광기간(EP1~EP4)은 구동 TFT의 이동도에 대한 보상 순서가 가장 빠른 픽셀라인에서 가장 길고 상기 구동 TFT의 이동도에 대한 보상 순서가 가장 늦은 픽셀라인에서 가장 짧다. 즉, 발광기간은 제 $n-3$ 픽셀라인(L# $n-3$)에서 "EP1"로서 가장 길고, 제 n 픽셀라인(L# n)에서 "EP4"로서 가장 짧다.
- [0059] 이렇게 동일 표시블록에서 픽셀라인 별로 플로팅 기간 및 발광기간이 달라지면 픽셀라인 별로 휘도 편차가 생긴다. 고속 구동을 실현하기 위해서는 1 표시블록에 포함되는 픽셀라인수를 늘려 각 픽셀라인에 대한 데이터 기입 및 이동도 보상기간(도 7의 TP3)을 길게 확보해야 한다. 하지만, 본 발명의 일 구동방법에 의하는 경우, 1 표시블록에 포함되는 픽셀라인수를 늘릴수록 픽셀라인 별 휘도 편차가 커지므로 고속 구동 구현이 어렵다.
- [0060] 이하의 본 발명의 다른 구동방법에서는 1 표시블록에 포함되는 픽셀라인수를 늘리더라도, 동일 표시블록 내의 픽셀라인 별로 플로팅 기간 및 발광기간이 달라지는 것을 방지하여 휘도 편차의 문제점 없이 고속 구동을 실현할 수 있는 방안을 제시한다.
- [0061] 도 10은 본 발명의 다른 구동방법이 적용되는 픽셀의 등가 회로를 보여준다.
- [0062] 도 10을 참조하면, 본 발명의 다른 픽셀(PIX)은 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 내지 제3 스위치 TFT(ST1, ST2, ST3)를 포함할 수 있다. 도 10의 각 픽셀(PIX)은 1개의 데이터신호 공급라인(14)과, 3개의 게이트신호 공급라인들(15A, 15B, 15C)에 접속된다.
- [0063] OLED는 소스 노드(N2)에 접속된 애노드전극과, 저전위 픽셀 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 유기화합물층은 애노드전극과 캐소드전극 간 전위차에 비례하는 구동전류에 의해 발광하는 발광층을 포함한다.
- [0064] 구동 TFT(DT)는 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어한다. 구동 TFT(DT)는 게이트 노드(N1)에 접속된 게이트전극, 고전위 픽셀 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 소스 노드(N2)에 접속된 소스전극을 구비한다.
- [0065] 스토리지 커패시터(Cst)는 게이트 노드(N1)와 소스 노드(N2) 사이에 접속된다.
- [0066] 제1 스위치 TFT(ST1)는 제1 게이트신호 공급라인(15A)으로부터의 제1 게이트신호(SCAN1)에 따라 스위칭되어, 구동 TFT(DT)의 게이트전위(게이트 노드(N1) 전위)를 제어한다. 제1 스위치 TFT(ST1)는 제1 게이트신호 공급라인(15A)에 접속된 게이트전극, 데이터신호 공급라인(14)에 접속된 드레인전극, 및 게이트 노드(N1)에 접속된 소스전극을 구비한다.
- [0067] 제2 스위치 TFT(ST2)는 제2 게이트신호 공급라인(15B)으로부터의 제2 게이트신호(SCAN2)에 따라 스위칭되어, 구동 TFT(DT)의 소스전위(소스 노드(N2) 전위)를 제어한다. 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트신호 공급라인(15B)에 접속되고, 제2 스위치 TFT(ST2)의 드레인전극은 데이터신호 공급라인(14)에 접속되며, 제2 스위치 TFT(ST2)의 소스전극은 소스 노드(N2)에 접속된다.
- [0068] 제3 스위치 TFT(ST3)는 제3 게이트신호 공급라인(15C)으로부터의 제3 게이트신호(SCAN3)에 따라 스위칭되어, 구동 TFT(DT)의 게이트전위(게이트 노드(N1) 전위)를 제어한다. 제3 스위치 TFT(ST3)는 제3 게이트신호 공급라인(15C)에 접속된 게이트전극, 오프셋전압(V_{ofs})의 입력단에 접속된 드레인전극, 및 게이트 노드(N1)에 접속된 소스전극을 구비한다.
- [0069] 이러한 본 발명의 다른 픽셀(PIX)은 제3 스위치 TFT(ST3)를 더 포함하여 문턱전압 보상 기간 동안 구동 TFT(DT)의 게이트 노드(N1)에 오프셋전압(V_{ofs})을 공급한다. 이를 통해, 본 발명은 동일 표시블록에 속하는 모든 픽셀라인들을 대상으로, 구동 TFT의 문턱전압을 순차적이며 중첩적으로 보상하는 것을 용이하게 구현할 수 있다.
- [0070] 또한, 본 발명의 다른 픽셀(PIX)은 데이터신호 공급라인(14)을 통해 화상표시용 제조전압(V_{data})과 함께 초기화전압(V_{init})을 공급받는다. 따라서, 본 발명은 초기화전압(V_{init})을 픽셀(PIX)에 공급하기 위해 별도의 초기화라인을 더 구비할 필요가 없다. 본 발명은 별도의 초기화라인을 삭제하여 각 픽셀(PIX)에 제3 스위치 TFT(ST3)가 더 포함됨으로써 발생하는 개구율 저하를 최대한 만회한다.
- [0071] 도 11은 도 10의 픽셀에 대한 내부 보상 구동 타이밍을 보여준다.

- [0072] 도 11을 참조하면, 본 발명의 픽셀 구동을 위한 1 프레임은 구동 TFT(DT)의 게이트전위와 소스전위를 초기화전압으로 동시에 셋팅하기 위한 초기화 기간(TP1), 구동 TFT(DT)의 문턱전압을 보상하기 위한 문턱전압 보상기간(TP2), 구동 TFT(DT)의 이동도를 보상하기 위한 데이터 기입 및 이동도 보상기간(TP3), OLED를 발광시키기 위한 발광 기간(TP4)을 포함한다.
- [0073] 초기화 기간(TP1)에서, 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)의 제1 펄스(P1)에 따라 턴 온 되어 데이터신호 공급라인(14)으로부터의 초기화전압(Vinit)을 게이트 노드(N1)에 인가하고, 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 따라 턴 온 되어 데이터신호 공급라인(14)으로부터의 초기화전압(Vinit)을 소스 노드(N2)에 인가한다. 즉, 초기화 기간(TP1)에서, 게이트 노드(N1)와 소스 노드(N2)는 데이터신호 공급라인(14)으로부터의 초기화전압(Vinit)에 의해 동시에 초기화된다.
- [0074] 문턱전압 보상기간(TP2)에서, 오프 상태로 반전되는 제1 및 제2 게이트신호(SCAN1, SCAN2)에 의해 각각 제1 및 제2 스위치 TFT(ST1, ST2)는 턴 오프되며, 제3 스위치 TFT(ST3)는 제3 게이트신호(SCAN3)에 따라 턴 온 되어 옴셋전압(Vofs)을 게이트 노드(N1)에 인가한다. 옴셋 전압(Vofs)은 초기화 전압(Vinit)에 비해 문턱전압 이상만큼 높게 설정된다. 따라서, 문턱전압 보상기간(TP2)에서, 구동 TFT(DT)는 게이트-소스 간 전압이 문턱전압보다 높아지므로 턴 온 되며, 그 결과 구동 TFT(DT)의 소스전위(VN2)는 구동 TFT(DT)의 드레인-소스 간에 흐르는 전류에 의해 초기화 전압(Vinit)으로부터 점차 상승하되, 구동 TFT(DT)의 게이트-소스 간 전압이 문턱전압(Vth)이 될 때까지 상승한다. 본 발명의 다른 구동방법에 따르면, 블록별 순차적 & 비중첩적 보상 방법을 통해 1 프레임 기간 내에서 문턱전압 보상기간(TP2)이 충분히 확보될 수 있어, 문턱전압에 대한 보상의 정확도가 향상된다. 이렇게 보상된 구동 TFT(DT)의 문턱전압(Vth)은 스토리지 커패시터(Cst)에 저장된다.
- [0075] 데이터 기입 및 이동도 보상기간(TP3)에서, 오프 상태로 유지되는 제2 게이트신호(SCAN2)에 의해 제2 스위치 TFT(ST2)는 턴 오프 상태로 유지되고, 제3 스위치 TFT(ST3)는 오프 상태로 반전되는 제3 게이트신호(SCAN3)에 따라 턴 오프된다. 그리고, 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)의 제2 펄스(P2)에 따라 턴 온 되어 데이터신호 공급라인(14)으로부터의 화상표시용 게조전압(Vdata)을 게이트 노드(N1)에 인가하여 구동 TFT(DT)의 게이트전위(VN1)를 높인다. 그러면, 구동 TFT(DT)의 이동도 특성에 따라 구동 TFT(DT)의 소스전위(VN2)도 상승되며, 결국 스토리지 커패시터(Cst)에는 화상표시용 게조전압(Vdata) 및 옴셋전압(Vofs) 간 차값(Vdata-Vofs)과 문턱전압(Vth)의 합에서 이동도 특성에 따른 전압변화량(ΔV_{μ})을 뺀 전압(Vdata-Vofs+Vth- ΔV_{μ})이 구동 TFT(DT)의 게이트-소스 간 전압(Vgs)로서 저장되게 된다. 이를 통해 구동 TFT(DT)의 이동도는 보상된다.
- [0076] 발광 기간(TP4)에서는 오프 상태로 유지 또는 반전되는 제1 내지 제3 게이트신호(SCAN1~SCAN3)에 따라 제1 내지 제3 스위치 TFT(ST1~ST3)가 모두 턴 오프 되고, 구동 TFT(DT)는 이동도 보상기간(TP3)에서 스토리지 커패시터(Cst)에 저장된 전압 레벨(Vdata-Vofs+Vth- ΔV_{μ})에 의해 동작하여, 문턱전압(Vth) 및 이동도(μ) 보상이 반영된 구동전류를 OLED에 인가하여 OLED를 발광시킨다.
- [0077] 도 12 내지 도 14는 문턱전압 보상 기간을 충분히 확보함과 아울러 픽셀라인들 간 휘도 편차를 없애기 위한 본 발명의 다른 구동방법을 보여준다. 도 15는 본 발명의 다른 구동 방법을 적용할 때 동일 표시블록 내 상체 구동 파형을 보여준다. 도 16은 1 표시블록 내 라인수를 늘릴수록 1 수평 기간이 길어지는 것을 보여준다. 그리고, 도 17은 본 발명의 구동 방법을 적용할 때 동일 표시블록 내 휘도 편차가 제거되는 시뮬레이션 결과를 보여준다.
- [0078] 도 12 내지 도 14를 참조하면, 본 발명의 다른 구동방법은 표시패널(10)을 다수의 픽셀라인들(L#1~L#n)을 각각 포함하는 다수의 표시블록들(BLK1~BLKj)로 분할한다. 본 발명은 구동 TFT의 문턱전압 및 이동도를 표시블록 단위로 순차적으로 보상하되, 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 픽셀라인 단위로 순차적이며 중첩적으로 보상한다. 본 발명은 동일 표시블록에서 구동 TFT의 이동도를 픽셀라인 단위로 순차적이며 비 중첩적으로 보상한다. 본 발명은 보상시 셋팅된 구동 TFT의 게이트-소스 간 전압에 의해 결정되는 구동전류로 각 픽셀(PIX)의 OLED를 발광시켜 화상 계조를 구현한다.
- [0079] 구체적으로, 본 발명의 다른 구동방법은 제1 표시블록(BLK1)의 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 순차적이며 중첩적으로 보상한 후, 이 제1 표시블록(BLK1)에서 픽셀라인 단위로 구동 TFT의 이동도를 순차적이며 비 중첩적으로 보상한다. 이어서, 본 발명은 제2 표시블록(BLK2)의 픽셀라인들(L#1~L#n)을 대상으로 구동 TFT의 문턱전압을 순차적이며 중첩적으로 보상한 후, 이 제2 표시블록(BLK2)에서 픽셀라인 단위로 구동 TFT의 이동도를 순차적이며 비 중첩적으로 보상한다. 이러한 방식으로 본 발명은 제j 표시블록(BLKj)까지 구동 TFT의 문턱전압과 이동도를 보상한다.

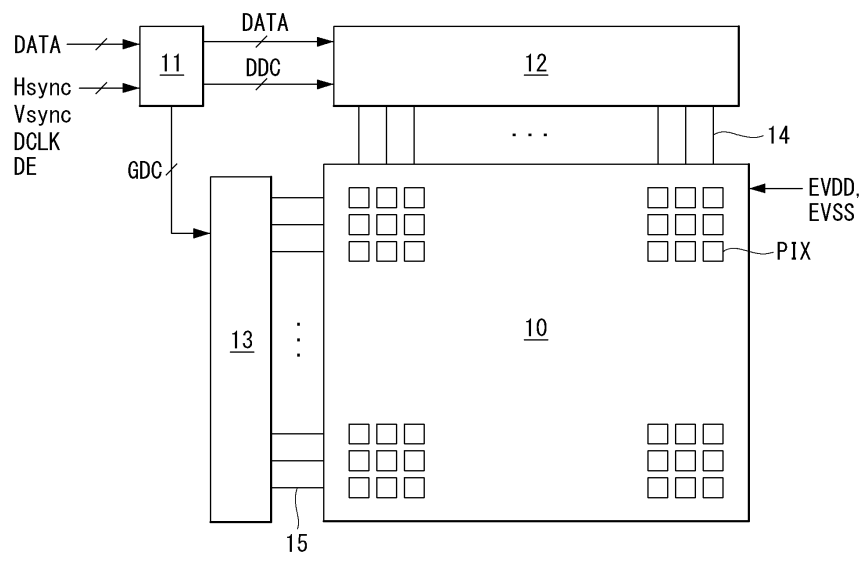
- [0080] 도 13에서, "SCAN1" 도 10에 도시된 제1 게이트신호를 나타내고, "SCAN2"는 도 10에 도시된 제2 게이트신호를 나타내며, "SCAN3"는 도 10에 도시된 제3 게이트신호를 나타낸다. 도 14와 같이 문턱전압 보상 기간, 및 문턱전압 보상후 픽셀데이터 기입 직전까지의 기간은 모두 비발광 구간이 된다. 비발광 구간은 각 표시블록의 모든 픽셀라인들(L#1~L#n)에서 서로 동일하다. 따라서, 각 표시블록의 모든 픽셀라인들(L#1~L#n)에서 발광 기간의 길이가 동일해진다.
- [0081] 이렇게 본 발명의 다른 구동방법은 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로, 구동 TFT의 문턱전압을 순차적이며 중첩적으로 보상하여 발광 기간의 길이를 동일하게 함으로써, 1 프레임기간 내에서 문턱전압 보상 기간을 충분히 확보함과 아울러, 픽셀라인들 간 휘도 편차를 없애고 한 블록 내의 라인수 제약을 최소화하여 고속 구동을 실현할 수 있다.
- [0082] 고속 구동시 프레임 주파수가 높아질수록 1 수평기간(1HT)은 짧아지기 때문에, 고속 구동 실현을 위해서는 1 표시블록에 속하는 픽셀라인수를 늘려 1 수평기간(1HT)을 충분히 확보해야 데이터 기입 및 충전에 문제가 생기지 않는다. 도 16과 같이 각 픽셀라인에 대한 데이터 기입 및 이동도 보상기간(도 11의 TP3)에 대응되는 1 수평기간(1HT)은 1 표시블록에 속하는 픽셀라인수를 늘릴수록 증가한다. 따라서, 본 발명은 1 표시블록에 속하는 픽셀라인수를 늘려 각 픽셀라인에 대한 데이터 기입 및 이동도 보상기간(도 11의 TP3)을 충분히 확보한다. 더욱이, 본 발명은 동일 표시블록에 속하는 모든 픽셀라인들(L#1~L#n)을 대상으로, 구동 TFT의 문턱전압을 순차적이며 중첩적으로 보상하여 발광 구간의 길이를 동일하게 함으로써, 1 표시블록에 속하는 픽셀라인수가 늘어나더라도 도 17과 같이 픽셀라인들 간 휘도 편차가 생기지 않도록 한다.
- [0083] 다만, 도 15와 같이 본 발명의 경우, 동일한 데이터신호 공급라인을 통해 동일 표시블록에 속하는 모든 픽셀라인들(LINE1~LINE9)에 초기화전압(Vinit)을 순차적으로 공급한 후 화상표시용 계조전압(Vdata)을 순차적으로 공급하기 때문에, 각 표시블록의 첫번째 픽셀라인(LINE1)에 인가될 화상표시용 계조전압(Vdata)과 마지막 픽셀라인(LINE9)에 인가될 초기화전압(Vinit)이 서로 섞이지 않도록 하는 것이 중요하다. 이를 위해, 본 발명은 도 15와 같이 문턱전압 보상기간(도 11의 TP2)을 데이터 기입 및 이동도 보상기간(도 11의 TP3)×1 표시블록의 픽셀라인 수(예컨대 9개)로 설정함으로써, 마지막 픽셀라인(LINE9)에 인가되는 제1 게이트신호(SCAN1)의 제1 펄스(P1)가 첫번째 픽셀라인(LINE1)에 인가되는 제1 게이트신호(SCAN1)의 제2 펄스(P2)보다 시간적으로 중첩되지 않게 앞서게 할 수 있다.
- [0084] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

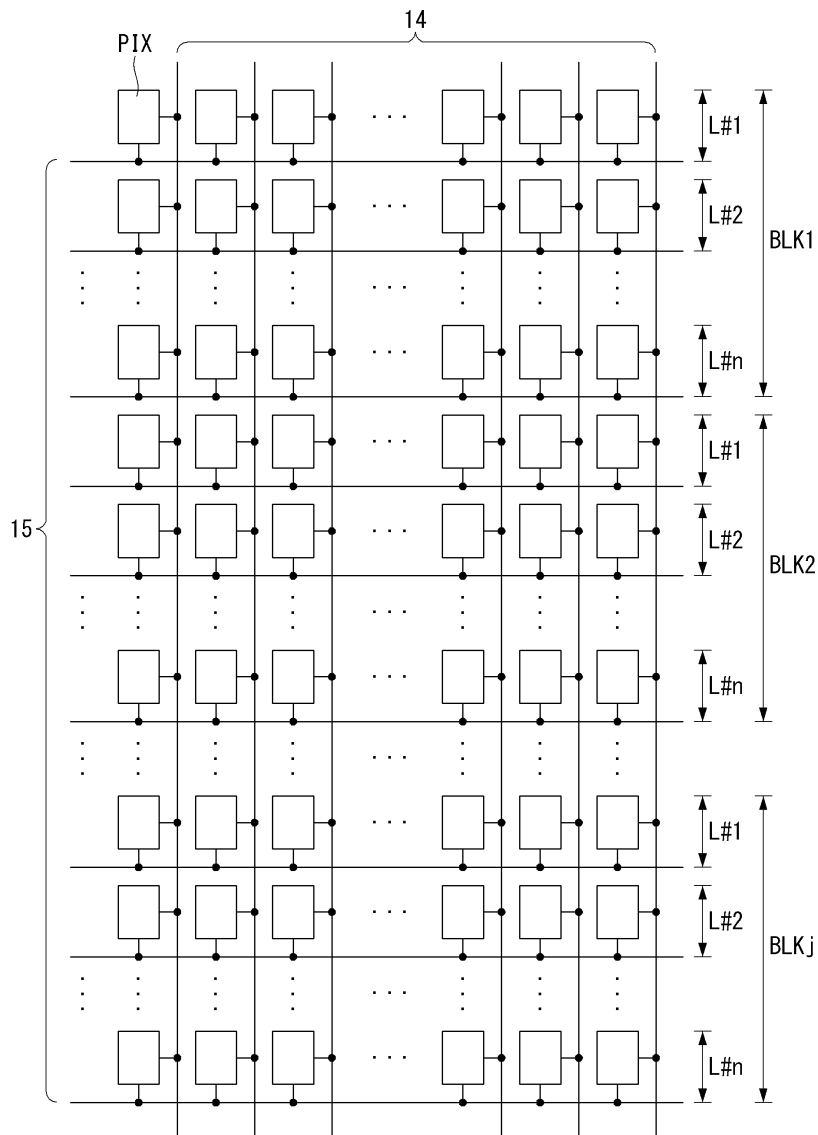
- [0085] 10 : 표시패널 11 : 타이밍 콘트롤러
12 : 데이터 구동회로 13 : 게이트 구동회로
14 : 데이터신호 공급라인 15 : 게이트신호 공급라인

도면

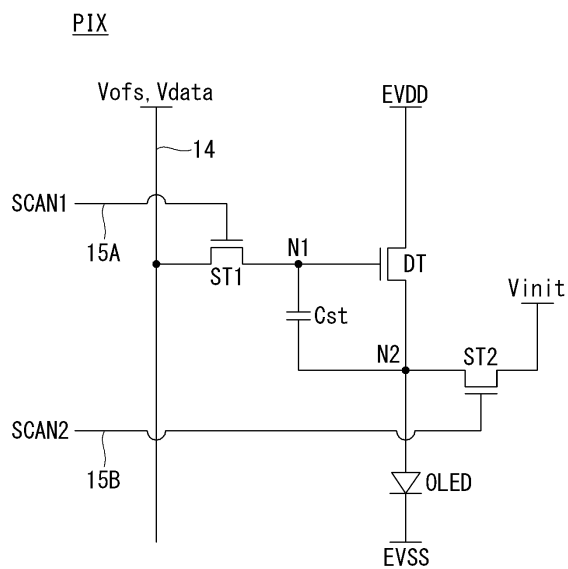
도면1



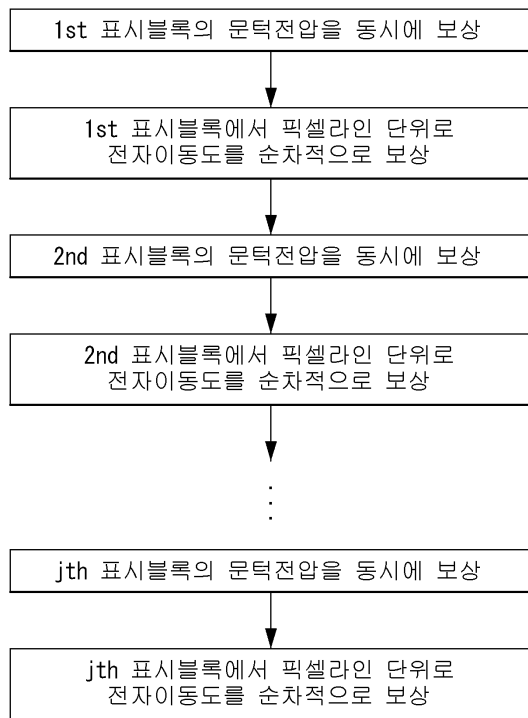
도면2



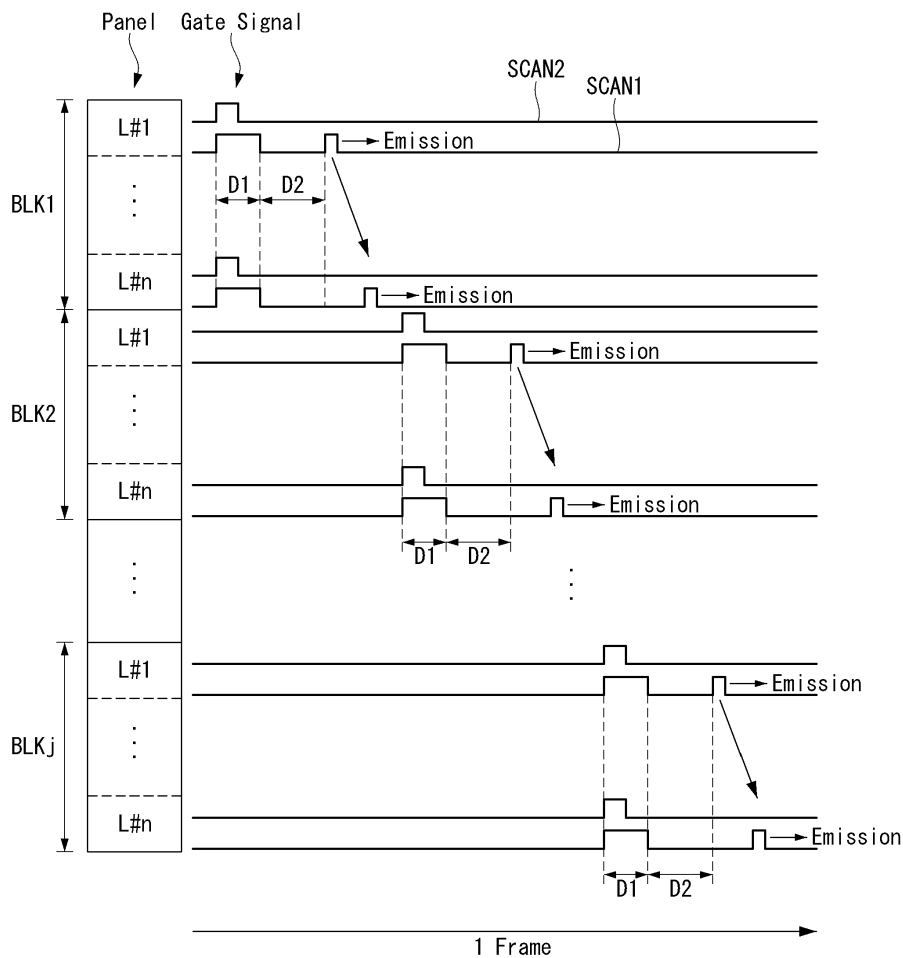
도면3



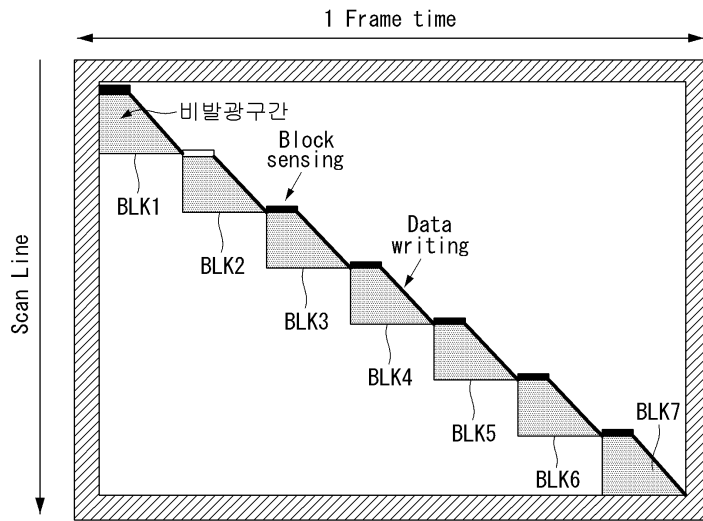
도면4



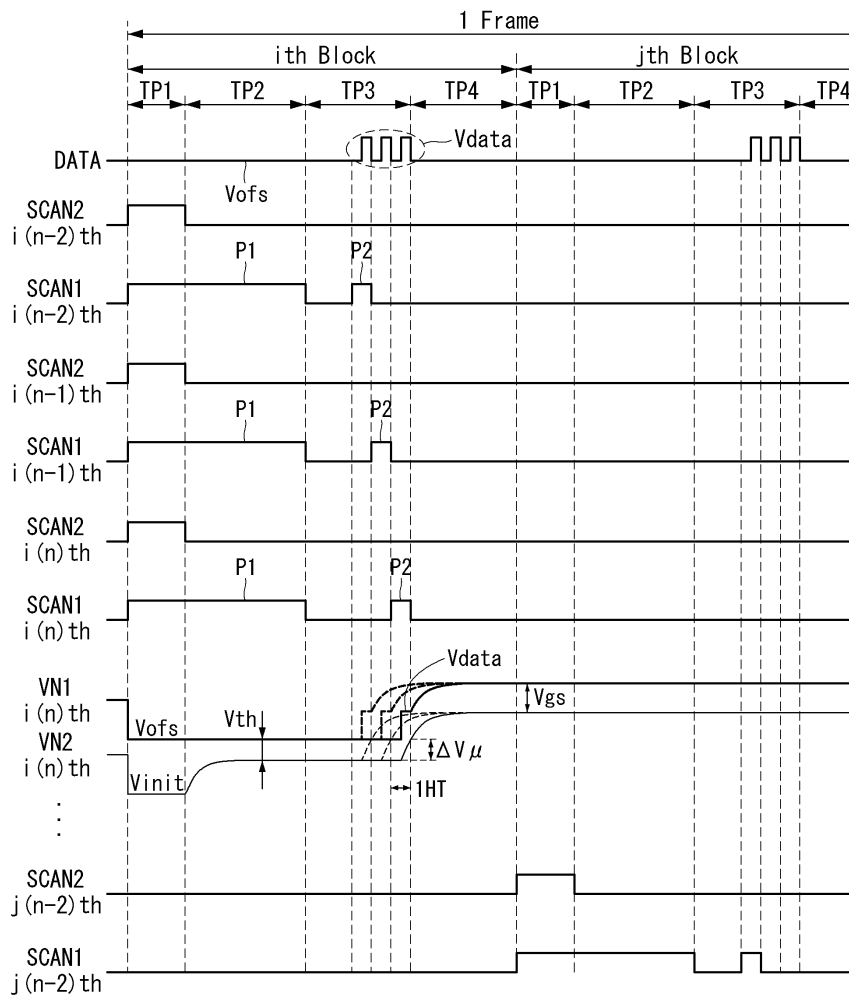
도면5



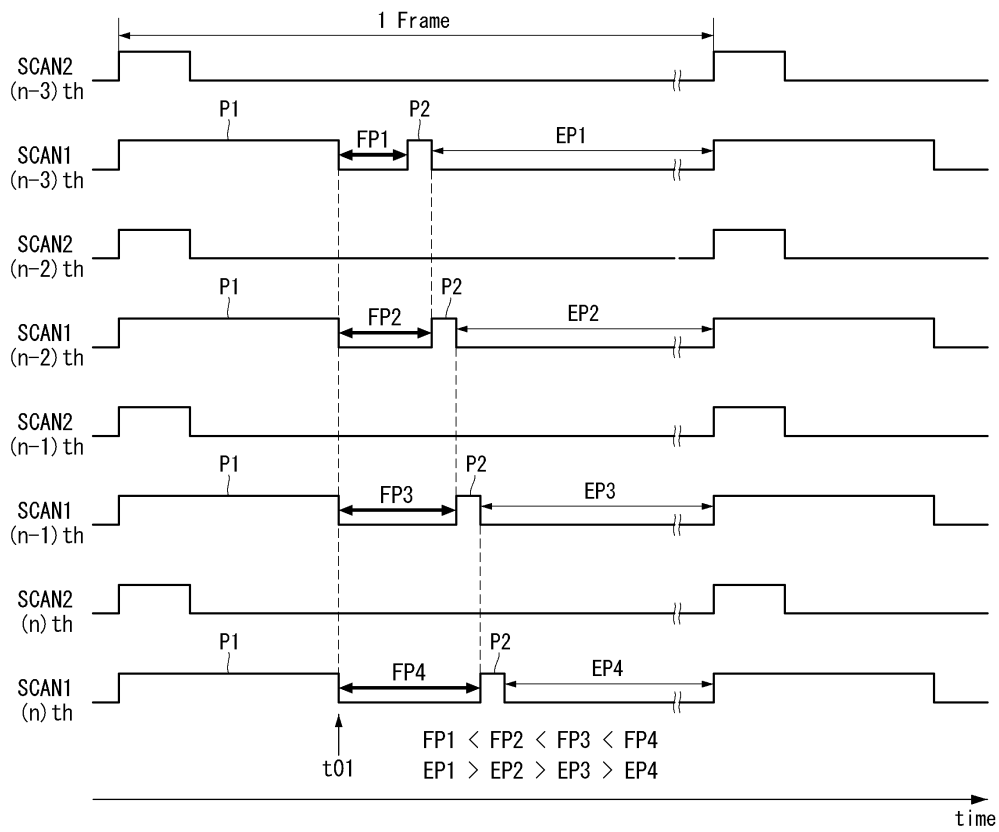
도면6



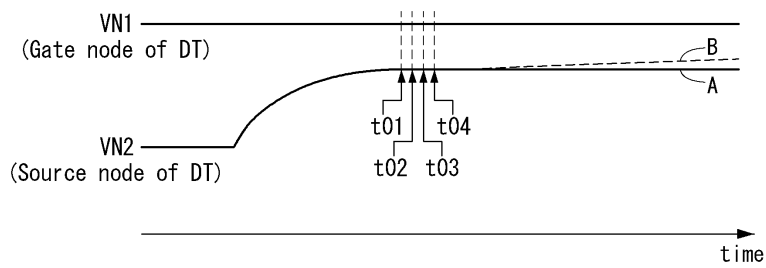
도면7



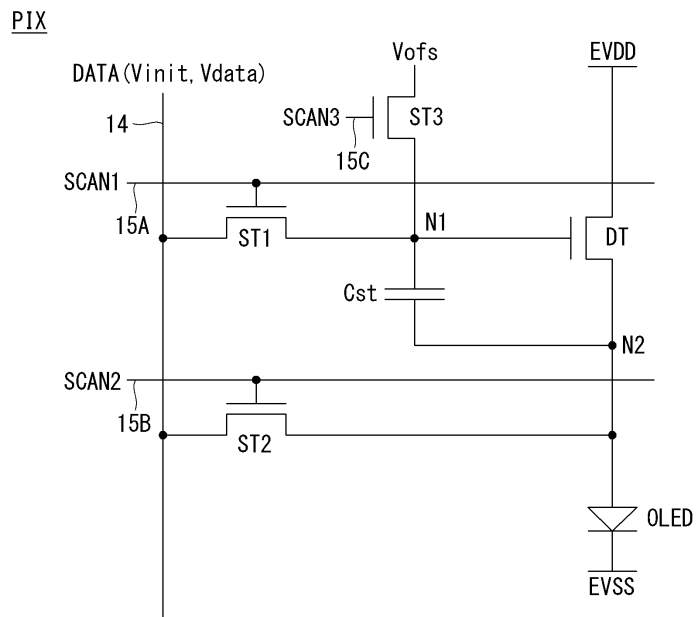
도면8



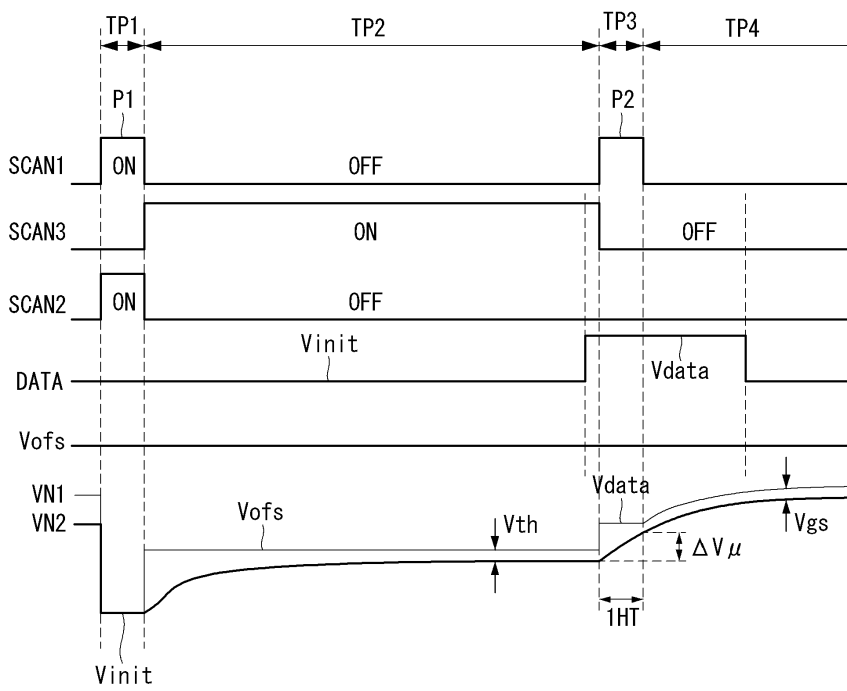
도면9



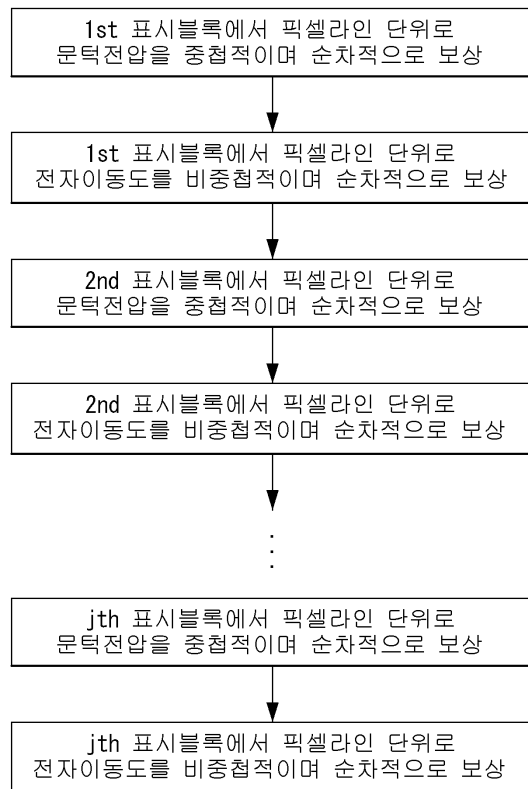
도면10



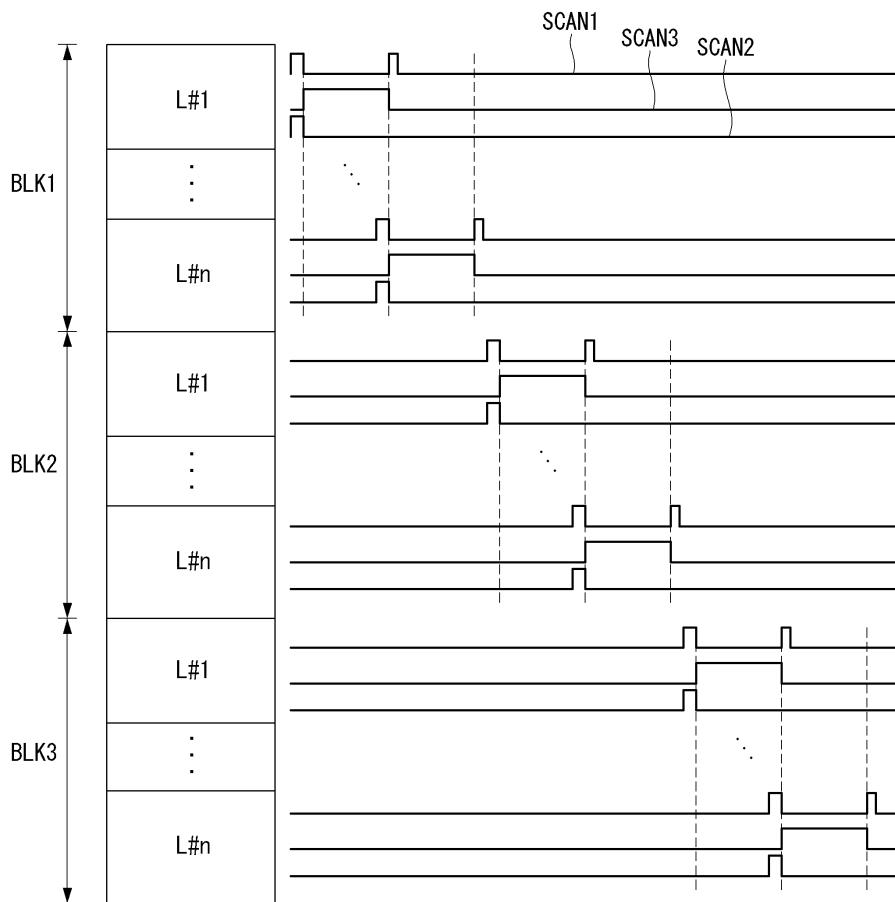
도면11



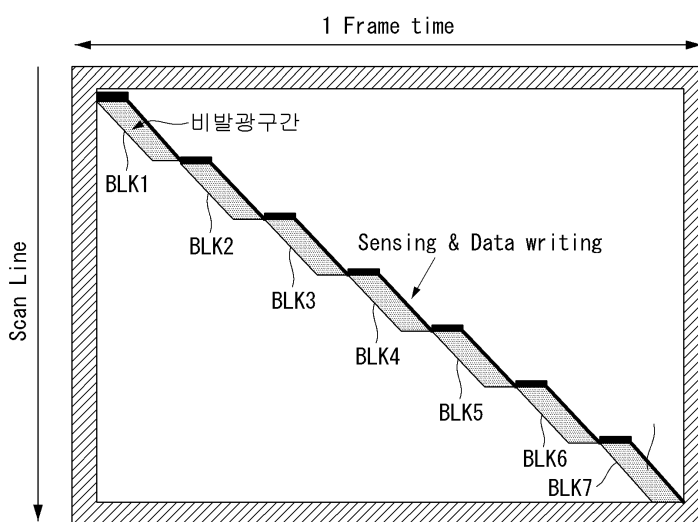
도면12



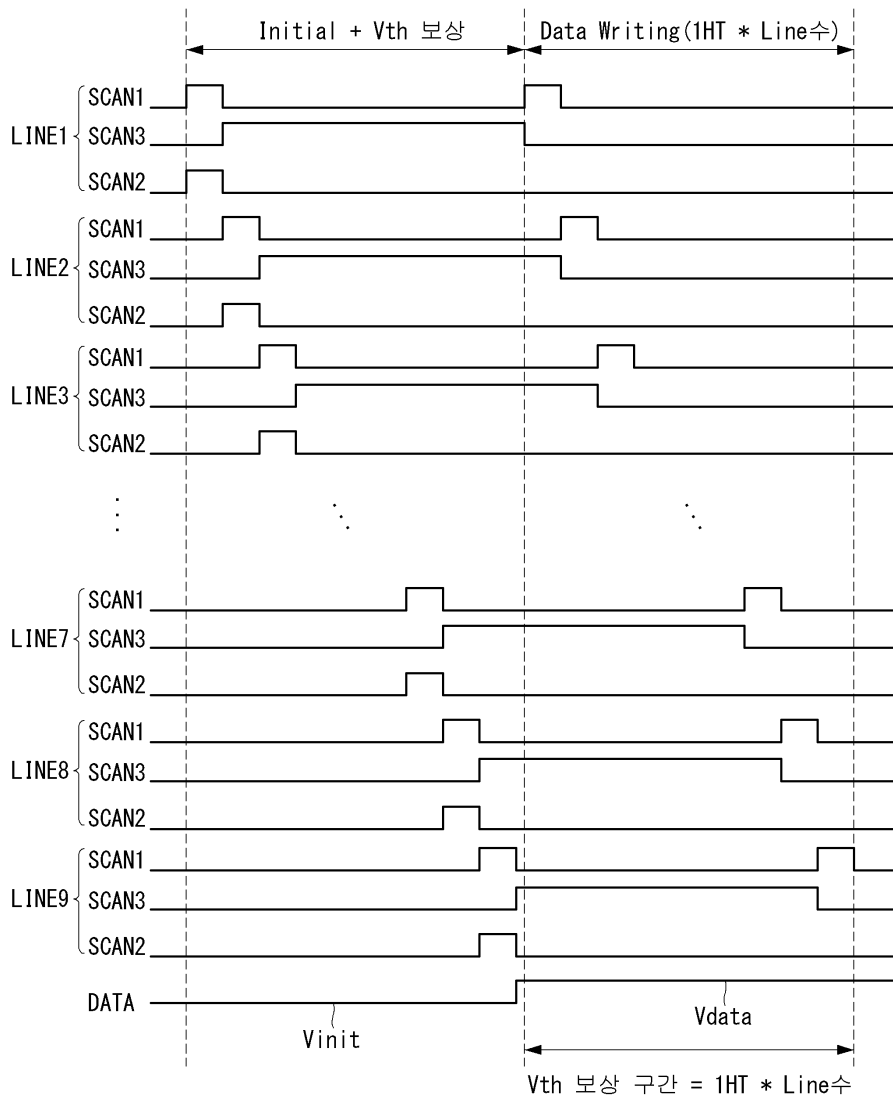
도면13



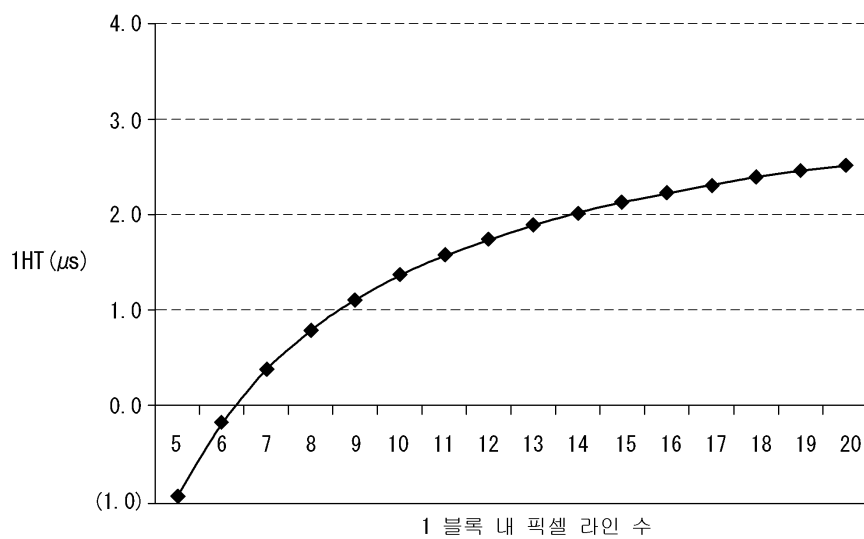
도면14



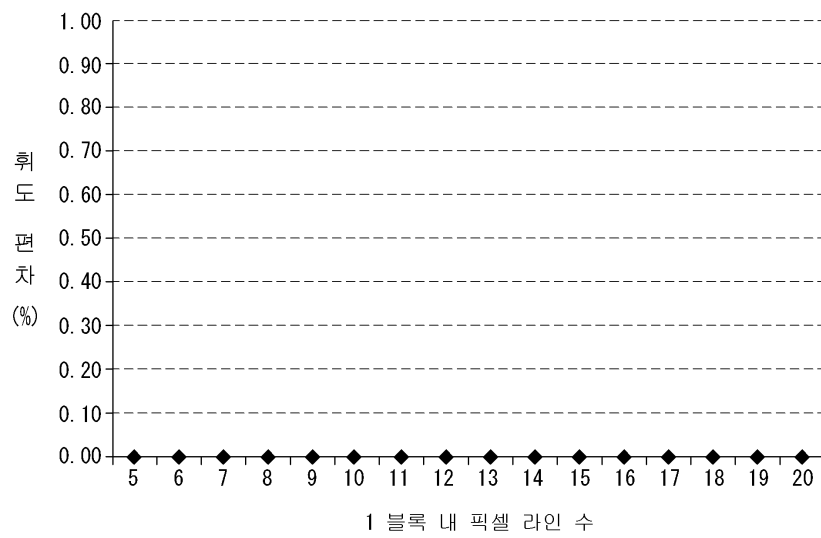
도면15



도면16



도면17



专利名称(译)	标题：OLED显示装置及其驱动方法		
公开(公告)号	KR1020160092142A	公开(公告)日	2016-08-04
申请号	KR1020150012362	申请日	2015-01-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK HYE MIN 박혜민 SHIN HUN KI 신헌기		
发明人	박혜민 신헌기		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3262 H01L27/3246 H01L51/56		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示装置包括多条像素线，以通过多个具有OLED像素和驱动TFT制成，沿着数据扫描方向划分为每个显示块的多个所述预定数目的像素的显示块的一种栅极驱动电路，用于驱动形成在显示面板上的栅极信号供给线;数据驱动电路，用于驱动形成在显示面板上的数据信号供给线;和操作控制，但顺序地补偿阈值电压和驱动TFT的运动被显示块，通过靶向属于同一显示块的所有像素线，并顺序地驱动TFT的阈值电压在一个像素行的基础同一显示块中的驱动TFT的迁移率以像素线为单位依次排列并且用于非重叠补偿的定时控制器。

